

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2016-225380

(P2016-225380A)

(43) 公開日 平成28年12月28日 (2016. 12. 28)

(51) Int.Cl.	F I	テーマコード (参考)
<b>HO 1 G 4/232 (2006.01)</b>	HO 1 G 4/12 3 5 2	5 E 0 0 1
<b>HO 1 G 4/30 (2006.01)</b>	HO 1 G 4/12 3 6 1	5 E 0 8 2
	HO 1 G 4/30 3 0 1 B	

審査請求 未請求 請求項の数 3 O L (全 18 頁)

(21) 出願番号 特願2015-108136 (P2015-108136)  
 (22) 出願日 平成27年5月28日 (2015. 5. 28)

(71) 出願人 000006231  
 株式会社村田製作所  
 京都府長岡京市東神足1丁目10番1号  
 (74) 代理人 100079577  
 弁理士 岡田 全啓  
 (74) 代理人 100167966  
 弁理士 扇谷 一  
 (72) 発明者 板垣 要司  
 京都府長岡京市東神足1丁目10番1号  
 株式会社村田製作所内  
 (72) 発明者 桜井 佑輔  
 京都府長岡京市東神足1丁目10番1号  
 株式会社村田製作所内  
 Fターム(参考) 5E001 AB03 AC04 AD04 AF02 AH01  
 AH07 AH09 AJ03  
 最終頁に続く

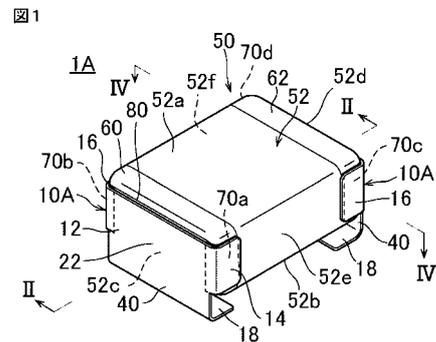
(54) 【発明の名称】 セラミック電子部品

(57) 【要約】

【課題】電子部品本体と金属端子との接合強度の向上を図り、且つ電子部品本体にクラックが生じることを抑制することができる、セラミック電子部品を提供する。

【解決手段】セラミック素体52、並びに第1および第2の外部電極60、62を有する電子部品本体50と、第1および第2の外部電極60、62に電気的に接続された一対の金属端子10Aとを備えるセラミック電子部品1Aであって、一対の金属端子10Aそれぞれは、第1または第2の側面52e、52fと対向するように、第1の端面52cと第2の端面52dとを結ぶ方向に延びるリブ部14、16とを含み、電子部品本体50と、一対の金属端子10Aそれぞれのリブ部14、16との間に形成される間隙に接合材70が介在し、且つ接合材70の線膨張係数がセラミック素体52のセラミック成分の線膨張係数よりも小さい、セラミック電子部品1Aである。

【選択図】 図1



**【特許請求の範囲】****【請求項 1】**

互いに対向する第 1 の主面および第 2 の主面、互いに対向する第 1 の側面および第 2 の側面、並びに互いに対向する第 1 の端面および第 2 の端面を有するセラミック素体と、前記第 1 の端面を覆うように形成された第 1 の外部電極、および前記第 2 の端面を覆うように形成された第 2 の外部電極と、を有する電子部品本体と、

前記第 1 の外部電極および前記第 2 の外部電極に電氣的に接続された一对の金属端子と、を備えるセラミック電子部品であって、

前記一对の金属端子それぞれは、

前記第 1 の外部電極または前記第 2 の外部電極にはんだによって接合された端子接合部と、

前記セラミック素体の第 1 の端面と第 2 の端面とを結ぶ方向に延び、前記セラミック電子部品が実装される基板にはんだによって接合される実装部と、

前記端子接合部と前記実装部とを結ぶ方向に延び、前記端子接合部と前記実装部とを一体的に接続する延長部と、

前記セラミック素体の第 1 の側面と第 2 の側面とを結ぶ方向における、前記端子接合部の両端縁それぞれから、前記セラミック素体の第 1 の側面または第 2 の側面と対向するように、前記セラミック素体の第 1 の端面と第 2 の端面とを結ぶ方向に延びるリブ部と、を含み、

前記電子部品本体と、前記一对の金属端子それぞれのリブ部との間に形成される間隙に接合材が介在し、且つ前記接合材の線膨張係数が前記セラミック素体のセラミック成分の線膨張係数よりも小さいことを特徴とする、セラミック電子部品。

**【請求項 2】**

前記接合材は、はんだ、または接着剤であることを特徴とする、請求項 1 に記載のセラミック電子部品。

**【請求項 3】**

前記接合材は、前記電子部品本体と、前記一对の金属端子それぞれのリブ部との間に形成される間隙全体に介在している、請求項 1 または 2 に記載のセラミック電子部品。

**【発明の詳細な説明】****【技術分野】****【0001】**

この発明は、セラミック電子部品に関し、特に例えば、セラミック素体に形成された外部電極と、外部電極に電氣的に接続された金属端子とを備える、セラミック電子部品に関する。

**【背景技術】****【0002】**

近年、セラミック製のチップ型電子部品であるセラミック電子部品（例えば、積層セラミックコンデンサ）が一般に使用されるようになった。セラミック電子部品は、例えば、エポキシ樹脂などからなる基板に実装して用いられる。基板は、外力が加わった際や周囲の急激な温度変化による熱衝撃が加わった際などに、撓んで変形してしまうことがある。このような基板の変形に伴い、基板に実装されたセラミック電子部品に機械的応力が加わり、セラミック電子部品にクラックが生じてしまうという問題があった。

**【0003】**

このような問題を解消するためのセラミック電子部品として、例えば、特許文献 1 に記載された電子部品がある。特許文献 1 の電子部品は、コンデンサ素子の両端に設けられた一对の金属端子を備える。一对の金属端子それぞれは、その一部に端子電極に当接される電極対向部を有する平板状の部分と、平板状の部分の下端からコンデンサに向かって直角に屈曲する外部接続部とを有する。引用文献 1 には、このような形状を有する金属端子の弾性変形を利用し、コンデンサ素子に生じる機械的応力や熱応力を吸収することが開示されている。

10

20

30

40

50

## 【 0 0 0 4 】

特許文献 2 には、セラミック電子部品として、チップ型電子部品が開示されている。特許文献 2 に記載のチップ型電子部品が備える一对の金属端子それぞれは、チップ型電子部品素子の外部電極に接続される平板状の外部電極接合部と、外部電極接合部の側縁からチップ型電子部品素子側に延ばされ、外側に湾曲した形状を有する端子把持部と、基板上の電極ランドに接続される端子先端部と、外部電極接合部と端子先端部との間に設けられた屈曲部とを有する。そして、特許文献 2 には、端子把持部および屈曲部のばね性をもってチップ型電子部品素子を保持する旨が記載されている。

## 【 0 0 0 5 】

特許文献 3 には、セラミック電子部品が開示されている。特許文献 3 に記載のセラミック電子部品が備える一对の金属端子は、電子部品本体の外部電極に接合される矩形の基部を有する。基部には切欠き部が形成される。また、金属端子は、基部の左右両側部から電子部品本体側に直角に折り曲げられたリブ部を有する。リブ部と電子部品本体とは接していない。そして、特許文献 3 には、基部に形成された切欠き部が、金属端子がセラミック電子部品本体から外れる原因となる外部からの応力を吸収し、接合強度を向上させる旨が記載されている。また、リブ部によっても、剛性が向上することにより、金属端子の変形を抑制し、接合強度を向上させる旨が記載されている。

## 【 先行技術文献 】

## 【 特許文献 】

## 【 0 0 0 6 】

【 特許文献 1 】 特開 2 0 0 5 - 6 4 3 7 7 号公報

【 特許文献 2 】 特開平 7 - 2 2 2 7 4 号公報

【 特許文献 3 】 特開 2 0 1 3 - 3 0 7 4 6 号公報

## 【 発明の概要 】

## 【 発明が解決しようとする課題 】

## 【 0 0 0 7 】

特許文献 2 に記載のチップ型電子部品は、金属端子の把持部が外側に湾曲した形状を有するため、チップ型電子部品素子と把持部との間に f 間隙が形成される。同様に、特許文献 3 に記載のセラミック電子部品は、金属端子のリブ部が電子部品と接していないため、電子部品本体とリブ部との間に間隙が形成される。このような特許文献 2 に記載のチップ型電子部品や、特許文献 3 に記載のセラミック電子部品は、基板に実装する際に用いるはんだ、および電子部品本体の外部電極と金属端子とを接合する際に用いるはんだが、電子部品本体と、金属端子に形成された把持部またはリブ部との間の間隙に入り込み、電子部品本体に濡れ上がることが考えられる。このように電子部品本体にはんだが濡れ上がった場合、はんだに収縮応力が加わると、その応力が電子部品本体に直接伝わるため、電子部品本体にクラックが生じてしまうという問題が懸念される。

## 【 0 0 0 8 】

それゆえに、この発明の主たる目的は、電子部品本体と金属端子との接合強度の向上を図り、且つ電子部品本体にクラックが生じることを抑制することができる、セラミック電子部品を提供することである。

## 【 課題を解決するための手段 】

## 【 0 0 0 9 】

この発明に係るセラミック電子部品は、互いに対向する第 1 の主面および第 2 の主面、互いに対向する第 1 の側面および第 2 の側面、並びに互いに対向する第 1 の端面および第 2 の端面を有するセラミック素体と、第 1 の端面を覆うように形成された第 1 の外部電極、および第 2 の端面を覆うように形成された第 2 の外部電極と、を有する電子部品本体と、第 1 の外部電極および第 2 の外部電極に電氣的に接続された一对の金属端子と、を備えるセラミック電子部品であって、一对の金属端子それぞれは、第 1 の外部電極または第 2 の外部電極にはんだによって接合された端子接合部と、セラミック素体の第 1 の端面と第 2 の端面とを結ぶ方向に延び、セラミック電子部品が実装される基板にはんだによって接

10

20

30

40

50

合される実装部と、端子接合部と実装部とを結ぶ方向に延び、端子接合部と実装部とを一体的に接続する延長部と、セラミック素体の第1の側面と第2の側面とを結ぶ方向における、端子接合部の両端縁それぞれから、セラミック素体の第1の側面または第2の側面と対向するように、セラミック素体の第1の端面と第2の端面とを結ぶ方向に延びるリブ部と、を含み、電子部品本体と、一对の金属端子それぞれのリブ部との間に形成される間隙に接合材が介在し、且つ接合材の線膨張係数がセラミック素体のセラミック成分の線膨張係数よりも小さいことを特徴とする、セラミック電子部品である。

好ましくは、この発明に係るセラミック電子部品が備える接合材は、はんだ、または接着剤であることを特徴とする、セラミック電子部品である。

好ましくは、この発明に係るセラミック電子部品が備える接合材は、電子部品本体と、一对の金属端子それぞれのリブ部との間に形成される間隙全体に介在していることを特徴とする、セラミック電子部品である。

#### 【0010】

従来は、電子部品本体と金属端子との間に間隙が形成されていた場合、その間隙が形成された状態のまま、はんだを用いて、電子部品本体と金属端子とを接合したり、セラミック電子部品を実装基板に実装したりしていた。発明者は、このような場合に、はんだが電子部品本体に濡れ上がることに着目した。そして、電子部品本体に濡れ上がったはんだに収縮応力が加わると、その応力が電子部品本体に直接伝わるため、電子部品本体にクラックが生じることが懸念されるという課題を見出した。そして、発明者は、鋭意検討した結果、この間隙を埋めるように接合材を充填し、且つ接合材の線膨張係数を電子部品本体が備えるセラミック素体のセラミック成分の線膨張係数よりも小さくすることに想到した。

電子部品本体と、一对の金属端子それぞれのリブ部との間に形成される間隙に接合材が介在することにより、間隙にはんだが入り込むことを抑制することができるため、電子部品本体にクラックが生じることが抑制することができる。さらに、接合材の線膨張係数が電子部品本体のセラミック成分の線膨張係数よりも小さいことにより、接合材の収縮応力が伝わることにより電子部品本体にクラックが生じることが抑制できる。

また、接合材として、はんだ、または接着剤を用いることにより、電子部品本体と金属端子との接合強度の向上を図ることができ、且つ電子部品本体にクラックが生じることが抑制することができる。

さらに、接合材が、電子部品本体と、一对の金属端子それぞれのリブ部との間に形成される間隙全体に介在していることにより、より効果的に間隙にはんだが入り込むことを抑制することができ、電子部品本体にクラックが生じることがさらに抑制することができると共に、電子部品本体と金属端子との接合強度の向上を図ることができる。

#### 【発明の効果】

#### 【0011】

この発明によれば、電子部品本体と金属端子との接合強度の向上を図り、且つ電子部品本体にクラックが生じることが抑制することができる、セラミック電子部品を提供し得る。

#### 【0012】

この発明の上述の目的、その他の目的、特徴および利点は、図面を参照して行う以下の発明を実施するための形態の説明から一層明らかとなろう。

#### 【図面の簡単な説明】

#### 【0013】

【図1】この発明の第1の実施の形態に係るセラミック電子部品を示す外観斜視図である。

【図2】この発明の第1の実施の形態に係るセラミック電子部品を示す図1のII-II断面図である。

【図3】この発明の第1の実施の形態に係るセラミック電子部品が備える金属端子を示す外観斜視図である。

【図4】この発明の第1の実施の形態に係るセラミック電子部品を示す図1のIV-IV

10

20

30

40

50

断面図である。

【図 5】この発明の第 1 の実施の形態に係るセラミック電子部品の変形例を示す外観斜視図である。

【図 6】この発明の第 1 の実施の形態に係るセラミック電子部品の変形例が備える金属端子を示す外観斜視図である。

【図 7】この発明の第 1 の実施の形態に係るセラミック電子部品の変形例が備える金属端子を電子部品本体の接合される側から見た図である。

【図 8】この発明の第 1 の実施の形態に係るセラミック電子部品の変形例の外力が加えられたときの作用効果を説明するための図である。

【図 9】この発明の第 2 の実施の形態に係るセラミック電子部品を示す外観斜視図である。

10

【図 10】この発明の第 2 の実施の形態に係るセラミック電子部品が備える金属端子を示す外観斜視図である。

【図 11】この発明の第 2 の実施の形態に係るセラミック電子部品の第 1 の変形例を示す外観斜視図である。

【図 12】この発明の第 2 の実施の形態に係るセラミック電子部品の第 1 の変形例が備える金属端子を示す外観斜視図である。

【図 13】この発明の第 2 の実施の形態に係るセラミック電子部品の第 2 の変形例が備える金属端子を示す外観斜視図である。

【図 14】この発明の第 2 の実施の形態に係るセラミック電子部品の第 3 の変形例が備える金属端子を示す外観斜視図である。

20

【図 15】この発明の第 2 の実施の形態に係るセラミック電子部品の第 4 の変形例が備える金属端子を示す外観斜視図である。

【発明を実施するための形態】

【0014】

1. セラミック電子部品

(第 1 の実施の形態)

この発明の第 1 の実施の形態に係るセラミック電子部品について、図 1 ~ 4 を参照して説明する。図 1 は、この発明の第 1 の実施の形態に係るセラミック電子部品を示す外観斜視図である。また、図 2 は、この発明の第 1 の実施の形態に係るセラミック電子部品を示す図 1 の I I - I I 断面図である。また、図 3 は、この発明の第 1 の実施の形態に係るセラミック電子部品が備える金属端子を示す外観斜視図である。また、図 4 は、この発明の第 1 の実施の形態に係るセラミック電子部品を示す図 1 の I V - I V 断面図である。

30

【0015】

この実施の形態に係るセラミック電子部品 1 A は、電子部品本体 5 0 と、一对の金属端子 1 0 A と、4 つの接合材 7 0 a ~ 7 0 d とを備える。電子部品本体 5 0 と、一对の金属端子 1 0 A それぞれとが、はんだ 8 0 を介して電氣的に接続される。

【0016】

(電子部品本体 5 0)

電子部品本体 5 0 は、セラミック素体 5 2 と、第 1 および第 2 の外部電極 6 0 , 6 2 とを含む。セラミック素体 5 2 は、複数の積層されたセラミック層 5 4 から構成される。そして、セラミック素体 5 2 は、直方体状に形成され、互いに対向する第 1 の主面 5 2 a および第 2 の主面 5 2 b、互いに対向する第 1 の端面 5 2 c および第 2 の端面 5 2 d、並びに互いに対向する第 1 の側面 5 2 e および第 2 の側面 5 2 f を有する。第 1 の主面 5 2 a および第 2 の主面 5 2 b は、セラミック電子部品 1 A が実装される実装基板の面と平行な面をさす。なお、セラミック素体 5 2 は、角部および稜部に丸みが形成されることが好ましい。

40

【0017】

セラミック層 5 4 としては、例えば、 $BaTiO_3$ 、 $CaTiO_3$ 、 $SrTiO_3$ 、 $CaZrO_3$  などの主成分からなる誘電体セラミックを用いることができる。また、これらの

50

主成分にMn化合物、Fe化合物、Cr化合物、Co化合物、Ni化合物などの副成分を添加したものをを用いてもよい。そのほか、セラミック素体52としては、PZT系セラミックなどの圧電体セラミック、スピネル系セラミックなどの半導体セラミック、あるいはフェライトなどの磁性体セラミックなどを用いることができる。電子部品本体50は、圧電体セラミックを用いた場合には圧電部品として機能し、半導体セラミックを用いた場合にはサーミスタとして機能し、磁性体セラミックを用いた場合にはインダクタとして機能する。ただし、インダクタの場合は、第1および第2の内部電極56, 58はコイル状の導体となる。なお、セラミック層54の厚みは、0.5μm以上10μm以下であることが好ましい。

【0018】

なお、この実施の形態にかかるセラミック素体52については、誘電体セラミックを用いるので、コンデンサとして機能する。

【0019】

セラミック素体52は、複数のセラミック層54に挟まれるように、複数の第1および第2の内部電極56, 58を有する。第1および第2の内部電極56, 58は、セラミック層54を挟んで対向しており、対向部分により電気特性(例えば、静電容量など)が発生する。なお、複数のセラミック層54並びに第1および第2の内部電極56, 58は、実装面に対して平行になるように配置されてもよいし、垂直になるように配置されてもよい。第1および第2の内部電極56, 58の材料としては、例えば、Ni、Cu、Ag、Pd、Ag-Pd合金、Auなどを用いることができる。第1および第2の内部電極56, 58の厚みは、0.3μm以上2.0μm以下であることが好ましい。なお、電子部品本体50が積層タイプでない場合には、第1および第2の内部電極56, 58は形成されない。

【0020】

第1の外部電極60は、セラミック素体52の第1の端面52cから、第1の主面52aおよび第2の主面52bそれぞれの一部、並びに第1の側面52eおよび第2の側面52fそれぞれの一部に至るように形成される。そして、第1の外部電極60は、セラミック素体52の第1の端面52cにおいて、第1の内部電極56と電氣的に接続される。また、第2の外部電極62は、セラミック素体52の第2の端面52dから、第1の主面52aおよび第2の主面52bそれぞれの一部、並びに第1の側面52eおよび第2の側面52fそれぞれの一部に至るように形成される。そして、第2の外部電極62は、セラミック素体52の第2の端面52dにおいて、第2の内部電極58と電氣的に接続される。

【0021】

第1および第2の外部電極60, 62は、下地層と、下地層の表面に形成されためっき層とで構成されることが好ましい。下地層としては、例えば、Cu, Ni, Ag, Pd, Ag-Pd合金, Auなどを用いることができる。この中でも、Cuを用いることが好ましい。また、下地層は、第1および第2の内部電極56, 58と同時焼成して形成されたものでもよく、セラミック素体を焼成した後に導電性ペーストを塗布して焼き付けて形成されたものでもよい。また、下地層は、直接めっきにより形成されてもよく、熱硬化性樹脂を含む導電性樹脂を硬化させることにより形成されてもよい。なお、下地層の厚み(最も厚い部分の厚み)は、10μm以上50μm以下であることが好ましい。

【0022】

一方、めっき層としては、例えば、Cu, Ni, Ag, Pd, Ag-Pd合金, Auなどを用いることができる。めっき層は、複数層の構造であってもよい。好ましくは、めっき層は、Niめっき、Snめっきからなる2層構造である。なお、めっき膜一層あたりの厚みは、1μm以上10μm以下であることが好ましい。また、下地層とめっき層との間に、応力緩和用の導電性樹脂層が形成されてもよい。

【0023】

(はんだ80)

はんだ80は、電子部品本体50と、一对の金属端子10Aの端子接合部22とを接合

10

20

30

40

50

するために用いられる。はんだ80は、例えば、Sn-Sb系はんだ、Sn-Ag-Cu系はんだ、Sn-Cu系はんだおよびSn-Bi系はんだなどのLFはんだを用いることができる。中でも、Sn-Sb系はんだの場合には、Sbの含有率が約5%以上15%以下であることが好ましい。

**【0024】**

(金属端子10A)

この実施の形態に係る一对の金属端子10Aは、セラミック素体52の第1の端面52cと第2の端面52dとを結ぶ方向において、2個一組で、電子部品本体50を挟持する。金属端子10Aは、矩形状に形成され、セラミック素体52の第1の主面52aと第2の主面52bとを結ぶ方向に延びる基部12と、基部12の下方端辺(すなわち、第2の主面52b側の端辺)から、第1の端面52cと第2の端面52dとを結ぶ方向に延び、実装基板にはんだによって接合される実装部18と、第1の側面52eと第2の側面52fとを結ぶ方向における、基部12の両端辺それぞれから、第1の端面52cと第2の端面52dとを結ぶ方向に延び、第1の側面52eまたは第2の側面52fと対向するリブ部14, 16とを備える。

10

**【0025】**

金属端子10Aの基部12は、電子部品本体50の第1または第2の外部電極60a, 60bにはんだ80によって接合される端子接合部22と、端子接合部22と実装部18とを結ぶ方向に延び、端子接合部22と実装部18との間に設けられ、端子接合部22と実装部18とを一体的に接続する延長部40を含む。

20

**【0026】**

金属端子10Aの端子接合部22は、略矩形の平板状に形成され、セラミック素体52の第1の側面52eと第2の側面52fとを結ぶ方向において、その寸法が、第1および第2の外部電極60, 62それぞれの寸法とほぼ同じである。

**【0027】**

端子接合部22は、電子部品本体50の上面(すなわち、第1の主面52a側の面)が金属端子10Aの上端部からやや飛び出すように、はんだ80を用いて、第1および第2の外部電極60, 62に接合されてもよい。これにより、金属端子10Aの角部が電子部品本体50の上面から後退し、電子部品本体50の丸みで、引っ掛かりによるトラブルを防止することができる。

30

**【0028】**

金属端子10Aの延長部40は、例えば、略矩形の平板状に形成される。また、延長部40は、端子接合部22と実装部18とを結ぶ方向(すなわち、セラミック素体52の第1の主面52aと第2の主面52bとを結ぶ方向)に延び、端子接合部22と一体的に平板状に形成される。延長部40を設けることにより、セラミック電子部品1Aの底面(すなわち、セラミック素体52の第2の主面52b)と実装部18との間に隙間が形成される。すなわち、延長部40により、電子部品本体50を離間した状態で実装基板に実装することができる。このような延長部40は、交流電圧が加わることでセラミック層54に生じる機械的歪みを、弾性変形することにより、吸収することができる。これにより、延長部40は、このとき生じる振動が第1および第2の外部電極60, 62を介して実装基板に伝達することを抑制することができる。したがって、金属端子10Aは、その延長部40により、例えば、アコースティックノイズ(鳴き)の発生を減少することができる。

40

**【0029】**

金属端子10Aの実装部18は、延長部40の下方端辺から電子部品本体50側に直角に(すなわち、第1の端面52cと第2の端面52dとを結ぶ方向に)折り曲げられるように形成されることが好ましい。すなわち、金属端子10Aは、その(端子接合部22および延長部40からなる)基部12と、実装部18とが、側面視略L形状であることが好ましい。実装部18は、はんだを用いて実装基板に設けられたランドに接合される。これにより、セラミック電子部品1Aは、実装基板に実装される。実装部18の実装面(すなわち、第2の主面52b側に位置する面)は、平板状に形成される。また、セラミック

50

素体 5 2 の第 1 の端面 5 2 c と第 2 の端面 5 2 d とを結ぶ方向において、実装部 1 8 の寸法は、第 1 または第 2 の外部電極 6 0 , 6 2 の寸法よりも大きく形成されることが好ましい。すなわち、セラミック電子部品 1 A を実装面側から見たとき、金属端子 1 0 A に阻まれて、第 1 および第 2 の外部電極 6 0 , 6 2 が見えないことが好ましい。これにより、セラミック電子部品 1 A をマウントする際において、セラミック電子部品 1 A を実装面側からカメラで画像認識して部品の位置を検出するような場合、第 1 および第 2 の外部電極 6 0 , 6 2 を金属端子 1 0 A として誤って認識してしまうことを防止でき、検出ミスを防止することができる。なお、実装部 1 8 は、電子部品本体 5 0 側とは反対の方向に直角に折り曲げられていてもよい。また、実装部 1 8 と延長部 4 0 により形成された角部には、丸みが付けられてもよい。

10

**【 0 0 3 0 】**

金属端子 1 0 A のリブ部 1 4 , 1 6 は、基部 1 2 の端子接合部 2 2 における幅方向の両端辺の上端部から実装部 1 8 まで至らない部分に設けられ、セラミック素体 5 2 の第 1 の端面 5 2 c と第 2 の端面 5 2 d とを結ぶ方向に延びる。すなわち、リブ部 1 4 , 1 6 は、基部 1 2 の端子接合部 2 2 における幅方向の両端辺から、電子部品本体 5 0 側に直角に折り曲げられる態様で形成される。なお、リブ部 1 4 , 1 6 それぞれと電子部品本体 5 0 との間には、セラミック素体 5 2 の第 1 の側面 5 2 e と第 2 の側面 5 2 f を結ぶ方向において、間隙が設けられる。

**【 0 0 3 1 】**

リブ部 1 4 , 1 6 を設けることにより、金属端子 1 0 A の剛性が向上する。これにより、例えば、セラミック素体 5 2 の第 1 の端面 5 2 c と第 2 の端面 5 2 d とを結ぶ方向の荷重が加わった際に、端子接合部 2 2 の変形を抑制することができる。さらに、リブ部 1 4 , 1 6 を設けることにより、第 1 および第 2 の外部電極 6 0 , 6 2 と、金属端子 1 0 A (すなわち、端子接合部 2 2 ) との接合面積を増やすことができるため、第 1 および第 2 の外部電極 6 0 , 6 2 と、金属端子 1 0 A との接合はずれを抑制することができる。これは、特に、はんだ 8 0 として、S n - B i 系の高温はんだを用いて第 1 および第 2 の外部電極 6 0 , 6 2 と、金属端子 1 0 A (すなわち、端子接合部 2 2 ) とを接合する場合、効果的である。なぜなら、S n - B i 系の高温はんだは、通常の S n - S b 系はんだ、S n - A g - C u 系はんだに比べて接合力が弱いからである。しかしながら、通常の S n - S b 系はんだ、S n - A g - C u 系はんだを用いた場合にも同様の効果を得ることができる。さらに、リブ部 1 4 , 1 6 を設けることにより、金属端子 1 0 A のねじれ方向のズレを抑制することができるため、接合姿勢を良好にすることができる。

20

30

**【 0 0 3 2 】**

なお、一对の金属端子 5 0 A のリブ部 1 4 , 1 6 により、セラミック素体 5 2 の第 1 の側面 5 2 e に形成される第 1 および第 2 の外部電極 6 0 , 6 2 ならびにセラミック素体 5 2 の第 2 の側面 5 2 f に形成される第 1 および第 2 の外部電極 6 0 , 6 2 の総面積の 8 0 % 以上が覆われていることが好ましい。

**【 0 0 3 3 】**

金属端子 1 0 A は、端子本体と、端子本体の表面に形成されためっき膜とからなる。金属端子 1 0 A の端子本体は、N i , F e , C u , A g , C r またはこれらの金属のうちの一つ以上の金属を主成分として含む合金からなることが好ましい。さらに好ましくは、端子本体は、N i , F e , C r またはこれらの金属のうちの一つ以上の金属を主成分として含む合金からなる。具体的には、端子本体は、例えば、その母材を F e - 4 2 N i 合金や F e - 1 8 C r 合金とすることができる。金属端子 1 0 A の端子本体の厚みは、0 . 0 5 m m 以上 0 . 5 m m 以下程度であることが好ましい。

40

**【 0 0 3 4 】**

めっき膜は、金属端子 1 0 A の表面全体に形成されてもよい。なお、めっき膜は、金属端子 1 0 A の実装部 1 8 および延長部 4 0 の周囲面において形成されなくてもよい。これにより、セラミック電子部品 1 A を実装基板にはんだを用いて実装する際に、はんだの金属端子 1 0 A への濡れ上がりを抑制することができる。すなわち、電子部品本体 5 0 と金

50

属端子10Aとの間(浮き部分)にはんだが濡れ上がることを抑制することができるため、浮き部分にはんだが充填されることを防止することができる。よって、浮き部分の空間を十分に確保することができる。したがって、延長部40が弾性変形し易くなるため、交流電圧が加わることでセラミック層54に生じる機械的歪みを、より吸収することができる。これにより、このとき生じる振動が第1および第2の外部電極60, 62を介して実装基板に伝達することを抑制することができる。したがって、金属端子10Aは、より安定してアコースティックノイズ(鳴き)の発生を抑制することができる。

**【0035】**

金属端子10Aの表面に形成されためっき膜、または金属端子10Aの実装部18および延長部40の表面に形成されためっき膜を除去する場合、その除去の方法は、機械による除去(例えば、切削、研磨)、レーザートリミングによる除去、めっき剥離剤(例えば、水酸化ナトリウム)などが考えられる。また、例えば、金属端子10Aの実装部18および延長部40の表面にめっき膜を形成しない場合、予め実装部18および延長部40のめっき膜を形成しない部分をレジストで覆ったうえで、金属端子10Aの他の部分にめっき膜を形成し、その後レジストを除去するようにしてもよい。なお、金属端子10Aの全周囲面には、めっき膜が形成されなくてもよい。

10

**【0036】**

めっき膜は、端子本体の表面に形成された下層めっき膜と、下層めっき膜の表面に形成された上層めっき膜とを有する。

**【0037】**

下層めっき膜は、Ni, Fe, Cu, Ag, Crまたはこれらの金属のうちの一つ以上の金属を主成分として含む合金からなることが好ましい。さらに好ましくは、下層めっき膜は、Ni, Fe, Crまたはこれらの金属のうちの一つ以上の金属を主成分として含む合金からなる。端子本体および下層めっき膜それぞれを、高融点のNi, Fe, Crまたはこれらの金属のうちの一つ以上の金属を主成分として含む合金で形成することにより、第1および第2の外部電極60, 62の耐熱性を向上させることができる。なお、下層めっき膜の厚みは、0.2 μm以上5.0 μm以下程度であることが好ましい。また、下層めっき膜は、複数層の構造であってもよい。

20

**【0038】**

一方、上層めっき膜は、Sn, Ag, Auまたはこれらの金属のうちの一つ以上の金属を主成分として含む合金からなることが好ましい。さらに好ましくは、上層めっき膜は、SnまたはSnを主成分として含む合金からなる。上層めっき膜を、SnまたはSnを主成分として含む合金で形成することにより、金属端子10Aと第1および第2の外部電極60, 62とのはんだ付き性を向上させることができる。なお、上層めっき膜の厚みは、1.0 μm以上5.0 μm以下程度であることが好ましい。また、上層めっき膜は、複数の層により構成されてもよい。

30

**【0039】**

(接合材70a~70d)

続いて、この実施の形態に係る接合材70a~70dの詳細について説明する。上記したように、リップ部14, 16それぞれと電子部品本体50との間には、セラミック素体52の第1の側面52eと第2の側面52fを結ぶ方向において、4箇所の間隙が形成される。

40

**【0040】**

図4に示すように、第2の外部電極62に接合された金属端子10Aのリップ16側に配置された接合材70cは、金属端子10Aのリップ部16と、セラミック素体52の第2の端面52dから第1の側面52eにわたって形成される第2の外部電極62との間隙に形成される。また、この金属端子10Aのリップ14側に配置された接合材70dは、金属端子10Aのリップ部14と、セラミック素体52の第2の端面52dから第2の側面52fにわたって形成される第2の外部電極62との間隙に形成される。

**【0041】**

50

同様に、第1の外部電極60に接合された金属端子10Aのリブ14側に配置された接合材70aは、金属端子10Aのリブ部14と、セラミック素体52の第1の端面52cから第1の側面52eにわたって形成される第1の外部電極60との間隙に形成される。また、この金属端子10Aのリブ16側に配置された接合材70bは、金属端子10Aのリブ部16と、セラミック素体52の第1の端面52cから第2の側面52fにわたって形成される第1の外部電極60との間隙に形成される。

#### 【0042】

なお、接合材70a~70dは、リブ部14, 16の間隙側の表面全体に形成されることが好ましい。これにより、より効果的に間隙にはんだが入り込むことを抑制することができ、電子部品本体50にクラックが生じることをさらに抑制することができる。そして、上記したように、リブ部14, 16により、セラミック素体52の第1の側面52eに形成される第1および第2の外部電極60, 62ならびにセラミック素体52の第2の側面52fに形成される第1および第2の外部電極60, 62の総面積の80%以上が覆われていることが好ましい。その結果、接合材70a~70dにより、セラミック素体52の第1の側面52eに形成される第1および第2の外部電極60, 62ならびにセラミック素体52の第2の側面52fに形成される第1および第2の外部電極60, 62の総面積の80%以上を覆うことができる。これにより、電子部品本体50と金属端子10Aとの接合強度のさらなる向上を図ることができる。

10

#### 【0043】

接合材70a~70dは、その線膨張係数が、セラミック素体52のセラミック成分の線膨張係数よりも小さい。なお、接合材70a~70dの種類としては、例えば、はんだや接着剤が挙げられる。このときのはんだの種類としては、例えば、低線膨張係数はんだが挙げられる。また、このときの接着剤の種類としては、例えば、一液性エポキシ樹脂接着剤が挙げられる。

20

#### 【0044】

図1に示すセラミック電子部品1Aは、電子部品本体50と金属端子10Aのリブ部14, 16との間に設けられる間隙に、接合材70a~70dが配置されることにより、その間隙に電子部品本体50と一对の金属端子10Aとを接合するためのはんだ80が入り込むことを抑制することができる。したがって、はんだ80の収縮応力に基づく電子部品本体50に対するクラックが生じることを抑制することができる。さらに、接合材70a~70dの線膨張係数がセラミック素体52のセラミック成分の線膨張係数よりも小さいことにより、接合材70a~70dの収縮応力が伝わることにより電子部品本体50にクラックが生じることも抑制できる。

30

#### 【0045】

さらに、この実施の形態に係るセラミック電子部品1Aが備える接合材70a~70dとして、はんだ、または接着剤を用いることにより、電子部品本体50と金属端子10Aとの接合強度の向上を図ることができ、且つ電子部品本体50にクラックが生じることを抑制することができる。

#### 【0046】

(第1の実施の形態の変形例)

この発明の第1の実施の形態に係るセラミック電子部品の変形例について、図5~8を参照して説明する。なお、この変形例のセラミック電子部品1Bは、金属端子の基部に切欠き部が形成されることを除いて、図1~4を用いて説明したセラミック電子部品1Aと同様の構成を有する。したがって、同一部分には同じ参照番号を付し、同様となる説明は繰り返さない。図5は、この発明の第1の実施の形態に係るセラミック電子部品の変形例を示す外観斜視図である。また、図6は、この発明の第1の実施の形態に係るセラミック電子部品の変形例が備える金属端子を示す外観斜視図である。

40

#### 【0047】

この変形例の金属端子10Bの基部12には、端子接合部22を囲むように切欠き部2

50

6が形成される。切欠き部26は、閉形状であり、端子接合部22の下方端縁、左方端縁および右方端縁を囲むように略U字形状に形成される。このような形状の切欠き部26を形成することにより、セラミック電子部品1Bに加えられた外力が、切欠き部26およびその周辺部分に分散されて緩和される。したがって、電子部品本体50と金属端子10Bとの接合強度を向上させることができる。

#### 【0048】

図7および図8を参照して、切欠き部26の効果について詳細に説明する。図7は、この発明の第1の実施の形態に係るセラミック電子部品の変形例が備える金属端子を電子部品本体の接合される側から見た図である。また、図8は、この発明の第1の実施の形態に係るセラミック電子部品の変形例に外力が加えられたときの作用効果を説明するための図である。

10

#### 【0049】

図7に示すように、切欠き部26は、略U字形状であり、図7中左右方向に延びる水平方向部分26cと、水平方向部分26cの図7中左端部から上方に延びる垂直方向部分26aと、水平方向部分26cの図7中右端部から上方に延びる垂直方向部分26bとを有する。切欠き部26の水平方向部分26cおよび垂直方向部分26aの左方端縁と、基部12の左方端縁との間の部分（すなわち、図7中破線で示した略矩形形状部分T11）が、セラミック電子部品1Bに加えられた外力を吸収する。さらに、切欠き部26の水平方向部分26cおよび垂直方向部分26aの右方端縁と、基部12の右方端縁との間の部分（すなわち、図7中破線で示した略矩形形状部分T12）が、セラミック電子部品1Bに加えられた外力を吸収する。したがって、金属端子10Bは、その基部12に形成された切欠き部26により、略矩形形状部分T11、T12の広い面積で、セラミック電子部品1Bに加えられた外力を吸収することができる。

20

#### 【0050】

図8(A)は、セラミック電子部品1Bに外力Fが加えられる前の状態を示す図であり、図8(B)は、セラミック電子部品1Bに外力Fが加えられた後の状態を示す図である。図8(A)に示すように、図中白抜き矢印で示す外力F（すなわち、セラミック素体52の第1の端面52cから第2の端面52dに向かう方向の外力F）が、金属端子10Bの端子接合部22の外側から加えられると、図8（および図7）に斜線で示した可変部分30（すなわち、切欠き部26の水平方向部分26cの図7中左方端縁と、基部12の左方端縁との間の部分、および切欠き部26の水平方向部分26cの図7中右方端縁と、基部12の右方端縁との間の部分）が、図8(B)に示すように、その下端部から図8中右斜め上方に延びるように変形する。この変形により、金属端子10Bの端子接合部22に加わる外力Fを緩和することができるため、金属端子10Bと、第1および第2の外部電極60、62との接合外れを防止することができる。なお、切欠き部26の可変部分30は、リブ部14、16の下方に形成されていることが好ましい。これにより、切欠き部26の可変部分30が変形し易くなり、金属端子10Bの端子接合部22と、第1および第2の外部電極60、62との接合外れを防止する効果をより顕著にすることができる。

30

#### 【0051】

図5に示すセラミック電子部品1Bは、図1に示すセラミック電子部品1Aと同様の効果を奏するとともに次の効果を奏する。すなわち、セラミック電子部品1Bは、金属端子10Bが、基部12に形成された切欠き部26により、より一層、電子部品本体50と金属端子10Bとの接合強度の向上を図ることができる。さらに、金属端子10Bは、外力を吸収する略矩形形状部分T11、T12が高さ方向に延びる形状であるため、セラミック電子部品1Bの低背化を図ることもできる。

40

#### 【0052】

（第2の実施の形態）

この発明の第2の実施の形態に係るセラミック電子部品について、図9および図10を参照して説明する。なお、この実施の形態に係るセラミック電子部品1Cは、一对の金属端子10Cが、上下方向に積み重ねられた2つの電子部品本体50を挟持するタイプであ

50

ることを除いて、図 1 ~ 4 を用いて説明したセラミック電子部品 1 A と同様の構成を有する。したがって、同一部分には同じ参照番号を付し、同様となる説明は繰り返さない。

【 0 0 5 3 】

図 9 は、この発明の第 2 の実施の形態に係るセラミック電子部品を示す外観斜視図である。また、図 1 0 は、この発明の第 2 の実施の形態に係るセラミック電子部品が備える金属端子を示す外観斜視図である。この実施の形態に係るセラミック電子部品 1 C が備える一対の金属端子 1 0 C は、上下方向に積み重ねられた 2 つの電子部品本体 5 0 を挟持するタイプである。したがって、金属端子 1 0 C は、その基部 1 2 が、上段の電子部品本体 5 0 に接合される端子接合部 2 0 と、下段の電子部品本体 5 0 に接合される端子接合部 2 2 とを有する。また、金属端子 1 0 C のリブ部 1 4 , 1 6 は、基部 1 2 の上端部から端子接合部 2 2 の下端部あたりまでの部分に設けられ、セラミック素体 5 2 の第 1 の端面 5 2 c と第 2 の端面 5 2 d とを結ぶ方向に延びる。また、リブ部 1 4 , 1 6 それぞれと、電子部品本体 5 0 との間には、セラミック素体 5 2 の第 1 の側面 5 2 e と第 2 の側面 5 2 f とを結ぶ方向において間隙が形成される。そして、この間隙に、接合材 7 0 a ~ 7 0 d がそれぞれ充填される。なお、接合材 7 0 a ~ 7 0 d は、リブ部 1 4 , 1 6 の上記した間隙側の表面全体を覆い、且つリブ部 1 4 , 1 6 は、セラミック素体 5 2 の第 1 の側面 5 2 e に形成される第 1 および第 2 の外部電極 6 0 , 6 2 ならびにセラミック素体 5 2 の第 2 の側面 5 2 f に形成される第 1 および第 2 の外部電極 6 0 , 6 2 の総面積の 8 0 % 以上を覆うことが好ましい。なお、リブ部 1 4 , 1 6 および接合材 7 0 a ~ 7 0 d による作用効果は、図 1 ~ 4 を用いて説明したセラミック電子部品 1 A と同様であるため、ここでは説明を繰り返さない。

10

20

【 0 0 5 4 】

図 9 に示すセラミック電子部品 1 C は、電子部品本体 5 0 , 5 0 と金属端子 1 0 C のリブ部 1 4 , 1 6 との間に設けられる間隙に、接合材 7 0 a ~ 7 0 d が配置されることにより、その間隙に電子部品本体 5 0 , 5 0 と一対の金属端子 1 0 C とを接合するためのはんだ 8 0 が入り込むことを抑制することができる。したがって、上下方向に積み重ねられた 2 つの電子部品本体 5 0 と、一対の金属端子 1 0 C との接合強度の向上を図り、且つ 2 つの電子部品本体 5 0 にはんだ 8 0 の収縮応力に基づくクラックが生じることを抑制することができる。

【 0 0 5 5 】

( 第 2 の実施の形態の第 1 の変形例 )

この発明の第 2 の実施の形態に係るセラミック電子部品の第 1 の変形例について、図 1 1 および図 1 2 を参照して説明する。なお、この変形例のセラミック電子部品 1 D は、金属端子 1 0 D の基部に 2 つの切欠き部が形成されることを除いて、図 9 および図 1 0 を用いて説明したセラミック電子部品 1 C と同様の構成を有する。したがって、同一部分には同じ参照番号を付し、同様となる説明は繰り返さない。

30

【 0 0 5 6 】

図 1 1 は、この発明の第 2 の実施の形態に係るセラミック電子部品の第 1 の変形例を示す外観斜視図である。また、図 1 2 は、この発明の第 2 の実施の形態に係るセラミック電子部品の第 1 の変形例が備える金属端子を示す外観斜視図である。

40

【 0 0 5 7 】

この変形例の金属端子 1 0 D の基部 1 2 には、端子接合部 2 0 を囲むように切欠き部 2 4 が形成され、端子接合部 2 2 を囲むように切欠き部 2 6 が形成される。切欠き部 2 6 の形状は、図 5 ~ 8 を用いて説明した金属端子 1 0 A の切欠き部 2 6 と同様であるため、ここでは説明を繰り返さない。

【 0 0 5 8 】

切欠き部 2 4 は、閉形状であり、2 つの電子部品本体 5 0 の境界の近傍に、端子接合部 2 0 の下方端縁、左方端縁および右方端縁を囲むような略 U 字形状に形成される。このような形状の切欠き部 2 4 を形成することにより、セラミック電子部品 1 D に加えられた外力が、切欠き部 2 4 およびその周辺部分に分散されて緩和される。したがって、上段の電

50

子部品本体 50 と金属端子 10D との接合強度を向上させることができる。なお、切欠き部 24 は、端子接合部 20 の下方端縁に沿って延びる部分の上下方向の寸法が、切欠き部 26 における端子接合部 22 の下方端縁に沿って延びる部分のそれよりも大きく形成される。こうすることにより、図 7 および図 8 を参照して説明した可変部分 30 に相当する部分の面積が大きくなるため、この部分がより変形し易くなる。これにより、金属端子 10D の端子接合部 20 と、第 1 および第 2 の外部電極 60, 62 との接合外れを防止する効果をより顕著にすることができる。

#### 【0059】

図 11 に示すセラミック電子部品 1D は、図 9 に示すセラミック電子部品 1C と同様の効果を奏するとともに次の効果を奏する。

すなわち、セラミック電子部品 1D は、金属端子 10D が、基部 12 に形成された切欠き部 24, 26 により、より一層、電子部品本体 50, 50 と金属端子 10C との接合強度の向上を図ることができる。

#### 【0060】

(第 2 の実施の形態の第 2 ~ 4 の変形例)

この発明の第 2 の実施の形態に係るセラミック電子部品の第 2 ~ 4 の変形例について、図 13 ~ 15 を参照して説明する。なお、これら第 2 ~ 4 の変形例のセラミック電子部品は、金属端子の基部に形成される切欠き部の形状を除いて、図 11 および図 12 を用いて説明したセラミック電子部品 1D と同様の構成を有する。したがって、同一部分には同じ参照番号を付し、同様となる説明は繰り返さない。また、金属端子 10E ~ 10G の外観斜視図のみを示し、セラミック電子部品の図示は省略する。

#### 【0061】

図 13 は、この発明の第 2 の実施の形態に係るセラミック電子部品の第 2 の変形例が備える金属端子を示す外観斜視図である。この変形例の金属端子 10E は、上下方向において、切欠き部 26 における端子接合部 22 の下方端縁に沿って延びる部分の寸法が、切欠き部 24 における端子接合部 20 の下方端縁に沿って延びる部分のそれとほぼ同じであるように形成される。こうすることにより、図 7 および図 8 を参照して説明した可変部分 30 に相当する部分の面積が大きくなるため、金属端子 10E がより変形し易くなる。これにより、金属端子 10E の端子接合部 22 と、第 1 および第 2 の外部電極 60, 62 との接合外れを防止する効果をより顕著にすることができる。

#### 【0062】

図 14 は、この発明の第 2 の実施の形態に係るセラミック電子部品の第 3 の変形例が備える金属端子を示す外観斜視図である。この変形例の金属端子 10F の基部 12 には、2 つの端子接合部 20, 22 を囲むように、一つの大きな略 U 字形状の切欠き部 26 が形成される。このような切欠き部 26 を形成することにより、図 7 を参照して説明した略矩形状部分 T11, T12 の面積が大きくなる。したがって、金属端子 10F が、外力をより吸収することができる。これにより、金属端子 10F の端子接合部 20, 22 と、第 1 および第 2 の外部電極 60, 62 との接合外れを防止する効果をより顕著にすることができる。

#### 【0063】

図 15 は、この発明の第 2 の実施の形態に係るセラミック電子部品の第 4 の変形例が備える金属端子を示す外観斜視図である。この変形例の金属端子 10G は、その端子接合部 20, 22 それぞれの中央に、金属端子 10G の高さ方向に延びるスリット 32, 33 が形成される。スリット 32 は、その下端が切欠き部 24 に達している。スリット 33 は、その上端が切欠き部 24 に達し、下端が切欠き部 26 に達している。金属端子 10G は、このようなスリット 32, 33 を有することにより、より変形し易くなるため、外力をより吸収することができる。これにより、金属端子 10G の端子接合部 20, 22 と、第 1 および第 2 の外部電極 60, 62 との接合外れを防止する効果をより顕著にすることができる。

#### 【0064】

以上より、金属端子 10E ~ 10G を含むセラミック電子部品は、図 11 に示すセラミック電子部品 1D と同様の作用効果を奏する。

【0065】

なお、一对の金属端子 10A, 10B は、1つの電子部品本体 50 を挟持するタイプのものであり、一对の金属端子 10C ~ 10G は、2つの電子部品本体 50 を挟持するタイプのものであった。しかしながら、この場合に限られず、一对の金属端子は、3つ以上の電子部品本体 50 を挟持するタイプのものであってもよい。

【0066】

## 2. セラミック電子部品の製造方法

セラミック電子部品の製造方法について、セラミック電子部品 1A を例にして説明する。はじめに、電子部品本体の製造方法について説明する。ここでは、電子部品本体として積層セラミックコンデンサを製造する場合について説明する。

【0067】

まず、セラミック層 54 となるセラミックグリーンシート、第 1 および第 2 の内部電極 56, 58 となる内部電極用導電性ペースト、第 1 および第 2 の外部電極 60, 62 となる外部電極用導電性ペーストを準備する。セラミックグリーンシートや内部電極用および外部電極用導電性ペーストそれぞれには、バインダおよび溶剤が含まれるが、公知の有機バインダや有機溶剤を用いることができる。

【0068】

次に、セラミックグリーンシートの表面に、例えば、スクリーン印刷などにより所定のパターンで導電性ペーストを印刷し、内部電極 56, 58 のパターンを形成する。

【0069】

次に、内部電極 56, 58 のパターンが印刷されていない外層用セラミックグリーンシートを所定枚数積層し、その表面に内部電極 56, 58 のパターンが印刷されたセラミックグリーンシートを順次積層し、その表面に外層用セラミックグリーンシートを所定枚数積層し、マザー積層体を作製する。

【0070】

次に、マザー積層体を静水圧プレスなどの手段により積層方向にプレスする。

【0071】

次に、マザー積層体を所定のサイズにカットし、生のセラミック積層体を切り出す。このとき、パレル研磨などにより積層体のコーナー部や稜部に丸みをつけてもよい。

【0072】

次に、生のセラミック積層体を焼成する。焼成温度は、セラミックや内部電極の材料にもよるが、900 以上 1300 以下であることが好ましい。

【0073】

次に、焼成後のセラミック積層体の両端面に導電性ペーストを塗布し、焼き付け、外部電極の下地層を形成する。このときの焼き付け温度は、700 以上 900 以下であることが好ましい。なお、外部電極形成用導電性ペーストおよび生のセラミック積層体の焼成は、例えば、大気中、N<sub>2</sub>雰囲気中、水蒸気 + N<sub>2</sub>雰囲気中などにおいて行われる。

【0074】

そして、下地層の表面にめっき膜を形成する。

【0075】

以上のようにして、電子部品本体 50 である積層セラミックコンデンサを得る。

【0076】

続いて、上記のように製造した電子部品本体 50 である積層セラミックコンデンサに金属端子 10A を取り付けることにより、この発明に係るセラミック電子部品 1A を製造する方法について説明する。

【0077】

まず、金属端子 10A を準備する。

【0078】

10

20

30

40

50

次に、はんだ 80 を用いて、金属端子 10 A を上記のように作製した電子部品本体 50 である積層セラミックコンデンサの外部電極 60, 62 に接合して取り付ける。具体的には、リフロー炉にて、はんだ付け温度は 270 以上 290 以下とし、その熱を 30 秒以上与える。

【0079】

最後に、電子部品本体 50 である積層セラミックコンデンサの外部電極 60, 62 と、金属端子 10 A のリブ部 14, 16 との間に形成される間隙に、接合材 70 a ~ 70 d としてはんだ、または接着剤を充填し、適した熱を与えて硬化させる。

【0080】

以上のようにして、この発明に係るセラミック電子部品 1 A を得る。

10

【0081】

なお、この発明は、前記実施形態に限定されるものではなく、その要旨の範囲内で種々に変形される。

【符号の説明】

【0082】

1 A, 1 B, 1 C, 1 D セラミック電子部品

10 A, 10 B, 10 C, 10 D, 10 E, 10 F, 10 G 金属端子

12 基部

14, 16 リブ部

18 実装部

20

20, 22 端子接合部

24, 26 切欠き部

24 a, 24 b, 26 a, 26 b 垂直方向部分

24 c, 26 c 水平方向部分

30 可変部分

32, 33 スリット

40 延長部

50 電子部品本体

52 セラミック素体

52 a 第 1 の主面

30

52 b 第 2 の主面

52 c 第 1 の端面

52 d 第 2 の端面

52 e 第 1 の側面

52 f 第 2 の側面

54 セラミック層

56 第 1 の内部電極

58 第 2 の内部電極

60 第 1 の外部電極

62 第 2 の外部電極

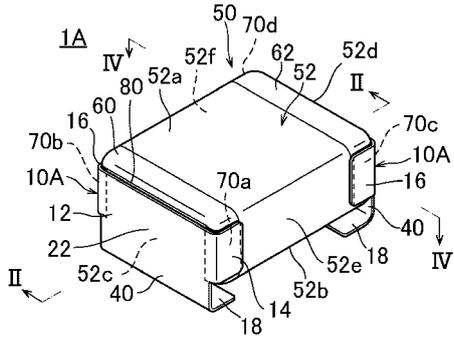
40

70 a ~ 70 d 接合材

80 はんだ

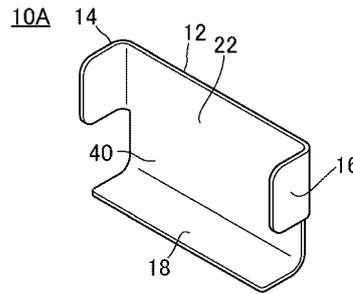
【 図 1 】

図 1



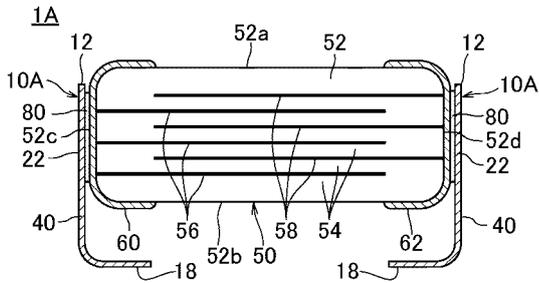
【 図 3 】

図 3



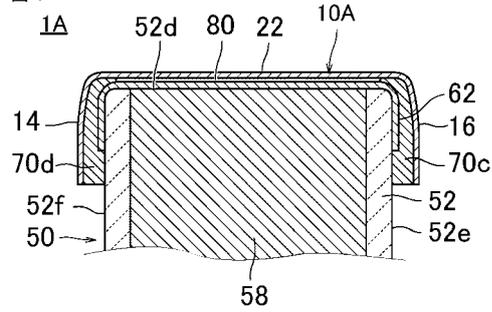
【 図 2 】

図 2



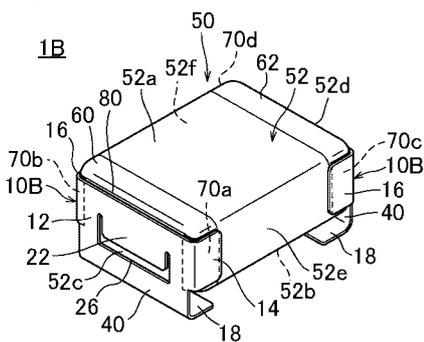
【 図 4 】

図 4



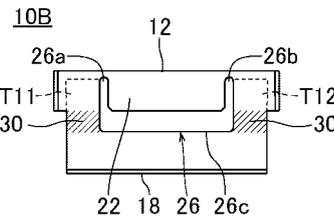
【 図 5 】

図 5



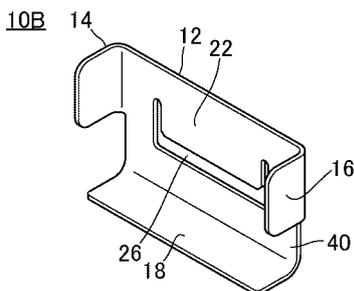
【 図 7 】

図 7



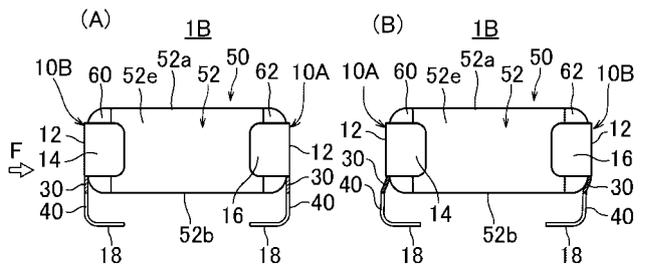
【 図 6 】

図 6

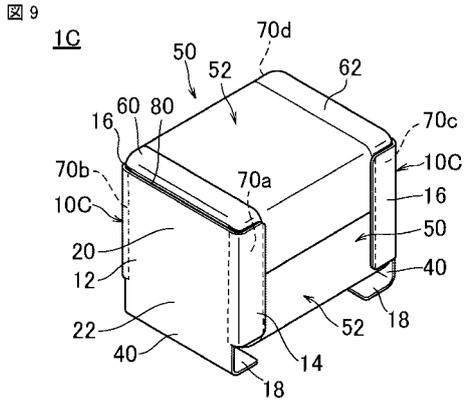


【 図 8 】

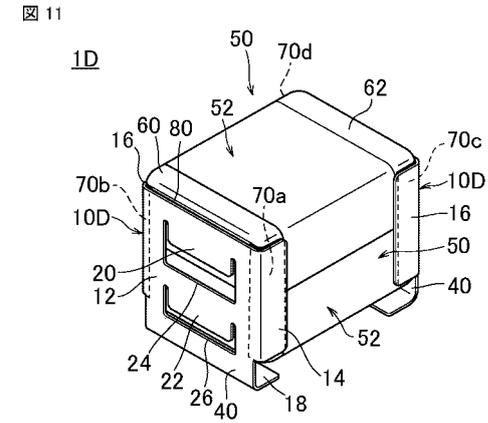
図 8



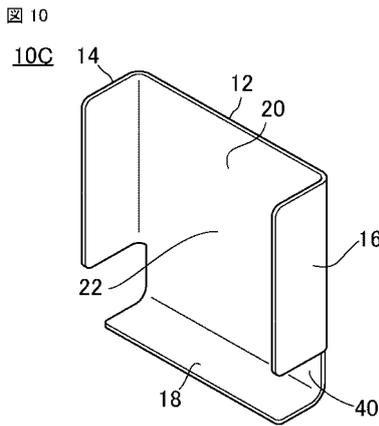
【 図 9 】



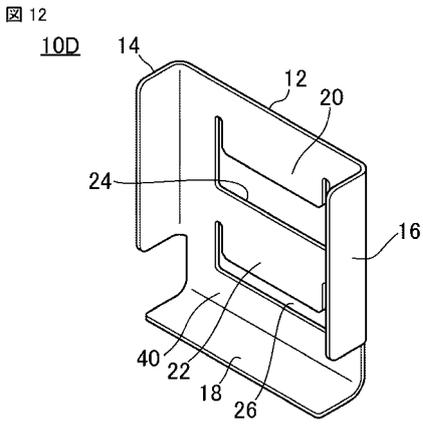
【 図 1 1 】



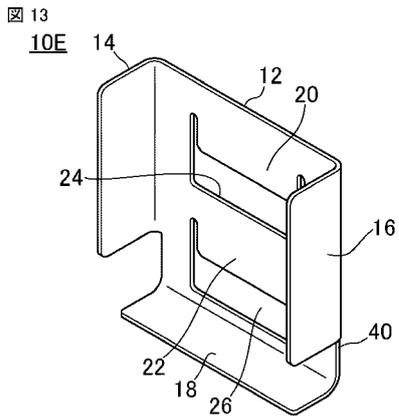
【 図 1 0 】



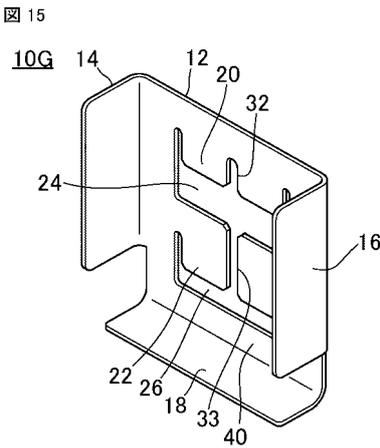
【 図 1 2 】



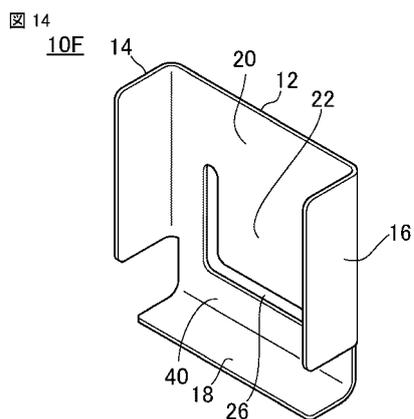
【 図 1 3 】



【 図 1 5 】



【 図 1 4 】



---

フロントページの続き

Fターム(参考) 5E082 AA02 AB03 BC23 BC32 BC33 EE04 EE23 EE26 EE35 FF05  
FG04 FG26 FG46 FG54 GG08 GG10 GG23 GG26 GG28 JJ07  
JJ15 JJ27 LL02