

## (12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织  
国 际 局



(43) 国际公布日  
2016 年 6 月 30 日 (30.06.2016) WIPO | PCT



(10) 国际公布号

WO 2016/101555 A1

(51) 国际专利分类号:

H04Q 11/00 (2006.01)

(21) 国际申请号:

PCT/CN2015/081402

(22) 国际申请日:

2015 年 6 月 12 日 (12.06.2015)

(25) 申请语言:

中文

(26) 公布语言:

中文

(30) 优先权:

201410817849.8 2014 年 12 月 24 日 (24.12.2014) CN

(71) 申请人: 深圳市中兴微电子技术有限公司  
(ZHONGXING MICROELECTRONICS TECHNOLOGY CO. LTD) [CN/CN]; 中国广东省深圳市盐田区大梅沙 1 号厂房, Guangdong 518085 (CN)。

(72) 发明人: 赖伟 (LAI, Wei); 中国广东省深圳市盐田区大梅沙 1 号厂房, Guangdong 518085 (CN)。

(74) 代理人: 北京派特恩知识产权代理有限公司  
(CHINA PAT INTELLECTUAL PROPERTY OFFICE); 中国北京市海淀区海淀南路 21 号中关村知识产权大厦 B 座 2 层, Beijing 100080 (CN)。

(81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。

(84) 指定国 (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

### 本国际公布:

- 包括国际检索报告(条约第 21 条(3))。

(54) Title: CROSS SCHEDULING METHOD AND DEVICE, AND STORAGE MEDIUM

(54) 发明名称: 一种交叉调度方法及其装置、存储介质



图 1 / Fig. 1

(57) Abstract: Disclosed is a cross scheduling method, comprising: receiving service information; mapping or demapping data corresponding to the service information to a first timeslot frame; mapping the first timeslot frame to a first inbetween based on a first timeslot location of the first timeslot frame, the first timeslot location being capable of indicating a correspondence between the first timeslot frame and the first inbetween; sending the first inbetween based on a first indication location of the first inbetween, the first indication location being capable of indicating an address of a destination end chip corresponding to the first timeslot frame in the first inbetween, and the destination end chip being a destination end chip corresponding to the service information. Further disclosed are a cross scheduling device and a storage medium.

(57) 摘要: 本发明实施例公开了一种交叉调度方法, 包括: 接收业务信息; 将业务信息对应的数据映射或解映射至第一时隙帧; 基于所述第一时隙帧的第一时隙位置, 将所述第一时隙帧映射至第一中间帧; 所述第一时隙位置能够指示所述第一时隙帧与所述第一中间帧的对应关系; 基于所述第一中间帧的第一指示位置, 发送所述第一中间帧; 所述第一指示位置能够指示所述第一中间帧中第一时隙帧所对应的目的端芯片地址; 所述目的端芯片为所述业务信息对应的目的端芯片。本发明实施例还公开了一种交叉调度装置及存储介质。

WO 2016/101555 A1

# 一种交叉调度方法及其装置、存储介质

## 技术领域

本发明涉及光传送网络（OTN，Optical Transport Network）技术，尤其涉及一种交叉调度方法及其装置、存储介质。

## 5 背景技术

随着网络业务的飞速增长，特别是宽带、交互式网络电视（IPTV）、视频等业务的飞速发展，对光传送网络（OTN）技术提出了新的要求。例如，

一方面，要求 OTN 能够具有集群式交叉功能，以提供海量带宽，适应业务的不断增长；但是，所述集群式交叉功能，需要在 OTN 中增加交叉芯片，以使 OTN 中的成帧处理（Framer）芯片和所述交叉芯片配合，但是，当所述 OTN 中加入交叉芯片后，会包含有交叉芯片和 Framer 芯片的节点的机架庞大，且使该节点能耗增加，进而增加该节点成本，因此，增加交叉芯片的集群式交叉功能只适用于骨干节点；

另一方面，还需要 OTN 能够具备小容量的交叉功能；但是，现有技术中，并不能满足上述需求，因此，亟需一种新型的交叉调度方法，以满足上述需求。

## 发明内容

为解决现有存在的技术问题，本发明实施例提供了一种交叉调度方法及其装置、存储介质，能够在不使用交叉芯片的条件下，实现交叉调度的目的。

本发明实施例的技术方案是这样实现的：本发明实施例提供了一种交叉调度方法，应用于源端芯片；所述方法包括：

接收业务信息；

将业务信息对应的数据映射或解映射至第一时隙帧；

基于所述第一时隙帧的第一时隙位置，将所述第一时隙帧映射至第一中间帧；所述第一时隙位置能够指示所述第一时隙帧与所述第一中间帧的  
5 对应关系；

基于所述第一中间帧的第一指示位置，发送所述第一中间帧；所述第一指示位置能够指示所述第一中间帧中第一时隙帧所对应的目的端芯片地址；所述目的端芯片为所述业务信息对应的目的端芯片。

上述方案中，当所述第一中间帧中映射有 N 个第一时隙帧时，所述 N  
10 个第一时隙帧中的第一个第一时隙帧、第二个第一时隙帧至第 N 个第一时隙帧各自对应的第一时隙位置均与所述第一中间帧对应；所述 N 个第一时隙帧中的第一个第一时隙帧、第二个第一时隙帧至第 N 个第一时隙帧对应的目的端芯片地址相同；其中，所述 N 为大于等于 2 的正整数。

上述方案中，当接收到的业务信息为 K 个时，所述 K 为大于等于 2 的  
15 正整数；所述方法还包括：

将 K 个业务信息对应的数据分别映射或解映射至第一时隙帧、第二时隙帧、第 i 时隙帧至第 K 个时隙帧；所述 i 为大于等于 1 小于等于 K 的正整数；

基于所述第 i 时隙帧的第 i 时隙位置，将所述第 i 时隙帧映射至第 i 中间帧；所述第 i 时隙位置能够指示所述第 i 时隙帧与所述第 i 中间帧的对应关系；  
20

基于所述第 i 中间帧的第 i 指示位置，发送所述第 i 中间帧；所述第 i 指示位置能够指示所述第 i 中间帧中第 i 时隙帧所对应的第 i 目的端芯片地址；所述第 i 目的端芯片为所述 K 个业务信息中的第 i 业务信息对应的目的  
25 端芯片。

上述方案中，所述发送所述第 i 中间帧，包括：

将所述第 i 中间帧中的帧头信息替换成第一帧头信息；所述第一帧头信息为第一中间帧、第二中间帧、第 i 中间帧至第 K 中间帧中统一的帧头信息；

5 发送帧头信息为第一帧头信息的所述第 i 中间帧。

本发明实施例还提供了一种交叉调度方法，所述方法应用于目的端芯片；所述方法包括：

接收第一中间帧；

将所述第一中间帧解映射至第一时隙帧；

10 基于所述第一时隙帧的第一时隙位置，将所述第一时隙帧映射或解映射至业务信息；所述第一时隙位置能够指示所述第一时隙帧与所述业务信息的对应关系；

发送所述业务信息。

本发明实施例还提供了一种交叉调度装置，所述装置包括：

15 第一接收单元，配置为接收业务信息；

第一映射单元，配置为将业务信息对应的数据映射或解映射至第一时隙帧；

20 第二映射单元，配置为基于所述第一时隙帧的第一时隙位置，将所述第一时隙帧映射至第一中间帧；所述第一时隙位置能够指示所述第一时隙帧与所述第一中间帧的对应关系；

第一发送单元，配置为基于所述第一中间帧的第一指示位置，发送所述第一中间帧；所述第一指示位置能够指示所述第一中间帧中第一时隙帧所对应的目的端芯片地址；所述目的端芯片为所述业务信息对应的目的端芯片。

25 上述方案中，当所述第一中间帧中映射有 N 个第一时隙帧时，所述 N

个第一时隙帧中的第一个第一时隙帧、第二个第一时隙帧至第 N 个第一时隙帧各自对应的第一时隙位置均与所述第一中间帧对应；所述 N 个第一时隙帧中的第一个第一时隙帧、第二个第一时隙帧至第 N 个第一时隙帧对应的目的端芯片地址相同；其中，所述 N 为大于等于 2 的正整数。

5 上述方案中，当接收到的业务信息为 K 个时，所述 K 为大于等于 2 的正整数；对应地，

所述第一接收单元，还配置为接收 K 个业务信息；

10 所述第一映射单元，还配置为将 K 个业务信息对应的数据分别映射或解映射至第一时隙帧、第二时隙帧、第 i 时隙帧至第 K 个时隙帧；所述 i 为大于等于 1 小于等于 K 的正整数；

所述第二映射单元，还配置为基于所述第 i 时隙帧的第 i 时隙位置，将所述第 i 时隙帧映射至第 i 中间帧；所述第 i 时隙位置能够指示所述第 i 时隙帧与所述第 i 中间帧的对应关系；

15 所述第一发送单元，还配置为基于所述第 i 中间帧的第 i 指示位置，发送所述第 i 中间帧；所述第 i 指示位置能够指示所述第 i 中间帧中第 i 时隙帧所对应的第 i 目的端芯片地址；所述第 i 目的端芯片为所述 K 个业务信息中的第 i 业务信息对应的目的端芯片。

上述方案中，所述第一发送单元，还配置为将所述第 i 中间帧中的帧头信息替换成第一帧头信息；所述第一帧头信息为第一中间帧、第二中间帧、  
20 第 i 中间帧至第 K 中间帧中统一的帧头信息；

还配置为发送帧头信息为第一帧头信息的所述第 i 中间帧。

本发明实施例还提供了一种交叉调度装置，所述装置包括：

第二接收单元，配置为接收第一中间帧；

第一解映射单元，配置为将所述第一中间帧解映射至第一时隙帧；

25 第二解映射单元，配置为基于所述第一时隙帧的第一时隙位置，将所

述第一时隙帧映射或解映射至业务信息；所述第一时隙位置能够指示所述第一时隙帧与所述业务信息的对应关系；

第二发送单元，配置为发送所述业务信息。

本发明实施例所提供的交叉调度方法及其装置、存储介质，能够将接收到的业务信息对应的数据映射或解映射至第一时隙帧；并基于所述第一时隙帧的第一时隙位置，将所述第一时隙帧映射至第一中间帧；进而基于所述第一中间帧的第一指示位置，将所述第一中间帧发送至与所述业务信息对应的目的端芯片，如此，实现交叉调度的目的。

另外，由于本发明实施例无需使用交叉芯片，就能实现交叉调度的目的，因此，本发明实施例能够降低调度成本、降低能耗。

### 附图说明

图 1 为本发明实施例交叉调度方法的实现流程示意图一；

图 2 为本发明实施例交叉调度装置的结构示意图一；

图 3 为本发明实施例交叉调度方法的实现流程示意图二；

图 4 为本发明实施例交叉调度装置的结构示意图二；

图 5 为本发明实施例交叉调度方法的具体实现的流程示意图一；

图 6 为本发明实施例交叉调度方法的具体实现的流程示意图二；

图 7 为本发明实施例源端 Framer 芯片中时隙帧与中间帧的映射关系示意图。

### 具体实施方式

为了能够更加详尽地了解本发明实施例的特点与技术内容，下面结合附图对本发明实施例的实现进行详细阐述，所附附图仅供参考说明之用，并非用来限定本发明。

#### 实施例一

图 1 为本发明实施例交叉调度方法的实现流程示意图一；所述方法应用于源端芯片，所述方法包括：

步骤 101：接收业务信息；

本实施例中，所述源端芯片可以采用 Framer 芯片，即源端 Framer 芯片；

5 进一步地，所述源端 Framer 芯片在其客户侧能够接收各种类型的业务信息，例如，OTN 业务信息、以太网业务信息等。

步骤 102：将业务信息对应的数据映射或解映射至第一时隙帧；

本实施例中，当所述源端 Framer 芯片在其客户侧接收到各种类型的业务信息后，所述源端 Framer 芯片将所述业务信息对应的数据映射或解映射至光通道数据单元（ODUK）中，并进一步将映射或解映射至 ODUK 的业务信息对应的数据按照时隙帧的要求映射或解映射至 ODUK 时隙帧中，即本实施例所述的第一时隙帧中。

这里，由于业务信息的业务类型不同，使得业务信息对应的业务速率不同，因此，在将业务信息对应的数据映射或解映射至 ODUK 时隙帧中，也即第一时隙帧中时，要根据所述 ODUK 时隙帧的结构设置不同数量的填充区域。

步骤 103：基于所述第一时隙帧的第一时隙位置，将所述第一时隙帧映射至第一中间帧；所述第一时隙位置能够指示所述第一时隙帧与所述第一中间帧的对应关系；

本实施例中，所述源端 Framer 芯片在其背板发送侧对 ODUK 时隙帧，也即第一时隙帧按时隙位置进行交叉调度，也就是说，所述源端 Framer 芯片在其背板发送侧，依据所述第一时隙帧对应的第一时隙位置，将所述第一时隙帧映射至第一中间帧中；由于所述第一时隙位置与所述第一中间帧对应，又由于所述第一中间帧与所述业务信息对应的目的端芯片地址对应，所以，所述第一时隙帧能够通过所述第一中间帧发送至与所述第一时隙帧

对应的目的端芯片，也即发送至于所述业务信息对应的目的端芯片。

本实施例中，所述第一中间帧的结构与 OTN 帧结构类相似，是一种用来承载 ODUK 时隙帧的容器；所以，所述源端 Framer 芯片能够将不同的 ODUK 时隙帧分时隙混装入中间帧结构中。

5 上述方案中，当所述第一中间帧中映射有 N 个第一时隙帧时，所述 N 个第一时隙帧中的第一个第一时隙帧、第二个第一时隙帧至第 N 个第一时隙帧各自对应的第一时隙位置均与所述第一中间帧对应；所述 N 个第一时隙帧中的第一个第一时隙帧、第二个第一时隙帧至第 N 个第一时隙帧对应的目的端芯片地址相同；其中，所述 N 为大于等于 2 的正整数。

10 本实施例中，所述源端 Framer 芯片能够同时或依次接收到不同业务类型的 N 个业务信息，所述源端 Framer 芯片能够将所述 N 个业务信息对应的数据映射或解映射至 N 个第一时隙帧中，当所述 N 个第一时隙帧中的每一第一时隙帧对应的第一时隙位置均与所述第一中间帧对应时，所述 N 个第一时隙帧均映射至第一中间帧中；

15 也就是说，所述第一中间帧中能够包含有 N 个第一时隙帧，所述 N 个第一时隙帧中每一第一时隙帧对应的第一时隙位置均指向所述第一中间帧，也即，所述 N 个第一时隙帧中的每一第一时隙帧对应的第一时隙位置均与所述第一中间帧对应，因此，所述源端 Framer 芯片将所述 N 个第一时隙帧均映射至第一中间帧中。

20 另外，本实施例中，所述源端 Framer 芯片还能够同时或依次接收到不同业务类型的 K 个业务信息，也即第一业务信息、第二业务信息、第 i 业务信息至第 K 业务信息；此时，所述源端 Framer 芯片分别将所述 K 个业务信息对应的数据映射或解映射至第一时隙帧、第二时隙帧、第 i 时隙帧至第 K 时隙帧中；其中，所述 K 为大于等于 2 的正整数；所述 i 为大于等于 1 小于等于 K 的正整数；

由于每一时隙帧对应一时隙位置，即第 i 时隙帧对应第 i 时隙位置；而且，所述第 i 时隙位置能够指示所述第 i 时隙帧与中间帧的对应关系；具体地，所述第一时隙位置对应第一中间帧，第二时隙位置对应第二中间帧，第 i 时隙位置对应第 i 中间帧，第 K 时隙位置对应第 K 中间帧，所以，所述源端 Framer 芯片还能够基于第一时隙位置、第二时隙位置、第 i 时隙位置至第 K 时隙位置，将所述第一时隙帧、第二时隙帧、第 i 时隙帧至第 K 时隙帧对应映射至第一中间帧、第二中间帧、第 i 中间帧至第 K 中间帧中。  
5

步骤 104：基于所述第一中间帧的第一指示位置，发送所述第一中间帧；所述第一指示位置能够指示所述第一中间帧中第一时隙帧所对应的目的端芯片地址；所述目的端芯片为所述业务信息对应的目的端芯片。  
10

本实施例中，所述源端 Framer 芯片，在其背板发送侧，能够基于所述第一中间帧的第一指示位置，将所述第一中间帧发送至、与所述第一指示位置对应的目的端芯片中，如此，所述源端 Framer 芯片，通过所述第一时隙位置、第一指示位置，将携带有所述第一时隙帧的所述第一中间帧发送至所述第一时隙帧对应的目的端芯片中，实现交叉调度的目的。  
15

本实施例中，所述源端 Framer 芯片在其背板发送侧，将待发送的中间帧结构统一为帧头信息为第一帧头信息的中间帧后对齐发送；由于所述源端 Framer 芯片的背板 SerDes 接口与待发送的中间帧对应的目的端芯片互连，也就是说，通过所述源端 Framer 芯片的背板 SerDes 接口，能够将源端 Framer 芯片与待发送的中间帧对应的目的端芯片互连，进而形成 MESH 结构，因此，所述源端 Framer 芯片能够将中间帧发送至目的端芯片，进而为实现交叉调度奠定了基础。  
20

上述方案中，当接收到的业务信息为 K 个时，所述 K 为大于等于 2 的正整数；所述方法还包括：

25 将 K 个业务信息对应的数据分别映射或解映射至第一时隙帧、第二时

隙帧、第 i 时隙帧至第 K 个时隙帧；所述 i 为大于等于 1 小于等于 K 的正整数；

5 基于所述第 i 时隙帧的第 i 时隙位置，将所述第 i 时隙帧映射至第 i 中间帧；所述第 i 时隙位置能够指示所述第 i 时隙帧与所述第 i 中间帧的对应关系；

基于所述第 i 中间帧的第 i 指示位置，发送所述第 i 中间帧；所述第 i 指示位置能够指示所述第 i 中间帧中第 i 时隙帧所对应的第 i 目的端芯片地址；所述第 i 目的端芯片为所述 K 个业务信息中的第 i 业务信息对应的目的端芯片。

10 具体地，当接收到的业务信息为 K 个时，所述 K 为大于等于 2 的正整数；所述方法还包括：

将 K 个业务信息中的第一业务信息、第二业务信息、第 i 业务信息至第 K 业务信息对应的数据分别映射或解映射至第一时隙帧、第二时隙帧、第 i 时隙帧至第 K 个时隙帧；所述 i 为大于等于 1 小于 K 的正整数；

15 基于所述第一时隙帧的第一时隙位置、第二时隙帧的第二时隙位置、第 i 时隙帧的第 i 时隙位置至第 K 时隙帧的第 K 时隙位置，将所述第一时隙帧、第二时隙帧、第 i 时隙帧至第 K 个时隙帧对应映射至第一中间帧、第二中间帧、第 i 中间帧至第 K 中间帧；所述第一时隙位置能够指示所述第一时隙帧与所述第一中间帧的对应关系；所述第二时隙位置能够指示所述第二时隙帧与所述第二中间帧的对应关系；所述第 i 时隙位置能够指示所述第 i 时隙帧与所述第 i 中间帧的对应关系；所述第 K 时隙位置能够指示所述第 K 时隙帧与所述第 K 中间帧的对应关系；

20 基于所述第一中间帧的第一指示位置、第二中间帧的第二指示位置、第 i 中间帧的第 i 指示位置至第 K 中间帧的第 K 指示位置，发送所述第一中间帧、第二中间帧、第 i 中间帧至第 K 中间帧；所述第一指示位置能够

指示所述第一中间帧中第一时隙帧所对应的第一目的端芯片地址；所述第二指示位置能够指示所述第二中间帧中第二时隙帧所对应的第二目的端芯片地址；所述第 i 指示位置能够指示所述第 i 中间帧中第 i 时隙帧所对应的第 i 目的端芯片地址；所述第 K 指示位置能够指示所述第 K 中间帧中第 K 时隙帧所对应的第 K 目的端芯片地址；所述第一目的端芯片为所述第一业务信息对应的目的端芯片；所述第二目的端芯片为所述第二业务信息对应的目的端芯片；所述第 i 目的端芯片为所述第 i 业务信息对应的目的端芯片；所述第 K 目的端芯片为所述第 K 业务信息对应的目的端芯片。

上述方案中，所述发送所述第 i 中间帧，包括：

将所述第 i 中间帧中的帧头信息替换成第一帧头信息；所述第一帧头信息为第一中间帧、第二中间帧、第 i 中间帧至第 K 中间帧中统一的帧头信息；

发送帧头信息为第一帧头信息的所述第 i 中间帧。

上述方案中，所述发送所述第一中间帧、第二中间帧、第 i 中间帧至第 K 中间帧，包括：

将第一中间帧、第二中间帧、第 i 中间帧至第 K 中间帧中的帧头信息统一成第一帧头信息；

发送帧头信息统一后的所述第一中间帧、第二中间帧、第 i 中间帧至第 K 中间帧。

本实施例中，所述源端 Framer 芯片发送的所有中间帧的帧头信息为一统一的帧头信息，即第一帧头信息；进一步地，所述源端 Framer 芯片将待发送的中间帧的帧头信息全部统一为第一帧头信息后，依次发送帧头信息统一为第一帧头信息的中间帧；

这里，当所述源端 Framer 芯片待发送的中间帧的帧头信息为第一帧头信息时，直接发送帧头信息为第一帧头信息的中间帧；

当所述源端 Framer 芯片待发送的中间帧的帧头信息不为第一帧头信息时，将待发送的中间帧的帧头信息替换为所述第一帧头信息，随后，将帧头信息为所述第一帧头信息的中间帧发送。

本发明实施例还提出一种第一计算机可读存储介质，该存储介质包括  
5 一组指令，所述指令用于实施例一所述的交叉调度方法。

为实现上述方法，本发明实施例还提供了一种交叉调度装置，如图 2 所示，所述装置包括：

第一接收单元 21，配置为接收业务信息；

第一映射单元 22，配置为将业务信息对应的数据映射或解映射至第一  
10 时隙帧；

第二映射单元 23，配置为基于所述第一时隙帧的第一时隙位置，将所述第一时隙帧映射至第一中间帧；所述第一时隙位置能够指示所述第一时隙帧与所述第一中间帧的对应关系；

第一发送单元 24，配置为基于所述第一中间帧的第一指示位置，发送  
15 所述第一中间帧；所述第一指示位置能够指示所述第一中间帧中第一时隙帧所对应的目的端芯片地址；所述目的端芯片为所述业务信息对应的目的端芯片。

上述方案中，当所述第一中间帧中映射有 N 个第一时隙帧时，所述 N 个第一时隙帧中的第一个第一时隙帧、第二个第一时隙帧至第 N 个第一时  
20 隙帧各自对应的第一时隙位置均与所述第一中间帧对应；所述 N 个第一时隙帧中的第一个第一时隙帧、第二个第一时隙帧至第 N 个第一时隙帧对应的目的端芯片地址相同；其中，所述 N 为大于等于 2 的正整数。

上述方案中，当接收到的业务信息为 K 个时，所述 K 为大于等于 2 的正整数；对应地，

25 所述第一接收单元 21，还配置为接收 K 个业务信息；

所述第一映射单元 22，还配置为将 K 个业务信息对应的数据分别映射或解映射至第一时隙帧、第二时隙帧、第 i 时隙帧至第 K 个时隙帧；所述 i 为大于等于 1 小于等于 K 的正整数；

所述第二映射单元 23，还配置为基于所述第 i 时隙帧的第 i 时隙位置，  
5 将所述第 i 时隙帧映射至第 i 中间帧；所述第 i 时隙位置能够指示所述第 i 时隙帧与所述第 i 中间帧的对应关系；

所述第一发送单元 24，还配置为基于所述第 i 中间帧的第 i 指示位置，  
发送所述第 i 中间帧；所述第 i 指示位置能够指示所述第 i 中间帧中第 i 时  
隙帧所对应的第 i 目的端芯片地址；所述第 i 目的端芯片为所述 K 个业务信  
10 息中的第 i 业务信息对应的目的端芯片。

上述方案中，所述第一发送单元 24，还配置为将所述第 i 中间帧中的  
帧头信息替换成第一帧头信息；所述第一帧头信息为第一中间帧、第二中  
间帧、第 i 中间帧至第 K 中间帧中统一的帧头信息；

还配置为发送帧头信息为第一帧头信息的所述第 i 中间帧。

本实施例中，所述第一接收单元 21、第一映射单元 22、第二映射单元  
23 以及第一发送单元 24 均可以运行于源端芯片中，可由位于源端芯片中的  
中央处理器（CPU）、或微处理器（MPU）、或数字信号处理器（DSP）、或  
可编程门阵列（FPGA）实现。  
15

本发明实施例所述的交叉调度方法及其装置、存储介质，能够通过  
MESH 结构的 ODUK 交叉调度方法，实现 Framer 芯片互连的、低成本 ODUK  
20 小容量交叉调度目的；而且，本发明实施例所述的交叉调度方法及其装置，  
不同于集群式交叉调度方法及系统，也就是说，本发明实施例无需专门的  
交叉芯片，只需源端 Framer 芯片与目的端 Framer 芯片的互连，就能实现交  
叉调度过程，因此，本发明实施例能够降低调度成本、降低能耗；

另外，由于本发明实施例低成本，低能耗，因此，还能应用于边缘接  
25

入汇聚节点的交叉调度的过程中。

## 实施例二

图 3 为本发明实施例交叉调度方法的实现流程示意图二；所述方法应

5 用于目的端芯片；如图 3 所示，所述方法包括：

步骤 301：接收第一中间帧；

本实施例中，所述目的端芯片可以采用 Framer 芯片，即目的端 Framer 芯片；进一步地，所述目的端 Framer 芯片，在其背板接收侧接第一中间帧。

步骤 302：将所述第一中间帧解映射至第一时隙帧；

10 本实施例中，当所述目的端 Framer 芯片，在其背板接收侧接到所述第一中间帧后，所述目的端 Framer 芯片按照所述第一中间帧对应的源端 Framer 芯片对所述第一中间帧进行区分处理，待区分处理后将所述第一中间帧解映射至 ODUK，并进一步解映射至第一时隙帧，也即第一 ODUK 时隙帧。

15 另外，本实施例中，当所述目的端 Framer 芯片在其背板侧接收到来自多个源端 Framer 芯片的多个中间帧时，具体地，

所述目的端 Framer 芯片在其背板侧接收到第一中间帧、第二中间帧、第 j 中间帧至第 M 中间帧后，所述目的端 Framer 芯片按照所述第一中间帧、第二中间帧、第 j 中间帧至第 M 中间帧各自对应的源端 Framer 芯片对所述第一中间帧、第二中间帧、第 j 中间帧至第 M 中间帧进行区分和帧头信息对齐处理，待区分和帧头信息对齐处理后，将帧头信息对齐后的所述第一中间帧、第二中间帧、第 j 中间帧至第 M 中间帧分别解映射至第一时隙帧、第二时隙帧、第 j 时隙帧至第 M 时隙帧；所述 j 为大于等于 1 小于等于 M 的正整数；所述 M 为大于等于 2 的正整数。

25 步骤 303：基于所述第一时隙帧的第一时隙位置，将所述第一时隙帧映射或解映射至业务信息；所述第一时隙位置能够指示所述第一时隙帧与所

述业务信息的对应关系；

本实施例中，当所述目的端 Framer 芯片在其背板侧接收到来自多个源端 Framer 芯片的 M 个中间帧，且所述目的端 Framer 芯片将所述 M 个中间帧中的第一中间帧、第二中间帧、第 j 中间帧至第 M 中间帧分别解映射至 5 第一隙帧、第二隙帧、第 j 隙帧至第 M 隙帧后，

所述目的端 Framer 芯片基于所述第一隙帧的第一隙位置、所述第二隙帧的第二隙位置、所述第 j 隙帧的第 j 隙位置至所述第 M 隙帧的第 M 隙位置，将所述第一隙帧、第二隙帧、第 j 隙帧至第 M 隙帧映射或解映射至第一业务信息、第二业务信息、第 j 业务信息至 10 第 M 业务信息；

其中，所述第一隙位置能够指示所述第一隙帧与所述第一业务信息的对应关系；所述第二隙位置能够指示所述第二隙帧与所述第二业务信息的对应关系；所述第 j 隙位置能够指示所述第 j 隙帧与所述第 j 业务信息的对应关系；所述第 M 隙位置能够指示所述第 M 隙帧与所述第 M 业务信息的对应关系；如此，所述目的端 Framer 芯片将接收到的来自 15 多个源端 Framer 芯片的 M 个中间帧解映射至 M 个业务信息。

#### 步骤 304：发送所述业务信息。

本实施例中，所述目的端 Framer 芯片在其客户发送侧将所述业务信息发送出去。所述业务信息可以为 OTN 业务信息、或者以太网业务信息等。

本实施例中，当所述目的端 Framer 芯片在其背板侧接收到来自多个源端 Framer 芯片的 M 个中间帧，且所述目的端 Framer 芯片将所述 M 个中间帧解映射至 M 个业务信息后，所述目的端 Framer 芯片发送所述 M 个业务信息。 20

本实施例中，所述目的端 Framer 芯片，在其背板接收侧对解映射后的 25 ODUK 隙帧也即第一隙帧按时隙位置进行调度，具体地，当所述目的

端 Framer 芯片在其背板接收侧将接收到来自多个源端 Framer 芯片的 M 个中间帧解映射至 M 个时隙帧，即第一时隙帧、第二时隙帧、第 j 时隙帧至第 M 时隙帧后，所述目的端 Framer 芯片在其背板接收侧能够基于所述第一时隙帧的第一时隙位置、所述第二时隙帧的第二时隙位置、所述第 j 时隙帧的第 j 时隙位置至所述第 M 时隙帧的第 M 时隙位置对所述 M 个时隙帧进行调度；进一步地，时隙位置与所述目的端 Framer 芯片的客户发送侧相对应，也就是说，该时隙位置能够指示时隙帧、与业务信息的对应关系，如此，所述目的端 Framer 芯片能够基于该时隙位置，将时隙帧发送至与该时隙位置对应的客户侧；

具体地，所述目的端 Framer 芯片能够基于所述第一时隙帧的第一时隙位置、所述第二时隙帧的第二时隙位置、所述第 j 时隙帧的第 j 时隙位置至所述第 M 时隙帧的第 M 时隙位置，发送所述第一业务信息、第二业务信息、第 j 业务信息至第 M 业务信息。

本发明实施例还提出一种第二计算机可读存储介质，该存储介质包括一组指令，所述指令用于实施例二所述的交叉调度方法。

为实现以上所述的方法，本发明实施例还提供了一种交叉调度装置，如图 4 所示，所述装置包括：

第二接收单元 41，配置为接收第一中间帧；

第一解映射单元 42，配置为将所述第一中间帧解映射至第一时隙帧；

第二解映射单元 43，配置为基于所述第一时隙帧的第一时隙位置，将所述第一时隙帧映射或解映射至业务信息；所述第一时隙位置能够指示所述第一时隙帧与所述业务信息的对应关系；

第二发送单元 44，配置为发送所述业务信息。

本实施例中，所述第二接收单元 41、第一解映射单元 42、第二解映射单元 43 以及第二发送单元 44 均可以运行于目的端芯片中，可由位于目的

端芯片中的中央处理器 (CPU)、或微处理器 (MPU)、或数字信号处理器 (DSP)、或可编程门阵列 (FPGA) 实现。

### 实施例三

5 图 5 为本发明实施例交叉调度方法的具体实现的流程示意图一；所述方法应用于源端 Framer 芯片；如图 5 所示，所述方法包括：

步骤 501：源端 Framer 芯片在其客户侧接收 K 个业务信息，对所述 K 个业务信息对应的数据进行映射或解映射至 K 个 ODUK 时隙帧，也即第一时隙帧、第二时隙帧、第 i 时隙帧至第 K 时隙帧；所述 K 为大于等于 2 的 10 正整数；所述 i 为大于等于 1 小于等于 K 的正整数；

本实施例中，所述源端 Framer 芯片在其客户侧接收的业务信息为 OTN 业务信息和/或以太网业务信息等；

当所述源端 Framer 芯片在其客户侧接收到 OTN 业务信息时，所述源端 Framer 芯片将所述 OTN 业务信息对应的数据解映射至 ODUK 时隙帧；

15 当所述源端 Framer 芯片在其客户侧接收到以太网业务信息时，所述源端 Framer 芯片根据所述以太网业务信息的速率等级，通过比特同步映射 (BMP)、异步映射 (AMP) 或通用映射 (GMP) 等机制，将所述以太网业务信息对应的数据映射至相应的 ODUK 时隙帧；

本实施例中，对于速率恒定的以太网业务信息，通常采用 BMP 方法直接将所述以太网业务信息对应的数据直接映射至于与其速率对应的 ODUK 20 时隙帧中；

对于速率与 ODUK 的速率不对应的以太网业务信息，也即所述以太网业务信息的速率相对于 ODUK 的速率有一定余量的业务，通常采用 AMP 方法将所述以太网业务信息对应的数据映射至 ODUK 时隙帧中；映射时，25 在 ODUk 时隙帧的 NJO 字段和 PJO 字段中选择性的填充数据字节或调整字节；

对于低速率的以太网业务信息向高速率的 ODUK 时隙帧映射时，通常采用

GMP 方法，所述 GMP 方法采用 sigma/delta 法则，如此，通过所述 sigma/delta 法则将映射方与被映射方的速率匹配，使所述以太网信息对应的业务信号均匀分布在 ODUK 时隙帧的净荷中。

本实施例中，所述源端 Framer 芯片在其客户侧接收到业务信息后，经过映射或解映射至 ODUK 时隙帧中；这里，一个高速的 ODUK 时隙帧的结构中可以占有多个 ODUK 时隙；各个 ODUK 时隙对应的数据经过位宽能够转换至大小统一的时隙，例如转换成 8bit 的时隙；然后，多个 ODUK 时隙的总线汇聚成至 ODUK 空分总线，在所述 ODUK 空分总线上每 8bit 为一单位，也即为一 ODUK 时隙；这里，速率较高的业务信息可以占用多个 8bit 的单位。

步骤 502：所述源端 Framer 芯片在其背板发送侧，基于所述第一时隙帧的第一时隙位置、第二时隙帧的第二时隙位置、第 i 时隙帧的第 i 时隙位置至第 K 时隙帧的第 K 时隙位置，将所述第一时隙帧、第二时隙帧、第 i 时隙帧至第 K 个时隙帧对应映射至第一中间帧、第二中间帧、第 i 中间帧至第 K 中间帧；

其中，所述第一时隙位置能够指示所述第一时隙帧与所述第一中间帧的对应关系；所述第二时隙位置能够指示所述第二时隙帧与所述第二中间帧的对应关系；所述第 i 时隙位置能够指示所述第 i 时隙帧与所述第 i 中间帧的对应关系；所述第 K 时隙位置能够指示所述第 K 时隙帧与所述第 K 中间帧的对应关系；如图 7 所述，基于第一时隙位置、第二时隙位置、第 i 时隙位置至第 K 时隙位置，将所述第一时隙帧、第二时隙帧、第 i 时隙帧至第 K 个时隙帧对应映射至第一中间帧、第二中间帧、第 i 中间帧至第 K 中间帧。

本实施例中，所述源端 Framer 芯片在其背板发送侧将 ODUK 时隙帧按位置区分映射到中间帧结构中；也即，所述源端 Framer 芯片在其背板发送侧，基于所述第一时隙帧的第一时隙位置、第二时隙帧的第二时隙位置、第 i 时隙帧的第 i 时隙位置至第 K 时隙帧的第 K 时隙位置，将所述第一时隙帧、第二时隙帧、第 i 时隙帧至第 K 个时隙帧对应映射至第一中间帧、第二中间帧、第 i 中间帧至第 K 中间帧；进而，根据所述第 i 中间帧的第 i 指示位置，将所述第 i 中间帧发送出去；由于所述源端 Framer 芯片能够同时将所述 K 个中间帧，基于所述 K 个中间帧各自对应的指示位置发送出去，因此，所述源端 Framer 芯片的背板发送侧能够对 ODUK 时隙帧按时隙位置 5 进行交叉调度。

这里，中间帧结构与 G.709 协议中定义的 OTU 帧结构相似，是一种用来承载 ODUK 时隙帧的容器。而且，本发实施例能够采用 GMP 机制，将不同的时隙帧分时隙混装入一个中间帧结构中。

步骤 503：基于所述第一中间帧的第一指示位置、第二中间帧的第二指示位置、第 i 中间帧的第 i 指示位置至第 K 中间帧的第 K 指示位置，发送所述第一中间帧、第二中间帧、第 i 中间帧至第 K 中间帧；

其中，所述第一指示位置能够指示所述第一中间帧中第一时隙帧所对应的第一目的端芯片地址；所述第二指示位置能够指示所述第二中间帧中第二时隙帧所对应的第二目的端芯片地址；所述第 i 指示位置能够指示所述第 i 中间帧中第 i 时隙帧所对应的第 i 目的端芯片地址；所述第 K 指示位置能够指示所述第 K 中间帧中第 K 时隙帧所对应的第 K 目的端芯片地址；所述第一目的端芯片为所述第一业务信息对应的目的端芯片；所述第二目的端芯片为所述第二业务信息对应的目的端芯片；所述第 i 目的端芯片为所述第 i 业务信息对应的目的端芯片；所述第 K 目的端芯片为所述第 K 业务信息对应的目的端芯片。

本实施例中，所述源端 Framer 芯片在其背板发送侧将第一中间帧、第二中间帧、第 i 中间帧至第 K 中间帧中的帧头信息统一成第一帧头信息，并将帧头信息对齐后发送所述第一中间帧、第二中间帧、第 i 中间帧至第 K 中间帧；

5 本发明实施例中，各中间帧的结构中使用统一的帧头信息，并将帧头信息对齐后发送；由于所述源端 Framer 芯片其背板 SerDes 与目的端的 Framer 芯片互连，因此，本实施例能够将各中间帧发送至目的端 Framer 芯片。

10 这里，在 MESH 组网结构下，Framer 芯片的个数受其背板侧 SerDes 链路数约束；例如，需要保证一个 Framer 芯片对其它各个 Framer 芯片都有 SerDes 链接；两个 Framer 芯片之间的交叉带宽由它们之间互连的 SerDes 的数量和速率确定。

图 6 为本发明实施例交叉调度方法的具体实现的流程示意图二；所述方法应用于目的端 Framer 芯片；如图 6 所示，所述方法包括：

15 步骤 601：目的端 Framer 芯片在其背板接收侧接收来自多个源端 Framer 芯片的 M 个中间帧；

本实施例中，所述目的端 Framer 芯片按源端 Framer 芯片对所述 M 个中间帧进行区分，并将来自同一个源端 Framer 芯片的各路中间帧结构中的帧头信息对齐；

20 步骤 602：所述目的端 Framer 芯片在其背板接收侧对所述 M 个中间帧进行解映射，并解映射至 M 个 ODUK 时隙帧，也即第一时隙帧、第二时隙帧、第 j 时隙帧至第 M 时隙帧；

本实施例中，所述目的端 Framer 芯片在其背板接收侧将解映射后的 M 25 个 ODUK 时隙帧中每一个 ODUK 时隙对应的数据经过位宽转换至统一大小，例如转换成 8bit，随后，将多个 ODUK 时隙的总线汇聚成至 ODUK 空

分总线，以 8bit 为单位区分时隙位置，使所述时隙位置能够时隙帧与业务信息的对应关系，进而与目的端 Framer 的客户发送侧相对应。

步骤 603：所述目的端 Framer 芯片在其客户发送侧将第一时隙帧、第二时隙帧、第 j 时隙帧至第 M 时隙帧对应映射或解映射至各种 M 个业务信息，  
5 并从客户发送侧将发送所述 M 个业务信息。

这里，业务信息包括 OTN 业务信息，或以太网业务信息等。

本领域内的技术人员应明白，本发明的实施例可提供为方法、系统、或计算机程序产品。因此，本发明可采用硬件实施例、软件实施例、或结合软件和硬件方面的实施例的形式。而且，本发明可采用在一个或多个其  
10 中包含有计算机可用程序代码的计算机可用存储介质（包括但不限于磁盘存储器和光学存储器等）上实施的计算机程序产品的形式。

本发明是参照根据本发明实施例的方法、设备（系统）、和计算机程序产品的流程图和/或方框图来描述的。应理解可由计算机程序指令实现流程图和/或方框图中的每一流程和/或方框、以及流程图和/或方框图中的流程和  
15 /或方框的结合。可提供这些计算机程序指令到通用计算机、专用计算机、嵌入式处理机或其他可编程数据处理设备的处理器以产生一个机器，使得通过计算机或其他可编程数据处理设备的处理器执行的指令产生用于实现在流程图一个流程或多个流程和/或方框图一个方框或多个方框中指定的功能的装置。

20 这些计算机程序指令也可存储在能引导计算机或其他可编程数据处理设备以特定方式工作的计算机可读存储器中，使得存储在该计算机可读存储器中的指令产生包括指令装置的制造品，该指令装置实现在流程图一个流程或多个流程和/或方框图一个方框或多个方框中指定的功能。

25 这些计算机程序指令也可装载到计算机或其他可编程数据处理设备上，使得在计算机或其他可编程设备上执行一系列操作步骤以产生计算机

实现的处理，从而在计算机或其他可编程设备上执行的指令提供用于实现  
在流程图一个流程或多个流程和/或方框图一个方框或多个方框中指定的功  
能的步骤。

以上所述仅是本发明实施例的实施方式，应当指出，对于本技术领域  
5 的普通技术人员来说，在不脱离本发明实施例原理的前提下，还可以作出  
若干改进和润饰，这些改进和润饰也应视为本发明实施例的保护范围。

### 工业实用性

本发明实施例能够将接收到的业务信息对应的数据映射或解映射至第  
一隙帧；并基于所述第一隙帧的第一隙位置，将所述第一隙帧映  
10 射至第一中间帧；进而基于所述第一中间帧的第一指示位置，将所述第一  
中间帧发送至与所述业务信息对应的目的端芯片，如此，实现交叉调度的  
目的。另外，由于本发明实施例无需使用交叉芯片，就能实现交叉调度的  
目的，因此，本发明实施例能够降低调度成本、降低能耗。

## 权利要求书

1、一种交叉调度方法，应用于源端芯片；所述方法包括：

接收业务信息；

将业务信息对应的数据映射或解映射至第一时隙帧；

5 基于所述第一时隙帧的第一时隙位置，将所述第一时隙帧映射至第一中间帧；所述第一时隙位置能够指示所述第一时隙帧与所述第一中间帧的对应关系；

10 基于所述第一中间帧的第一指示位置，发送所述第一中间帧；所述第一指示位置能够指示所述第一中间帧中第一时隙帧所对应的目的端芯片地址；所述目的端芯片为所述业务信息对应的目的端芯片。

15 2、根据权利要求 1 所述的方法，其中，当所述第一中间帧中映射有 N 个第一时隙帧时，所述 N 个第一时隙帧中的第一个第一时隙帧、第二个第一时隙帧至第 N 个第一时隙帧各自对应的第一时隙位置均与所述第一中间帧对应；所述 N 个第一时隙帧中的第一个第一时隙帧、第二个第一时隙帧至第 N 个第一时隙帧对应的目的端芯片地址相同；其中，所述 N 为大于等于 16 2 的正整数。

3、根据权利要求 1 所述的方法，其中，当接收到的业务信息为 K 个时，所述 K 为大于等于 2 的正整数；所述方法还包括：

20 将 K 个业务信息对应的数据分别映射或解映射至第一时隙帧、第二时隙帧、第 i 时隙帧至第 K 个时隙帧；所述 i 为大于等于 1 小于等于 K 的正整数；

基于所述第 i 时隙帧的第 i 时隙位置，将所述第 i 时隙帧映射至第 i 中间帧；所述第 i 时隙位置能够指示所述第 i 时隙帧与所述第 i 中间帧的对应关系；

基于所述第 i 中间帧的第 i 指示位置，发送所述第 i 中间帧；所述第 i 指示位置能够指示所述第 i 中间帧中第 i 时隙帧所对应的第 i 目的端芯片地址；所述第 i 目的端芯片为所述 K 个业务信息中的第 i 业务信息对应的目的端芯片。

5 4、根据权利要求 3 所述的方法，其中，所述发送所述第 i 中间帧，包括：

将所述第 i 中间帧中的帧头信息替换成第一帧头信息；所述第一帧头信息为第一中间帧、第二中间帧、第 i 中间帧至第 K 中间帧中统一的帧头信息；

10 发送帧头信息为第一帧头信息的所述第 i 中间帧。

5、一种交叉调度方法，所述方法应用于目的端芯片；所述方法包括：接收第一中间帧；

将所述第一中间帧解映射至第一时隙帧；

15 基于所述第一时隙帧的第一时隙位置，将所述第一时隙帧映射或解映射至业务信息；所述第一时隙位置能够指示所述第一时隙帧与所述业务信息的对应关系；

发送所述业务信息。

6、一种交叉调度装置，所述装置包括：

第一接收单元，配置为接收业务信息；

20 第一映射单元，配置为将业务信息对应的数据映射或解映射至第一时隙帧；

第二映射单元，配置为基于所述第一时隙帧的第一时隙位置，将所述第一时隙帧映射至第一中间帧；所述第一时隙位置能够指示所述第一时隙帧与所述第一中间帧的对应关系；

25 第一发送单元，配置为基于所述第一中间帧的第一指示位置，发送所

述第一中间帧；所述第一指示位置能够指示所述第一中间帧中第一时隙帧所对应的目的端芯片地址；所述目的端芯片为所述业务信息对应的目的端芯片。

7、根据权利要求 6 所述的装置，其中，当所述第一中间帧中映射有 N 个第一时隙帧时，所述 N 个第一时隙帧中的第一个第一时隙帧、第二个第一时隙帧至第 N 个第一时隙帧各自对应的第一时隙位置均与所述第一中间帧对应；所述 N 个第一时隙帧中的第一个第一时隙帧、第二个第一时隙帧至第 N 个第一时隙帧对应的目的端芯片地址相同；其中，所述 N 为大于等于 2 的正整数。

8、根据权利要求 1 所述的装置，其中，当接收到的业务信息为 K 个时，所述 K 为大于等于 2 的正整数；对应地，

所述第一接收单元，还配置为接收 K 个业务信息；

所述第一映射单元，还配置为将 K 个业务信息对应的数据分别映射或解映射至第一时隙帧、第二时隙帧、第 i 时隙帧至第 K 个时隙帧；所述 i 为大于等于 1 小于等于 K 的正整数；

所述第二映射单元，还配置为基于所述第 i 时隙帧的第 i 时隙位置，将所述第 i 时隙帧映射至第 i 中间帧；所述第 i 时隙位置能够指示所述第 i 时隙帧与所述第 i 中间帧的对应关系；

所述第一发送单元，还配置为基于所述第 i 中间帧的第 i 指示位置，发送所述第 i 中间帧；所述第 i 指示位置能够指示所述第 i 中间帧中第 i 时隙帧所对应的第 i 目的端芯片地址；所述第 i 目的端芯片为所述 K 个业务信息中的第 i 业务信息对应的目的端芯片。

9、根据权利要求 8 所述的装置，其中，所述第一发送单元，还配置为将所述第 i 中间帧中的帧头信息替换成第一帧头信息；所述第一帧头信息为第一中间帧、第二中间帧、第 i 中间帧至第 K 中间帧中统一的帧头信息；

还配置为发送帧头信息为第一帧头信息的所述第 i 中间帧。

10、一种交叉调度装置，所述装置包括：

第二接收单元，配置为接收第一中间帧；

第一解映射单元，配置为将所述第一中间帧解映射至第一时隙帧；

5 第二解映射单元，配置为基于所述第一时隙帧的第一时隙位置，将所述第一时隙帧映射或解映射至业务信息；所述第一时隙位置能够指示所述第一时隙帧与所述业务信息的对应关系；

第二发送单元，配置为发送所述业务信息。

11、一种第一计算机可读存储介质，该存储介质包括一组指令，所述  
10 指令用于执行权利要求 1 至 4 任一项所述的交叉调度方法。

12、一种第二计算机可读存储介质，该存储介质包括一组指令，所述  
指令用于执行权利要求 5 所述的交叉调度方法。

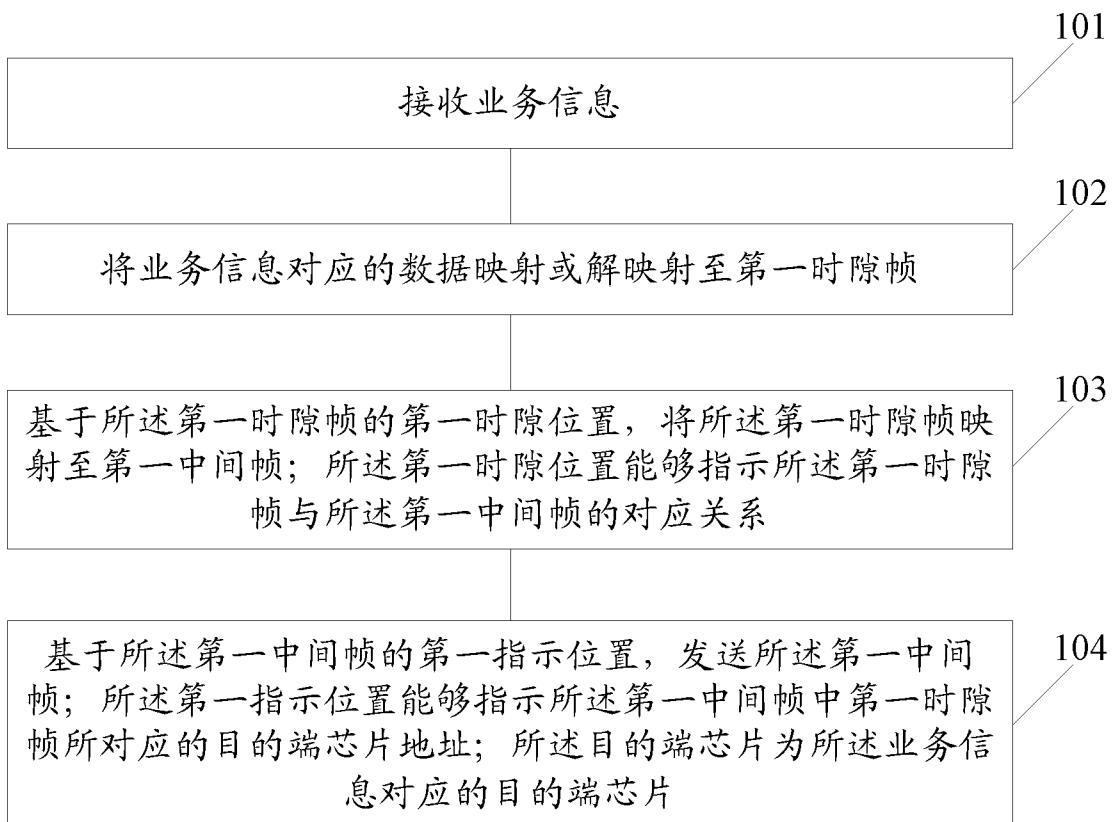


图 1



图 2

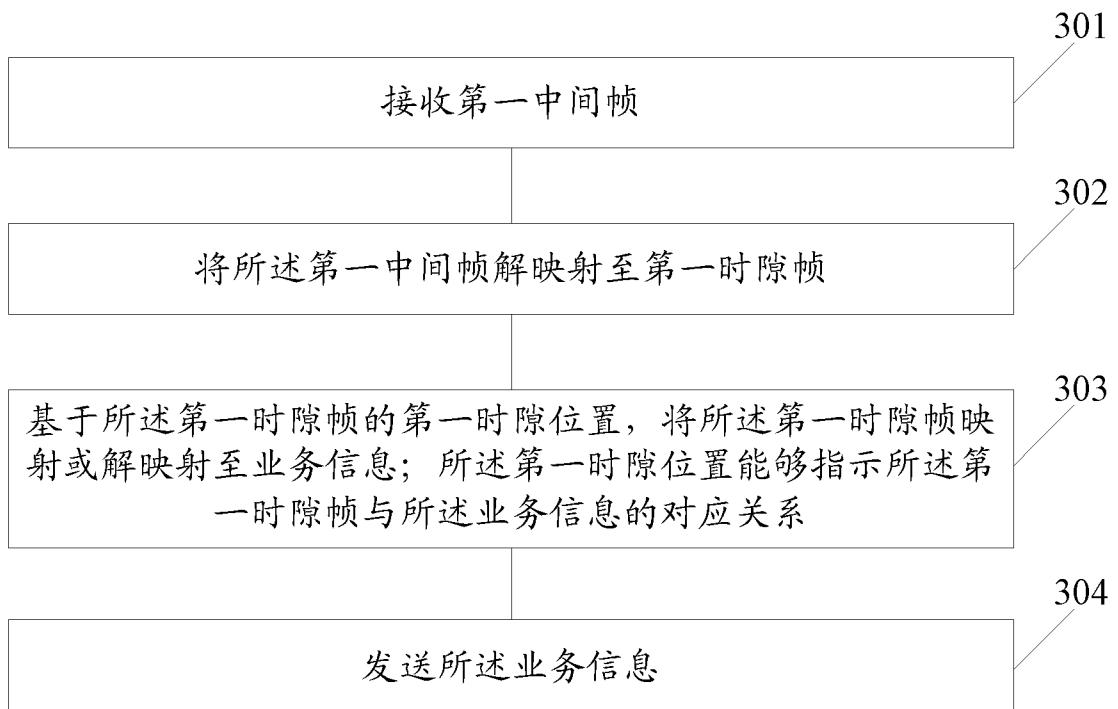


图 3



图 4

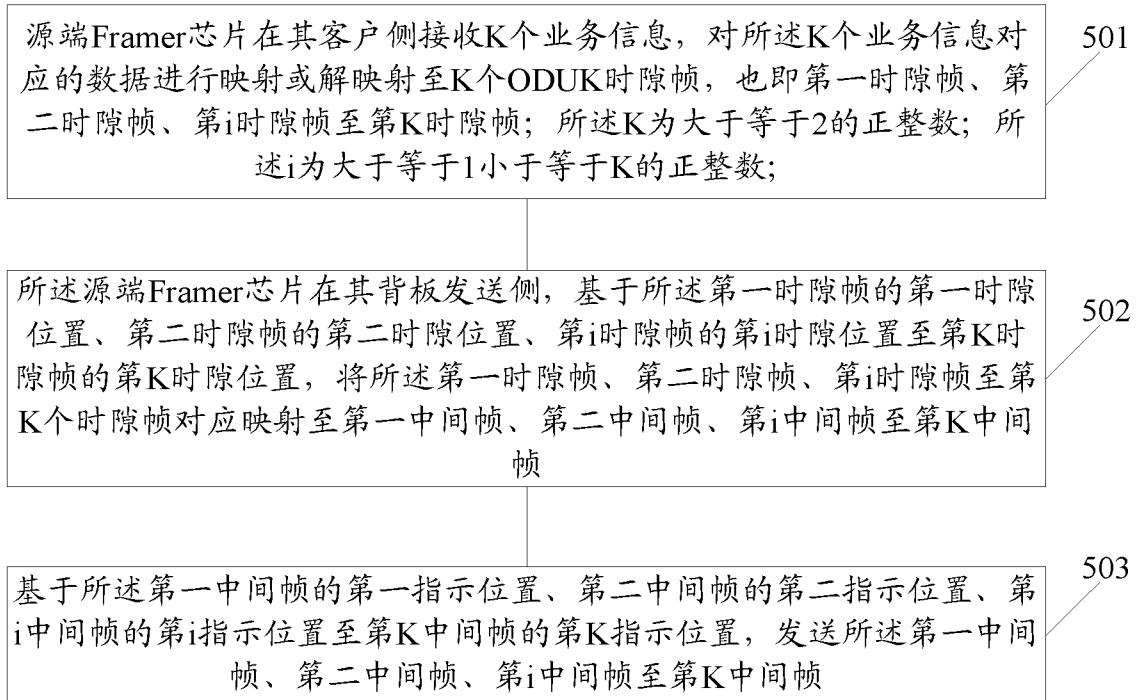


图 5

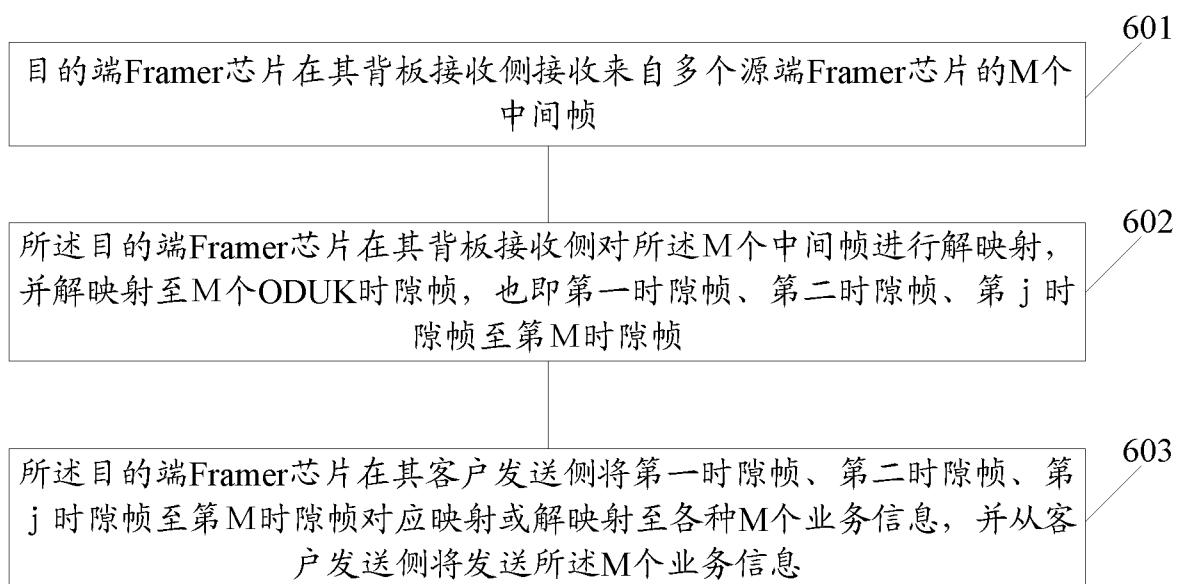


图 6

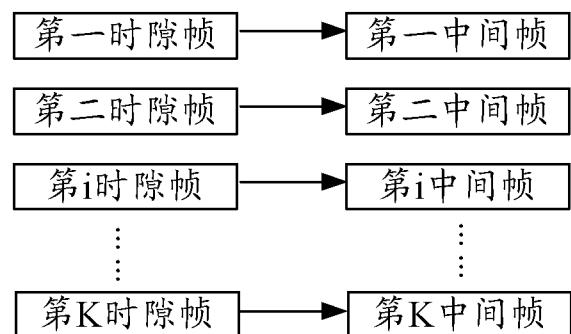


图 7

# INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2015/081402

## A. CLASSIFICATION OF SUBJECT MATTER

H04Q 11/00 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

## B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H04Q; H04L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

WPI, EPODOC, CNPAT, CNKI: cross, schedule, map, de-map, time slot, frame, address, intermediate

## C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	CN 102594648 A (ZTE CORP.), 18 July 2012 (18.07.2012), description, paragraphs [0021]-[0026] and [0041]-[0044]	5, 10, 12
A	CN 101610430 A (ZTE CORP.), 23 December 2009 (23.12.2009), the whole document	1-12
A	CN 101389146 A (HUAWEI TECHNOLOGIES CO., LTD.), 18 March 2009 (18.03.2009), the whole document	1-12
A	EP 2112790 A1 (ALCATEL, L.), 28 October 2009 (28.10.2009), the whole document	1-12

Further documents are listed in the continuation of Box C.

See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier application or patent but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 13 August 2015 (13.08.2015)	Date of mailing of the international search report <b>06 September 2015 (06.09.2015)</b>
--	---

Name and mailing address of the ISA/CN: State Intellectual Property Office of the P. R. China No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088, China Facsimile No.: (86-10) 62019451	Authorized officer <b>SUN, Zhifei</b> Telephone No.: (86-10) <b>62413325</b>
--	--

**INTERNATIONAL SEARCH REPORT**

## Information on patent family members

International application No.

**PCT/CN2015/081402**

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 102594648 A	18 July 2012	None	
CN 101610430 A	23 December 2009	EP 2451185 A1 US 2012093506 A1 WO 2010145106 A1	09 May 2012 19 April 2012 23 December 2010
CN 101389146 A	18 March 2009	AT 447804 T US 2009074410 A1 EP 2037604 A1	15 November 2009 19 March 2009 18 March 2009
		DE 602008000260 E	17 December 2009
EP 2112790 A1	28 October 2009	AT 513396 T	15 July 2011

## 国际检索报告

国际申请号

PCT/CN2015/081402

## A. 主题的分类

H04Q 11/00 (2006. 01) i

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

## B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

H04Q; H04L

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))

WPI, EPODOC, CNPAT, CNKI: 交叉, 调度, 映射, 解映射, 时隙, 帧, 地址, 中间帧, cross, schedule, map, de-map, time slot, frame, address, intermediate

## C. 相关文件

类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
X	CN 102594648 A (中兴通讯股份有限公司) 2012年 7月 18日 (2012 - 07 - 18) 说明书第[0021]-[0026], [0041]-[0044]段	5, 10, 12
A	CN 101610430 A (中兴通讯股份有限公司) 2009年 12月 23日 (2009 - 12 - 23) 全文	1-12
A	CN 101389146 A (华为技术有限公司) 2009年 3月 18日 (2009 - 03 - 18) 全文	1-12
A	EP 2112790 A1 (ALCATEL LUCENT) 2009年 10月 28日 (2009 - 10 - 28) 全文	1-12

 其余文件在C栏的续页中列出。 见同族专利附件。

## \* 引用文件的具体类型:

- “A” 认为不特别相关的表示了现有技术一般状态的文件
- “E” 在国际申请日的当天或之后公布的在先申请或专利
- “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的)
- “O” 涉及口头公开、使用、展览或其他方式公开的文件
- “P” 公布日先于国际申请日但迟于所要求的优先权日的文件

- “T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件
- “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性
- “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性
- “&” 同族专利的文件

## 国际检索实际完成的日期

2015年 8月 13日

## 国际检索报告邮寄日期

2015年 9月 6日

## ISA/CN的名称和邮寄地址

中华人民共和国国家知识产权局(ISA/CN)  
 北京市海淀区蓟门桥西土城路6号  
 100088 中国

传真号 (86-10) 62019451

## 受权官员

孙志飞

电话号码 (86-10) 62413325

国际检索报告  
关于同族专利的信息

国际申请号

PCT/CN2015/081402

检索报告引用的专利文件		公布日 (年/月/日)		同族专利		公布日 (年/月/日)	
CN	102594648	A	2012年 7月 18日	无			
CN	101610430	A	2009年 12月 23日	EP	2451185	A1	2012年 5月 9日
				US	2012093506	A1	2012年 4月 19日
				WO	2010145106	A1	2010年 12月 23日
CN	101389146	A	2009年 3月 18日	AT	447804	T	2009年 11月 15日
				US	2009074410	A1	2009年 3月 19日
				EP	2037604	A1	2009年 3月 18日
				DE	602008000260	E	2009年 12月 17日
EP	2112790	A1	2009年 10月 28日	AT	513396	T	2011年 7月 15日

表 PCT/ISA/210 (同族专利附件) (2009年7月)