

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関  
国際事務局



(10) 国際公開番号

WO 2010/146846 A1

(43) 国際公開日

2010年12月23日(23.12.2010)

PCT

- (51) 国際特許分類:  
H01L 31/075 (2006.01)
- (21) 国際出願番号: PCT/JP2010/003997
- (22) 国際出願日: 2010年6月16日(16.06.2010)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:  
特願 2009-145691 2009年6月18日(18.06.2009) JP  
特願 2009-229881 2009年10月1日(01.10.2009) JP
- (71) 出願人 (米国を除く全ての指定国について): 株式会社アルバック (ULVAC, Inc.) [JP/JP]; 〒2538543 神奈川県茅ヶ崎市萩園2500 Kanagawa (JP).
- (72) 発明者; および
- (75) 発明者/出願人 (米国についてのみ): 今北健一 (IMAKITA, Kenichi) [JP/JP]; 〒2891226 千葉県山武市横田523 株式会社アルバック 千葉超材料研究所内 Chiba (JP). 内田寛人 (UCHIDA, Hiroto) [JP/JP]; 〒2538543 神奈川県茅ヶ崎市萩園2500 株式会社アルバック内 Kanagawa (JP). 浅利伸 (ASARI, Shin) [JP/JP]; 〒2891226 千葉県山

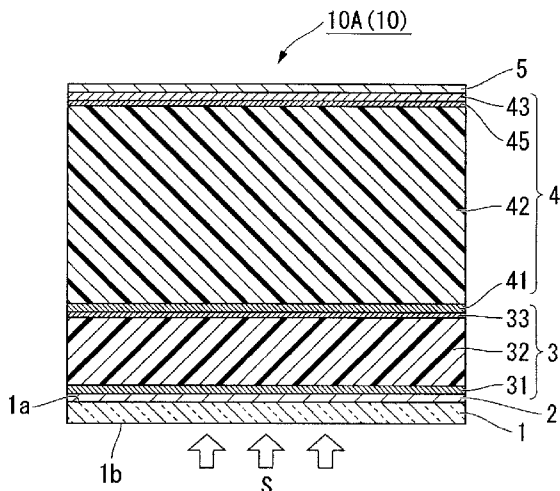
武市横田523 株式会社アルバック 千葉超材料研究所内 Chiba (JP). 橋本征典 (HASHIMOTO, Masanori) [JP/JP]; 〒2891226 千葉県山武市横田523 株式会社アルバック 千葉超材料研究所内 Chiba (JP). 藤長徹志 (FUJINAGA, Tetsushi) [JP/JP]; 〒2891226 千葉県山武市横田523 株式会社アルバック 千葉超材料研究所内 Chiba (JP). 小林忠正 (KOBAYASHI, Tadamasa) [JP/JP]; 〒2891226 千葉県山武市横田523 株式会社アルバック 千葉超材料研究所内 Chiba (JP). 若井雅文 (WAKAI, Masafumi) [JP/JP]; 〒2891226 千葉県山武市横田523 株式会社アルバック 千葉超材料研究所内 Chiba (JP). 朝比奈伸一 (ASAHINA, Shinichi) [JP/JP]; 〒2891226 千葉県山武市横田523 株式会社アルバック 千葉超材料研究所内 Chiba (JP). 植喜信 (UE, Yoshinobu) [JP/JP]; 〒2891226 千葉県山武市横田523 株式会社アルバック 千葉超材料研究所内 Chiba (JP). 中村久三 (NAKAMURA, Kyuzo) [JP/JP]; 〒2538543 神奈川県茅ヶ崎市萩園2500 株式会社アルバック内 Kanagawa (JP). 斎藤一也 (SAITO, Kazuya) [JP/JP]; 〒2891226 千葉県山武市横田523 株式会社アルバック 千葉超材料研究所内 Chiba (JP). 清水康男 (SHIMIZU, Yasuo) [JP/JP]; 〒2538543 神奈川県茅ヶ崎市萩園

[続葉有]

(54) Title: PHOTOELECTRIC CONVERSION DEVICE AND METHOD FOR PRODUCING PHOTOELECTRIC CONVERSION DEVICE

(54) 発明の名称: 光電変換装置及び光電変換装置の製造方法

[図1]



(57) Abstract: A photoelectric conversion device (10) is comprised of a substrate (1); a transparent conductive film (2) formed on the substrate (1); a first photoelectric conversion unit (3) which is composed of a first p-type semiconductor layer (31), a first i-type semiconductor layer (32), and a first n-type semiconductor layer (33), and is formed on the transparent conductive film (2); and a second photoelectric conversion unit (4) which is comprised of a second p-type semiconductor layer (41), i.e., a crystalline silicon type thin film, a second i-type semiconductor layer (42), a second n-type semiconductor layer (43), and a barrier layer (45), i.e., an i-type semiconductor layer composed of an amorphous silicon thin film provided between the second i-type semiconductor layer (42) and the second n-type semiconductor layer (43), and which is formed on the first photoelectric conversion unit (3).

(57) 要約: この光電変換装置(10)は、基板(1)と、前記基板(1)上に形成された透明導電膜(2)と、第一p型半導体層(31)、第一i型半導体層(32)、及び第一n型半導体層(33)を含み、前記透明導電膜(2)上に形成された第一光電変換ユニット(3)と、第二p型半導体層(41)、第二i型半導体層(42)、及び第二n型半導体層(43)と、前記第二i型半導体層(42)及び前記第二n型半導体層(43)の間に設けられたアモルファスシリコン系薄膜のi型半導体層であるバリア層(45)とを含み、前記第一光電変換ユニット(3)上に形成された第二光電変換ユニット(4)とを含む。

と、結晶質のシリコン系薄膜である第二p型半導体層(41)、第二i型半導体層(42)、及び第二n型半導体層(43)と、前記第二i型半導体層(42)及び前記第二n型半導体層(43)の間に設けられたアモルファスシリコン系薄膜のi型半導体層であるバリア層(45)とを含み、前記第一光電変換ユニット(3)上に形成された第二光電変換ユニット(4)とを含む。

WO 2010/146846 A1



2500 株式会社アルバック内 Kanagawa (JP).

(74) 代理人: 志賀正武, 外(SHIGA, Masatake et al.); 〒1006620 東京都千代田区丸の内一丁目9番2号 Tokyo (JP).

(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST,

SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告 (条約第 21 条(3))

## 明 細 書

**発明の名称**： 光電変換装置及び光電変換装置の製造方法

### 技術分野

[0001] 本発明は、薄膜を利用した光電変換装置及び光電変換装置の製造方法に関する。

本願は、2009年6月18日に出願された特願2009-145691号及び2009年10月1日に出願された特願2009-229881号に基づき優先権を主張し、その内容をここに援用する。

### 背景技術

[0002] 近年、光電変換装置は、太陽電池又は光センサ等に一般的に利用されており、とりわけ太陽電池においては、エネルギーの効率的な利用の観点から広く普及を始めている。特に、単結晶シリコンを利用した光電変換装置は、単位面積当たりのエネルギー変換効率に優れている。

しかし、一方で単結晶シリコンを利用した光電変換装置は、単結晶シリコンインゴットをスライスしたシリコンウエハを用いるため、インゴットの製造に大量のエネルギーが費やされ、製造コストが高い。

例えば、屋外等に設置される大面積の光電変換装置を、単結晶シリコンを利用して製造すると、現状では相当にコストが掛かる。

そこで、より安価に製造可能なアモルファス（非晶質）シリコン薄膜（以下、「a-Si薄膜」とも表記する）を利用した光電変換装置が、ローコストな光電変換装置として普及している。

[0003] ところが、このアモルファス（非晶質）シリコン薄膜を利用した光電変換装置の変換効率は、単結晶シリコン又は多結晶シリコン等を利用した結晶型の光電変換装置の変換効率に比べて低い。

そこで、光電変換装置の変換効率を向上させる構造として、2つの光電変換ユニットが積層されたタンデム型の構造が提案されている。

例えば、図17に示すようなタンデム型の光電変換装置200が知られて

いる（例えば、特許文献1参照）。

この光電変換装置200においては、透明導電膜202が配された絶縁性の透明基板201が用いられている。透明導電膜202上には、p型半導体層231（p層）、i型シリコン層232（非晶質シリコン層、i層）、及びn型半導体層233（n層）を順次積層して得られたpin型の第一光電変換ユニット203が形成されている。第一光電変換ユニット203上には、p型半導体層241（p層）、i型シリコン層242（結晶質シリコン層、i層）、及びn型半導体層243（n層）を順次積層して得られたpin型の第二光電変換ユニット204が形成されている。更に、第二光電変換ユニット204上には、裏面電極205が形成されている。

[0004] このような従来のタンデム構造を有する光電変換装置における波長と発電効率との関係を図18に示す。図18においては、非晶質のシリコン系薄膜からなるpin型の第一光電変換ユニット及び結晶質のシリコン系薄膜からなるpin型の第二光電変換ユニットの各々の波長と発電効率との関係が示されている。

図18に示されるように、結晶質のシリコン系薄膜からなるpin型の第二光電変換ユニットにおいては、長波長領域における発電効率が低い。このため、第一光電変換ユニット及び第二光電変換ユニットを含む光電変換装置全体における光電変換効率を向上させることが困難であった。

## 先行技術文献

### 特許文献

[0005] 特許文献1：日本国特許第3589581号公報

### 発明の概要

### 発明が解決しようとする課題

[0006] 本発明は、上記の課題を解決するためになされたものであって、タンデム構造を有する光電変換装置において、結晶質のシリコン系薄膜からなるpin型の第二光電変換ユニットにおける長波長領域の発電効率を改善し、光電

変換効率を向上させることを第一の目的とする。

また、本発明は、光電変換効率が向上されたタンデム構造を有する光電変換装置を簡便な方法で製造することができる光電変換装置の製造方法を提供することを第二の目的とする。

また、本発明は、結晶質のシリコン系薄膜からなる p i n 型の光電変換ユニットを備えたシングル構造を有する光電変換装置において、長波長領域の発電効率を改善し、光電変換効率を向上させることを第三の目的とする。

また、本発明は、光電変換効率が向上されたシングル構造を有する光電変換装置を簡便な方法で製造することができる光電変換装置の製造方法を提供することを第四の目的とする。

### 課題を解決するための手段

[0007] 本発明の第 1 態様の光電変換装置は、基板と、前記基板上に形成された透明導電膜と、第一 p 型半導体層、第一 i 型半導体層、及び第一 n 型半導体層を含み、前記透明導電膜上に形成された第一光電変換ユニットと、結晶質のシリコン系薄膜である第二 p 型半導体層、第二 i 型半導体層、及び第二 n 型半導体層と、前記第二 i 型半導体層及び前記第二 n 型半導体層の間に設けられたアモルファスシリコン系薄膜の i 型半導体層であるバリア層とを含み、前記第一光電変換ユニット上に形成された第二光電変換ユニットとを含む。

本発明の第 1 態様の光電変換装置においては、前記バリア層の厚さは、10～200 Å の範囲であることが好ましい、ここで、「1 Å」は「0.1 nm」である。

[0008] 本発明の第 2 態様の光電変換装置の製造方法は、透明導電膜が形成された基板を準備し、前記透明導電膜上に、第一光電変換ユニットを構成する第一 p 型半導体層、第一 i 型半導体層、及び第一 n 型半導体層を順に形成し、前記第一 n 型半導体層上に、第二光電変換ユニットを構成する結晶質のシリコン系薄膜である第二 p 型半導体層、第二 i 型半導体層を順に形成し、前記第二 i 型半導体層上に、アモルファスシリコン系薄膜の i 型半導体層であるバリア層を形成し、前記バリア層上に、前記第二光電変換ユニットを構成する

結晶質のシリコン系薄膜である第二 n 型半導体層を形成する。

[0009] 本発明の第 3 態様の光電変換装置は、基板と、前記基板上に形成された透明導電膜と、結晶質のシリコン系薄膜である第三 p 型半導体層、第三 i 型半導体層、及び第三 n 型半導体層と、前記第三 i 型半導体層及び前記第三 n 型半導体層の間に設けられたアモルファスシリコン系薄膜の i 型半導体層であるバリア層とを含み、前記透明導電膜上に形成された第三光電変換ユニットとを含む。

[0010] 本発明の第 4 態様の光電変換装置の製造方法は、透明導電膜が形成された基板を準備し、前記透明導電膜上に、第三光電変換ユニットを構成する結晶質のシリコン系薄膜である第三 p 型半導体層、第三 i 型半導体層を順に形成し、前記第三 i 型半導体層上に、アモルファスシリコン系薄膜の i 型半導体層であるバリア層を形成し、前記バリア層上に、前記第三光電変換ユニットを構成する結晶質のシリコン系薄膜である第三 n 型半導体層を形成する。

[0011] 本発明の第 5 態様の光電変換装置は、基板と、前記基板上に形成された透明導電膜と、第四 p 型半導体層、第四 i 型半導体層、及び第四 n 型半導体層を含み、前記透明導電膜上に形成された第四光電変換ユニットと、第五 p 型半導体層、第五 i 型半導体層、及び第五 n 型半導体層を含み、前記第四光電変換ユニット上に形成された第五光電変換ユニットと、結晶質のシリコン系薄膜である第六 p 型半導体層、第六 i 型半導体層、及び第六 n 型半導体層と、前記第六 i 型半導体層及び前記第六 n 型半導体層の間に設けられたアモルファスシリコン系薄膜の i 型半導体層であるバリア層とを含み、前記第五光電変換ユニット上に形成された第六光電変換ユニットとを含む。

本発明の第 5 態様の光電変換装置においては、前記第五 i 型半導体層は、アモルファスのシリコンゲルマニウム系薄膜であることが好ましい。

本発明の第 5 態様の光電変換装置においては、前記第六 i 型半導体層は、微結晶のシリコンゲルマニウム系薄膜であることが好ましい。

本発明の第 5 態様の光電変換装置においては、前記バリア層の厚さは、10～200 Å の範囲であることが好ましい。

[0012] 本発明の第6態様の光電変換装置の製造方法は、透明導電膜が形成された基板を準備し、前記透明導電膜上に、第四光電変換ユニットを構成する第四p型半導体層、第四i型半導体層、及び第四n型半導体層を順に形成し、前記第四n型半導体層上に、第五光電変換ユニットを構成する第五p型半導体層、第五i型半導体層、及び第五n型半導体層を順に形成し、前記第五n型半導体層上に、第六光電変換ユニットを構成する結晶質のシリコン系薄膜である第六p型半導体層、第六i型半導体層を順に形成し、前記第六i型半導体層上に、アモルファスシリコン系薄膜のi型半導体層であるバリア層を形成し、前記バリア層上に、前記第六光電変換ユニットを構成する結晶質のシリコン系薄膜である第六n型半導体層を形成する。

### 発明の効果

[0013] 本発明の第1態様の光電変換装置（以下、「第一光電変換装置」とも呼ぶ）においては、結晶質のシリコン系薄膜からなる第二i型半導体層と第二n型半導体層との間に、アモルファスシリコン系薄膜からなるi型半導体層がバリア層として配置されている。このため、第二n型半導体層に向けて逆流した正孔（ホール）は、バリア層によって第二p型半導体層に向けて反射され、短絡電流（ $J_{sc}$ ）を向上させることができる（以下、「バリア層の機能1」とも呼ぶ）。

また、バリア層により、微結晶セルのバンドギャップが増加し、開放電圧（ $V_{oc}$ ）が向上する（以下、「バリア層の機能2」とも呼ぶ）。

従って、本発明の第1態様の光電変換装置においては、適切な層間、即ち、結晶質のシリコン系薄膜からなる第二i型半導体層と第二n型半導体層との間にバリア層が設けられているので、上述した $V_{oc}$ 及び $J_{sc}$ の両方が向上する。従って、第二光電変換ユニットにおける発電効率を向上させることができる。

その結果、本発明によれば、光電変換効率が向上したタンデム構造を有する光電変換装置を提供することができる。

[0014] また、本発明の第2態様の光電変換装置の製造方法（以下、「第一光電変

換装置の製法」とも呼ぶ)においては、結晶質のシリコン系薄膜からなる第二p型半導体層及び第二i型半導体層を順に形成し(第一ステップ)、第二i型半導体層上にアモルファスシリコン系薄膜からなるi型半導体層(バリア層)を形成し(第二ステップ)、バリア層上に結晶質のシリコン系薄膜からなる第二n型半導体層を形成する(第三ステップ)。第一ステップ、第二ステップ、及び第三ステップは、順に行われる。この方法によって得られる光電変換装置においては、バリア層の機能1、2により $V_{oc}$ 及び $J_{sc}$ の両方を増加させることができ、第二光電変換ユニットにおける発電効率が向上する。

その結果、本発明によれば、光電変換効率が向上したタンデム構造を有する光電変換装置を簡便に製造できる製造方法を提供することができる。

[0015] 本発明の第3態様の光電変換装置(以下、「第二光電変換装置」とも呼ぶ)においては、結晶質のシリコン系薄膜からなる第三i型半導体層と第三n型半導体層との間に、アモルファスシリコン系薄膜からなるi型半導体層がバリア層として配置されている。このため、第三n型半導体層に向けて逆流した正孔(ホール)は、バリア層によって第三p型半導体層に向けて反射され、 $J_{sc}$ を向上させることができる(バリア層の機能1)。

また、バリア層により、微結晶セルのバンドギャップが増加し、 $V_{oc}$ が向上する(バリア層の機能2)。

従って、本発明の第3態様の光電変換装置においては、バリア層が設けられているので、上述した $V_{oc}$ 及び $J_{sc}$ の両方が向上する。従って、発電効率を向上させることができる。

その結果、本発明によれば、光電変換効率が向上したシングル構造を有する光電変換装置を提供することができる。

[0016] また、本発明の第4態様の光電変換装置の製造方法(以下、「第二光電変換装置の製法」とも呼ぶ)においては、結晶質のシリコン系薄膜からなる第三p型半導体層及び第三i型半導体層を順に形成し(第一ステップ)、第三i型半導体層上にアモルファスシリコン系薄膜からなるi型半導体層(バリ



ア層)を形成し(第二ステップ)、バリア層上に結晶質のシリコン系薄膜からなる第三n型半導体層を形成する(第三ステップ)。第一ステップ、第二ステップ、及び第三ステップは、順に行われる。この方法によって得られる光電変換装置においては、バリア層の機能1、2により $V_{oc}$ 及び $J_{sc}$ の両方を増加させることができ、発電効率が向上する。

その結果、本発明によれば、光電変換効率が向上したシングル構造を有する光電変換装置を簡便に製造できる製造方法を提供することができる。

[0017] 本発明の第5態様の光電変換装置(以下、「第三光電変換装置」とも呼ぶ)においては、結晶質のシリコン系薄膜からなる第六i型半導体層と第六n型半導体層との間に、アモルファスシリコン系薄膜からなるi型半導体層がバリア層として配置されている。このため、第六n型半導体層に向けて逆流した正孔(ホール)は、バリア層によって第六p型半導体層に向けて反射され、短絡電流( $J_{sc}$ )を向上させることができる(バリア層の機能1)。

また、バリア層により、微結晶セルのバンドギャップが増加し、開放電圧( $V_{oc}$ )が向上する(バリア層の機能2)。

従って、本発明の第5態様の光電変換装置においては、適切な層間、即ち、結晶質のシリコン系薄膜からなる第六i型半導体層と第六n型半導体層との間にバリア層が設けられているので、上述した $V_{oc}$ 及び $J_{sc}$ の両方が向上する。従って、第六光電変換ユニットにおける発電効率が向上させることができる。

その結果、本発明によれば、光電変換効率が向上したトリプル構造を有する光電変換装置を提供することができる。

[0018] また、本発明の第6態様の光電変換装置の製造方法(以下、「第三光電変換装置の製法」とも呼ぶ)においては、結晶質のシリコン系薄膜からなる第六p型半導体層及び第六i型半導体層を順に形成し(第一ステップ)、第六i型半導体層上にアモルファスシリコン系薄膜からなるi型半導体層(バリア層)を形成し(第二ステップ)、バリア層上に結晶質のシリコン系薄膜からなる第六n型半導体層を形成する(第三ステップ)。第一ステップ、第二

ステップ、及び第三ステップは、順に行われる。この方法によって得られる光電変換装置においては、バリア層の機能1、2により $V_{oc}$ 及び $J_{sc}$ の両方を増加させることができ、第六光電変換ユニットにおける発電効率が向上する。

その結果、本発明によれば、光電変換効率が向上したトリプル構造を有する光電変換装置を簡便に製造できる製造方法を提供することができる。

### 図面の簡単な説明

[0019] [図1]本発明の第一実施形態に係る光電変換装置（第一光電変換装置）の層構成を示す断面図である。

[図2A]図1に示す光電変換装置の製造方法を説明する図である。

[図2B]図1に示す光電変換装置の製造方法を説明する図である。

[図2C]図1に示す光電変換装置の製造方法を説明する図である。

[図3]本発明の第一実施形態に係る光電変換装置を製造する製造システムを示す概略図である。

[図4]本発明の第二実施形態に係る光電変換装置（第二光電変換装置）の層構成を示す断面図である。

[図5]本発明の第三実施形態に係る光電変換装置（第三光電変換装置）の層構成を示す断面図である。

[図6]本発明の第三実施形態に係る光電変換装置（第三光電変換装置）を製造する製造システムを示す概略図である。

[図7]実施例1及び比較例1において作製された光電変換装置について、放電曲線を示す図である。

[図8]実施例1及び比較例1において作製された光電変換装置について、波長と発電効率との関係を示す図である。

[図9]実施例2-7及び比較例2において作製された光電変換装置について、バリア層の厚さと光電変換効率 $\eta$ との関係を示す図である。

[図10]実施例2-7及び比較例2において作製された光電変換装置について、バリア層の厚さと短絡電流 $J_{sc}$ との関係を示す図である。

[図11]実施例2-7及び比較例2において作製された光電変換装置について、バリア層の厚さと開放電圧 $V_{oc}$ との関係を示す図である。

[図12]実施例2-7及び比較例2において作製された光電変換装置について、 $I_c/I_a$ と、 $J_{sc}$ との関係を示す図である。

[図13]実施例8の光電変換装置について、波長と発電効率との関係を示す図である。

[図14]実施例9の光電変換装置について、波長と発電効率との関係を示す図である。

[図15]実施例8及び比較例3の光電変換装置について、波長と発電効率との関係を示す図である。

[図16]実施例9及び比較例4の光電変換装置について、波長と発電効率との関係を示す図である。

[図17]従来の光電変換装置を示す断面図である。

[図18]従来の光電変換装置において、波長と発電効率との関係を示す図である。

### 発明を実施するための形態

[0020] 以下、本発明に係る光電変換装置及び光電変換装置の製造方法の実施形態について、図面に基づき説明する。

また、以下の説明に用いる各図においては、各構成要素を図面上で認識し得る程度の大きさとするため、各構成要素の寸法及び比率を実際のものとは適宜に異ならせてある。

[0021] <第一実施形態>

第一実施形態においては、アモルファスシリコン型の光電変換装置である第一光電変換ユニットと、微結晶シリコン型の光電変換装置である第二光電変換ユニットとが積層されたタンデム構造を有する光電変換装置を説明する。

図1は、本発明の第一実施形態の光電変換装置の層構成を示す断面図である。

本発明の第一実施形態の光電変換装置 10A (10) においては、透明導電膜が形成された基板 1 が用いられており、この透明導電膜 2 は、基板 1 の第 1 面 1 a 上に形成されている。透明導電膜 2 上には、第一光電変換ユニット 3 及び第二光電変換ユニット 4 が順に重ねて設けられている。第一光電変換ユニット 3 及び第二光電変換ユニット 4 は、p 型半導体層、実質的に真性な i 型半導体層、及び n 型半導体層が積層されている p i n 型の半導体積層構造を有する。第二光電変換ユニット 4 上には、裏面電極 5 が形成されている。

[0022] 基板 1 は、光透過性を有する絶縁性の基板であり、例えば、ガラス、透明樹脂等からなり、太陽光の透過性に優れ、かつ、耐久性を有する絶縁材料からなる。この基板 1 は、透明導電膜 2 を備えている。透明導電膜 2 の材料としては、例えば ITO (indium Tin Oxide)、 $\text{SnO}_2$ 、 $\text{ZnO}$  等の光透過性の金属酸化物が採用される。この透明導電膜 2 は、真空蒸着法又はスパッタ法によって基板 1 上に形成される。この光電変換装置 10A (10) においては、図 1 の矢印で示すように、基板 1 の第 2 面 1 b に太陽光 S が入射する。

[0023] また、第一光電変換ユニット 3 は、p 型半導体層 3 1 (p 層、第一 p 型半導体層)、実質的に真性な i 型半導体層 3 2 (i 層、非晶質シリコン層、第一 i 型半導体層)、及び n 型半導体層 3 3 (n 層、第一 n 型半導体層) が積層された p i n 構造を有している。即ち、p 層 3 1、i 層 3 2、及び n 層 3 3 を、この順に積層することにより第一光電変換ユニット 3 が形成されている。この第一光電変換ユニット 3 は、例えば、アモルファス (非晶質) シリコン系材料によって構成されている。

第一光電変換ユニット 3 においては、p 層 3 1 の厚さが例えば  $80 \text{ \AA}$ 、i 層 3 2 の厚さが例えば  $1800 \text{ \AA}$ 、n 層 3 3 の厚さが例えば  $100 \text{ \AA}$  である。

第一光電変換ユニット 3 の p 層 3 1、i 層 3 2、及び n 層 3 3 は、複数のプラズマ CVD 反応室において形成される。即ち、互いに異なる複数のプラ

ズマCVD反応室の各々においては、第一光電変換ユニット103を構成する一つの層が形成される。

[0024] 第二光電変換ユニット4は、p型半導体層41（p層、第二p型半導体層）、実質的に真性なi型半導体層42（i層、結晶質シリコン層、第二i型半導体層）、及びn型半導体層43（n層、第二n型半導体層）が積層されたpin構造を有している。即ち、p層41、i層42、及びn層43を、この順に積層することにより第二光電変換ユニット4が形成されている。この第二光電変換ユニット4は、結晶質を含むシリコン系材料によって構成されている。

第二光電変換ユニット4においては、p層41の厚さが例えば150Å、i層42の厚さが例えば15000Å、n層43の厚さが例えば300Åである。

[0025] 特に、第一実施形態の光電変換装置10A（10）の第二光電変換ユニット4においては、i層42とn層43との間に、アモルファスシリコン系薄膜からなるi型半導体層がバリア層45として配置されている。

このため、バリア層45の機能により、n層43に向けて逆流した正孔（ホール）はp層41に向けて反射され、短絡電流（ $J_{sc}$ ）を向上させることができる。

また、バリア層45の働きにより、微結晶セルのバンドギャップが増加し、開放電圧（ $V_{oc}$ ）を向上させることができる。

このように第一実施形態の光電変換装置10においては、バリア層45を挿入することにより、 $V_{oc}$ 及び $J_{sc}$ の両方を向上させることができ、第二光電変換ユニット4の発電効率を向上させることができる。

その結果、第一光電変換ユニット及び第二光電変換ユニットを含む光電変換装置全体における光電変換効率を向上させることが可能である。

[0026] バリア層45の厚さは、例えば10~200Åの範囲であることが好ましく、例えば、50Åである。バリア層45の厚さが0~200Åの範囲である場合に、光電変換効率が増加する効果が確認されている。

バリア層45の厚さが50 Å以上において $J_{sc}$ は低下するが、その一方で $V_{oc}$ 、曲線因子(F F)が増加する。これによって、タンデム構造を有する光電変換装置全体における光電変換効率は向上する。

[0027] 次に、レーザーラマン顕微鏡で観測されたラマン散乱光の強度について説明する。バリア層45中に分散するアモルファス相に起因するラマン散乱光の強度を $I_a$ で表し、バリア層45中に分散する微結晶相に起因するラマン散乱光の強度を $I_c$ で表した場合、光電変換装置10A(10)を構成するバリア層45における結晶化率は1.0未満である。結晶化率とは、 $I_c$ を $I_a$ で除した値(以下、 $I_c/I_a$ と表記する)を意味し、結晶質とアモルファスの混在比が数値化された値である。また、バリア層45においては、微結晶セルのi層42の結晶化率( $I_c/I_a$ )とは無関係に、バリア層45の結晶化率を独立して制御することができる。

つまり、このような層構造を採用することによって、第一実施形態の光電変換装置10においては $J_{sc}$ を向上させることが可能となる。

第一実施形態の層構造によって長波長領域における発電効率が向上し、微結晶タンデム型薄膜太陽電池における光電変換効率を1%程度向上させることが可能である。

[0028] 裏面電極5は、例えば、Ag(銀)又はAl(アルミニウム)等の導電性の光反射膜によって構成されている。この裏面電極5は、例えばスパッタ法又は蒸着法を用いて形成される。また、裏面電極5の構造としては、第二光電変換ユニット4のn層43と裏面電極5との間に、ITO又は $SnO_2$ 、 $ZnO$ 等の導電性酸化物からなる層が形成された積層構造を用いることもできる。

[0029] 次に、以上のような構成を有する光電変換装置10A(10)を製造するための製造方法を説明する。第一実施形態の光電変換装置の製造方法は、第一光電変換ユニット3を構成するp層31、i層32、及びn層33を順に形成するステップ、第一光電変換ユニット3のn層33上に、第二光電変換ユニット4を構成するp層41及びi層42を順に形成するステップ、第二

光電変換ユニット4を構成するi層42上にバリア層45を形成するステップ、及びバリア層45上に第二光電変換ユニット4を構成するn層43を形成するステップを含む。

[0030] 従って、第一実施形態の光電変換装置の製造方法によって得られる光電変換装置10においては、上述したバリア層の機能により開放電圧 ( $V_{oc}$ ) と短絡電流 ( $J_{sc}$ ) とを向上させることができ、第二光電変換ユニット4の発電効率を向上させ、第一光電変換ユニット3及び第二光電変換ユニット4を含む光電変換装置全体における光電変換効率が向上する。

その結果、第一実施形態の製造方法によれば、光電変換効率が向上した光電変換装置10を簡便に製造することが可能である。

以下、タンデム構造を有する光電変換装置の製造方法について順に説明する。

[0031] まず、図2Aに示すように、透明導電膜2が成膜された絶縁性透明基板1を準備する。次に、図2Bに示すように、透明導電膜2上に、p層31、i層32、n層33、及びp層41が形成される。

ここで、p層31、i層32、n層33、及びp層41が形成される複数のプラズマCVD反応室は互いに異なる。また、一つのプラズマCVD反応室において、p層31、i層32、n層33、及びp層41の一つの層が形成され、一列に連結された複数のプラズマCVD反応室によってp層31、i層32、n層33、及びp層41が順次に形成される。

即ち、第一光電変換ユニット3のn層33上に第二光電変換ユニット4を構成するp層41が設けられた光電変換装置の第一中間品10aが得られる。

[0032] p層31は、個別の反応室内においてプラズマCVDを用いて形成される。例えば、基板温度が180~200°Cに設定され、電源周波数が13.56MHzに設定され、反応室内圧力が70~120Paに設定され、反応ガス流量としてモノシラン ( $SiH_4$ ) が300sccm、水素 ( $H_2$ ) が2300sccm、希釈ガスとして水素が用いられたジボラン ( $B_2H_6/H_2$ ) が

180 s c c m、メタン ( $\text{CH}_4$ ) が500 s c c mに設定された条件で、アモルファスシリコン (a-Si) からなるp層31を成膜することができる。

[0033] i層32は、個別の反応室内においてプラズマCVDを用いて形成される。例えば、基板温度が180~200°Cに設定され、電源周波数が13.56 MHzに設定され、反応室内圧力が70~120 Paに設定され、反応ガス流量としてモノシラン ( $\text{SiH}_4$ ) が1200 s c c mに設定された条件でアモルファスシリコンからなるi層32を成膜することができる。

[0034] n層33は、個別の反応室内においてプラズマCVD法を用いて形成される。例えば、基板温度が180~200°Cに設定され、電源周波数が13.56 MHzに設定され、反応室内圧力が70~120 Paに設定され、反応ガスの流量として希釈ガスとして水素が用いられたホスフィン ( $\text{PH}_3/\text{H}_2$ ) が200 s c c mに設定された条件で、アモルファスシリコンからなるn層33を成膜することができる。

[0035] p層41は、個別の反応室内においてプラズマCVD法を用いて形成される。例えば、基板温度が180~200°Cに設定され、電源周波数が13.56 MHzに設定され、反応室内圧力が500~900 Paに設定され、反応ガス流量としてモノシラン ( $\text{SiH}_4$ ) が100 s c c m、水素 ( $\text{H}_2$ ) が25000 s c c m、希釈ガスとして水素が用いられたジボラン ( $\text{B}_2\text{H}_6/\text{H}_2$ ) が50 s c c mに設定された条件で、微結晶シリコン ( $\mu\text{c-Si}$ ) のp層41を成膜することができる。

[0036] 次に、上記のようにp層31, i層32, n層33, 及びp層41が形成された基板1を反応室から取り出し、p層41を大気中に露呈させる。

引き続き、図2Cに示すように、大気中に露呈されたp層41上に、第二光電変換ユニット4を構成するi層42, バリア層45, 及びn層43が単数のプラズマCVD反応室内で形成される。

即ち、第一光電変換ユニット3上に第二光電変換ユニット4が設けられた光電変換装置の第二中間品10bが得られる。その後、第二光電変換ユニッ



ト4のn層43上に裏面電極5を形成することにより、図1に示す光電変換装置10A(10)が得られる。

[0037] i層42は、n層43が形成される反応室と同じ反応室内においてプラズマCVD法を用いて形成される。例えば、基板温度が180~200°Cに設定され、電源周波数が13.56MHzに設定され、反応室内圧力が500~900Paに設定され、反応ガス流量としてモノシラン(SiH<sub>4</sub>)が180sccm、水素(H<sub>2</sub>)が27000sccmに設定された条件で、微結晶シリコンのi層42を成膜することができる。

[0038] バリア層45は、i層42が形成される反応室と同じ反応室内においてプラズマCVD法を用いて形成される。例えば、基板温度が180~200°Cに設定され、電源周波数が13.56MHzに設定され、反応室内圧力が70~120Paに設定され、反応ガス流量としてモノシラン(SiH<sub>4</sub>)が1200sccmに設定された条件で、アモルファスシリコンからなるバリア層45(i型半導体層)を成膜することができる。

[0039] n層43は、i層42が形成される反応室と同じ反応室内においてプラズマCVD法を用いて形成される。例えば、基板温度が180~200°Cに設定され、電源周波数が13.56MHzに設定され、反応室内圧力が500~900Paに設定され、反応ガス流量としてモノシラン(SiH<sub>4</sub>)が180sccm、水素(H<sub>2</sub>)が27000sccm、希釈ガスとして水素が用いられたホスフィン(PH<sub>3</sub>/H<sub>2</sub>)が200sccmに設定された条件で、微結晶シリコンのn層43を成膜することができる。

[0040] 次に、この光電変換装置10A(10)の製造システムを図3に基づいて説明する。

第一実施形態における光電変換装置10の製造システムは、いわゆるインライン型の第一成膜装置60と、p層41を大気中に露呈させる暴露装置80と、いわゆるバッチ型の第二成膜装置70とが順に配置された構成を有する。

インライン型の第一成膜装置60は、チャンバと呼ばれる複数の成膜反応

室が直線状に連結して配置された構成を有する。第一成膜装置60においては、第一光電変換ユニット3のp層31、i層32、n層33、及び第二光電変換ユニット4のp層41の各層が別々に形成される。複数の成膜反応室が一行に連結されているので、複数の成膜反応室の順番に応じてp層31、i層32、n層33、及びp層41からなる4層が基板1上に積層される。

暴露装置80は、第一成膜装置60において処理された基板を大気に曝し、その後、基板を第二成膜装置70へ移動させる。

第二成膜装置70においては、第二光電変換ユニット4のi層42、バリア層45、及びn層43が同じ成膜反応室においてこの順番で積層される。また、このような成膜反応室には、複数の基板が一括に搬送され、複数の基板の各々にi層42、バリア層45、及びn層43が順に成膜反応室の中で形成される（バッチ処理）。

[0041] 製造システムにおける第一成膜装置60においては、基板が最初に搬入され、内部圧力を減圧する真空ポンプが接続されたロード室61（L：L o r d）が配置されている。なお、ロード室61の後段に、成膜プロセスに応じて、基板温度を一定の温度に到達させるように基板を加熱する加熱チャンバが設けられてもよい。

ロード室61には、p層31を形成するP層成膜反応室62が接続されている。P層成膜反応室62には、i層32を形成するI層成膜反応室63が接続されている。I層成膜反応室63には、n層33を形成するN層成膜反応室64が接続されている。N層成膜反応室64には、p層41を形成するP層成膜反応室65が接続されている。P層成膜反応室65には、内部圧力を減圧から大気圧に戻し、基板を第一成膜装置60から搬出するアンロード室66（UL：U n l o r d）が接続されている。ロード室61とアンロード室66との間に、上述した複数の反応室62、63、64、65が連続して直線状に配置されている。減圧雰囲気が維持された状態で、基板は、反応室62、63、64、65に順に搬送され、各反応室において成膜処理が行われる。

図3に示すA地点においては、図2Aに示すように、透明導電膜2が成膜された絶縁性透明基板1が準備される。また、図3に示すB地点においては、図2Bに示すように透明導電膜2上に、第一光電変換ユニット3のp層31、i層32、n層33、及び第二光電変換ユニット4のp層41が設けられた光電変換装置10の第一中間品10aが形成される。

[0042] また、製造システムにおける第二成膜装置70は、ロード・アンロード室71(L/U L)と、ロード・アンロード室71に接続されたI I N層成膜反応室72とを有する。

ロード・アンロード室71は、第一成膜装置60において処理された光電変換装置の第一中間品10aをI I N層成膜反応室72に搬入する。ロード・アンロード室71は、基板がロード・アンロード室71に搬入された後に内部圧力を減圧したり、基板をロード・アンロード室71から搬出する際に内部圧力を減圧から大気圧に戻したりする。

I I N層成膜反応室72においては、第二光電変換ユニット4のi層42、バリア層45、及びn層43が同じ成膜反応室においてこの順番で積層される。また、このような成膜反応室には、複数の基板が一括に搬送され、複数の基板の各々にi層42、バリア層45、及びn層43が順に成膜反応室の中で形成される(バッチ処理)。従って、I I N層成膜反応室72における成膜処理は、複数の基板に対して同時に行われる。

図3に示すC地点において、図2Cに示すように、第一光電変換ユニット3上に、第二光電変換ユニット4が設けられた光電変換装置10の第二中間品10bが配置される。

[0043] また、図3に示すインライン型の第一成膜装置60においては、2つの基板に対して同時に成膜処理が行われる。I層成膜反応室63は、4つの反応室63a、63b、63c、63dによって構成されている。

また、図3において、バッチ型の第二成膜装置70においては、6つの基板に対して同時に成膜処理が行われる。

[0044] 以上のような光電変換装置の製造方法によれば、非晶質光電変換装置であ

る第一光電変換ユニット3のn層33上に結晶質光電変換装置である第二光電変換ユニット4のp層41が予め形成され、p層41上に第二光電変換ユニット4のi層42、バリア層45、及びn層43が形成される。このように成膜することにより、第二光電変換ユニット4のi層42の結晶化率分布を容易にコントロールすることができる。

特に、第一実施形態においては、同じ成膜室（I I N層成膜反応室72）にて、第二光電変換ユニット4のi層42とn層43との間に、バリア層45が形成されるので、良好な特性を有する光電変換装置10を得ることができる。

[0045] また、第一実施形態においては、大気中に露呈されたp層41上に、第二光電変換ユニット4を構成するi層42、バリア層45、及びn層43が形成されている。この場合、i層42を形成する前に、大気中に露呈されたp層41を、OHラジカルを含有する雰囲気においてプラズマに曝すことが望ましい（OHラジカルプラズマ処理）。また、i層42を形成する前に、大気中に露呈されたp層41を、水素ガスを含む雰囲気においてプラズマに曝すことが望ましい（水素プラズマ処理）。

OHラジカルプラズマ処理としては、OHラジカルプラズマ処理室を予め準備し、第二光電変換ユニット4のp層41が形成された基板をこのプラズマ処理室に搬送し、p層41をプラズマに曝す方法が採用される。また、OHラジカルプラズマ処理の後には、第二光電変換ユニット4を構成するi層42、バリア層45、及びn層43がOHラジカルプラズマ処理室とは異なる反応室で成膜される。

一方、OHラジカルプラズマ処理としては、OHラジカルプラズマ処理と、第二光電変換ユニット4を構成するi層42、バリア層45、及びn層43を形成する処理とを連続して同じ反応室内において行なってもよい。

[0046] ここで、同じ処理室において、OHラジカルプラズマ処理と、第二光電変換ユニット4のi層42、バリア層45、及びn層43を形成する処理とを連続して行う場合、各層を成膜する前にOHラジカルを含むプラズマに成膜

室の内壁を曝すことにより、反応室内に残留する不純物ガス $\text{PH}_3$ を分解して除去することが可能である。

従って、第二光電変換ユニット4のi層42、バリア層45、及びn層43の成膜工程を同じ処理室内で繰り返して行なった場合であっても、良好な不純物プロファイルが得られ、良好な発電効率を有する積層薄膜からなる光電変換装置10を得ることができる。

[0047] また、第二光電変換ユニット4のp層41に対して施すOHラジカルプラズマ処理においては、プロセスガスとして、 $\text{CO}_2$ 、 $\text{CH}_2\text{O}_2$ 又は $\text{H}_2\text{O}$ と $\text{H}_2$ とからなる混合ガスを用いることが望ましい。

即ち、OHラジカル含有プラズマを生成するには、 $(\text{CO}_2 + \text{H}_2)$ 、 $(\text{CH}_2\text{O}_2 + \text{H}_2)$ 、又は $(\text{H}_2\text{O} + \text{H}_2)$ を処理室内に流入させた状態で、処理室内の電極間に、例えば、13.5MHz、27MHz、40MHz等の高周波を印加することにより有効に生成することができる。

このOHラジカル含有プラズマの生成において、 $(\text{HCOOCH}_3 + \text{H}_2)$ 、 $(\text{CH}_3\text{OH} + \text{H}_2)$ 等のアルコール類、ギ酸エステル類等の酸素を含有する炭化水素類を用いてもよい。ただし、C不純物の量が増加するという問題を有する系においては、 $(\text{CO}_2 + \text{H}_2)$ 、 $(\text{CH}_2\text{O}_2 + \text{H}_2)$ ないしは $(\text{H}_2\text{O} + \text{H}_2)$ を使用することが好ましい。

[0048] このOHラジカル含有プラズマの生成においてプラズマ生成ガスとして $\text{CO}_2$ を用いる際には、系に $\text{H}_2$ の存在が必要である。しかしながら、 $(\text{CH}_2\text{O}_2 + \text{H}_2)$ 、 $(\text{H}_2\text{O} + \text{H}_2)$ の他、 $(\text{HCOOCH}_3 + \text{H}_2)$ 、 $(\text{CH}_3\text{OH} + \text{H}_2)$ 等のアルコール類、ギ酸エステル類等の酸素を含有する炭化水素類を使用する際は、必ずしも系に $\text{H}_2$ が存在していることが必要でない。

[0049] このようにOHラジカルプラズマ処理を施すと、Oラジカル処理に比べて穏やかな反応が生じる。このため、下層にダメージを与えることがなく、第一光電変換ユニット3のp層31及びi層32上に形成された微結晶相が非晶質結晶相に分散したn層33が得られる。これによって、n層33上に形成されたp層41の表面を活性させる効果が得られる。

従って、第二光電変換ユニット4のp層41の表面を活性化させることが可能であり、p層41上に積層される第二光電変換ユニット4のi層42及びn層43の結晶を有効に生成することができる。従って、大面積の基板に第二光電変換ユニット4を形成する場合であっても、均一な結晶化率分布を得ることが可能となる。

OHラジカルプラズマ処理の代わりに、水素プラズマ処理を行ってもOHラジカルプラズマ処理と同様の効果を得ることができる。

[0050] また、結晶質のn層33と第二光電変換ユニット4のp層41としては、非晶質のアモルファスシリコン層に微結晶シリコンが分散された層が採用されてもよい。また、非晶質のアモルファス酸化シリコン層(a-SiO)に微結晶シリコンが分散された層が採用されてもよい。

しかし、大面積の基板に形成される膜に必要な均一な結晶化分布率を得るためには、即ち、結晶質光電変換層のi層とn層の結晶成長核の生成による均一な結晶化分布率を得るためには、非晶質のアモルファス酸化シリコン層に微結晶シリコンが分散された層を採用することが好ましい。

[0051] このように、非晶質のアモルファス酸化シリコン層(a-SiO)に微結晶シリコンが分散された層においては、アモルファスシリコン半導体層よりも低い屈折率が得られるように調整することが可能である。この層を波長選択反射膜として機能させ、短波長光をトップセル側に閉じ込めることによって変換効率を向上させることが可能である。

また、この光を閉じ込める効果の有無に関わらず、非晶質のアモルファス酸化シリコン層(a-SiO)に微結晶シリコンが分散された層においては、OHラジカルプラズマ処理によって第二光電変換ユニット4のi層42とn層43の結晶成長核が有効に生成される。従って、大面積の基板においても均一な結晶化率分布を得ることが可能となる。

[0052] また、第一実施形態においては、第一光電変換ユニット3を構成するn層33として、結晶質のシリコン系薄膜を形成してもよい。

即ち、非晶質の第一光電変換ユニット3のp層31及びi層32上に、結

晶質の n 層 3 3 及び結晶質の第二光電変換ユニット 4 の p 層 4 1 を形成する。

この際、p 層 3 1 及び i 層 3 2 上に形成される結晶質の n 層 3 3 及び第二光電変換ユニット 4 の p 層 4 1 は、p 層 3 1 及び i 層 3 2 が形成された後、大気雰囲気中に曝すことなく、連続して形成されることが望ましい。

[0053] 一方、第一光電変換ユニット 3 の p 層 3 1、i 層 3 2、及び n 層 3 3 が形成された後に第一光電変換ユニット 3 を大気雰囲気中に曝し、その後に反応室で第二光電変換ユニット 4 の p 層 4 1、i 層 4 2、及び n 層 4 3 を形成する方法が知られている。この方法においては、基板が大気雰囲気中に曝される時間、温度、雰囲気等に起因して、第一光電変換ユニット 3 の i 層 3 2 が劣化し、素子性能が低下する。

これに対し、第一実施形態においては、第一光電変換ユニット 3 の p 層 3 1 及び i 層 3 2 を形成した後、大気雰囲気中に曝すことなく、結晶質の n 層 3 3 及び第二光電変換ユニット 4 の p 層 4 1 が連続して形成される。

[0054] 上述したように、結晶質の n 層 3 3 及び第二光電変換ユニット 4 の p 層 4 1 が形成された基板に個別の反応室において OH ラジカルプラズマ処理を行うことにより、p 層 4 1 の表面が活性化され、結晶核が生成される。引き続いて、結晶質の第二光電変換ユニット 4 の i 層 4 2 を p 層 4 1 上に積層することにより、大面積に均一な結晶化率分布を有し、良好な発電効率を有する積層薄膜からなる光電変換装置 10A (10) を得ることができる。また、このような OH ラジカルプラズマ処理は、i 層 4 2 が形成される反応室と同じ反応室において行われてもよい。

[0055] <第二実施形態>

次に、本発明の第二実施形態について説明する。

なお、以下の説明においては、第一実施形態と同一部材には同一符号を付して、その説明は省略または簡略化する。第二実施形態においては、上述した第一実施形態とは異なる構成又は方法について主に説明する。

図 4 は、第二実施形態にかかる製造方法において製造された光電変換装置

10の層構成を示す断面図である。

[0056] 上述した第一実施形態においては、タンデム構造を有する光電変換装置について説明したが、本発明は、タンデム構造に限定されず、シングル構造を有する光電変換装置についても適用可能である。

図4に示すように、第二実施形態の光電変換装置10B(10)においては、透明導電膜が形成された基板1が用いられており、この透明導電膜2は、基板1の第1面1a上に形成されている。透明導電膜2上にはp i n型の第三光電変換ユニット8が形成されている。第三光電変換ユニット8においては、p型半導体層81(p層、第三p型半導体層)、実質的に真性なi型半導体層82(i層、第三i型半導体層)、n型半導体層83(n層、第三n型半導体層)が順に積層されている。

[0057] 光電変換装置10B(10)においては、第三光電変換ユニット8を構成するp層81、i層82、n層83は結晶質のシリコン系薄膜からなる。また、i層82とn層83との間に、アモルファスシリコン系薄膜からなるi層がバリア層85として配置されている。

[0058] この光電変換装置10B(10)においても、上記のようにバリア層85が設けられているので、n層83に向けて逆流した正孔(ホール)は、バリア層85によってp層81に向けて反射され、短絡電流( $J_{sc}$ )を向上させることができる。

また、バリア層85が設けられているので、微結晶セルのバンドギャップが増加し、開放電圧( $V_{oc}$ )を向上させることができる。

このようにバリア層85をi層82とn層83との間に挿入することにより、バリア層の機能によって $V_{oc}$ 及び $J_{sc}$ の両方を向上させることができ、その結果、光電変換装置10B(10)の光電変換効率が向上する。

[0059] 光電変換装置10B(10)の製造方法は、第三光電変換ユニット8を構成するp層81及びi層82を順に形成するステップ、第三光電変換ユニット8を構成するi層82に、バリア層85を形成するステップ、及びバリア層85上に、第三光電変換ユニット8を構成するn層83を形成するステ



ップを含む。

第三光電変換ユニット 8 を構成する p 層 8 1, i 層 8 2, バリア層 8 5, 及び n 層 8 3 の各々を形成する方法は、上述した第一実施形態における第二光電変換ユニット 4 を構成する p 層 4 1, i 層 4 2, バリア層 4 5, 及び n 層 4 3 を形成する方法と同様である。

上述したように得られた光電変換装置 10 B (10) においては、バリア層 8 5 の機能によって  $V_{oc}$  及び  $J_{sc}$  の両方を向上させることができ、光電変換効率が向上する。その結果、第二実施形態の製造方法においては光電変換効率が向上した光電変換装置 10 B (10) を簡便に製造することが可能である。

[0060] <第三実施形態>

次に、本発明の第三実施形態について説明する。

なお、以下の説明においては、第一実施形態と同一部材には同一符号を付して、その説明は省略または簡略化する。第三実施形態においては、上述した第一実施形態とは異なる構成又は方法について主に説明する。

図 5 は、第三実施形態にかかる製造方法によって製造された光電変換装置 10 C (10) の層構成を示す断面図である。

[0061] 上述した第一実施形態及び第二実施形態においてはタンデム構造又はシングル構造を有する光電変換装置について説明したが、本発明は、これらの構造に限定されず、トリプル構造を有する光電変換装置についても適用可能である。

図 5 に示すように、光電変換装置 10 C (10) においては、透明導電膜が形成された基板 1 が用いられており、この透明導電膜 2 は、基板 1 の第 1 面 1 a 上に形成されている。透明導電膜 2 上には、第四光電変換ユニット 110, 第五光電変換ユニット 120, 及び第六光電変換ユニット 130 が順に重ねて設けられている。第四光電変換ユニット 110, 第五光電変換ユニット 120, 及び第六光電変換ユニット 130 は、p 型半導体層, 実質的に真性な i 型半導体層, 及び n 型半導体層が積層されている p i n 型の半導体

積層構造を有する。

[0062] 第四光電変換ユニット110は、p型半導体層111（p層、第四p型半導体層）、実質的に真性なi型半導体層112（i層、非晶質シリコン層、第四i型半導体層）、n型半導体層113（n層、第四n型半導体層）が積層されたpin構造を有している。即ち、p層111、i層112、及びn層113を、この順に積層することにより第四光電変換ユニット110が形成されている。この第四光電変換ユニット110は、例えば、アモルファス（非晶質）シリコン系材料によって構成されている。

第四光電変換ユニット110においては、p層111の厚さが例えば80Å、i層112の厚さが例えば1000Å、n層113の厚さが例えば300Åである。

第四光電変換ユニット110を構成するp層111、i層112、及びn層113は、複数のプラズマCVD反応室において形成される。即ち、互いに異なる複数のプラズマCVD反応室の各々においては、第四光電変換ユニット110を構成する一つの層が形成される。

[0063] 第五光電変換ユニット120は、p型半導体層121（p層、第五p型半導体層）、実質的に真性なi型半導体層122（i層、結晶質シリコン層、第五i型半導体層）、n型半導体層123（n層、第五n型半導体層）が積層されたpin構造を有している。即ち、p層121、i層122、及びn層123を、この順に積層することにより第五光電変換ユニット120が形成されている。

この第五光電変換ユニット120は、結晶質を含むシリコン系材料によって構成されている。特に、第五光電変換ユニット120のi層122は、アモルファスのシリコンゲルマニウム系薄膜からなることが好ましい。

第二光電変換ユニットは、p層121の厚さが例えば200Å、i層122の厚さが例えば12000Å、n層123の厚さが例えば300Åである。

[0064] 第六光電変換ユニット130は、p型半導体層131（p層、第六p型半

導体層)、実質的に真性な*i*型半導体層132(*i*層、結晶質シリコン層、第六*i*型半導体層)、及び*n*型半導体層133(*n*層、第六*n*型半導体層)が積層された*p i n*構造を有している。即ち、*p*層131、*i*層132、及び*n*層133を、この順に積層することにより第六光電変換ユニット130が形成されている。この第六光電変換ユニット130は、結晶質を含むシリコン系材料によって構成されている。

特に、第六光電変換ユニット130の*i*層132は、微結晶のシリコンゲルマニウム系薄膜( $\mu c-SiGe$ )からなることが好ましい。

第六光電変換ユニット130においては、*p*層131の厚さが例えば200Å、*i*層132の厚さが例えば15000Å、*n*層133の厚さが例えば300Åである。

[0065] 特に、第三実施形態の光電変換装置10C(10)の第六光電変換ユニット130においては、*p*層131、*i*層132、及び*n*層133が結晶質のシリコン系薄膜からなり、*i*層132と*n*層133との間に、アモルファスシリコン系薄膜からなる*i*型半導体層がバリア層135として配置されている。

[0066] この光電変換装置10C(10)においても、上記のようにバリア層135が設けられているので、*n*層133に向けて逆流した正孔(ホール)は、バリア層135によって*p*層131に向けて反射され、短絡電流( $J_{sc}$ )を向上させることができる。

また、バリア層135が設けられているので、微結晶セルのバンドギャップが増加し、開放電圧( $V_{oc}$ )を向上させることができる。

このようにバリア層135を*i*層132と*n*層133との間に挿入することにより、バリア層の機能によって $V_{oc}$ 及び $J_{sc}$ の両方を向上させることができ、その結果、光電変換装置10C(10)の光電変換効率が向上する。

[0067] バリア層135の厚さは、例えば10~200Åの範囲であることが好ましく、例えば、50Åである。バリア層135の厚さが0~200Åの範囲

である場合に、光電変換効率が増加する効果が確認されている。

バリア層 135 の厚さが 50 Å 以上において  $J_{sc}$  は低下するが、その一方で  $V_{oc}$ 、曲線因子 (FF) が増加する。これによって、トリプル構造を有する光電変換装置全体における光電変換効率は向上する。

[0068] 次に、以上のような構成を有する光電変換装置 10C (10) を製造するための製造方法を説明する。第三実施形態の光電変換装置 10C (10) の製造方法は、第四光電変換ユニット 110 を構成する p 層 111, i 層 112, 及び n 層 113 を順に形成するステップ、第四光電変換ユニット 110 の n 層上 113 に、第五光電変換ユニット 120 を構成する p 層 121, i 層 122, 及び n 層 123 を順に形成するステップ、第五光電変換ユニット 120 の n 層 123 上に、第六光電変換ユニット 130 を構成する p 層 131 及び i 層 132 を順に形成するステップ、第六光電変換ユニット 130 を構成する i 層 132 上に、バリア層 135 を形成するステップ、バリア層 135 上に第六光電変換ユニット 130 を構成する n 層 133 を形成するステップを含む。

[0069] 従って、第三実施形態の光電変換装置の製造方法によって得られる光電変換装置 10 においては、上述したバリア層の機能により  $V_{oc}$  及び  $J_{sc}$  の両方を増加させることができ、第六光電変換ユニット 130 における発電効率が向上する。

その結果、第三実施形態の光電変換装置の製造方法によれば、光電変換効率が向上したトリプル構造を有する光電変換装置を簡便に製造できる。

以下、トリプル構造を有する光電変換装置の製造方法について順に説明する。

[0070] まず、透明導電膜 2 が成膜された絶縁性透明基板 1 を準備する。その後、p 層 111, i 層 112, 及び n 層 113 が透明導電膜 2 上に形成される。

ここで、p 層 111, i 層 112, 及び n 層 113 が形成される複数のプラズマ CVD 反応室は互いに異なる。また、一つのプラズマ CVD 反応室において、p 層 111, i 層 112, 及び n 層 113 の一つの層が形成され、

一列に連結された複数のプラズマCVD反応室によってp層111, i層112, 及びn層113が順次に形成される。

[0071] p層111は、個別の反応室内においてプラズマCVD法を用いて形成される。例えば、基板温度が180~200°Cに設定され、電源周波数が13.56MHzに設定され、反応室内圧力が70~120Paに設定され、反応ガス流量としてモノシラン(SiH<sub>4</sub>)が300sccm、水素(H<sub>2</sub>)が2300sccm、希釈ガスとして水素が用いられたジボラン(B<sub>2</sub>H<sub>6</sub>/H<sub>2</sub>)が180sccm、メタン(CH<sub>4</sub>)が500sccmに設定された条件で、アモルファスシリコンカーバイド(a-SiC)からなるp層111を成膜することができる。

[0072] i層112は、個別の反応室内においてプラズマCVD法を用いて形成される。例えば、基板温度が180~200°Cに設定され、電源周波数が13.56MHzに設定され、反応室内圧力が70~120Paに設定され、反応ガス流量としてモノシラン(SiH<sub>4</sub>)が1200sccmに設定された条件で、アモルファスシリコンからなるi層112を成膜することができる。

[0073] n層113は、個別の反応室内においてプラズマCVD法を用いて形成される。例えば、基板温度が180~200°Cに設定され、電源周波数が13.56MHzに設定され、反応室内圧力が500~900Paに設定され、反応ガス流量としてモノシラン(SiH<sub>4</sub>)が180sccm、水素(H<sub>2</sub>)が27000sccm、希釈ガスとして水素が用いられたホスフィン(PH<sub>3</sub>/H<sub>2</sub>)が200sccmに設定された条件で、微結晶シリコンからなるn層113を成膜することができる。

[0074] 引き続き、第四光電変換ユニット110のn層113上に、第五光電変換ユニット120を構成するp層121, i層122, 及びn層123と、第六光電変換ユニット130を構成するp層131とを順次積層する。

ここで、p層121, i層122, n層123, 及びp層131が形成される複数のプラズマCVD反応室は互いに異なる。また、一つのプラズマCVD反応室において、p層31, i層32, n層33, 及びp層41の一つ

の層が形成され、一列に連結された複数のプラズマCVD反応室によってp層121、i層122、n層123、及びp層131が順次に形成される。

[0075] p層121は、個別の反応室内においてプラズマCVD法を用いて形成される。例えば、基板温度が180～200℃に設定され、電源周波数が13.56MHzに設定され、反応室内圧力が500～900Paに設定され、反応ガス流量としてモノシラン(SiH<sub>4</sub>)が100sccm、水素(H<sub>2</sub>)が25000sccm、希釈ガスとして水素が用いられたジボラン(B<sub>2</sub>H<sub>6</sub>/H<sub>2</sub>)が50sccmに設定された条件で、微結晶シリコンからなるp層121を成膜することができる。

[0076] i層122は、個別の反応室内においてプラズマCVD法を用いて形成される。例えば、基板温度が180～200℃に設定され、電源周波数が13.56MHzに設定され、反応室内圧力が80Paに設定され、反応ガス流量としてモノシラン(SiH<sub>4</sub>)が700sccm、モノゲルマン(GeH<sub>4</sub>)が500sccmに設定された条件で、微結晶シリコンゲルマニウム( $\mu$ c-SiGe)からなるi層122を成膜することができる。

[0077] n層123は、個別の反応室内においてプラズマCVD法を用いて形成される。例えば、基板温度が180～200℃に設定され、電源周波数が13.56MHzに設定され、反応室内圧力が500～900Paに設定され、反応ガス流量としてモノシラン(SiH<sub>4</sub>)が180sccm、水素(H<sub>2</sub>)が27000sccm、希釈ガスとして水素が用いられたホスフィン(PH<sub>3</sub>/H<sub>2</sub>)が200sccmに設定された条件で、微結晶シリコンのn層123を成膜することができる。

[0078] p層131は、個別の反応室内においてプラズマCVD法を用いて形成される。例えば、基板温度が180～200℃に設定され、電源周波数が13.56MHzに設定され、反応室内圧力が500～900Paに設定され、反応ガス流量としてモノシラン(SiH<sub>4</sub>)が100sccm、水素(H<sub>2</sub>)が25000sccm、希釈ガスとして水素が用いられたジボラン(B<sub>2</sub>H<sub>6</sub>/H<sub>2</sub>)が50sccmに設定された条件で、微結晶シリコンのp層131を

成膜することができる。

[0079] 次に、上記のようにp層121、i層122、n層123、及びp層131が形成された基板1を反応室から取り出し、p層131を大気中に露呈させる。

引き続き、大気中に露呈されたp層131上に、第六光電変換ユニット130を構成するi層132、バリア層135、n層133が単数のプラズマCVD反応室内で形成される。

[0080] i層132は、n層133が形成される反応室と同じ反応室内においてプラズマCVD法を用いて形成される。例えば、基板温度が170°Cに設定され、電源周波数が13.56MHzに設定され、反応室内圧力が1600Paに設定され、反応ガス流量としてモノシラン(SiH<sub>4</sub>)が1800sccm、水素(H<sub>2</sub>)が18000sccmに設定された条件で、微結晶シリコンからなるi層132を成膜することができる。

[0081] 第六光電変換ユニット130のi層132を、微結晶のシリコンゲルマニウム( $\mu$ c-SiGe)系薄膜によって形成する場合について説明する。  
i層132は、n層133が形成される反応室と同じ反応室内においてプラズマCVD法を用いて形成される。例えば、基板温度が170°Cに設定され、電源周波数が13.56MHzに設定され、反応室内圧力が1600Paに設定され、反応ガス流量としてモノシラン(SiH<sub>4</sub>)が1500sccm、モノゲルマン(GeH<sub>4</sub>)が300sccm、水素(H<sub>2</sub>)が180000sccmに設定された条件で、微結晶シリコンゲルマニウム( $\mu$ c-SiGe)からなるi層132を成膜することができる。

[0082] バリア層135は、i層132が形成される反応室と同じ反応室内においてプラズマCVD法を用いて形成される。例えば、基板温度が170~190°Cに設定され、電源周波数が13.56MHzに設定され、反応室内圧力が1200Paに設定され、反応ガス流量としてモノシラン(SiH<sub>4</sub>)が4300sccmに設定された条件で、アモルファスシリコンからなるバリア層135(i型半導体層)を成膜することができる。

[0083] n層133は、i層132が形成される反応室と同じ反応室内においてプラズマCVD法を用いて形成される。例えば、基板温度が170~190℃に設定され、電源周波数が13.56MHzに設定され、反応室内圧力が1200Paに設定され、反応ガス流量としてモノシラン(SiH<sub>4</sub>)が720sccm、水素(H<sub>2</sub>)が108000sccm、希釈ガスとして水素が用いられたホスフィン(PH<sub>3</sub>/H<sub>2</sub>)が720sccmに設定された条件で、微結晶シリコンのn層133を成膜することができる。

[0084] 次に、この光電変換装置10C(10)の製造システムを図6に基づいて説明する。

図6に示すように、第三実施形態における光電変換装置10の製造システムは、いわゆるインライン型の第三成膜装置160及び第四成膜装置170と、p層131を大気中に露呈させる暴露装置190と、いわゆるバッチ型の第五成膜装置180とが順に配置された構成を有する。

インライン型の第三成膜装置160は、チャンバと呼ばれる複数の成膜反応室が直線状に連結して配置された構成を有する。第三成膜装置160においては、第四光電変換ユニット3のp層111、i層112、及びn層113の各層が別々に形成される。複数の成膜反応室が一行に連結されているので、複数の成膜反応室の順番に応じてp層111、i層112、及びn層113からなる3層が基板1上に積層される。

インライン型の第四成膜装置170は、チャンバと呼ばれる複数の成膜反応室が直線状に連結して配置された構成を有する。第四成膜装置170においては、第五光電変換ユニット3のp層121、i層122、n層123、及び第六光電変換ユニット130のp層131の各層が別々に形成される。複数の成膜反応室が一行に連結されているので、複数の成膜反応室の順番に応じてp層121、i層122、n層123、及びp層131からなる4層が基板1上に積層される。

暴露装置190は、第四成膜装置170において処理された基板を大気に曝し、その後、基板を第五成膜装置180へ移動させる。



第五成膜装置 180 においては、第六光電変換ユニット 130 における i 層 132, バリア層 135, 及び n 層 133 が同じ成膜反応室においてこの順番で積層される。また、このような成膜反応室には、複数の基板が一括に搬送され、複数の基板の各々に i 層 132, バリア層 135, 及び n 層 133 が順に成膜反応室の中で形成される (バッチ処理)。

[0085] 製造システムにおける第三成膜装置 160 においては、基板が最初に搬入され、内部圧力を減圧する真空ポンプが接続されたロード室 161 (L: Load) が配置されている。なお、ロード室 161 の後段に、成膜プロセスに応じて、基板温度を一定の温度に到達させるように基板を加熱する加熱チャンバが設けられてもよい。

ロード室 161 には、p 層 111 を形成する P 層成膜反応室 162 が接続されている。P 層成膜反応室 162 には、i 層 112 を形成する I 層成膜反応室 163 が接続されている。I 層成膜反応室 163 には、n 層 113 を形成する N 層成膜反応室 164 が接続されている。ロード室 161 と N 層成膜反応室 164 との間には、上述した複数の反応室 162, 163 が連続して直線状に配置されている。減圧雰囲気が維持された状態で、基板は、反応室 162, 163, 164, 165 に順に搬送され、各反応室において成膜処理が行われる。

この際、図 6 に示す A 地点においては、透明導電膜 2 が成膜された絶縁性透明基板 1 が準備される。また、図 6 に示す B 地点において、絶縁性透明基板 1 上に成膜された透明導電膜 2 上に、p 層 111, i 層 112, 及び n 層 113 が順に設けられた光電変換装置 10C (10) の第一中間品が配置される。

[0086] 引き続き、第四成膜装置 170 においては、p 層 121 を形成する P 層成膜反応室 171 が N 層成膜反応室 164 に接続されている。P 層成膜反応室 171 には、i 層 122 を形成する I 層成膜反応室 172 が接続されている。I 層成膜反応室 172 には、n 層 123 を形成する N 層成膜反応室 173 が接続されている。N 層成膜反応室 173 には、p 層 131 を形成する P 層

成膜反応室 174 が接続されている。P 層成膜反応室 174 には、内部圧力を減圧から大気圧に戻し、基板を第四成膜装置 170 から搬出するアンロード室 175 (UL: Unload) が接続されている。P 層成膜反応室 171 とアンロード室 175 との間に、上述した複数の反応室 172, 173, 174, 175 が連続して直線状に配置されている。減圧雰囲気は維持された状態で、基板は、反応室 171, 172, 173, 174, 175 に順に搬送され、各反応室において成膜処理が行われる。

この際、図 6 に示す C 地点において、n 層 113 上に、第五光電変換ユニット 120 の p 層 121, i 層 122, n 層 123, 及び p 層 131 が順に設けられた光電変換装置 10C (10) の第二中間品が配置される。

[0087] また、製造システムにおける第五成膜装置 180 は、ロード・アンロード室 181 (L/UL) と、ロード・アンロード室 181 に接続された I I N 層成膜反応室 182 とを有する。

ロード・アンロード室 181 は、第四成膜装置 170 において処理された光電変換装置の第二中間品を I I N 層成膜反応室 182 に搬入する。ロード・アンロード室 181 は、基板がロード・アンロード室 181 に搬入された後に内部圧力を減圧したり、基板をロード・アンロード室 181 から搬出する際に内部圧力を減圧から大気圧に戻したりする。

I I N 層成膜反応室 182 においては、第六光電変換ユニット 130 の i 層 132, バリア層 135, 及び n 層 133 が同じ成膜反応室においてこの順番で積層される。また、このような成膜反応室には、複数の基板が一括に搬送され、複数の基板の各々に i 層 132, バリア層 135, 及び n 層 133 が順に成膜反応室の中で形成される (バッチ処理)。従って、I I N 層成膜反応室 182 における成膜処理は、複数の基板に対して同時に行われる。

図 6 に示す D 地点において、第五光電変換ユニット 120 上に、第六光電変換ユニット 130 が設けられた光電変換装置 10 の第三中間品が配置される。

[0088] また、図 6 において、インライン型の第三成膜装置 160 及び第四成膜装

置 170 においては、2つの基板に対して同時に成膜処理が行われる。I 層成膜反応室 163 は、4つの反応室 163 a, 163 b, 163 c, 163 d によって構成されている。また、I 層成膜反応室 172 は、4つの反応室 172 a, 172 b, 172 c, 172 d によって構成されている。

また、図 6 に示すバッチ型の第五成膜装置 180 においては、6つの基板に対して同時に成膜処理が行われる。

[0089] 以上のような光電変換装置の製造方法によれば、非晶質光電変換装置である第五光電変換ユニット 120 の n 層 123 上に結晶質光電変換装置である第六光電変換ユニット 130 の p 層 131 が予め形成され、p 層 131 上に第六光電変換ユニット 130 の i 層 132, バリア層 135, 及び n 層 133 が形成される。このように成膜することにより、第六光電変換ユニット 130 の i 層 132 の結晶化率分布を容易にコントロールすることができる。

[0090] 特に、第三実施形態においては、同じ成膜室 (I I N 層成膜反応室 182) にて、第六光電変換ユニット 130 の i 層 132 と n 層 133 との間に、バリア層 135 が形成されるので、良好な特性を有する光電変換装置 10C (10) を得ることができる。

[0091] なお、大気中に露呈された p 層 131 上に、i 層 132 を形成する前に、大気中に露呈された p 層 131 に対して水素プラズマ処理を施すことが望ましい。

大気中に露呈された p 層 131 に対して水素プラズマ処理を施すことで、下層にダメージを与えることがなく、第五光電変換ユニット 120 の p 層 131 及び i 層 132 上に形成された微結晶相が非晶質結晶相に分散した n 層 133 が得られる。これによって、n 層 133 上に形成された p 層 131 の表面を活性化させる効果が得られる。

従って、第六光電変換ユニット 130 の p 層 131 の表面を活性化させることが可能であり、p 層 131 上に積層される第六光電変換ユニット 130 の i 層 132 の結晶を有効に生成することができる。従って、大面積の基板に第六光電変換ユニット 130 を形成する場合であっても、均一な結晶化率

分布を得ることが可能となる。

[0092] 上述したように得られた光電変換装置 10C (10) においては、バリア層 135 の機能によって Voc 及び Jsc の両方を向上させることができ、光電変換効率が向上する。その結果、第三実施形態の製造方法においては光電変換効率が向上した光電変換装置 10C (10) を簡便に製造することが可能である。

なお、図 6 に示した光電変換装置 10C (10) の製造システムにおいては、第三成膜装置 160 によって処理された基板を大気に曝し、その後、基板を第四成膜装置 170 へ移動させる暴露装置 (不図示) を必要に応じて設けてもよい。

## 実施例

[0093] 次に、本発明に係る光電変換装置の製造方法より製造された光電変換装置について、以下のような実験を行なった結果を説明する。各実施例により製造された光電変換装置及びその製造条件を以下に示す。

また、実施例 1 及び比較例 1 においては、タンデム構造を有する光電変換装置を作製した。

また、実施例 2 ~ 実施例 7 及び比較例 2 においては、シングル構造を有する光電変換装置を作製した。

また、実施例 8 ~ 実施例 9 及び比較例 3 ~ 比較例 4 においては、トリプル構造を有する光電変換装置を作製した。

また、何れの実施例及び比較例においては、大きさが 1100mm × 1400mm の基板を用いて光電変換装置を製造した。

[0094] <実施例 1 >

実施例 1 においては、基板上に第一光電変換ユニットが形成され、第一光電変換ユニット上に第二光電変換ユニットが形成された構造を有する光電変換装置を作製した。具体的に、実施例 1 においては、第一光電変換ユニットを構成する非晶質のアモルファスシリコン系薄膜からなる p 層、バッファ層、非晶質のアモルファスシリコン系薄膜からなる i 層、i 層上に形成され微

結晶シリコンを含むn層、及び第二光電変換ユニットを構成する微結晶シリコンを含むp層を、互いに異なる複数の成膜室を用いて基板上に順次に積層した。その後、第二光電変換ユニットのp層を大気中に暴露した。次に、第二光電変換ユニットのp層に対してプロセスガスとして水素(H<sub>2</sub>)を用いて水素プラズマ処理を施した。その後、第二光電変換ユニットを構成する微結晶シリコンからなるi層、非晶質のアモルファスシリコン系薄膜からなるi層(バリア層)、及び微結晶シリコンからなるn層を形成した。

[0095] 実施例1においては、第一光電変換ユニットのp層、i層、n層、及び第二光電変換ユニットのp層は、個別の反応室内においてプラズマCVD法を用いて成膜した。第二光電変換ユニットのi層、n層、及び第二光電変換ユニットのi層上に形成されたバリア層(i層)は、同じ成膜室内においてプラズマCVD法を用いて成膜した。

第一光電変換ユニットのp層は、基板温度が190°Cに設定され、電源周波数が13.56MHzに設定され、反応室内圧力が110Paに設定され、反応ガス流量としてモノシラン(SiH<sub>4</sub>)が300sccm、水素(H<sub>2</sub>)が2300sccm、希釈ガスとして水素が用いられたジボラン(B<sub>2</sub>H<sub>6</sub>/H<sub>2</sub>)が180sccm、メタン(CH<sub>4</sub>)が500sccmに設定された条件で、80Åの膜厚に成膜した。

また、バッファ層は、基板温度が190°Cに設定され、電源周波数が13.56MHzに設定され、反応室内圧力が110Paに設定され、反応ガス流量としてモノシラン(SiH<sub>4</sub>)が300sccm、水素(H<sub>2</sub>)が2300sccm、メタン(CH<sub>4</sub>)が100sccmに設定された条件で、60Åの膜厚に成膜した。

[0096] また、第一光電変換ユニットのi層は、基板温度が190°Cに設定され、電源周波数が13.56MHzに設定され、反応室内圧力が80Paに設定され、反応ガス流量としてモノシラン(SiH<sub>4</sub>)が1200sccmに設定された条件で、1800Åの膜厚に成膜した。

更に、第一光電変換ユニットのn層は、基板温度が180°Cに設定され、

電源周波数が13.56MHzに設定され、反応室内圧力が700Paに設定され、反応ガス流量としてモノシラン(SiH<sub>4</sub>)が180sccm、水素(H<sub>2</sub>)が27000sccm、希釈ガスとして水素が用いられたホスフィン(PH<sub>3</sub>/H<sub>2</sub>)が200sccmに設定された条件で、100Åの膜厚に成膜した。

[0097] 次に、第二光電変換ユニットのp層は、基板温度が180°Cに設定され、電源周波数が13.56MHzに設定され、反応室内圧力が700Paに設定され、反応ガス流量としてモノシラン(SiH<sub>4</sub>)が100sccm、水素(H<sub>2</sub>)が25000sccm、希釈ガスとして水素が用いられたジボラン(B<sub>2</sub>H<sub>6</sub>/H<sub>2</sub>)が50sccmに設定された条件で、150Åの膜厚に成膜した。

また、ここで第二光電変換ユニットのp層を大気中に露呈させた。このp層に対して、基板温度が190°Cに設定され、電源周波数が13.56MHzに設定され、反応室内圧力が700Pa、プロセスガスとしてH<sub>2</sub>が10000sccmに設定された条件で、プラズマ処理を施した。即ち、プラズマ状態のH<sub>2</sub>ガスをp層に曝した。

[0098] 引き続き、第二光電変換ユニットのi層は、基板温度が170°Cに設定され、印加RF電力が550Wに設定され、反応室内圧力が1200Paに設定され、反応ガス流量としてモノシラン(SiH<sub>4</sub>)が40sccm、水素(H<sub>2</sub>)が2800sccmに設定された条件で、15000Åの膜厚に成膜した。このときの成膜速度は262Å/分であった。

また、第二光電変換ユニットのバリア層は、基板温度が170°Cに設定され、印加RF電力が40Wに設定され、反応室内圧力が40Paに設定され、反応ガス流量としてモノシラン(SiH<sub>4</sub>)が300sccmに設定された条件で、50Åの膜厚に成膜した。このときの成膜速度は141Å/分であった。

そして、第二光電変換ユニットのn層は、基板温度が170°Cに設定され、印加RF電力が1000Wに設定され、反応室内圧力が800Paに設定

され、反応ガス流量としてモノシラン ( $\text{SiH}_4$ ) が  $20 \text{ sccm}$ 、水素 ( $\text{H}_2$ ) が  $2000 \text{ sccm}$ 、希釈ガスとして水素が用いられたホスフィン ( $\text{PH}_3/\text{H}_2$ ) が  $15 \text{ sccm}$  に設定された条件で、 $300 \text{ \AA}$  の膜厚に成膜した。このときの成膜速度は  $174 \text{ \AA/分}$  であった。

[0099] <比較例 1 >

比較例 1 においては、第二光電変換ユニットの  $i$  層と  $n$  層との間にバリア層を形成しておらず、実施例 1 と同様にしてタンデム構造を有する光電変換装置を作製した。具体的に、第一光電変換ユニットを構成する  $p$  層、バッファ層、 $i$  層、 $i$  層上に形成される  $n$  層、及び第二光電変換ユニットを構成する  $p$  層を、互いに異なる複数の成膜室を用いて基板上に順次に積層した。その後、第二光電変換ユニットの  $p$  層を大気中に暴露した。次に、第二光電変換ユニットの  $p$  層に対して水素プラズマ処理を施した。その後、第二光電変換ユニットを構成する  $i$  層、 $n$  層を形成した。

[0100] <実施例 2 >

実施例 2 においては、基板上に第三光電変換ユニットを構成する微結晶シリコンを含む  $p$  層、微結晶シリコンからなる  $i$  層、非晶質のアモルファスシリコン系薄膜からなる  $i$  層 (バリア層)、及び微結晶シリコンからなる  $n$  層が形成された構造を有する光電変換装置を作製した。

実施例 2 においては、第三光電変換ユニットの  $p$  層、 $i$  層、バリア層、及び  $n$  層は、同じ成膜室内においてプラズマ CVD 法を用いて成膜した。

[0101] 第三光電変換ユニットの  $p$  層は、基板温度が  $180^\circ\text{C}$  に設定され、電源周波数が  $13.56 \text{ MHz}$  に設定され、反応室内圧力が  $700 \text{ Pa}$  に設定され、反応ガス流量としてモノシラン ( $\text{SiH}_4$ ) が  $100 \text{ sccm}$ 、水素 ( $\text{H}_2$ ) が  $25000 \text{ sccm}$ 、希釈ガスとして水素が用いられたジボラン ( $\text{B}_2\text{H}_6/\text{H}_2$ ) が  $50 \text{ sccm}$  に設定された条件で、 $150 \text{ \AA}$  の膜厚に成膜した。

引き続き、第三光電変換ユニットの  $i$  層は、基板温度が  $170^\circ\text{C}$  に設定され、印加 RF 電力が  $550 \text{ W}$  に設定され、反応室内圧力が  $1200 \text{ Pa}$  に設定され、反応ガス流量としてモノシラン ( $\text{SiH}_4$ ) が  $40 \text{ sccm}$ 、水素 (

H<sub>2</sub>) が 2800 s c c m に設定された条件で、15000 Å の膜厚に成膜した。このときの成膜速度は 262 Å / 分であった。

[0102] また、第三光電変換ユニットのバリア層は、基板温度が 170°C に設定され、印加 RF 電力が 40 W に設定され、反応室内圧力が 40 Pa に設定され、反応ガス流量としてモノシラン (SiH<sub>4</sub>) が 300 s c c m に設定された条件で、10 Å の膜厚に成膜した。このときの成膜速度は 141 Å / 分であった。

そして、第三光電変換ユニットの n 層は、基板温度が 170°C に設定され、印加 RF 電力が 1000 W に設定され、反応室内圧力が 800 Pa に設定され、反応ガス流量としてモノシラン (SiH<sub>4</sub>) が 20 s c c m、水素 (H<sub>2</sub>) が 2000 s c c m、希釈ガスとして水素が用いられたホスフィン (PH<sub>3</sub>/H<sub>2</sub>) が 15 s c c m に設定された条件で、300 Å の膜厚に成膜した。このときの成膜速度は 174 Å / 分であった。

[0103] <実施例 3 ~ 実施例 7 >

実施例 3 ~ 実施例 7 における光電変換装置は、バリア層の厚さを除いて、実施例 2 の構造と同じであるシングル構造を有し、微結晶型光電変換装置である。また、実施例 3 におけるバリア層の厚さは、20 Å である。実施例 4 におけるバリア層の厚さは、50 Å である。実施例 5 におけるバリア層の厚さは、100 Å である。実施例 6 におけるバリア層の厚さは、150 Å である。実施例 7 におけるバリア層の厚さは、200 Å である。

[0104] <比較例 2 >

比較例 2 においては、第三光電変換ユニットの i 層と n 層との間にバリア層を形成しておらず、実施例 2 と同様にしてシングル構造を有する微結晶型の光電変換装置を作製した。即ち、基板上に微結晶シリコンを含む p 層を形成し、その後、微結晶シリコンからなる i 層、及び微結晶シリコンからなる n 層を順次に形成することによって比較例 2 の光電変換装置が形成されている。

[0105] <実施例 8 >



実施例 8 においては、基板上に第四光電変換ユニットが形成され、第四光電変換ユニット上に、第五光電変換ユニットが形成され、第五光電変換ユニット上に第六光電変換ユニットが形成された構造を有する光電変換装置を作製した。具体的に、実施例 8 においては、第四光電変換ユニットを構成する非晶質のアモルファスシリコンカーバイド ( $a-SiC$ ) 系薄膜からなる p 層, バッファ層, 非晶質のアモルファスシリコン系薄膜からなる i 層, i 層上に形成され微結晶シリコンを含む n 層を、互いに異なる複数の成膜室を用いて基板上に順次に積層した。その後、第四光電変換ユニットの n 層を大気中に暴露した。次に、第四光電変換ユニットの n 層に対してプロセスガスとして水素 ( $H_2$ ) を用いて水素プラズマ処理を施した。その後、第五光電変換ユニットを構成するアモルファスシリコンゲルマニウム ( $a-SiGe$ ) 薄膜からなる i 層, i 層上に形成され微結晶シリコンを含む n 層, 及び第六光電変換ユニットを構成する微結晶シリコンを含む p 層を、互いに異なる複数の成膜室を用いて基板上に順次に積層した。その後、第六光電変換ユニットの p 層を大気中に暴露した。次に、第六光電変換ユニットの p 層に対してプロセスガスとして水素 ( $H_2$ ) を用いて水素プラズマ処理を施した。その後、第六光電変換ユニットを構成する微結晶シリコン系薄膜からなる i 層、非晶質のアモルファスシリコン系薄膜からなる i 層 (バリア層)、微結晶シリコンからなる n 層を形成した。

[0106] 実施例 8 において、第四光電変換ユニットの p 層, i 層, n 層, 第五光電変換ユニットの p 層, i 層, n 層, 及び第六光電変換ユニットの p 層は、互いに異なる複数の成膜室においてプラズマ CVD 法を用いて基板上に順次に積層した。第六光電変換ユニットの i 層, 非晶質のアモルファスシリコン系薄膜からなる i 層 (バリア層), 及び n 層は、同じ成膜室内においてプラズマ CVD 法を用いて成膜した。

[0107] 第四光電変換ユニットの p 層は、基板温度が  $190^{\circ}C$  に設定され、電源周波数が  $13.56 MHz$  に設定され、反応室内圧力が  $110 Pa$  に設定され、反応ガス流量としてモノシラン ( $SiH_4$ ) が  $300 sccm$ 、水素 ( $H_2$ )

) が 2300 s c c m、希釈ガスとして水素が用いられたジボラン ( $B_2H_6/H_2$ ) が 180 s c c m、メタン ( $CH_4$ ) が 500 s c c m に設定された条件で、80 Å の膜厚に成膜した。

また、バッファ層は、基板温度が 190°C に設定され、電源周波数が 13.56 MHz に設定され、反応室内圧力が 110 Pa に設定され、反応ガス流量としてモノシラン ( $SiH_4$ ) が 300 s c c m、水素 ( $H_2$ ) が 2300 s c c m、メタン ( $CH_4$ ) が 100 s c c m に設定された条件で、60 Å の膜厚に成膜した。

[0108] また、第四光電変換ユニットの i 層は、基板温度が 190°C に設定され、電源周波数が 13.56 MHz に設定され、反応室内圧力が 80 Pa に設定され、反応ガス流量としてモノシラン ( $SiH_4$ ) が 1200 s c c m に設定された条件で、1000 Å の膜厚に成膜した。

[0109] 更に、第四光電変換ユニットの n 層は、基板温度が 180°C に設定され、電源周波数が 13.56 MHz に設定され、反応室内圧力が 700 Pa に設定され、反応ガス流量としてモノシラン ( $SiH_4$ ) が 180 s c c m、水素 ( $H_2$ ) が 27000 s c c m、希釈ガスとして水素が用いられたホスフィン ( $PH_3/H_2$ ) が 200 s c c m に設定された条件で、300 Å の膜厚に成膜した。

また、ここで第四光電変換ユニットの n 層を大気中に露呈させた。

この n 層に対して、基板温度が 190°C に設定され、電源周波数が 13.56 MHz に設定され、反応室内圧力が 700 Pa、プロセスガスとして  $H_2$  が 1000 s c c m に設定された条件で、プラズマ処理を施した。

[0110] 引き続き、第五光電変換ユニットの p 層は、基板温度が 180°C に設定され、電源周波数が 13.56 MHz に設定され、反応室内圧力が 700 Pa に設定され、反応ガス流量としてモノシラン ( $SiH_4$ ) が 100 s c c m、水素 ( $H_2$ ) が 25000 s c c m、希釈ガスとして水素が用いられたジボラン ( $B_2H_6/H_2$ ) が 50 s c c m に設定された条件で、200 Å の膜厚に成膜した。

[0111] また、第五光電変換ユニットの i 層は、基板温度が 190°C に設定され、電源周波数が 13.56 MHz に設定され、反応室内圧力が 80 Pa に設定され、反応ガス流量としてモノシラン (SiH<sub>4</sub>) が 700 sccm、モノゲルマン (GeH<sub>4</sub>) が 500 sccm に設定された条件で、1200 Å の膜厚に成膜した。

[0112] 更に、第五光電変換ユニットの n 層は、基板温度が 180°C に設定され、電源周波数が 13.56 MHz に設定され、反応室内圧力が 700 Pa に設定され、反応ガス流量としてモノシラン (SiH<sub>4</sub>) が 180 sccm、水素 (H<sub>2</sub>) が 27000 sccm、希釈ガスとして水素が用いられたホスフィン (PH<sub>3</sub>/H<sub>2</sub>) が 200 sccm に設定された条件で、300 Å の膜厚に成膜した。

[0113] 次に、第六光電変換ユニットの p 層は、基板温度が 180°C に設定され、電源周波数が 13.56 MHz に設定され、反応室内圧力が 700 Pa に設定され、反応ガス流量としてモノシラン (SiH<sub>4</sub>) が 100 sccm、水素 (H<sub>2</sub>) が 25000 sccm、希釈ガスとして水素が用いられたジボラン (B<sub>2</sub>H<sub>6</sub>/H<sub>2</sub>) が 50 sccm に設定された条件で、200 Å の膜厚に成膜した。

また、ここで第六光電変換ユニットの p 層を大気中に露呈させた。

この p 層に対して、基板温度が 190°C に設定され、電源周波数が 13.56 MHz に設定され、反応室内圧力が 1200 Pa、プロセスガスとして H<sub>2</sub> が 4000 sccm に設定された条件で、プラズマ処理を施した。

[0114] 引き続き、第六光電変換ユニットの i 層は、基板温度が 170°C に設定され、電源周波数が 13.56 MHz に設定され、反応室内圧力が 1600 Pa に設定され、反応ガス流量としてモノシラン (SiH<sub>4</sub>) が 1800 sccm、水素 (H<sub>2</sub>) が 180000 sccm に設定された条件で、15000 Å の膜厚に成膜した。

[0115] また、第六光電変換ユニットのバリア層は、基板温度が 170°C に設定され、電源周波数が 13.56 MHz に設定され、反応室内圧力が 1200 Pa

aに設定され、反応ガス流量としてモノシラン ( $\text{SiH}_4$ ) が  $4300 \text{ sccm}$  に設定された条件で、 $100 \text{ \AA}$  の膜厚に成膜した。

[0116] そして、第六光電変換ユニットの n 層は、基板温度が  $170^\circ\text{C}$  に設定され、電源周波数が  $13.56 \text{ MHz}$  に設定され、反応室内圧力が  $1200 \text{ Pa}$  に設定され、反応ガス流量としてモノシラン ( $\text{SiH}_4$ ) が  $720 \text{ sccm}$ 、水素 ( $\text{H}_2$ ) が  $108000 \text{ sccm}$ 、希釈ガスとして水素が用いられたホスフィン ( $\text{PH}_3/\text{H}_2$ ) が  $720 \text{ sccm}$  に設定された条件で、 $300 \text{ \AA}$  の膜厚に成膜した。

[0117] <比較例 3>

比較例 3 においては、第六光電変換ユニットの i 層と n 層との間にバリア層を形成しておらず、実施例 8 と同様にしてトリプル構造を有する光電変換装置を作製した。具体的に、第四光電変換ユニットを構成する p 層、バッファ層、i 層、及び i 層上に形成される n 層を、互いに異なる複数の成膜室を用いて基板上に順次に積層した。その後、第四光電変換ユニットの n 層を大気中に暴露した。次に、第四光電変換ユニットの n 層に対して水素プラズマ処理を施した。続いて、第五光電変換ユニットを構成する p 層、i 層、n 層、及び第六光電変換ユニットを構成する p 層を、互いに異なる複数の成膜室を用いて基板上に順次に積層した。その後、第六光電変換ユニットの p 層を大気中に暴露した。次に、第六光電変換ユニットの p 層に対して水素プラズマ処理を施した。その後、第六光電変換ユニットを構成する i 層、n 層を形成した。

[0118] <実施例 9>

実施例 9 においては、基板上に第四光電変換ユニットが形成され、第四光電変換ユニット上に、第五光電変換ユニットが形成され、第五光電変換ユニット上に第六光電変換ユニットが形成された構造を有する光電変換装置を作製した。具体的に、実施例 9 においては、第四光電変換ユニットを構成する非晶質のアモルファスシリコンカーバイド ( $a\text{-SiC}$ ) 系薄膜からなる p 層、バッファ層、非晶質のアモルファスシリコン系薄膜からなる i 層、i 層

上に形成され微結晶シリコンを含むn層を、互いに異なる複数の成膜室を用いて基板上に順次に積層した。その後、第四光電変換ユニットのn層を大気中に暴露した。次に、第四光電変換ユニットのn層に対してプロセスガスとして水素(H<sub>2</sub>)を用いて水素プラズマ処理を施した。その後、第五光電変換ユニットを構成するアモルファスシリコンゲルマニウム(a-SiGe)薄膜からなるi層、i層上に形成され微結晶シリコンを含むn層、及び第六光電変換ユニットを構成する微結晶シリコンを含むp層を、互いに異なる複数の成膜室を用いて基板上に順次に積層した。その後、第六光電変換ユニットのp層を大気中に暴露した。次に、第六光電変換ユニットのp層に対してプロセスガスとして水素(H<sub>2</sub>)を用いて水素プラズマ処理を施した。その後、第六光電変換ユニットを構成する微結晶シリコンゲルマニウム(a-SiGe)系薄膜からなるi層、非晶質のアモルファスシリコン系薄膜からなるi層(バリア層)、微結晶シリコンからなるn層を形成した。

[0119] 実施例9において、第四光電変換ユニットのp層、i層、n層、第五光電変換ユニットのp層、i層、n層、及び第六光電変換ユニットのp層は、互いに異なる複数の成膜室においてプラズマCVD法を用いて基板上に順次に積層した。第六光電変換ユニットのi層、非晶質のアモルファスシリコン系薄膜からなるi層(バリア層)、及びn層は、同じ成膜室内においてプラズマCVD法を用いて成膜した。

[0120] 第四光電変換ユニットのp層は、基板温度が190°Cに設定され、電源周波数が13.56MHzに設定され、反応室内圧力が110Paに設定され、反応ガス流量としてモノシラン(SiH<sub>4</sub>)が300sccm、水素(H<sub>2</sub>)が2300sccm、希釈ガスとして水素が用いられたジボラン(B<sub>2</sub>H<sub>6</sub>/H<sub>2</sub>)が180sccm、メタン(CH<sub>4</sub>)が500sccmに設定された条件で、80Åの膜厚に成膜した。

また、バッファ層は、基板温度が190°Cに設定され、電源周波数が13.56MHzに設定され、反応室内圧力が110Paに設定され、反応ガス流量としてモノシラン(SiH<sub>4</sub>)が300sccm、水素(H<sub>2</sub>)が230

0 s c c m、メタン ( $\text{CH}_4$ ) が 1 0 0 s c c m に設定された条件で、6 0 Å の膜厚に成膜した。

[0121] また、第四光電変換ユニットの i 層は、基板温度が 1 9 0 °C に設定され、電源周波数が 1 3 . 5 6 M H z に設定され、反応室内圧力が 8 0 P a に設定され、反応ガス流量としてモノシラン ( $\text{SiH}_4$ ) が 1 2 0 0 s c c m に設定された条件で、1 0 0 0 Å の膜厚に成膜した。

[0122] 更に、第四光電変換ユニットの n 層は、基板温度が 1 8 0 °C に設定され、電源周波数が 1 3 . 5 6 M H z に設定され、反応室内圧力が 7 0 0 P a に設定され、反応ガス流量としてモノシラン ( $\text{SiH}_4$ ) が 1 8 0 s c c m、水素 ( $\text{H}_2$ ) が 2 7 0 0 0 s c c m、希釈ガスとして水素が用いられたホスフィン ( $\text{PH}_3/\text{H}_2$ ) が 2 0 0 s c c m に設定された条件で、3 0 0 Å の膜厚に成膜した。

また、ここで第四光電変換ユニットの n 層を大気中に露呈させた。

この n 層に対して、基板温度が 1 9 0 °C に設定され、電源周波数が 1 3 . 5 6 M H z に設定され、反応室内圧力が 7 0 0 P a、プロセスガスとして  $\text{H}_2$  が 1 0 0 0 s c c m に設定された条件で、プラズマ処理を施した。

[0123] 引き続き、第五光電変換ユニットの p 層は、基板温度が 1 8 0 °C に設定され、電源周波数が 1 3 . 5 6 M H z に設定され、反応室内圧力が 7 0 0 P a に設定され、反応ガス流量としてモノシラン ( $\text{SiH}_4$ ) が 1 0 0 s c c m、水素 ( $\text{H}_2$ ) が 2 5 0 0 0 s c c m、希釈ガスとして水素が用いられたジボラン ( $\text{B}_2\text{H}_6/\text{H}_2$ ) が 5 0 s c c m に設定された条件で、2 0 0 Å の膜厚に成膜した。

[0124] また、第五光電変換ユニットの i 層は、基板温度が 1 9 0 °C に設定され、電源周波数が 1 3 . 5 6 M H z に設定され、反応室内圧力が 8 0 P a に設定され、反応ガス流量としてモノシラン ( $\text{SiH}_4$ ) が 7 0 0 s c c m、モノゲルマン ( $\text{GeH}_4$ ) が 5 0 0 s c c m に設定された条件で、1 2 0 0 Å の膜厚に成膜した。

[0125] 更に、第五光電変換ユニットの n 層は、基板温度が 1 8 0 °C に設定され、

電源周波数が13.56MHzに設定され、反応室内圧力が700Paに設定され、反応ガス流量としてモノシラン(SiH<sub>4</sub>)が180sccm、水素(H<sub>2</sub>)が27000sccm、希釈ガスとして水素が用いられたホスフィン(PH<sub>3</sub>/H<sub>2</sub>)が200sccmに設定された条件で、300Åの膜厚に成膜した。

[0126] 次に、第六光電変換ユニットのp層は、基板温度が180°Cに設定され、電源周波数が13.56MHzに設定され、反応室内圧力が700Paに設定され、反応ガス流量としてモノシラン(SiH<sub>4</sub>)が100sccm、水素(H<sub>2</sub>)が25000sccm、希釈ガスとして水素が用いられたジボラン(B<sub>2</sub>H<sub>6</sub>/H<sub>2</sub>)が50sccmに設定された条件で、200Åの膜厚に成膜した。

また、ここで第六光電変換ユニットのp層を大気中に露呈させた。

このp層に対して、基板温度が190°Cに設定され、電源周波数が13.56MHzに設定され、反応室内圧力が1200Pa、プロセスガスとしてH<sub>2</sub>が4000sccmに設定された条件で、プラズマ処理を施した。

[0127] 引き続き、第六光電変換ユニットのi層は、基板温度が170°Cに設定され、電源周波数が13.56MHzに設定され、反応室内圧力が1600Paに設定され、反応ガス流量としてモノシラン(SiH<sub>4</sub>)が1500sccm、モノゲルマン(GeH<sub>4</sub>)が300sccm、水素(H<sub>2</sub>)が180000sccmに設定された条件で、9000Åの膜厚に成膜した。

[0128] また、第六光電変換ユニットのバリア層は、基板温度が170°Cに設定され、電源周波数が13.56MHzに設定され、反応室内圧力が1200Paに設定され、反応ガス流量としてモノシラン(SiH<sub>4</sub>)が4300sccmに設定された条件で、100Åの膜厚に成膜した。

[0129] そして、第六光電変換ユニットのn層は、基板温度が180°Cに設定され、電源周波数が13.56MHzに設定され、反応室内圧力が1200Paに設定され、反応ガス流量としてモノシラン(SiH<sub>4</sub>)が720sccm、水素(H<sub>2</sub>)が108000sccm、希釈ガスとして水素が用いられたホス

フィン ( $\text{PH}_3/\text{H}_2$ ) が  $720 \text{ sccm}$  に設定された条件で、 $300 \text{ \AA}$  の膜厚に成膜した。

[0130] <比較例 4>

比較例 4 においては、第六光電変換ユニットの  $i$  層と  $n$  層との間にバリア層を形成しておらず、実施例 9 と同様にしてトリプル構造を有する光電変換装置を作製した。具体的に、第四光電変換ユニットを構成する  $p$  層、バッファ層、 $i$  層、及び  $i$  層上に形成される  $n$  層を、互いに異なる複数の成膜室を用いて基板上に順次に積層した。その後、第四光電変換ユニットの  $n$  層を大気中に暴露した。次に、第四光電変換ユニットの  $n$  層に対して水素プラズマ処理を施した。続いて、第五光電変換ユニットを構成する  $p$  層、 $i$  層、 $n$  層、及び第六光電変換ユニットを構成する  $p$  層を、互いに異なる複数の成膜室を用いて基板上に順次に積層した。その後、第六光電変換ユニットの  $p$  層を大気中に暴露した。次に、第六光電変換ユニットの  $p$  層に対して水素プラズマ処理を施した。その後、第六光電変換ユニットを構成する  $i$  層、 $n$  層を形成した。

[0131] まず、タンデム構造を有する光電変換装置に関する実験結果を表 1 に示す。

実施例 1 及び比較例 1 の光電変換装置に、 $\text{AM1.5}$  の光を  $100 \text{ mW/cm}^2$  の光量で照射して  $25^\circ\text{C}$  で出力特性として光電変換効率 ( $\eta$ )、短絡電流 ( $J_{sc}$ )、開放電圧 ( $V_{oc}$ )、曲線因子 ( $FF$ ) を測定した。

その結果を表 1 に示す。

また、実施例 1 及び比較例 1 の光電変換装置について、放電曲線を図 7 に、波長と発電効率との関係を図 8 に示す。

[0132] [表1]

	バリア層 の有無	$\eta$ (%)	$J_{sc}$ ( $\text{mA/cm}^2$ )	$V_{oc}$ ( $\text{mV}$ )	$FF$
実施例 1	有	11.05	10.92	1350	0.749
比較例 1	無	10.15	10.44	1340	0.725

[0133] 表 1、図 7、及び図 8 に示されるように、アモルファスシリコン薄膜の  $i$



型半導体層であるバリア層が配置された本発明の光電変換装置（実施例 1）においては、従来の光電変換装置（比較例 1）に比べて、良好な特性を示しており、特に光電変換効率を 1% 近く向上させることができた。

特に、図 8 に示すように、結晶質のシリコン系薄膜からなる p i n 型の第二光電変換ユニットにおいて、長波長領域における発電効率が向上しており、光電変換装置全体における光電変換効率が向上できることがわかった。

[0134] また、シングル構造を有する光電変換装置について、バリア層の厚さを変えた場合の、光電変換効率 ( $\eta$ )、短絡電流 ( $J_{sc}$ )、開放電圧 ( $V_{oc}$ )、曲線因子 (FF) の測定結果を表 2 に示す。

図 9 ~ 図 11 の各々は、バリア層の厚さ (横軸) に対して、 $\eta$ 、 $J_{sc}$ 、 $V_{oc}$  (縦軸) がプロットされたグラフを示す。

[0135] [表 2]

	バリア層の 厚さ (Å)	$\eta$ (%)	$J_{sc}$ (mA/cm <sup>2</sup> )	$V_{oc}$ (mV)	FF
比較例 2	0	5.79	17.38	493	0.676
実施例 2	10	6.06	17.59	498	0.691
実施例 3	20	6.34	17.79	504	0.706
実施例 4	50	6.27	18.06	510	0.681
実施例 5	100	6.45	17.65	511	0.715
実施例 6	150	6.41	17.60	513	0.710
実施例 7	200	6.40	17.55	512	0.712

[0136] 表 2、図 9 ~ 図 11 に示されるように、バリア層の膜厚が 10 ~ 200 Å の範囲において、光電変換効率  $\eta$  が増加する効果が確認されている。

なお、バリア層の膜厚が 50 Å 以上において  $J_{sc}$  は低下するが、 $V_{oc}$ 、FF が増加する。これによって、 $\eta$  が向上していることがわかる。

光電変換効率  $\eta$  は、バリア層の膜厚 200 Å 以上においてはほぼ一定となり、光電変換効率  $\eta$  が更に向上することは確認されていない。

バリア層の膜厚は、200 Å 以上でもよいが、成膜の効率を考慮すれば、200 Å 以下であることが好ましい。

$J_{sc}$  に基づいて光電変換装置を評価すれば、バリア層の膜厚が 10 ~ 200 Å であることが好ましく、20 ~ 100 Å の範囲であることが特に好ま

しい。

[0137] 次に、レーザーラマン顕微鏡で観測されたラマン散乱光の強度について説明する。ここで、微結晶からなる  $i$  層中に分散するアモルファス相に起因するラマン散乱光の強度を  $I_a$  で表し、微結晶からなる  $i$  層中に分散する微結晶相に起因するラマン散乱光の強度を  $I_c$  で表した場合に、光電変換装置を構成して微結晶からなる  $i$  層における結晶化率を  $I_c / I_a$  で表す。結晶化率  $I_c / I_a$  と、光電変換装置の  $J_{sc}$  との関係を図 12 に示す。

また、図 12 において、実線は、本発明のバリア層が設けられた光電変換装置における結果を示しており、破線は、本発明のバリア層が設けられていない光電変換装置における結果を示している。

図 12 に示すように、微結晶からなる  $i$  層の結晶化率 ( $I_c / I_a$ ) とは関係なく、バリア層が設けられている本発明の層構造によって  $J_{sc}$  を向上させることが可能であることがわかる。

従って、微結晶層の作製条件を変えると  $I_c / I_a$  が増加し、それに伴い  $J_{sc}$  も増加するが、バリア層が設けられた構造（微結晶層）の  $I_c / I_a$  と、バリア層が設けられていない構造の  $I_c / I_a$  とが同じであっても、バリア層が設けられた構造における  $J_{sc}$  を増加させることができる。また、 $I_c / I_a$  が変動しても、バリア層が設けられた構造における  $J_{sc}$  を増加させることができる。即ち、バリア層によって得られる効果 ( $J_{sc}$  の増加) は、 $I_c / I_a$  の増加に関係していない。

[0138] 次に、トリプル構造を有する光電変換装置に関する実験結果を示す。

実施例 8, 実施例 9, 比較例 3, 及び比較例 4 の光電変換装置に、AM1.5 の光を  $100 \text{ mW} / \text{cm}^2$  の光量で照射して  $25^\circ \text{C}$  で出力特性として光電変換効率 ( $\eta$ )、短絡電流 ( $J_{sc}$ )、開放電圧 ( $V_{oc}$ )、曲線因子 ( $FF$ ) を測定した。その結果を表 3 に示す。

また、実施例 8, 実施例 9, 比較例 3, 及び比較例 4 の光電変換装置について、波長と発電効率との関係を図 13 ~ 図 16 に示す。

[0139]

[表3]

	バリア層	$\eta$ (%)	$J_{sc}$ (mA/cm <sup>2</sup> )	$V_{oc}$ (mV)	FF
実施例 8	有	12.53	12.36	1390	0.729
比較例 3	無	12.10	11.93	1390	0.730
実施例 9	有	13.45	13.21	1396	0.729
比較例 4	無	13.05	12.82	1395	0.730

[0140] 表3、図13～図16に示されるように、アモルファス系薄膜のi型半導体層であるバリア層が配置された本発明の光電変換装置（実施例8及び実施例9）においては、従来の光電変換装置（比較例3及び比較例4）に比べて、良好な特性を示しており、特に光電変換効率を大きく向上させることができた。

特に、図15及び図16に示すように、結晶質のシリコン系薄膜からなるpin型の第六光電変換ユニットにおいて、長波長領域における発電効率が向上しており、光電変換装置全体としての光電変換効率が向上できることがわかった。

[0141] 以上、本発明の光電変換装置及び光電変換装置の製造方法について説明してきたが、本発明の技術範囲は、上記実施形態に限定されることなく、本発明の趣旨を逸脱しない範囲において種々の変更を加えることが可能である。

### 産業上の利用可能性

[0142] 本発明は、光電変換装置及び光電変換装置の製造方法に広く適用可能である。

### 符号の説明

[0143] 1 透明基板、2 透明導電膜、3 第一光電変換ユニット、4 第二光電変換ユニット、5 裏面電極、10A, 10B, 10C (10) 光電変換装置、31 p型半導体層（p層、第一p型半導体層）、32 i型半導体層（i層、非晶質シリコン層、第一i型半導体層）、33 n型半導体層（n層、第一n型半導体層）、41 p型半導体層（p層、第二p型半導体層）、42 i型半導体層（i層、結晶質シリコン層、第二i型半導体層）

、43 n型半導体層（n層、第二n型半導体層）、45 バリア層（アモルファスシリコン系薄膜からなるi型半導体層）、8 第三光電変換ユニット、81 p型半導体層（p層、第三p型半導体層）、82 i型半導体層（i層、第三i型半導体層）、83 n型半導体層（n層、第三n型半導体層）、85 バリア層（アモルファスシリコン系薄膜からなるi型半導体層）、60 第一成膜装置、61 ロード室、62 P層成膜反応室、63（63a, 63b, 63c, 63d）I層成膜反応室、64 N層成膜反応室、65 P層成膜反応室、66 アンロード室、70 第二成膜装置、71 ロード・アンロード室、72 IIN層成膜反応室、80 暴露装置。

## 請求の範囲

- [請求項1] 光電変換装置であって、  
基板と、  
前記基板上に形成された透明導電膜と、  
第一 p 型半導体層、第一 i 型半導体層、及び第一 n 型半導体層を含み、前記透明導電膜上に形成された第一光電変換ユニットと、  
結晶質のシリコン系薄膜である第二 p 型半導体層、第二 i 型半導体層、及び第二 n 型半導体層と、前記第二 i 型半導体層及び前記第二 n 型半導体層の間に設けられたアモルファスシリコン系薄膜の i 型半導体層であるバリア層とを含み、前記第一光電変換ユニット上に形成された第二光電変換ユニットと、  
を含むことを特徴とする光電変換装置。
- [請求項2] 請求項 1 に記載の光電変換装置であって、  
前記バリア層の厚さは、10～200 Å の範囲であることを特徴とする光電変換装置。
- [請求項3] 光電変換装置の製造方法であって、  
透明導電膜が形成された基板を準備し、  
前記透明導電膜上に、第一光電変換ユニットを構成する第一 p 型半導体層、第一 i 型半導体層、及び第一 n 型半導体層を順に形成し、  
前記第一 n 型半導体層上に、第二光電変換ユニットを構成する結晶質のシリコン系薄膜である第二 p 型半導体層、第二 i 型半導体層を順に形成し、  
前記第二 i 型半導体層上に、アモルファスシリコン系薄膜の i 型半導体層であるバリア層を形成し、  
前記バリア層上に、前記第二光電変換ユニットを構成する結晶質のシリコン系薄膜である第二 n 型半導体層を形成することを特徴とする光電変換装置の製造方法。
- [請求項4] 光電変換装置であって、

基板と、

前記基板上に形成された透明導電膜と、

結晶質のシリコン系薄膜である第三 p 型半導体層、第三 i 型半導体層、及び第三 n 型半導体層と、前記第三 i 型半導体層及び前記第三 n 型半導体層の間に設けられたアモルファスシリコン系薄膜の i 型半導体層であるバリア層とを含み、前記透明導電膜上に形成された第三光電変換ユニットと、

を含むことを特徴とする光電変換装置。

[請求項5]

光電変換装置の製造方法であって、

透明導電膜が形成された基板を準備し、

前記透明導電膜上に、第三光電変換ユニットを構成する結晶質のシリコン系薄膜である第三 p 型半導体層、第三 i 型半導体層を順に形成し、

前記第三 i 型半導体層上に、アモルファスシリコン系薄膜の i 型半導体層であるバリア層を形成し、

前記バリア層上に、前記第三光電変換ユニットを構成する結晶質のシリコン系薄膜である第三 n 型半導体層を形成する

ことを特徴とする光電変換装置の製造方法。

[請求項6]

光電変換装置であって、

基板と、

前記基板上に形成された透明導電膜と、

第四 p 型半導体層、第四 i 型半導体層、及び第四 n 型半導体層を含み、前記透明導電膜上に形成された第四光電変換ユニットと、

第五 p 型半導体層、第五 i 型半導体層、及び第五 n 型半導体層を含み、前記第四光電変換ユニット上に形成された第五光電変換ユニットと、

結晶質のシリコン系薄膜である第六 p 型半導体層、第六 i 型半導体層、及び第六 n 型半導体層と、前記第六 i 型半導体層及び前記第六 n

型半導体層の間に設けられたアモルファスシリコン系薄膜の i 型半導体層であるバリア層とを含み、前記第五光電変換ユニット上に形成された第六光電変換ユニットと、

を含むことを特徴とする光電変換装置。

[請求項7]

請求項6に記載の光電変換装置であって、

前記第五 i 型半導体層は、アモルファスのシリコンゲルマニウム系薄膜であることを特徴とする光電変換装置。

[請求項8]

請求項6又は請求項7に記載の光電変換装置であって、

前記第六 i 型半導体層は、微結晶のシリコンゲルマニウム系薄膜であることを特徴とする光電変換装置。

[請求項9]

請求項6から請求項8のいずれか一項に記載の光電変換装置であって、

前記バリア層の厚さは、10～200 Åの範囲であることを特徴とする光電変換装置。

[請求項10]

光電変換装置の製造方法であって、

透明導電膜が形成された基板を準備し、

前記透明導電膜上に、第四光電変換ユニットを構成する第四 p 型半導体層、第四 i 型半導体層、及び第四 n 型半導体層を順に形成し、

前記第四 n 型半導体層上に、第五光電変換ユニットを構成する第五 p 型半導体層、第五 i 型半導体層、及び第五 n 型半導体層を順に形成し、

前記第五 n 型半導体層上に、第六光電変換ユニットを構成する結晶質のシリコン系薄膜である第六 p 型半導体層、第六 i 型半導体層を順に形成し、

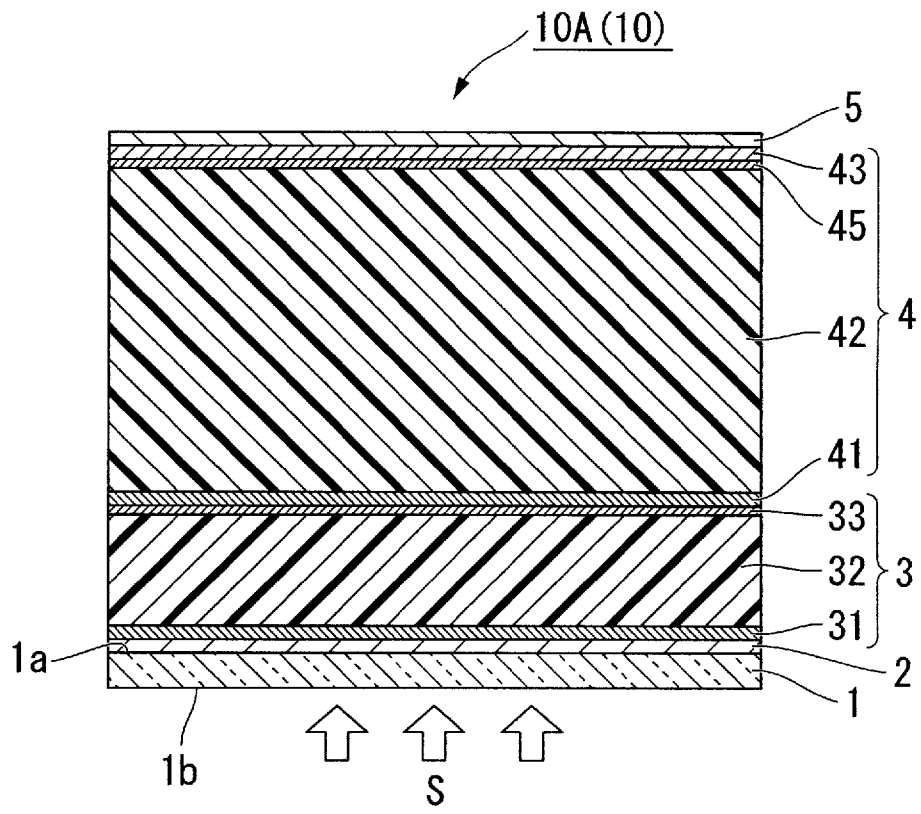
前記第六 i 型半導体層上に、アモルファスシリコン系薄膜の i 型半導体層であるバリア層を形成し、

前記バリア層上に、前記第六光電変換ユニットを構成する結晶質のシリコン系薄膜である第六 n 型半導体層を形成する

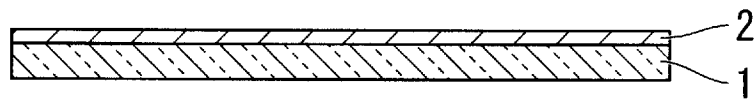
ことを特徴とする光電変換装置の製造方法。



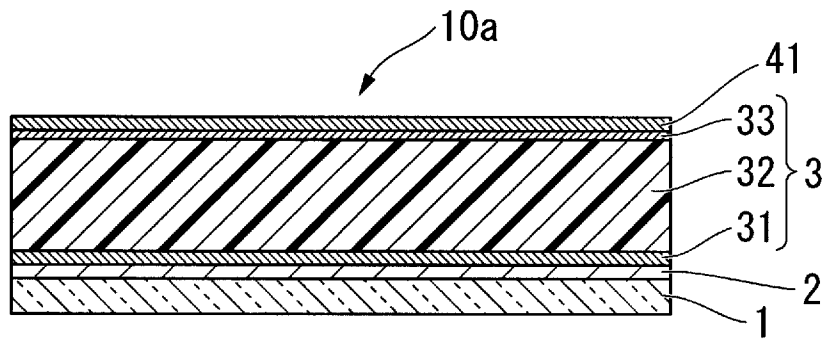
[図1]



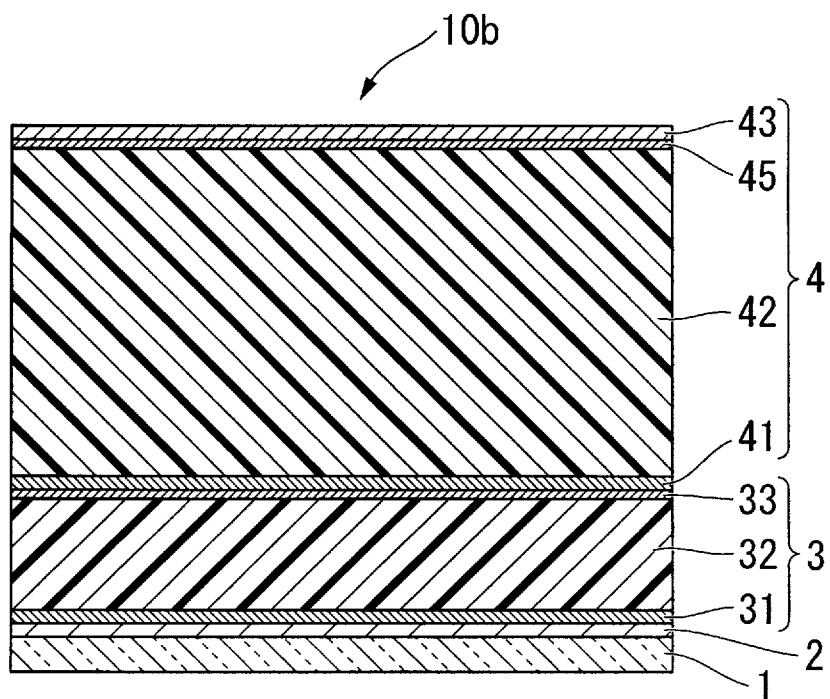
[図2A]



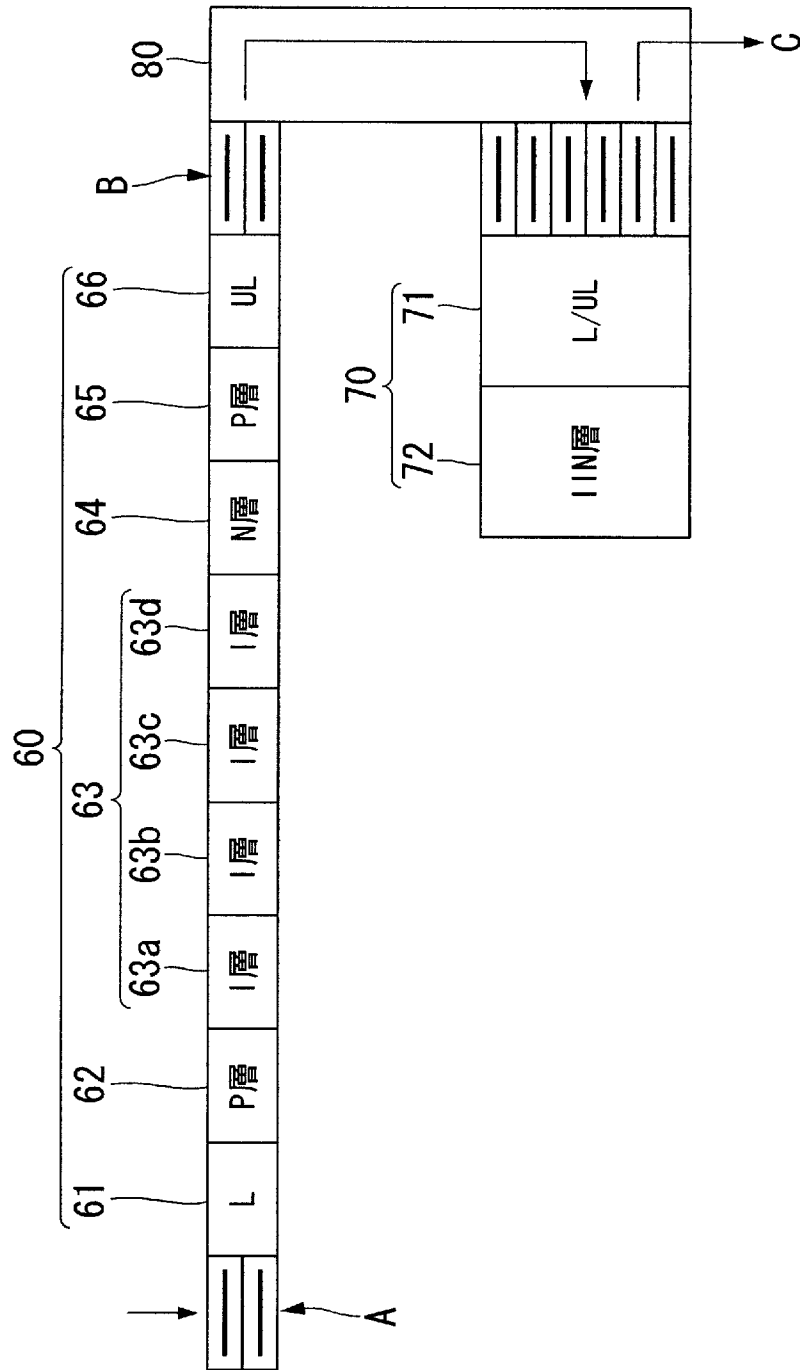
[図2B]



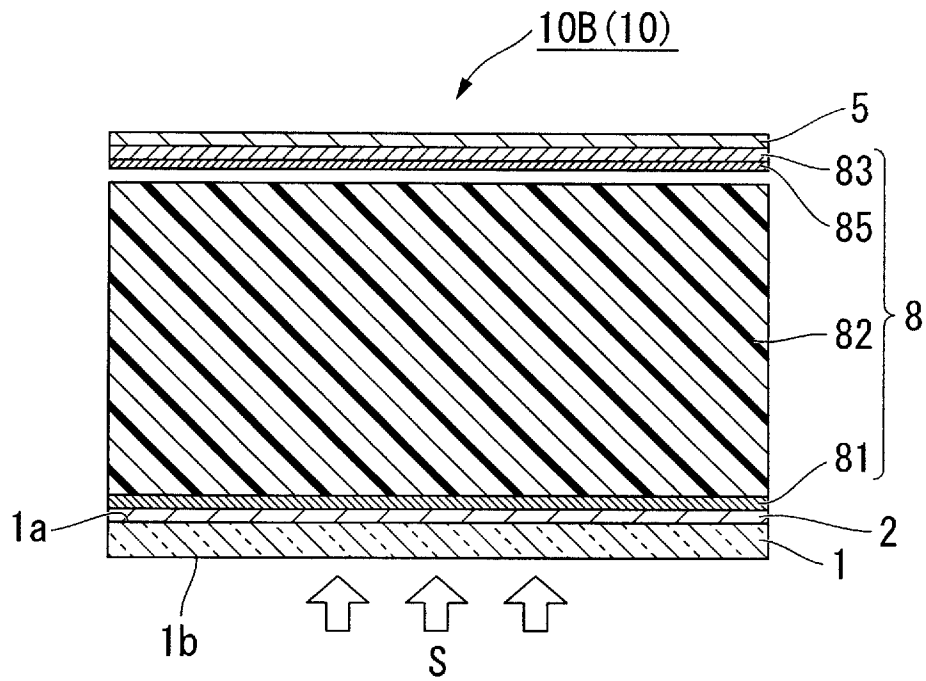
[図2C]



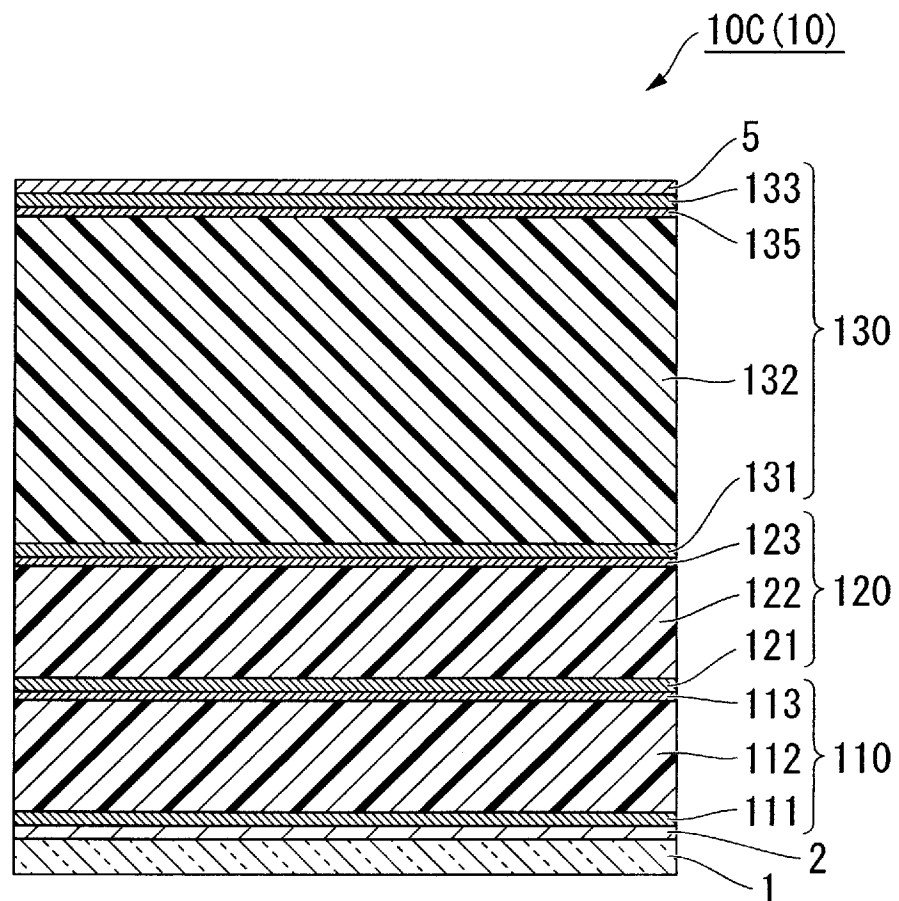
[図3]



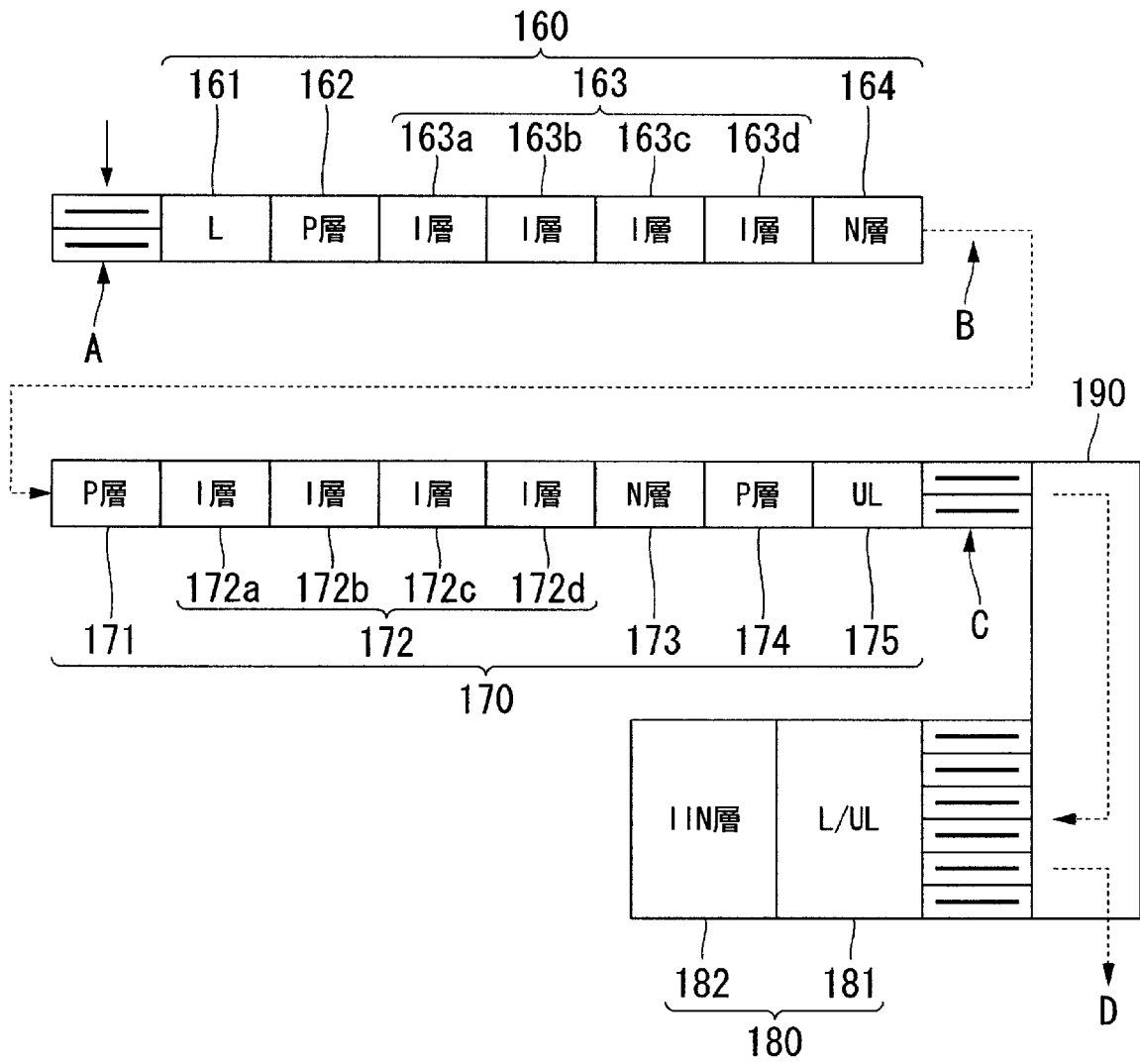
[図4]



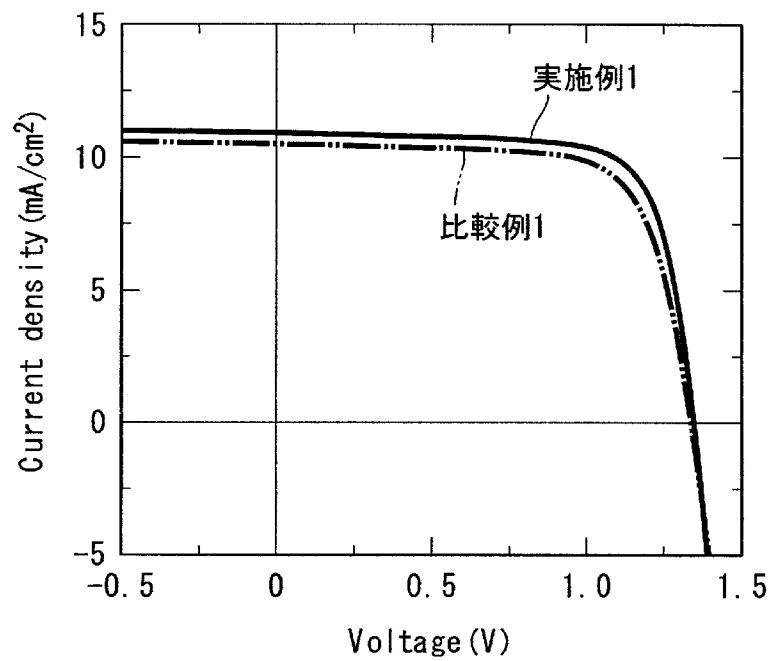
[図5]



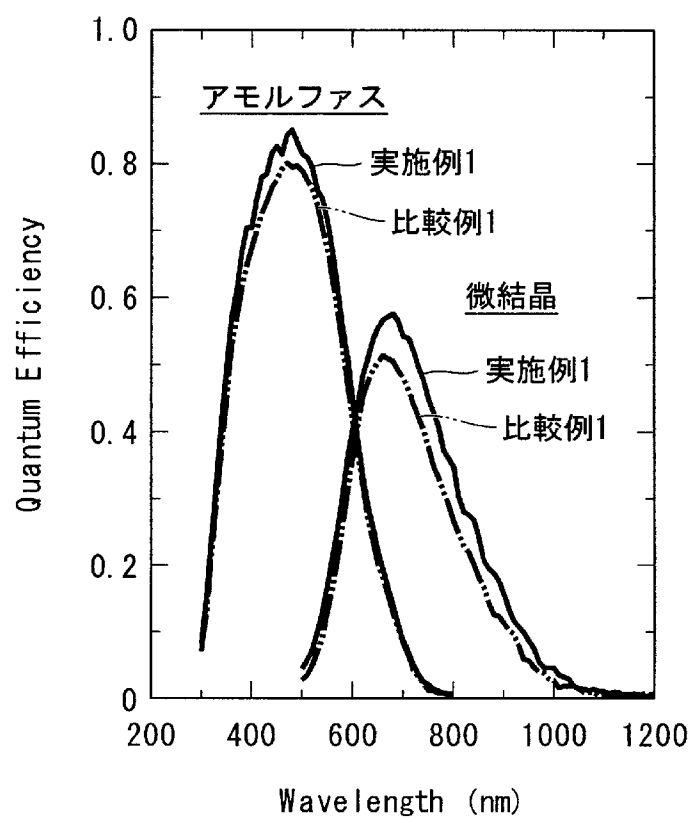
[図6]



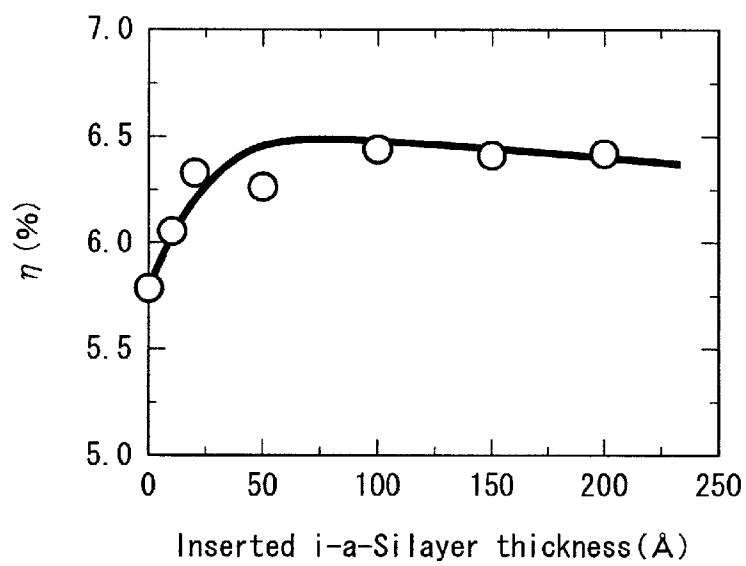
[図7]



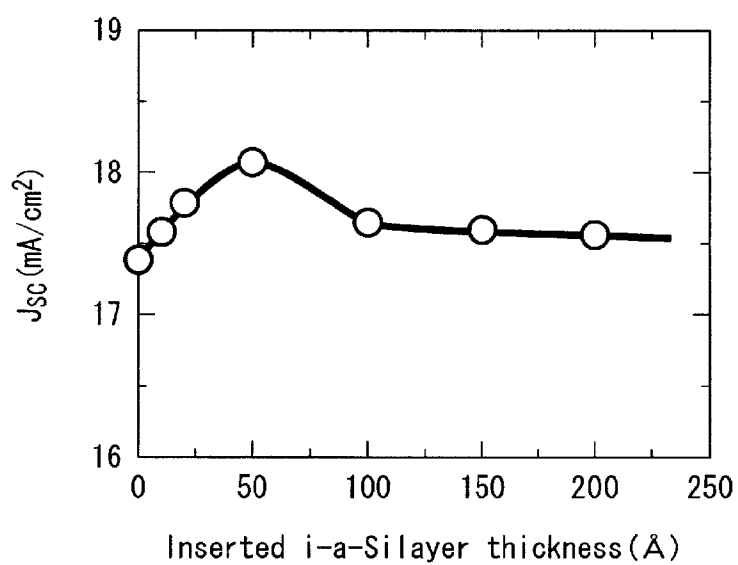
[図8]



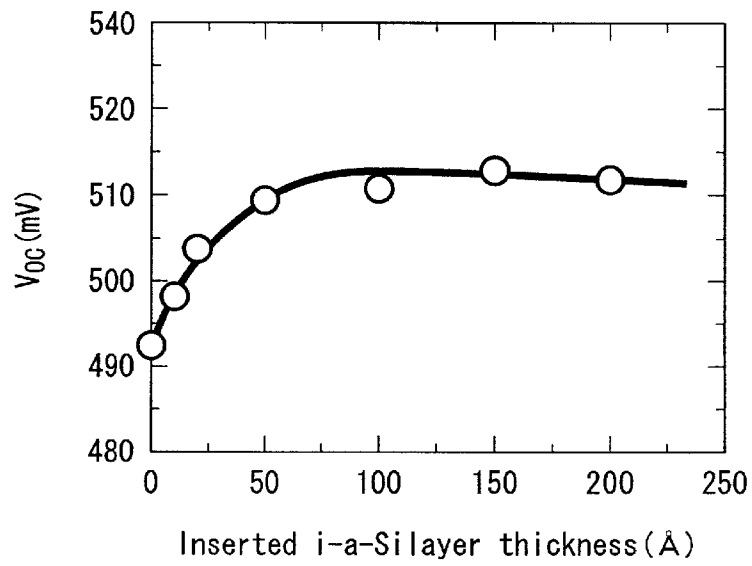
[圖9]



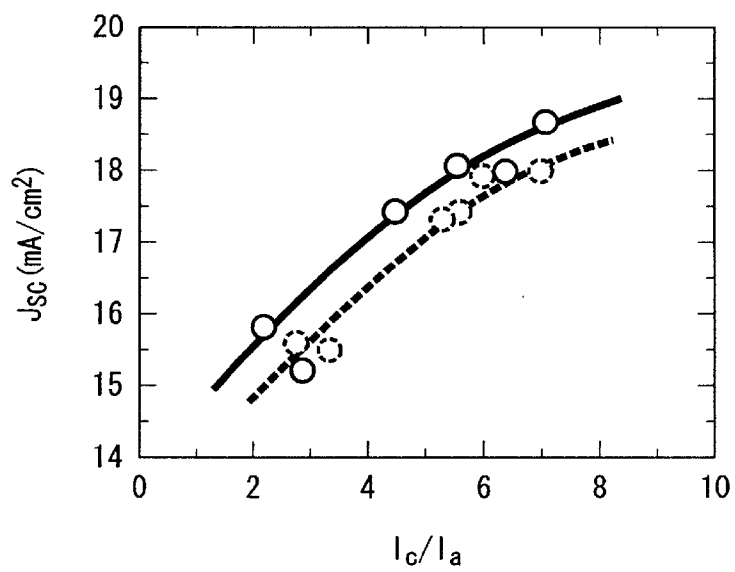
[圖10]



[圖11]

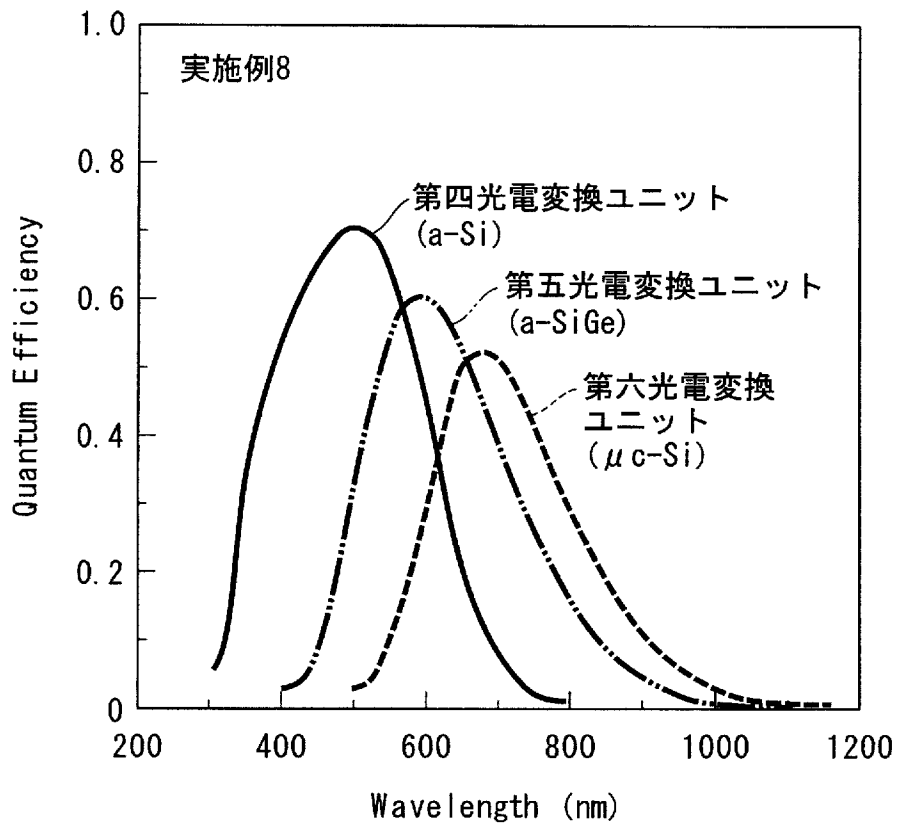


[圖12]

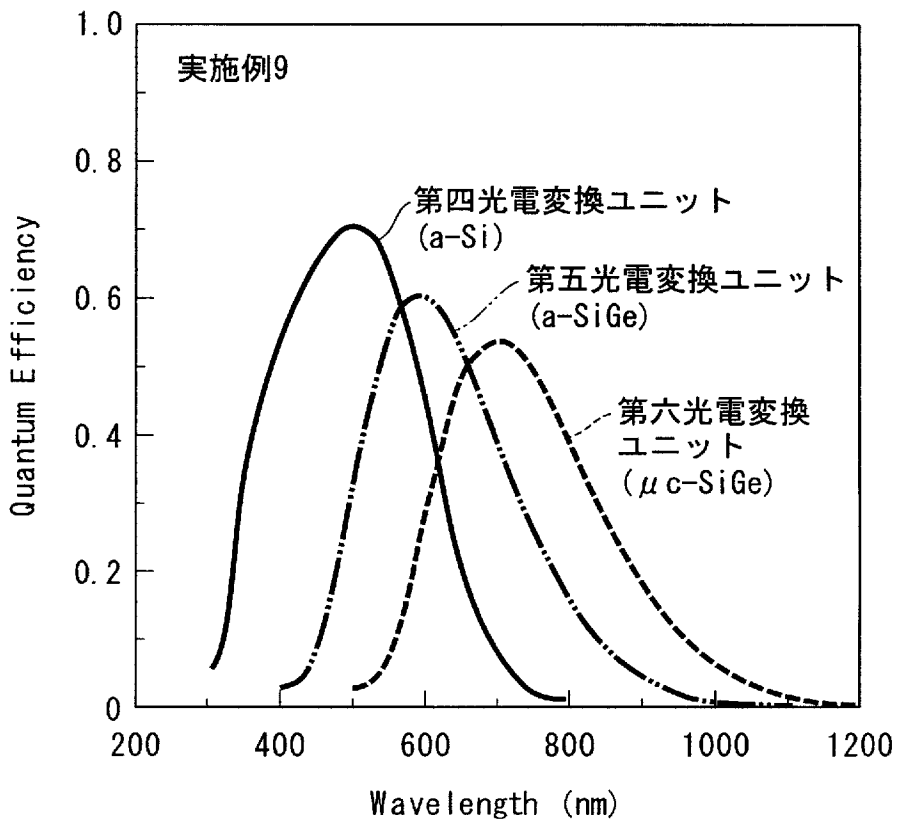




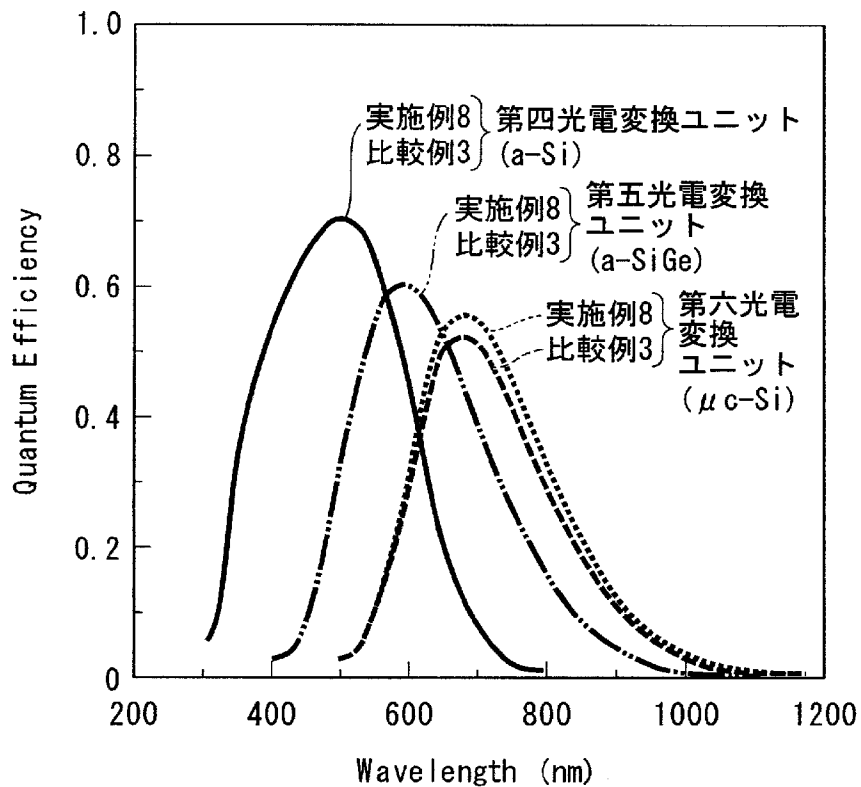
[図13]



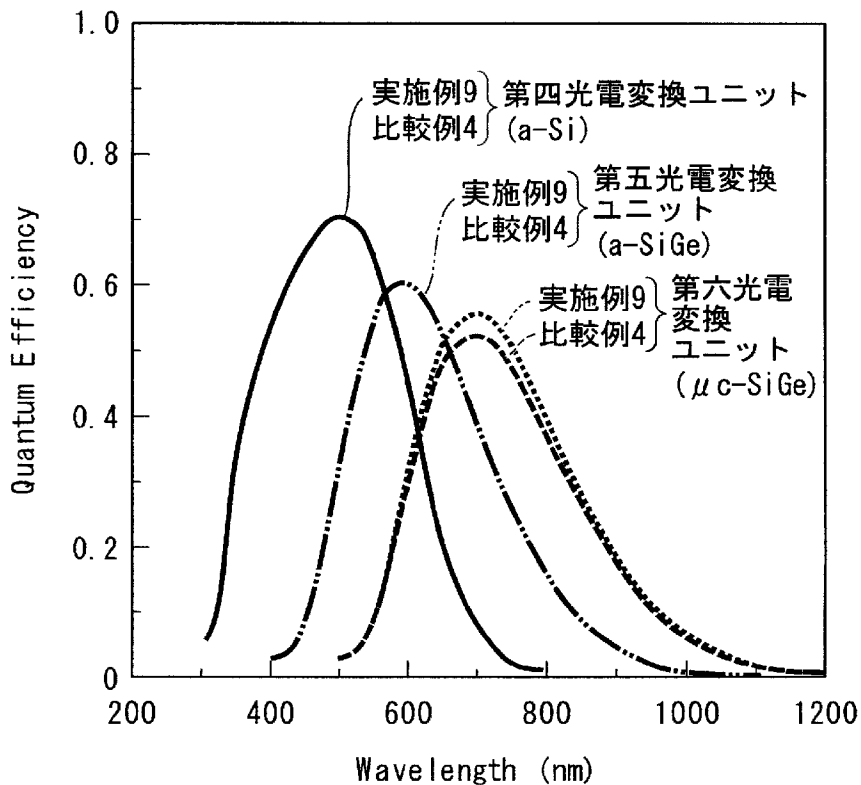
[図14]



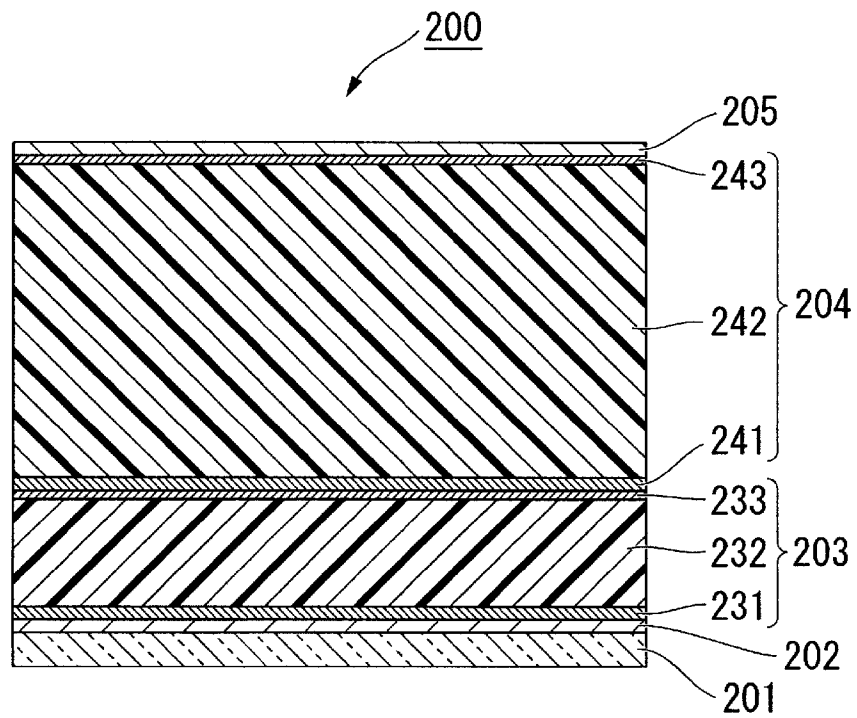
[図15]



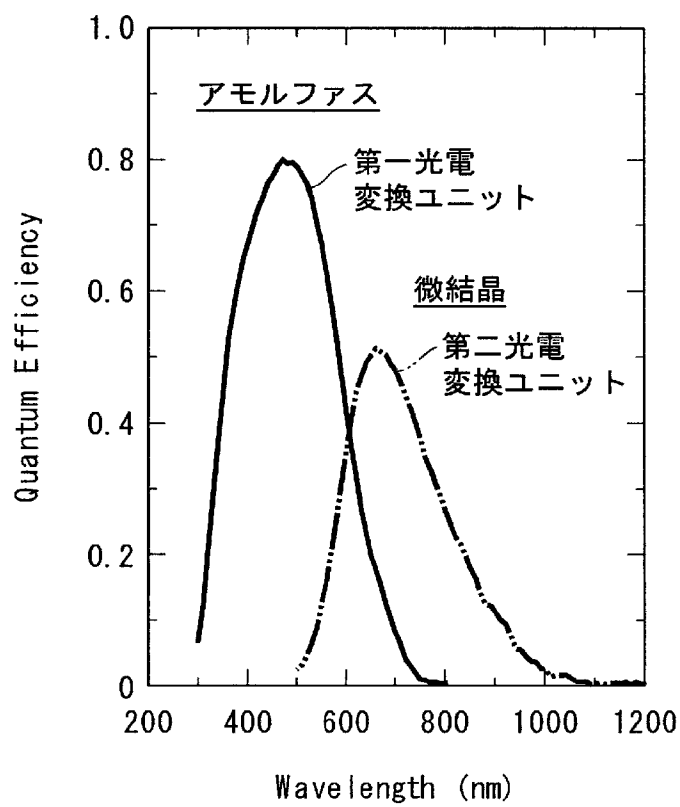
[図16]



[図17]



[図18]



## INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2010/003997

## A. CLASSIFICATION OF SUBJECT MATTER

H01L31/075(2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

## B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L31/04-31/078

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2010
Kokai Jitsuyo Shinan Koho	1971-2010	Toroku Jitsuyo Shinan Koho	1994-2010

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

## C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 11-87742 A (Kaneka Corp.), 30 March 1999 (30.03.1999), (Family: none)	1-10
X	JP 2002-198551 A (Mitsubishi Heavy Industries, Ltd.), 12 July 2002 (12.07.2002), (Family: none)	1-10
X	JP 2002-343991 A (Fuji Electric Co., Ltd.), 29 November 2002 (29.11.2002), (Family: none)	1-10
X	T.Soderstrom et al., "N/I buffer layer for substrate microcrystalline thin film silicon solar cell", Journal of Applied Physics, Vol. 104, No.10, 15 Nov 2008, 104505	1-10

 Further documents are listed in the continuation of Box C. See patent family annex.

\* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&amp;" document member of the same patent family

Date of the actual completion of the international search  
09 July, 2010 (09.07.10)Date of mailing of the international search report  
17 August, 2010 (17.08.10)Name and mailing address of the ISA/  
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

**INTERNATIONAL SEARCH REPORT**

International application No.

PCT/JP2010/003997

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	M.Fonrodona et al., "Control of doped layers in p-i-n microcrystalline solar cells fully deposited with HWCVD", Journal of Non-Crystalline Solids, Vol.338-340, 15 June 2004, pp.659-662	1-10
X	JP 2003-51604 A (Sanyo Electric Co., Ltd.), 21 February 2003 (21.02.2003), (Family: none)	1-10

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int.Cl. H01L31/075(2006.01)i

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int.Cl. H01L31/04-31/078

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国实用新案公報	1922-1996年
日本国公開实用新案公報	1971-2010年
日本国实用新案登録公報	1996-2010年
日本国登録实用新案公報	1994-2010年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X	JP 11-87742 A (鐘淵化学工業) 1999.03.30, (ファミリーなし)	1-10
X	JP 2002-198551 A (三菱重工業) 2002.07.12, (ファミリーなし)	1-10
X	JP 2002-343991 A (富士電機) 2002.11.29, (ファミリーなし)	1-10
X	T.Söderström et al., "N/I buffer layer for substrate microcrystalline thin film silicon solar cell", Journal of Applied Physics, Vol.104, No.10, 15 Nov 2008, 104505	1-10

C欄の続きにも文献が列挙されている。

パテントファミリーに関する別紙を参照。

\* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの  
 「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの  
 「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)  
 「O」口頭による開示、使用、展示等に言及する文献  
 「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献  
 「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの  
 「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの  
 「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの  
 「&」同一パテントファミリー文献

国際調査を完了した日

09.07.2010

国際調査報告の発送日

17.08.2010

国際調査機関の名称及びあて先

日本国特許庁 (ISA/JP)  
 郵便番号100-8915  
 東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

濱田 聖司

2K

9207

電話番号 03-3581-1101 内線 3255

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X	M.Fonrodona et al., "Control of doped layers in p-i-n microcrystalline solar cells fully deposited with HWCVD", Journal of Non-Crystalline Solids, Vol.338-340, 15 June 2004, pp.659-662	1-10
X	JP 2003-51604 A (三洋電機) 2003.02.21, (ファミリーなし)	1-10