



(12) 发明专利

(10) 授权公告号 CN 111293163 B

(45) 授权公告日 2023. 11. 10

(21) 申请号 201811484634.3

(22) 申请日 2018.12.06

(65) 同一申请的已公布的文献号
申请公布号 CN 111293163 A

(43) 申请公布日 2020.06.16

(73) 专利权人 上海新微技术研发中心有限公司
地址 201800 上海市嘉定区菊园新区环城
路2222号1幢J2015室

(72) 发明人 田意 徐大伟

(74) 专利代理机构 上海光华专利事务所(普通
合伙) 31219
专利代理师 罗泳文

(51) Int. Cl.
H01L 29/06 (2006.01)
H01L 29/78 (2006.01)

(56) 对比文件

- US 2011309442 A1, 2011.12.22
- JP 2008091689 A, 2008.04.17
- CN 105023938 A, 2015.11.04
- CN 101083278 A, 2007.12.05
- CN 103441147 A, 2013.12.11
- CN 105789311 A, 2016.07.20
- CN 101442069 A, 2009.05.27
- CN 102487083 A, 2012.06.06
- CN 102074579 A, 2011.05.25
- US 2016372593 A1, 2016.12.22

审查员 王欣

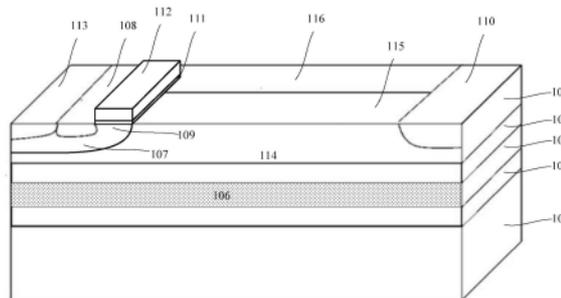
权利要求书1页 说明书6页 附图2页

(54) 发明名称

横向扩散金属氧化物半导体场效应晶体管

(57) 摘要

本发明提供一种横向扩散金属氧化物半导体场效应晶体管,包括底层半导体层、第一绝缘层、第一顶层半导体层、第二绝缘层、第二顶层半导体层、第一导电类型阱区、第二导电类型漏区、第二导电类型源区及栅区结构,阱区与漏区之间具有漂移区,漂移区中形成有超结结构,第一顶层半导体层中具有自第二导电类型源区向第二导电类型漏区掺杂浓度逐渐递增的第二导电类型掺杂埋层。本发明在第一顶层半导体层中形成N型渐变掺杂层,掺杂浓度由源区到漏区逐渐增加,可在靠近第二绝缘层的界面感应出多余的N型载流子,且多余的N型载流子浓度从源区到漏区逐渐增加,可有效填补由于衬底辅助耗尽效应引起的N型载流子浓度不足的问题。



1. 一种横向扩散金属氧化物半导体场效应晶体管,其特征在于,所述场效应晶体管包括:

底层半导体层;

第一绝缘层,位于所述底层半导体层之上;

第一顶层半导体层,位于所述第一绝缘层之上;

第二绝缘层,位于所述第一顶层半导体层之上;

第二顶层半导体层,位于所述第二绝缘层之上;

第一导电类型阱区,形成于所述第二顶层半导体层中;

第二导电类型漏区,形成于所述第二顶层半导体层中,所述第一导电类型阱区与所述第二导电类型漏区之间具有漂移区,所述漂移区中形成有超结结构;

第二导电类型源区,形成于所述第一导电类型阱区内,并与所述漂移区间隔形成沟道区;以及

栅区结构,位于所述沟道区之上;

其中,所述第一顶层半导体层中具有自所述第二导电类型源区向所述第二导电类型漏区掺杂浓度逐渐递增的第二导电类型掺杂埋层。

2. 根据权利要求1所述的横向扩散金属氧化物半导体场效应晶体管,其特征在于:所述第一导电类型为P型导电类型,所述第二导电类型为N型导电类型。

3. 根据权利要求1所述的横向扩散金属氧化物半导体场效应晶体管,其特征在于:所述第一导电类型为N型导电类型,所述第二导电类型为P型导电类型。

4. 根据权利要求1所述的横向扩散金属氧化物半导体场效应晶体管,其特征在于:所述第二导电类型掺杂埋层自所述第二导电类型源区向所述第二导电类型漏区掺杂浓度呈线性递增。

5. 根据权利要求1所述的横向扩散金属氧化物半导体场效应晶体管,其特征在于:所述第二导电类型掺杂埋层自所述第二导电类型源区向所述第二导电类型漏区掺杂浓度呈阶梯递增。

6. 根据权利要求1所述的横向扩散金属氧化物半导体场效应晶体管,其特征在于:所述第二导电类型掺杂埋层的离子掺杂浓度范围介于 $10^{13} \sim 10^{15} \text{ atom/cm}^3$ 之间。

7. 根据权利要求1所述的横向扩散金属氧化物半导体场效应晶体管,其特征在于:所述第一导电类型阱区中还具有第一导电类型接触区,其中,所述第一导电类型接触区的离子掺杂浓度大于所述第一导电类型阱区的离子掺杂浓度。

8. 根据权利要求1所述的横向扩散金属氧化物半导体场效应晶体管,其特征在于:所述超结结构包括横向交替排列的第一导电类型柱区及第二导电类型柱区,所述第一导电类型柱区的宽度介于0.1~1微米之间,所述第二导电类型柱区的宽度介于0.1~1微米之间。

9. 根据权利要求1所述的横向扩散金属氧化物半导体场效应晶体管,其特征在于:所述底层半导体层的厚度介于100~500微米之间,所述第一顶层半导体层的厚度介于5~20微米之间,所述第二顶层半导体层的厚度介于5~50微米之间。

10. 根据权利要求1所述的横向扩散金属氧化物半导体场效应晶体管,其特征在于:所述栅区结构包括栅介质层和位于栅介质层之上的栅电极层,所述栅介质层包括高K介质层,所述栅电极层包括多晶硅层。

横向扩散金属氧化物半导体场效应晶体管

技术领域

[0001] 本发明属于半导体集成电路设计及制造领域,特别是涉及一种横向扩散金属氧化物半导体场效应晶体管。

背景技术

[0002] 横向双扩散金属氧化物半导体场效应管(Lateral Double-diffused MOSFET,简称LDMOS)作为多子器件,由于具有良好的关断特性、高的输入阻抗、易于大规模集成电路兼容等优点,在许多领域取代传统的双极器件得到广泛的应用。对于LDMOS优化设计的最重要的目的就是在获得最大击穿电压的同时导通电阻尽可能小。由于此类多子器件导电层掺杂浓度和导电层厚度的乘积等于一常量,因此这两个参数往往是相互矛盾的,高的击穿电压必然带来高的导通电阻。然而,获得理想的击穿电压和比导通电阻性能的折中关键在于漂移区的优化设计。

[0003] 横向双扩散金属氧化物半导体场效应管(LDMOS)由于具有易于与低压器件集成等优点,而成为智能功率集成电路和片上系统设计中的关键器件。其主要特征在于基区和漏区之间加入一段相对较长的轻掺杂漂移区,该漂移区的掺杂类型与漏区一致,通过加入漂移区,可以起到分担击穿电压的作用,提高了LDMOS的击穿电压。LDMOS的优化目标是低的导通电阻,使传导损失最小化。超结(super junction)结构是交替排列的N型柱区和P型柱区,如果用超结结构来取代LDMOS的漂移区,就形成了超结LDMOS,简称SJ-LDMOS。

[0004] 理论上,如果P/N柱区之间的电荷能够完美补偿,漂移区达到完全耗尽,则超结LDMOS可以获得比传统LDMOS更高的击穿电压,而高掺杂的N型柱区则可以获得很低的导通电阻,因此,超结器件可以在击穿电压和导通电阻两个关键参数之间取得一个很好的平衡。SOI LDMOS凭借速度快、线性度好、与CMOS工艺兼容及全介质隔离特性而成为最常用的功率器件之一。决定SOI LDMOS性能的主要参数包括导通电阻(R_{sp})和击穿电压(BV),二者相互制约,呈 $R_{sp} \propto BV^{2.5}$ 的关系;超结LDMOS(SJ-LDMOS)打破了击穿电压与导通电阻的极限关系,使之改善为 $R_{sp} \propto BV^{1.3}$ 。SJ-LDMOS将常规LDMOS的低掺杂n漂移区用交替掺杂的n柱区和p柱区代替,在保持高击穿电压的同时大幅降低比导通电阻。不过,由于衬底辅助耗尽效应(substrate-assisted depletion effects)的存在,降低了超结LDMOS器件的击穿电压。

[0005] 所谓衬底辅助耗尽效应是指横向的超结由于受到纵向电场的影响,使超结中对称的P/N柱区不能同时被完全耗尽,其本质在于P/N柱区之间的电荷平衡被打破。对于SOI衬底来说,由于衬底的背栅作用,非均匀分布的电荷在纵向电场的作用下积累在埋氧层和硅的上下界面处,加大了P/N柱区之间的电荷差,导致P/N柱区无法在理论计算的击穿电压下同时完全耗尽。

[0006] 因此如何抑制衬底辅助耗尽效应,是SJ-LDMOS能否实现最佳性能的关键问题。

发明内容

[0007] 鉴于以上所述现有技术的缺点,本发明的目的在于提供一种横向扩散金属氧化物

半导体场效应晶体管,用于解决现有技术中由于衬底辅助耗尽效应而导致超结LDMOS器件的击穿电压降低的问题。

[0008] 为实现上述目的及其他相关目的,本发明提供一种横向扩散金属氧化物半导体场效应晶体管,所述场效应晶体管包括:底层半导体层;第一绝缘层,位于所述底层半导体层之上;第一顶层半导体层,位于所述第一绝缘层之上;第二绝缘层,位于所述第一顶层半导体层之上;第二顶层半导体层,位于所述第二绝缘层之上;第一导电类型阱区,形成于所述第二顶层半导体层中;第二导电类型漏区,形成于所述第二顶层半导体层中,所述第一导电类型阱区与所述第二导电类型漏区之间具有漂移区,所述漂移区中形成有超结结构;第二导电类型源区,形成于所述第一导电类型阱区内,并与所述漂移区间隔形成沟道区;以及栅区结构,位于所述沟道区之上;其中,所述第一顶层半导体层中具有自所述第二导电类型源区向所述第二导电类型漏区掺杂浓度逐渐递增的第二导电类型掺杂埋层。

[0009] 可选地,所述第一导电类型为P型导电类型,所述第二导电类型为N型导电类型。

[0010] 可选地,所述第一导电类型为N型导电类型,所述第二导电类型为P型导电类型。

[0011] 可选地,所述第二导电类型掺杂埋层自所述第二导电类型源区向所述第二导电类型漏区掺杂浓度呈线性递增。

[0012] 可选地,所述第二导电类型掺杂埋层自所述第二导电类型源区向所述第二导电类型漏区掺杂浓度呈阶梯递增。

[0013] 可选地,所述第二导电类型掺杂埋层的离子掺杂浓度范围介于 $10^{13} \sim 10^{15} \text{atom/cm}^3$ 之间。

[0014] 可选地,所述第一导电类型阱区中还具有第一导电类型接触区,其中,所述第一导电类型接触区的离子掺杂浓度大于所述第一导电类型阱区的离子掺杂浓度。

[0015] 可选地,所述超结结构包括横向交替排列的第一导电类型柱区及第二导电类型柱区,所述第一导电类型柱区的宽度介于 $0.1 \sim 1$ 微米之间,所述第二导电类型柱区的宽度介于 $0.1 \sim 1$ 微米之间。

[0016] 可选地,所述底层半导体层的厚度介于 $100 \sim 500$ 微米之间,所述第一顶层半导体层的厚度介于 $5 \sim 20$ 微米之间,所述第二顶层半导体层的厚度介于 $5 \sim 50$ 微米之间。

[0017] 可选地,所述栅区结构包括栅介质层和位于栅介质层之上的栅电极层,所述栅介质层包括高K介质层,所述栅电极层包括多晶硅层。

[0018] 如上所述,本发明的横向扩散金属氧化物半导体场效应晶体管,具有以下有益效果:

[0019] 本发明采用底层半导体层、第一绝缘层、第一顶层半导体层、第二绝缘层及第二顶层半导体层五层结构的SOI衬底结构制作超结横向扩散金属氧化物半导体场效应晶体管,在第一顶层半导体层中形成N型渐变掺杂层,掺杂浓度由源区到漏区逐渐增加,可在第一顶层半导体层靠近第二绝缘层的界面感应出多余的N型载流子,而且多余的N型载流子浓度从源区到漏区逐渐增加,可有效填补由于衬底辅助耗尽效应引起的N型载流子浓度不足的问题,从而实现对衬底辅助耗尽效应的抑制,提高器件的击穿电压。

[0020] 本发明结构简单,与常规的SJ-LDMOS的制备工艺兼容,只需在制备五层结构的SOI衬底时,对第一顶层半导体层实现按器件从源区到漏区方向的线性掺杂,只需要增加一次光刻,一次离子注入及一次高温退火即可实现。

附图说明

[0021] 图1显示为本发明的横向扩散金属氧化物半导体场效应晶体管的五层结构的SOI衬底结构的示意图。

[0022] 图2显示为本发明的横向扩散金属氧化物半导体场效应晶体管的结构示意图。

[0023] 图3显示为本发明的横向扩散金属氧化物半导体场效应晶体管的制作方法步骤流程示意图。

[0024] 元件标号说明

[0025]	101	底层半导体层
[0026]	102	第一绝缘层
[0027]	103	第一顶层半导体层
[0028]	104	第二绝缘层
[0029]	105	第二顶层半导体层
[0030]	106	第二导电类型掺杂埋层
[0031]	107	第一导电类型阱区
[0032]	108	第二导电类型源区
[0033]	109	沟道区
[0034]	110	第二导电类型漏区
[0035]	111	栅介质层
[0036]	112	栅电极层
[0037]	113	第一导电类型接触区
[0038]	114	漂移区
[0039]	115	第一导电类型柱区
[0040]	116	第二导电类型柱区
[0041]	S11~S17	步骤

具体实施方式

[0042] 以下通过特定的具体实例说明本发明的实施方式,本领域技术人员可由本说明书所揭露的内容轻易地了解本发明的其他优点与功效。本发明还可以通过另外不同的具体实施方式加以实施或应用,本说明书中的各项细节也可以基于不同观点与应用,在没有背离本发明的精神下进行各种修饰或改变。

[0043] 请参阅图1~图3。需要说明的是,本实施例中所提供的图示仅以示意方式说明本发明的基本构想,遂图示中仅显示与本发明中有关的组件而非按照实际实施时的组件数目、形状及尺寸绘制,其实际实施时各组件的型态、数量及比例可为一种随意的改变,且其组件布局型态也可能更为复杂。

[0044] 如图1~图2所示,本实施例提供一种横向扩散金属氧化物半导体场效应晶体管,所述场效应晶体管包括:底层半导体层101、第一绝缘层102、第一顶层半导体层103、第二绝缘层104、第二顶层半导体层105、第一导电类型阱区107、第二导电类型漏区110、第二导电类型源区108以及栅区结构。在本实施例中,所述第一导电类型为P型导电类型,所述第二导电类型为N型导电类型。

[0045] 如图1所示,所述底层半导体层101可以为硅衬底、锗硅衬底、锗衬底、碳化硅衬底、Ⅲ-V化合物衬底等半导体衬底,其厚度范围可以介于100~500微米之间,例如,其厚度可以为200微米、300微米、400微米等,所述底层半导体层101的掺杂浓度可以为 $10^{14} \sim 10^{15} \text{atom/cm}^3$,所述底层半导体层101的材料、厚度及掺杂浓度等可依据需求设定,并不限于此处所列举的示例。

[0046] 如图1所示,所述第一绝缘层102位于所述底层半导体层101之上。例如,所述第一绝缘层102可以为二氧化硅层等,其可通过如等离子增强化学气相沉积工艺或热氧化工艺等形成于所述底层半导体层101之上。

[0047] 如图1所示,所述第一顶层半导体层103位于所述第一绝缘层102之上。例如,所述第一顶层半导体层103的材料可以为硅、锗硅、碳化硅Ⅲ-V化合物等。在本实施例中,所述第一顶层半导体层103的材料为硅,所述第一顶层半导体层103的厚度可以介于5~20微米之间。

[0048] 如图1所示,所述第二绝缘层104位于所述第一顶层半导体层103之上。所述第二绝缘层104的材料可以为二氧化硅等。

[0049] 如图1所示,所述第二顶层半导体层105位于所述第二绝缘层104之上。例如,所述第二顶层半导体层105的材料可以为硅、锗硅、碳化硅Ⅲ-V化合物等,在本实施例中,所述第二顶层半导体层105的材料为硅。所述第二顶层半导体层105的厚度可以介于5~50微米之间。

[0050] 如图2所示,所述第一导电类型阱区107形成于所述第二顶层半导体层105中。

[0051] 如图2所示,所述第二导电类型漏区110形成于所述第二顶层半导体层105中,所述第一导电类型阱区107与所述第二导电类型漏区110之间具有漂移区114,所述漂移区114中形成有超结结构。例如,所述超结结构包括横向交替排列的第一导电类型柱区115及第二导电类型柱区116,所述第一导电类型柱区115的宽度介于0.1~1微米之间,所述第二导电类型柱区116的宽度介于0.1~1微米之间。

[0052] 如图2所示,所述第二导电类型源区108形成于所述第一导电类型阱区107内,并与所述漂移区114间隔形成沟道区109。

[0053] 如图2所示,所述栅区结构位于所述沟道区109之上。

[0054] 如图2所示,所述第一顶层半导体层103中具有自所述第二导电类型源区108向所述第二导电类型漏区110掺杂浓度逐渐递增的第二导电类型掺杂埋层106。

[0055] 作为示例,所述第二导电类型掺杂埋层106自所述第二导电类型源区108向所述第二导电类型漏区110掺杂浓度呈线性递增。例如,所述第二导电类型掺杂埋层106的离子掺杂浓度范围介于 $10^{13} \sim 10^{15} \text{atom/cm}^3$ 之间。例如,靠近所述第二导电类型源区108的第二导电类型掺杂埋层106的离子掺杂浓度可以为 10^{13}atom/cm^3 ,然后朝所述第二导电类型漏区110逐渐增大至 10^{15}atom/cm^3 ,线性递增的第二导电类型掺杂埋层106可以依据衬底辅助耗尽效应引起的N型载流子浓度不足的问题,作出最优的补偿浓度,从而大大提高器件的击穿电压。

[0056] 本实施例在第一顶层半导体层103中形成N型渐变掺杂层,掺杂浓度由源区到漏区逐渐增加,可在第一顶层半导体层103靠近第二绝缘层104的界面感应出多余的N型载流子,而且多余的N型载流子浓度从源区到漏区逐渐增加,可有效填补由于衬底辅助耗尽效应引

起的N型载流子浓度不足的问题,从而实现对衬底辅助耗尽效应的抑制。

[0057] 如图2所示,所述第一导电类型阱区107中还具有第一导电类型接触区113,其中,所述第一导电类型接触区113的离子掺杂浓度大于所述第一导电类型阱区107的离子掺杂浓度,所述第一导电类型接触区113可有效降低接触电阻。

[0058] 如图2所示,所述栅区结构包括栅介质层111和位于栅介质层111之上的栅电极层112,所述栅介质层111包括高K介质层,如所述栅介质层111可以为氮化硅(Si_3N_4)、二氧化铪(HfO_2)、三氧化二铝(Al_2O_3)等介质材料,所述栅电极层112可以为多晶硅层。

[0059] 如图3所示,本实施例还提供一种横向扩散金属氧化物半导体场效应晶体管的制作方法,包括步骤:

[0060] 步骤1) S11,制作出包括底层半导体层101、第一绝缘层102、第一顶层半导体层103、第二绝缘层104、第二顶层半导体层105的衬底结构,在制作所述衬底结构时,通过光刻工艺及离子注入工艺对所述第一顶层半导体层103实现按器件从源区到漏区方向的线性掺杂。

[0061] 步骤2) S12,通过离子注入工艺于所述第二顶层半导体层105中形成漂移区114。

[0062] 步骤3) S13,通过光刻工艺在所述第二顶层半导体层105中形成第一导电类型阱区107。

[0063] 步骤4) S14,对所述第二顶层半导体层105表面进行热氧化并淀积栅电极材料,通过光刻及刻蚀部分栅电极材料和栅介质层111形成栅区结构。

[0064] 步骤5) S15,通过光刻工艺及离子注入工艺,在第二顶层半导体层105的漂移区114分别制作横向交替排列的第一导电类型柱区115及第二导电类型柱区116,形成超结结构。

[0065] 步骤6) S16,通过光刻工艺及离子注入工艺于所述第二顶层半导体层105中形成第二导电类型源区108及第二导电类型漏区110。

[0066] 步骤7) S17,通过光刻工艺及离子注入工艺于所述第二顶层半导体层105中形成第一导电类型接触区113。

[0067] 实施例2

[0068] 如图1~图2所示,本实施例提供一种横向扩散金属氧化物半导体场效应晶体管,其基本结构如实施例1,其中,与实施例1的不同之处在于,所述第二导电类型掺杂埋层106自所述第二导电类型源区108向所述第二导电类型漏区110掺杂浓度呈阶梯递增。本实施例采用阶梯递增,在有效抑制衬底辅助耗尽效应引起的N型载流子浓度不足的问题的同时,可有效降低工艺要求,降低制造成本。

[0069] 实施例3

[0070] 如图1~图2所示,本实施例提供一种横向扩散金属氧化物半导体场效应晶体管,其基本结构如实施例1,其中,与实施例1的不同之处在于,所述第一导电类型为N型导电类型,所述第二导电类型为P型导电类型。

[0071] 如上所述,本发明的横向扩散金属氧化物半导体场效应晶体管,具有以下有益效果:

[0072] 本发明采用底层半导体层、第一绝缘层、第一顶层半导体层、第二绝缘层及第二顶层半导体层五层结构的SOI衬底结构制作超结横向扩散金属氧化物半导体场效应晶体管,在第一顶层半导体层中形成N型渐变掺杂层,掺杂浓度由源区到漏区逐渐增加,可在第一顶

层半导体层靠近第二绝缘层的界面感应出多余的N型载流子,而且多余的N型载流子浓度从源区到漏区逐渐增加,可有效填补由于衬底辅助耗尽效应引起的N型载流子浓度不足的问题,从而实现对衬底辅助耗尽效应的抑制,提高器件的击穿电压

[0073] 本发明结构简单,与常规的SJ-LDMOS的制备工艺兼容,只需在制备五层结构的SOI衬底时,对第一顶层半导体层实现按器件从源区到漏区方向的线性掺杂,只需要增加一次光刻,一次离子注入及一次高温退火即可实现。

[0074] 所以,本发明有效克服了现有技术中的种种缺点而具高度产业利用价值。

[0075] 上述实施例仅例示性说明本发明的原理及其功效,而非用于限制本发明。任何熟悉此技术的人士皆可在不违背本发明的精神及范畴下,对上述实施例进行修饰或改变。因此,举凡所属技术领域中具有通常知识者在未脱离本发明所揭示的精神与技术思想下所完成的一切等效修饰或改变,仍应由本发明的权利要求所涵盖。



图1

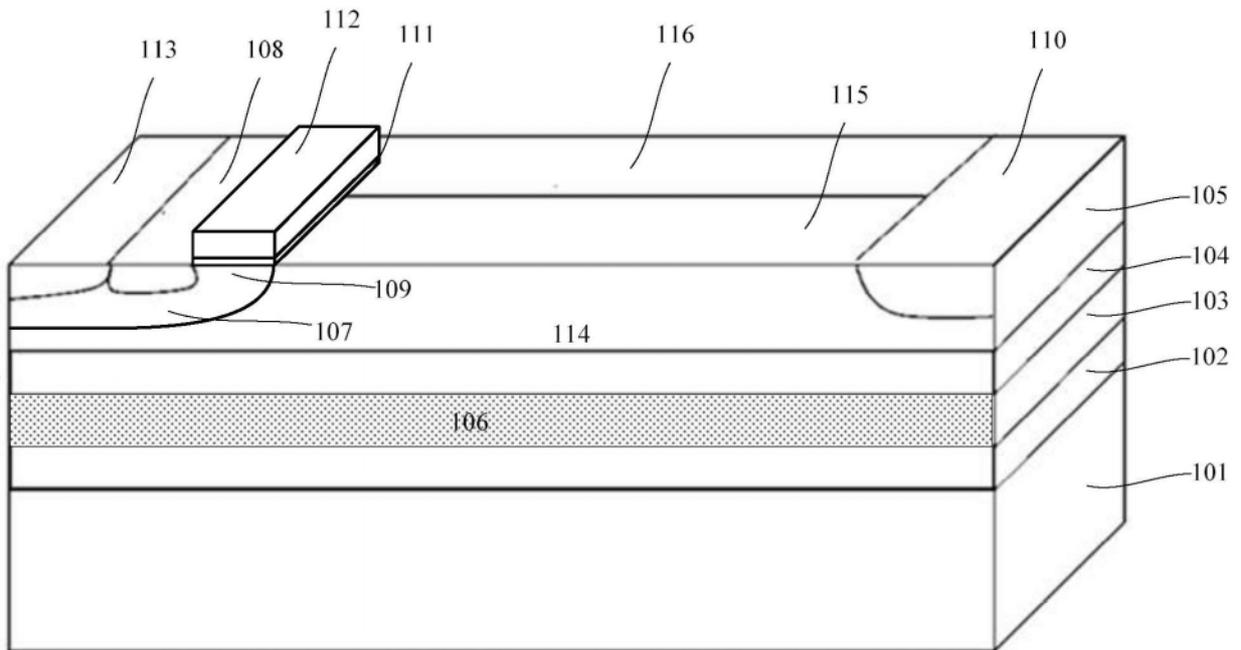


图2

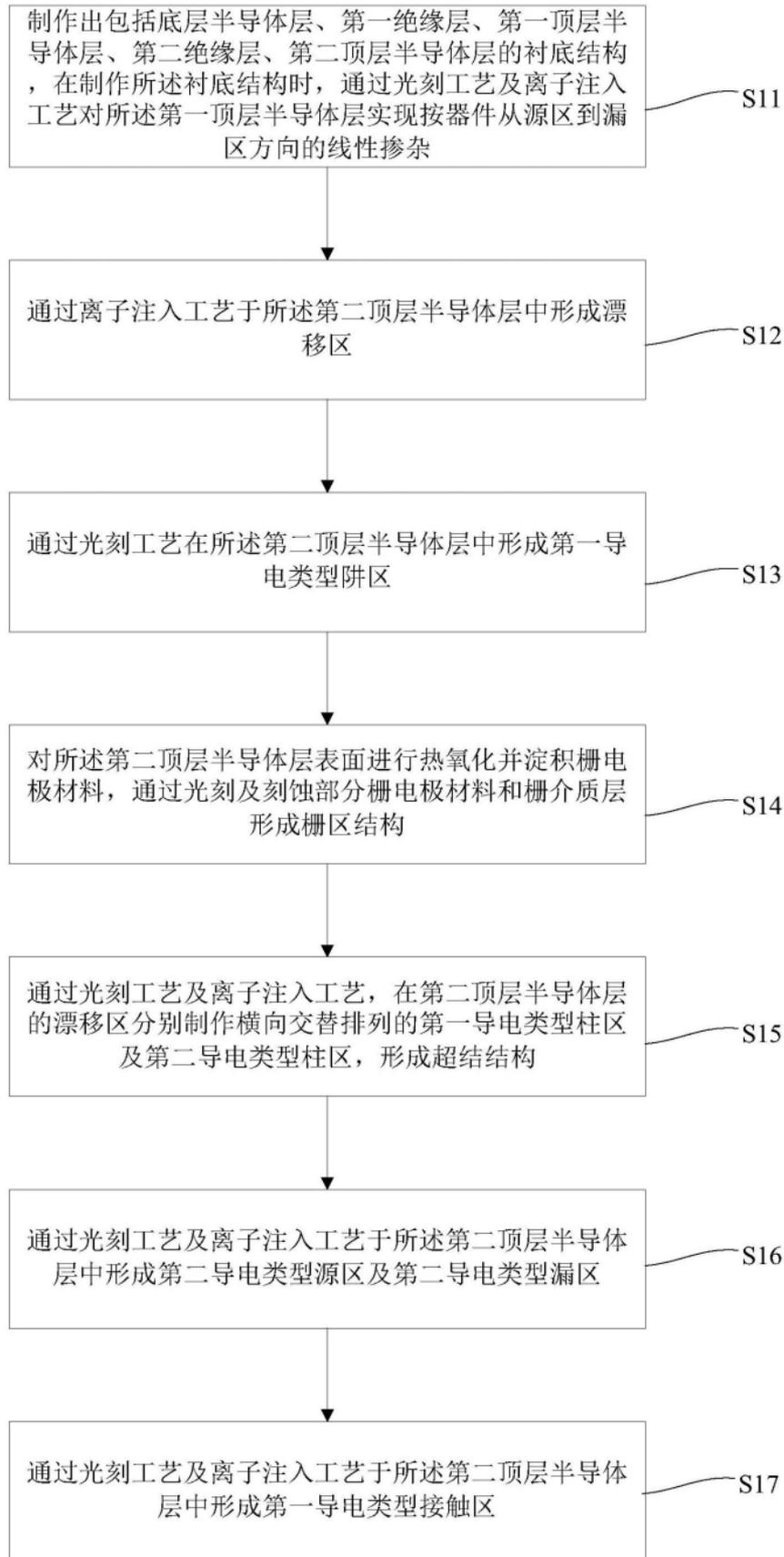


图3