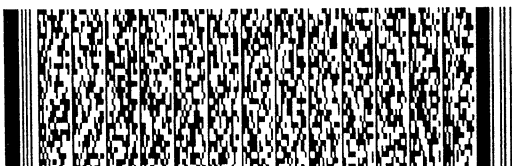


申請日期: 93.3.22	IPC分類
申請案號: 93107618	H01L35/00

(以上各欄由本局填註)

發明專利說明書

一、 發明名稱	中文	覆晶式發光二極體封裝結構
	英文	FLIP CHIP TYPE- LIGHT EMITTING DIODE PACKAGE
二、 發明人 (共2人)	姓名 (中文)	1. 許世昌 2. 許進恭
	姓名 (英文)	1. SHEI, SHIH CHANG 2. SHEU, JINN KONG
	國籍 (中英文)	1. 中華民國 TW 2. 中華民國 TW
	住居所 (中文)	1. 台南市青年路123號6樓之2 2. 台南縣將軍鄉將貴村70號
	住居所 (英文)	1. 6F-2, No.123, Ching-Nien Rd., Tainan, Taiwan, R.O.C. 2. No.70, Jiangguei Village, Jiangjyun Township, Tainan County 725, Taiwan R.O.C.
三、 申請人 (共1人)	名稱或姓名 (中文)	1. 元碁光電科技股份有限公司
	名稱或姓名 (英文)	1. South Epitaxy Corporation
	國籍 (中英文)	1. 中華民國 TW
	住居所 (營業所) (中文)	1. 台南科學工業園區台南縣新市鄉大順九路16號 (本地址與前向貴局申請者相同)
	住居所 (營業所) (英文)	1. No.16, Da-Shun 9 Rd., Hsin-Shun Hsiang, Tainan Science-Based Industrial Park, Taiwan, R.O.C.
	代表人 (中文)	1. 鄭朝元
代表人 (英文)	1. CHENG, CHAO YUAN	



一、本案已向

國家(地區)申請專利

申請日期

案號

主張專利法第二十四條第一項優先權

無

二、主張專利法第二十五條之一第一項優先權：

申請案號：

無

日期：

三、主張本案係符合專利法第二十條第一項第一款但書或第二款但書規定之期間

日期：

四、有關微生物已寄存於國外：

寄存國家：

寄存機構：

寄存日期：

寄存號碼：

無

有關微生物已寄存於國內(本局所指定之寄存機構)：

寄存機構：

寄存日期：

寄存號碼：

無

熟習該項技術者易於獲得，不須寄存。



五、發明說明 (1)

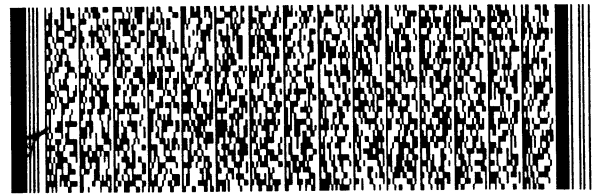
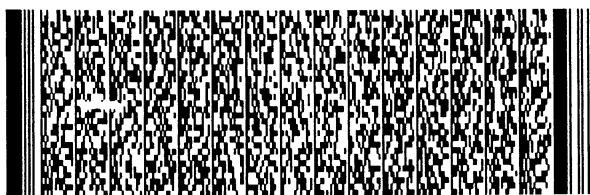
發明所屬之技術領域

本發明是有關於一種覆晶式發光二極體封裝結構，且特別是有關於一種具有防止靜電放電破壞、可提高光取出效率及散熱性良好，並可增加使用壽命的覆晶式發光二極體封裝結構。

先前技術

近年來，III-V族氮化物半導體材料以其在藍光、紫外波段及高溫電子元件方面的潛力，在光電元件領域中吸引大量的注目，尤其是含III-V族元素氮化物之半導體材料，如GaN、GaAlN、InGaN等的發光二極體元件吸引許多人的目光。

請參考第1A圖，其繪示為習知之一種覆晶式發光二極體封裝結構的等效電路圖，為了防止發光二極體結構30在操作時，免於靜電放電(Electrostatic Discharge, ESD)之因素，而破壞發光二極體30本身的結構，會在與發光二極體30並聯一齊納二極體(Zener Diode)40，來做為防止靜電放電破壞之用。利用齊納二極體40在崩潰區操作之故，齊納二極體40會一直保持在導通狀態。當正常順向偏壓施加於發光二極體30的兩端V+與V-時，通過發光二極體30的P、N界面之載子，會產生順向電流，藉以使發光二極體30發光。然而，當有異常電壓或靜電產生時，此過高的電壓便可以經由在崩潰區工作的齊納二極體40而放電。放電路徑會經過齊納二極體40，而不會經過發光二極體30，因此發光二極體30不會被異常電壓或高的靜電破壞，使發



五、發明說明(2)

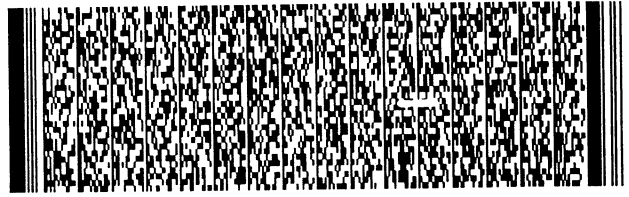
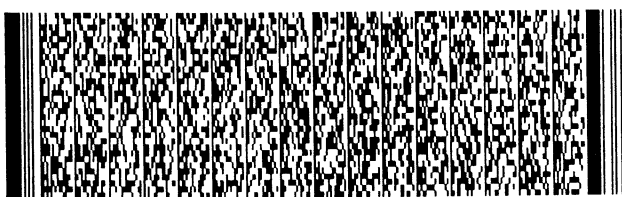
光二極體30造成不可回復之傷害而無法工作。

第1B圖繪示為習知之一種覆晶式發光二極體封裝結構的剖面示意圖。請參照第1B圖所示，透明基底32、N型摻雜GaN層34、P型摻雜GaN層36以及電極38a、38b構成第1A圖的III-V族GaN發光二極體30；而N型摻雜矽42、P型摻雜矽44與金屬層46a、46b構成第1A圖中的齊納二極體40。至於第1B圖中所示之凸塊50a、50b通常為焊錫(Solder)材質。藉由凸塊50a及50b分別將P型摻雜矽44電性耦接到N型摻雜GaN層34，以及N型摻雜矽42電性耦接到P型摻雜GaN層36，以構成第1A圖所示的等效電路圖。

在正常操作之下，施加順向偏壓於V+與V-之間，使得電流從P型摻雜GaN層36流過N型摻雜GaN層34，而其所產生的光將經由透明基板32發出。當有異常電壓或靜電產生時，放電路徑便會沿著N型摻雜矽42與P型摻雜矽44放電，而不會通過發光二極體30的本體。

雖然上述的結構可以達到防止靜電放電的破壞而保護發光二極體，但是此種結構在製作程序上必須再多幾道步驟，以於N型摻雜矽42中製作出上述之P型摻雜矽44。以目前常見的半導體摻雜技術來說，常見者為離子植入法

(Ion Implantation Method)，此離子植入法相較於擴散法(Diffusion Method)可以較準確地製作出所要摻雜的區域及深度，至於要準確地製作出習知覆晶式發光二極體封裝結構的P型摻雜矽44之區域範圍與深度，則必須精確地控制所摻雜離子的濃度與能量，藉由離子植入機之離



五、發明說明 (3)

子加速器將離子植入所欲摻雜的區域。因此，對應此種結構的製程將耗費較多的時間、機器設備（離子植入機及附屬的氣體供應設備與真空系統等），所以耗費之製造成本將會較高。

發明內容

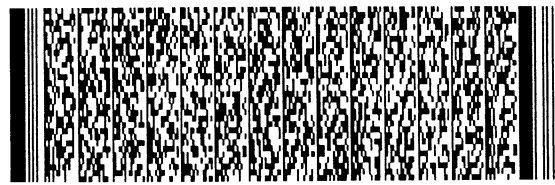
有鑑於此，本發明之目的就是在提供一種覆晶式發光二極體封裝結構，其利用一蕭特基二極體與發光二極體反向並聯，以使得整個封裝體具有靜電防護的功能。

本發明之另一目的就是在提供一種覆晶式發光二極體的封裝結構，毋須在二極體之子基座上製作出另一型摻雜的區域，故可減少覆晶式發光二極體封裝結構的製程步驟，以直接地節省製造成本。

為達本發明之上述目的，本發明提出一種覆晶式發光二極體封裝結構，其包含一蕭特基二極體及一發光二極體，其中發光二極體係以覆晶接合的方式配置於蕭特基二極體上，且發光二極體係與蕭特基二極體反向並聯。

依照本發明的較佳實施例所述，上述之覆晶式發光二極體封裝結構，更包含多個焊接凸塊，此些焊接凸塊係配置於蕭特基二極體與發光二極體之間，以使蕭特基二極體與發光二極體反向並聯。

依照本發明的較佳實施例所述，上述之覆晶式發光二極體封裝結構，其中發光二極體係包含一基板、一半導體層、一第一電極及一第二電極，其中半導體層係配置於基板上，且半導體層至少包含一第一型摻雜半導體層、一第



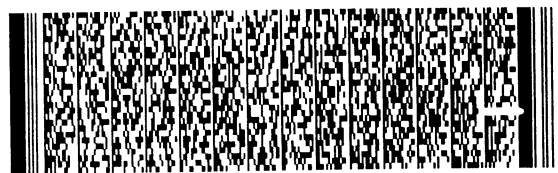
五、發明說明(4)

二型摻雜半導體層以及一發光層，其中發光層係位於第一型摻雜半導體層上，而第二型摻雜半導體層係位於發光層上，並且第二電極係配置於第二型摻雜半導體層上，其中第二電極之材質包含一N型透明導電氧化層或者是一P型透明導電氧化層。

依照本發明的較佳實施例所述，上述之覆晶式發光二極體封裝結構，其中蕭特基二極體係包含一子基座、一歐姆接觸層及一第二表面，此外，歐姆接觸層係在子基座之第一表面及第二表面之部分區域上及第二表面上，另外，蕭特基接觸層及蕭特基接觸層彼此電性絕緣。

為達本發明之上述目的，本發明提出另一種覆晶式發光二極體封裝結構，其包含一蕭特基二極體群及一發光二極體，其中蕭特基二極體群包含多個蕭特基二極體，且這些蕭特基二極體之間係採用串聯、並聯或串並聯等方式連接。發光二極體係以覆晶接合的方式配置於這些蕭特基二極體的其中之一上，且發光二極體係與蕭特基二極體群反向並聯。

依照本發明的較佳實施例所述，上述之覆晶式發光二極體封裝結構，更包含多個焊接凸塊，這些焊接凸塊係配置於蕭特基二極體的其中之一與發光二極體之間，以使蕭特基二極體的其中之一與發光二極體反向並聯。



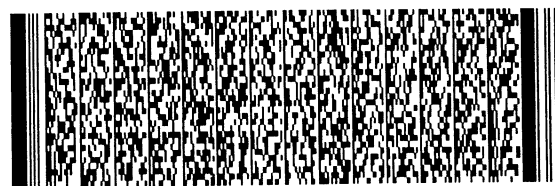
五、發明說明 (5)

依照本發明的較佳實施例所述，上述之覆晶式發光二極體封裝結構，其中發光二極體係包含一基板、一半導體層、一第一電極及一第二電極，其中半導體層係配置於基板上，且半導體層至少包含一第一型摻雜半導體層、一第二型摻雜半導體層以及一發光層，其中發光層係位於第一型摻雜半導體層上，而第二型摻雜半導體層係位於發光層上。此外，第一電極係配置於第一型摻雜半導體層上，並且第二電極係配置於第二型摻雜半導體層上，其中第二電極之材質包含一N型透明導電氧化層或者是一P型透明導電氧化層。

依照本發明的較佳實施例所述，上述之覆晶式發光二極體封裝結構，其中每一蕭特基二極體係包含一子基座、一歐姆接觸層及一蕭特基接觸層，其中子基座具有一第一表面及一第二表面，此外，歐姆接觸層係位在子基座之第一表面之部分區域上，及第二表面之部分區域上，另外，蕭特基接觸層係位在子基座之第一表面之部分區域上，其中歐姆接觸層及蕭特基接觸層彼此電性絕緣。

基於上述，本發明因採用包含至少一蕭特基二極體之覆晶式發光二極體封裝結構，所以毋須再多加幾道半導體摻雜之製程步驟，以製作出在二極體之子基座上之另一型摻雜區域，因此可減少覆晶式發光二極體封裝結構的製程步驟，以直接地節省製造成本。

為讓本發明之上述目的、特徵和優點能更明顯易懂，下文特舉一較佳實施例，並配合所附圖式，作詳細說明如



五、發明說明(6)

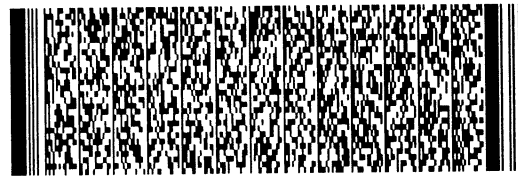
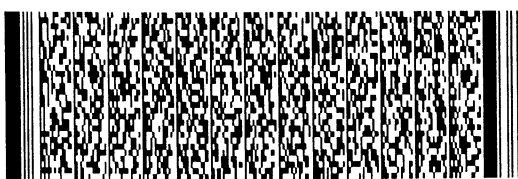
下。

實施方式第一實施例

請參照第2A圖，其繪示為本發明第一實施例之一種覆晶式發光二極體封裝結構的等效電路圖，並請參照第2B圖，其繪示為本發明第一實施例之一種覆晶式發光二極體封裝結構的剖面示意圖。本第一實施例之覆晶式發光二極體封裝結構包含至少一蕭特基二極體140、一發光二極體130及多個焊接凸塊150a與150b，其中發光二極體130係以覆晶接合的方式配置於蕭特基二極體140上，且此些焊接凸塊150a與150b係位於蕭特基二極體140與發光二極體130之間，以電性聯接於蕭特基二極體140及發光二極體130，其中藉由焊接凸塊150a及150b分別將蕭特基二極體140及發光二極體130反向並聯。

在本實施例中，發光二極體130的結構例如係包括一基板132、一半導體層134、一第一電極138a及一第二電極138b。其中，基板132的材質例如為一透明材質。半導體層係配置於基板上，且半導體層134例如至少包含一第一型摻雜半導體層134a、一第二型摻雜半導體層134c以及一發光層134b。發光層134b係位於第一型摻雜半導體層134a上，而第二型摻雜半導體層134c係位於發光層134b上。

同樣請參照第2A及2B圖，第一電極138a係配置於第一型摻雜半導體層134a上，並且第二電極138b係配置於第二型摻雜半導體層134c上。其中，第一電極138a之材質例如

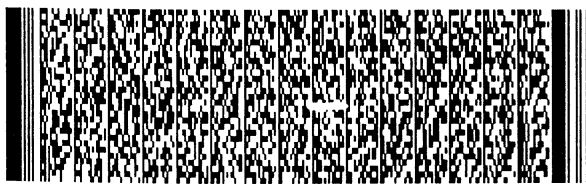


五、發明說明 (7)

係Ti/Al、Cr/Au、Cr/Pt/Au、Cr/Pd/Au或是Cr/Ti/Au，而第二電極138a之材質包括一N型透明導電氧化層或者是一P型透明導電氧化層，且第二電極138b之材質較佳例如為Ni/Au、Pd/Au、Pt/Au、Ti/Au、Cr/Au、Sn/Au或Ta/Au，此外第二電極138b還包含一N型透明導電氧化層或者是一P型透明導電氧化層。更詳細的說，此N型透明導電氧化層之材質例如係ITO、CTO，且P型透明導電氧化層之材質例如為CuAlO₂、SrCu₂O₂。

另外，蕭特基二極體140的結構係包括一子基座142、一歐姆接觸層144及一蕭特基接觸層146，其中子基座142具有一第一表面142a及一第二表面142b，而歐姆接觸層144係位在子基座142之第一表面142a之部分區域上及第二表面142b上，且蕭特基接觸層146係位在子基座142之第一表面142a之部分區域上。值得注意的是，歐姆接觸層144及蕭特基接觸層146彼此電性絕緣，並且歐姆接觸層144之材質例如是Al，而且蕭特基接觸層146之材質例如為Ti、Ni、Au、W、Ag或Pt等。子基座142為N型摻雜或P型摻雜，且子基座142之材質例如係Si、GaAs、GaP、GaN或ZnO等。

再者，發光二極體130與一蕭特基二極體(Schottky Diode)140之間反向並聯，可有效防止發光二極體結構130在操作時，因為靜電放電(Electrostatic Discharge, ESD)之因素，而破壞發光二極體130本身的結構。其作用原理如下，當正常順向偏壓施加於發光二極體130的兩端V+與V-時，通過發光二極體130的P、N接面之載



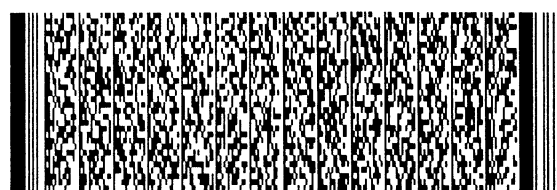
五、發明說明 (8)

子，會產生順向電流，藉以使得發光二極體130發光。然而，當有異常電壓或靜電產生時，此過高的電壓便可以經由在崩潰區工作的蕭特基二極體140而放電。放電路徑會經過蕭特基二極體140，而不會經過發光二極體130，因此發光二極體130不會被異常電壓或高電壓的靜電破壞，以避免發光二極體130造成不可回復之傷害而無法工作。

第二實施例

請參照第3A圖，其繪示為本發明第二實施例之覆晶式發光二極體封裝結構，其蕭特基二極體群為串聯的等效電路圖。相較於第一實施例，本實施例之覆晶式發光二極體封裝結構包含一發光二極體230與一蕭特基二極體群240，其中蕭特基二極體群240包含兩蕭特基二極體240a、240b，且蕭特基二極體240a及240b係電性串聯。

請同樣參照第3A圖，發光二極體230係以覆晶接合的方式配置於蕭特基二極體240a或240b上，而發光二極體230係與蕭特基二極體群240反向並聯，故當有異常電壓或靜電產生時，此過高的電壓便會經過蕭特基二極體240a及240b，而不會經過發光二極體230，使得發光二極體230能保持穩定且正常地運作，並延長發光二極體230的壽命。此外，兩蕭特基二極體240a、240b在電性串聯後所能夠耐受之靜電壓較單一蕭特基二極體240a或240b為高，因此蕭特基二極體240a、240b將能夠保持正常運作，進而讓發光二極體230免於高電壓的破壞。至於發光二極體230的結構則與第一實施例之發光二極體130的結構相同，且蕭特基



五、發明說明 (9)

二極體240a、240b則分別與第一實施例之蕭特基二極體140的結構相同，故在此便不再贅述。

第三實施例

請參照第3B圖，其繪示為本發明第三實施例之覆晶式發光二極體封裝結構，其蕭特基二極體群為並聯的等效電路圖。相較於第一實施例，本實施例之覆晶式發光二極體封裝結構包含一發光二極體230與一蕭特基二極體群242，其中蕭特基二極體群242包含兩蕭特基二極體242a、242b，且蕭特基二極體242a及242b係電性並聯。

請同樣參照第3B圖，發光二極體230係以覆晶接合的方式配置於蕭特基二極體242a或242b上，且發光二極體230係與蕭特基二極體群242反向並聯，故當蕭特基二極體242a因損壞而無法運作時，其他並聯的蕭特基二極體242b仍能穩定且正常地運作，當有異常電壓或靜電產生時，此過高的電壓便會經過蕭特基二極體242b，而不會經過發光二極體230。至於發光二極體230的結構則與第一實施例之發光二極體130的結構相同，且蕭特基二極體242a、242b則分別與第一實施例之蕭特基二極體140的結構相同，故在此便不再贅述。

第四實施例

請參照第3C圖，其繪示為本發明第四實施例之覆晶式發光二極體封裝結構，其蕭特基二極體群為串並聯的等效電路圖。相較於第一實施例，本實施例之覆晶式發光二極體封裝結構包含一發光二極體230與一蕭特基二極體群



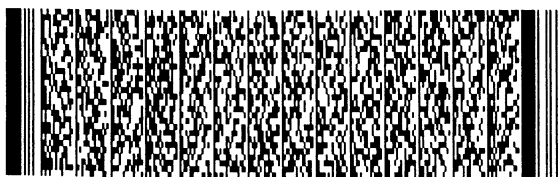
五、發明說明 (10)

244，其中蕭特基二極體群244包含四個蕭特基二極體244a、244b、244c、244d，其中蕭特基二極體244a及244b係電性串聯，而蕭特基二極體244c及244d係電性串聯，且蕭特基二極體244a及244b係分別與蕭特基二極體244c及244d電性並聯。

請同樣參照第3C圖，發光二極體230係以覆晶接合的方式配置於蕭特基二極體244a、244b、244c或244d上，而發光二極體230係與蕭特基二極體群244反向並聯。故當蕭特基二極體244a及244b因損壞而無法運作時，其他並聯的蕭特基二極體244c、244d仍能穩定且正常地運作，當有異常電壓或靜電產生時，此過高的電壓便會經過蕭特基二極體244c及244d，而不會經過發光二極體230。

請繼續參照第3C圖，此外，兩組電性串聯之蕭特基二極體244a、244b以及244c、244d分別所能夠耐受之靜電壓較單一蕭特基二極體244a或244b以及244c或244d為高，因此兩組電性串聯之蕭特基二極體244a、244b以及244c、244d將能夠保持正常運作，進而讓發光二極體230免於高電壓的破壞。至於發光二極體230的結構則與第一實施例之發光二極體130的結構相同，且蕭特基二極體244a、244b、244c、244d則分別與第一實施例之蕭特基二極體140的結構相同，故在此便不再贅述。

綜上所述，本發明之覆晶式發光二極體封裝結構，其蕭特基二極體之子基座材質例如為Si等，此材料為散熱性較佳的材料，可避免蕭特基二極體在通過電流之後，因過



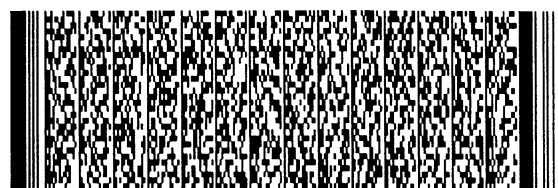
五、發明說明 (11)

熱而致使蕭特基二極體無作用，使得發光二極體能夠免於偶發性的高電壓靜電之破壞，故可以增加整個覆晶式發光二極體封裝結構的使用壽命。

另外，本發明因採用覆晶式封裝結構，將發光二極體倒置並與蕭特基二極體連接，因此可以有效避免自發光二極體之發光層所發出的光線，被發光二極體之發光層所發出的光線，能外情形產生，使得自發光二極體之透明基板，進而將光散射至外，讓整體發光二極體之光取出效率能夠提昇。

再者，本發明之覆晶式發光二極體封裝結構，其蕭特基二極體群內之多個蕭特基二極體係以串聯、並聯或串並聯等電性連接方式，且蕭特基二極體係以串聯、並聯或串並聯等電性連接方式，故當多個蕭特基二極體無法運作時，其他並聯的蕭特基二極體仍能維持正常運作。另外，當多個蕭特基二極體係以串聯方式電性連接時，其中若有一個蕭特基二極體仍能以串聯方式電性連接之蕭特基二極體所能夠耐受之電壓較單一蕭特基二極體將較能夠保持正常運作，故可避免發光二極體受到偶發性的高電壓靜電之破壞，而讓發光二極體能維持穩定且正常地運作，進而增加發光二極體之使用壽命。同樣地，當多個蕭特基二極體係以串聯及串聯等電性連接方式時，亦同時具有上述之並聯及串聯的優點。

值得注意的是，本發明因採用包含蕭特基二極體之覆



五、發明說明 (12)

晶式發光二極體封裝結構，所以毋須再多加幾道半導體摻雜之製程步驟，讓原先在二極體之一型（N型或P型）的基座上，再製作出對應之另一型的摻雜區域，因此可以減少覆晶式發光二極體封裝結構的製程步驟，故可節省較多的製程時間、機器設備（離子植入機及附屬的氣體供應設備與真空系統等），以直接地節省製造成本。

雖然本發明已以一較佳實施例揭露如上，然其並非用以限定本發明，任何熟習此技藝者，在不脫離本發明之精神和範圍內，當可作些許之更動與潤飾，因此本發明之保護範圍當視後附之申請專利範圍所界定者為準。



圖式簡單說明

第1A圖繪示為習知覆晶式發光二極體封裝結構的等效電路圖。

第1B圖繪示為習知覆晶式發光二極體封裝結構的剖面示意圖。

第2A圖繪示為本發明第一實施例之覆晶式發光二極體封裝結構的等效電路圖。

第2B圖繪示為本發明第一實施例之覆晶式發光二極體封裝結構的剖面示意圖。

第3A圖繪示為本發明第二實施例之覆晶式發光二極體封裝結構，其蕭特基二極體群為串聯的等效電路圖。

第3B圖繪示為本發明第三實施例之覆晶式發光二極體封裝結構，其蕭特基二極體群為並聯的等效電路圖。

第3C圖繪示為本發明第四實施例之覆晶式發光二極體封裝結構，其蕭特基二極體群為串並聯的等效電路圖。

【圖式標示說明】

30、130：發光二極體

32：透明基底

34：N型摻雜Ga_N層

36：P型摻雜Ga_N層

38a、38b：發光二極體電極

40：齊納二極體

42：N型摻雜矽

44：P型摻雜矽

46a、46b：齊納二極體電極



圖式簡單說明

- 50a、50b：凸塊
- 132：基板
- 134：半導體層
- 134a：第一型摻雜半導體層
- 134b：發光層
- 134c：第二型摻雜半導體層
- 138a：第一電極
- 138b：第二電極
- 140：蕭特基二極體
- 142：子基座
- 142a：第一表面
- 142b：第二表面
- 144：歐姆接觸層
- 146：蕭特基接觸層
- 150a、150b：焊接凸塊
- 230：發光二極體
- 240、242、244：蕭特基二極體群
- 240a、240b、242a、242b、244a、244b、244c、
244d：蕭特基二極體



四、中文發明摘要 (發明名稱：覆晶式發光二極體封裝結構)

一種覆晶式發光二極體封裝結構包含一蕭特基二極體群、一發光二極體及多個凸塊，其中蕭特基二極體群係包含多個蕭特基二極體，且這些蕭特基二極體係用串聯、並聯或串並聯等方式電性聯接。此些凸塊係配置於一蕭特基二極體與發光二極體之間，使得蕭特基二極體群與發光二極體反向並聯，而此發光二極體係以覆晶接合的方式配置於一蕭特基二極體上。此覆晶式發光二極體封裝結構可有成效防止靜電破壞，並可提高光取出效率，而且蕭特基二極體的子基座為矽材質，其散熱性良好，故可增加本覆晶式發光二極體封裝結構的壽命。

伍、(一)、本案代表圖為：第_3C_圖

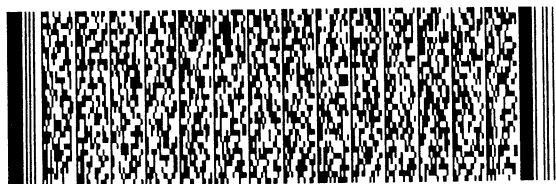
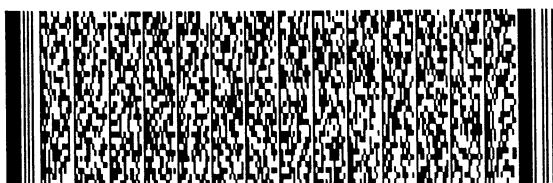
(二)、本案代表圖之元件代表符號簡單說明：

230：發光二極體

244：蕭特基二極體群

六、英文發明摘要 (發明名稱：FLIP CHIP TYPE- LIGHT EMITTING DIODE PACKAGE)

A flip chip type-light emitting diode package comprises at least a Schottky diode group, a light emitting diode and multiple protrusions, wherein the Schottky diode group comprises a plurality of Schottky diodes and these Schottky diodes are electrically coupled in series or in parallel. The protrusions are located between one of the Schottky diodes and the light emitting diode. The

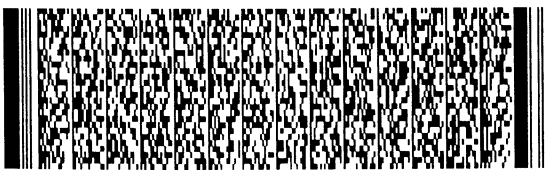


四、中文發明摘要 (發明名稱：覆晶式發光二極體封裝結構)

244a、244b、244c、244d：蕭特基二極體

六、英文發明摘要 (發明名稱：FLIP CHIP TYPE- LIGHT EMITTING DIODE PACKAGE)

protrusions make the Schottky diode group and the light emitting diode reverse and parallel connected. And the light emitting diode is located on one of the Schottky diodes by the flip chip connection. The flip chip type-light emitting diode package can prevent from the electrostatic destroy and promote the efficiency of emitting light. In addition, the submount of the Schottky



四、中文發明摘要 (發明名稱：覆晶式發光二極體封裝結構)

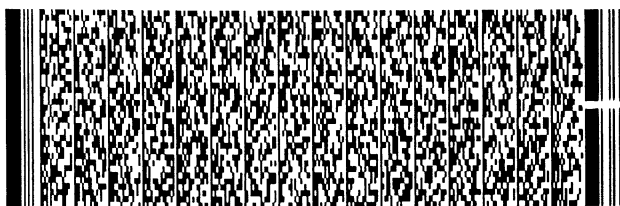
六、英文發明摘要 (發明名稱：FLIP CHIP TYPE- LIGHT EMITTING DIODE PACKAGE)

diode is silicon, which has higher elimination of heat so as to prolong the lifetime of the flip chip type-light emitting diode package.



六、申請專利範圍

1. 一種覆晶式發光二極體封裝結構，包括：
 - 一蕭特基二極體；以及
 - 一發光二極體，該發光二極體係以覆晶接合的方式配置於該蕭特基二極體上，且該發光二極體係與該蕭特基二極體反向並聯。
2. 如申請專利範圍第1項所述之覆晶式發光二極體封裝結構，更包括多數個焊接凸塊，該些焊接凸塊係配置於該蕭特基二極體與該發光二極體之間，以使該蕭特基二極體與該發光二極體反向並聯。
3. 如申請專利範圍第1項所述之覆晶式發光二極體封裝結構，其中該發光二極體包括：
 - 一基板；
 - 一半導體層，配置於該基板上，該半導體層至少包括一第一型摻雜半導體層、一第二型摻雜半導體層，以及一發光層，其中該發光層係位於該第一型摻雜半導體層上，而該第二型摻雜半導體層係位於該發光層上；
 - 一第一電極，配置於該第一型摻雜半導體層上；以及
 - 一第二電極，配置於該第二型摻雜半導體層上。
4. 如申請專利範圍第3項所述之覆晶式發光二極體封裝結構，其中該第一電極之材質包括Ti/Al、Cr/Au、Cr/Pt/Au、Cr/Pd/Au及Cr/Ti/Au其中之一。
5. 如申請專利範圍第3項所述之覆晶式發光二極體封裝結構，其中該第二電極之材質包括Ni/Au、Pd/Au、Pt/Au、Ti/Au、Cr/Au、Sn/Au及Ta/Au其中之一。



六、申請專利範圍

6. 如申請專利範圍第3項所述之覆晶式發光二極體封裝結構，其中該第二電極更包括一N型透明導電氧化層與一P型透明導電氧化層其中之一。

7. 如申請專利範圍第3項所述之覆晶式發光二極體封裝結構，其中該N型透明導電氧化層之材質包括ITO、CTO其中之一。

8. 如申請專利範圍第3項所述之覆晶式發光二極體封裝結構，其中該P型透明導電氧化層之材質包括 CuAlO_2 、 SrCu_2O_2 其中之一。

9. 如申請專利範圍第1項所述之覆晶式發光二極體封裝結構，該蕭特基二極體包括：

一子基座，具有一第一表面及一第二表面；

一歐姆接觸層，位在該子基座之該第一表面之部分區域上及該第二表面上；以及

一蕭特基接觸層，位在該子基座之該第一表面之部分區域上，其中該歐姆接觸層及該蕭特基接觸層彼此電性絕緣。

10. 如申請專利範圍第9項所述之覆晶式發光二極體封裝結構，其中該子基座為N型摻雜。

11. 如申請專利範圍第9項所述之覆晶式發光二極體封裝結構，其中該子基座為P型摻雜。

12. 如申請專利範圍第9項所述之覆晶式發光二極體封裝結構，該子基座之材質包括Si、GaAs、GaP、GaN及ZnO其中之一。



六、申請專利範圍

13. 如申請專利範圍第9項所述之覆晶式發光二極體封裝結構，該歐姆接觸層之材質包括Al。

14. 如申請專利範圍第9項所述之覆晶式發光二極體封裝結構，該蕭特基接觸層之材質包括Ti、Ni、Au、W、Ag及Pt其中之一。

15. 一種覆晶式發光二極體封裝結構，包括：

一蕭特基二極體群，該蕭特基二極體群包括多數個蕭特基二極體，其中該些蕭特基二極體之間係採用串聯、並聯以及串並聯其中一種方式電性聯接；以及

一發光二極體，該發光二極體係以覆晶接合的方式配置於該些蕭特基二極體其中之一上，且該發光二極體係與該蕭特基二極體群反向並聯。

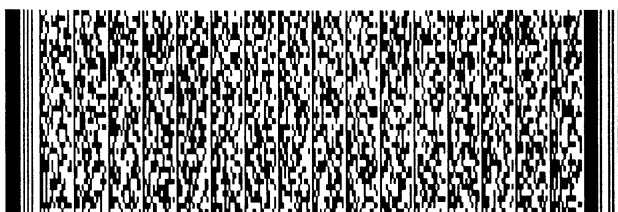
16. 如申請專利範圍第15項所述之覆晶式發光二極體封裝結構，更包括多數個焊接凸塊，該些焊接凸塊係配置於該些蕭特基二極體其中之一與該發光二極體之間，以使該些蕭特基二極體其中之一與該發光二極體反向並聯。

17. 如申請專利範圍第15項所述之覆晶式發光二極體封裝結構，其中該發光二極體包括：

一基板；

一半導體層，配置於該基板上，該半導體層至少包括一第一型摻雜半導體層、一第二型摻雜半導體層，以及一發光層，其中該發光層係位於該第一型摻雜半導體層上，而該第二型摻雜半導體層係位於該發光層上；

一第一電極，配置於該第一型摻雜半導體層上；以及



六、申請專利範圍

一 第二電極，配置於該第二型摻雜半導體層上。

18. 如申請專利範圍第17項所述之覆晶式發光二極體封裝結構，其中該第一電極之材質包括Ti/Al、Cr/Au、Cr/Pt/Au、Cr/Pd/Au及Cr/Ti/Au其中之一。

19. 如申請專利範圍第17項所述之覆晶式發光二極體封裝結構，其中該第二電極之材質包括Ni/Au、Pd/Au、Pt/Au、Ti/Au、Cr/Au、Sn/Au及Ta/Au其中之一。

20. 如申請專利範圍第17項所述之覆晶式發光二極體封裝結構，其中該第二電極更包括一N型透明導電氧化層與一P型透明導電氧化層其中之一。

21. 如申請專利範圍第17項所述之覆晶式發光二極體封裝結構，其中該N型透明導電氧化層之材質包括ITO、CTO其中之一。

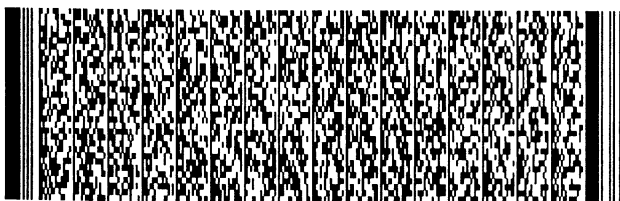
22. 如申請專利範圍第17項所述之覆晶式發光二極體封裝結構，其中該P型透明導電氧化層之材質包括CuAlO₂、SrCu₂O₂其中之一。

23. 如申請專利範圍第15項所述之覆晶式發光二極體封裝結構，其中每一該些蕭特基二極體包括：

一子基座，具有一第一表面及一第二表面；

一歐姆接觸層，位在該子基座之該第一表面之部分區域上及該第二表面上；以及

一蕭特基接觸層，位在該子基座之該第一表面之部分區域上，其中該歐姆接觸層及該蕭特基接觸層彼此電性絕緣。



六、申請專利範圍

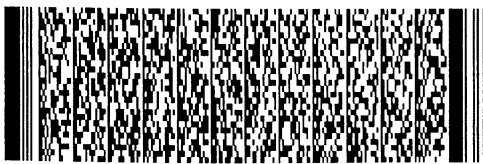
24. 如申請專利範圍第23項所述之覆晶式發光二極體封裝結構，其中該子基座為N型摻雜。

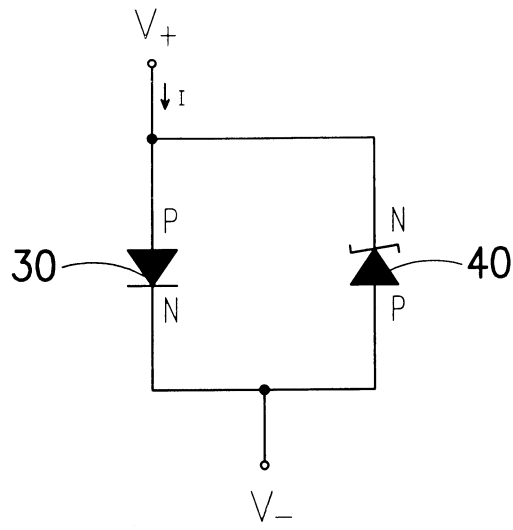
25. 如申請專利範圍第23項所述之覆晶式發光二極體封裝結構，其中該子基座為P型摻雜。

26. 如申請專利範圍第23項所述之覆晶式發光二極體封裝結構，該子基座之材質包括Si、GaAs、GaP、GaN及ZnO其中之一。

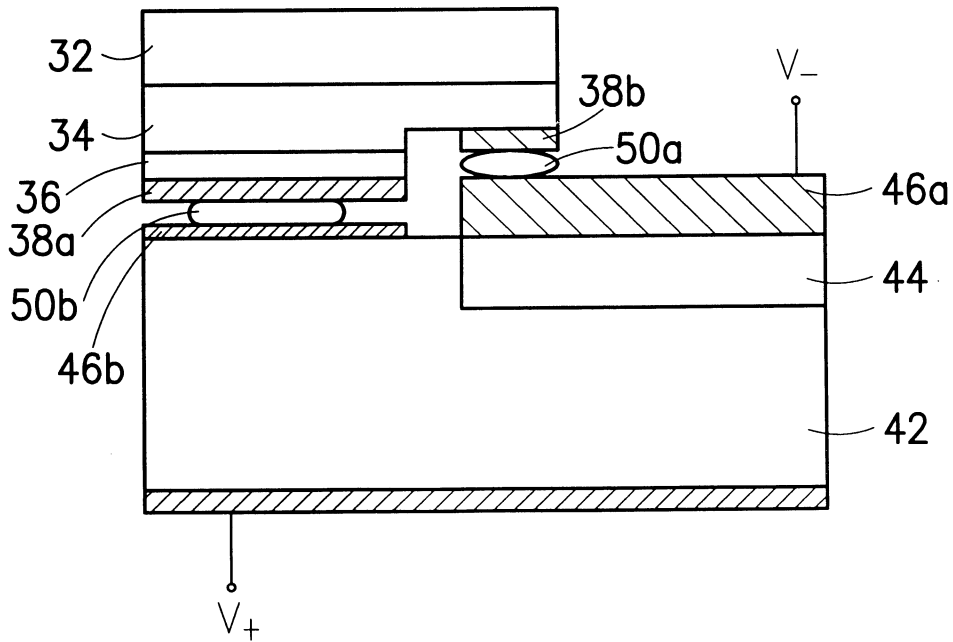
27. 如申請專利範圍第23項所述之覆晶式發光二極體封裝結構，該歐姆接觸層之材質包括Al。

28. 如申請專利範圍第23項所述之覆晶式發光二極體封裝結構，該蕭特基接觸層之材質包括Ti、Ni、Au、W、Ag及Pt其中之一。

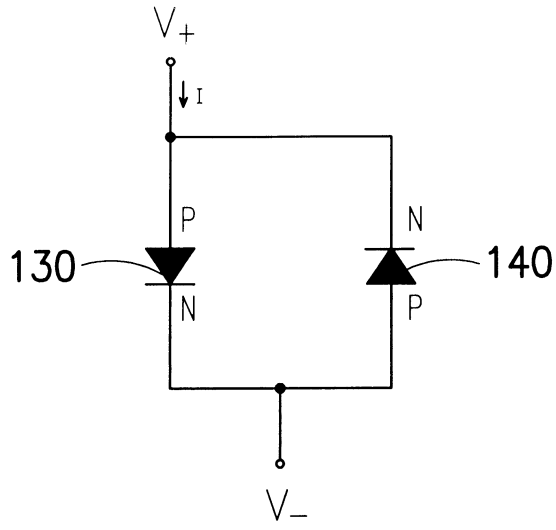




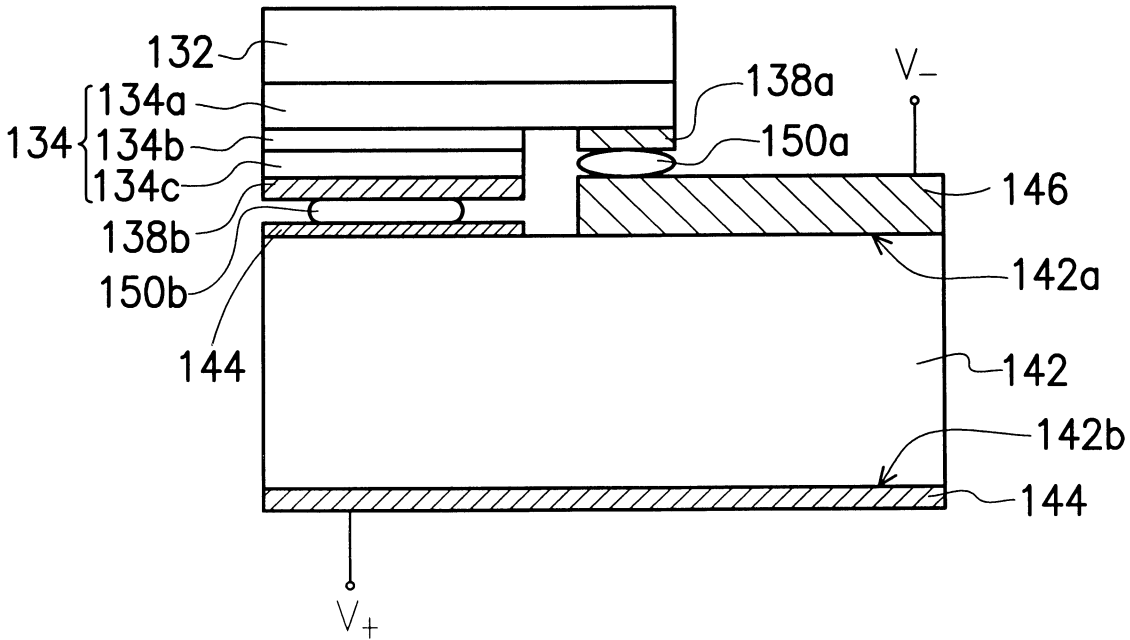
第 1A 圖



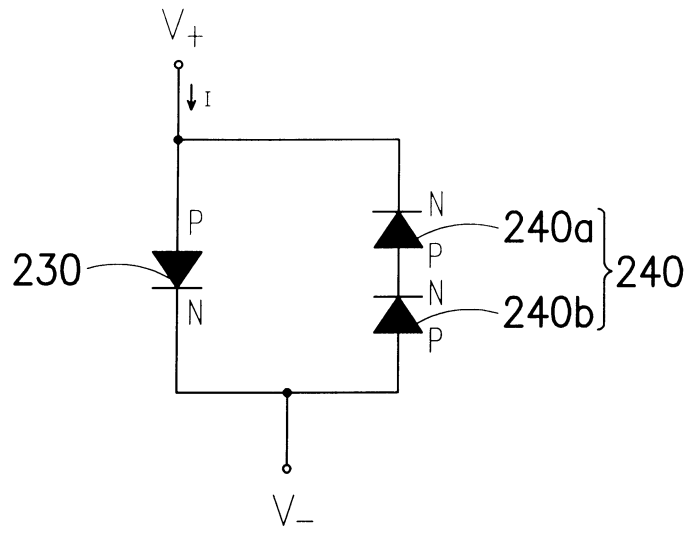
第 1B 圖



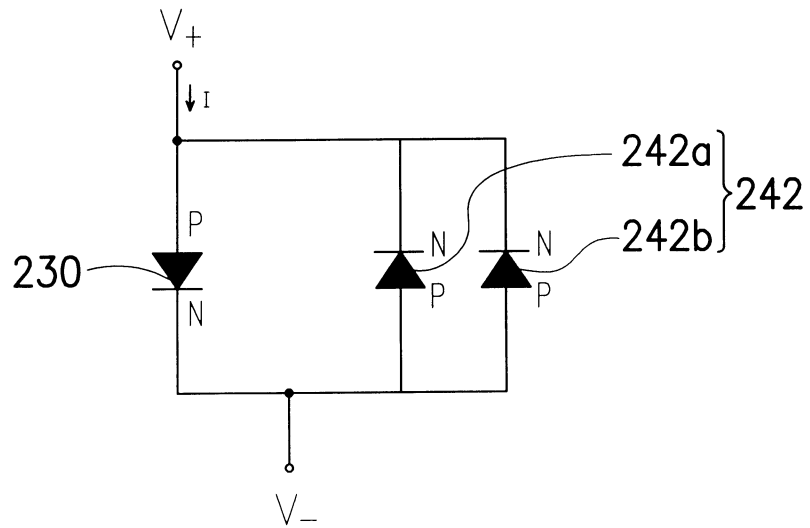
第2A圖



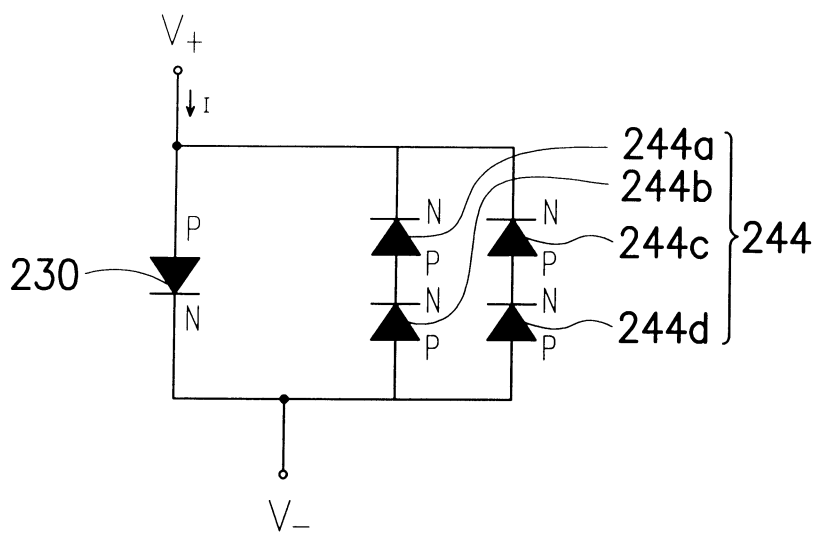
第2B圖



第3A圖



第3B圖



第 3C 圖

四、中文發明摘要 (發明名稱：覆晶式發光二極體封裝結構)

一種覆晶式發光二極體封裝結構包含一蕭特基二極體群、一發光二極體及多個凸塊，其中蕭特基二極體群係包含多個蕭特基二極體，且這些蕭特基二極體係用串聯、並聯或串並聯等方式電性聯接。此些凸塊係配置於一蕭特基二極體與發光二極體之間，使得蕭特基二極體群與發光二極體反向並聯，而此發光二極體係以覆晶接合的方式配置於一蕭特基二極體上。此覆晶式發光二極體封裝結構可有成效防止靜電破壞，並可提高光取出效率，而且蕭特基二極體的子基座為矽材質，其散熱性良好，故可增加本覆晶式發光二極體封裝結構的壽命。

伍、(一)、本案代表圖為：第_3C_圖

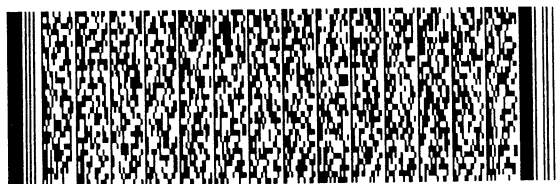
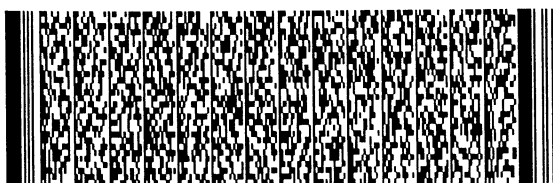
(二)、本案代表圖之元件代表符號簡單說明：

230：發光二極體

244：蕭特基二極體群

六、英文發明摘要 (發明名稱：FLIP CHIP TYPE- LIGHT EMITTING DIODE PACKAGE)

A flip chip type-light emitting diode package comprises at least a Schottky diode group, a light emitting diode and multiple protrusions, wherein the Schottky diode group comprises a plurality of Schottky diodes and these Schottky diodes are electrically coupled in series or in parallel. The protrusions are located between one of the Schottky diodes and the light emitting diode. The



四、中文發明摘要 (發明名稱：覆晶式發光二極體封裝結構)

244a、244b、244c、244d：蕭特基二極體

六、英文發明摘要 (發明名稱：FLIP CHIP TYPE- LIGHT EMITTING DIODE PACKAGE)

protrusions make the Schottky diode group and the light emitting diode reverse and parallel connected. And the light emitting diode is located on one of the Schottky diodes by the flip chip connection. The flip chip type-light emitting diode package can prevent from the electrostatic destroy and promote the efficiency of emitting light. In addition, the submount of the Schottky

