



(12)发明专利申请

(10)申请公布号 CN 108702174 A

(43)申请公布日 2018. 10. 23

(21)申请号 201780013212.5

(74)专利代理机构 北京三友知识产权代理有限公司 11127

(22)申请日 2017.06.20

代理人 王涛 汤在彦

(30)优先权数据

62/403,220 2016.10.03 US

62/404,807 2016.10.06 US

15/616,277 2017.06.07 US

(51)Int.Cl.

H04B 1/7183(2006.01)

H04L 7/00(2006.01)

H04W 56/00(2006.01)

(85)PCT国际申请进入国家阶段日

2018.08.24

(86)PCT国际申请的申请数据

PCT/CN2017/089095 2017.06.20

(87)PCT国际申请的公布数据

W02018/064895 EN 2018.04.12

(71)申请人 联发科技股份有限公司

地址 中国台湾新竹科学工业园区

(72)发明人 桂建卿 郭君玄 苏昭诚

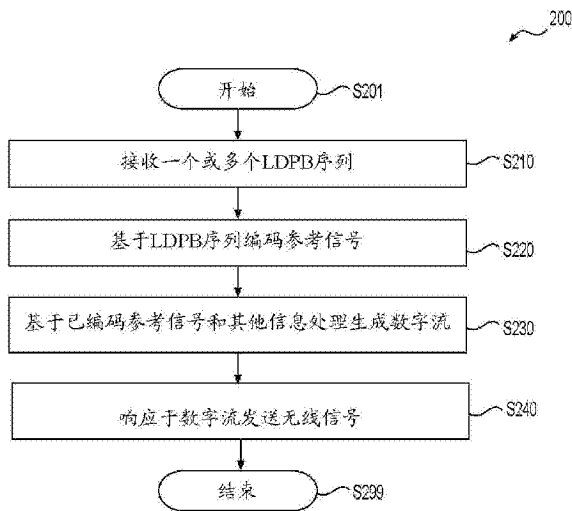
权利要求书2页 说明书9页 附图4页

(54)发明名称

用于同步的方法和装置

(57)摘要

本发明的一些方面提出一种装置,包括基带处理电路和发送电路。基带处理电路用来基于特定序列编码参考信号以生成数字流,其中所述特定序列在所选位置具有非0值,且所述特定序列与所述特定序列的移位副本之间的非0值位置重叠数目小于阈值。发送电路用来响应于所述数字流发送无线信号。



1. 一种装置,包括:

基带处理电路,用来基于特定序列编码参考信号以生成数字流,其中所述特定序列在所  
选位置具有非0值,且所述特定序列与所述特定序列的移位副本之间的非0值位置重叠数  
目小于阈值;以及

发送电路,用来响应于所述数字流发送无线信号。

2. 如权利要求1所述的装置,其特征在于,所述基带处理电路用来基于所述特定序列编  
码一个或多个参考信号,以用于同步以及/或者装置识别。

3. 如权利要求1所述的装置,其特征在于,所述基带处理电路用来基于所述特定序列在  
时域、频域或时频域中的至少一个域中编码所述参考信号。

4. 如权利要求1所述的装置,其特征在于,所述基带处理电路用来基于所述特定序列编  
码所述参考信号,其中所述非0值为常数、被相位调制或被幅度调制。

5. 如权利要求1所述的装置,其特征在于,所述基带处理电路用来基于所述特定序列在  
频域中编码所述参考信号,其中所述非0值被相位调制以使时域中的峰均功率比最小化,所  
述非0值根据二进制移相键控被相位调制。

6. 如权利要求1所述的装置,其特征在于,进一步包括:

序列提供电路,用来提供所述特定序列给所述基带处理电路。

7. 如权利要求6所述的装置,其特征在于,所述序列提供电路包括存储器,以存储所述  
特定序列。

8. 如权利要求6所述的装置,其特征在于,所述序列提供电路包括序列生成器电路,以  
生成所述特定序列。

9. 如权利要求6所述的装置,其特征在于,所述序列提供电路包括接口电路,以从所述  
装置之外的外部来源接收所述特定序列。

10. 一种用于通信的方法,包括:

接收在所  
选位置具有非0值的特定序列,其中所述特定序列与所述特定序列的移位副  
本之间的非0值位置重叠数目小于阈值;

基于所述特定序列编码参考信号以生成数字流;以及  
响应于所述数字流发送无线信号。

11. 如权利要求10所述的方法,其特征在于,基于所述特定序列编码所述参考信号以生  
成所述数字流进一步包括:

基于所述特定序列编码一个或多个参考信号,以用于同步以及/或者装置识别。

12. 如权利要求10所述的方法,其特征在于,基于所述特定序列编码所述参考信号以生  
成所述数字流进一步包括:

基于所述特定序列在时域、频域或时频域中的至少一个域中编码所述参考信号。

13. 如权利要求10所述的方法,其特征在于,基于所述特定序列编码所述参考信号以生  
成所述数字流进一步包括:

基于所述特定序列编码所述参考信号,其中所述非0值为常数、被相位调制或被幅度调  
制。

14. 如权利要求10所述的方法,其特征在于,基于所述特定序列编码所述参考信号以生  
成所述数字流进一步包括:

基于所述特定序列在频域中编码所述参考信号,其中所述非0值被相位调制以使时域中的峰均功率比最小化,所述非0值根据二进制移相键控被相位调制。

15. 如权利要求10所述的方法,其特征在于,接收在所述所选位置具有非0值的所述特定序列包括:

在存储器中存储所述特定序列;以及  
存取所述存储器以接收所述特定序列。

16. 如权利要求10所述的方法,其特征在于,接收在所述所选位置具有非0值的所述特定序列包括:

通过序列生成器电路生成所述特定序列;以及  
从所述序列生成器电路接收所述特定序列。

17. 如权利要求10所述的方法,其特征在于,接收在所述所选位置具有非0值的所述特定序列包括:

从外部来源接收所述特定序列。

## 用于同步的方法和装置

### [0001] 交叉引用

[0002] 本申请要求2016年10月3日递交的,发明名称为“Synchronization Signal Design based on Pulse Position Modulation”的美国临时申请案62/403,220;2016年10月6日递交的,发明名称为“Synchronization Signal Design based on Pulse Position Modulation”的美国临时申请案62/404,807;以及2017年6月7日递交的美国发明专利申请案15/616,277的优先权。且将上述申请作为参考。

### 技术领域

[0003] 本发明有关于无线通信,且尤其有关于用于同步的方法和装置。

### 背景技术

[0004] 在此提供的背景描述旨在一般地呈现本发明的上下文。当前署名的发明人的工作(在此背景技术部分描述的程度)以及在提交申请时可能并无资格成为现有技术的本说明书的各方面,既不明示也不暗示地被承认是本发明的现有技术。

[0005] 在无线通信网络中,电子装置可发送一个或多个参考信号,用于同步以及/或者装置识别(device identification)。在一示范例中,基站广播主同步信号(Primary Synchronization Signal,PSS)和次同步信号(Secondary Synchronization Signal,SSS)。从PSS和SSS中,用户设备(User Equipment,UE)可获取定时信息(timing information)、频率信息以及基站的识别。

### 发明内容

[0006] 本发明的一些方面提出一种装置,包括基带处理电路和发送电路。基带处理电路用来基于特定序列编码参考信号以生成数字流,其中所述特定序列在所选位置具有非0值,且所述特定序列与所述特定序列的移位副本之间的非0值位置重叠数目小于阈值。发送电路用来响应于所述数字流发送无线信号。

[0007] 在一示范例中,基带处理电路用来基于所述特定序列编码一个或多个参考信号,以用于同步以及/或者装置识别。

[0008] 根据本发明的一方面,基带处理电路用来基于所述特定序列在时域、频域或时频域中的至少一个域中编码所述参考信号。非0值可为常数、被相位调制或被幅度调制。

[0009] 在一实施例中,基带处理电路用来基于所述特定序列在频域中编码所述参考信号,其中所述非0值被相位调制以使时域中的峰均功率比最小化。在一示范例中,基带处理电路用来基于所述特定序列在频域中编码所述参考信号,其中非0值根据二进制移相键控被相位调制。

[0010] 在一实施例中,装置包括序列提供电路,用来提供所述特定序列给所述基带处理电路。在一示范例中,所述序列提供电路包括存储器,以存储所述特定序列。在另一示范例中,所述序列提供电路包括序列生成器电路,以生成所述特定序列。在另一示范例中,所述

序列提供电路包括接口电路,以从所述装置之外的外部来源接收所述特定序列。

[0011] 本发明的一些方面提出一种用于通信的方法,包括:接收在所选位置具有非0值的特定序列,其中所述特定序列与所述特定序列的移位副本之间的非0值位置重叠数目小于阈值;基于特定序列编码参考信号以生成数字流;以及响应于所述数字流发送无线信号。

### 附图说明

[0012] 本发明的一些实施例将参考附图进行详细描述,以作为示范例。其中相同的编号代表相同的元件。其中:

[0013] 图1是根据本发明一实施例的示范性通信系统100的方块示意图。

[0014] 图2是根据本发明实施例的进程300的流程图。

[0015] 图3是根据本发明一实施例的LDPB序列示范例的图表示意图。

[0016] 图4是根据本发明实施例的在不同域中采用LDPB序列的图表示意图。

### 具体实施方式

[0017] 图1是根据本发明实施例的示范性通信系统100的方块示意图。通信系统100包括多个电子装置,如第一电子装置110,第二电子装置160等,采用无线信号进行通信。通信系统中至少一个电子装置采用特定类型序列,用于同步以及/或者装置识别。其中,特定类型序列被称为低密度功率提升(Low Density Power Boosted,LDPB)序列。

[0018] 通信系统100可为采用适宜无线通信技术的任何适宜无线通信系统,如第二代(second generation,2G)移动网络技术、第三代(third generation,3G)移动网络技术、第四代(fourth generation,4G)移动网络技术、第五代(fifth generation,5G)移动通信技术、全球移动通信系统(Global System for Mobile communication,GSM)、长期演进(Long-Term Evolution,LTE)、新无线(New Radio,NR)接入技术、无线局域网(Wireless Local Area Network,WLAN)、蓝牙技术、无线点对点(peer-to-peer)网络技术等。

[0019] 多个电子装置可为任何适宜装置。在一示范例中,第一电子装置110和第二电子装置160之一为电信服务提供商中的接口节点(interface node),而另一个为终端装置(terminal device)。举例来说,第一电子装置110为接口节点,第二电子装置160为终端装置。或者,第一电子装置110为终端装置,第二电子装置160为接口节点。在另一示范例中,第一电子装置110和第二电子装置160均为终端装置。

[0020] 在一实施例中,第一电子装置110为电信服务提供商中的接口节点,如基站收发台、节点B、演进节点B(evolved Node B,eNB)等。第一电子装置110包括硬件组件和软件组件,以使能(enable)第一电子装置110和具有在电信服务提供商处所订购服务的终端装置(如第二电子装置160等)之间的无线通信。第一电子装置110适当地耦接至其他适宜节点,如电信服务提供商的干线网(backbone)中的核心节点,电信服务提供商的其他接口节点等。

[0021] 此外,在本实施例中,第二电子装置160为终端装置。在一示范例中,第二电子装置160为终端用户进行移动通信的UE,如手机、智能手机、平板电脑、笔记本电脑、可穿戴式装置等。在另一示范例中,第二电子装置160为固定装置(stationary device),如台式机。在另一示范例中,第二电子装置160为机器型通信装置,如无线传感器、物联网(Internet of

Things, IoT) 装置等。

[0022] 根据本发明的一方面,如第一电子装置110的电子装置用来基于一个或多个LDPB序列生成参考信号,用于同步以及/或者识别。在一实施例中,LDPB序列可源自二进制序列(binary sequence),其具有0值位置和非0值位置。在一示范例中,LDPB序列具有至少一个0值位置和至少两个非0值位置。非0值位置被选择以实现所需自相关 (autocorrelation) 特性。举例来说,非0值位置被选择以使根 (root) LDPB序列与根LDPB序列的移位副本 (copy) (如循环移位或非循环移位) 之间的非0值位置的编号重叠 (number coincidence) 最少。一般来说,LDPB序列中的非0值位置的密度小于阈值,如低于1/2。而LDPB序列的功率被提升 (如非0值增加) 以将总功率与相关序列 (仅作举例) 相匹配。在一示范例中,相关序列具有与LDPB序列相同的长度 (如位置总数), 在所有位置均为非0值。

[0023] 在一示范例中,非0值位置可被选择以实现理想的循环自相关特性。在理想的循环自相关特性的示范例中,源自相同根LDPB序列的任何两个循环移位序列的循环移位不同时,这两个循环移位序列具有最多一个重叠的非0值位置。

[0024] 在一实施例中,LDPB序列基于循环哥隆尺 (Circular Golomb Ruler, CGR) 序列构建。其中,CGR序列具有理想的循环自相关特性。

[0025] 在一示范例中,长度为L (如二进制序列的位置总数) 的二进制序列可由等式1表示:

$$[0026] \quad \bar{c} = \{c_i \mid c_i \in \{0, 1\}, i = 0, 1, \dots, L - 1\} \quad \text{等式 1}$$

[0027] 在该二进制序列中,当位置具有二进制0时,该位置可被称为0值位置。当位置具有二进制1时,位置可被称为非0值位置。二进制序列 $\bar{c}$ 中的非0值位置的数目由P表示。

[0028]  $\bar{c}$ 的循环移位为 $\tau$ 个位置 ( $\tau$ 为整数) 时可由 $\bar{c}(\tau)$ 表示。在一示范例中,当二进制序列 $\bar{c}$ 满足等式2时:

$$[0029] \quad \langle \bar{c}(\tau_1), \bar{c}(\tau_2) \rangle = \begin{cases} P & \forall \tau_1 = \tau_2 \\ 1 & \text{其他} \end{cases} \quad \text{等式 2}$$

[0030] 则二进制序列 $\bar{c}$ 具有理想的循环自相关特性,且二进制序列 $\bar{c}$ 被称为具有P个非0位置的CGR。其中, $\langle \cdot \rangle$ 表示两个向量之间的内积 (inner product)。CGR序列可用来构建具有理想循环自相关特性的LDPB序列。

[0031] 此外,在一实施例中,为了构建具有P个非0位置的CGR,最短序列长度 $L_{\min}$ 满足等式3

$$[0032] \quad L_{\min} = P \times (P-1) + 1 \quad \text{等式 3}$$

[0033] 此外,理论上来说,当(P-1)为可由等式4表示的素数幂 (prime power) 时:

$$[0034] \quad P-1 = R^N \quad \text{等式 4}$$

[0035] 具有最短序列长度 $L_{\min}$ 的一个或多个CGR序列存在。其中,R为素数 (如2, 3, 5, 7, 11, 13, 17...), N为正整数 (如1, 2, 3, ...)

[0036] CGR序列可通过多种方法构建。在一实施例中,CGR序列可采用穷举搜索 (exhaustive search) 生成。在一示范例中,穷举搜索由电子装置进行,以找到对应于不同数目非0位置的CGR序列。其中,电子装置可为第一电子装置110,第二电子装置160,电信服务提供商的核心节点处的处理器 (图未示) 或任何其他装置。穷举搜索的结果 (如对应于非0

位置数目的CGR序列)存储在电子装置(如第一电子装置110,第二电子装置160,电信服务提供商的核心节点等)中的存储器中。所存储的CGR序列可由电子装置(如第一电子装置110等)用于同步和装置识别。附录A显示了对12个非0值位置( $P=12$ )的穷举搜索结果的示范例,针对最短序列长度为133,穷举搜索找到36个LDPB根序列。

[0037] 在另一实施例中,CGR序列可在联机期间操作中构建。在一示范例中,CGR序列基于构建算法构建,如SINGER在《American Mathematical Society》(1938年,377-385页)的“A Theorem in Finite Projective Geometry and Some Applications to Number Theory”中所揭示的算法。

[0038] 一般来说,CGR序列中非0值位置的密度相当低(如大约 $1/(P-1)$ ),特别是在非0值位置的数目 $P$ 较大时。举例来说,根据等式3,当非0值位置的数目 $P$ 为3时,CGR序列的最短序列长度 $L_{\min}$ 为7,且非0值位置的密度低于 $1/2$ 。根据等式3,当非0值位置的数目 $P$ 为4时,CGR序列的最短序列长度 $L_{\min}$ 为13,且非0值位置的密度低于 $1/3$ 。根据等式3,当非0值位置的数目 $P$ 为5时,CGR序列的最短序列长度 $L_{\min}$ 为21,且非0值位置的密度低于 $1/4$ 。根据等式3,当非0值位置的数目 $P$ 为10时,CGR序列的最短序列长度 $L_{\min}$ 为91,非0值位置的密度低于 $1/9$ 。

[0039] 此外,根据本发明的一方面,CGR序列中非0值位置处的功率可被适当提升,以构建LDPB序列,使得根据LDPB序列发送信号的总功率与根据有关序列(例如其与LDPB序列具有相同的长度,在所有位置具有非0值)发送信号的总功率大致相当。

[0040] 根据本发明的另一方面,LDPB序列可基于非循环二进制序列构建,如哥隆尺(Golomb Ruler,GR)序列,其中任何两对非0值位置相距的距离都不相同。在GR序列示范例中,非0值位置的数目为GR序列的阶(order),且GR序列的长度对应于最后一个非0值位置。举例来说,长度为73的11阶GR序列在位置0,1,4,13,28,33,47,54,64,70,72处具有非0值。

[0041] 根据本发明的一方面,通信系统100用来利用相同根LDPB序列生成的一组序列,进行同步和装置识别。在一示范例中,该组序列包括根LDPB序列、根LDPB序列的循环和/或非循环移位副本。在一示范例中,该组序列可被分别分配给不同的装置进行装置识别。在另一示范例中,该组序列中的两个或更多序列可被分配给一个装置,如电子装置110,因此第一电子装置110可利用两个或更多个序列分别通过信号发送不同信息。

[0042] 在一实施例中,通信系统100可利用多个根LDPB序列生成的一组序列进行同步和装置识别。在一示范例中,多个根LDPB序列可被选择以具有较低数目的交叉重复(cross coincidence)。在一示范例中,长度为133的第一CGR序列和长度为133的第二CGR序列被选择。第一CGR序列包括0,1,3,12,20,34,38,81,88,94,104和109处的非0值位置,而第二CGR序列包括0,1,25,30,40,46,53,96,100,114,122和131处的非0值位置。在一示范例中,第一CGR序列和第二CGR序列的最大互相关(cross correlation)(如交叉重复)为2。在本示范例中,该组序列可包括第一CGR序列,第一CGR序列的循环和/或非循环移位副本,第二CGR序列,以及第二CGR序列的循环和/或非循环移位副本。

[0043] 特别地,在图1所示的示范例中,第一电子装置110包括耦接在一起的第一收发机113、第一基带处理电路120以及LDPB序列提供电路140。在一实施例中,第一基带处理电路120包括发送处理电路130,用来基于LDPB序列编码参考信号,如PSS、SSS和识别信号等。第一电子装置110可包括其他适宜组件(图未示),如处理器、存储器等。

[0044] 第二电子装置160包括耦接在一起的第二收发机163以及第二基带处理电路170。

第二基带处理电路170包括接收处理电路180,用来检测参考信号。其中,参考信号基于LDPB序列编码。第二电子装置160可包括其他适宜组件(图未示),如处理器、存储器等。

[0045] 需注意,通信系统100可包括其他装置,配置与第一电子装置110或第二电子装置160类似。

[0046] 需注意,第一基带处理电路120可包括其他适宜组件,如接收处理电路(图未示)等。类似地,第二基带处理电路170可包括其他适宜组件,如发送处理电路(图未示)等。

[0047] 第一收发机113用来接收和发送无线信号。在一示范例中,第一收发机113包括接收电路RX 116和发送电路TX 115。接收电路RX 116用来响应于天线114捕捉到的电磁波生成电信号,处理电信号以从电信号中提取数字采样。举例来说,接收电路RX 116可滤波、放大、下变频以及数字化电信号,以生成数字采样。接收电路RX 116可将数字采样提供给第一基带处理电路120用于进一步处理。

[0048] 在一示范例中,发送电路TX 115用来从第一基带处理电路120接收数字流(如输出采样),处理数字流以生成射频(Radio Frequency, RF)信号,并引起天线114将电磁波发送到空中以承载数字流。在一示范例中,发送电路TX 115可将数字流转换为模拟信号,并放大、滤波和上变频模拟信号以生成RF信号。

[0049] 在图1所示的示范例中,LDPB序列提供电路140用来提供一个或多个LDPB序列给发送处理电路130。在一示范例中,LDPB序列提供电路140作为存储LDPB序列的存储器电路实现。LDPB序列由穷举搜索或理论构建所预定。在一示范例中,LDPB序列被分配给第一电子装置110。LDPB序列可以以任何合适形式存储。在一示范例中,LDPB序列以多个非0值位置的形式存储。

[0050] 在一实施例中,LDPB序列与相位调制配置存储在一起。在一示范例中,LDPB序列用于在频域编码参考信号。相位调制配置被预定,以及时域的峰均功率比(Peak to Average Power Ratio, PAPR)最小化,如可优化第一收发机113中功率放大器(图未示)的性能。在一示范例中,相位调制中采用二进制相移键控(Binary Phase Shift Keying, BPSK)。随后,每个非0值位置可从两个相位中选择一个相位用于相位调制。在一示范例中,用于LDPB序列的所选相位组合被测试,以确定具有最低PAPR的相位调制配置。

[0051] 需注意,LDPB序列提供电路140可利用其他适宜电路实现。在另一示范例中,LDPB序列提供电路140可作为处理器实现,其执行软件指令以生成空中的—个或多个LDPB序列。在另一示范例中,LDPB序列提供电路140利用逻辑电路实现,其被配置以生成空中的—个或多个LDPB序列。在另一示范例中,LDPB序列提供电路140利用通信接口电路实现,其被配置以从位于第一电子装置110之外的外部来源(external source)接收一个或多个LDPB序列。其中,外部来源如电信服务提供商的核心节点。

[0052] 根据本发明的一方面,发送处理电路130用来接收一个或多个LDPB序列,并基于一个或多个LDPB序列编码一个或多个参考信号。其中参考信号用于同步以及/或者装置识别,如PSS、SSS等。此外,在一实施例中,发送处理电路130可适当编码其他信息(如数据和控制信息),并响应于已编码参考信号、数据和控制信息,生成数字流(如输出采样)。

[0053] 需注意,一个或多个LDPB序列可被映射并用于各种域中,如时域、频域、二维时频域等。在一实施例中,发送处理电路130可基于一个或多个LDPB序列在时域编码参考信号。在一示范例中,非0值放置在对应于LDPB序列中非0值位置的不同时标(time mark)上。



[0054] 在另一实施例中,发送处理电路130可基于一个或多个LDPB序列在频域编码参考信号。在一示范例中,非0值放置在对应于LDPB序列中非0值位置的特定子载波上。

[0055] 在另一实施例中,发送处理电路130可基于一个或多个LDPB序列在二维视频域编码参考信号。举例来说,在正交频分复用(Orthogonal Frequency Division Multiplexing,OFDM)系统中,采用资源元素集合来承载参考信号,每个资源元素对应于频域中的特定子载波和时域中的特定符号。在本示范例中,发送处理电路130可将LDPB序列映射到上述资源元素集合上。举例来说,发送处理电路130可将非0值放置在映射到LDPB序列中非0值位置的资源元素上。在一实施例中,非0值为复值(complex value)以用于相位调制和功率提升,波形根据复值和资源元素的位置进行调制。

[0056] 需注意,在一示范例中,上述资源元素集合可为任意资源元素集合。

[0057] 根据本发明的一方面,发送处理电路130也可处理其他信息,如控制信息、数据等。举例来说,发送处理电路130可根据适宜信道编码技术处理数据,其中信道编码技术可为错误检测编码技术、速率匹配编码技术、低密度奇偶校验(Low Density Parity Check,LDPC)编码技术、极化编码技术(polar coding)等。在一示范例中,数据可被适当调制并复用,以生成OFDM符号。随后,OFDM符号进行交织(interleave)并映射到数据传送所分配的资源元素上。

[0058] 发送处理电路130随后基于各种信息处理的资源元素映射结果生成数字流,其中信息处理如参考信号处理、数据处理、下行链路控制信息处理等。

[0059] 需注意,发送处理电路130可执行其他适当功能,如扰码(scrambling)等。需注意,发送处理电路130可以采用各种技术实现。在一示范例中,发送处理电路130作为集成电路实现。在另一示范例中,发送处理电路130可作为执行软件指令的一个或多个处理器实现。

[0060] 根据本发明的一方面,参考信号可由第二电子装置160检测,以提供时间同步信息、频率同步信息、装置识别、数据信道的子载波间隔、载波中心频率的位置等给第二电子装置160。

[0061] 在第二电子装置160中,第二收发机163用来接收和发送无线信号。在一示范例中,第二收发机163包括接收电路RX 166和发送电路TX 165。接收电路RX 166用来响应于天线164捕捉到的电磁波生成电信号,并处理电信号以从电信号中提取数字采样。举例来说,接收电路RX 166可滤波、放大、下变频以及数字化电信号,以生成数字采样。接收电路RX 166可将数字采样提供给第二基带处理电路170用于进一步处理。

[0062] 在一示范例中,发送电路TX 165用来从第二基带处理电路170接收数字流(如输出采样),处理数字流以生成RF信号,并引起天线164将电磁波发送到空中以承载数字流。在一示范例中,发送电路TX 165可将数字流转换为模拟信号,并放大、滤波和上变频模拟信号以生成RF信号。

[0063] 根据本发明的一方面,接收处理电路180用来从接收电路RX 166接收数字采样。基于数字采样,接收处理电路180检测一个或多个基于LDPB序列编码的参考信号,并基于LDPB序列与第一电子装置110建立时间以及/或者频率同步。

[0064] 需注意,虽然图1所示的示范例中每个装置采用一根天线,通信系统100可被适当调整,以采用多输入多输出(Multiple Input Multiple Output,MIMO)天线技术。

[0065] 图2是根据本发明实施例的进程200的流程图。在一示范例中,进程200由第一电子

装置110执行,以发送包括一个或多个参考信号的无线信号。其中,上述参考信号基于LDPB序列编码。进程开始于S201,并进入到S210。

[0066] 在S210中,接收一个或多个LDPB序列。在图1所示的示范例中,第一基带处理电路130从序列提供电路140接收一个或多个LDPB序列。

[0067] 在S220中,基于LDPB序列编码参考信号。在图1所示的示范例中,发送处理电路130可基于一个或多个LDPB序列在二维时频域编码参考信号。在OFDM系统的示范例中,资源元素集合用来承载参考信号,且每个资源元素对应于频域中的特定子载波和时域中的特定符号。在本示范例中,发送处理电路130可将LDPB序列映射到上述资源元素集合上。举例来说,发送处理电路130可将非0值放置在映射到LDPB序列中非0值位置的资源元素上。在一实施例中,非0值为复值以用于相位调制和功率提升。此外,波形根据复值和资源元素的位置进行调制。

[0068] 在S230中,基于各种信息处理生成数字流。在图1所示的示范例中,发送处理电路130基于各种信息处理(如参考信号处理、数据处理、下行链路控制信息处理)的资源元素映射结果生成数字流。

[0069] 在S240中,响应于数字流发送无线信号。在图1所示的示范例中,发送电路TX 115从第一基带处理电路120接收数字流,处理数字流以生成RF信号,并使得天线114发送电磁波到空中以承载数字流。进程随后进入S299并结束。

[0070] 图3是根据本发明一实施例的LDPB序列示范例的图表300的示意图。图表300采用实心矩形代表非0值位置,并采用空矩形代表0值位置。LDPB序列为具有4个非0值位置的CGR,LDPB序列的长度为13,且非0值的密度低于1/3。

[0071] 图表300包括根序列310以及多个循环移位副本321-332。图3所示示范例中的LDPB序列具有理想的循环自相关特性。举例来说,310和321-332中的任何两个序列最多有一个重叠的非0值位置。

[0072] 图4是根据本发明实施例的在不同域中采用LDPB序列的图表400的示意图。图表400采用实心矩形代表非0值位置,并采用空矩形代表0值位置。LDPB序列为具有5个非0值位置的CGR,LDPB序列的长度为21,且非0值的密度低于1/4。

[0073] 图表400包括LDPB在时域中的第一映射410。LDPB序列中的每个位置可根据第一映射410映射到时间标尺中的时标上。

[0074] 图表400包括LDPB在频域中的第二映射420。LDPB序列中的每个位置可根据第二映射420映射到频域中的子载波上。

[0075] 图表400包括LDPB在二维时频域中的第三映射430。LDPB序列中的每个位置可根据第三映射430映射到二维时域中的资源元素上。

[0076] 附录A:P=12, $L_{\min}=133$ 时的穷举搜索结果

	1.	0	1	3	12	20	34	38	81	88	94	104	109
	2.	0	1	3	15	46	71	75	84	94	101	112	128
	3.	0	1	3	17	21	58	65	73	100	105	111	124
	4.	0	1	3	17	29	61	80	86	91	95	113	126
	5.	0	1	4	12	21	26	45	68	84	97	99	127
	6.	0	1	4	16	50	71	73	81	90	95	101	108
	7.	0	1	4	27	51	57	79	89	100	118	120	125
	8.	0	1	5	12	15	31	33	39	56	76	85	98
	9.	0	1	5	21	24	39	49	61	75	92	125	127
	10.	0	1	5	24	44	71	74	80	105	112	120	122
[0077]	11.	0	1	5	25	28	68	78	87	89	104	120	126
	12.	0	1	6	18	39	68	79	82	98	102	124	126
	13.	0	1	6	22	33	40	50	59	63	88	119	131
	14.	0	1	7	9	42	59	73	85	95	110	113	129
	15.	0	1	7	35	37	50	66	89	108	113	122	130
	16.	0	1	8	10	32	36	52	55	66	95	116	128
	17.	0	1	8	14	30	45	47	56	66	106	109	129
	18.	0	1	8	21	33	36	47	52	70	74	76	124
	19.	0	1	8	21	39	43	48	54	73	105	117	131
	20.	0	1	9	14	16	34	45	55	77	83	107	130
	21.	0	1	9	19	24	31	52	56	58	69	72	98
	22.	0	1	10	23	29	34	61	69	76	113	117	131

	23.	0	1	10	58	60	64	82	87	98	101	113	126
	24.	0	1	12	14	22	29	54	60	63	90	110	129
	25.	0	1	15	18	20	24	31	52	60	85	95	107
	26.	0	1	15	25	45	52	58	61	63	80	84	92
	27.	0	1	16	21	24	49	51	58	62	68	80	94
	28.	0	1	23	37	57	62	75	83	86	90	92	102
[0078]	29.	0	1	25	30	40	46	53	96	100	114	122	131
	30.	0	1	26	33	39	44	53	61	63	84	118	130
	31.	0	1	27	39	49	74	82	103	110	114	116	119
	32.	0	1	32	42	44	48	51	59	72	77	97	111
	33.	0	1	36	49	58	78	95	101	103	119	122	129
	34.	0	1	36	62	65	76	78	82	103	110	115	125
	35.	0	1	40	54	66	72	76	83	85	110	113	118
	36.	0	1	42	50	54	71	73	76	82	89	109	119

[0079] 当以硬件实现时,硬件可包括分离组件、集成电路、专用集成电路(Application Specific Integrated Circuit,ASIC)等中的一个或多个。

[0080] 本发明虽以特定实施例揭露如上以用于示范目的,但可对示范例进行变更、润饰和改动。相应地,上述实施例仅用于说明的目的,并非用以限定本发明。在不脱离本发明的权利要求书的范围内,可进行修改。

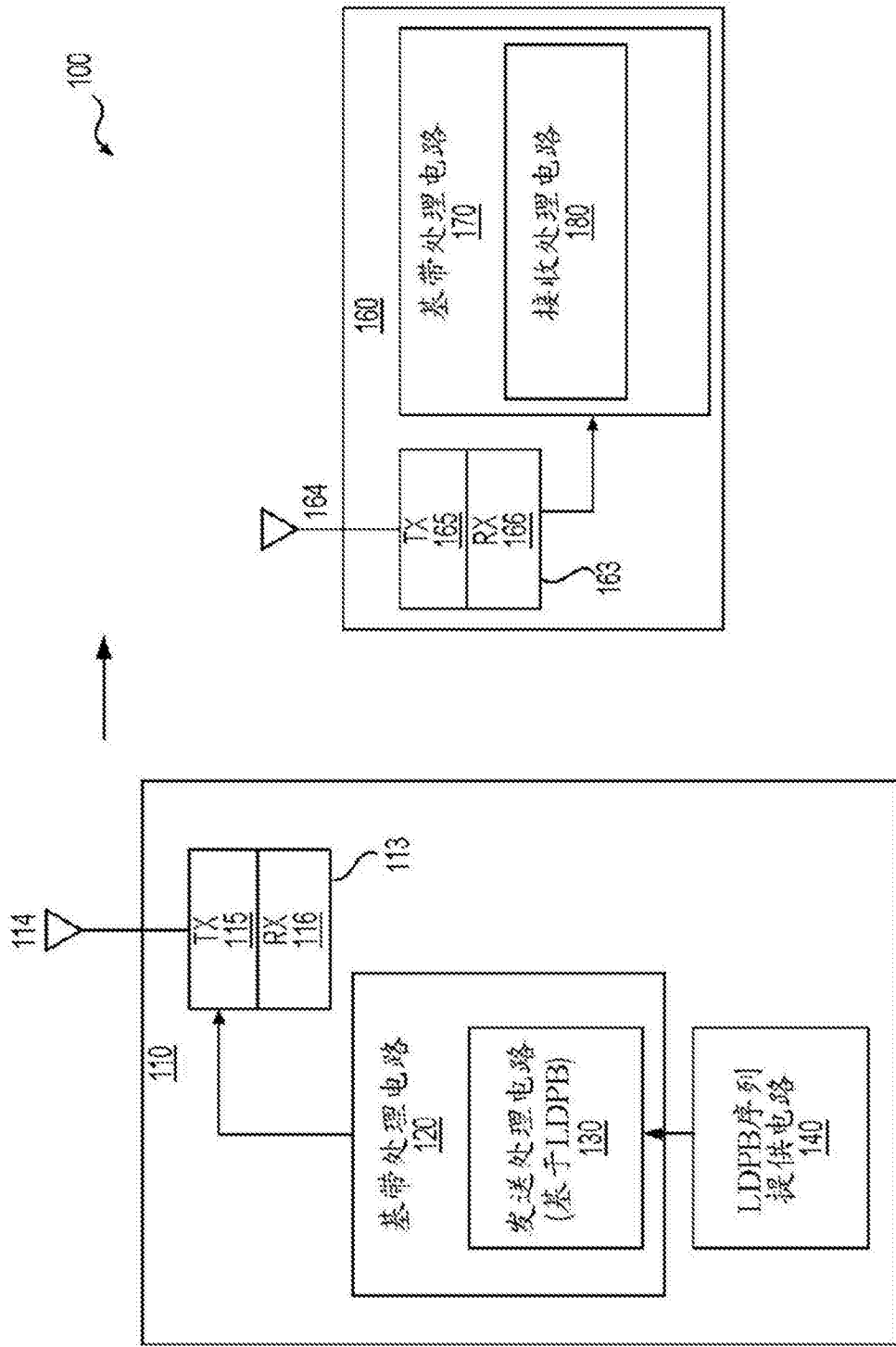


图1

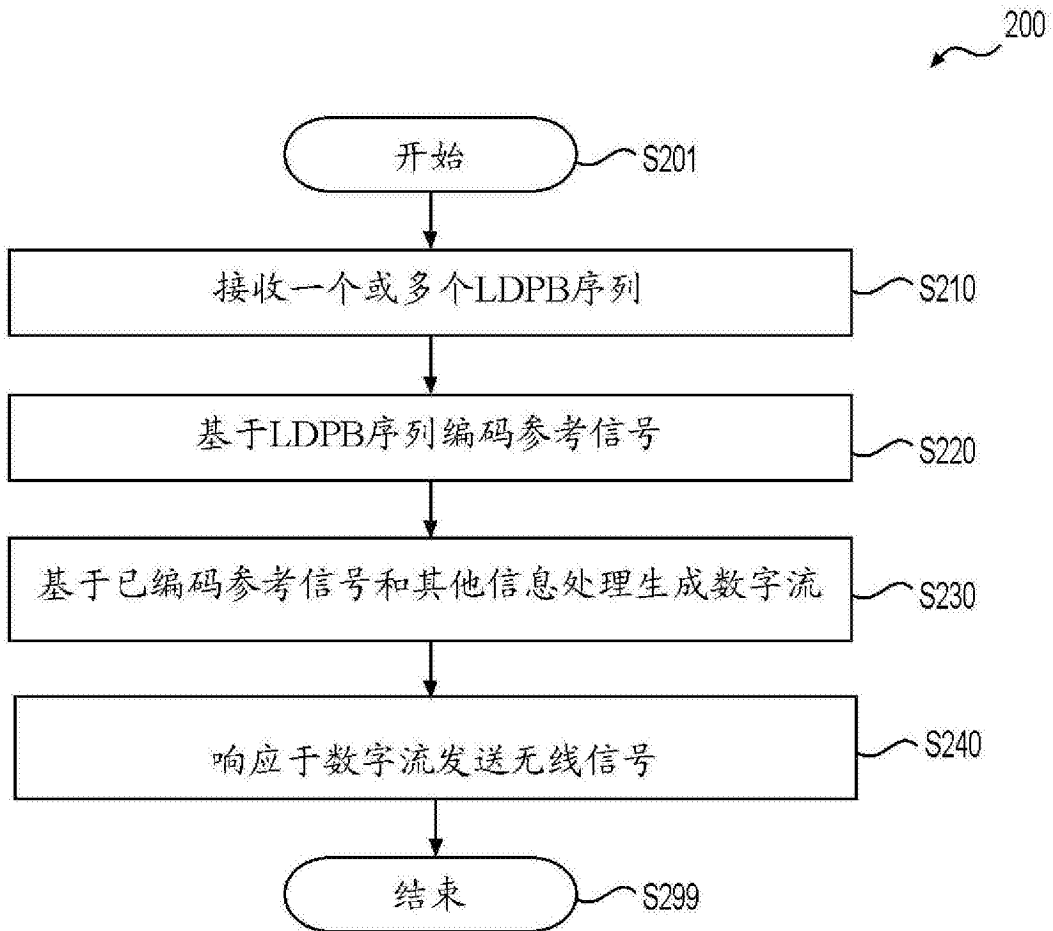


图2

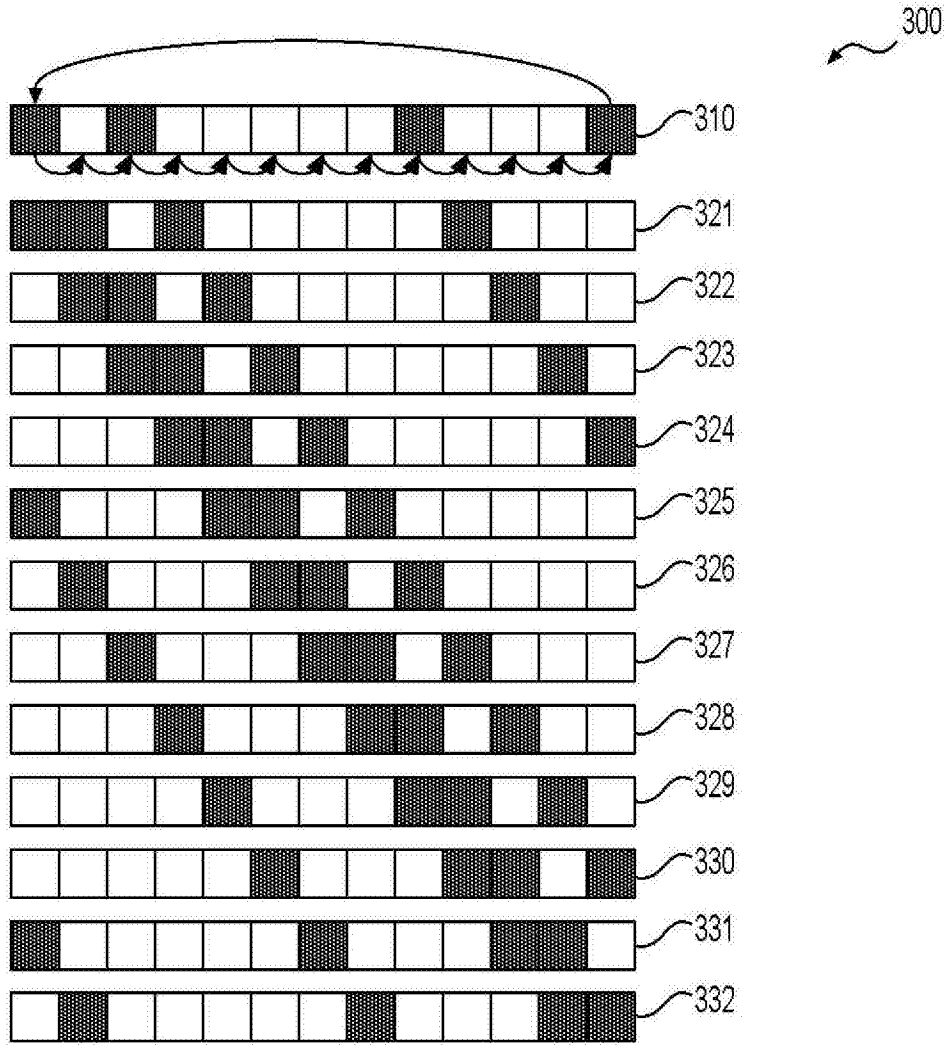


图3

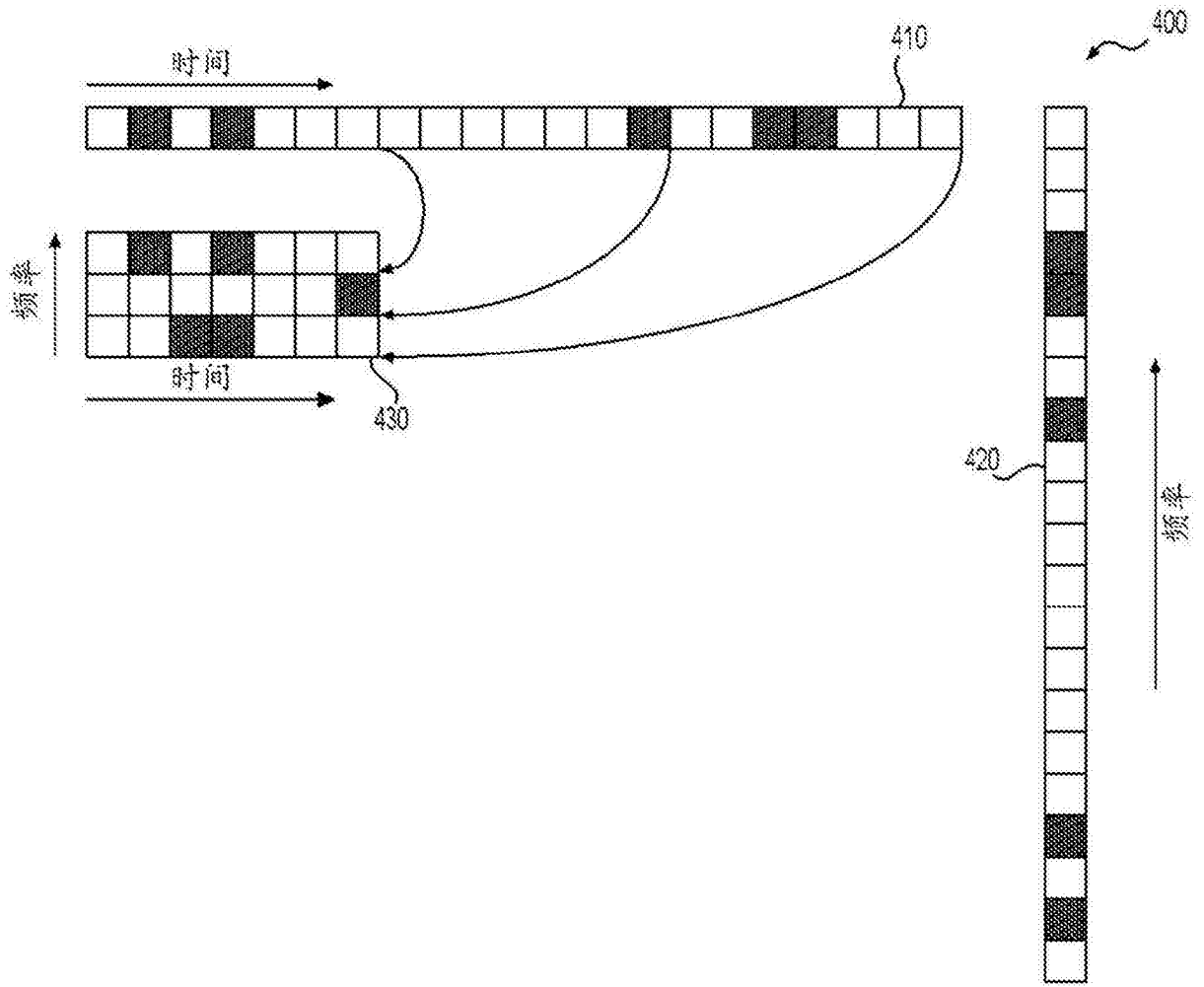


图4