

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2013 年 10 月 31 日 (31.10.2013)



(10) 国际公布号
WO 2013/159520 A1

- (51) 国际专利分类号:
H01L 29/786 (2006.01) G02F 1/133 (2006.01)
G02F 1/136 (2006.01)
- (21) 国际申请号: PCT/CN2012/085487
- (22) 国际申请日: 2012 年 11 月 28 日 (28.11.2012)
- (25) 申请语言: 中文
- (26) 公布语言: 中文
- (30) 优先权:
201210122560.5 2012 年 4 月 24 日 (24.04.2012) CN
- (71) 申请人: 京东方科技集团股份有限公司 (BOE TECHNOLOGY GROUP CO., LTD.) [CN/CN]; 中国北京市朝阳区酒仙桥路 10 号, Beijing 100015 (CN)。
- (72) 发明人: 孔祥春 (KONG, Xiangchun); 中国北京市经济技术开发区地泽路 9 号, Beijing 100176 (CN)。曹占峰 (CAO, Zhanfeng); 中国北京市经济技术开发区地泽路 9 号, Beijing 100176 (CN)。
- (74) 代理人: 北京市柳沈律师事务所 (LIU, SHEN & ASSOCIATES); 中国北京市朝阳区北辰东路 8 号汇宾大厦 A0601, Beijing 100101 (CN)。
- (81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。
- (84) 指定国 (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG)。

本国际公布:

- 包括国际检索报告(条约第 21 条(3))。

(54) Title: THIN-FILM TRANSISTOR ARRAY SUBSTRATE, MANUFACTURING METHOD THEREFOR AND LIQUID CRYSTAL DISPLAY

(54) 发明名称: 薄膜晶体管阵列基板及其制造方法和液晶显示器

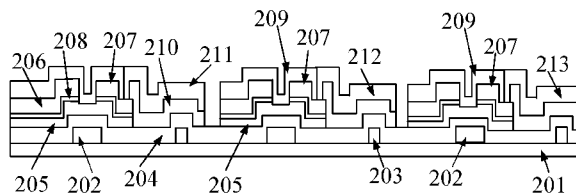


图 6 / Fig. 6

(57) Abstract: A thin-film transistor (TFT) array substrate, a manufacturing method therefor and a liquid crystal display. The TFT array substrate (201) comprises a substrate (201); a gate electrode (202), a gate line and a shutter bar being formed on the substrate (201); a gate insulating layer (204), a semiconductor active layer (205), a source electrode (206) and a drain electrode (207) which are separated, and a trench structure being formed on the gate electrode (202) in sequence, and the gate insulating layer (204) coming into contact with the semiconductor active layer (205); a passivation layer (209) which is formed above the source electrode (206) and the drain electrode (207); a pixel electrode (210) which is formed above the gate insulating layer (204), the pixel electrode (210) being electrically connected to the drain electrode (207); and at least one primary colour filter layer (211, 212, 213) located above the pixel electrode (210).

(57) 摘要: 一种薄膜晶体管 (TFT) 阵列基板及其制造方法和液晶显示器。该 TFT 阵列基板 (201) 包括: 基板 (201); 所述基板 (201) 上形成有栅极 (202)、栅线和遮光条; 在所述栅极 (202) 上依次形成有栅绝缘层 (204)、半导体有源层 (205)、相分离的源极 (206)、漏极 (207) 及沟道结构, 所述栅绝缘层 (204) 与所述半导体有源层 (205) 相接触; 在所述源极 (206) 和所述漏极 (207) 上方形成的钝化层 (209); 在所述栅绝缘层 (204) 上方形成的像素电极 (210), 所述像素电极 (210) 与所述漏极 (207) 电连接; 以及位于所述像素电极 (210) 上方的至少一种原色滤光层 (211、212、213)。



WO 2013/159520 A1

薄膜晶体管阵列基板及其制造方法和液晶显示器

技术领域

5 本发明的实施例涉及薄膜晶体管（TFT）阵列基板及其制造方法和液晶显示器。

背景技术

10 薄膜晶体管液晶显示器（Thin Film Transistor Liquid Crystal Display, TFT-LCD）因其具有体积小、功耗低、辐射少等特点，在当前的平板显示器市场中占据主导地位。

现有技术中，TFT-LCD 的结构由阵列基板、彩膜基板以及填充在两基板之间的液晶层组成。阵列基板和彩膜基板分别形成在不同的玻璃基板上。阵列基板包括栅线、数据线、薄膜晶体管和像素电极，一般采用四次构图工艺
15 来完成阵列基板的制造。彩膜基板包括黑矩阵、彩色光刻胶、保护层和透明导电层，也需要四次构图工艺来完成彩膜基板的制造。构图工艺一般包括光刻胶的涂敷、掩模、曝光、显影、剥离等过程，每次构图工艺都需要使用掩模板，而掩模板价格昂贵。因此，完成 TFT-LCD 的结构制造共需要至少
20 八次构图工艺，制造步骤较多，生产成本较高。

发明内容

在本发明的一个实施例中，提供一种 TFT 阵列基板，其包括：基板；在所述基板上形成的栅极、栅线和遮光条；在所述栅极上依次形成的栅绝缘层、
25 半导体有源层、相分离的源极和漏极以及沟道结构，所述栅绝缘层与所述半导体有源层相接触；在所述源极和所述漏极上方形成的钝化层；在所述栅绝缘层上方形成的像素电极，所述像素电极与所述漏极电连接；以及位于所述像素电极上方的至少一种原色滤光层。

在本发明的另一个实施例中，提供一种液晶显示器，其包括上述 TFT 阵列基板。

30 在本发明的另一个实施例中，提供一种 TFT 阵列基板的制造方法，用于

制造上述 TFT 阵列基板，所述方法包括：在基板上沉积金属层，通过执行第一构图工艺而形成栅极、栅线和遮光条；在所述栅极、所述栅线和所述遮光条上依次沉积栅绝缘层、半导体有源层和源漏极金属层，通过执行第二构图工艺而形成数据线、相分离的源极和漏极以及沟道结构；在所述基板上沉积钝化层，通过执行第三构图工艺而露出所述漏极；在所述钝化层上沉积透明导电薄膜层，通过执行构图工艺而形成像素电极以及位于所述像素电极上的至少一种原色滤光层，其中所述像素电极与所述漏极电连接。

附图说明

10 为了更清楚地说明本发明实施例的技术方案，下面将对实施例的附图作简单地介绍，显而易见地，下面描述中的附图仅仅涉及本发明的一些实施例，而非对本发明的限制。

图 1 为本发明实施例提供的 TFT 阵列基板的制造方法中执行第一构图工艺之后的结构示意图；

15 图 2 为本发明实施例提供的 TFT 阵列基板的制造方法中执行第二构图工艺之后的结构示意图；

图 3 为本发明实施例提供的 TFT 阵列基板的制造方法中执行第三构图工艺之后的结构示意图；

20 图 4 为本发明实施例提供的另一种 TFT 阵列基板的制造方法中执行第三构图工艺之后的结构示意图；

图 5 为本发明实施例提供的 TFT 阵列基板的制造方法中执行第四构图工艺之后的结构示意图；

图 6 为本发明实施例提供的 TFT 阵列基板的制造方法中执行第六构图工艺之后的结构示意图。

25

具体实施方式

为使本发明实施例的目的、技术方案和优点更加清楚，下面将结合本发明实施例的附图，对本发明实施例的技术方案进行清楚、完整地描述。显然，所描述的实施例是本发明的一部分实施例，而不是全部的实施例。基于所描述的本发明的实施例，本领域普通技术人员在无需创造性劳动的前提下所获

30

得的所有其他实施例，都属于本发明保护的范畴。

本发明的实施例提供一种 TFT 阵列基板及其制造方法，其能够减少 TFT 液晶显示器的制造步骤，降低生产成本。本发明的实施例还提供一种包括上述 TFT 阵列基板的液晶显示器。

5 实施例一

下面，参照图 1 至图 6 详细说明本发明的实施例提供的 TFT 阵列基板的制造方法。本发明的实施例提供的 TFT 阵列基板的制造方法例如包括以下步骤 S101 至 S104。

10 S101、在基板上沉积金属层，通过执行第一构图工艺而形成栅极、栅线和遮光条。

图 1 为本发明实施例提供的 TFT 阵列基板的制造方法中执行第一构图工艺之后的结构示意图。如图 1 所示，首先，采用例如磁控溅射或者热蒸发的方法，在基板 201 上沉积厚度为 500 Å 至 5000 Å 的金属层。

15 在本发明的实施例中，例如，金属层的材料可以使用钨、钛、钼、铝、钽、铝镍合金、钼钨合金、铬或铜等金属或合金形成，也可使用上述几种材料的组合形成；基板 201 可采用玻璃、石英或者其它非金属的导光材料形成。

通过第一构图工艺，在基板 201 上形成栅极 202、栅线（图 1 中未标示）、公共电极 203 和遮光条（图 1 中未标示），同时还形成数据信号线（图 1 中未标示）。

20 在本发明的实施例中，上述遮光条设置在像素电极的周边区域中，与栅极 202 位于同一层，对像素电极的边缘进行遮挡，防止漏光现象的产生。此外，在本发明的一些实施例中，当上述遮光条与公共电极进行连接时，此遮光条也可以实现存储电容的底电极的功能。

25 S102、在栅极、栅线、公共电极和遮光条上依次沉积栅绝缘层、半导体有源层及源漏极金属层，通过执行第二构图工艺而形成数据线、相分离的源极和漏极以及沟道结构。

30 图 2 为本发明实施例提供的 TFT 阵列基板的制造方法中执行第二构图工艺之后的结构示意图。如图 2 所示，首先，使用例如等离子体增强化学气相沉积（PECVD）的方法在基板 201 上沉积厚度为 1000 Å 至 7000 Å 的薄膜作为栅绝缘层 204，栅绝缘层 204 覆盖栅极 202、栅线、公共电极 203 和遮光条。

栅绝缘层 204 可以采用氧化物、氮化物或氮氧化物形成。在形成有栅绝缘层 204 的基板 201 上可以使用化学沉积的方法依次沉积厚度为 1000Å 至 7000Å 的半导体有源层 205 和厚度为 500Å 至 6000Å 的欧姆接触层 208。在本发明的一些实施例中，为了减小 TFT 区域的寄生电容，可以在即将形成的 TFT 结构允许的情况下适当增加欧姆接触层 208 的膜厚。然后，再使用例如磁控溅射或者热蒸发的方法在基板 201 上沉积厚度为 500 Å 至 5000 Å 的源漏金属层，该源漏金属层可以使用铬、钨、钛、铈、钼、铝、铜等金属或其合金形成。

在本发明的实施例中，栅绝缘层 204 可以选用氧化物、氮化物或氮氧化物形成，对应的反应气体可以为 SiH_4 、 NH_3 、 N_2 的混合气体或 SiH_2Cl_2 、 NH_3 、 N_2 的混合气体；半导体有源层 205 可以为非晶硅薄膜，对应的反应气体可以是 SiH_4 、 N_2 的混合气体或 SiH_2 、 Cl_2 、 N_2 的混合气体，然而本发明的实施例不限于此。

在沉积有栅绝缘层 204、半导体有源层 205、欧姆接触层 208 和源漏金属层的基板 201 上涂敷光刻胶层，采用带有狭缝的半色调或灰色掩模板对光刻胶层进行曝光，以形成完全曝光区、部分曝光区以及非曝光区，完全曝光区对应于像素区域中除了 TFT 区域以外的其它区域，部分曝光区域对应于沟道区域（图 2 中未标示），非曝光区域对应于其它区域，即对应于数据线（图 2 中未标示）、源极 206 和漏极 207 的区域。在显影过程完成之后，完全曝光区的光刻胶被完全去除，非曝光区的光刻胶被完全保留，部分曝光区的光刻胶被部分地保留。

接下来，通过刻蚀工艺，刻蚀掉完全曝光区的源漏金属层、欧姆接触层 208 以及半导体有源层 205，以形成数据线（图 2 中未标示）；然后，通过灰化工艺，去除掉部分曝光区的光刻胶，以露出沟道区域的源漏金属层；再通过刻蚀工艺，刻蚀掉部分曝光区的源漏金属层、欧姆接触层 208 及部分半导体有源层 205，以形成源极 206、漏极 207 以及沟道结构；最后，对光刻胶进行剥离，形成图 2 所示的结构。

S103、在基板上沉积钝化层，通过执行第三构图工艺而露出漏极。

需要说明的是，执行第三构图工艺的目的就是露出漏极，这样使得之后形成的像素电极与漏极电连接。露出漏极的方法有多种，例如，可以将像素

区域内的除了 TFT 区域之外的其它区域的部分钝化层全部刻蚀掉,也可以在钝化层中形成过孔,本发明的实施例不限于此。

图 3 为本发明实施例提供的 TFT 阵列基板的制造方法中执行第三构图工艺之后的结构示意图。如图 3 所示,首先,采用例如等离子体增强化学气相沉积 (PECVD) 的方法,在经过上述处理的基板 201 上沉积厚度为 1000Å 至 7000Å 的薄膜作为栅极的钝化层 209;然后,涂敷光刻胶层并且采用普通的掩模板对其进行曝光,再经过显影和刻蚀的过程之后将像素区域内的除了 TFT 区域之外的其它区域的部分钝化层 209 全部刻蚀掉,并且露出漏极 207 的部分区域;最后,再对光刻胶进行剥离,从而完成第三构图工艺。

10 在本发明的实施例中,钝化层 209 可以选用氧化物、氮化物或氮氧化物形成,对应的反应气体可以为 SiH_4 、 NH_3 、 N_2 的混合气体或 SiH_2Cl_2 、 NH_3 、 N_2 的混合气体。

需要说明的是,在存在公共电极 203 的结构中,可以适当调整栅绝缘层 204 的膜厚,保证器件区与像素区之间具有合理的高度差,从而减小公共电极线对高度的影响。

图 4 为本发明实施例提供的另一种 TFT 阵列基板的制造方法中执行第三构图工艺之后的结构示意图,图 4 所示的显影和刻蚀之前的步骤与图 3 所示的第三构图工艺中的相应步骤相同,但在显影和刻蚀的过程中,可以将漏极 207 上方的部分钝化层 209 刻蚀掉,以在钝化层 209 中形成过孔,通过该过孔可以实现之后形成的像素电极与漏极 207 之间的电连接。

20 S104、在钝化层上沉积透明导电薄膜层,通过执行构图工艺而形成像素电极及位于像素电极上的至少一种原色滤光层,其中,像素电极与漏极电连接。

在本发明的实施例中,通过执行构图工艺,在形成位于像素电极上的至少一种原色滤光层的同时形成像素电极,相对于现有技术,减少了 TFT-LCD 的制造过程中使用掩模板的次数,因此减少了 TFT-LCD 的制造步骤,降低了生产成本。

在本发明的实施例中,步骤 S104 可以进一步包括以下步骤:

30 S1041、在透明导电薄膜层上,沉积原色光刻胶层,所述原色可以是红色、绿色或者蓝色,也可以是设计者需要的其它色彩;

S1042、通过半色调或灰色调掩模板对光刻胶层进行曝光，以形成非曝光区、部分曝光区和完全曝光区，其中，非曝光区对应于透明导电薄膜层上具有原色滤光层的预设位置，部分曝光区对应于透明导电薄膜层上具有非原色滤光层的预设位置，完全曝光区对应于除了部分曝光区和非曝光区之外的其它区域，即 TFT 区域；

S1043、显影后，对位于完全曝光区的透明导电薄膜层进行刻蚀，以形成像素电极；以及

S1044、对位于部分曝光区的光刻胶进行灰化处理，保留位于非曝光区的原色光刻胶。

10 下面以红色光刻胶为例对上述步骤进行说明。图 5 为本发明实施例提供的 TFT 阵列基板的制造方法中执行第四构图工艺之后的结构示意图。如图 5 所示，在执行第三构图工艺之后，通过采用例如磁控溅射或者热蒸发的方法，在基板 201 上沉积厚度为 100Å 至 1000Å 的透明导电薄膜层，该透明导电薄膜层可以采用氧化铟锡、氧化铟锌或氧化铝锌，也可以采用其它金属或者金属氧化物。然后，在透明导电薄膜层上涂敷红色光刻胶薄膜，当第三构图工艺中除了 TFT 区域的其它区域中的部分钝化层 209 被刻蚀掉时，第四构图工艺中涂敷的红色光刻胶的厚度在像素区域内无钝化层 209 的部分大于 TFT 区域（具有钝化层 209）的部分。接下来，采用具有狭缝的半色调或灰色调掩模板进行曝光，以形成非曝光区、部分曝光区和完全曝光区，其中，非曝光区对应于透明导电薄膜层上具有红色滤光层的预设位置，部分曝光区对应于透明导电薄膜层上具有非红色滤光层的预设位置，完全曝光区对应于除了部分曝光区和非曝光区之外的其它区域，即 TFT 区域。接下来，进行显影，以将完全曝光区的红色光刻胶去除，露出透明导电薄膜层，然后通过刻蚀工艺将完全曝光区的透明导电薄膜层刻蚀掉，形成像素电极 210。在显影之后，

20 部分曝光区的光刻胶被部分地去除，从而使其厚度减小。接下来，对位于部分曝光区的光刻胶进行灰化处理，同时对非曝光区的光刻胶也进行灰化处理。在灰化处理之后，部分曝光区的光刻胶被完全去除，而非曝光区的光刻胶的厚度减小，对像素电极 210 上保留的红色光刻胶不进行剥离，以形成红色滤光层 211。

30 在第四构图工艺中完成刻蚀之后，像素电极上方的光刻胶不需进行剥离

处理，因此缩短了生产周期，同时，光刻胶预先经过染色处理，可以作为彩膜的部分结构作光线的调色之用，增大了材料的利用率，降低了成本。

如果上述 TFT 阵列基板在与彩膜基板对盒成型后形成为具有三原色的 TFT-LCD，可以在该 TFT 阵列基板上继续以原色光刻胶制造滤光层。这里以绿色和蓝色光刻胶为例进行说明，但是本发明的实施例不限于此。

在本发明的实施例中，例如，在基板上沉积绿色光刻胶层，通过执行第五构图工艺的曝光、显影、烘烤处理，形成绿色滤光层；然后，在基板上沉积蓝色光刻胶层，通过执行第六构图工艺的曝光、显影、烘烤处理，形成蓝色滤光层。在本发明的实施例中，绿色光刻胶层和蓝色光刻胶层的第五和第六构图工艺与现有技术中的彩膜工艺实质上相同或相近，因此这里不再赘述。

在执行第五和第六构图工艺之后，如图 6 所示，在像素电极 210 上形成了红色滤光层 211、绿色滤光层 212、蓝色滤光层 213，三者可以作为彩膜构件作光线的调色之用，其作用与彩膜基板上的滤光层的作用实质上相同或相近。

在本发明的实施例中，步骤 S104 也可以进一步包括以下步骤：

S1045、在透明导电薄膜层上，沉积原色光刻胶层；

S1046、通过构图工艺对原色光刻胶层进行曝光、显影、烘烤处理，形成第一原色滤光层，其中，第一原色滤光层位于透明导电薄膜层上具有第一原色滤光层的预设位置；

S1047、重复上述原色光刻胶的沉积、曝光、显影、烘烤处理，形成第 n 原色滤光层，其中， n 为正整数，第 n 原色滤光层位于透明导电薄膜层上具有第 n 原色滤光层的预设位置；以及

S1048、对暴露在原色滤光层之间的透明导电薄膜层进行刻蚀，以形成像素电极。

下面，以红、绿、蓝色三原色光刻胶为例进行说明。

首先，在透明导电薄膜层上，沉积红色光刻胶层，通过曝光、显影、烘烤处理，形成红色滤光层。在本发明的实施例中，例如，通过采用磁控溅射方法在基板上沉积透明导电薄膜层之后，沉积一层红色光刻胶层，采用普通掩模板对红色光刻胶层进行曝光，使红色光刻胶层形成完全曝光区和非曝光区，非曝光区对应于透明导电薄膜层上具有红色滤光层的预设位置，完全曝

30 区，非曝光区对应于透明导电薄膜层上具有红色滤光层的预设位置，完全曝

光区对应于除了非曝光区之外的其它区域；然后，执行显影处理，从而使完全曝光区的红色光刻胶被完全去除，非曝光区域的红色光刻胶全部保留，烘烤处理后形成红色滤光层。在本发明的实施例中，上述构图工艺与现有技术中形成彩膜基板中的彩膜的工艺实质上相同或相近，因此这里不再详述。

5 接下来，在基板上，沉积绿色光刻胶层，通过曝光、显影、烘烤处理，形成绿色滤光层。在本发明的实施例中，形成绿色滤光层的步骤除了光刻胶为绿色外，其它工艺与上述红色滤光层的构图工艺相同，因此这里不再赘述。

10 接下来，在基板上，沉积蓝色光刻胶层，通过曝光、显影、烘烤处理，形成蓝色滤光层。在本发明的实施例中，形成蓝色滤光层的步骤除了光刻胶为蓝色外，其它工艺与上述红色滤光层的构图工艺相同，因此这里不再赘述。

之后，对暴露在原色滤光层之间的透明导电薄膜层进行刻蚀，以形成像素电极。

15 如图 6 所示，在执行步骤 S1045 至 S1048 之后形成原色滤光层，该原色滤光层可以包括红色滤光层 211、绿色滤光层 212 和蓝色滤光层 213。在本发明的实施例中，在像素电极 210 上形成的红色滤光层 211、绿色滤光层 212 和蓝色滤光层 213，三者可以作为彩膜构件作光线的调色之用，其作用与彩膜基板上的滤光层的作用实质上相同或相近。

20 需要说明的是，在本发明的实施例中，在上述 TFT 阵列基板的像素电极上也可以采用本发明实施例提供的方法形成多种原色滤光层，并且这些原色可以根据具体情况而定，可以是红色、绿色、蓝色、黄色或者设计者需要的其它色彩。

在本发明的实施例中，上述 TFT 阵列基板的制造方法还可以包括：在原色滤光层上沉积遮光性材料，通过执行第七构图工艺而形成黑矩阵。

25 当在 TFT 阵列基板上形成有黑矩阵时，在彩膜基板和阵列基板的对盒过程中，不会因受到外力作用而发生阵列基板和彩膜基板错位的情况，可以避免产生漏光现象，保证了显示图像的质量；此外，具有三原色的 TFT-LCD 的制造方法中构图工艺的次数可以由 8 次减为 7 次，从而减少了制造步骤。

30 如上所述，本发明实施例提供的 TFT 阵列基板的制造方法通过构图工艺在形成位于像素电极上的至少一种原色滤光层的同时形成像素电极，相对于现有技术，减少了 TFT-LCD 制造过程中使用掩模板的次数，因此减少了

TFT-LCD 的制造步骤，降低了生产成本。此外，原色滤光层的色彩种类可以调节。另外，当在 TFT 阵列基板上形成有黑矩阵时，可以避免产生漏光现象，保证了显示图像的质量。

实施例二

5 下面参照图 6 详细说明本发明实施例提供的 TFT 阵列基板。如图 6 所示，本发明实施例提供的 TFT 阵列基板包括：基板 201；在基板 201 上形成的栅极 202、栅线（图中未标示）和遮光条（图中未标示）；在栅极 202 上形成的栅绝缘层 204、半导体有源层 205、相分离的源极 206 和漏极 207 以及沟道结构（图中未标示），栅绝缘层 204 与半导体有源层 205 相接触；在源极 206
10 和漏极 207 上方形成的钝化层 209；在栅绝缘层 204 上方形成的像素电极 210，像素电极 210 与漏极 207 电连接；以及位于像素电极上方的至少一种原色滤光层。

在本发明的实施例中，在 TFT 阵列基板上也可以设置有欧姆接触层 208，半导体有源层 205 可以与欧姆接触层 208 相接触；此外，欧姆接触层 208 分
15 别与源极 206、漏极 207 及沟道结构相接触。

在本发明的实施例中，在 TFT 阵列基板上也可以设置有公共电极 203，像素电极 210 设置在公共电极 203 上方，并且在二者之间设置有栅绝缘层 204。

在本发明的实施例中，原色滤光层（彩色滤光层）包括原色光刻胶。例
20 如，原色滤光层可以包括红色滤光层 211、绿色滤光层 212、蓝色滤光层 213 等。

在本发明的实施例中，原色滤光层上方可以形成有黑矩阵。

需要说明的是，像素电极 210 与漏极 207 的电连接结构可以通过将除了 TFT 区域的其它区域的部分钝化层 209 全部刻蚀掉而实现，也可以通过在钝
25 化层 209 中形成过孔而实现。

如上所述，在本发明实施例提供的 TFT 阵列基板中，将原色滤光层制造在像素电极之上，减少了 TFT-LCD 的制造步骤，降低了生产成本。此外，原色滤光层的种类可以调节。另外，当在 TFT 阵列基板上形成有黑矩阵时，可以避免产生漏光现象，保证了显示图像的质量。

30 本发明实施例还提供一种液晶显示器，其包括本发明实施例提供的任一

种 TFT 阵列基板。

以上实施例仅用以说明本发明的技术方案，而非对其限制；尽管参照前述实施例对本发明进行了详细的说明，本领域的普通技术人员应当理解：其依然可以对前述各实施例所记载的技术方案进行修改，或者对其中部分技术特征进行等同替换；而这些修改或者替换，并不使相应技术方案的本质脱离本发明各实施例技术方案的精神和范围。

权利要求书

- 1、一种薄膜晶体管（TFT）阵列基板，包括：
基板；
- 5 在所述基板上形成的栅极、栅线和遮光条；
在所述栅极上依次形成的栅绝缘层、半导体有源层、相分离的源极和漏极以及沟道结构，所述栅绝缘层与所述半导体有源层相接触；
在所述源极和所述漏极上方形成的钝化层；
在所述栅绝缘层上方形成的像素电极，所述像素电极与所述漏极电连接；
- 10 以及
位于所述像素电极上方的至少一种原色滤光层。
- 2、根据权利要求1所述的薄膜晶体管阵列基板，其中，
所述原色滤光层由原色光刻胶形成。
- 3、根据权利要求1或2所述的薄膜晶体管阵列基板，还包括：
- 15 在所述原色滤光层上方形成的黑矩阵。
- 4、根据权利要求1至3中任一项所述的薄膜晶体管阵列基板，还包括：
在所述半导体有源层与所述漏极和所述源极之间形成的欧姆接触层。
- 5、一种液晶显示器，包括根据权利要求1至4中任一项所述的薄膜晶体管阵列基板。
- 20 6、一种薄膜晶体管阵列基板的制造方法，用于制造根据权利要求1所述的薄膜晶体管阵列基板，所述方法包括：
在基板上沉积金属层，通过执行第一构图工艺而形成栅极、栅线和遮光条；
在所述栅极、所述栅线和所述遮光条上依次沉积栅绝缘层、半导体有源层和源漏极金属层，通过执行第二构图工艺而形成数据线、相分离的源极和漏极以及沟道结构；
在所述基板上沉积钝化层，通过执行第三构图工艺而露出所述漏极；
在所述钝化层上沉积透明导电薄膜层，通过执行构图工艺而形成像素电极以及位于所述像素电极上的至少一种原色滤光层，其中所述像素电极与所
30 述漏极电连接。

7、根据权利要求6所述的薄膜晶体管阵列基板的制造方法，其中，通过执行构图工艺而形成像素电极以及位于所述像素电极上的至少一种原色滤光层包括：

在所述透明导电薄膜层上，沉积原色光刻胶层；

5 通过半色调掩模板或灰色调掩模板对所述原色光刻胶层进行曝光，以形成未曝光区、部分曝光区和完全曝光区，其中，所述非曝光区对应于所述透明导电薄膜层上的具有所述原色滤光层的预设位置，所述部分曝光区对应于所述透明导电薄膜层上的具有非原色滤光层的预设位置，所述完全曝光区对应于除了所述部分曝光区和所述非曝光区之外的其它区域；

10 在执行显影之后，对位于所述完全曝光区的透明导电薄膜层进行刻蚀，以形成像素电极；以及

对位于所述部分曝光区的所述原色光刻胶进行灰化处理，保留位于所述非曝光区的所述原色光刻胶。

8、根据权利要求6所述的薄膜晶体管阵列基板的制造方法，其中，通过执行构图工艺而形成像素电极以及位于所述像素电极上的原色滤光层包括：

在所述透明导电薄膜层上，沉积第一原色光刻胶层；

通过构图工艺对所述第一原色光刻胶层进行曝光、显影和烘烤处理，形成第一原色滤光层，所述第一原色滤光层位于所述透明导电薄膜层上的具有所述第一原色滤光层的预设位置；

20 重复上述原色光刻胶的沉积、曝光、显影和烘烤处理，以形成第n原色滤光层，其中，n为正整数，所述第n原色滤光层位于所述透明导电薄膜层上的具有所述第n原色滤光层的预设位置；以及

刻蚀暴露在所述原色滤光层之间的透明导电薄膜层，以形成像素电极。

9、根据权利要求6至8中任一项所述的薄膜晶体管阵列基板的制造方法，在形成所述原色滤光层之后，还包括：

在所述原色滤光层上沉积遮光性材料，通过执行构图工艺而形成黑矩阵。

10、根据权利要求6至9中任一项所述的薄膜晶体管阵列基板的制造方法，在沉积所述半导体有源层之后并且在沉积所述源漏极金属层之前，还包括：

30 在所述半导体有源层上沉积欧姆接触层。

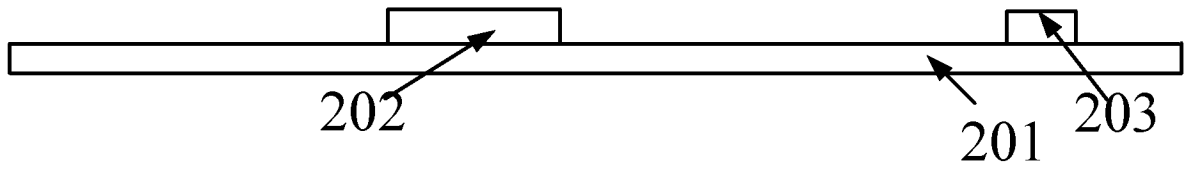


图 1

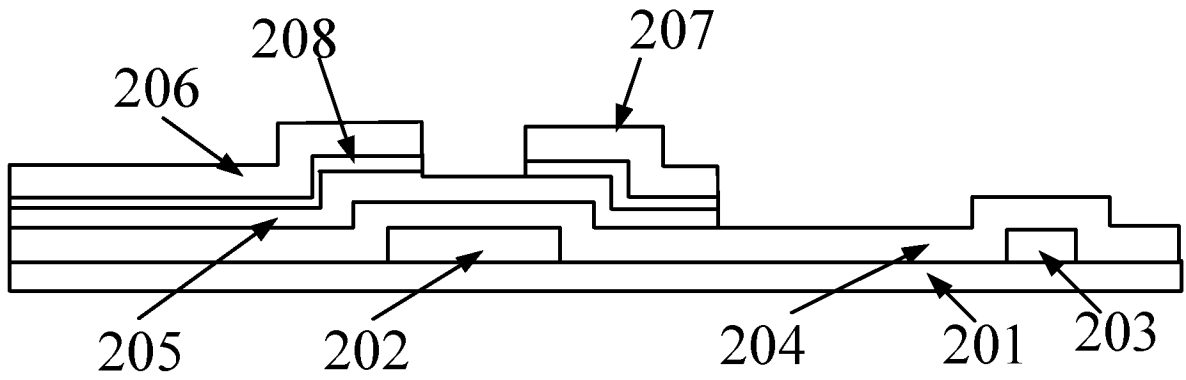


图 2

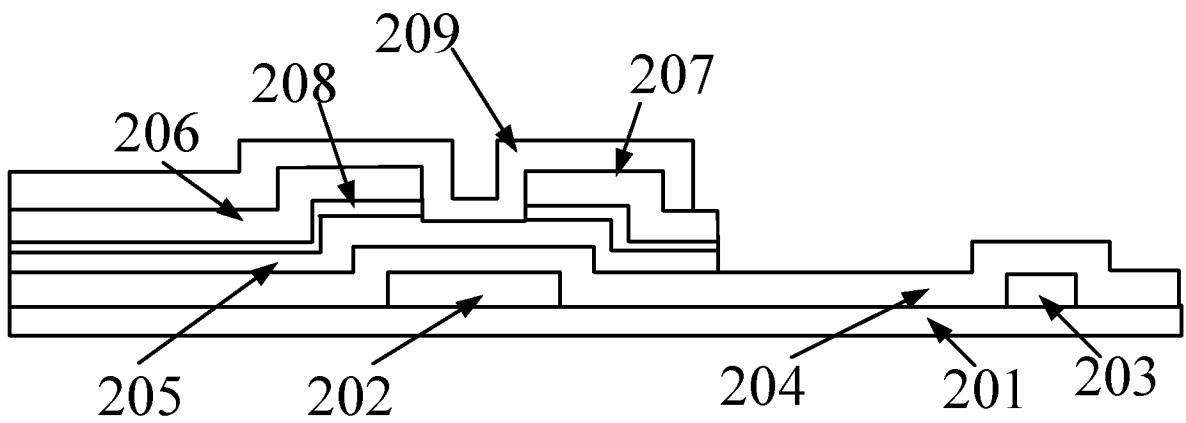


图 3

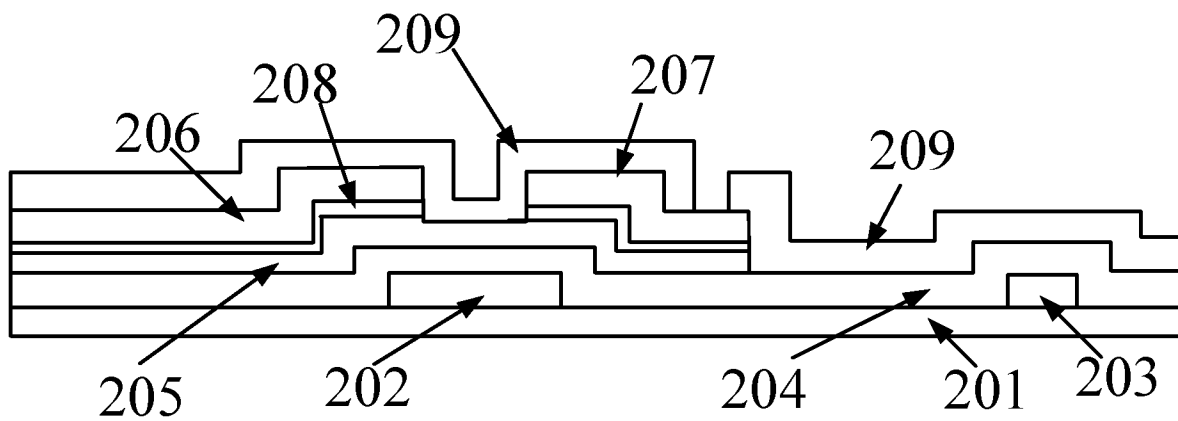


图 4

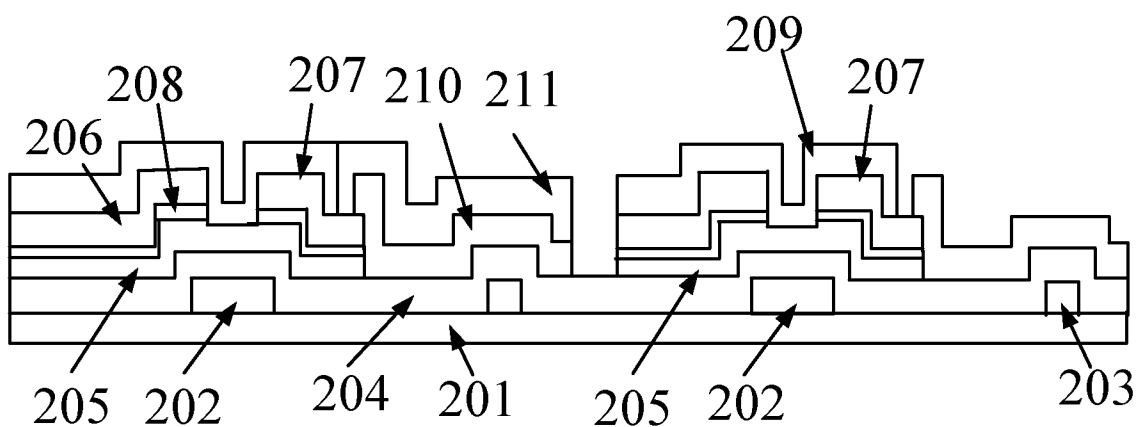


图 5

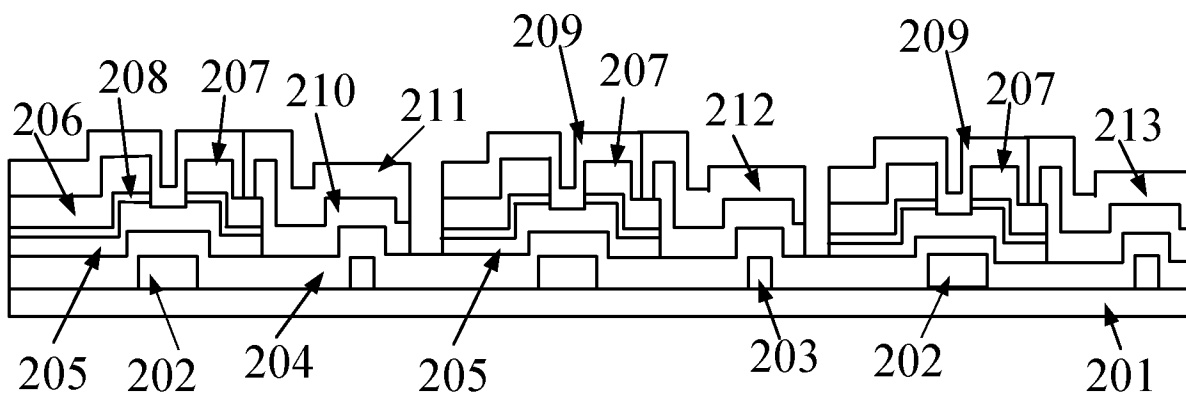


图 6

INTERNATIONAL SEARCH REPORT

International application No.
PCT/CN2012/085487

A. CLASSIFICATION OF SUBJECT MATTER

See the extra sheet
According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

IPC: H01L G02F

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

WPI; EPODOC; CNKI; CNPAT: tft, passive????, pixel, filter, lithography, etch

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
PX	CN 102683341 A (BOE TECHNOLOGY GROUP CO., LTD) 19 September 2012 (19.09.2012) the whole document	1-10
X	CN 1677209 A (LG PHILIPS LCD CO LTD) 05 October 2005 (05.10.2005) description, page 3, line 28 to page 5, line 10, page 7, line 10 to page 10, line 17, figures	1-5
A	CN 101726947 A (LG DISPLAY CO LTD) 09 June 2010 (09.06.2010) the whole document	1-10
A	CN 1991555 A (SAMSUNG ELECTRONICS CO LTD) 04 July 2007 (04.07.2007) the whole document	1-10

Further documents are listed in the continuation of Box C. See patent family annex.

<p>* Special categories of cited documents:</p> <p>“A” document defining the general state of the art which is not considered to be of particular relevance</p> <p>“E” earlier application or patent but published on or after the international filing date</p> <p>“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)</p> <p>“O” document referring to an oral disclosure, use, exhibition or other means</p> <p>“P” document published prior to the international filing date but later than the priority date claimed</p>	<p>“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention</p> <p>“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone</p> <p>“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art</p> <p>“&”document member of the same patent family</p>
---	--

Date of the actual completion of the international search
19 February 2013 (19.02.2013)

Date of mailing of the international search report
07 March 2013 (07.03.2013)

Name and mailing address of the ISA
State Intellectual Property Office of the P. R. China
No. 6, Xitucheng Road, Jimenqiao
Haidian District, Beijing 100088, China
Facsimile No. (86-10) 62019451

Authorized officer

LIU, Hong
Telephone No. (86-10) 62411552

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/CN2012/085487

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 102683341 A	19.09.2012	None	
CN 1677209 A	05.10.2005	KR 20050097560 A	10.10.2005
		US 7511782 B2	31.03.2009
		CN 100449388 C	07.01.2009
		KR 100698062 B1	23.03.2007
		US 2005219433 A1	06.10.2005
CN 101726947 A	09.06.2010	JP 2010093234 A	22.04.2010
		US 2010091212 A1	15.04.2010
		CN 101726947 B	25.01.2012
		KR 20100040353 A	20.04.2010
CN 1991555 A	04.07.2007	US 2007158652 A1	12.07.2007
		KR 20070069601 A	03.07.2007
		US 8035102 B2	11.10.2011
		CN 1991555 B	16.02.2011
		JP 2007184610 A	19.07.2007
		TW 200732804 A	01.09.2007

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2012/085487

In continuous of A. CLASSIFICATION OF SUBJECT MATTER

H01L 29/786 (2006.01) i

G02F 1/136 (2006.01) i

G02F 1/133 (2006.01) i

国际检索报告

国际申请号
PCT/CN2012/085487

A. 主题的分类

参看附加页

按照国际专利分类(IPC)或者同时按照国家分类和 IPC 两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

IPC: H01L G02F

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))

WPI; EPODOC; CNKI; CNPAT: 薄膜晶体管 钝化 像素电极 滤色 滤光 过滤 光刻 tft, passive????, pixel, filter, lithography, etch

C. 相关文件

类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
PX	CN102683341A(京东方科技集团股份有限公司)19.9月2012(19.09.2012)全文	1-10
X	CN1677209 A (LG.飞利浦 LCD 株式会社) 05.10月2005 (05.10.2005)说明书第3页第28行至5页第10行, 第7页第10行至第10页17行, 图	1-5
A	CN101726947 A (乐金显示有限公司) 09.6月2010 (09.06.2010)全文	1-10
A	CN1991555 A (三星电子株式会社) 04.7月2007 (04.07.2007)全文	1-10

其余文件在 C 栏的续页中列出。

见同族专利附件。

* 引用文件的具体类型:

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的)

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期
19.2月2013(19.02.2013)

国际检索报告邮寄日期
07.3月2013(07.03.2013)

ISA/CN 的名称和邮寄地址:
中华人民共和国国家知识产权局
中国北京市海淀区蓟门桥西土城路6号100088
传真号: (86-10)62019451

受权官员

刘红

电话号码: (86-10) 62411552

国际检索报告
关于同族专利的信息

国际申请号
PCT/CN2012/085487

检索报告中引用的 专利文件	公布日期	同族专利	公布日期
CN102683341A	19.09.2012	无	
CN1677209 A	05.10.2005	KR20050097560 A	10.10.2005
		US7511782 B2	31.03.2009
		CN100449388 C	07.01.2009
		KR100698062B1	23.03.2007
		US2005219433A1	06.10.2005
CN101726947 A	09.06.2010	JP2010093234 A	22.04.2010
		US2010091212 A1	15.04.2010
		CN101726947B	25.01.2012
		KR20100040353 A	20.04.2010
CN1991555 A	04.07.2007	US2007158652 A1	12.07.2007
		KR20070069601 A	03.07.2007
		US8035102 B2	11.10.2011
		CN1991555B	16.02.2011
		JP2007184610 A	19.07.2007
		TW200732804 A	01.09.2007

续 A. 主题的分类

H01L 29/786 (2006.01) i

G02F 1/136 (2006.01) i

G02F 1/133 (2006.01) i