

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2005-354540
(P2005-354540A)

(43) 公開日 平成17年12月22日(2005.12.22)

(51) Int. Cl.⁷
H04L 7/00

F I
H04L 7/00

テーマコード(参考)
5K047

審査請求 未請求 請求項の数 13 O L (全 17 頁)

(21) 出願番号	特願2004-174781 (P2004-174781)	(71) 出願人	000002185 ソニー株式会社 東京都品川区北品川6丁目7番35号
(22) 出願日	平成16年6月11日(2004.6.11)	(74) 代理人	100093241 弁理士 宮田 正昭
		(74) 代理人	100101801 弁理士 山田 英治
		(74) 代理人	100086531 弁理士 澤田 俊夫
		(72) 発明者	秋山 啓次 東京都品川区北品川6丁目7番35号 ソニー株式会社内
		(72) 発明者	田中 勝之 東京都品川区北品川6丁目7番35号 ソニー株式会社内

最終頁に続く

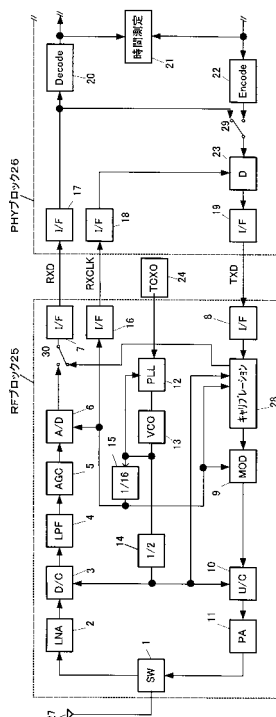
(54) 【発明の名称】 無線通信装置及び無線通信方法、並びにコンピュータ・プログラム

(57) 【要約】

【課題】 データ送信時にデータ信号とクロック信号の遅延時間を補償する。

【解決手段】 予想される最大遅延時間に相当する長さのキャリブレーション・パルスをインターフェース経由でRFブロックからPHYブロックへ送出し、インターフェース経由でPHYブロックからRFブロックへループバックされるパルスと元のキャリブレーション・パルスとの遅延に基づいて遅延時間を補償する。インターフェース経由でPHYブロックからRFブロックへループバックされるパルスと元のキャリブレーション・パルスとの位相差に基づいてクロック周期未満の遅延時間を補償し、さらに送信データに適切な遅延量を挿入する。

【選択図】 図4



【特許請求の範囲】**【請求項 1】**

無線信号を送受信する無線通信装置であって、
送受信信号を処理する第 1 の回路及び第 2 の回路と、
動作の基準となる受信クロックを第 1 の回路側で生成する発振器と、
前記受信クロックを前記第 1 の回路から前記第 2 の回路へ供給する第 1 のインターフェースと、
前記第 2 の回路において前記第 1 の回路から供給された受信クロックに同期させて出力する送信データを前記第 1 の回路へ入力する第 2 のインターフェースと、
前記第 1 の回路において、前記第 2 のインターフェース経由で入力された送信データと受信クロックとの遅延を補償する遅延補償手段と、
を具備することを特徴とする無線通信装置。 10

【請求項 2】

前記第 1 の回路は無線信号の送受信処理を行なう無線回路モジュールであり、前記第 2 の回路は物理層プロトコルにおける伝送データの処理を行なう物理層モジュールである、
ことを特徴とする請求項 1 に記載の無線通信装置。

【請求項 3】

前記遅延補償手段は、送信データに対し適切な遅延量を挿入し、送信データの遅延が常に一定になるようにする、
ことを特徴とする請求項 1 に記載の無線通信装置。 20

【請求項 4】

データ送信処理を行なうデータ送信モードと、送信データの遅延時間の補償を行なうキャリアレーション・モードを備える、
ことを特徴とする請求項 1 に記載の無線通信装置。

【請求項 5】

前記キャリアレーション・モード下において、前記遅延補償手段は、予想される最大遅延時間を超える長さを持つキャリアレーション・パルスを前記第 1 のインターフェース経由で前記第 1 の回路から前記第 2 の回路へ送出し、前記第 2 のインターフェース経由で前記第 2 の回路から前記第 1 の回路へループバックされるパルスと元のキャリアレーション・パルスとの遅延に基づいて遅延時間を補償する、
ことを特徴とする請求項 4 に記載の無線通信装置。 30

【請求項 6】

前記遅延補償手段は、前記第 2 のインターフェース経由で前記第 2 の回路から前記第 1 の回路へループバックされるパルスと元のキャリアレーション・パルスとの位相差に基づいてクロック周期未満の遅延時間を補償し、さらに送信データが前記最大遅延時間を持つように適切な遅延量を挿入する、
ことを特徴とする請求項 5 に記載の無線通信装置。

【請求項 7】

無線信号を送受信する無線通信方法であって、
送受信信号を処理する第 1 の回路において動作の基準となる受信クロックを第 1 の回路側で生成するステップと、
前記受信クロックを前記第 1 の回路から前記第 2 の回路へ供給するステップと、
前記第 2 の回路において前記第 1 の回路から供給された受信クロックに同期させて出力する送信データを前記第 1 の回路へ入力するステップと、
前記第 1 の回路において前記第 2 の回路から入力された送信データと受信クロックとの遅延を補償する遅延補償ステップと、
を具備することを特徴とする無線通信方法。 40

【請求項 8】

前記第 1 の回路は無線信号の送受信処理を行なう無線回路モジュールであり、前記第 2 の回路は物理層プロトコルにおける伝送データの処理を行なう物理層モジュールである、 50

ことを特徴とする請求項 7 に記載の無線通信方法。

【請求項 9】

前記遅延補償ステップでは、送信データに対し適切な遅延量を挿入し、送信データの遅延が常に一定になるようにする、

ことを特徴とする請求項 7 に記載の無線通信方法。

【請求項 10】

データ送信処理を行なうデータ送信モードと、送信データの遅延時間の補償を行なうキャリアレーション・モードを備える、

ことを特徴とする請求項 7 に記載の無線通信方法。

【請求項 11】

前記キャリアレーション・モード下において、前記遅延補償ステップでは、予想される最大遅延時間を超える長さを持つキャリアレーション・パルスを実記第 1 の回路から前記第 2 の回路へ送出し、前記第 2 の回路から前記第 1 の回路へループバックされるパルスと元のキャリアレーション・パルスとの遅延に基づいて遅延時間を補償する、

ことを特徴とする請求項 10 に記載の無線通信方法。

【請求項 12】

前記遅延補償ステップでは、前記第 2 の回路から前記第 1 の回路へループバックされるパルスと元のキャリアレーション・パルスとの位相差に基づいてクロック周期未満の遅延時間を補償し、さらに送信データが前記最大遅延時間を持つように適切な遅延量を挿入する、

ことを特徴とする請求項 7 に記載の無線通信方法。

【請求項 13】

送受信信号を処理する第 1 の回路及び第 2 の回路と、動作の基準となる受信クロックを第 1 の回路側で生成する発振器と、前記受信クロックを前記第 1 の回路から前記第 2 の回路へ供給する第 1 のインターフェースと、前記第 2 の回路において前記第 1 の回路から供給された受信クロックに同期させて出力する送信データを前記第 1 の回路へ入力する第 2 のインターフェースとを備えた無線通信装置において遅延時間を補償したデータ送信を行なうための処理をコンピュータ・システム上で実行するようにコンピュータ可読形式で記述されたコンピュータ・プログラムであって、

予想される最大遅延時間を超える長さを持つキャリアレーション・パルスを実記第 1 の

インターフェース経由で前記第 1 の回路から前記第 2 の回路へ送出するステップと、前記第 2 のインターフェース経由で前記第 2 の回路から前記第 1 の回路へループバックされるパルスと元のキャリアレーション・パルスとの位相差に基づいてクロック周期未満の遅延時間を補償するステップと、

送信データが前記最大遅延時間を持つように適切な遅延量を挿入するステップと、を具備することを特徴とするコンピュータ・プログラム。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、無線信号を送受信する無線通信装置及び無線通信方法、並びにコンピュータ・プログラムに係り、特に、データ伝送と距離測定が可能な無線通信装置及び無線通信方法、並びにコンピュータ・プログラムに関する。

【0002】

さらに詳しくは、本発明は、無線機間でパケット送信から受信までの時間に基づいて測距する無線通信装置及び無線通信方法、並びにコンピュータ・プログラムに係り、特に、データ送信時において、データ信号とクロック信号のタイミング若しくは遅延時間を補償する無線通信装置及び無線通信方法、並びにコンピュータ・プログラムに関する。

【背景技術】

【0003】

有線方式による LAN 配線からユーザを解放するシステムとして、無線 LAN が注目さ

10

20

30

40

50

れている。無線LANによれば、オフィスなどの作業空間において、有線ケーブルの大半を省略することができるので、パーソナル・コンピュータ（PC）などの通信端末を比較的容易に移動させることができる。近年では、無線LANシステムの高速度化、低価格化に伴い、その需要が著しく増加してきている。特に最近では、人の身の回りに存在する複数の電子機器間で小規模な無線ネットワークを構築して情報通信を行なうために、パーソナル・エリア・ネットワーク（PAN）の導入の検討が行なわれている。例えば、2.4GHz帯や、5GHz帯など、監督官庁の免許が不要な周波数帯域を利用して、異なった無線通信システム並びに無線通信装置が規定されている。

【0004】

例えば、近年、「ウルトラワイドバンド（UWB）通信」と呼ばれる、きわめて微弱なインパルス列に情報を載せて無線通信を行なう方式が、近距離超高速伝送を実現する無線通信システムとして注目され、その実用化が期待されている。現在、IEEE 802.15.3などにおいて、ウルトラワイドバンド通信のアクセス制御方式として、プリアンブルを含んだパケット構造のデータ伝送方式が考案されている。

10

【0005】

また、UWB通信は、超極細パルスを用いることにより高い時間分解能を持ち、この性質を使ってレーダやポジショニングを行なう「測距（Ranging）」をすることが可能である。特に、最近のUWB通信では、100Mbps超の高速データ伝送と元来の測距機能を併せ持つことができる（例えば、特許文献1を参照のこと）。

【0006】

将来、UWBに代表される近距離通信のWPAN（Wireless Personal Access Network）はあらゆる家電品やCE（Consumer Electronics）機器に搭載されることが予想される。したがって、高速データ伝送とは別に測距による位置情報の利用、例えばナビゲーションや近距離通信（Near Field Communication：NFC）のような無線の付加価値を生むことが考えられ、高速データ伝送とともに測距機能も実装することが望ましいと思料される。

20

【0007】

このような測距システムでは、パケット送信から受信までの時間から測距するのが一般的である。被測距側は受信した信号をほとんど受信信号処理することなく送り返すだけである。一例としては、測距する無線機からの信号そのものに被測距側は自身の情報を乗じて送り返し、測距する無線機は往復の電波伝搬時間を計測することで測距を行なうものがある（例えば、特許文献2を参照のこと）。但し、測距する側が自身及び被測距側の信号処理時間を含む送信から被測距側の返送信号受信までの時間から測距する方法もある（例えば、特許文献3、特許文献34、並びに特許文献5を参照のこと）。

30

【0008】

このように、無線機間でパケット送信から受信までの時間に基づいて測距するシステムにおいては、測距する側が自身及び被測距側の信号処理時間を含むことから、データ送信時において、データ信号とクロック信号のタイミング若しくは遅延時間を補償する必要がある。

【0009】

ここで、データ信号とクロック信号の遅延は、クロック周期内の遅延と、クロック周期を超える遅延に大別することができる。

40

【0010】

例えば、すべてのクロック・タイミングでデータ伝送を正確に行なうことができるエラストックストアについて提案がなされている（例えば、特許文献6を参照のこと）。

【0011】

また、データ信号を一定周期のクロック信号と同期させ、送信側から受信側へ伝送経路を通して伝送する場合に、データ信号とクロック信号との間の相対遅延量を安定して許容範囲内に収めることができ、さまざまな伝送経路に対して個々に調整を行なうことができるデータ伝送装置について提案がなされている（例えば、特許文献7を参照のこと）。

50

【 0 0 1 2 】

また、データ伝送の遅延時間の変動を自動で調整し、データを正しく受信するための位相を確保するインターフェース回路について提案がなされている（例えば、特許文献 8 を参照のこと）。

【 0 0 1 3 】

しかしながら、これらはいずれも、クロックと同期したデータ転送時において、クロックに対してデータを正しく取得できる位置へ遅延させるための構成である。言い換えればクロック周期内の遅延を補償するに過ぎず、1クロック周期を超える遅延がある場合でも特段の取り扱いがなく、同期しているシステムにおいてクロックに対する遅延量を補償することはできない。

10

【 0 0 1 4 】

このため、測距する側の通信機では、クロックに対してデータが1周期以上遅延しているかどうかを判別することができず、正確な測距を実現することができない。

【 0 0 1 5 】

【特許文献 1】特表 2 0 0 2 - 5 1 7 0 0 1 号公報

【特許文献 2】特許第 3 1 1 8 5 7 8 号公報

【特許文献 3】特開 2 0 0 1 - 1 8 3 4 4 7 号公報

【特許文献 4】特開 2 0 0 1 - 5 0 1 4 7 号公報

【特許文献 5】特開平 8 - 6 2 3 3 4 号公報

【特許文献 6】特開平 9 - 1 3 9 7 3 0 号公報

20

【特許文献 7】特開平 1 0 - 2 1 0 0 1 8 号公報

【特許文献 8】特開 2 0 0 1 - 2 5 1 2 8 3 号公報

【 発明の開示 】

【 発明が解決しようとする課題 】

【 0 0 1 6 】

本発明の目的は、データ伝送と距離測定が可能な優れた無線通信装置及び無線通信方法、並びにコンピュータ・プログラムを提供することにある。

【 0 0 1 7 】

本発明のさらなる目的は、無線機間でパケット送信から受信までの時間に基づいて好適に測距することができる、優れた無線通信装置及び無線通信方法、並びにコンピュータ・プログラムを提供することにある。

30

【 0 0 1 8 】

本発明のさらなる目的は、データ送信時において、データ信号とクロック信号のタイミング若しくは遅延時間を補償することができる、優れた無線通信装置及び無線通信方法、並びにコンピュータ・プログラムを提供することにある。

【 課題を解決するための手段 】

【 0 0 1 9 】

本発明は、上記課題を参酌してなされたものであり、その第 1 の側面は、無線信号を送受信する無線通信装置であって、

送受信信号を処理する第 1 の回路及び第 2 の回路と、

40

動作の基準となる受信クロックを第 1 の回路側で生成する発振器と、

前記受信クロックを前記第 1 の回路から前記第 2 の回路へ供給する第 1 のインターフェースと、

前記第 2 の回路において前記第 1 の回路から供給された受信クロックに同期させて出力する送信データを前記第 1 の回路へ入力する第 2 のインターフェースと、

前記第 1 の回路において、前記第 2 のインターフェース経由で入力された送信データと受信クロックとの遅延を補償する遅延補償手段と、

を具備することを特徴とする無線通信装置である。ここで言う前記第 1 の回路は、例えば、無線信号の送受信処理を行なう無線回路モジュールである。また、前記第 2 の回路は物理層プロトコルにおける伝送データの処理を行なう物理層モジュールである。

50

【0020】

無線機間でパケット送信から受信までの時間に基づいて測距するシステムにおいては、測距する側が自身及び被測距側の信号処理時間を含むことから、データ送信時において、データ信号とクロック信号のタイミング若しくは遅延時間を補償する必要がある。

【0021】

データ信号とクロック信号の遅延は、クロック周期内の遅延と、クロック周期を超える遅延に大別することができる。従来のデータ伝送装置においては、クロック周期内の遅延を補償することはできるが、1クロック周期を超える遅延がある場合でも特段の取り扱いがない。

【0022】

これに対し、本発明に係る無線通信装置は、前記第1の回路において、前記第2のインターフェース経由で入力された送信データと受信クロックとの遅延を補償する遅延補償手段を備えている。この遅延補償手段は、送信データに対し適切な遅延量を挿入し、送信データの遅延が常に一定になるようにすることで、遅延時間を補償する。

10

【0023】

本発明に係る無線通信装置は、データ送信処理を行なうデータ送信モードと、送信データの遅延時間の補償を行なうキャリブレーション・モードを備えている。

【0024】

キャリブレーション・モード下では、前記遅延補償手段は、予想される最大遅延時間を超える長さを持つキャリブレーション・パルスを前記第1のインターフェース経由で前記第1の回路から前記第2の回路へ送出し、前記第2のインターフェース経由で前記第2の回路から前記第1の回路へループバックされるパルスと元のキャリブレーション・パルスとの遅延に基づいて遅延時間を補償する。

20

【0025】

そして、前記遅延補償手段は、前記第2のインターフェース経由で前記第2の回路から前記第1の回路へループバックされるパルスと元のキャリブレーション・パルスとの位相差に基づいてクロック周期未満の遅延時間を補償する。さらに送信データが前記最大遅延時間を持つように適切な遅延量を挿入する。

【0026】

このように、本発明によれば、第1及び第2のインターフェースが高速クロックで動作する場合であっても、データの遅延量の変動に拘らず、正しいデータ伝送が可能である。

30

【0027】

また、データの遅延量によってクロックのサンプル位置が変動することによるクロック単位のデータ伝送時間の変動を、あらかじめ一定の値に固定することができる。この結果、時間変動に対して敏感なデータ伝送が可能となる。

【0028】

また、本発明の第2の側面は、送受信信号を処理する第1の回路及び第2の回路と、動作の基準となる受信クロックを第1の回路側で生成する発振器と、前記受信クロックを前記第1の回路から前記第2の回路へ供給する第1のインターフェースと、前記第2の回路において前記第1の回路から供給された受信クロックに同期させて出力する送信データを前記第1の回路へ入力する第2のインターフェースとを備えた無線通信装置において遅延時間を補償したデータ送信を行なうための処理をコンピュータ・システム上で実行するようにコンピュータ可読形式で記述されたコンピュータ・プログラムであって、

40

予想される最大遅延時間を超える長さを持つキャリブレーション・パルスで前記第1のインターフェース経由で前記第1の回路から前記第2の回路へ送出手続きと、

前記第2のインターフェース経由で前記第2の回路から前記第1の回路へループバックされるパルスと元のキャリブレーション・パルスとの位相差に基づいてクロック周期未満の遅延時間を補償するステップと、

送信データが前記最大遅延時間を持つように適切な遅延量を挿入するステップと、を具備することを特徴とするコンピュータ・プログラムである。

50

【0029】

本発明の第2の側面に係るコンピュータ・プログラムは、コンピュータ・システム上で所定の処理を実現するようにコンピュータ可読形式で記述されたコンピュータ・プログラムを定義したものである。換言すれば、本発明の第3の側面に係るコンピュータ・プログラムをコンピュータ・システムにインストールすることによって、コンピュータ・システム上では協働的作用が発揮され、本発明の第1の側面に係る無線通信装置と同様の作用効果を得ることができる。

【発明の効果】

【0030】

本発明によれば、データ伝送と距離測定が可能な優れた無線通信装置及び無線通信方法、並びにコンピュータ・プログラムを提供することができる。

10

【0031】

また、本発明によれば、無線機間でパケット送信から受信までの時間に基づいて好適に測距することができる、優れた無線通信装置及び無線通信方法、並びにコンピュータ・プログラムを提供することができる。

【0032】

また、本発明によれば、データ送信時において、データ信号とクロック信号のタイミング若しくは遅延時間を補償することができる、優れた無線通信装置及び無線通信方法、並びにコンピュータ・プログラムを提供することができる。

【0033】

本発明によれば、クロックに同期したデータ転送において、クロック信号と、そのクロック信号に同期した信号を相手方に伝送することができる。また逆に、相手方にて当該クロック信号に同期させた相手方からの信号を受信する際に、相手方のデータ遅延量に関わらず元の自己のクロック信号にデータを同期させることができる。この際、相手方の遅延量を測定し、相手方のデータ遅延量に拘らず自身のデータ遅延量を一定に保つよう、適応的に遅延を挿入することができる。

20

【0034】

本発明のさらに他の目的、特徴や利点は、後述する本発明の実施形態や添付する図面に基づくより詳細な説明によって明らかになるであろう。

【発明を実施するための最良の形態】

30

【0035】

以下、図面を参照しながら本発明の実施形態について詳解する。

【0036】

本発明に係る無線通信システムは、微弱なインパルス列に情報を載せて無線通信を行なうUWB伝送方式(前述)を採用するが、超極細パルスを用いることによる高い時間分解能を利用して、情報伝送を行なう毎に無線機間の測距を行なうように構成される。

【0037】

まず、2つの無線機が無線機同士の信号の送受信により無線機同士の測距を行なう仕組みについて、図1を参照しながら説明する。

【0038】

無線機1は、無線機2に向けて距離測定用のパケット1を送った後、無線機2からパケット2が返送されるまで待機する。そして、無線機1は、パケット1の送信からパケット2が検出されるまでの時間を自身のカウンタ161で計測する。距離測定余蘊信号の変調速度は例えば数100MHz以上である。

40

【0039】

無線機2は、無線機1からのパケット1を受信し検出すると、所定の時間後(単位時間の整数倍の経過後:後述)にパケット2を無線機1に返送する。

【0040】

無線機1は、返送されたパケット2を検出し、検出時のカウンタ値に基づいて無線機1から無線機2までの距離を計算する。図示の時間はロジック回路が認識する時間とする。

50

【0041】

t : 無線機 1 がパケットを送出してから
無線機 2 のパケットを検出するまでの真の時間

t_A : 空間の伝搬時間 (t_{AIR})
+ 無線機 1 の RF 送信回路における遅延時間 (t_{DT1})

t_B : 無線機 2 の RF 受信回路における遅延時間 (t_{DR2})
+ 無線機 2 の処理時間 (t_{P2})

t_C : 無線機 1 の RF 受信回路における遅延時間 (t_{DR1})
+ 無線機 1 の処理時間 (t_{P1}) + 空間の伝搬時間 (t_{AIR})

【0042】

通常、無線機 2 の処理時間は信号検出に要する処理時間と RF 送受信回路の各遅延時間は固定値である。上記の定義により、t は以下のように表される。

10

【0043】

$$t = t_A + t_B + t_C = 2 t_{AIR} + t_{D1} + t_{D2} + t_{P1} + t_{P2}$$

$$(t_{D1} = t_{DT1} + t_{DR1}, t_{D2} = t_{DT2} + t_{DR2}) \quad \dots (1)$$

【0044】

また、無線機間の距離 d は下式の通りとなる。

【0045】

$$d = c \cdot t_{AIR} \quad (c \text{ は光速}) \quad \dots (2)$$

【0046】

したがって、無線機 1 は、時間 t をカウントし、上式から t_{AIR} を計算することにより無線送信機間の距離 d を得ることができる。UWB のような超広帯域信号では、受信パルス検出又は相関検出において高い時間分解能が得られるので、例えば 1 ナノ秒の時間分解能であれば、無線通信システムとしての距離分解能は 30 cm となる。

20

【0047】

このようにして、無線機間の距離を相互の通信により計測することができる。但し、無線ネットワークを構成する一方の無線機 2 の処理時間 t_{P2} には、フレーム間隔 (IFS : Inter Frame Space) やパケットの衝突確率を下げるためのランダムな遅延時間のような時間間隔なども含まれる。このような場合に、無線機 2 の t_{P2} (若しくは t_B) は固定値でないので、無線機 1 は何らかの方法、例えば無線機 2 が返送するパケットに処理時間 t_{P2} に関する情報を乗せるなどの方法により t_{P2} を知る必要がある。ところが、測距するために特別な情報をパケットに加えるのは帯域の有効利用の観点から好ましくない。

30

【0048】

そこで、IFS やランダムな遅延時間などを含めた無線機 2 の処理時間 t_{P2} (若しくは t_B) を必ず特定の単位時間の整数倍、例えば 100 ナノ秒 $\times N$ となるようにした。但し、N は整数であることのみが通信システム内で約束されているだけで、その値は不定である。このような場合、無線機 1 側では、自身がパケットを送信した後、単位時間の整数倍後のパケットが返送される可能性のあるタイミング付近でのみパケット検出処理を繰り返し行なう。パケット検出処理では、例えば拡散コードとの相関値が検出され、最大且つ所定の相関値以上となった位置を計測結果とする。

40

【0049】

例えば、無線機 2 の処理時間 t_{P2} (若しくは t_B) を単位時間としての 100 ナノ秒に設定すると、単位時間分の信号の伝送距離はこれに高速 c を掛けた 30 m となる。したがって、単位時間の N 倍の遅延時間でパケットが返送されることが約束されているだけで、N の値は不定であることから、この単位時間分の距離 30 m の倍数がパケット検出処理時の不定分として生ずる。一方、通常の高速度伝送では通信可能な距離には限界があるので、例えば 30 m 以下の通信可能な距離の通信システムの場合、測距する範囲を 30 m 以内に限定すれば、この不定性はまったく問題とならないことになる。

【0050】

50

したがって、無線機 1 は上式 (2) で得た距離を 3 0 m で割った余りを無線機 1 ~ 2 間の距離として特定することができる。これは、N の値を特定して t から 1 0 0 ナノ秒 × N を差し引いてから上式 (2) を計算することと等価である。

【 0 0 5 1 】

ここで、上式 (2) において、距離 d の精度は、無線機 1 及び無線機 2 のそれぞれにおいて、距離測定信号を正確に測定し且つ発射できることに依存している。言い換えれば、データ信号とクロック信号の遅延時間を補償する必要がある。特に、無線機は、自身の受信遅延量と送信遅延量について正確な情報を持ち、正しい時間間隔で信号を送出することが極めて重要である。

【 0 0 5 2 】

図 2 には、データ伝送と距離測定が可能な無線通信装置の構成を模式的に示している。図示の通り、無線通信装置は、無線信号を送受信するアンテナ 2 7 と、伝送データを無線信号にアップコンバートしたり受信した無線信号のダウンコンバートを行ったりする無線 (R F) ブロック 2 5 と、伝送データの符号化・複合化などのデジタル処理を行なう物理層 (P h y) ブロック 2 6 と、メディア・アクセス制御 (M A C) やさらに上位層プロトコルの処理を行なう機能ブロック (図示しない) で構成される。

【 0 0 5 3 】

無線ブロック 2 5 と物理層ブロック 2 6 は、単一の L S I チップとして構成することも可能である。但し、本実施形態では、無線ブロック 2 5 における最適なプロセスの選択と、トータル・コストを考量して、これらは独立したチップとして構成される場合を想定している。

【 0 0 5 4 】

図 2 において、無線ブロック 2 5 における受信系統は、アンテナ 2 7 とアンテナ・スイッチ 1 を介して他局から受信したウルトラワイドバンド信号を電圧増幅する低雑音アンプ (L N A : L o w N o i s e A m p) 2 や、電圧増幅された受信信号を周波数変換によりダウンコンバートするダウンコンバータ (D / C) 3、受信信号の低域成分のみを通過するローパス・フィルタ 4、受信信号のレベルを自動調整する自動利得制御器 (A G C アンプ) 5、アナログ受信信号をデジタル変換する A / D 変換器 6、受信デジタル信号を内部信号レベルから物理層 (P H Y) ブロック 2 6 に送出するレベルに変換するためのインターフェース回路 7 で構成される。

【 0 0 5 5 】

また、無線ブロック 2 5 における送信系統は、送信信号を P H Y ブロック 2 6 から受けるためのインターフェース回路 8、送信信号を変調波として変換するための変調器 9、変調信号を搬送波周波数の送信信号に変換するためのアップコンバータ (U / C) 1 0、アップコンバートされた送信信号の電力を増幅するパワーアンプ (P A) 1 1 で構成される。

【 0 0 5 6 】

電圧制御発振器 (V C O) 1 3 は、位相ロック・ループ回路 (P L L : P h a s e L o c k L o o p) 1 2 と協調して動作し、送信系統及び全体のクロックの基となる周波数を生成する。P L L 1 2 の基準周波数は、無線ブロック 2 5 外部に配置された温度補償推奨発振器 (T C X O) 2 4 から供給される。ここで、2 分周器 1 4 は、V C O 1 3 からの出力周波数を 2 分周して搬送波を生成し、同様に、1 6 分周器 1 5 は V C O 1 3 からの出力周波数をデータ用のクロックを発生させる。但し、これら分周器の分周比の構成は一例であり、本発明の要旨はこれに限定されるものではない。

【 0 0 5 7 】

また、図 2 において、P H Y ブロック 2 6 は、R F ブロック 2 5 から受信信号を受けるためのインターフェース回路 1 7、受信信号をデコードするための復号器 2 0、送信信号をエンコードするための符号化器 2 2、送信信号を R F ブロック 2 5 側のクロックに同期させるための遅延器 (D ラッチ) 2 3、R F ブロックに送信信号を送出するためのインターフェース回路 1 9 である。自身の送信時刻と受信信号の到着時刻を計測する時間測定部

10

20

30

40

50

21を備えている。時間測定部21は、カウンタ又はタイマで構成される。また、RFブロック25の16分周器15で生成された受信データ用のクロックは、インターフェース回路16及び18を経由してPHYブロック26側に供給され、Dラッチ23における同期用クロックとして利用される。

【0058】

上述したように、無線ブロック25と物理層ブロック26の間は、インターフェース回路7~17、16~18、8~19を経由して相互接続されている。これらのインターフェース回路は、LVDS(Low Voltage Differential Signaling)インターフェースなどの高速インターフェースが用いられるものとする。

【0059】

距離測定の精度向上ためには、無線機は、全体を統一したクロックで動作させる必要がある。図2に示す例では、無線ブロックは1つのVCO13のクロックをベースにして動作し、分周したクロックを受信クロックRXCLKとしてPHYブロック26にも供給している。これによって、無線ブロック25が受け取る送信データTXDは自身のクロックに同期したものとなる。また、以下の例では、VCOの発振周波数を8GHzとし、受信クロックRXCLKは500MHzとする。

【0060】

ここで、PHYブロック26において、送信データTXDは変調器9に達するまで、インターフェース回路8及び19を経由している。なお且つ、Dラッチ23において同期を取っているが、そのDラッチ23に入力させる同期用クロックは、インターフェース回路16及び18を経由したものである。

【0061】

図示の無線機が高速の情報伝送を行ない、且つ距離測定の精度向上のためには、例えば数100MHz以上の高速のクロックを使用する。ここで、インターフェース回路16からDラッチ23を経由してインターフェース回路8に至る遅延時間が1クロック周期以上の長さとなる場合、変調器9において送信データTXDを正しく取得できなくなる可能性がある。

【0062】

このような遅延時間は主にデバイス毎にプロセスのバラつきによって異なる。また同一デバイスにおいても温度変動によって変化する。また、LVDSインターフェースは、低電圧バランス伝送を実現するインターフェースであるが、電圧レベル変換のためには基板が持つ容量に打ち勝つようにインターフェース回路を大規模化しなければならない、この大規模化により遅延時間はさらに拡大する。

【0063】

図3には、データ信号がクロック信号に対し遅延するために、変調器9において送信データTXDを正しく取得できなくなる動作例を図解している。データ信号とクロック信号の遅延は、クロック周期内の遅延と、クロック周期を超える遅延に大別することができ、同図では、前者をDelay1とし、後者をDelay2と表している。

【0064】

Delay1のケースでは、クロックでのサンプル点と送信データTXDの変化点が遅延により重なってしまっている。このような場合、正しく送信データが伝達されないため、送信信号にエラーが発生する。

【0065】

また、Delay1よりもさらに遅延が大きいDelay2の場合には、変調器9にDelay1よりも1クロック遅れた位置において送信データTXDがサンプルされている。これは受信データクロックRXCLKを基準にしてPHYブロック26から見た場合、送信データTXDに1クロック分の遅延が挿入されたことと等価となる。

【0066】

特許文献6~8では、クロックと同期したデータ転送時において、クロックに対してデータを正しく取得できる位置へ遅延させることができる。しかしながら、これらはクロッ

10

20

30

40

50

ク周期内の遅延に相当する $Delay_1$ を補償するに過ぎず、1クロック周期を超える遅延 $Delay_2$ がある場合でも特段の取り扱いがない。通常のデータ伝送時においては、クロック周期内の遅延を補償することができれば十分である。これに対し、無線機間でパケット送信から受信までの時間に基づいて測距するシステムにおいては、遅延時間自体が測定データであることから、クロック周期を超える遅延 $Delay_2$ を補償する必要がある。

【0067】

上式(1)では、無線機間でパケットが往来する真の時間を記述している。同式において、各無線機の送信の遅延時間はあらかじめそれぞれの無線機において既知であり、あらかじめその時間を補償した上でデータの送信並びに受信をそれぞれ行なう。したがって、送信データにおける1クロックの遅延の挿入は測距の計算結果に大きな変動をもたらすことになる。例えば、受信クロック $RXCLK$ が $500MHz$ の場合、1クロックの遅延は $2ns$ の遅延に相当する。これが測定時間 t の測定結果の誤差として現れる。これは光速では $60cm$ に相当し、測距の値はその半分の $30cm$ 程度ずれることになる。

【0068】

これら、 $Delay_1$ と $Delay_2$ のケースを解決するために、図2に示した構成の無線通信装置において、以下のような機能を持つブロックを追加した図4のような装置構成を提案する。但し、同図において、参照番号1~27は図2に示したものと同一機能であるため、以下では説明は省略する。

【0069】

図4に示す無線通信装置は、キャリアレーション部28が発生するキャリアレーション・パルスを用いて、キャリアレーション動作、すなわちインターフェース回路16からDラッチ23を経由してインターフェース回路8に至る遅延時間の補償を行なう。スイッチ29は、PHYブロック26において、インターフェース回路17の出力すなわちRFブロック25からの受信データ RXD をループバックしてDラッチ23に入力させる経路を設定する。また、スイッチ30は、デジタル変換された受信信号とキャリアレーション部28からのキャリアレーション・パルスの送出を切り替える。

【0070】

キャリアレーション部28は図5に示すような回路構成を示している。

【0071】

Dラッチ101は、受信クロック $RXCLK$ を $4GHz$ に同期させる。分周器102はDラッチ101の出力を分周し、受信クロック $RXCLK$ の整数倍の長周期パルスが発生させる。Dラッチ103は、分周器102で発生した長周期パルスを $4GHz$ クロックに同期させる。Dラッチ104は、PHYブロック26からの送信開始信号 (TX_VALID) を $4GHz$ クロックに同期させる。また、Dラッチ102は、Dラッチ104の出力を受信クロック $RXCLK$ に同期させる。

【0072】

Dラッチ105は、送信データ TXD を $4GHz$ 周期でラッチする。また、XORゲート106は、分周器102からのキャリアレーション・パルスと、Dラッチ105から送出されるループバックされたキャリアレーション・パルスの位相を比較する。カウンタ107は、XOR106の出力の期間だけ $4GHz$ でカウントする。

【0073】

参照番号108~115は、Dラッチ105の出力をそれぞれ $4GHz$ の1周期ずつ遅れさせるためのDラッチであり、1クロック周期未満の遅延時間 $Delay_1$ を補償するために動作する。セクタ109は、Dラッチ108~115の出力のうち1つをカウンタ107のカウント出力に応じて選択する。

【0074】

Dラッチ116は、セクタ109の出力を $500MHz$ クロックでサンプルする。また、Dラッチ117~119は、それぞれDラッチ116の出力を1クロックずつ遅らせ、1クロック周期を超える遅延時間 $Delay_2$ を補償するために動作する。スイッチ1

10

20

30

40

50

21 ~ 123 は、Dラッチ117 ~ 119の挿入を制御する。また、デコーダ120は、カウンタ107の出力に応じて、スイッチ121 ~ 123のオン/オフ動作をコントロールする。

【0075】

キャリブレーション部28のおおまかな動作は以下のようなものである。

【0076】

1. 送信データの送出の前に、RFブロック25の受信側インターフェース(RXD側)より、予想される最大遅延時間を超える長さを持つキャリブレーション・パルスを送出する。

2. そのパルスをPHYブロック26側でループバックし、RFブロック25の送信側TXDに返送する。 10

3. 送信側TXDで、ループバックされたパルスと自己が発生したパルスとの遅延(位相差)を測定し、パルス・サンプル位置を同定する(Delay1の現象を解決)。

4. さらに送信データTXDに適切な遅延量を挿入して、TXDの遅延が常に一定になるようにする(Delay2の現象を解決)。

【0077】

図6には、キャリブレーション部28の内部における各信号の時間波形を示している。同図において、各信号は(A) ~ (Z)で表示されている。図示の例では、VCO13の周波数を8GHzとし、それを2分周した4GHzのクロックの供給を受けられるものとする。また、受信RXCLKを500MHzとし、送信データTXDも500Mbpsとする。同図(A)は4GHzのクロック、同図(B)は受信クロックRXCLKである。 20

【0078】

まず、PHYブロック26は、送信開始の合図としてTX_VALID信号(C)を送出する。また、同時にPHYブロック26内の切り替えスイッチをループバック側に切り替える。

【0079】

キャリブレーション部28において、TX_VALID信号は、Dラッチ104で一度4GHzクロックに同期させた後(D)、分周器102に送られる。

【0080】

分周器102では、(D)と(B)を基に長周期(ここでは8nsとする)のキャリブレーション・パルス(E)を発生する。このキャリブレーション・パルス(E)は、Dラッチ103において再度4GHzクロックに同期させた後(F)、切り換えスイッチ30で自身を通過させるよう設定する。 30

【0081】

スイッチ30を経由した信号は、インターフェース回路7に送られ、PHYブロック26側のインターフェース回路17で受信される。信号(F)は、切り換えスイッチ29、Dラッチ23、及びインターフェース19を経由し、RFブロック25側のインターフェース回路8に入力される。インターフェース回路8を経由してキャリブレーション部28に入力される信号は、遅延により図6の(G)のようになっている。 40

【0082】

キャリブレーション部28では、信号(G)を再度4GHzクロックに同期させた後(H)、XOR106において信号(E)と(H)のXORをとり(J)、カウンタ107に入力される。カウンタ107では、信号(F)の立ち上がりからXOR演算結果の立ち上がりまでの期間を4GHzクロックでカウントする。この例では、4GHzで0~7までの8クロックがカウントされている。

【0083】

カウンタ107は、5ビットのカウンタであり、カウント値の下3ビットはセレクタ109に入力される。セレクタ109の入力信号は(H) ~ (R)の8通りあるが、(L) ~ (R)は信号(H)を4GHzクロックで順次シフトしたものである。セレクタ109では、この3ビット信号に基づいて(H) ~ (R)のうち1つを選択する。選択のマッピング 50

ングは、カウント値 0 ~ 7 に対して (M) ~ (R)、(H) ~ (M) の順とする。

【 0 0 8 4 】

図示の例では、カウント値が 7 のため、信号 (M) がセクタ 1 0 9 によって選択され、D ラッチ 1 1 6 に送られる。

【 0 0 8 5 】

D ラッチ 1 1 6 では、セクタ 1 0 9 から送られた信号を受信クロック R X C L K (B) でサンプリングする。すると、上述したセクタ 1 0 9 のマッピング規則により、キャリアレーション・パルスに続いて送られてきた 5 0 0 M B P S の信号 (D 0) の周期のちょうど真中でサンプルすることができる。

【 0 0 8 6 】

これまでの動作で、図 3 に示した D e l a y 1 のようなクロック周期未満の遅延によりデータが正しく取得できないという問題が解消する。

【 0 0 8 7 】

続いて、セクタ 1 0 9 の 5 ビット出力をデコードした出力を用いて、カウント値に応じて、D ラッチ 1 1 7 ~ 1 1 9 を経由するルートを切り替える。この例では、D ラッチ 1 1 8 及び 1 1 9 が選択され、5 0 0 M H z で 2 クロック分の遅延が挿入される。D ラッチ 1 1 9 の出力は信号 (Z) となり、図示の時間まで遅延したことになる。

【 0 0 8 8 】

このように、異なる遅延量に対しても、予想される最大遅延時間と同一の位置まで遅延量を調整することが可能であり。すなわち、図 3 における D e l a y 2 のようなクロック周期を超える遅延に依拠する問題が解消される。

【 産業上の利用可能性 】

【 0 0 8 9 】

以上、特定の実施形態を参照しながら、本発明について詳解してきた。しかしながら、本発明の要旨を逸脱しない範囲で当業者が該実施形態の修正や代用を成し得ることは自明である。

【 0 0 9 0 】

本明細書では、通信相手との間で行なわれるパケット通信の往復の電波伝搬時間を計測することで測距を行なう無線機を例に、本発明の実施形態について説明したが、本発明の要旨はこれに限定されるものではない。データ信号とクロック信号の遅延時間を補償する必要のあるその他のデータ処理装置に対しても、同様に本発明を適用し作用効果を奏することができる。

【 0 0 9 1 】

また、本明細書では、無線ブロックと物理層ブロックが別個の L S I チップとして構成され、両チップ間がインターフェース経由で接続されている無線機を例に、両ブロック間をデータ信号が往復する際のデータ信号とクロック信号の遅延時間を補償する場合を例に、本発明の実施形態について説明してきたが、本発明の要旨はこれに限定されるものではない。データ信号とクロック信号の遅延時間を補償する必要のあるその他の回路構成のデータ処理装置に対しても、同様に本発明を適用し作用効果を奏することができる。

【 0 0 9 2 】

要するに、例示という形態で本発明を開示してきたのであり、本明細書の記載内容を限定的に解釈するべきではない。本発明の要旨を判断するためには、冒頭に記載した特許請求の範囲の欄を参酌すべきである。

【 図面の簡単な説明 】

【 0 0 9 3 】

【 図 1 】 図 1 は、2 つの無線機が無線機同士の信号の送受信により無線機同士の測距を行なう仕組みを説明するための図である。

【 図 2 】 図 2 は、データ伝送と距離測定が可能な無線通信装置の構成を模式的に示した図である。

【 図 3 】 図 3 は、データ信号がクロック信号に対し遅延するために、変調器 9 において送

10

20

30

40

50

信データ T X D を正しく取得できなくなる動作例を示した図である。

【図 4】図 4 は、本発明の一実施形態に係る無線通信装置の構成を示した図である。

【図 5】図 5 は、キャリブレーション部 28 の回路構成を示した図である。

【図 6】図 6 は、キャリブレーション部 28 の内部における各信号の時間波形を示した図である。

【符号の説明】

【0094】

1 ... 切り換えスイッチ

2 ... L N A

3 ... ダウンコンバータ

4 ... ローパス・フィルタ

5 ... A G C

6 ... A / D 変換器

7、8、16、17、18、19 ... インターフェース回路

9 ... 変調器

10 ... アップコンバータ

11 ... P A

12 ... P L L

13 ... V C O

14、15 ... 分周器

20 ... 復号器

21 ... 時間測定部

22 ... 符号化器

23 ... D ラッチ

24 ... T C X O

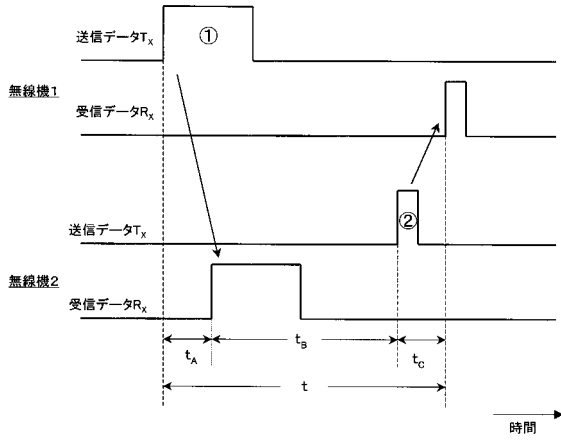
28 ... キャリブレーション部

29、30 ... 切り換えスイッチ

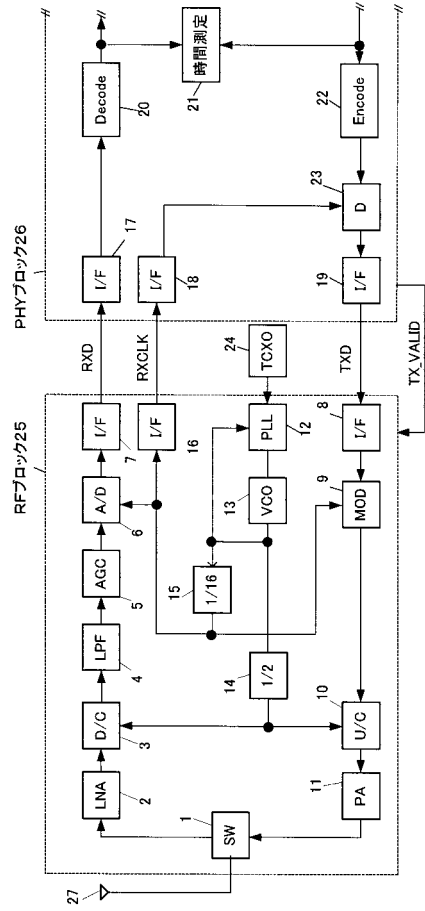
10

20

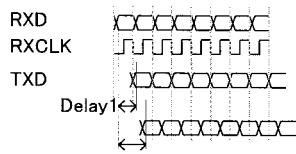
【図1】



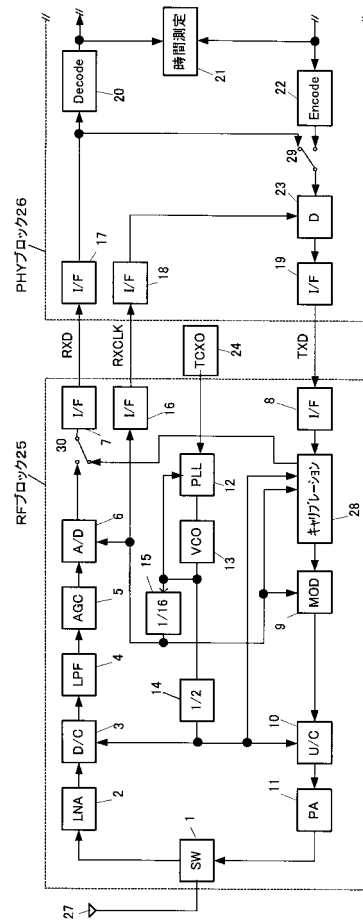
【図2】



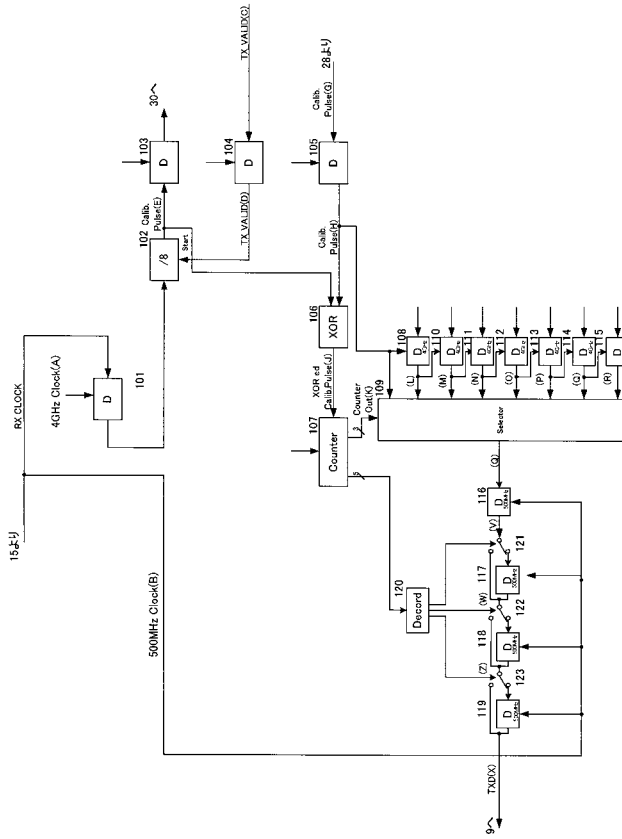
【図3】



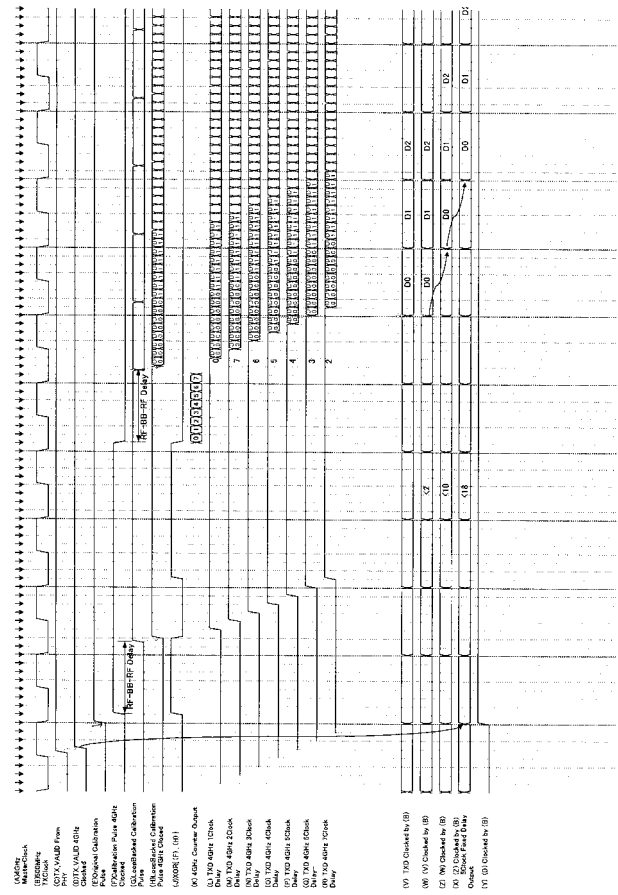
【図4】



【 5 】



【 6 】



- 040Hz Clock
- 050MHz Clock
- 060MHz Clock
- 070MHz Clock
- 080MHz Clock
- 090MHz Clock
- 100MHz Clock
- 110MHz Clock
- 120MHz Clock
- 130MHz Clock
- 140MHz Clock
- 150MHz Clock
- 160MHz Clock
- 170MHz Clock
- 180MHz Clock
- 190MHz Clock
- 200MHz Clock
- 210MHz Clock
- 220MHz Clock
- 230MHz Clock
- 240MHz Clock
- 250MHz Clock
- 260MHz Clock
- 270MHz Clock
- 280MHz Clock
- 290MHz Clock
- 300MHz Clock
- 310MHz Clock
- 320MHz Clock
- 330MHz Clock
- 340MHz Clock
- 350MHz Clock
- 360MHz Clock
- 370MHz Clock
- 380MHz Clock
- 390MHz Clock
- 400MHz Clock
- 410MHz Clock
- 420MHz Clock
- 430MHz Clock
- 440MHz Clock
- 450MHz Clock
- 460MHz Clock
- 470MHz Clock
- 480MHz Clock
- 490MHz Clock
- 500MHz Clock

フロントページの続き

(72)発明者 高田 昌幸

東京都品川区北品川6丁目7番35号 ソニー株式会社内

Fターム(参考) 5K047 AA05 BB01 GG09 HH01 MM11 MM12 MM36 MM46