

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5324051号  
(P5324051)

(45) 発行日 平成25年10月23日(2013.10.23)

(24) 登録日 平成25年7月26日(2013.7.26)

(51) Int. Cl.		F I			
HO 1 L 23/12	(2006.01)	HO 1 L 23/12			N
HO 1 L 21/60	(2006.01)	HO 1 L 21/60	3 1 1 W		
HO 5 K 3/46	(2006.01)	HO 5 K 3/46			E

請求項の数 19 (全 21 頁)

(21) 出願番号	特願2007-89019 (P2007-89019)	(73) 特許権者	000190688
(22) 出願日	平成19年3月29日 (2007.3.29)		新光電気工業株式会社
(65) 公開番号	特開2008-251702 (P2008-251702A)		長野県長野市小島田町80番地
(43) 公開日	平成20年10月16日 (2008.10.16)	(74) 代理人	100070150
審査請求日	平成21年12月15日 (2009.12.15)		弁理士 伊東 忠彦
		(72) 発明者	小林 和弘
			長野県長野市小島田町80番地 新光電気工業株式会社内
		審査官	石野 忠志

最終頁に続く

(54) 【発明の名称】 配線基板の製造方法及び半導体装置の製造方法及び配線基板

(57) 【特許請求の範囲】

【請求項1】

支持基板上に、支持基板を給電層とした電解めっきにより第1電極パッドを形成する第1工程と、

前記支持基板の表面に前記第1電極パッドの外周を囲む第1絶縁層を積層する第2工程と、

前記第1電極パッドの表面から前記第1絶縁層の表面にかけて前記第1電極パッドの外周より平面方向に幅広であり、前記第1電極パッドの直径に対して20~90%大きい第2電極パッドを形成する第3工程と、

前記第2電極パッド及び前記第1絶縁層の表面に第2絶縁層を積層する第4工程と、

前記第2絶縁層の表面に前記第2電極パッドと電氣的に接続される配線層を形成する第5工程と、

前記支持基板を除去して前記第1絶縁層の支持基板を除去した面に前記第1電極パッドの表面を露出する第6工程と、

を有しており、前記第1絶縁層及び前記第2絶縁層は樹脂からなることを特徴とする配線基板の製造方法。

【請求項2】

前記第2工程は、前記第1絶縁層を積層する前に前記第1電極パッドの表面を粗面化する工程を含むことを特徴とする請求項1に記載の配線基板の製造方法。

【請求項3】

10

20

前記粗面化した面の表面粗さ  $R_a$  が  $0.25 \mu\text{m} \sim 0.75 \mu\text{m}$  であることを特徴とする請求項 2 に記載の配線基板の製造方法。

【請求項 4】

前記第 2 工程は、  
前記支持基板及び前記第 1 電極パッドの表面に絶縁層を形成する工程と、  
形成した前記絶縁層を研磨することにより、前記第 1 電極パッドの表面を露出させると共に、前記第 1 電極パッドの外周を囲む前記第 1 絶縁層を形成する工程と、  
を有することを特徴とする請求項 1 乃至 3 の何れか 1 項に記載の配線基板の製造方法。

【請求項 5】

前記第 3 工程は、  
前記第 1 絶縁層及び前記第 1 電極パッドの表面にシード層を形成する工程と、  
該シード層を給電層とする電解めっきにより前記第 2 電極パッドを形成する工程と、  
を有することを特徴とする請求項 1 乃至 4 の何れか 1 項に記載の配線基板の製造方法。

10

【請求項 6】

前記第 4 工程は、前記第 2 絶縁層を積層する前に前記第 2 電極パッド表面を粗面化する工程を含むことを特徴とする請求項 1 乃至 5 の何れか 1 項に記載の配線基板の製造方法。

【請求項 7】

前記第 5 工程は、  
前記第 2 絶縁層に前記第 2 電極パッド表面が露出するように開口部を形成する工程と、  
前記第 2 絶縁層の表面及び前記開口部の内面にシード層を形成する工程と、  
前記シード層を給電層とする電解めっきにより、前記開口部内にビアを形成すると共に、  
前記第 2 絶縁層上に配線パターンを形成し、前記第 2 電極パッドと電氣的に接続される配線層を形成する工程と、  
を有することを特徴とする請求項 1 乃至 6 の何れか 1 項に記載の配線基板の製造方法。

20

【請求項 8】

前記第 1 電極パッドが複数の金属層からなることを特徴とする請求項 1 乃至 7 の何れか 1 項に記載の配線基板の製造方法。

【請求項 9】

前記第 1 電極パッドはその厚さが  $5 \sim 25 \mu\text{m}$  であり、前記第 2 電極パッドはその厚さが  $2 \mu\text{m} \sim 15 \mu\text{m}$  であることを特徴とする請求項 1 乃至 8 の何れか 1 項に記載の配線基板の製造方法。

30

【請求項 10】

前記支持基板は金属からなり、  
前記第 1 工程は、前記支持基板と前記第 1 電極パッドとの間に前記支持基板と同種の金属層を形成する工程を含み、  
前記第 6 工程は、前記支持基板を除去すると共に、前記金属層を除去し、前記第 1 電極パッドの表面が前記第 1 絶縁層の表面よりも凹んで位置するように、前記第 1 絶縁層の支持基板を除去した面に前記第 1 電極パッドの表面を露出する工程を含むことを特徴とする請求項 1 乃至 9 の何れか 1 項に記載の配線基板の製造方法。

【請求項 11】

前記請求項 1 乃至請求項 10 の何れか 1 項に記載された配線基板の製造方法を用いた半導体装置の製造方法であって、  
前記第 1 電極パッドにはんだバンプを介して半導体チップを実装する工程を有することを特徴とする半導体装置の製造方法。

40

【請求項 12】

第 1 電極パッドと、  
前記第 1 電極パッドの外周を囲む第 1 絶縁層と、  
前記第 1 電極パッドの表面及び前記第 1 絶縁層の表面に積層される第 2 絶縁層と、  
を有する配線基板において、  
前記第 1 電極パッドと前記第 2 絶縁層との間に前記第 1 電極パッドの外周より平面方向

50

に幅広であり、前記第 1 電極パッドの直径に対して 20 ~ 90 % 大きい第 2 電極パッドを設け、

前記第 2 電極パッドの表面及び側面を被覆するように前記第 2 絶縁層が形成され、

前記第 2 絶縁層には、前記第 2 電極パッドの表面が露出するように開口部が形成されており、

前記開口部から前記第 2 絶縁層上にかけてめっきが設けられ、前記めっきにより前記開口部内に形成されたビアと前記第 2 絶縁層表面に形成された配線パターンとが一体に設けられており、

前記第 1 絶縁層及び前記第 2 絶縁層は樹脂からなり、

前記第 1 電極パッド及び前記第 2 電極パッドはめっきからなることを特徴とする配線基板。 10

【請求項 13】

前記第 1 電極パッドの表面が配線基板の表面に露出しており、かつ、前記第 1 電極パッドの表面は前記第 1 絶縁層の表面よりも凹んでいることを特徴とする請求項 12 に記載の配線基板。

【請求項 14】

前記第 1 電極パッドと前記第 2 電極パッドが、シード層を介して積層されていることを特徴とする請求項 12 または 13 に記載の配線基板。

【請求項 15】

前記第 1 電極パッドの、前記第 2 電極パッドが設けられる側の面が粗面化されていることを特徴とする請求項 12 乃至 14 の何れか 1 項に記載の配線基板。 20

【請求項 16】

前記第 1 電極パッドの前記粗面化された面の表面粗さ  $R_a$  が  $0.25 \mu\text{m} \sim 0.75 \mu\text{m}$  であることを特徴とする請求項 15 に記載の配線基板。

【請求項 17】

前記第 2 電極パッドの前記ビアが形成される側の面が粗面化されていることを特徴とする請求項 12 乃至 16 の何れか 1 項に記載の配線基板。

【請求項 18】

前記第 1 電極パッドが複数の金属層からなることを特徴とする請求項 12 乃至 17 の何れか 1 項に記載の配線基板。 30

【請求項 19】

前記第 1 電極パッドはその厚さが  $5 \sim 25 \mu\text{m}$  であり、前記第 2 電極パッドはその厚さが  $2 \mu\text{m} \sim 15 \mu\text{m}$  であることを特徴とする請求項 12 乃至 18 の何れか 1 項に記載の配線基板。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は配線基板の製造方法及び半導体装置の製造方法及び配線基板に係り、特に多層基板の電極パッド形成部分における信頼性を高めるよう構成された配線基板の製造方法及び半導体装置の製造方法及び配線基板に関する。 40

【背景技術】

【0002】

例えば、ベアチップと基板との接続、或いはパッケージ基板とマザーボードとの接続に用いられる BGA (Ball Grid Array) のボール形成方法の一つとして、基板上に複数の電極を形成し、その後電極に連通する孔を有するソルダレジストを形成し、各孔の開口にはんだボールを搭載させた状態で加熱処理(リフロー)によってはんだボールを溶融させて孔内の電極に接合すると共に、ソルダレジストの表面にはんだバンプを突出形成させる製造方法が知られている。

【0003】

一方、ベアチップの小型化及び高集積化に伴ってベアチップを多層基板に実装するパッ 50

ケージの開発も進められている（例えば、特許文献1参照）。

【0004】

図1に従来の配線基板の構造の一例を示す。図1に示す基板構造では、電極パッド10の外周が第1絶縁層12により覆われ、電極パッド10の上面が第2絶縁層13により覆われるように積層されており、電極パッド10の上面中央から上方に延在するビア14が第2絶縁層13を貫通して上部の配線部16に接続されている。電極パッド10は、Au層17とNi層18とが積層された構造であり、Au層17の表面が第1絶縁層12から露出され、Ni層18にビア14が接続されるように設けられている。

【0005】

さらに、電極パッド10には、はんだバンプを介して半導体チップが実装される場合と、はんだボールやピン等が接合される場合がある。このように多層構造の配線基板においては、電極パッド10がベアチップ搭載用パッド、または外部接続用パッドとして用いられる。

【特許文献1】特許3635219号(特開2000-323613号公報)

【発明の開示】

【発明が解決しようとする課題】

【0006】

しかしながら、図1に示される配線基板においては、電極パッド10の外周が比較的平滑であるので、第1絶縁層12との密着性が弱く、リフロー処理により加熱されると、第1絶縁層12と電極パッド10との熱膨張差によって熱応力が加えられて電極パッド10の外周に接する境界部分でデラミネーションが生じ、第1絶縁層12の一部が欠落するおそれがあった。

【0007】

さらに、リフロー処理による加熱によって電極パッド10の角部(B部)の外周に接する第1絶縁層12の一部が欠落した場合、電極パッド10の角部(A部)から第2絶縁層13に向けてクラック20が発生するという問題があった。

さらに、クラック20が拡大された場合には、第2絶縁層13に積層された配線部16を切断してしまうおそれがあった。

【0008】

そこで、本発明は上記事情に鑑み、上記課題を解決した配線基板の製造方法及び半導体装置の製造方法及び配線基板を提供することを目的とする。

【課題を解決するための手段】

【0009】

上記課題を解決するため、本発明は以下のような手段を有する。

【0010】

本発明は、支持基板の上に、支持基板を給電層とした電解めっきにより第1電極パッドを形成する第1工程と、前記支持基板の表面に前記第1電極パッドの外周を囲む第1絶縁層を積層する第2工程と、前記第1電極パッドの表面から前記第1絶縁層の表面にかけて前記第1電極パッドの外周より平面方向に幅広であり、前記第1電極パッドの直径に対して20～90%大きい第2電極パッドを形成する第3工程と、前記第2電極パッド及び前記第1絶縁層の表面に第2絶縁層を積層する第4工程と、前記第2絶縁層の表面に前記第2電極パッドと電気的に接続される配線層を形成する第5工程と、前記支持基板を除去して前記第1絶縁層の支持基板を除去した面に前記第1電極パッドの表面を露出する第6工程と、を有しており、前記第1絶縁層及び前記第2絶縁層は樹脂からなることにより、上記課題を解決するものである。

本発明は、前記第2工程は、前記第1絶縁層を積層する前に前記第1電極パッドの表面を粗面化する工程を含むことにより、上記課題を解決するものである。

本発明は、前記粗面化した面の表面粗さRaが0.25μm～0.75μmであることにより上記課題を解決するものである。

本発明は、前記第2工程は、前記支持基板及び前記第1電極パッドの表面に絶縁層を形

10

20

30

40

50

成する工程と、形成した前記絶縁層を研磨することにより、前記第1電極パッドの表面を露出させると共に、前記第1電極パッドの外周を囲む前記第1絶縁層を形成する工程と、を有することにより上記課題を解決するものである。

本発明は、前記第3工程は、前記第1絶縁層及び前記第1電極パッドの表面にシード層を形成する工程と、該シード層を給電層とする電解めっきにより前記第2電極パッドを形成する工程と、を有することにより上記課題を解決するものである。

本発明は、前記第4工程は、前記第2絶縁層を積層する前に前記第2電極パッド表面を粗面化する工程を含むことにより上記課題を解決するものである。

本発明は、前記第5工程は、前記第2絶縁層に前記第2電極パッド表面が露出するように開口部を形成する工程と、前記第2絶縁層の表面及び前記開口部の内面にシード層を形成する工程と、前記シード層を給電層とする電解めっきにより、前記開口部内にビアを形成すると共に、前記第2絶縁層上に配線パターンを形成し、前記第2電極パッドと電氣的に接続される配線層を形成する工程と、を有することにより上記課題を解決するものである。

10

本発明は、前記第1電極パッドが複数の金属層からなることにより上記課題を解決するものである。

本発明は、前記第1電極パッドはその厚さが $5 \sim 25 \mu\text{m}$ であり、前記第2電極パッドはその厚さが $2 \mu\text{m} \sim 15 \mu\text{m}$ であることにより上記課題を解決するものである。

本発明は、前記支持基板は金属からなり、前記第1工程は、前記支持基板と前記第1電極パッドとの間に前記支持基板と同種の金属層を形成する工程を含み、前記第6工程は、前記支持基板を除去すると共に、前記金属層を除去し、前記第1電極パッドの表面が前記第1絶縁層の表面よりも凹んで位置するように、前記第1絶縁層の支持基板を除去した面に前記第1電極パッドの表面を露出する工程を含むことにより上記課題を解決するものである。

20

本発明は、前記請求項1乃至請求項10の何れか1項に記載された配線基板の製造方法を用いた半導体装置の製造方法であって、前記第1電極パッドにはんだバンプを介して半導体チップを実装する工程を有することにより上記課題を解決するものである。

本発明は、第1電極パッドと、前記第1電極パッドの外周を囲む第1絶縁層と、前記第1電極パッドの表面及び前記第1絶縁層の表面に積層される第2絶縁層と、を有する配線基板において、前記第1電極パッドと前記第2絶縁層との間に前記第1電極パッドの外周より平面方向に幅広であり、前記第1電極パッドの直径に対して $20 \sim 90\%$ 大きい第2電極パッドを設け、前記第2電極パッドの表面及び側面を被覆するように前記第2絶縁層が形成され、前記第2絶縁層には、前記第2電極パッドの表面が露出するように開口部が形成されており、前記開口部から前記第2絶縁層上にかけてめっきが設けられ、前記めっきにより前記開口部内に形成されたビアと前記第2絶縁層表面に形成された配線パターンとが一体に設けられており、前記第1絶縁層及び前記第2絶縁層は樹脂からなり、前記第1電極パッド及び前記第2電極パッドはめっきからなることにより上記課題を解決するものである。

30

本発明は、前記第1電極パッドの表面が配線基板の表面に露出しており、かつ、前記第1電極パッドの表面は前記第1絶縁層の表面よりも凹んでいることにより上記課題を解決するものである。

40

本発明は、前記第1電極パッドと前記第2電極パッドが、シード層を介して積層されていることにより上記課題を解決するものである。

本発明は、前記第1電極パッドの、前記第2電極パッドが設けられる側の面が粗面化されていることにより上記課題を解決するものである。

本発明は、前記第1電極パッドの前記粗面化された面の表面粗さ $R_a$ が $0.25 \mu\text{m} \sim 0.75 \mu\text{m}$ であることにより上記課題を解決するものである。

本発明は、前記第2電極パッドの前記ビアが形成される側の面が粗面化されていることにより上記課題を解決するものである。

本発明は、前記第1電極パッドが複数の金属層からなることにより上記課題を解決する

50

ものである。

本発明は、前記第1電極パッドはその厚さが5～25μmであり、前記第2電極パッドはその厚さが2μm～15μmであることにより上記課題を解決するものである。

【発明の効果】

【0011】

本発明によれば、第1電極パッドの表面から第1絶縁層の表面にかけて第1電極パッドの外周より平面方向に幅広な第2電極パッドを形成するため、第1電極パッドよりも幅広な第2電極パッドが第1電極パッドの外周角部から第2絶縁層にクラックが発生することを防止できる。

10

【発明を実施するための最良の形態】

【0012】

以下、図面を参照して本発明を実施するための最良の形態について説明する。

【実施例1】

【0013】

図2は本発明による配線基板の実施例1が適用された半導体装置を示す縦断面図である。図2に示されるように、半導体装置100は、例えば、半導体チップ110を配線基板120にフリップチップ実装してなる構成である。配線基板120は、複数の配線層と複数の絶縁層とが積層された多層構造であり、本実施例においては、各配線層を有する第1層122、第2層124、第3層126、第4層128の各絶縁層が上下方向に積層された構成になっている。また、第1層122は、第1電極パッド130に幅広第2電極パッド132を積層する工程を行なうために第1絶縁層121と第2絶縁層123とを積層した構成になっている。各絶縁層は、例えば、エポキシ樹脂やポリイミド樹脂等の絶縁性樹脂からなる。

20

【0014】

尚、はんだ接続が行なわれる第1絶縁層121及び第4層128の絶縁層は、ソルダレジスト(アクリル樹脂やエポキシ樹脂等からなる)としての絶縁性樹脂により形成しても良い。また、半導体装置100において、半導体チップ110と配線基板120との間に、絶縁性を有するアンダーフィル樹脂を充填しても良い。

【0015】

最上段の第1層122は、半導体チップ110の端子がフリップチップ接続される第1電極パッド130、第2電極パッド132、ビア134が形成されている。また、第1層122の下側に積層された第2層124は、ビア134に導通される配線層140、ビア142が形成されている。また、第2層124の下側に積層された第3層126は、ビア142に導通される配線層150、ビア152を有する。また、第3層126の下側に積層された第4層128は、ビア152に導通される第3電極パッド160を有する。

30

【0016】

また、第1層122は、第1電極パッド130の外周を囲むように第1絶縁層121が形成され、第1絶縁層122と第2絶縁層123との間に第2電極パッド132が形成されている。

40

第1電極パッド130は、はんだとの接合性が良好なAu層170、Ni層172、Cu層174が積層される三層構造になっている。配線基板120の上面側(半導体チップ実装側)には、Au層170が露出されており、このAu層170には半導体チップ110のはんだバンプ180が接続される。

【0017】

半導体チップ110の端子は、はんだバンプ180を介してAu層170にはんだ付けされることで、第1電極パッド130に導通される。はんだバンプ180は、はんだボールを第1電極パッド130に搭載し、リフロー(加熱処理)して形成される。

【0018】

第1絶縁層121と第2絶縁層123との境界面には、第1電極パッド130より幅広

50

な第2電極パッド132が形成されている。この第2電極パッド132は、電極パッド130の外径から半径方向(平面方向)にはみ出すように幅広に形成されている。本実施例においては、例えば、第1電極パッド130の直径が70 $\mu$ m~100 $\mu$ m程度、厚さが15 $\mu$ m( $\pm$ 10 $\mu$ m)程度とすると、第2電極パッド132は、第1電極パッド130の直径に対して、例えば、20%~90%増(好適には50%~80%増)程度、厚さが2 $\mu$ m~15 $\mu$ m(好適には5 $\mu$ m)程度となるように形成される。

**【0019】**

第1電極パッド130より幅広な第2電極パッド132を、第1電極パッド130とビア134との間に介在させることにより、例えば、リフロー処理による熱応力の進行方向が第2電極パッド132によって遮断され、第1絶縁層121と第2絶縁層123との境界面に沿う方向で吸収されるため、電極パッド130の外周を覆う第1絶縁層121の一部でデラミネーションが生じて欠落しても第2絶縁層123にクラックが発生することを防止できる。

10

**【0020】**

尚、第1電極パッド130としては、Au層170が配線基板120の表面に露出するようにAu層170、Ni層172のみを積層する構成としても良い。また、第1電極パッド130は、Au層170が配線基板120の表面に露出するようにAu層、Ni層、Pd層、Cu層の順に積層したり、あるいはAu層、Pd層、Ni層の順に積層する構成など、他のめっき構造としても良い。

**【0021】**

ここで、半導体装置100に用いられる配線基板120の製造方法について図3A~図3Tを参照して説明する。図3A~図3Tは実施例1の配線基板120の製造方法(その1~その20)を説明するための図である。尚、図3A~図3Tにおいては、電極パッド130が配線基板120の下面側となるフェイスダウンの向き(前述した図2に示す積層構造と上下方向に逆の向き)で各層を積層する。

20

**【0022】**

図3Aにおいて、まず、所定の厚さを有する平板状のCu板やCu箔からなる支持基板200を用意する。そして、支持基板200の上面にめっきレジストとしてドライフィルムレジスト210をラミネートする。

**【0023】**

図3Bにおいて、ドライフィルムレジスト210に対して露光により支持基板200の一部を露出する第1電極パッド形成用開口220を形成する。この第1電極パッド形成用開口220の内径は、電極パッド130の外径に相当する。

30

**【0024】**

図3Cにおいて、支持基板200を給電層として電解めっきを行なって第1電極パッド形成用開口220内の支持基板200上にAuを析出させてAu層170を形成し、さらにAu層170の表面にNiを析出させてNi層172を積層する。

**【0025】**

図3Dにおいて、さらに、支持基板200を給電層として電解めっきを行なって第1電極パッド形成用開口220内のNi層172上にCuを析出させてCu層174を積層して第1電極パッド130を形成する。これにより、第1電極パッド形成用開口220内には、Au層170、Ni層172、Cu層174による3層構造の第1電極パッド130が形成される。

40

**【0026】**

図3Eにおいて、支持基板200からドライフィルムレジスト210を剥離することにより、支持基板200上には第1電極パッド130が積層された状態で残される。

**【0027】**

図3Fにおいて、支持基板200及び電極パッド130の表面に粗化処理(例えば、ハーフエッチング処理)を施して支持基板200及び電極パッド130の表面を粗面化する。尚、粗化処理によって得られる表面粗さは、例えば、Ra=0.25 $\mu$ m~0.75

50

μm程度とすることが好ましい。

【0028】

図3Gにおいて、粗化処理された支持基板200及び電極パッド130の表面にエポキシ樹脂やポリイミド樹脂等の樹脂フィルムをラミネートし、絶縁層230を形成する。絶縁層230は、支持基板200及び電極パッド130の表面が粗面化されているので、電極パッド130に対する密着性が高められ、熱応力によるデラミネーションの発生を抑制することが可能になる。

【0029】

図3Hにおいて、支持基板200及び電極パッド130の表面に密着された絶縁層230の上面をバフ研磨する。そして、電極パッド130の表面が露出するまでこの研磨処理を行なう。これで、電極パッド130の外周を覆う第1絶縁層121が得られる。

10

【0030】

図3Iにおいて、平坦化された第1絶縁層121及び電極パッド130の表面にCu等の無電解めっきによりシード層190を形成する。尚、シード層190の形成方法としては、他の薄膜形成法(スパッタ法やCVD法等)を用いても良いし、あるいはCu以外の導電性金属を形成するようにしても良い。また、密着性向上のため、第1絶縁層121及び電極パッド130の表面に粗化処理を施してからシード層を形成しても良い。

【0031】

図3Jにおいて、シード層190を形成した第1絶縁層121及び電極パッド130の表面(上面)にめっきレジストとしてドライフィルムレジスト240をラミネートする。そして、ドライフィルムレジスト240に対してパターンニング(露光、現像)を施してシード層190の一部を露出する第2電極パッド形成用開口250を形成する。この第2電極パッド形成用開口250の内径は、第2電極パッド132の外径に相当し、第2電極パッド形成用開口250の深さは、第2電極パッド132の高さ(厚さ)を規定している。

20

【0032】

図3Kにおいて、シード層190からの給電により電解Cuめっきを行なって第2電極パッド形成用開口250内にCuを析出させて第1電極パッド130よりも大径な第2電極パッド132を形成する。これにより、第1電極パッド130の表面には、半径方向(面方向)に大径な第2電極パッド132が積層される。

【0033】

30

図3Lにおいて、ドライフィルムレジスト240及び第2電極パッド132下方以外のシード層190を第1絶縁層121から除去する。これにより、第1絶縁層121上には第2電極パッド132が残される。尚、図3L以降の工程では、第2電極パッド132下方に介在するシード層190がCu同士で一体化されるため、シード層190を省略してある。

【0034】

図3Mにおいて、第2電極パッド132の表面に粗化処理(例えば、ハーフエッチング処理)を施した後、エポキシ樹脂やポリイミド樹脂等の樹脂フィルムをラミネートして第2絶縁層123を形成する。これで、第1電極パッド130、第2電極パッド132を有する第1層122が得られる。そして、第2電極パッド132の表面中央が露出するように、例えば、第2絶縁層123にレーザ光を照射してビアホール260を形成する。

40

【0035】

図3Nにおいて、第2絶縁層123の表面及びビアホール260の内面に、無電解銅めっきによりシード層282を形成する。次いで、第2絶縁層123の表面(上面)にめっきレジストとしてドライフィルムレジスト270をラミネートする。そして、ドライフィルムレジスト270に対してパターンニング(露光、現像)を施してシード層282の一部を露出する配線パターン形成用開口280を形成する。

【0036】

図3Oにおいて、シード層282の給電により電解Cuめっきを行なってビアホール260、配線パターン形成用開口280内のシード層282上にCuを析出させてビア13

50

4及び配線パターン層140を形成する。

【0037】

図3Pにおいて、ドライフィルムレジスト270及び配線パターン層140下方以外のシード層282を第2絶縁層123から除去する。これにより、第2絶縁層123上には配線パターン層140が残される。尚、図3P以降では、シード層282の図示を省略してある。

【0038】

図3Qにおいて、第2絶縁層123及び配線パターン層140の表面に粗化处理(ハーフエッチング処理)を施した後、エポキシ樹脂を主成分としたフィルム状の所謂ビルトアップ樹脂284(要求される硬度または柔軟性に応じてフィラーの含有率を適宜変更しても良い)をラミネートして第2層124の絶縁層(第3の絶縁層)を形成する。そして、配線パターン層140の表面が露出するように、例えば、レーザー光を照射してビアホール290を形成する。

【0039】

続いて、上記図3M~図3Qの工程を繰り返すことにより、第2層124のビア142及び第3層126の配線パターン層150を形成する。また、配線基板120を4層以上に積層する場合には、その分上記図3M~図3Qの工程を繰り返せば良い。

【0040】

図3Rにおいて、第3層126の絶縁層の表面(上面)にCu等の無電解めっきによりシード層314を形成し、次いで、めっきレジストとしてドライフィルムレジスト300をラミネートする。尚、シード層314の形成方法としては、無電解Cuめっき以外の薄膜形成法を用いても良いし、Cu以外の導電性金属で形成しても良い。

【0041】

そして、ドライフィルムレジスト300に対してパターニング(露光、現像)を施してシード層314の一部を露出する電極形成用開口310を形成する。次いで、シード層314への給電により電解Cuめっきを行なってビアホール312、電極形成用開口310内にCuを析出させてビア152及び第3電極パッド160を形成する。その後、ドライフィルムレジスト300及び第3電極パッド160下方以外のシード層314を除去する。尚、図3S以降の工程では、第3電極パッド160下方に介在するシード層314がCu同士で一体化されるため、シード層314を省略してある。

【0042】

図3Sにおいて、第3層126の絶縁層の表面(上面)にソルダレジスト320をラミネートして第4層128の絶縁層を形成した後、第3電極パッド160の中心部が露出されるように開口330を形成する。

【0043】

図3Tにおいて、支持基板200をウェットエッチングにより除去して配線基板120を得る。尚、支持基板200としては、2枚の支持基板200を上下方向に貼り合わせたものを用い、その上面側及び下面側の両面に配線基板120を積層することも可能である。その場合は、2枚の支持基板200を2分割してからウェットエッチングにより支持基板200を除去する。

【0044】

この後は、図2に示されるように、配線基板120の第1電極パッド130にはんだボールを搭載し、リフローすることにより、半導体チップ110は、各端子がはんだバンプ180を介して電極パッド130に接続されて、配線基板120に実装される。尚、半導体チップ110を配線基板120に実装する工程は、適宜選択される工程であり、例えば、顧客からの要望に応じて半導体チップ110を配線基板120に実装する場合と、配線基板120が納品された取引先において、半導体チップ110を配線基板120に実装する場合がある。

【0045】

また、はんだバンプ180形成のためリフローの際に熱応力が発生した場合には、第2

10

20

30

40

50

電極パッド132が第1電極パッド130の外径よりの半径方向(平面方向)にはみ出すように形成されているため、熱応力の進行方向が第2電極パッド132によって遮断され、第1絶縁層121と第2絶縁層123との境界面の沿う方向で吸収される。そのため、実施例1の配線基板120では、第2電極パッド132の外周を覆う第2絶縁層123において、クラックが発生することを防止できる。

【0046】

図4は実施例1の変形例を示す図である。図4に示されるように、この変形例では配線基板120が上記実施例1の場合と上下方向が逆向きに用いられる。すなわち、第3電極パッド160には、はんだバンプ180を介して半導体チップ110が実装され、第1電極パッド130には、はんだボールをリフローしてはんだバンプ340を形成する。

10

【0047】

半導体チップ110は、上記図2及び図4に示されるように、配線基板120の第1電極パッド130または第3電極パッド160のどちらにも実装しても良い。

【0048】

尚、この変形例では、第3電極パッド160にAu層とNi層とが積層されためっき層(Au層が表面に露出するように積層する)を設けても良い。

【0049】

また、この変形例の場合、前述した図3Sの工程で、半導体チップ110を配線基板120に搭載し、その後、支持基板200除去することにより、半導体装置を完成するようにしても良い。

20

【0050】

また、この変形例においても、半導体チップ110と配線基板120との間に、絶縁性を有するアンダーフィル樹脂を充填しても良い。

【0051】

また、この変形例の配線基板120に搭載される半導体チップ110は、ワイヤボンディングにより実装されても良い。

【実施例2】

【0052】

図5は配線基板の実施例2が適用された半導体装置を示す縦断面図である。尚、図5において、上記実施例1と同一部分には、同一符号を付してその説明を省略する。

30

【0053】

図5に示されるように、実施例2の半導体装置400に用いられる配線基板420は、第1電極パッド130の表面(Au層170側の端面)が第1絶縁層121の表面よりも凹んだ電極開口430に形成されている。そのため、はんだバンプ180は、はんだボールを電極開口430に挿入した状態でリフロー(加熱処理)し、Au層170側に形成される。尚、この実施例2の半導体装置400において、半導体チップ110と配線基板120との間に、絶縁性を有するアンダーフィル樹脂を充填しても良い。

【0054】

ここで、半導体装置400に用いられる配線基板420の製造方法について図6A~図6Tを参照して説明する。図6A~図6Tは実施例2の配線基板420の製造方法(その1~その20)を説明するための図である。尚、図6A~図6Tにおいては、電極パッド130が配線基板120の下面側となるフェイスダウンの向き(前述した図5に示す積層構造と上下方向に逆の向き)で各層を積層する。

40

【0055】

図6Aにおいて、まず、所定の厚さを有する平板状のCu板やCu箔からなる支持基板200を用意する。そして、支持基板200の上面にめっきレジストとしてドライフィルムレジスト210をラミネートする。

【0056】

図6Bにおいて、ドライフィルムレジスト210に対して露光により支持基板200の一部を露出する第1電極パッド形成用開口220を形成する。この第1電極パッド形成用

50

開口 220 の内径は、第 1 電極パッド 130 の外径に相当する。

【0057】

次いで、第 1 電極パッド形成用開口 220 内に対して支持基板 200 を給電層として電解 Cuめっきを行なって第 1 電極パッド形成用開口 220 内の支持基板 200 上に Cu を析出させて Cu 層 440 を形成する。

【0058】

さらに、図 6 C において、支持基板 200 を給電層として電解めっきを行なって第 1 電極パッド形成用開口 220 内の Cu 層 440 上に Au を析出させて Au 層 170 を形成し、さらに Au 層 170 の表面に Ni を析出させて Ni 層 172 を積層する。

【0059】

図 6 D において、さらに、支持基板 200 を給電層として電解めっきを行なって第 1 電極パッド形成用開口 220 内の Ni 層 172 上に Cu を析出させて Cu 層 174 を積層する。これにより、第 1 電極パッド形成用開口 220 内には、Cu 層 440 と、Au 層 170、Ni 層 172、Cu 層 174 による第 1 電極パッド 130 とが形成される。

【0060】

図 6 E において、支持基板 200 からドライフィルムレジスト 210 を剥離することにより、支持基板 200 上には Cu 層 440 と第 1 電極パッド 130 とが積層された状態で残される。

【0061】

図 6 F ~ 図 6 S に示す各工程は、前述した実施例 1 の図 3 F ~ 図 3 S に示す各工程と同様な処理を行なうため、ここでは、その説明を省略する。

【0062】

図 6 T において、支持基板 200 をウェットエッチングにより除去し、さらに Cu 層 440 も除去して配線基板 420 を得る。実施例 2 の配線基板 420 は、Cu 層 440 が除去されることにより下面側(チップ実装側)に電極開口 430 が形成される。

尚、支持基板 200 としては、2 枚の支持基板 200 を上下方向に貼り合わせたものを用い、その上面側及び下面側の両面に配線基板 120 を積層することも可能である。その場合は、2 枚の支持基板 200 を 2 分割してからウェットエッチングにより支持基板 200 を除去する。

【0063】

この後は、図 5 に示されるように、電極開口 430 の Au 層 170 にはんだボールを搭載し、リフローすることにより、半導体チップ 110 は、各端子がはんだバンプ 180 を介して第 1 電極パッド 130 に接続されて、配線基板 120 に実装される。尚、半導体チップ 110 を配線基板 120 に実装する工程は、適宜選択される工程であり、例えば、顧客からの要望に応じて半導体チップ 110 を配線基板 120 に実装する場合と、配線基板 120 が納品された取引先において、半導体チップ 110 を配線基板 120 に実装する場合がある。

【0064】

このように、実施例 2 の配線基板 420 は、下面側(チップ実装側)に電極開口 430 が形成されるため、半導体チップ 110 を実装する際には、はんだバンプ 180 が、電極開口 430 にリフロー(加熱処理)されて第 1 電極パッド 130 の Au 層 170 側に接合される。そのため、はんだバンプ 180 は、第 1 電極パッド 130 に確実に接合されると共に、電極開口 430 の周縁部により半径方向の接合強度も強化される。

【0065】

また、はんだバンプ 180 形成のためリフローの際に熱応力が発生した場合には、幅広に形成された第 2 電極パッド 132 が第 1 電極パッド 130 の外径よりの半径方向(平面方向)にはみ出すように形成されているため、熱応力の進行方向が第 2 電極パッド 132 によって遮断され、第 1 絶縁層 121 と第 2 絶縁層 123 との境界面の沿う方向で吸収される。そのため、実施例 2 の配線基板 420 では、実施例 1 と同様に、第 2 電極パッド 132 の外周を覆う第 2 絶縁層 123 において、クラックが発生することを防止できる。

10

20

30

40

50

## 【 0 0 6 6 】

図 7 は実施例 2 の変形例を示す図である。図 7 に示されるように、この変形例では配線基板 4 2 0 が上記実施例 2 の場合と上下方向が逆向きに用いられる。すなわち、第 3 電極パッド 1 6 0 には、はんだバンプ 1 8 0 を介して半導体チップ 1 1 0 が実装され、第 1 電極パッド 1 3 0 には、はんだボールをリフローしてはんだバンプ 3 4 0 を形成する。この場合、はんだバンプ 3 4 0 は、電極開口 4 3 0 の周縁部により半径方向の接合強度が強化される。

## 【 0 0 6 7 】

半導体チップ 1 1 0 は、上記図 5 及び図 7 に示されるように、配線基板 4 2 0 の第 1 電極パッド 1 3 0 または第 3 電極パッド 1 6 0 のどちらにも実装しても良い。

10

## 【 0 0 6 8 】

尚、この変形例では、第 3 電極パッド 1 6 0 に Au 層と Ni 層とが積層されためっき層 (Au 層が表面に露出するように積層する) を設けても良い。

## 【 0 0 6 9 】

また、この変形例の場合、前述した図 6 S の工程で、半導体チップ 1 1 0 を配線基板 4 2 0 に搭載し、その後、支持基板 2 0 0 除去することにより、半導体装置を完成するようにしても良い。

## 【 0 0 7 0 】

また、この変形例においても、半導体チップ 1 1 0 と配線基板 1 2 0 との間に、絶縁性を有するアンダーフィル樹脂を充填しても良い。

20

## 【 0 0 7 1 】

また、この変形例の配線基板 4 2 0 に搭載される半導体チップ 1 1 0 は、ワイヤボンディングにより実装されても良い。

## 【 産業上の利用可能性 】

## 【 0 0 7 2 】

本発明の電極パッドは、半導体チップ搭載用の電極パッドだけでなく、BGA (Ball Grid Array)、PGA (Pin Grid Array)、LGA (Land Grid Array) のような外部接続用の電極パッドにも適用できるのは勿論である。

本発明は、上記はんだバンプ 1 8 0 を形成する構成の半導体装置に限らず、基板に電子部品が搭載された構成、あるいは基板に配線パターンが形成された構成でも良いので、例えば、はんだバンプを介して基板上に接合されるフリップチップ、あるいははんだバンプを介して回路基板を接合させる多層基板やインターポーザにも適用することができるのは勿論である。

30

## 【 図面の簡単な説明 】

## 【 0 0 7 3 】

【 図 1 】 従来の配線基板の構造の一例を示す図である。

【 図 2 】 本発明による配線基板の実施例 1 が適用された半導体装置を示す縦断面図である。

【 図 3 A 】 実施例 1 の配線基板の製造方法 ( その 1 ) を説明するための図である。

【 図 3 B 】 実施例 1 の配線基板の製造方法 ( その 2 ) を説明するための図である。

40

【 図 3 C 】 実施例 1 の配線基板の製造方法 ( その 3 ) を説明するための図である。

【 図 3 D 】 実施例 1 の配線基板の製造方法 ( その 4 ) を説明するための図である。

【 図 3 E 】 実施例 1 の配線基板の製造方法 ( その 5 ) を説明するための図である。

【 図 3 F 】 実施例 1 の配線基板の製造方法 ( その 6 ) を説明するための図である。

【 図 3 G 】 実施例 1 の配線基板の製造方法 ( その 7 ) を説明するための図である。

【 図 3 H 】 実施例 1 の配線基板の製造方法 ( その 8 ) を説明するための図である。

【 図 3 I 】 実施例 1 の配線基板の製造方法 ( その 9 ) を説明するための図である。

【 図 3 J 】 実施例 1 の配線基板の製造方法 ( その 1 0 ) を説明するための図である。

【 図 3 K 】 実施例 1 の配線基板の製造方法 ( その 1 1 ) を説明するための図である。

【 図 3 L 】 実施例 1 の配線基板の製造方法 ( その 1 2 ) を説明するための図である。

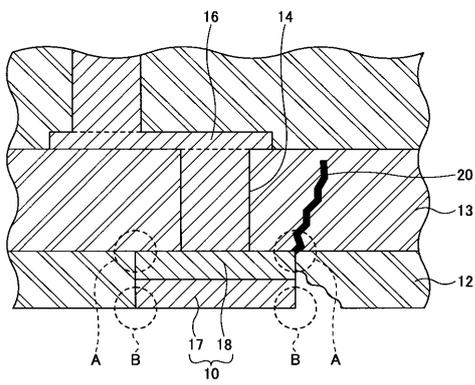
50

- 【図 3 M】実施例 1 の配線基板の製造方法（その 1 3）を説明するための図である。
- 【図 3 N】実施例 1 の配線基板の製造方法（その 1 4）を説明するための図である。
- 【図 3 O】実施例 1 の配線基板の製造方法（その 1 5）を説明するための図である。
- 【図 3 P】実施例 1 の配線基板の製造方法（その 1 6）を説明するための図である。
- 【図 3 Q】実施例 1 の配線基板の製造方法（その 1 7）を説明するための図である。
- 【図 3 R】実施例 1 の配線基板の製造方法（その 1 8）を説明するための図である。
- 【図 3 S】実施例 1 の配線基板の製造方法（その 1 9）を説明するための図である。
- 【図 3 T】実施例 1 の配線基板の製造方法（その 2 0）を説明するための図である。
- 【図 4】実施例 1 の変形例を示す図である。
- 【図 5】配線基板の実施例 2 が適用された半導体装置を示す縦断面図である。 10
- 【図 6 A】実施例 2 の配線基板の製造方法（その 1）を説明するための図である。
- 【図 6 B】実施例 2 の配線基板の製造方法（その 2）を説明するための図である。
- 【図 6 C】実施例 2 の配線基板の製造方法（その 3）を説明するための図である。
- 【図 6 D】実施例 2 の配線基板の製造方法（その 4）を説明するための図である。
- 【図 6 E】実施例 2 の配線基板の製造方法（その 5）を説明するための図である。
- 【図 6 F】実施例 2 の配線基板の製造方法（その 6）を説明するための図である。
- 【図 6 G】実施例 2 の配線基板の製造方法（その 7）を説明するための図である。
- 【図 6 H】実施例 2 の配線基板の製造方法（その 8）を説明するための図である。
- 【図 6 I】実施例 2 の配線基板の製造方法（その 9）を説明するための図である。
- 【図 6 J】実施例 2 の配線基板の製造方法（その 1 0）を説明するための図である。 20
- 【図 6 K】実施例 2 の配線基板の製造方法（その 1 1）を説明するための図である。
- 【図 6 L】実施例 2 の配線基板の製造方法（その 1 2）を説明するための図である。
- 【図 6 M】実施例 2 の配線基板の製造方法（その 1 3）を説明するための図である。
- 【図 6 N】実施例 2 の配線基板の製造方法（その 1 4）を説明するための図である。
- 【図 6 O】実施例 2 の配線基板の製造方法（その 1 5）を説明するための図である。
- 【図 6 P】実施例 2 の配線基板の製造方法（その 1 6）を説明するための図である。
- 【図 6 Q】実施例 2 の配線基板の製造方法（その 1 7）を説明するための図である。
- 【図 6 R】実施例 2 の配線基板の製造方法（その 1 8）を説明するための図である。
- 【図 6 S】実施例 2 の配線基板の製造方法（その 1 9）を説明するための図である。
- 【図 6 T】実施例 2 の配線基板の製造方法（その 2 0）を説明するための図である。 30
- 【図 7】実施例 2 の変形例を示す図である。
- 【符号の説明】
- 【 0 0 7 4 】
- 1 0 0 半導体装置
- 1 1 0 半導体チップ
- 1 2 0 配線基板
- 1 2 1 第 1 絶縁層
- 1 2 2 第 1 層
- 1 2 3 第 2 絶縁層
- 1 2 4 第 2 層 40
- 1 2 6 第 3 層
- 1 2 8 第 4 層
- 1 3 0 第 1 電極パッド
- 1 3 2 第 2 電極パッド
- 1 3 4 , 1 4 2 , 1 5 2 ピア
- 1 4 0 , 1 5 0 配線パターン層
- 1 6 0 第 3 電極パッド
- 1 7 0 A u 層
- 1 7 2 N i 層
- 1 7 4 C u 層 50

- 180 はんだバンプ
- 200 支持基板
- 220 第1電極パッド形成用開口
- 250 第2電極パッド形成用開口

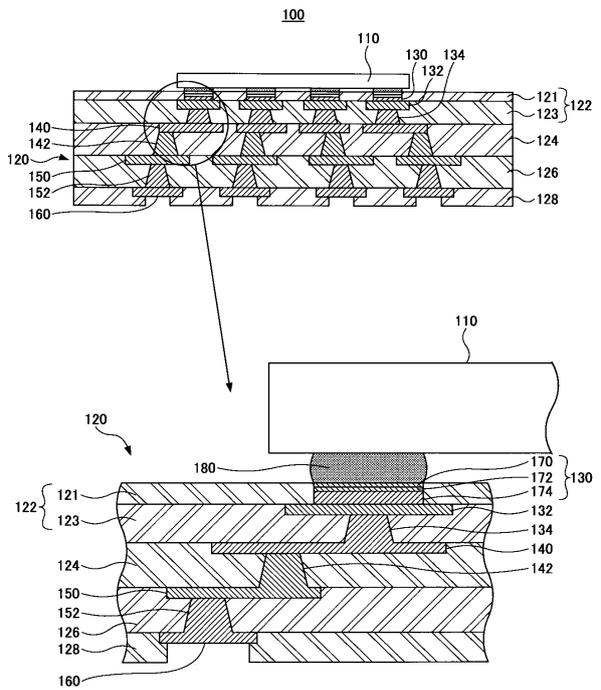
【図1】

従来の配線基板の構造の一例を示す図



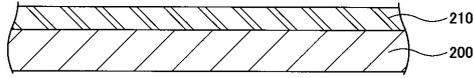
【図2】

本発明による配線基板の実施例1が適用された半導体装置を示す縦断面図



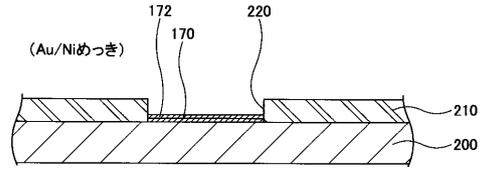
【図 3 A】

実施例1の配線基板の製造方法(その1)を説明するための図



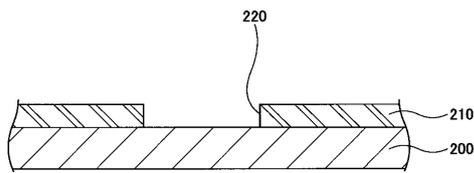
【図 3 C】

実施例1の配線基板の製造方法(その3)を説明するための図



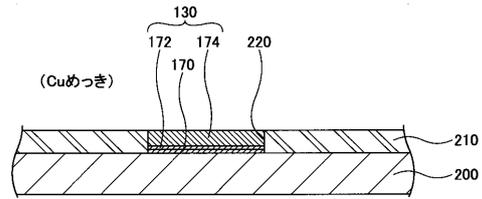
【図 3 B】

実施例1の配線基板の製造方法(その2)を説明するための図



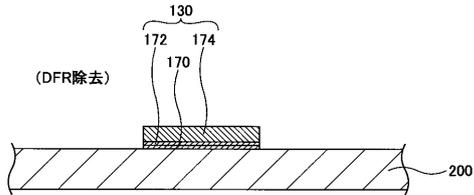
【図 3 D】

実施例1の配線基板の製造方法(その4)を説明するための図



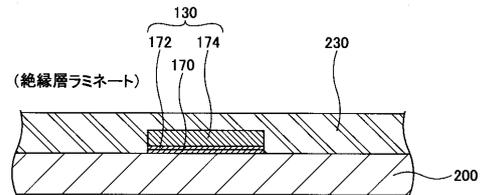
【図 3 E】

実施例1の配線基板の製造方法(その5)を説明するための図



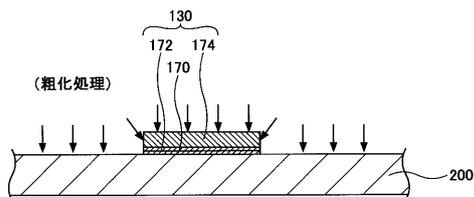
【図 3 G】

実施例1の配線基板の製造方法(その7)を説明するための図



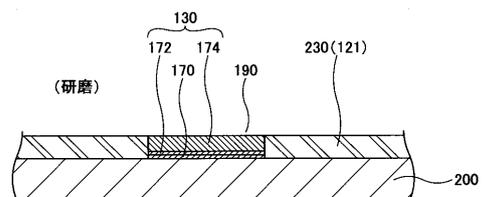
【図 3 F】

実施例1の配線基板の製造方法(その6)を説明するための図



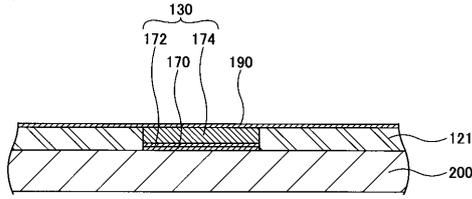
【図 3 H】

実施例1の配線基板の製造方法(その8)を説明するための図



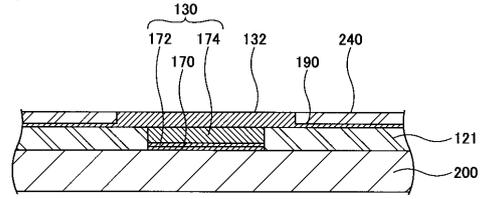
【図 3 I】

実施例1の配線基板の製造方法(その9)を説明するための図



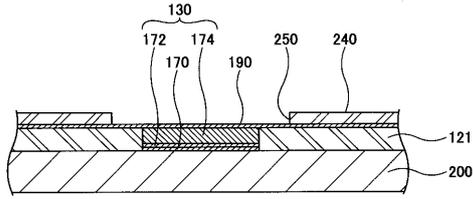
【図 3 K】

実施例1の配線基板の製造方法(その11)を説明するための図



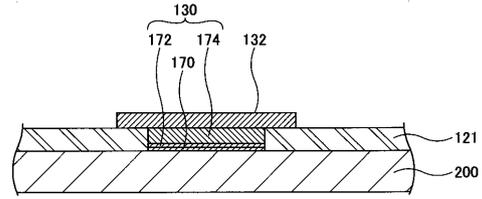
【図 3 J】

実施例1の配線基板の製造方法(その10)を説明するための図



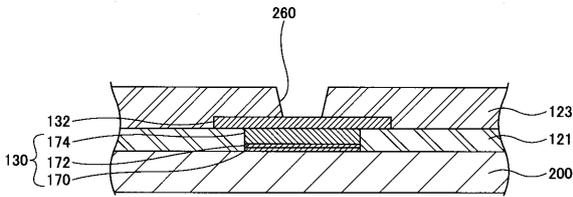
【図 3 L】

実施例1の配線基板の製造方法(その12)を説明するための図



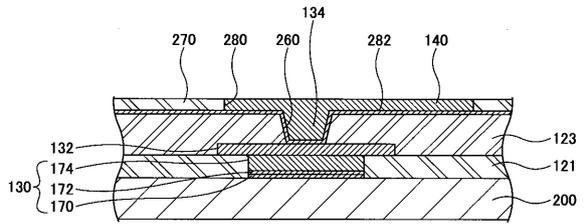
【図 3 M】

実施例1の配線基板の製造方法(その13)を説明するための図



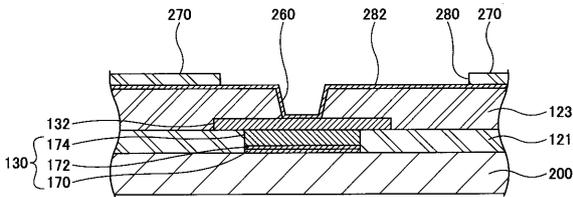
【図 3 O】

実施例1の配線基板の製造方法(その15)を説明するための図



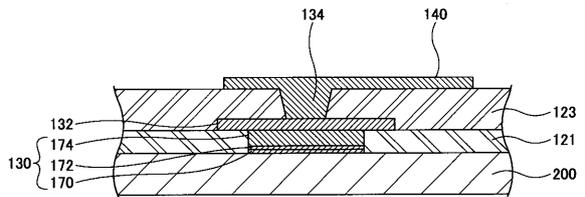
【図 3 N】

実施例1の配線基板の製造方法(その14)を説明するための図



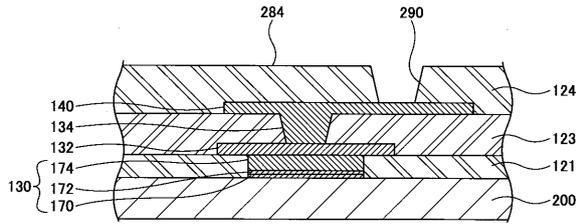
【図 3 P】

実施例1の配線基板の製造方法(その16)を説明するための図



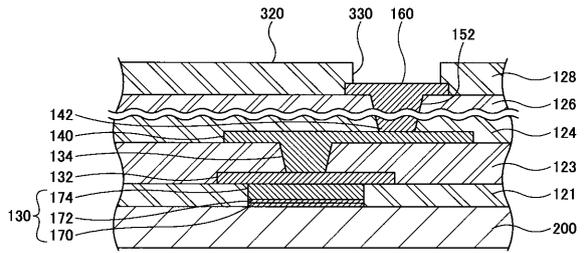
【図3Q】

実施例1の配線基板の製造方法(その17)を説明するための図



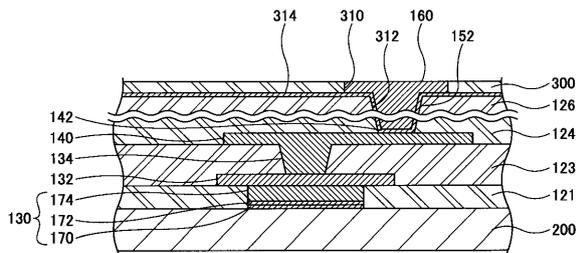
【図3S】

実施例1の配線基板の製造方法(その19)を説明するための図



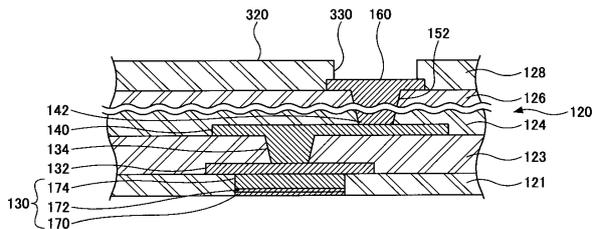
【図3R】

実施例1の配線基板の製造方法(その18)を説明するための図



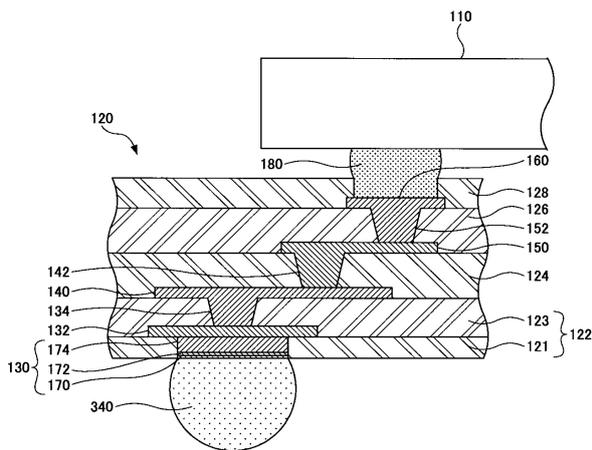
【図3T】

実施例1の配線基板の製造方法(その20)を説明するための図



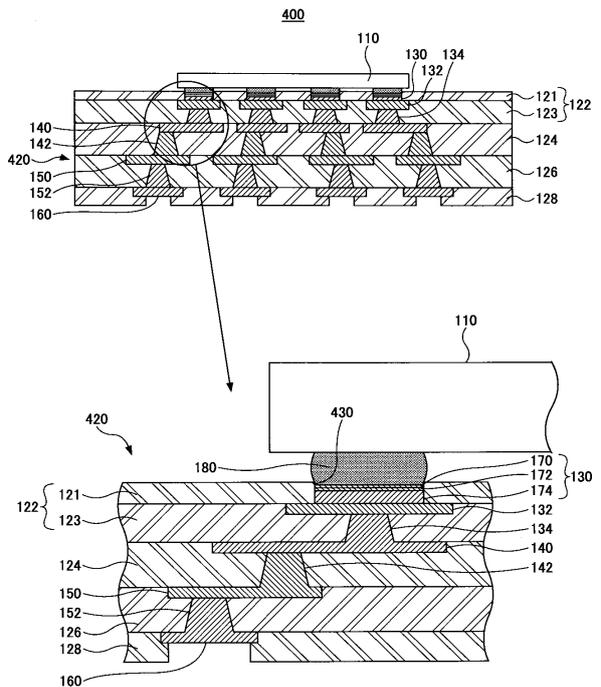
【図4】

実施例1の変形例を示す図



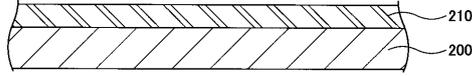
【図5】

配線基板の実施例2が適用された半導体装置を示す縦断面図



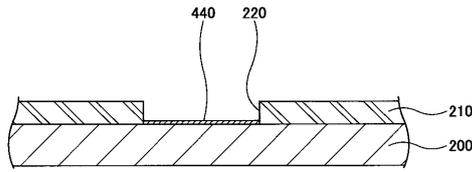
【図 6 A】

実施例2の配線基板の製造方法(その1)を説明するための図



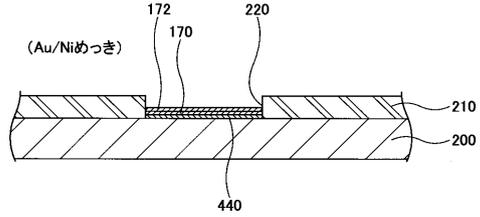
【図 6 B】

実施例2の配線基板の製造方法(その2)を説明するための図



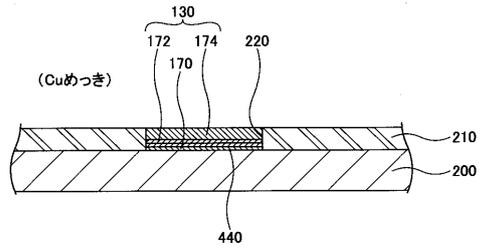
【図 6 C】

実施例2の配線基板の製造方法(その3)を説明するための図



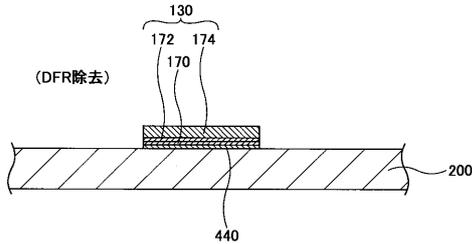
【図 6 D】

実施例2の配線基板の製造方法(その4)を説明するための図



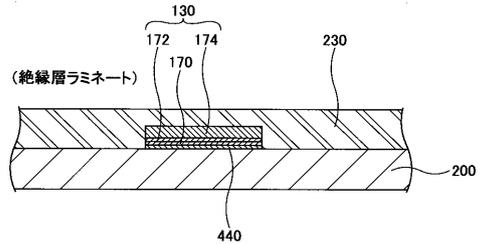
【図 6 E】

実施例2の配線基板の製造方法(その5)を説明するための図



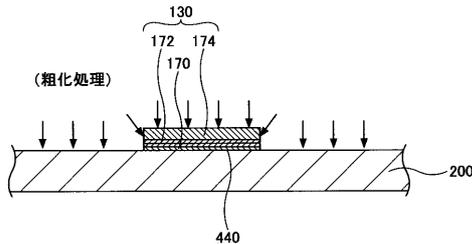
【図 6 G】

実施例2の配線基板の製造方法(その7)を説明するための図



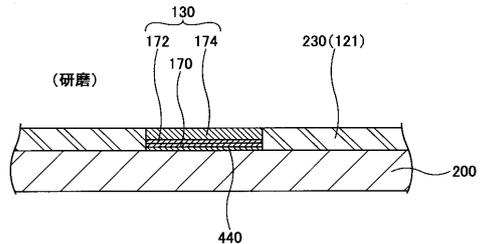
【図 6 F】

実施例2の配線基板の製造方法(その6)を説明するための図



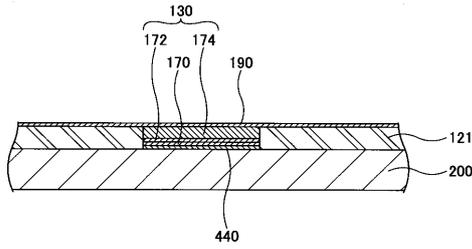
【図 6 H】

実施例2の配線基板の製造方法(その8)を説明するための図



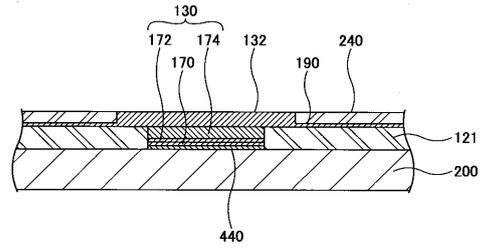
【図 6 I】

実施例2の配線基板の製造方法(その9)を説明するための図



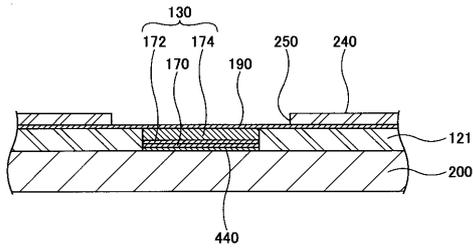
【図 6 K】

実施例2の配線基板の製造方法(その11)を説明するための図



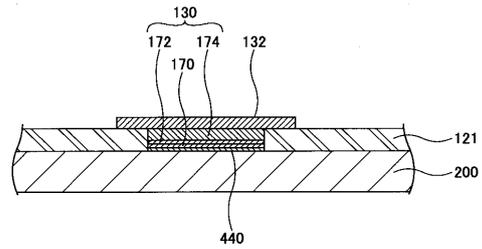
【図 6 J】

実施例2の配線基板の製造方法(その10)を説明するための図



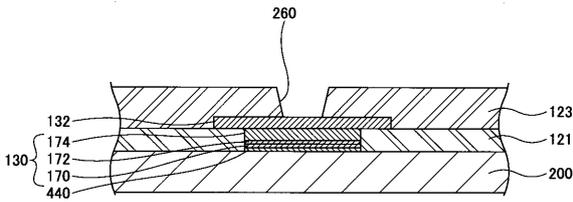
【図 6 L】

実施例2の配線基板の製造方法(その12)を説明するための図



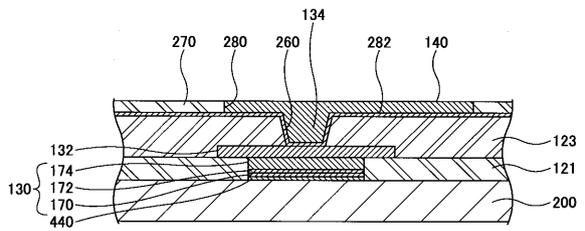
【図 6 M】

実施例2の配線基板の製造方法(その13)を説明するための図



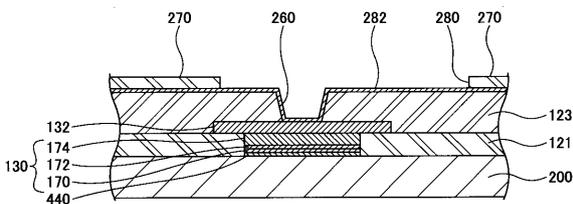
【図 6 O】

実施例2の配線基板の製造方法(その15)を説明するための図



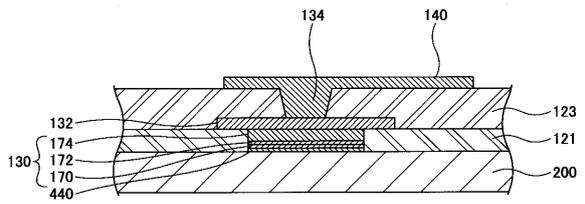
【図 6 N】

実施例2の配線基板の製造方法(その14)を説明するための図



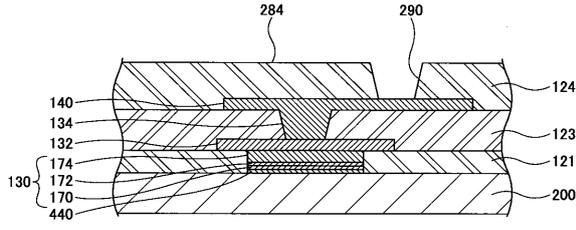
【図 6 P】

実施例2の配線基板の製造方法(その16)を説明するための図



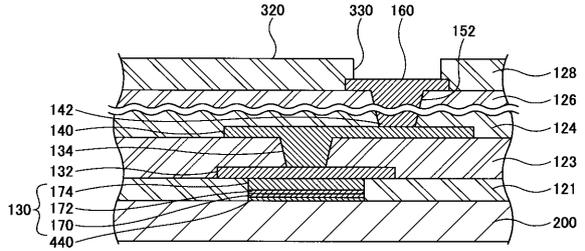
【図6Q】

実施例2の配線基板の製造方法(その17)を説明するための図



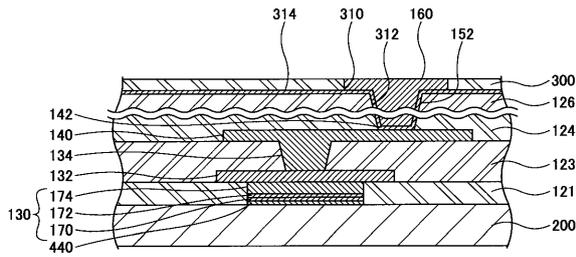
【図6S】

実施例2の配線基板の製造方法(その19)を説明するための図



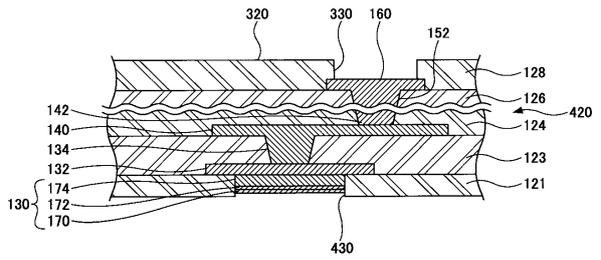
【図6R】

実施例2の配線基板の製造方法(その18)を説明するための図



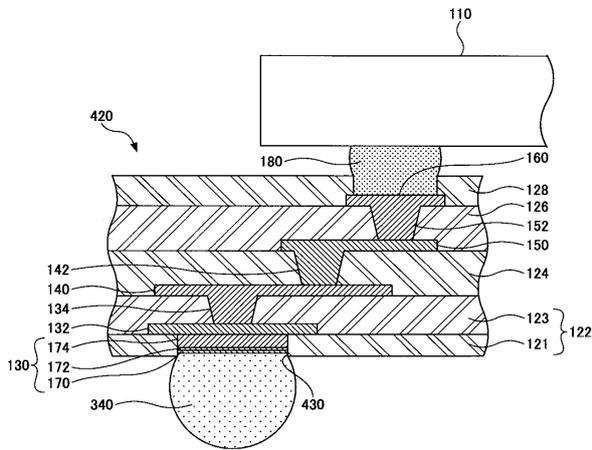
【図6T】

実施例2の配線基板の製造方法(その20)を説明するための図



【図7】

実施例2の変形例を示す図



---

フロントページの続き

- (56)参考文献 特開2002-124767(JP,A)  
特開2001-036238(JP,A)  
特開2005-327780(JP,A)  
特開2003-347459(JP,A)  
特開平11-126797(JP,A)  
特開2006-186321(JP,A)  
特開2002-110717(JP,A)

(58)調査した分野(Int.Cl., DB名)

H01L 23/12  
H01L 21/60  
H05K 3/46