



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2022-0133634
(43) 공개일자 2022년10월05일

(51) 국제특허분류(Int. Cl.)
H01L 25/075 (2006.01) H01L 33/52 (2010.01)
H01L 33/62 (2010.01)
(52) CPC특허분류
H01L 25/0753 (2013.01)
H01L 33/52 (2013.01)
(21) 출원번호 10-2021-0038980
(22) 출원일자 2021년03월25일
심사청구일자 없음

(71) 출원인
삼성전자주식회사
경기도 수원시 영통구 삼성로 129 (매탄동)
(72) 발명자
박기원
경기도 수원시 영통구 광고호수공원로 80(원천동,
광고아이파크)
김현수
경기도 화성시 동탄대로시범길 134, 1501동 903
호(청계동, 시범 반도유보라 아이비파크4.0)
(뒷면에 계속)
(74) 대리인
리엔목특허법인

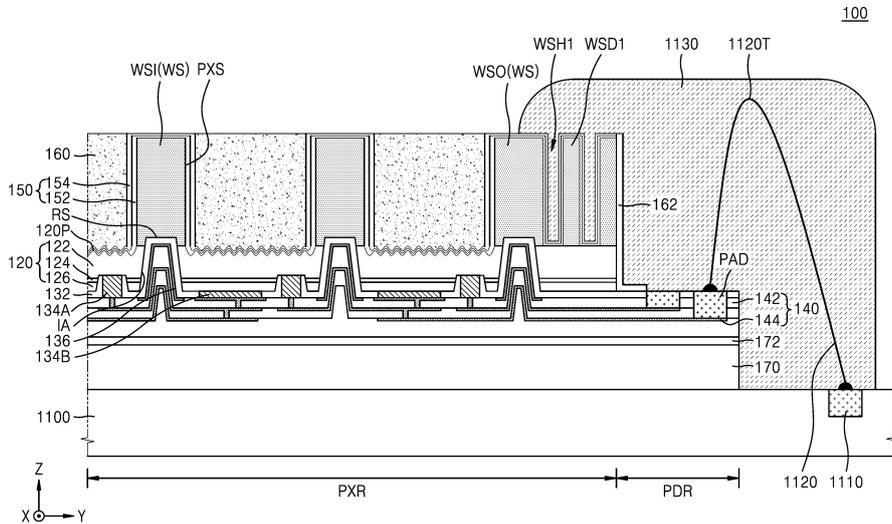
전체 청구항 수 : 총 10 항

(54) 발명의 명칭 발광 소자 및 이의 제조 방법

(57) 요약

본 발명의 기술적 사상에 의한 발광 소자는, 접속 패드를 포함하는 인쇄 회로 기판, 인쇄 회로 기판 상에 실장되며 발광 픽셀 영역 및 패드 영역을 포함하는 베이스 기판, 발광 픽셀 영역에 배치되는 복수의 발광 구조물, 발광 픽셀 영역에서 복수의 발광 구조물과 다른 수직 레벨에 배치되고 복수의 픽셀 공간을 정의하는 복수의 격벽을 포함하는 격벽 구조물, 복수의 픽셀 공간의 내부를 채우는 형광층, 격벽 구조물의 외곽을 둘러싸는 댐 구조물, 패드 영역에 배치되며 복수의 발광 구조물의 적어도 일측에 형성되는 패드부, 접속 패드와 패드부를 연결하는 본딩 와이어, 그리고 댐 구조물의 적어도 일부, 패드부, 접속 패드, 및 본딩 와이어를 덮는 몰딩 구조물을 포함한다.

대표도



(52) CPC특허분류

H01L 33/62 (2013.01)

(72) 발명자

박진수

경기도 화성시 동탄신리천로1길 74, 1906동 304호
(목동, 호반베르디움 센트럴포레)

이수열

경기도 성남시 분당구 중앙공원로 54, 210동 1001호
(서현동, 시범단지우성아파트)

이시영

서울특별시 성북구 오패산로 90, 123동 1601호(하
월곡동, 래미안월곡아파트)

이치윤

서울특별시 중구 동호로10길 30(신당동, 약수하이
츠)

명세서

청구범위

청구항 1

접속 패드를 포함하는 인쇄 회로 기판;

상기 인쇄 회로 기판 상에 실장되며, 발광 픽셀 영역 및 패드 영역을 포함하는 베이스 기판;

상기 발광 픽셀 영역에 배치되는 복수의 발광 구조물;

상기 발광 픽셀 영역에서 상기 복수의 발광 구조물과 다른 수직 레벨에 배치되고, 복수의 픽셀 공간을 정의하는 복수의 격벽을 포함하는 격벽 구조물;

상기 복수의 픽셀 공간의 내부를 채우는 형광층;

상기 격벽 구조물의 외곽을 둘러싸는 댐 구조물;

상기 패드 영역에 배치되며, 상기 복수의 발광 구조물의 적어도 일측에 형성되는 패드부;

상기 접속 패드와 상기 패드부를 연결하는 본딩 와이어; 및

상기 댐 구조물의 적어도 일부, 상기 패드부, 상기 접속 패드, 및 상기 본딩 와이어를 덮는 몰딩 구조물;을 포함하는,

발광 소자.

청구항 2

제1항에 있어서,

상기 격벽 구조물과 상기 댐 구조물 사이에는 제1 공간이 배치되고,

상기 몰딩 구조물은 상기 제1 공간의 적어도 일부를 채우는 것을 특징으로 하는 발광 소자.

청구항 3

제2항에 있어서,

상기 제1 공간이 위치하는 바닥면의 수직 레벨은 상기 격벽 구조물의 하면의 수직 레벨과 같거나 더 낮은 것을 특징으로 하는 발광 소자.

청구항 4

제2항에 있어서,

상기 제1 공간은 연속적인 라인 형상을 가지고, 상기 격벽 구조물의 외곽을 둘러싸는 것을 특징으로 하는 발광 소자.

청구항 5

제2항에 있어서,

상기 제1 공간은,

상기 격벽 구조물을 둘러싸는 폐쇄 형상, 라인 형상, 씨클 형상, 도트 형상 중에서 선택된 적어도 하나를 포함하는 것을 특징으로 하는 발광 소자.

청구항 6

제1항에 있어서,

상기 격벽 구조물과 상기 댐 구조물은 실질적으로 동일한 물질을 포함하고,

상기 격벽 구조물의 상면의 레벨과 상기 댐 구조물의 상면의 레벨은 실질적으로 동일한 것을 특징으로 하는 발광 소자.

청구항 7

제1항에 있어서,

상기 댐 구조물은 상기 격벽 구조물과 상기 패드부의 사이에 위치하며,

상기 댐 구조물은 복수의 댐으로 구성되고, 상기 격벽 구조물에서 순차적으로 멀어지는 방향으로 배치되는 것을 특징으로 하는 발광 소자.

청구항 8

제7항에 있어서,

상기 복수의 댐은 서로 실질적으로 동일한 간격으로 이격되어 배치되는 것을 특징으로 하는 발광 소자.

청구항 9

제1항에 있어서,

상기 본딩 와이어가 형성하는 루프의 최상면의 레벨은 상기 격벽 구조물의 최상면의 레벨보다 더 높고,

상기 몰딩 구조물은 라운드진 상면을 가지고 상기 본딩 와이어를 모두 덮는 것을 특징으로 하는 발광 소자.

청구항 10

제9항에 있어서,

상기 몰딩 구조물은 상기 베이스 기관의 측면 및 상기 인쇄 회로 기관의 상면의 일부를 덮는 것을 특징으로 하는 발광 소자.

발명의 설명

기술 분야

[0001] 본 발명의 기술분야는 발광 소자 및 이의 제조 방법에 관한 것으로, 더욱 상세하게는, 픽셀형 반도체 발광 소자 및 이의 제조 방법에 관한 것이다.

배경 기술

[0002] 발광 소자를 차량용 헤드 램프 또는 실내 조명 등 다양한 조명 장치에 사용하기 위한 요구가 증가하고 있다. 예를 들어, 복수의 발광 소자를 포함하는 광원 모듈을 사용할 때, 각각의 발광 소자를 개별적으로 제어하여 주변 상황에 따라 다양한 조명 모드를 구현하기 위한 지능형 조명 시스템(intelligence lighting system)이 제안되고 있다. 다만, 이러한 지능형 조명 시스템을 구현하기 위해서는 발광 소자의 광학적 특성 및 신뢰성이 향상될 필요가 있다.

발명의 내용

해결하려는 과제

[0003] 본 발명의 기술적 사상이 해결하고자 하는 과제는, 광학적 특성과 신뢰성이 우수한 픽셀형 반도체 발광 소자 및 이의 제조 방법을 제공하는 것이다.

[0004] 본 발명의 기술적 사상이 해결하고자 하는 과제는, 이상에서 언급한 과제에 제한되지 않으며, 언급되지 않은 또 다른 과제들은 아래의 기재로부터 당업자에게 명확하게 이해될 수 있을 것이다.

과제의 해결 수단

[0005] 본 발명의 기술적 사상에 의한 발광 소자는, 접속 패드를 포함하는 인쇄 회로 기관; 상기 인쇄 회로 기관 상에 실장되며, 발광 픽셀 영역 및 패드 영역을 포함하는 베이스 기관; 상기 발광 픽셀 영역에 배치되는 복수의 발광

구조물; 상기 발광 픽셀 영역에서 상기 복수의 발광 구조물과 다른 수직 레벨에 배치되고, 복수의 픽셀 공간을 정의하는 복수의 격벽을 포함하는 격벽 구조물; 상기 복수의 픽셀 공간의 내부를 채우는 형광층; 상기 격벽 구조물의 외곽을 둘러싸는 댐 구조물; 상기 패드 영역에 배치되며, 상기 복수의 발광 구조물의 적어도 일측에 형성되는 패드부; 상기 접속 패드와 상기 패드부를 연결하는 본딩 와이어; 및 상기 댐 구조물의 적어도 일부, 상기 패드부, 상기 접속 패드, 및 상기 본딩 와이어를 덮는 몰딩 구조물;을 포함한다.

[0006] 본 발명의 기술적 사상에 의한 발광 소자는, 접속 패드를 포함하는 인쇄 회로 기판; 상기 인쇄 회로 기판 상에 실장되며, 발광 픽셀 영역 및 패드 영역을 포함하는 베이스 기판; 상기 발광 픽셀 영역에 배치되는 복수의 발광 구조물; 상기 발광 픽셀 영역에서 상기 복수의 발광 구조물과 다른 수직 레벨에 배치되고, 복수의 픽셀 공간을 정의하는 복수의 격벽을 포함하는 격벽 구조물; 상기 복수의 픽셀 공간의 내부를 채우는 형광층; 상기 패드 영역에 배치되며, 상기 복수의 발광 구조물의 적어도 일측에 형성되는 패드부; 상기 접속 패드와 상기 패드부를 연결하는 본딩 와이어; 및 상기 격벽 구조물의 외곽의 적어도 일부, 상기 패드부, 상기 접속 패드, 및 상기 본딩 와이어를 덮는 몰딩 구조물;을 포함하고, 상기 몰딩 구조물과 접촉하는 상기 격벽 구조물의 외곽 부분은 계단 형상을 가진다.

[0007] 본 발명의 기술적 사상에 의한 발광 소자는, 접속 패드를 포함하는 인쇄 회로 기판; 상기 인쇄 회로 기판 상에 실장되며, 발광 픽셀 영역 및 패드 영역을 포함하는 베이스 기판; 상기 발광 픽셀 영역에 배치되는 복수의 발광 구조물; 상기 발광 픽셀 영역에서 상기 복수의 발광 구조물과 다른 수직 레벨에 배치되고, 복수의 픽셀 공간을 정의하는 복수의 격벽을 포함하는 격벽 구조물; 상기 복수의 픽셀 공간의 내부를 채우는 형광층; 상기 패드 영역에 배치되며, 상기 복수의 발광 구조물의 적어도 일측에 형성되는 패드부; 상기 접속 패드와 상기 패드부를 연결하는 본딩 와이어; 및 상기 격벽 구조물의 외곽의 적어도 일부, 상기 패드부, 상기 접속 패드, 및 상기 본딩 와이어를 덮는 몰딩 구조물;을 포함하고, 상기 몰딩 구조물과 접촉하는 상기 격벽 구조물의 외곽 부분은 라운드진 형상을 가진다.

발명의 효과

[0008] 본 발명의 기술적 사상에 의한 발광 소자에 따르면, 격벽 구조물을 둘러싸도록 댐 구조물을 배치함으로써 몰딩 구조물이 발광 픽셀 영역 내로 침투하는 것을 방지할 수 있으므로, 광학적 특성과 신뢰성이 우수한 픽셀형 반도체 발광 소자를 구현할 수 있다.

도면의 간단한 설명

[0009] 도 1a는 본 발명의 기술적 사상의 일 실시예에 따른 발광 소자를 나타내는 평면도이다.
 도 1b는 도 1a의 BB 부분의 확대도이다.
 도 1c는 도 1b의 C-C' 선을 따라 자른 단면도이다.
 도 2 내지 도 4는 각각 본 발명의 기술적 사상의 다른 실시예에 따른 발광 소자를 나타내는 부분 확대도이다.
 도 5 내지 도 8은 각각 본 발명의 기술적 사상의 다른 실시예에 따른 발광 소자를 나타내는 단면도이다.
 도 9a 내지 도 9m은 본 발명의 기술적 사상의 일 실시예에 따른 발광 소자의 제조 방법을 공정 순서에 따라 나타내는 단면도들이다.
 도 10은 본 발명의 기술적 사상의 일 실시예에 따른 발광 소자를 포함하는 광원 모듈을 나타내는 단면도이다.
 도 11은 본 발명의 기술적 사상의 일 실시예에 따른 운송 수단을 나타내는 사시도이다.
 도 12는 본 발명의 기술적 사상의 일 실시예에 따른 발광 소자를 포함하는 조명 장치를 나타내는 사시도이다.
 도 13은 본 발명의 기술적 사상의 일 실시예에 따른 발광 소자를 포함하는 조명 장치를 나타내는 분해 사시도이다.

발명을 실시하기 위한 구체적인 내용

[0010] 이하, 첨부한 도면들을 참조하여 본 발명의 기술적 사상의 실시예에 대해 상세히 설명하기로 한다.
 [0011] 도 1a는 본 발명의 기술적 사상의 일 실시예에 따른 발광 소자를 나타내는 평면도이고, 도 1b는 도 1a의 BB 부분의 확대도이고, 도 1c는 도 1b의 C-C' 선을 따라 자른 단면도이다.

- [0012] 도 1a 내지 도 1c를 함께 참조하면, 발광 소자(100)는 인쇄 회로 기판(1100) 상에 실장되는 베이스 기판(170)에 발광 픽셀 영역(PXR) 및 상기 발광 픽셀 영역(PXR)의 적어도 일측 상에 배치되는 패드 영역(PDR)을 포함할 수 있다.
- [0013] 발광 픽셀 영역(PXR) 상에는 복수의 픽셀(PX)이 매트릭스 형태로 배열될 수 있고, 각각의 픽셀(PX) 내에 복수의 발광 구조물(120)이 각각 배치될 수 있다. 패드 영역(PDR) 상에는 각각의 픽셀(PX) 내에 배치된 발광 구조물(120)에 전기적으로 연결되는 패드부(PAD)가 배치될 수 있다.
- [0014] 발광 소자(100)의 평면도에서, 발광 픽셀 영역(PXR)은 발광 소자(100) 전체 면적의 약 50% 내지 90%에 해당하는 면적을 가질 수 있고, 패드 영역(PDR)은 발광 소자(100) 전체 면적의 약 10% 내지 50%에 해당하는 면적을 가질 수 있으나, 이에 한정되는 것은 아니다. 발광 소자(100)의 평면도에서, 각각의 픽셀(PX)은 예를 들어, 약 10 μ m 내지 수 mm의 X 방향 폭 또는 Y 방향 폭을 가질 수 있으나, 이에 한정되는 것은 아니다.
- [0015] 발광 소자(100)는 복수의 서브 어레이(SA)를 포함할 수 있고, 각각의 서브 어레이(SA)는 복수의 픽셀(PX)을 포함할 수 있다. 도시된 바와 같이, 발광 소자(100)가 16개의 서브 어레이(SA)를 포함하고, 각각의 서브 어레이(SA)가 매트릭스 형상으로 배열된 8개의 픽셀(PX)로 구성될 수 있다. 그러나, 서브 어레이(SA)의 배열과 복수의 서브 어레이(SA) 각각에 포함되는 픽셀(PX)의 개수가 이에 한정되는 것은 아니다.
- [0016] 일부 실시예들에서, 복수의 서브 어레이(SA) 각각은 서로 전기적으로 분리될 수 있고, 하나의 서브 어레이(SA) 내에 포함되는 복수의 픽셀(PX)은 서로 직렬로 연결될 수 있다. 예를 들어, 복수의 서브 어레이(SA) 각각은 동일한 구동 반도체 칩(미도시)에 전기적으로 연결되어, 하나의 구동 반도체 칩이 하나의 서브 어레이(SA)를 제어하도록 구성될 수 있다. 이 경우, 복수의 서브 어레이(SA)의 개수와 구동 반도체 칩의 개수는 동일할 수 있다. 다른 실시예들에서, 복수의 서브 어레이(SA) 중 적어도 하나의 서브 어레이(SA)에 포함되는 픽셀(PX)은 서로 병렬로 연결될 수 있다.
- [0017] 격벽 구조물(WS)은 복수의 발광 구조물(120) 상에 배치될 수 있다. 도시된 바와 같이, 격벽 구조물(WS)은 발광 픽셀 영역(PXR)의 내부에서 복수의 픽셀 공간(PXS)을 정의하는 복수의 격벽(WSI)과, 복수의 격벽(WSI)의 최외곽에 배치되는 외곽 격벽(WSO)을 포함할 수 있다. 여기서, 복수의 픽셀 공간(PXS) 각각 내에 픽셀(PX)이 배치될 수 있다.
- [0018] 복수의 격벽(WSI) 각각은 수평 방향(즉, Y 방향)을 따라 약 10 μ m 내지 100 μ m 범위의 제1 폭(w11)을 가질 수 있다. 외곽 격벽(WSO)은 수평 방향(즉, Y 방향)을 따라 약 10 μ m 내지 1mm 범위의 제2 폭(w12)을 가질 수 있다. 격벽 구조물(WS)은 외곽 격벽(WSO)이 복수의 격벽(WSI)의 제1 폭(w11)보다 더 두꺼운 제2 폭(w12)을 갖도록 형성될 수 있고, 이에 따라, 발광 소자(100)의 구조적 안정성이 향상될 수 있다. 예를 들어, 발광 소자(100)가 차량용 헤드 램프로 사용되는 경우와 같이, 반복적인 진동 및 충격이 가해지는 환경에서도, 격벽 구조물(WS) 내부에 배치되는 형광층(160)과 격벽 구조물(WS) 사이의 우수한 구조적 안정성에 의해 발광 소자(100)의 신뢰성이 향상될 수 있다.
- [0019] 본 발명의 발광 소자(100)에서, 외곽 격벽(WSO)을 둘러싸도록 댐 구조물(WSD1)이 배치될 수 있다. 일부 실시예들에서, 댐 구조물(WSD1)은 외곽 격벽(WSO)의 일부를 구성할 수 있다. 격벽 구조물(WS)과 댐 구조물(WSD1)의 사이에는 제1 공간(WSH1)이 배치될 수 있다. 예시적인 공정에서, 격벽 구조물(WS)의 일부를 식각하여 외곽 격벽(WSO)과 상기 외곽 격벽(WSO)을 둘러싸는 댐 구조물(WSD1)을 형성할 수 있다. 이에 따른 제1 특징으로, 격벽 구조물(WS)과 댐 구조물(WSD1)은 실질적으로 동일한 물질을 포함할 수 있다. 이에 따른 제2 특징으로, 격벽 구조물(WS)의 상면의 레벨과 댐 구조물(WSD1)의 상면의 레벨은 실질적으로 동일할 수 있다. 이에 따른 제3 특징으로, 댐 구조물(WSD1)은 격벽 구조물(WS)과 패드부(PAD)의 사이에 위치할 수 있다. 일부 실시예들에서, 댐 구조물(WSD1)은 서로 이격된 복수의 댐으로 구성될 수 있고, 격벽 구조물(WS)에서 순차적으로 멀어지는 방향으로 배치될 수 있다. 또한, 상기 복수의 댐은 서로 실질적으로 동일한 간격, 예를 들어, 제1 공간(WSH1)이 차지하는 간격으로 이격되도록 배치될 수 있다.
- [0020] 제1 공간(WSH1)이 위치하는 바닥면의 수직 레벨은 상기 격벽 구조물(WS)의 하면의 수직 레벨과 같거나 이보다 더 낮을 수 있다. 도시된 바와 같이, 제1 공간(WSH1)이 위치하는 바닥면은 복수의 발광 구조물(120)의 상면과 실질적으로 동일한 레벨일 수 있다. 이와 달리, 과도 식각 공정을 진행하여 제1 공간(WSH1)이 위치하는 바닥면은 복수의 발광 구조물(120)의 상면보다 더 낮은 레벨일 수 있다. 제1 공간(WSH1)은 연속적인 라인 형상을 가지고, 격벽 구조물(WS)의 최외곽을 둘러싸도록 형성될 수 있다. 후술하겠지만, 상기 제1 공간(WSH1)의 적어도 일부에는 몰딩 구조물(1130)을 구성하는 몰딩 물질이 채워질 수 있다.

- [0021] 복수의 발광 구조물(120)은 제1 도전형 반도체층(122), 활성층(124), 및 제2 도전형 반도체층(126)을 포함할 수 있다. 복수의 발광 구조물(120)의 바닥면 상에 절연 라이너(132), 제1 콘택(134A), 제2 콘택(134B), 및 배선 구조물(140)이 배치될 수 있다.
- [0022] 여기서, 복수의 격벽(WSI)과 마주보는 발광 구조물(120)의 일면을 발광 구조물(120)의 상면으로, 발광 구조물(120)의 상기 상면과 반대되는 발광 구조물(120)의 타면을 발광 구조물(120)의 바닥면으로 지칭할 수 있다. 예를 들어, 발광 구조물(120)의 상면으로부터 바닥면까지 제1 도전형 반도체층(122), 활성층(124), 및 제2 도전형 반도체층(126)이 수직 방향으로 적층될 수 있고, 이에 따라, 발광 구조물(120)의 상면은 제1 도전형 반도체층(122)의 상면에 대응되고, 발광 구조물(120)의 바닥면은 제2 도전형 반도체층(126)의 바닥면에 대응될 수 있다.
- [0023] 제1 도전형 반도체층(122)은 n형 $\text{In}_x\text{Al}_y\text{Ga}_{(1-x-y)}\text{N}$ ($0 \leq x < 1$, $0 \leq y < 1$, $0 \leq x+y < 1$)의 조성을 갖는 질화물 반도체일 수 있으며, 예를 들어, n형 불순물은 실리콘(Si)일 수 있다. 또는, 제1 도전형 반도체층(122)은 n형 불순물이 포함된 GaN을 포함할 수 있다.
- [0024] 일부 실시예들에서, 제1 도전형 반도체층(122)은 제1 도전형 반도체 콘택층과 전류 확산층을 포함할 수 있다. 상기 제1 도전형 반도체 콘택층의 불순물 농도는 약 $2 \times 10^{18} \text{ cm}^{-3}$ 내지 $9 \times 10^{19} \text{ cm}^{-3}$ 범위일 수 있다. 상기 제1 도전형 반도체 콘택층의 두께는 약 $1 \mu\text{m}$ 내지 $5 \mu\text{m}$ 일 수 있다. 상기 전류 확산층은 서로 다른 조성을 갖거나, 서로 다른 불순물 함량을 갖는 복수의 $\text{In}_x\text{Al}_y\text{Ga}_{(1-x-y)}\text{N}$ ($0 \leq x$, $y \leq 1$, $0 \leq x+y \leq 1$)층이 교대로 적층되는 구조일 수 있다. 또는, 상기 전류 확산층은 각각 약 1nm 내지 500nm의 두께를 갖는 n형 GaN층 및/또는 $\text{Al}_x\text{In}_y\text{Ga}_z\text{N}$ ($0 \leq x, y, z \leq 1$, $x+y+z \neq 0$)층이 교대로 적층되는 n형 초격자 구조를 가질 수 있다. 상기 전류 확산층의 불순물 농도는 약 $2 \times 10^{18} \text{ cm}^{-3}$ 내지 $9 \times 10^{19} \text{ cm}^{-3}$ 범위일 수 있다.
- [0025] 활성층(124)은 제1 도전형 반도체층(122) 및 제2 도전형 반도체층(126) 사이에 배치될 수 있다. 활성층(124)은 발광 소자(100)의 구동 시, 전자와 정공의 재결합에 의해 소정의 에너지를 갖는 광을 배출하도록 구성될 수 있다. 활성층(124)은 양자 우물층과 양자 장벽층이 교대로 적층된 다중 양자 우물(MQW) 구조일 수 있다. 예를 들어, 상기 양자 우물층과 양자 장벽층은 서로 다른 조성을 갖는 $\text{In}_x\text{Al}_y\text{Ga}_{(1-x-y)}\text{N}$ ($0 \leq x$, $y \leq 1$, $0 \leq x+y \leq 1$)층을 포함할 수 있다. 또는, 상기 양자 우물층은 $\text{In}_x\text{Ga}_{1-x}\text{N}$ ($0 \leq x \leq 1$)층을 포함하고, 상기 양자 장벽층은 GaN층 또는 AlGaIn층일 수 있다. 양자 우물층과 양자 장벽층의 두께는 각각 약 1nm 내지 50nm의 범위일 수 있다. 상기 활성층(124)은 다중 양자 우물 구조에 한정되지 않고, 단일 양자 우물 구조일 수 있다.
- [0026] 제2 도전형 반도체층(126)은 p형 $\text{In}_x\text{Al}_y\text{Ga}_{(1-x-y)}\text{N}$ ($0 \leq x < 1$, $0 \leq y < 1$, $0 \leq x+y < 1$)의 조성을 갖는 질화물 반도체층일 수 있으며, 예를 들어, p형 불순물은 마그네슘(Mg)일 수 있다.
- [0027] 일부 실시예들에서, 제2 도전형 반도체층(126)은 수직 방향으로 적층된 전자 차단층, 저농도 p형 GaN층, 및 고농도 p형 GaN층을 포함할 수 있다. 예를 들어, 상기 전자 차단층은 각각 약 5nm 내지 100nm의 두께를 갖는 서로 다른 조성의 복수의 $\text{In}_x\text{Al}_y\text{Ga}_{(1-x-y)}\text{N}$ ($0 \leq x$, $y \leq 1$, $0 \leq x+y \leq 1$)층이 교대로 적층되는 구조이거나, $\text{Al}_y\text{Ga}_{(1-y)}\text{N}$ ($0 < y \leq 1$)층으로 구성된 단일층일 수 있다. 상기 전자 차단층의 에너지 밴드갭은 활성층(124)으로부터 멀어질수록 감소할 수 있다. 예를 들어, 상기 전자 차단층의 알루미늄(Al) 조성은 활성층(124)으로부터 멀어질수록 감소할 수 있다.
- [0028] 복수의 발광 구조물(120) 각각은 서로 이웃하는 발광 구조물(120)로부터 소자 분리 영역(IA)을 사이에 두고 이격되어 배치될 수 있다. 복수의 발광 구조물(120) 사이의 이격 거리(s11)는 복수의 격벽(WSI) 각각의 제1 폭(w11)보다 작을 수 있으나, 이에 한정되는 것은 아니다.
- [0029] 절연 라이너(132)는 소자 분리 영역(IA)의 내벽 상에, 및 복수의 발광 구조물(120) 각각의 측면을 덮도록 콘포멀하게 배치될 수 있다. 또한, 절연 라이너(132)는 활성층(124) 및 제2 도전형 반도체층(126)을 관통하는 개구부 내벽 상에 배치될 수 있다. 일부 실시예들에서, 절연 라이너(132)는 실리콘산화물, 실리콘산질화물, 또는 실리콘질화물을 포함할 수 있다. 일부 실시예들에서, 절연 라이너(132)는 복수의 절연층의 적층 구조로 형성될 수 있다.
- [0030] 제1 콘택(134A)은 활성층(124) 및 제2 도전형 반도체층(126)을 관통하는 개구부 내에서 제1 도전형 반도체층(122)과 연결되도록 배치될 수 있다. 제2 콘택(134B)은 제2 도전형 반도체층(126)의 바닥면 상에 배치될 수 있다. 절연 라이너(132)는 제1 콘택(134A)을 활성층(124) 및 제2 도전형 반도체층(126)으로부터 전기적으로 절연

시킬 수 있다. 절연 라이너(132)는 제2 도전형 반도체층(126)의 바닥면 상에서 제1 컨택(134A)과 제2 컨택(134B) 사이에 배치될 수 있고, 제1 컨택(134A)을 제2 컨택(134B)으로부터 전기적으로 절연시킬 수 있다. 제1 컨택(134A) 및 제2 컨택(134B)은 각각 Ag, Al, Ni, Cr, Au, Pt, Pd, Sn, W, Rh, Ir, Ru, Mg, Zn, Ti, Cu, 및 이들의 조합을 포함할 수 있다. 제1 컨택(134A) 및 제2 컨택(134B)은 반사도가 높은 금속 물질을 포함할 수 있다.

[0031] 소자 분리 영역(IA)의 내벽 상에 배치되는 절연 라이너(132) 상에는 하부 반사층(136)이 배치될 수 있다. 하부 반사층(136)은 복수의 발광 구조물(120)의 측벽을 통해 방출되는 빛을 반사시켜 복수의 픽셀 공간(PXS) 내로 재지향시키는(redirect) 역할을 할 수 있다.

[0032] 일부 실시예들에서, 하부 반사층(136)은 Ag, Al, Ni, Cr, Au, Pt, Pd, Sn, W, Rh, Ir, Ru, Mg, Zn, Ti, Cu, 및 이들의 조합을 포함할 수 있다. 하부 반사층(136)은 반사도가 높은 금속 물질을 포함할 수 있다. 다른 실시예들에서, 하부 반사층(136)은 분산 브래그 반사부(distributed Bragg reflector)일 수 있다. 예를 들어, 상기 분산 브래그 반사부는 굴절률이 다른 복수의 절연층이 반복하여 적층된 구조를 가질 수 있다. 상기 분산 브래그 반사부 내에 포함되는 상기 절연층은 각각 SiO₂, SiN, SiO_xN_y, TiO₂, Si₃N₄, Al₂O₃, TiN, AlN, ZrO₂, TiAlN, TiSiN 등의 산화물 또는 질화물 및 그 조합을 포함할 수 있다.

[0033] 절연 라이너(132), 제1 컨택(134A), 제2 컨택(134B), 및 하부 반사층(136) 상에는 배선 구조물(140)이 배치될 수 있다. 배선 구조물(140)은 복수의 절연층(142)과 복수의 배선층(144)을 포함할 수 있다. 복수의 배선층(144)은 제1 컨택(134A) 및 제2 컨택(134B)을 각각 패드부(PAD)에 전기적으로 연결시킬 수 있다. 복수의 배선층(144)의 일부는 소자 분리 영역(IA)의 내벽 상에 배치될 수 있고, 복수의 절연층(142)은 복수의 배선층(144) 각각을 커버하며 소자 분리 영역(IA)을 채울 수 있다. 도시된 바와 같이, 복수의 배선층(144)은 수직 방향으로 서로 다른 레벨에 배치되는 2개 이상의 배선층(144)을 포함할 수 있으나, 이에 한정되는 것은 아니다. 복수의 배선층(144)은 각각 Ag, Al, Ni, Cr, Au, Pt, Pd, Sn, W, Rh, Ir, Ru, Mg, Zn, Ti, Cu, 및 이들의 조합을 포함할 수 있다.

[0034] 패드 영역(PDR) 상에는 복수의 배선층(144)에 연결되는 패드부(PAD)가 배치될 수 있고, 패드부(PAD)는 격벽 구조물(WS)보다 낮은 수직 레벨에 배치될 수 있다. 일부 실시예들에서, 패드부(PAD)의 측벽과 바닥면이 복수의 절연층(142)에 의해 측벽과 바닥면이 커버되고, 패드부(PAD)의 상면은 복수의 발광 구조물(120)의 상면보다 낮은 레벨에 배치될 수 있다. 다른 실시예들에서, 도시된 바와 달리, 복수의 발광 구조물(120)의 일부가 패드 영역(PDR)에 배치되고, 패드부(PAD)는 복수의 발광 구조물(120)에 형성된 개구부(미도시) 내에 배치될 수도 있고, 이 경우, 패드부(PAD)의 상면은 복수의 발광 구조물(120)의 상면과 동일한 레벨에 배치될 수 있다. 또한, 패드부(PAD) 상에는 인쇄 회로 기판(1100)의 접속 패드(1110)와 전기적 연결을 위한 본딩 와이어(1120)가 배치될 수 있다. 설명의 편의를 위하여, 도 1a 및 도 1b에서는 본딩 와이어(1120)를 생략하여 도시하였다.

[0035] 복수의 발광 구조물(120)의 상면 상에는 격벽 구조물(WS)이 배치될 수 있다. 격벽 구조물(WS)은 실리콘(Si), 실리콘카바이드(SiC), 사파이어(sapphire), 또는 갈륨질화물(GaN)을 포함할 수 있다. 예시적인 공정에서, 기판(110, 도 9a 참조) 상에 복수의 발광 구조물(120)을 형성한 후, 기판(110, 도 9a 참조)의 일부분을 제거함으로써 격벽 구조물(WS)을 형성할 수 있다. 이 경우, 격벽 구조물(WS)은 발광 구조물(120)을 형성하기 위한 기판(110, 도 9a 참조)의 일부분일 수 있다.

[0036] 복수의 격벽(WSI)은 평면도에서 매트릭스 형태로 배열될 수 있고, 복수의 격벽(WSI)에 의해 복수의 픽셀 공간(PXS)이 정의될 수 있다. 복수의 격벽(WSI) 각각은 복수의 격벽(WSI) 각각의 바닥부에서 소자 분리 영역(IA)과 수직 오버랩되도록 배치되는 리세스 영역(RS)을 포함할 수 있다. 리세스 영역(RS)은 발광 적층체(120L, 도 9a 참조)를 복수의 발광 구조물(120)로 분리하기 위한 식각 공정에서 기판(110, 도 9a 참조)의 일부분이 함께 제거되어 형성될 수 있다. 절연 라이너(132)가 복수의 격벽(WSI) 각각의 바닥면 상에서 리세스 영역(RS)과 접촉하도록 배치될 수 있다.

[0037] 복수의 픽셀 공간(PXS)의 바닥부에서 복수의 발광 구조물(120)의 상면이 노출될 수 있다. 일부 실시예들에서, 복수의 픽셀 공간(PXS)의 바닥부에 배치되는 복수의 발광 구조물(120)의 상면에는 요철부(120P)가 형성될 수 있다. 요철부(120P)에 의해 복수의 발광 구조물(120)로부터의 광 추출 효율이 향상될 수 있다. 다만, 본 발명의 기술적 사상이 이에 한정되는 것은 아니고, 상기 요철부(120P)는 형성되지 않을 수 있다.

[0038] 복수의 격벽(WSI) 각각의 상면 및 측벽 상에는 패시베이션 구조물(150)이 배치될 수 있다. 패시베이션 구조물(150)은 복수의 격벽(WSI) 각각의 상면 및 측벽 상에 컨포멀하게 배치되는 제1 패시베이션층(152) 및 제2 패시

베이션층(154)을 포함할 수 있다. 패시베이션 구조물(150)은 복수의 픽셀 공간(PXS)의 바닥부에 배치되는 발광 구조물(120)의 상면 상에도 컨포멀하게 배치될 수 있다.

- [0039] 일부 실시예들에서, 제1 패시베이션층(152)은 제1 절연 물질을 포함하고, 제2 패시베이션층(154)은 제1 절연 물질과 다른 제2 절연 물질을 포함할 수 있다. 상기 제1 및 제2 절연 물질은 각각 실리콘산화물, 실리콘질화물, 실리콘산질화물, 알루미늄산화물, 알루미늄질화물 중 적어도 하나를 포함할 수 있다.
- [0040] 일부 실시예들에서, 제1 패시베이션층(152)은 복수의 격벽(WSI) 각각의 측벽 상에서 상대적으로 균일한 두께를 가질 수 있다. 또한, 제2 패시베이션층(154)은 복수의 격벽(WSI) 각각의 측벽 상에서 상대적으로 균일한 두께를 가질 수 있다. 예시적인 공정에서, 상기 제1 및 제2 패시베이션층(152, 154)은 스텝 커버리지가 우수한 물질을 사용하거나, 스텝 커버리지가 우수한 물질 형성에 유리한 제조 공정인 원자층 적층(atomic layer deposition, ALD) 공정을 사용하여 형성될 수 있다.
- [0041] 도시되지는 않았지만, 복수의 격벽(WSI)의 각각의 측벽 상에는 측벽 반사층이 배치될 수 있다. 상기 측벽 반사층은 Ag, Al, Ni, Cr, Au, Pt, Pd, Sn, W, Rh, Ir, Ru, Mg, Zn, 및 이들의 조합을 포함하는 금속층과 같이 반사도가 높은 물질을 포함할 수 있고, 복수의 발광 구조물(120)에서 방출되는 광을 반사시키는 역할을 수행할 수 있다. 상기 측벽 반사층 상에는 보호층(미도시)이 더 형성될 수 있다.
- [0042] 복수의 발광 구조물(120)의 상면 상에서 복수의 픽셀 공간(PXS) 내부에는 형광층(160)이 배치될 수 있다. 도시된 바와 같이, 형광층(160)은 패시베이션 구조물(150) 상에서 복수의 픽셀 공간(PXS)의 전체 공간을 채울 수 있다. 형광층(160)의 상면은 복수의 격벽(WSI)의 상면과 동일한 레벨에 배치될 수 있으나, 이에 한정되는 것은 아니다.
- [0043] 형광층(160)은 발광 구조물(120)로부터 방출되는 빛을 원하는 색으로 변환시킬 수 있는 단일한 종류의 물질일 수 있다. 즉, 복수의 픽셀 공간(PXS) 내부에 동일한 색상과 관련된 형광층(160)이 배치될 수 있다. 또는, 복수의 픽셀 공간(PXS) 중 일부의 픽셀 공간(PXS) 내에 배치되는 형광층(160)의 색상이 나머지 픽셀 공간(PXS) 내에 배치되는 형광층(160)의 색상과 다를 수도 있다.
- [0044] 형광층(160)은 형광체가 분산된 수지 또는 형광체를 함유하는 필름을 포함할 수 있다. 예를 들어, 형광층(160)은 형광체 입자들이 소정의 농도로 균일하게 분산된 형광체 필름을 포함할 수 있다. 상기 형광체 입자들은 복수의 발광 구조물(120)로부터 방출되는 광의 파장을 변환시키는 파장 변환 물질일 수 있다. 형광체 입자의 밀도 향상 및 색 균일도 개선을 위하여, 형광층(160)은 서로 다른 사이즈 분포를 갖는 2종 이상의 형광체 입자들을 포함할 수 있다.
- [0045] 일부 실시예들에서, 형광체는 산화물계, 실리케이트계, 질화물계, 플루오라이드계 등 다양한 조성 및 컬러를 가질 수 있다. 예를 들어, 상기 형광체로서 β -SiAlON:Eu²⁺ (녹색), (Ca,Sr)AlSiN₃:Eu²⁺ (적색), La₃Si₆N₁₁:Ce³⁺ (황색), K₂SiF₆:Mn⁺ (적색), SrLiAl₃N₄:Eu (적색), Ln_{4-x}(Eu_zM_{1-z})_xSi_{12-y}Al_yO_{3+x+y}N_{18-x-y} (0.5 ≤ x ≤ 3, 0 < z < 0.3, 0 < y < 4) (적색), K₂TiF₆:Mn⁺ (적색), NaYF₄:Mn⁺ (적색), NaGdF₄:Mn⁺ (적색) 등이 사용될 수 있다. 다만, 상기 형광체의 종류가 이에 한정되는 것은 아니다.
- [0046] 다른 실시예들에서, 형광층(160) 상부에 양자점(quantum dot)과 같은 파장 변환 물질이 더 배치될 수 있다. 상기 양자점은 III-V족 또는 II-VI족 화합물 반도체를 이용하여 코어(Core)-셸(Shell) 구조를 가질 수 있다. 예를 들어, CdSe, InP 등과 같은 코어(core)와 ZnS, ZnSe과 같은 셸(shell)을 가질 수 있다. 또한, 상기 양자점은 코어 및 셸의 안정화를 위한 리간드(ligand)를 포함할 수 있다.
- [0047] 배선 구조물(140)의 아래에는 베이스 기판(170)이 배치될 수 있고, 베이스 기판(170)과 배선 구조물(140) 사이에 접착층(172)이 배치될 수 있다. 일부 실시예들에서, 접착층(172)은 전기 절연성 물질, 예를 들어, 실리콘산화물, 실리콘질화물, UV 경화성 물질과 같은 폴리머 물질, 또는 수지류를 포함할 수 있다. 다른 실시예들에서, 접착층(172)은 AuSn 또는 NiSi 등의 공융(eutectic) 접착 물질을 포함할 수 있다. 상기 베이스 기판(170)은 사파이어 기판, 유리 기판, 투명 전도성 기판, 실리콘 기판, 실리콘카바이드 기판 등을 포함할 수 있으나, 이에 한정되는 것은 아니다.
- [0048] 베이스 기판(170)의 아래에는 인쇄 회로 기판(1100)이 배치될 수 있다. 인쇄 회로 기판(1100)은 내부에 도전 패턴층(미도시)을 포함할 수 있고, 상기 도전 패턴층에 전기적으로 연결된 접속 패드(1110)를 포함할 수 있다. 인쇄 회로 기판(1100) 상에는 베이스 기판(170)이 실장되고, 패드부(PAD)는 본딩 와이어(1120)를 통해 인쇄 회로

기관(1100)의 접속 패드(1110)에 전기적으로 연결될 수 있다.

- [0049] 인쇄 회로 기관(1100)의 바디부는 통상적으로, 열경화성 수지 등의 고분자 물질, FR-4(Flame Retardant 4), BT(Bismaleimide Triazine), ABF(Ajinomoto Build up Film) 등의 에폭시계 수지, 또는 페놀 수지 등을 일정 두께로 압축하여 박형으로 형성하고, 양면에 동박(copper foil)을 입힌 후, 패터닝을 통해 전기 신호의 전달 경로인 내부 배선을 형성함으로써 구현될 수 있다.
- [0050] 한편, 인쇄 회로 기관(1100)은 한쪽 면에만 내부 배선을 형성한 단면 PCB(single layer PCB) 및 양쪽 면에 내부 배선을 형성한 양면 PCB(double layer PCB)로 구별될 수 있다. 또한, 프레프레그(prepreg)라는 절연체를 이용하여 동박의 층수를 3층 이상으로 형성할 수 있고, 형성된 동박의 층수에 따라 3개 이상의 내부 배선을 형성함으로써, 다층 구조의 PCB가 구현될 수도 있다.
- [0051] 본딩 와이어(1120)는, 패드부(PAD)와 접속 패드(1110)를 전기적으로 연결하도록 형성될 수 있다. 본딩 와이어(1120)를 통하여 발광 소자(100)의 동작을 위한 제어 신호, 전원 신호, 및 접지 신호 중 적어도 하나를 외부로부터 제공받을 수 있다. 본딩 와이어(1120)를 구성하는 물질은, 금(Au), 은(Ag), 구리(Cu), 및 알루미늄(Al) 중 적어도 하나를 포함할 수 있다. 일부 실시예들에서, 본딩 와이어(1120)는 열 압착(thermo compression) 접속 및 초음파(ultra sonic) 접속 중 어느 하나의 방법에 의해 연결될 수 있으며, 열 압착 접속 및 초음파 접속 방법을 혼합한 열 음파(thermo sonic) 접속 방법에 의해 연결될 수도 있다. 일반적으로, 본딩 와이어(1120)는 곡률을 가지는 루프(loop) 형태로 형성될 수 있다. 이 경우, 접속 패드(1110)의 상면으로부터 본딩 와이어(1120)의 최상면(1120T)까지의 높이를 루프 높이(loop height)로 지칭할 수 있다. 일부 실시예들에서, 본딩 와이어(1120)가 형성하는 루프 높이의 최상면(1120T)의 레벨은 격벽 구조물(WS)의 최상면의 레벨보다 더 높을 수 있다.
- [0052] 몰딩 구조물(1130)은 격벽 구조물(WS)의 최외곽 부분을 둘러싸면서 패드부(PAD), 접속 패드(1110), 및 본딩 와이어(1120)를 커버하도록 상면이 라운드진 형상으로 배치될 수 있다. 본딩 와이어(1120)의 외부 노출을 방지하기 위하여, 인쇄 회로 기관(1100) 상에서 몰딩 구조물(1130)의 두께가 상기 본딩 와이어(1120)의 루프 높이보다 크도록 형성될 수 있다. 또한, 몰딩 구조물(1130)은 베이스 기관(170)의 측면 및 인쇄 회로 기관(1100)의 상면의 일부를 덮도록 배치될 수 있다. 본 발명의 발광 소자(100)에서, 몰딩 구조물(1130)은 제1 공간(WSH1)의 적어도 일부를 채우도록 형성될 수 있다. 즉, 제1 공간(WSH1) 및 댐 구조물(WSD1)로 인하여, 몰딩 구조물(1130)이 격벽 구조물(WS)의 상면을 따라 흘러 발광 픽셀 영역(PXR)으로 침투하는 것을 방지할 수 있다.
- [0053] 몰딩 구조물(1130)은 예를 들어, 에폭시 몰딩 컴파운드(Epoxy Molding Compound)로 형성될 수 있다. 다른 실시예들에서, 상기 몰딩 구조물(1130)은 에폭시 몰딩 컴파운드에 한정되지 않고 다양한 물질, 에폭시 계열 물질, 열경화성 물질, 열가소성 물질, UV 처리 물질, 블랙 실리콘 등으로 형성될 수 있다. 몰딩 구조물(1130)은 적절한 양의 몰딩 물질이 주입되고, 경화 공정을 통해 외형을 형성한다. 여기서, 몰딩 물질 주입과 가압 사이의 지연 시간, 주입되는 몰딩 물질의 양, 및 가압 온도/압력 등의 공정 조건은 몰딩 물질의 점도와 같은 물리적 성질을 고려하여 설정할 수 있다.
- [0054] 일반적으로, 차량용 헤드 램프 등의 지능형 조명 시스템을 위하여 복수의 발광 소자를 포함하는 광원 모듈을 사용하며, 각각의 발광 소자를 개별적으로 제어하여 주변 상황에 따라 다양한 조명 모드를 구현할 수 있다. 매트릭스 형태로 배열된 복수의 발광 소자를 사용하는 경우, 복수의 발광 소자 각각으로부터 방출되는 광이 인접한 발광 소자에 혼입되거나 침투되는 현상이 발생할 수 있고, 광원 모듈의 콘트라스트 특성이 우수하지 못할 수 있다.
- [0055] 그러나, 본 발명의 실시예들에서, 복수의 발광 구조물(120) 상에 격벽 구조물(WS)을 형성함에 의해 픽셀(PX)로부터 인접한 픽셀(PX)로 혼입되거나 침투되는 현상이 감소되거나 방지될 수 있다. 또한, 격벽 구조물(WS)에 의해 형광층(160)이 각각의 픽셀 공간(PXS) 내에서 견고하게 고정될 수 있고, 발광 소자(100)가 차량용 헤드 램프로 사용되는 것과 같이 반복적인 진동 및 충격이 가해지는 환경 하에서도 발광 소자(100)의 신뢰성이 향상될 수 있다.
- [0056] 다만, 몰딩 구조물(1130)을 구성하는 몰딩 물질의 물질적 특성에 따라, 일부의 몰딩 물질이 격벽 구조물(WS)을 넘어 발광 픽셀 영역(PXR)에서 복수의 픽셀(PX)의 상면까지 침투할 수 있다. 이 경우, 몰딩 구조물(1130)이 발광 픽셀 영역(PXR)의 일부를 덮음으로써, 빛 번짐과 같은 광학적 불량을 야기할 수 있다.
- [0057] 이를 해결하기 위하여, 본 발명의 기술적 사상에 의한 발광 소자(100)에 따르면, 외곽 격벽(WSO)을 둘러싸도록 제1 공간(WSH1) 및 댐 구조물(WSD1)을 배치함으로써, 몰딩 구조물(1130)이 발광 픽셀 영역(PXR)으로 침투하는 것을 효율적으로 방지할 수 있으므로, 광학적 특성과 신뢰성이 우수한 픽셀형 반도체 발광 소자(100)를 제공할

수 있다.

- [0058] 도 2 내지 도 4는 각각 본 발명의 기술적 사상의 다른 실시예에 따른 발광 소자를 나타내는 부분 확대도이다.
- [0059] 이하에서 설명하는 발광 소자들(200, 300, 400)을 구성하는 대부분의 구성 요소 및 상기 구성 요소를 이루는 물질은, 앞서 도 1a 내지 도 1c에서 설명한 바와 실질적으로 동일하거나 유사하다. 따라서, 설명의 편의를 위하여, 앞서 설명한 발광 소자(100)와 부분 확대도를 중심으로 차이점 위주로 설명하도록 한다.
- [0060] 도 2를 참조하면, 발광 소자(200)는 외곽 격벽(WSO)의 내부에 일정 간격으로 분리된 제2 공간(WSH2)을 포함할 수 있다.
- [0061] 본 실시예의 발광 소자(200)에서, 외곽 격벽(WSO)을 둘러싸도록 댐 구조물(WSD2)이 배치될 수 있다. 격벽 구조물(WS)과 댐 구조물(WSD2)의 사이에는 일정 간격으로 분리된 제2 공간(WSH2)이 라인 형상으로 배치될 수 있다. 예시적인 공정에서, 격벽 구조물(WS)의 일부를 식각하여 외곽 격벽(WSO)과 상기 외곽 격벽(WSO)을 둘러싸는 댐 구조물(WSD2)을 형성할 수 있다. 이에 따른 제1 특징으로, 격벽 구조물(WS)과 댐 구조물(WSD2)은 실질적으로 동일한 물질을 포함할 수 있다. 이에 따른 제2 특징으로, 격벽 구조물(WS)의 상면의 레벨과 댐 구조물(WSD2)의 상면의 레벨은 실질적으로 동일할 수 있다. 이에 따른 제3 특징으로, 댐 구조물(WSD2)은 격벽 구조물(WS)과 패드부(PAD)의 사이에 위치할 수 있다.
- [0062] 상기 제2 공간(WSH2)의 적어도 일부에는 몰딩 구조물(1130, 도 1c 참조)이 채워질 수 있다.
- [0063] 도 3을 참조하면, 발광 소자(300)는 외곽 격벽(WSO)의 내부에 일정 간격으로 분리된 제3 공간(WSH3)을 포함할 수 있다.
- [0064] 본 실시예의 발광 소자(300)에서, 외곽 격벽(WSO)을 둘러싸도록 댐 구조물(WSD3)이 배치될 수 있다. 격벽 구조물(WS)과 댐 구조물(WSD3)의 사이에는 일정 간격으로 분리된 제3 공간(WSH3)이 써클 형상으로 배치될 수 있다. 예시적인 공정에서, 격벽 구조물(WS)의 일부를 식각하여 외곽 격벽(WSO)과 상기 외곽 격벽(WSO)을 둘러싸는 댐 구조물(WSD3)을 형성할 수 있다. 이에 따른 제1 특징으로, 격벽 구조물(WS)과 댐 구조물(WSD3)은 실질적으로 동일한 물질을 포함할 수 있다. 이에 따른 제2 특징으로, 격벽 구조물(WS)의 상면의 레벨과 댐 구조물(WSD3)의 상면의 레벨은 실질적으로 동일할 수 있다. 이에 따른 제3 특징으로, 댐 구조물(WSD3)은 격벽 구조물(WS)과 패드부(PAD)의 사이에 위치할 수 있다.
- [0065] 상기 제3 공간(WSH3)의 적어도 일부에는 몰딩 구조물(1130, 도 1c 참조)이 채워질 수 있다.
- [0066] 도 4를 참조하면, 발광 소자(400)는 외곽 격벽(WSO)의 내부에 일정 간격으로 분리된 제4 공간(WSH4)을 포함할 수 있다.
- [0067] 본 실시예의 발광 소자(400)에서, 외곽 격벽(WSO)을 둘러싸도록 댐 구조물(WSD4)이 배치될 수 있다. 격벽 구조물(WS)과 댐 구조물(WSD4)의 사이에는 일정 간격으로 분리된 제4 공간(WSH4)이 도트 형상으로 배치될 수 있다. 예시적인 공정에서, 격벽 구조물(WS)의 일부를 식각하여 외곽 격벽(WSO)과 상기 외곽 격벽(WSO)을 둘러싸는 댐 구조물(WSD4)을 형성할 수 있다. 이에 따른 제1 특징으로, 격벽 구조물(WS)과 댐 구조물(WSD4)은 실질적으로 동일한 물질을 포함할 수 있다. 이에 따른 제2 특징으로, 격벽 구조물(WS)의 상면의 레벨과 댐 구조물(WSD4)의 상면의 레벨은 실질적으로 동일할 수 있다. 이에 따른 제3 특징으로, 댐 구조물(WSD4)은 격벽 구조물(WS)과 패드부(PAD)의 사이에 위치할 수 있다.
- [0068] 상기 제4 공간(WSH4)의 적어도 일부에는 몰딩 구조물(1130, 도 1c 참조)이 채워질 수 있다.
- [0069] 도 5 내지 도 8은 각각 본 발명의 기술적 사상의 다른 실시예에 따른 발광 소자를 나타내는 단면도이다.
- [0070] 이하에서 설명하는 발광 소자들(500, 600, 700, 800)을 구성하는 대부분의 구성 요소 및 상기 구성 요소를 이루는 물질은, 앞서 도 1a 내지 도 1c에서 설명한 바와 실질적으로 동일하거나 유사하다. 따라서, 설명의 편의를 위하여, 앞서 설명한 발광 소자(100)와 단면도를 중심으로 차이점 위주로 설명하도록 한다.
- [0071] 도 5를 참조하면, 발광 소자(500)는 외곽 격벽(WSO)이 계단 형상의 단차 구조물(WSD5)을 포함할 수 있다.
- [0072] 본 실시예의 발광 소자(500)에서, 외곽 격벽(WSO)을 둘러싸도록 단차 구조물(WSD5)이 배치될 수 있다. 예시적인 공정에서, 격벽 구조물(WS)의 일부를 식각하여 외곽 격벽(WSO)과 상기 외곽 격벽(WSO)을 둘러싸는 단차 구조물(WSD5)을 형성할 수 있다. 이에 따른 제1 특징으로, 격벽 구조물(WS)과 단차 구조물(WSD5)은 실질적으로 동일한 물질을 포함할 수 있다. 이에 따른 제2 특징으로, 단차 구조물(WSD5)은 격벽 구조물(WS)과 패드부(PAD)의 사이

에 위치할 수 있다.

- [0073] 상기 단차 구조물(WSD5)의 적어도 일부에는 몰딩 구조물(1130, 도 1c 참조)이 배치될 수 있다.
- [0074] 도 6을 참조하면, 발광 소자(600)는 외곽 격벽(WSO)이 계단 형상의 단차 구조물(WSD6) 및 제6 공간(WSH6)을 포함할 수 있다.
- [0075] 본 실시예의 발광 소자(600)에서, 외곽 격벽(WSO)을 둘러싸도록 단차 구조물(WSD6)이 배치될 수 있다. 단차 구조물(WSD6)의 일부 영역에는 일정 간격으로 분리된 제6 공간(WSH6)이 배치될 수 있다. 예시적인 공정에서, 격벽 구조물(WS)의 일부를 식각하여 외곽 격벽(WSO)과 상기 외곽 격벽(WSO)을 둘러싸는 단차 구조물(WSD6)을 형성할 수 있다. 이에 따른 제1 특징으로, 격벽 구조물(WS)과 단차 구조물(WSD6)은 실질적으로 동일한 물질을 포함할 수 있다. 이에 따른 제2 특징으로, 단차 구조물(WSD6)은 격벽 구조물(WS)과 패드부(PAD)의 사이에 위치할 수 있다.
- [0076] 상기 단차 구조물(WSD6)의 적어도 일부 및 상기 제6 공간(WSH6)의 적어도 일부에는 몰딩 구조물(1130, 도 1c 참조)이 배치될 수 있다.
- [0077] 도 7을 참조하면, 발광 소자(700)는 외곽 격벽(WSO)이 라운드 형상의 곡면 구조물(WSD7)을 포함할 수 있다.
- [0078] 본 실시예의 발광 소자(700)에서, 외곽 격벽(WSO)을 둘러싸도록 곡면 구조물(WSD7)이 배치될 수 있다. 예시적인 공정에서, 격벽 구조물(WS)의 일부를 식각하여 외곽 격벽(WSO)과 상기 외곽 격벽(WSO)을 둘러싸는 곡면 구조물(WSD7)을 형성할 수 있다. 이에 따른 제1 특징으로, 격벽 구조물(WS)과 곡면 구조물(WSD7)은 실질적으로 동일한 물질을 포함할 수 있다. 이에 따른 제2 특징으로, 곡면 구조물(WSD7)은 격벽 구조물(WS)과 패드부(PAD)의 사이에 위치할 수 있다.
- [0079] 상기 곡면 구조물(WSD7)의 적어도 일부에는 몰딩 구조물(1130, 도 1c 참조)이 배치될 수 있다.
- [0080] 도 8을 참조하면, 발광 소자(800)는 외곽 격벽(WSO)이 라운드 형상의 곡면 구조물(WSD8) 및 제8 공간(WSH8)을 포함할 수 있다.
- [0081] 본 실시예의 발광 소자(800)에서, 외곽 격벽(WSO)을 둘러싸도록 곡면 구조물(WSD8)이 배치될 수 있다. 곡면 구조물(WSD8)의 일부 영역에는 일정 간격으로 분리된 제8 공간(WSH8)이 배치될 수 있다. 예시적인 공정에서, 격벽 구조물(WS)의 일부를 식각하여 외곽 격벽(WSO)과 상기 외곽 격벽(WSO)을 둘러싸는 곡면 구조물(WSD8)을 형성할 수 있다. 이에 따른 제1 특징으로, 격벽 구조물(WS)과 곡면 구조물(WSD8)은 실질적으로 동일한 물질을 포함할 수 있다. 이에 따른 제2 특징으로, 곡면 구조물(WSD8)은 격벽 구조물(WS)과 패드부(PAD)의 사이에 위치할 수 있다.
- [0082] 상기 곡면 구조물(WSD8)의 적어도 일부 및 상기 제8 공간(WSH8)의 적어도 일부에는 몰딩 구조물(1130, 도 1c 참조)이 배치될 수 있다.
- [0083] 도 9a 내지 도 9m은 본 발명의 기술적 사상의 일 실시예에 따른 발광 소자의 제조 방법을 공정 순서에 따라 나타내는 단면도들이다.
- [0084] 도 9a를 참조하면, 기판(110) 상에 발광 적층체(120L)를 형성할 수 있다.
- [0085] 일부 실시예들에서, 기판(110)은 실리콘(Si) 기판, 실리콘카바이드(SiC) 기판, 사파이어 기판, 갈륨질화물(GaN) 기판 등을 포함할 수 있다. 기판(110)은 픽셀 영역(PXR)과 패드 영역(PDR)을 포함할 수 있고, 평면도에서 픽셀 영역(PXR)의 적어도 일측에 패드 영역(PDR)이 배치될 수 있다.
- [0086] 발광 적층체(120L)는 기판(110)의 상면 상에 순차적으로 형성되는 제1 도전형 반도체층(122), 활성층(124), 및 제2 도전형 반도체층(126)을 포함할 수 있다.
- [0087] 도 9b를 참조하면, 발광 적층체(120L) 상에 마스크 패턴(미도시)을 형성하고, 상기 마스크 패턴을 식각 마스크로 사용하여 발광 적층체(120L)의 일부분을 제거하여 개구부(E)를 형성할 수 있다.
- [0088] 개구부(E)는 제1 도전형 반도체층(122)의 상면을 노출할 수 있다. 개구부(E)는 기판(110)의 패드 영역(PDR) 상에는 형성되지 않을 수 있다.
- [0089] 이후 마스크 패턴(미도시)을 형성하고, 상기 마스크 패턴을 식각 마스크로 사용하여 발광 적층체(120L)의 일부분을 제거하여 소자 분리 영역(IA)을 형성할 수 있다. 이 때, 소자 분리 영역(IA)에 의해 이격되어 배치되는 복

수의 발광 구조물(120)이 형성될 수 있다.

- [0090] 일부 실시예들에서, 소자 분리 영역(IA)을 형성하는 공정은 블레이드에 의해 수행될 수 있으나, 이에 한정되는 것은 아니다. 도시된 바와 같이, 소자 분리 영역(IA)의 형성 공정에 의해 얻어지는 복수의 발광 구조물(120)의 측면 형상은 사다리꼴 형상일 수 있으나, 이에 한정되는 것은 아니다. 소자 분리 영역(IA)의 형성 공정에서 기판(110)의 일부분이 함께 제거되어 기판(110)에 리세스 영역(RS)이 형성될 수 있다.
- [0091] 도 9c를 참조하면, 복수의 발광 구조물(120)을 컨포멀하게 덮는 절연 라이너(132)를 형성할 수 있다.
- [0092] 다음으로, 절연 라이너(132)의 일부분을 제거하여 제2 도전형 반도체층(126)의 상면을 노출하고, 제2 도전형 반도체층(126)의 노출된 상면에 각각 제2 콘택(134B)을 형성할 수 있다. 일부 실시예들에서, 제2 콘택(134B)을 형성하기 전에 제2 도전형 반도체층(126)의 상면 상에 도전성 오믹 물질로 형성되는 오믹 금속층을 더 형성할 수도 있다.
- [0093] 다음으로, 개구부(E) 내에서 절연 라이너(132)의 일부분을 제거하여 제1 도전형 반도체층(122)의 상면을 노출하고, 제1 도전형 반도체층(122)의 노출된 상면에 각각 제1 콘택(134A)을 형성할 수 있다. 일부 실시예들에서, 제1 콘택(134A)을 형성하기 전에 제1 도전형 반도체층(122)의 상면 상에 도전성 오믹 물질로 형성되는 오믹 금속층을 더 형성할 수도 있다.
- [0094] 다음으로, 절연 라이너(132) 상에 소자 분리 영역(IA)의 내벽을 따라 하부 반사층(136)을 형성할 수 있다. 다른 실시예들에서, 하부 반사층(136)은 제1 콘택(134A)을 형성하는 공정에서 동시에 형성될 수도 있고, 또는, 제2 콘택(134B)을 형성하는 공정에서 동시에 형성될 수도 있다.
- [0095] 도 9d를 참조하면, 절연 라이너(132), 제1 콘택(134A), 제2 콘택(134B), 및 하부 반사층(136) 상에 배선 구조물(140)을 형성할 수 있다.
- [0096] 일부 실시예들에서, 절연 라이너(132), 제1 콘택(134A), 제2 콘택(134B), 및 하부 반사층(136) 상에 도전층을 형성하고, 상기 도전층을 패터닝하여 배선층(144)을 형성하고, 배선층(144)을 덮는 절연층(142)을 형성하는 공정을 반복하여 복수의 배선층(144)과 복수의 절연층(142)으로 구성된 배선 구조물(140)을 형성할 수 있다. 일부 실시예들에서, 복수의 배선층(144) 중 적어도 일부는 도금 공정에 의해 형성될 수 있다.
- [0097] 도 9e를 참조하면, 배선 구조물(140) 상에 접착층(172)이 형성되고, 접착층(172) 상에 베이스 기판(170)이 부착될 수 있다.
- [0098] 다음으로, 기판(110)의 발광 구조물(120)과 접촉하는 표면과 반대되는 표면이 위를 향하도록 베이스 기판(170)을 뒤집을 수 있다. 다음으로, 그라인딩 공정에 의해 기판(110)의 일부 두께만큼을 제거할 수 있다.
- [0099] 도 9f를 참조하면, 기판(110) 상에 제1 마스크 패턴(M1)을 형성할 수 있다.
- [0100] 상기 제1 마스크 패턴(M1)은 기판(110)의 픽셀 영역(PXR) 상에 격벽 구조물(WS, 도 9g 참조) 및 댐 구조물(WSD1, 도 9g 참조)을 형성하기 위한 식각 마스크로 포토리소그래피 공정으로 형성될 수 있다.
- [0101] 도 9g를 참조하면, 제1 마스크 패턴(M1, 도 9f 참조)을 식각 마스크로 사용하여 기판(110)의 일부분을 제거함으로써, 기판(110)의 픽셀 영역(PXR) 상에 복수의 픽셀 공간(PXS) 및 댐 구조물(WSD1)을 형성할 수 있다.
- [0102] 다음으로, 제1 마스크 패턴(M1, 도 9f 참조)을 애싱 및 스트립 공정으로 제거할 수 있다.
- [0103] 픽셀 영역(PXR)에서 복수의 픽셀 공간(PXS) 사이에 배치되는 기판(110)의 일부분은 복수의 격벽(WSI)으로 지칭될 수 있다. 복수의 격벽(WSI)은 소자 분리 영역(IA)과 수직 오버랩되도록 배치될 수 있고, 복수의 픽셀 공간(PXS) 각각 내에 복수의 발광 구조물(120)이 배치될 수 있다. 복수의 픽셀 공간(PXS) 바닥부에는 제1 도전형 반도체층(122)의 상면, 즉, 복수의 발광 구조물(120)의 상면이 노출될 수 있다.
- [0104] 다음으로, 복수의 픽셀 공간(PXS) 바닥부에 노출되는 제1 도전형 반도체층(122)에 식각 공정을 수행하여 요철부(120P)가 형성될 수 있다. 다른 실시예들에서, 요철부(120P)의 형성을 위한 식각 공정은 생략될 수 있다.
- [0105] 도 9h를 참조하면, 격벽 구조물(WS) 및 기판(110) 상에 제1 및 제2 패시베이션층(152, 154)을 형성할 수 있다.
- [0106] 제1 패시베이션층(152)은 격벽 구조물(WS) 및 댐 구조물(WSD1)의 상면 및 측면 상에, 그리고, 복수의 발광 구조물(120)의 상면 상에 형성될 수 있다.
- [0107] 다음으로, 제1 패시베이션층(152) 상에 제2 패시베이션층(154)을 형성할 수 있다. 제2 패시베이션층(154)은 격

벽 구조물(WS) 및 댐 구조물(WSD1)의 상면 및 측벽 상에, 그리고, 복수의 발광 구조물(120)의 상면 상에 형성될 수 있다.

- [0108] 도 9i를 참조하면, 복수의 픽셀 공간(PXS) 내부를 채우는 형광층(160)을 형성할 수 있다.
- [0109] 일부 실시예들에서, 형광층(160)은 복수의 픽셀 공간(PXS) 내부에 형광체 입자들이 분산된 수지를 도포하거나 디스펜싱함으로써 형성될 수 있다.
- [0110] 도 9j를 참조하면, 픽셀 영역(PXR)에서 형광층(160), 격벽 구조물(WS), 및 댐 구조물(WSD1)을 커버하는 제2 마스크 패턴(M2)을 형성하고, 제2 마스크 패턴(M2)을 식각 마스크로 사용하여 기판(110)의 일부분을 제거할 수 있다.
- [0111] 다음으로, 댐 구조물(WSD1) 외측에 노출된 발광 적층체(120L)를 제거하여 배선 구조물(140)을 노출할 수 있다. 다음으로, 배선 구조물(140)에 개구부를 형성하고, 상기 개구부 내에 도전 물질을 채움으로써 패드부(PAD)를 형성할 수 있다.
- [0112] 도 9k를 참조하면, 제2 마스크 패턴(M2, 도 9j 참조)을 애싱 및 스트립 공정으로 제거할 수 있다.
- [0113] 다음으로, 댐 구조물(WSD1)의 외측벽 상에 절연 물질을 사용하여 에지 보호층(162)을 형성할 수 있다.
- [0114] 도 9l를 참조하면, 인쇄 회로 기판(1100) 상에 베이스 기판(170)을 실장할 수 있다.
- [0115] 인쇄 회로 기판(1100) 상의 접속 패드(1110)가 드러나도록, 인쇄 회로 기판(1100)의 실장 영역 상에 베이스 기판(170)을 실장할 수 있다. 인쇄 회로 기판(1100)과 베이스 기판(170)의 사이에 접촉층(미도시)이 형성될 수 있다.
- [0116] 도 9m를 참조하면, 패드부(PAD)와 접속 패드(1110)를 전기적으로 연결하는 본딩 와이어(1120)를 형성할 수 있다.
- [0117] 본딩 와이어(1120)는 열 압착 접속 및 초음파 접속 중 어느 하나의 방법에 의해 연결될 수 있으며, 열 압착 접속 및 초음파 접속 방법을 혼합한 열 음과 접속 방법에 의해 연결될 수도 있다. 본딩 와이어(1120)가 형성하는 루프 높이의 최상면의 레벨은 격벽 구조물(WS)의 최상면의 레벨보다 더 높을 수 있다.
- [0118] 다시 도 1c를 함께 참조하면, 상기 본딩 와이어(1120)를 덮도록 몰딩 구조물(1130)을 형성할 수 있다. 몰딩 구조물(1130)은 적절한 양의 몰딩 물질이 주입되고, 경화 공정을 통해 외형을 형성한다. 전술한 공정에 의해, 본 발명의 발광 소자(100)가 완성될 수 있다.
- [0119] 본 발명의 기술적 사상에 의한 발광 소자(100)의 제조 방법에 따르면, 외곽 격벽(WSO)을 둘러싸도록 제1 공간(WSH1) 및 댐 구조물(WSD1)을 배치함으로써, 몰딩 구조물(1130)이 발광 픽셀 영역(PXR)으로 침투하는 것을 효율적으로 방지할 수 있으므로, 광학적 특성과 신뢰성이 우수한 픽셀형 반도체 발광 소자(100)를 제공할 수 있다.
- [0120] 도 10은 본 발명의 기술적 사상의 일 실시예에 따른 발광 소자를 포함하는 광원 모듈을 나타내는 단면도이다.
- [0121] 도 10을 참조하면, 광원 모듈(1000)은 발광 소자(100) 및 구동 반도체 칩(1200)을 포함할 수 있다.
- [0122] 인쇄 회로 기판(1100)은 내부 도전 패턴층(미도시)을 포함할 수 있고, 상기 내부 도전 패턴층에 전기적으로 연결된 접속 패드(1110)를 포함할 수 있다. 발광 소자(100)의 패드부(PAD)는 본딩 와이어(1120)를 통해 인쇄 회로 기판(1100)의 접속 패드(1110)에 연결될 수 있다. 하나 이상의 구동 반도체 칩(1200)은 발광 소자(100)의 복수의 발광 구조물(120, 도 1c 참조)을 개별적으로, 또는 전체적으로 구동하도록 구성될 수 있다.
- [0123] 인쇄 회로 기판(1100)의 바닥면에는 히트 싱크(1150)가 부착되며, 선택적으로 히트 싱크(1150)와 인쇄 회로 기판(1100) 사이에는 TIM(thermal interface material) 층(1160)이 더 배치될 수 있다.
- [0124] 상기 광원 모듈(1000)에는 앞서 설명한 발광 소자들(100, 200, 300, 400, 500, 600, 700, 800)이 단독으로 또는 조합하여 실장될 수 있다.
- [0125] 도 11은 본 발명의 기술적 사상의 일 실시예에 따른 운송 수단을 나타내는 사시도이다.
- [0126] 도면에는 운송 수단(2000)으로서 자동차가 예시되었지만, 이에 한정되는 것은 아니다. 상기 운송 수단(2000)은, 이륜차, 삼륜차, 승용차, 무한궤도차량, 기차, 전차와 같은 육상 운송 수단들, 배, 보트, 잠수함과 같은 해양 운송 수단들, 비행기, 헬리콥터와 같은 항공 운송 수단들을 포함할 수 있으며, 특별히 한정되는 것은 아니다.

- [0127] 도 11을 참조하면, 운송 수단(2000)의 헤드 램프부(2010) 내에 헤드 램프 모듈(2020)이 설치될 수 있고, 외부 사이드 미러부(2030) 내에 사이드 미러 램프 모듈(2040)이 설치될 수 있고, 테일 램프부(2050) 내에 테일 램프 모듈(2060)이 설치될 수 있다.
- [0128] 헤드 램프 모듈(2020)은 앞서 설명한 발광 소자들(100, 200, 300, 400, 500, 600, 700, 800)이 단독으로 또는 조합하여 포함되는 광원 모듈일 수 있다.
- [0129] 운송 수단(2000) 내에 내장된 전원 장치(2003)는 헤드 램프 모듈(2020), 사이드 미러 램프 모듈(2040), 및 테일 램프 모듈(2060)에 각각 전력을 공급할 수 있다. 또한, 상기 운송 수단(2000) 내에 내장된 컨트롤러(2001)는 헤드 램프 모듈(2020), 사이드 미러 램프 모듈(2040), 및 테일 램프 모듈(2060)의 온-오프를 비롯한 제반 동작을 제어하도록 구성될 수 있다.
- [0130] 컨트롤러(2001)는 앞서 설명한 구동 반도체 칩(1200, 도 10 참조)일 수 있고, 구동 반도체 칩(1200, 도 10 참조)과 전기적으로 연결되어 상기 구동 반도체 칩(1200, 도 10 참조)을 제어하도록 구성될 수도 있다.
- [0131] 운송 수단(2000)은 비전 인식 장치(2005)를 더 포함할 수 있다. 비전 인식 장치(2005)는 전방의 대상과 그의 움직임을 감지하도록 구성될 수 있다. 비전 인식 장치(2005)는 전방의 모습을 입력받아 이를 디지털 데이터로 변환할 수 있는 카메라, 변환된 디지털 데이터를 이용하여 헤드 램프 모듈(2020)로부터 방출되는 광이 조사되어야 하는 위치와 조사되어서는 안되는 위치를 식별하는 프로세서, 및 상기 프로세서에 의하여 처리된 결과를 컨트롤러(2001)로 전송할 수 있는 출력 장치를 포함할 수 있다.
- [0132] 도 12는 본 발명의 기술적 사상의 일 실시예에 따른 발광 소자를 포함하는 조명 장치를 나타내는 사시도이다.
- [0133] 도 12를 참조하면, 평판 조명 장치(2100)는 광원 모듈(2110), 전원 공급 장치(2120), 및 하우징(2130)을 포함할 수 있다.
- [0134] 광원 모듈(2110)은 발광 소자 어레이를 광원으로 포함할 수 있고, 앞서 설명한 발광 소자들(100, 200, 300, 400, 500, 600, 700, 800)의 적어도 어느 하나를 광원으로써 포함할 수 있다. 광원 모듈(2110)은 전체적으로 평면 현상을 이루도록 형성될 수 있다.
- [0135] 전원 공급 장치(2120)는 광원 모듈(2110)에 전원을 공급하도록 구성될 수 있다. 하우징(2130)은 광원 모듈(2110) 및 전원 공급 장치(2120)가 내부에 수용되도록 수용 공간이 형성될 수 있고, 일면에 개방된 육면체 형상으로 형성되나, 이에 한정되는 것은 아니다. 광원 모듈(2110)은 하우징(2130)의 개방된 일면으로 광을 발광하도록 배치될 수 있다.
- [0136] 도 13은 본 발명의 기술적 사상의 일 실시예에 따른 발광 소자를 포함하는 조명 장치를 나타내는 분해 사시도이다.
- [0137] 도 13을 참조하면, 조명 장치(2200)는 소켓(2210), 전원부(2220), 방열부(2230), 광원 모듈(2240), 및 광학부(2250)를 포함할 수 있다.
- [0138] 소켓(2210)은 기존의 조명 장치와 대체 가능하도록 구성될 수 있다. 조명 장치(2200)에 공급되는 전력은 소켓(2210)을 통해서 인가될 수 있다. 전원부(2220)는 제1 전원부(2221) 및 제2 전원부(2222)로 분리되어 조립될 수 있다. 방열부(2230)는 내부 방열부(2231) 및 외부 방열부(2232)를 포함할 수 있고, 내부 방열부(2231)는 광원 모듈(2240) 및/또는 전원부(2220)와 직접 연결될 수 있고, 이를 통해 외부 방열부(2232)로 열이 전달되게 할 수 있다.
- [0139] 광원 모듈(2240)은 전원부(2220)로부터 전원을 공급받아 광학부(2250)로 광을 방출할 수 있다. 광원 모듈(2240)은 발광 소자 패키지(2241), 회로 기판(2242), 및 컨트롤러(2243)를 포함할 수 있고, 컨트롤러(2243)는 발광 소자 패키지(2241)의 구동 정보를 저장할 수 있다. 발광 소자 패키지(2241)는 앞서 설명한 발광 소자들(100, 200, 300, 400, 500, 600, 700, 800)의 적어도 어느 하나를 광원으로써 포함할 수 있다.
- [0140] 광학부(2250)는 내부 광학부(미도시) 및 외부 광학부(미도시)를 포함할 수 있고, 광원 모듈(2240)이 방출하는 광을 고르게 분산시키도록 구성될 수 있다.
- [0141] 이상, 첨부된 도면들을 참조하여 본 발명의 기술적 사상의 실시예를 설명하였지만, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자는 본 발명이 그 기술적 사상이나 필수적인 특징을 변경하지 않고서 다른 구체적인 형상으로 실시될 수 있다는 것을 이해할 수 있을 것이다. 그러므로 이상에서 기술한 실시예는 모든 면에서 예시

적인 것이며 한정적이 아닌 것으로 이해해야만 한다.

부호의 설명

[0142]

100, 200, 300, 400, 500, 600, 700, 800: 발광 소자

110: 기판 120: 발광 구조물

140: 배선 구조물 150: 패시베이션 구조물

160: 형광층 PXR: 발광 픽셀 영역

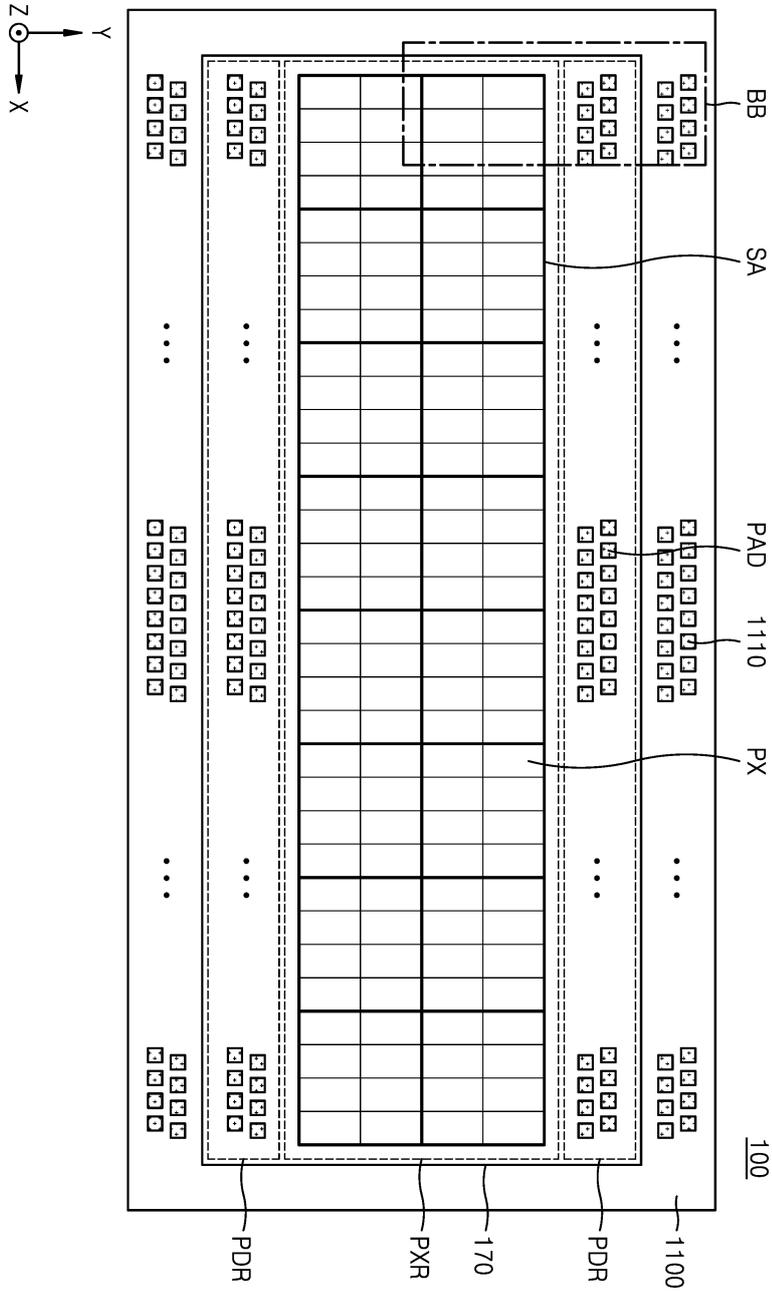
WS: 격벽 구조물 WSD1: 댐 구조물

1100: 인쇄 회로 기판 1110: 접속 패드

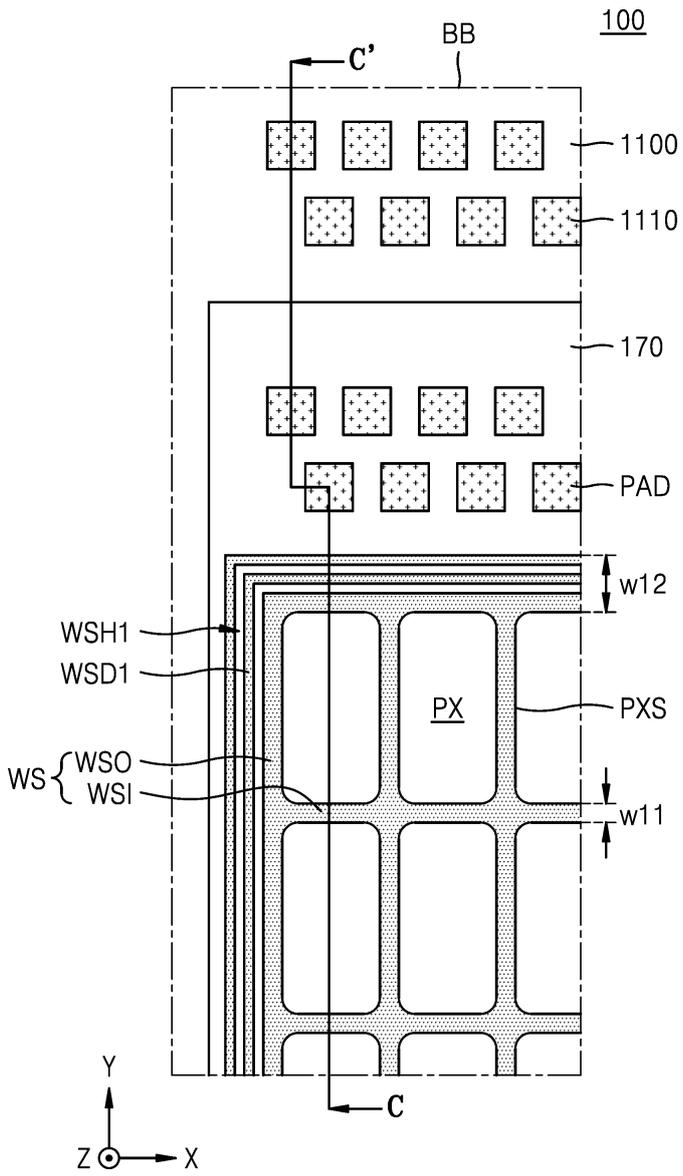
1120: 본딩 와이어 1130: 몰딩 구조물

도면

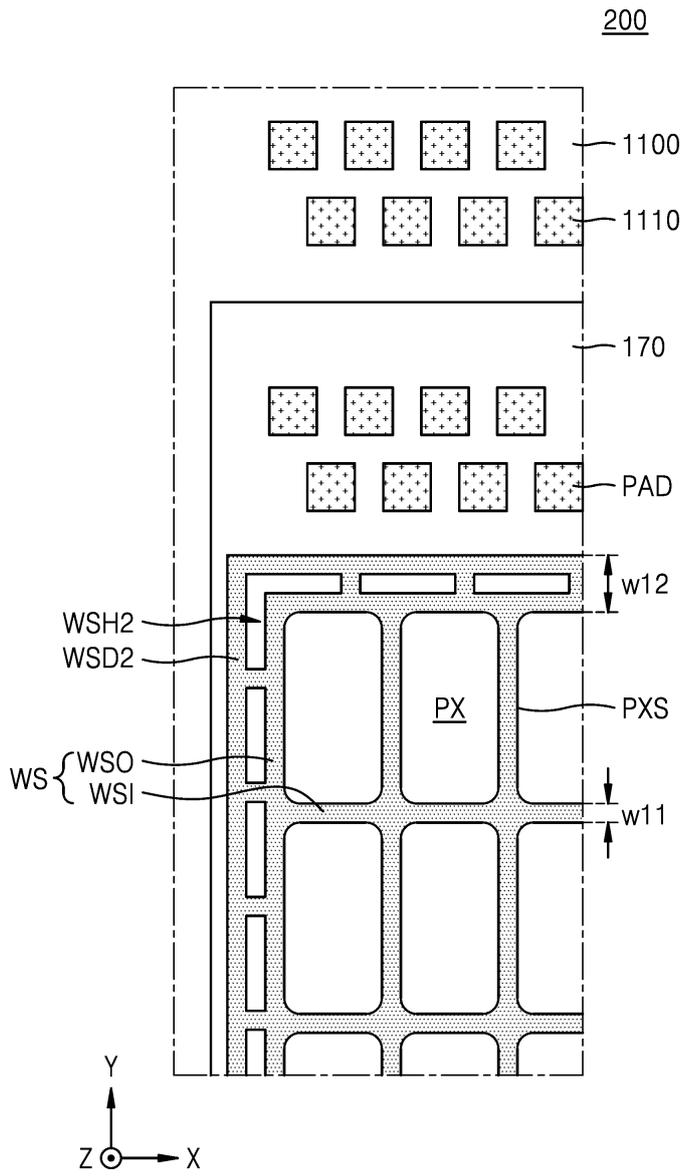
도면1a



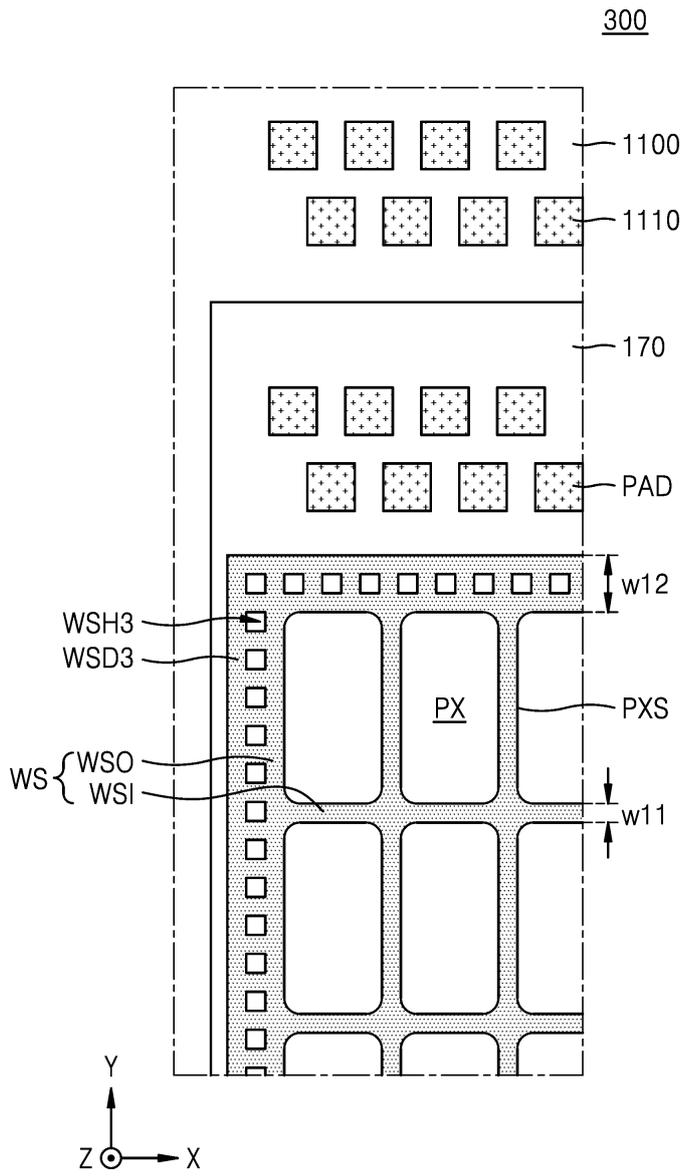
도면1b



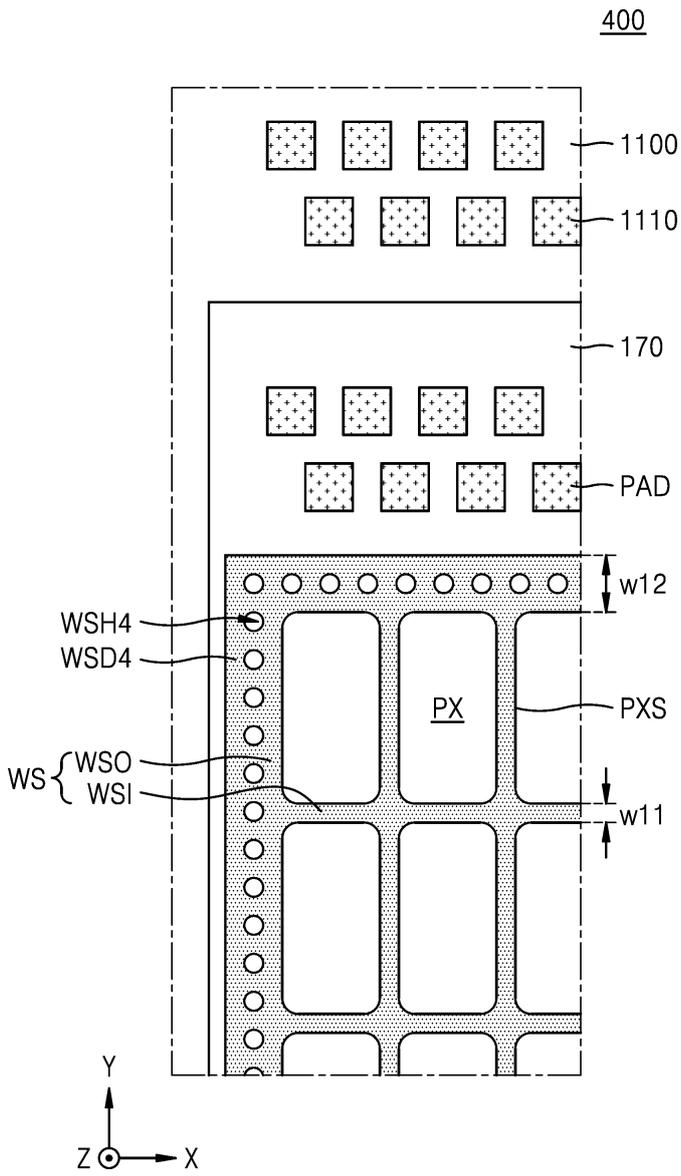
도면2



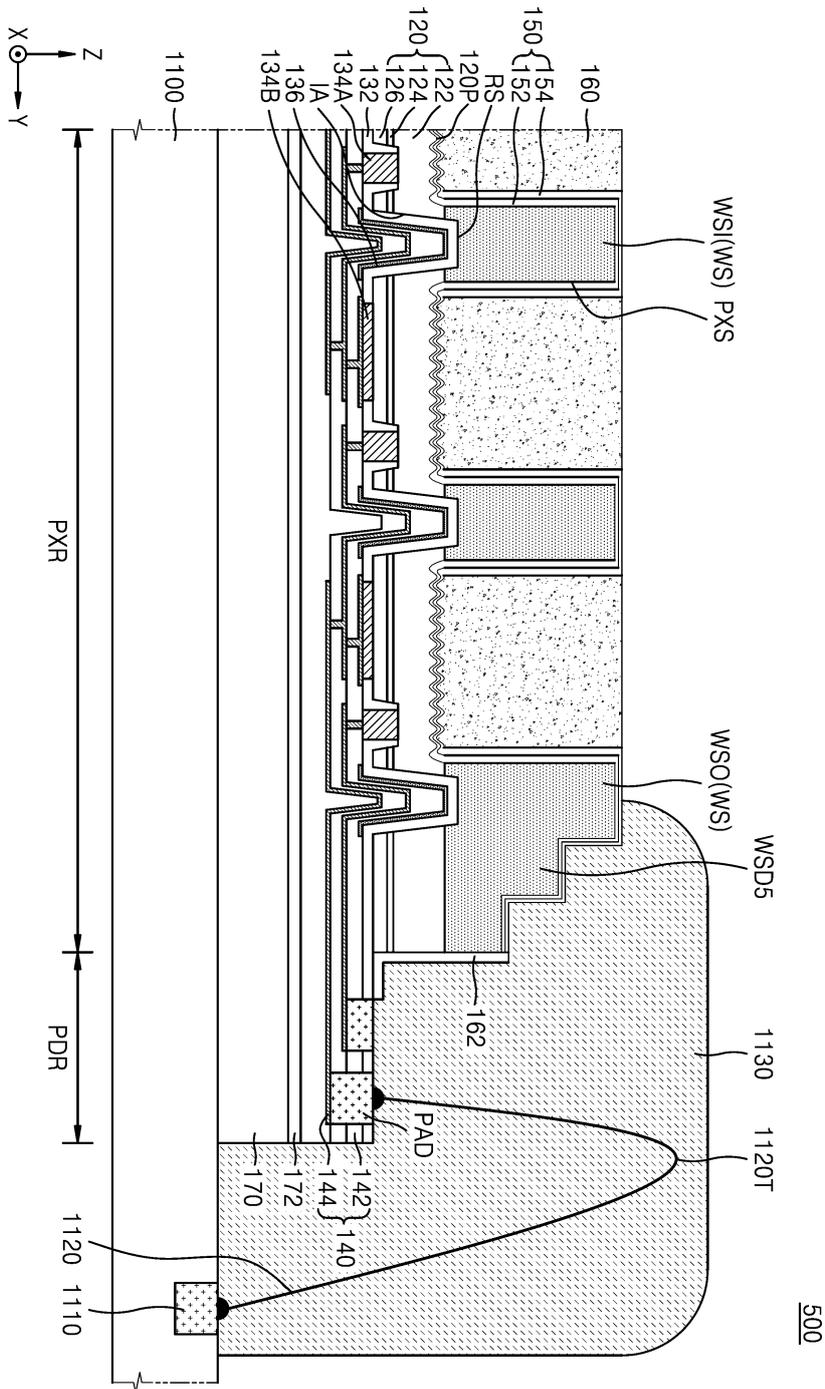
도면3



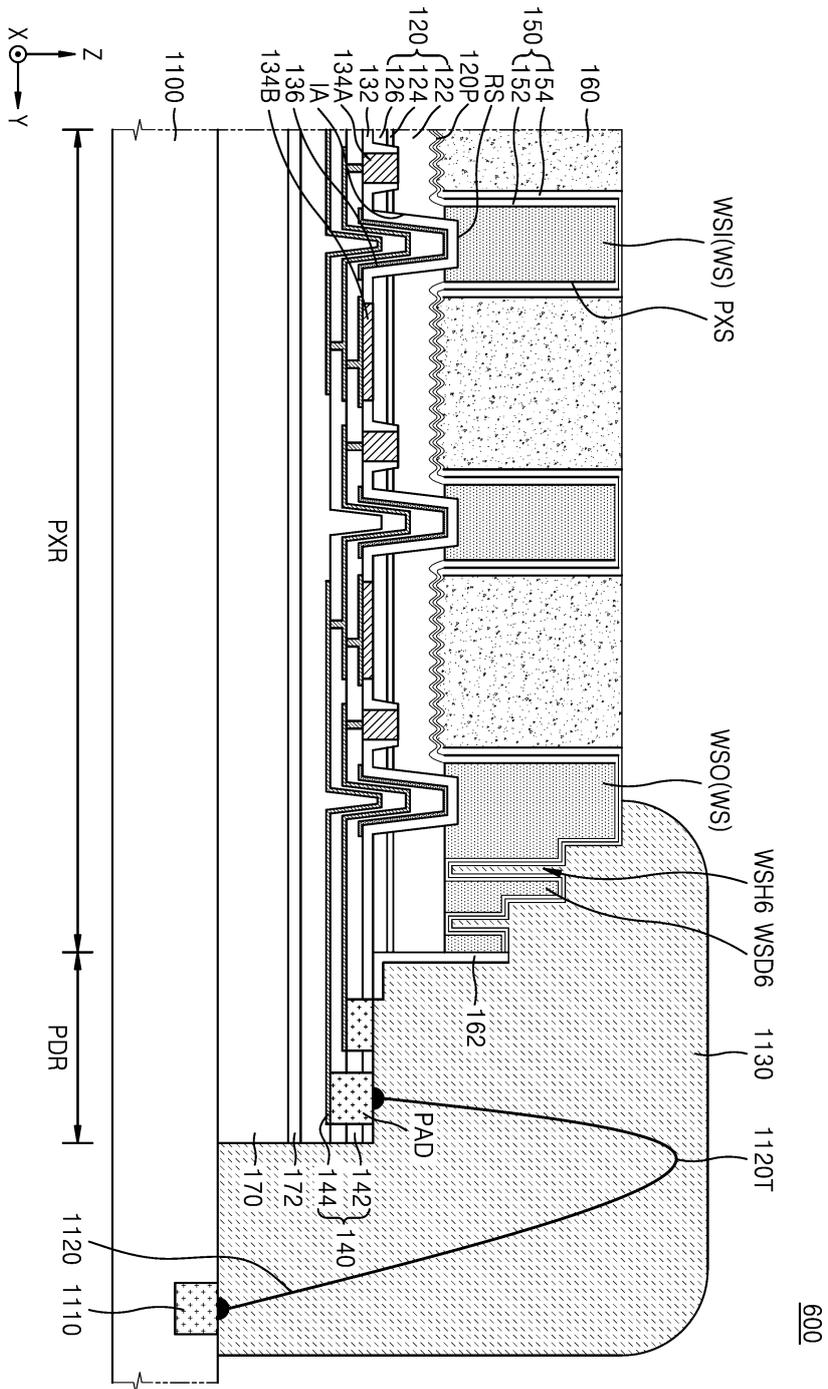
도면4



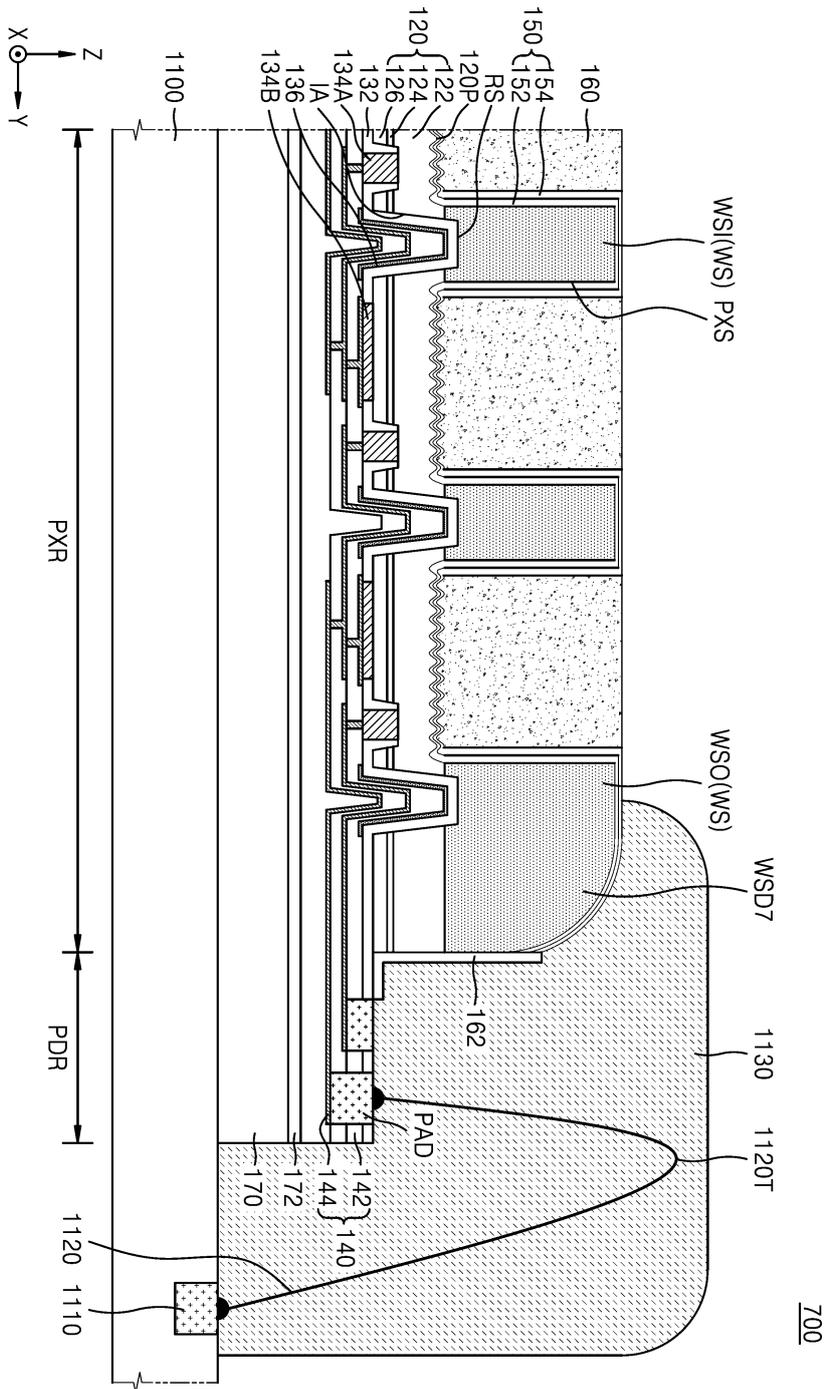
도면5



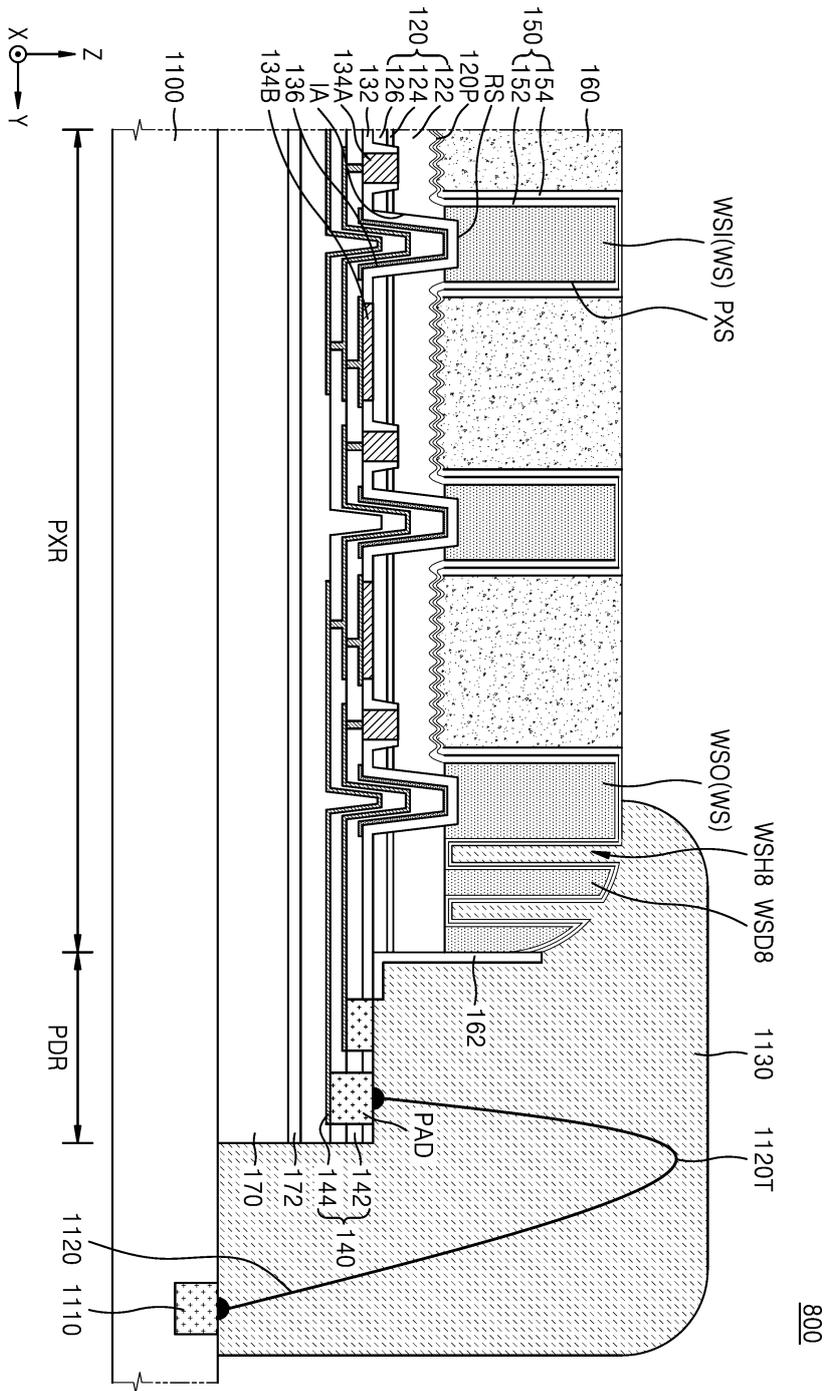
도면6



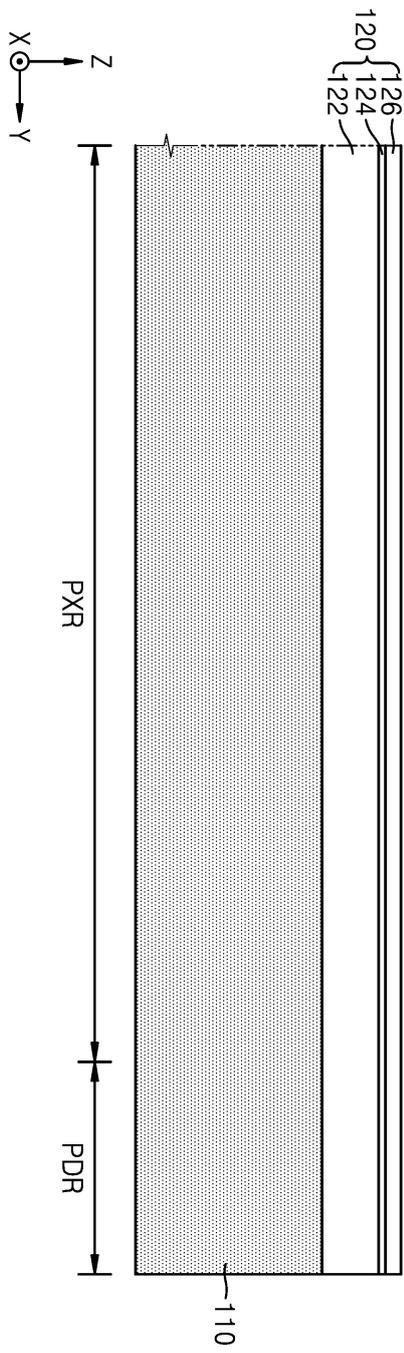
도면7



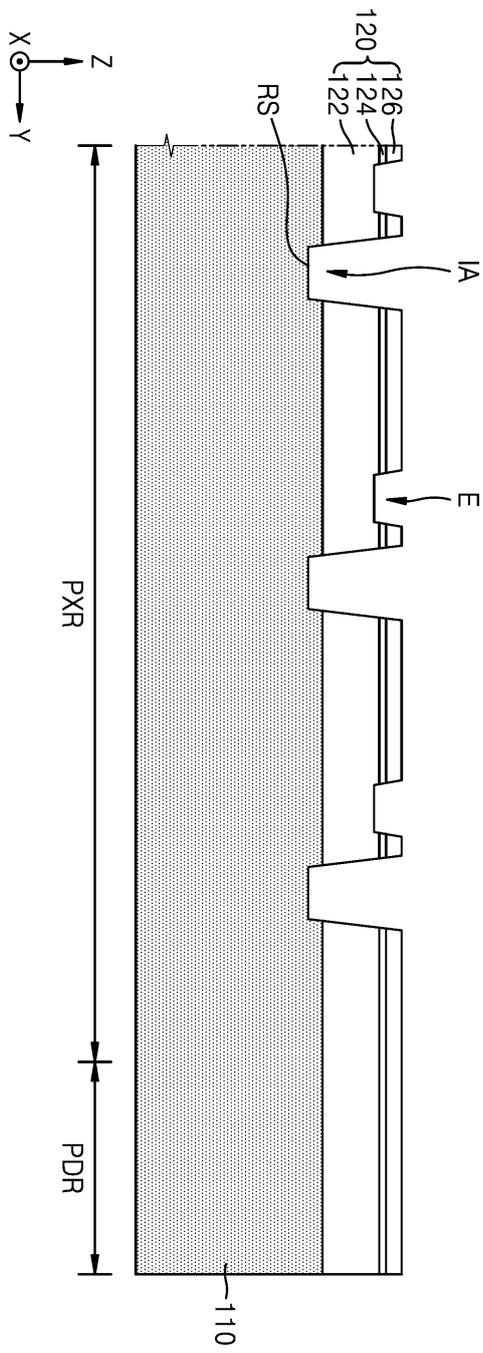
도면8



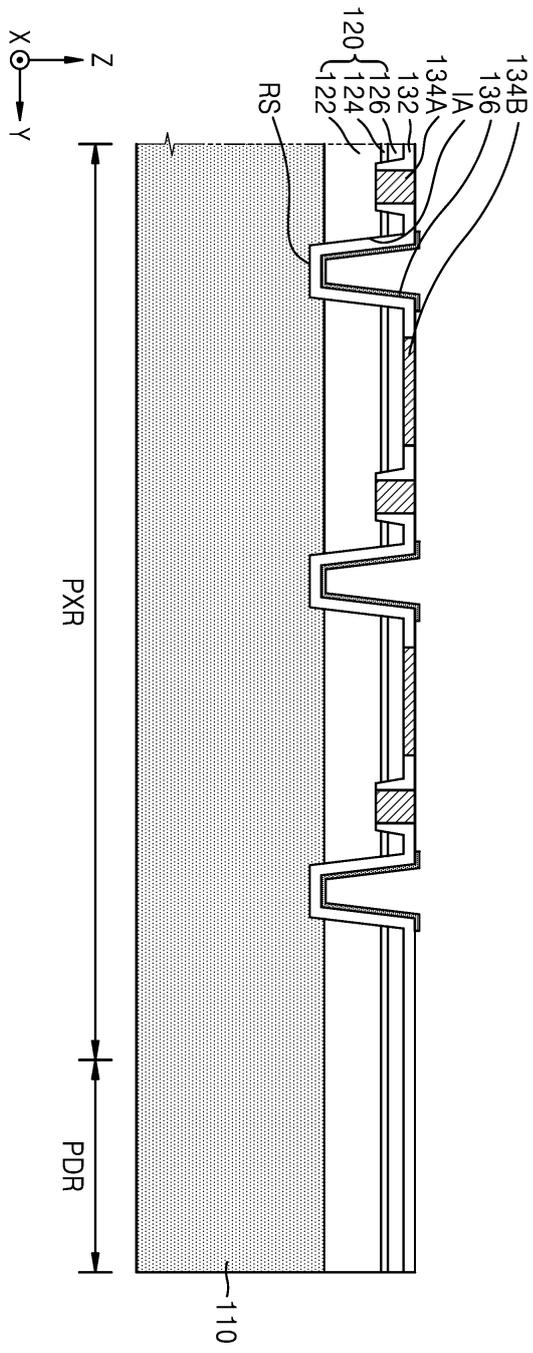
도면9a



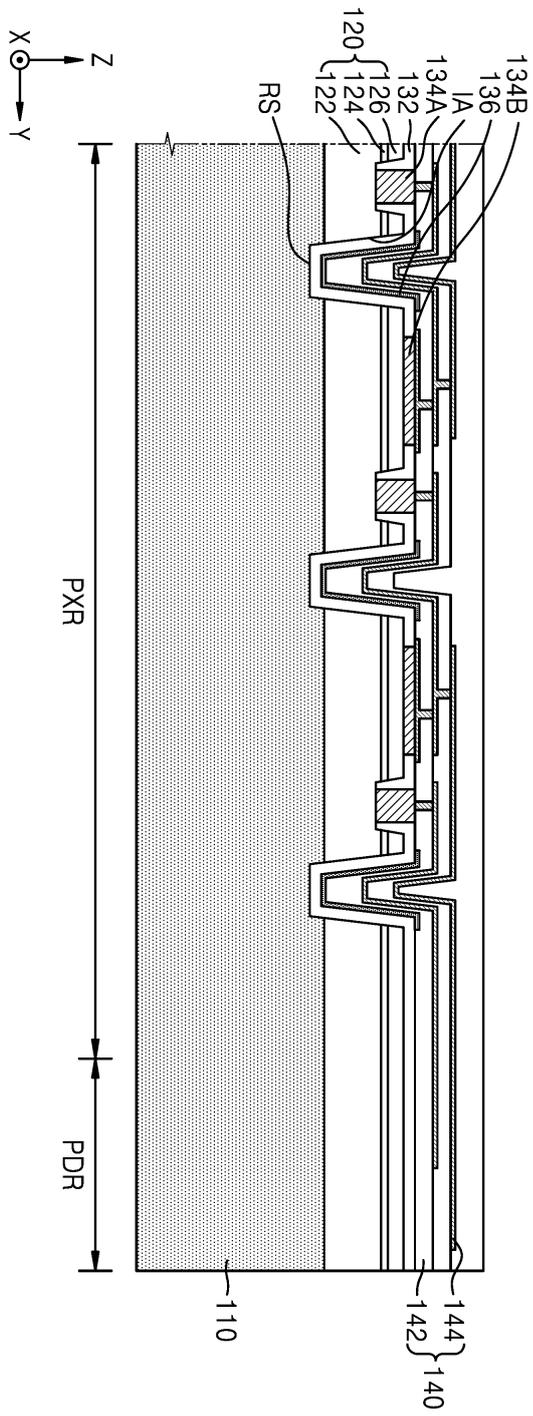
도면9b



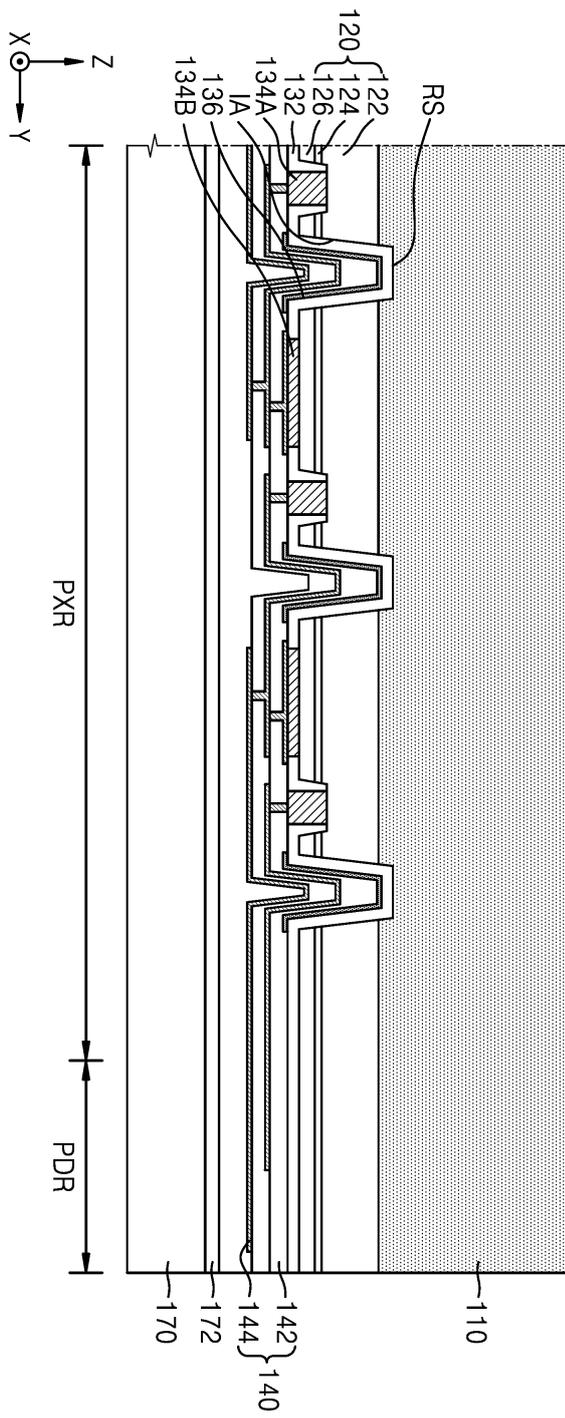
도면9c



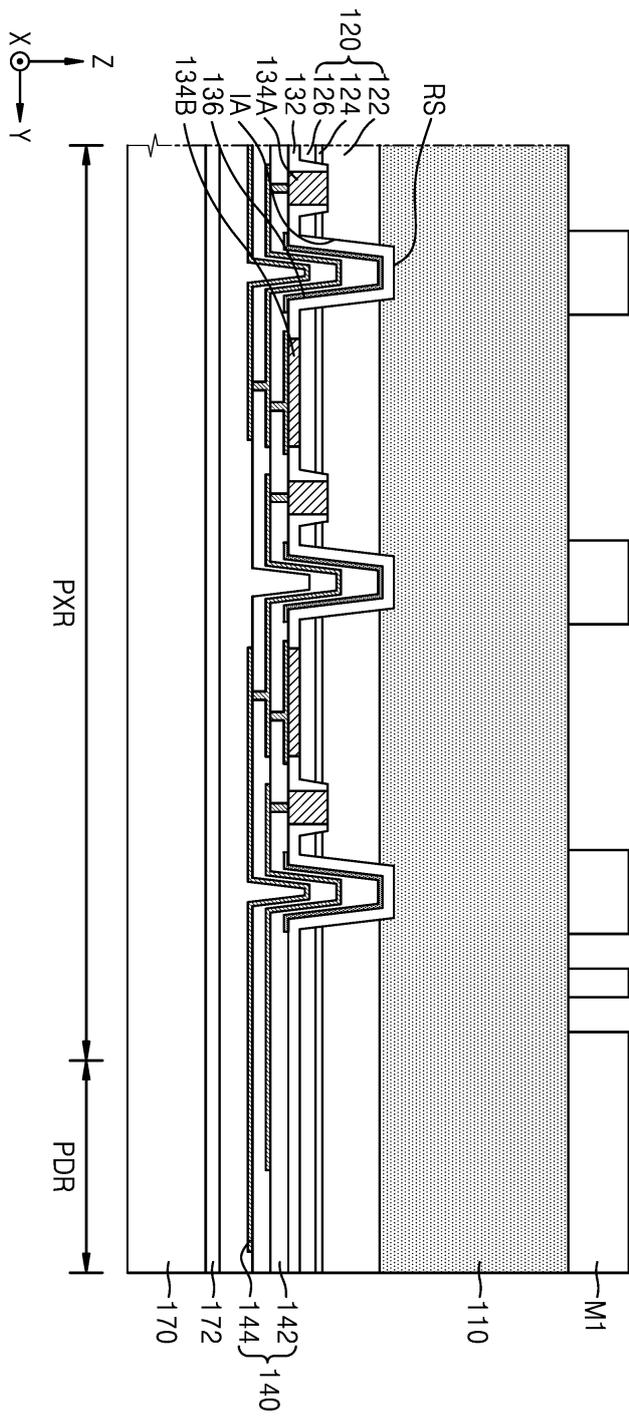
도면9d



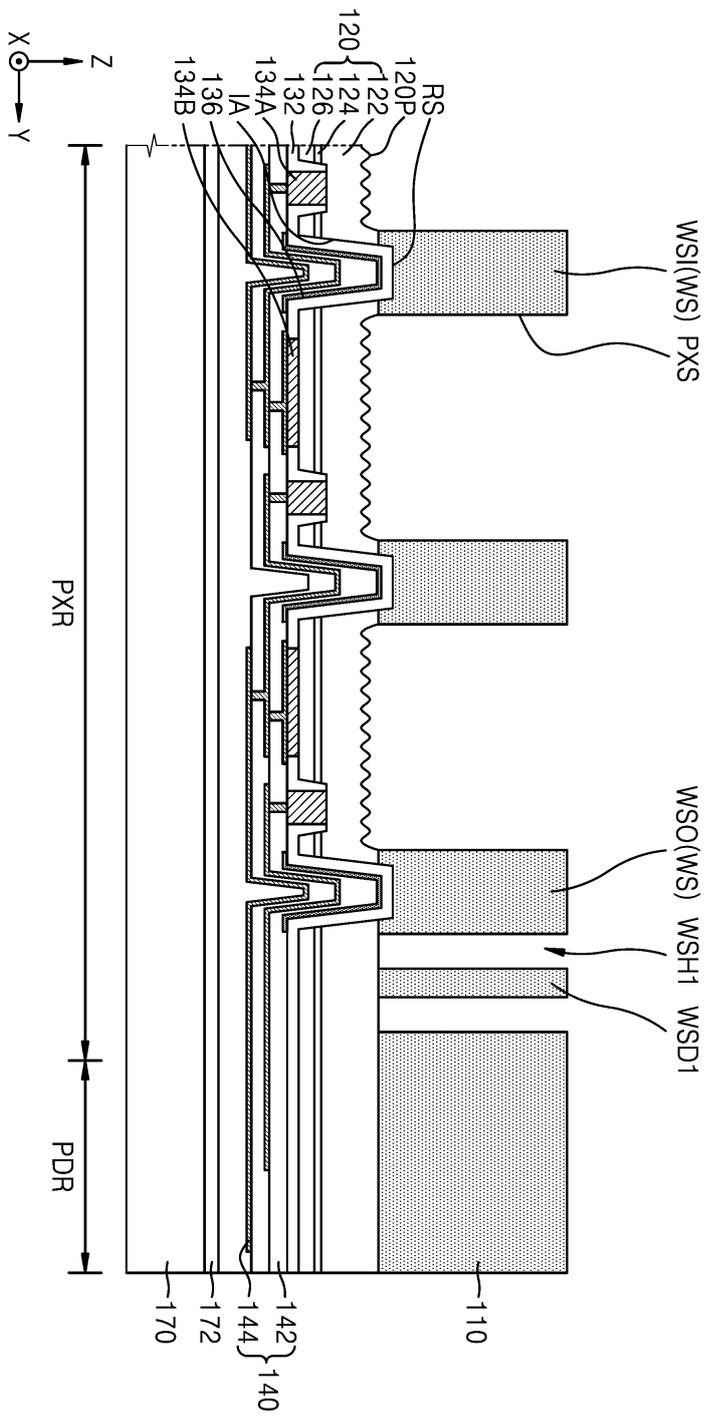
도면9e



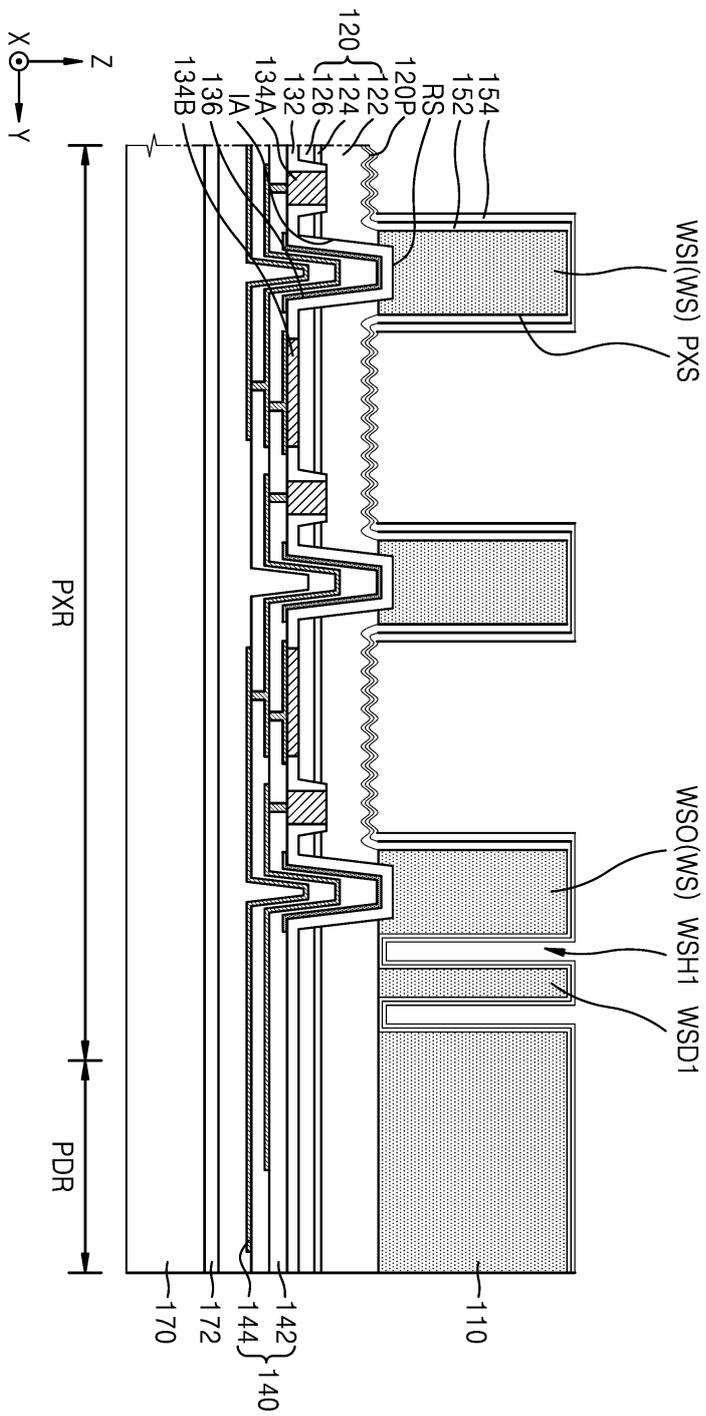
도면9f



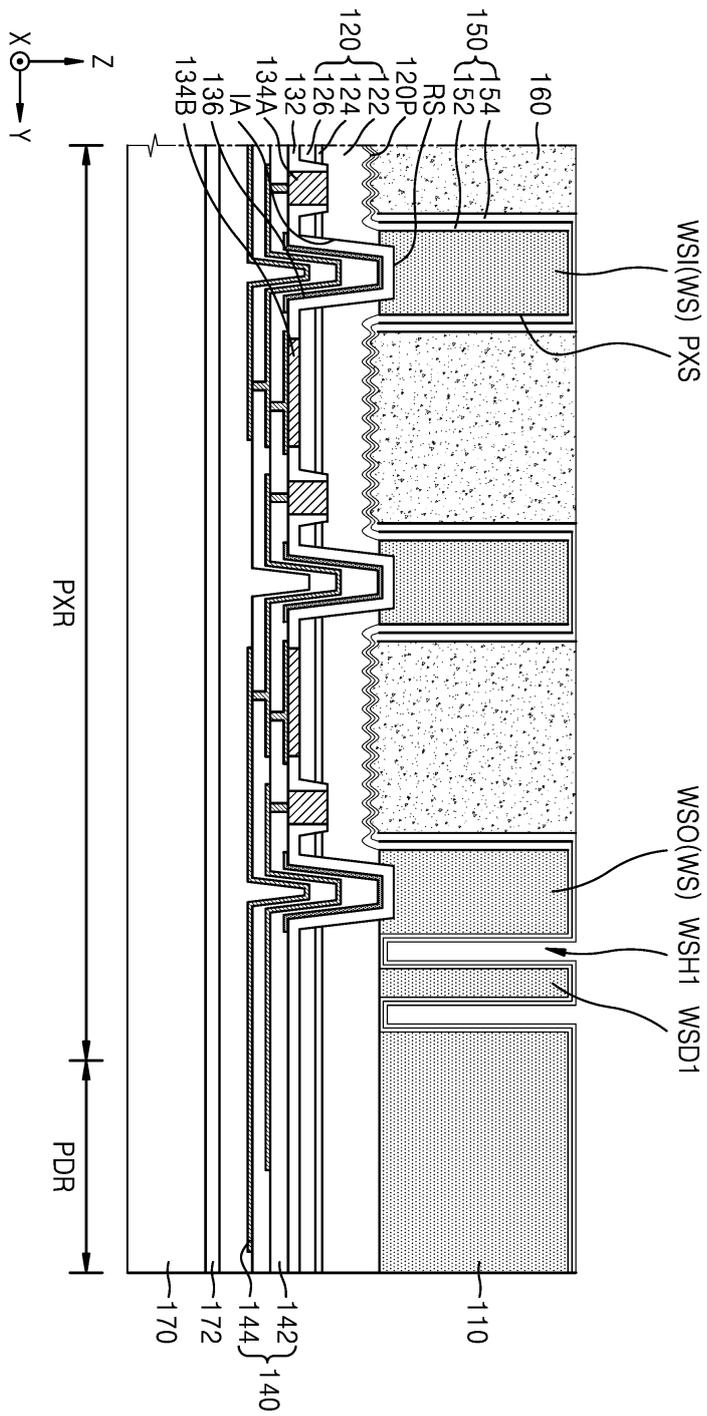
도면9g



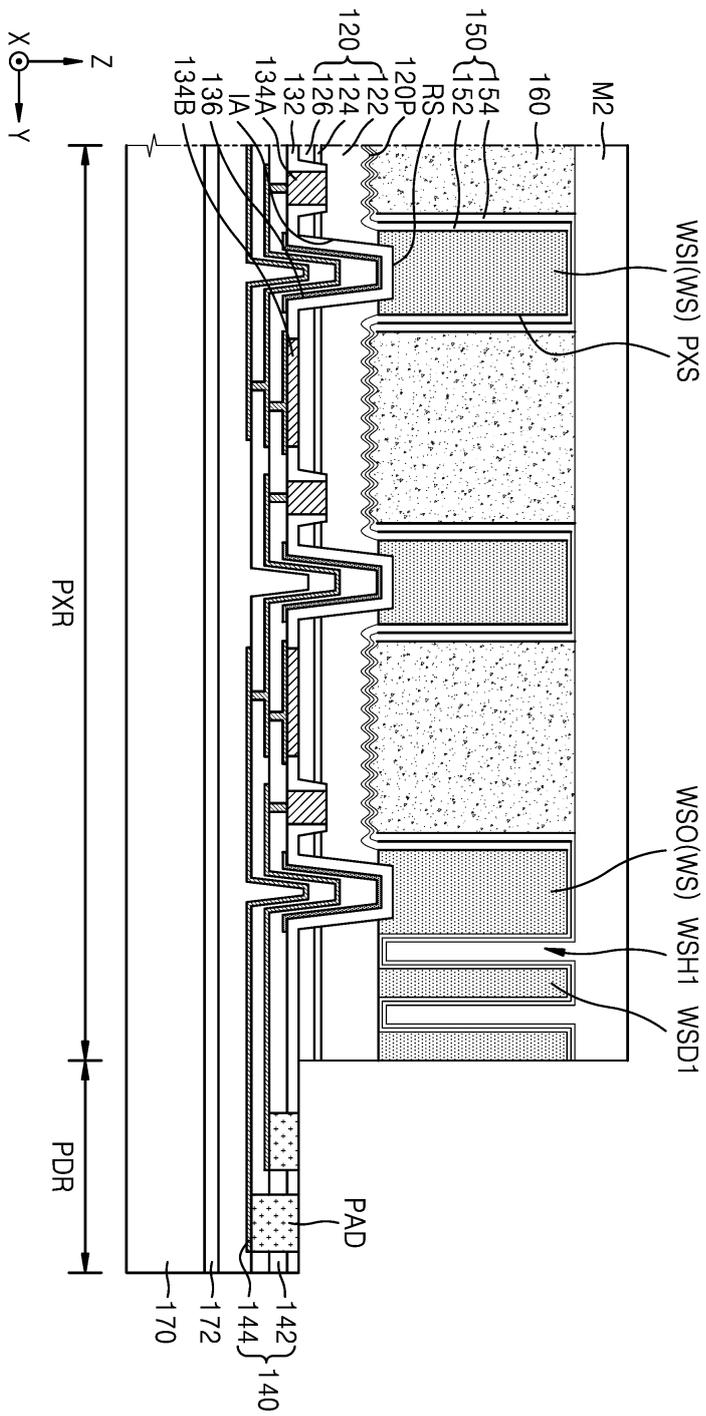
도면9h



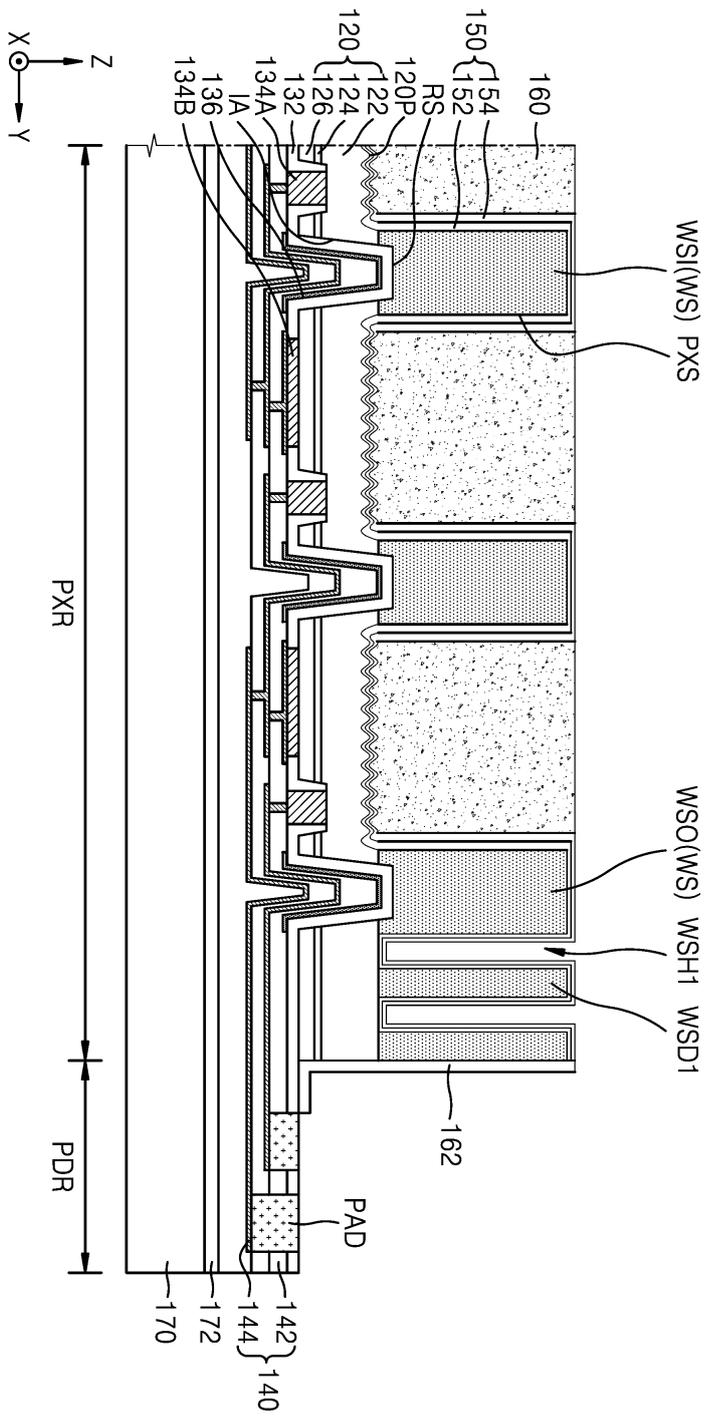
도면9i



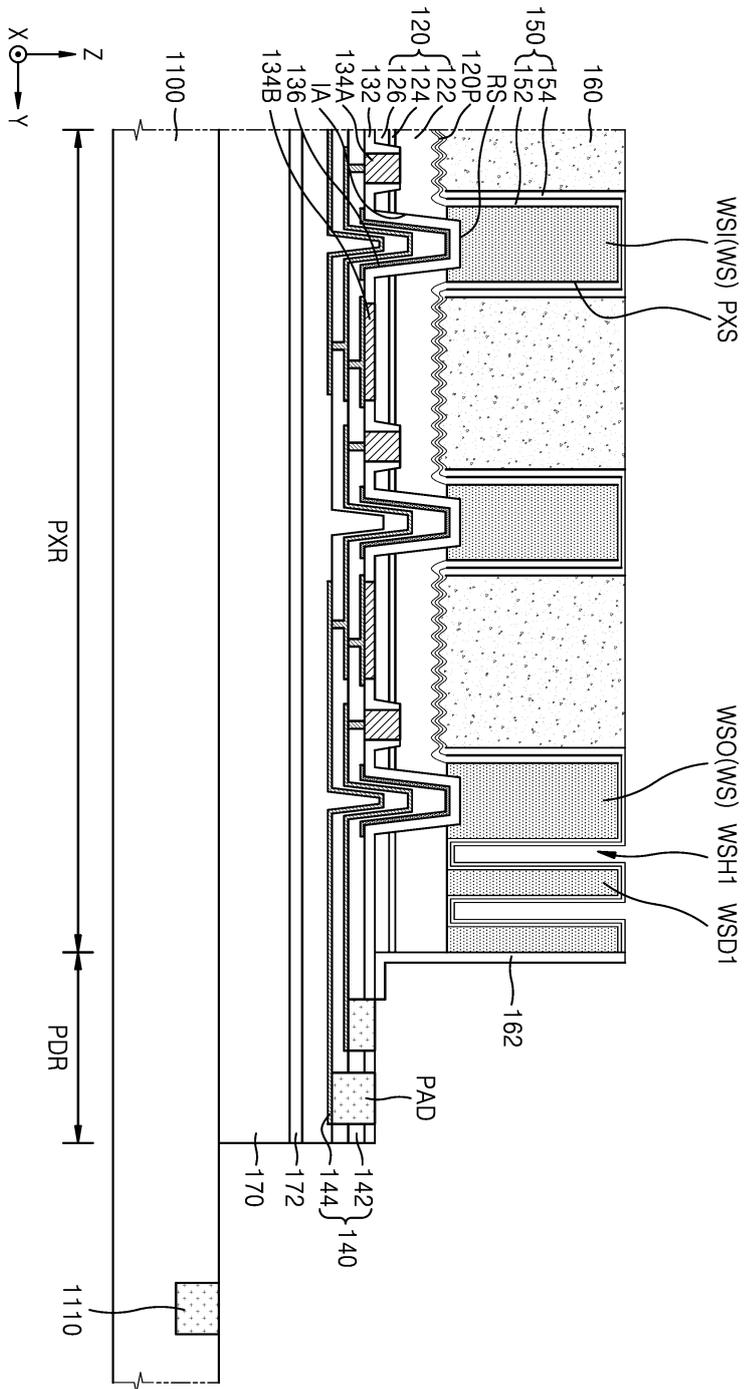
도면9j



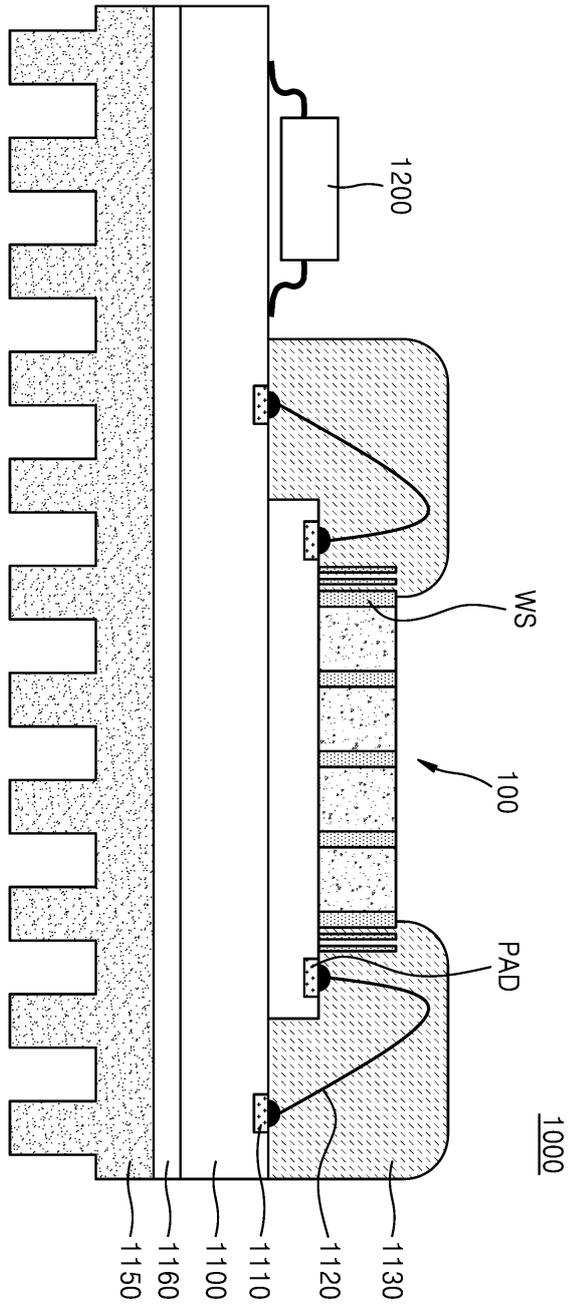
도면9k



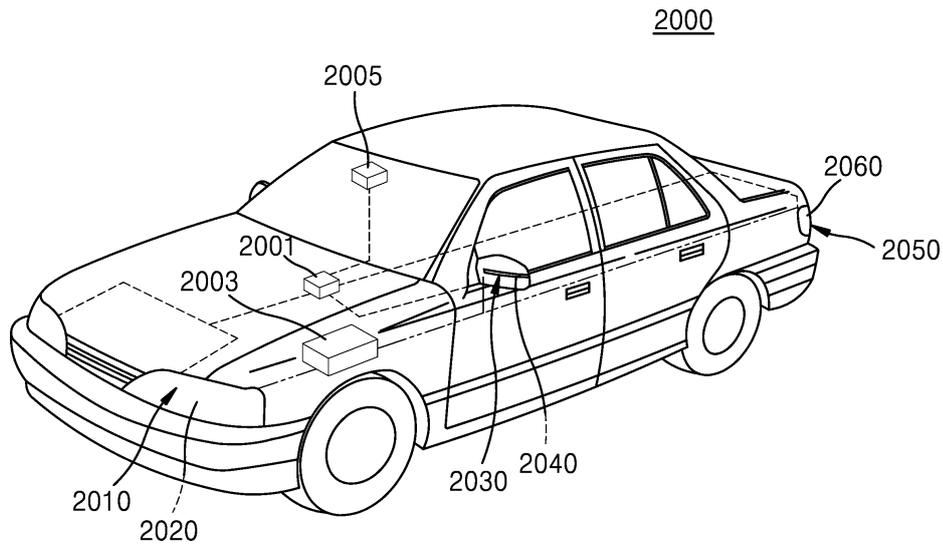
도면91



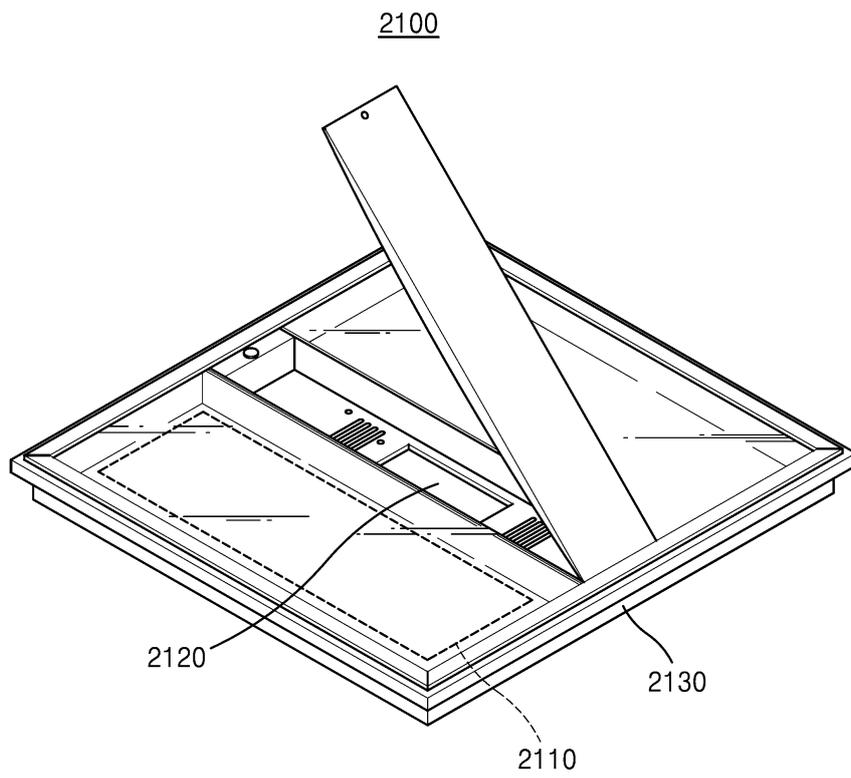
도면10



도면11



도면12



도면13

2200

