



(19) RU (11) 2 142 670 (13) С1
(51) МПК⁶ Н 03 F 1/26, 1/32

РОССИЙСКОЕ АГЕНТСТВО
ПО ПАТЕНТАМ И ТОВАРНЫМ ЗНАКАМ

(12) ОПИСАНИЕ ИЗОБРЕТЕНИЯ К ПАТЕНТУ РОССИЙСКОЙ ФЕДЕРАЦИИ

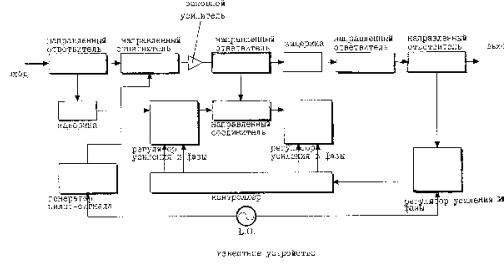
(21), (22) Заявка: 96122053/09, 15.11.1996
(24) Дата начала действия патента: 15.11.1996
(30) Приоритет: 16.11.1995 KR 41669/1995
04.11.1996 KR 51910/1996
(46) Дата публикации: 10.12.1999
(56) Ссылки: US 5130663 A, 14.07.92. WO 94/14238
A1, 23.06.94. US 5157346 A, 20.10.92. US
5126687 A, 30.06.92. EP 0498456 A1,
12.08.92. SU 1095352 A1, 30.05.84. US
4329655 A, 11.05.82. US 4701717 A, 20.10.87.
US 5077532 A, 31.12.91. US 5148117 A, 15.09.92.
(98) Адрес для переписки:
129010, Москва, ул.Б.Спасская, д.25, стр.3,
"Городисский и Партнеры", Емельянову Е.И.

(71) Заявитель:
Самсунг Электроникс Ко., Лтд. (KR)
(72) Изобретатель: Еунг Ким (KR),
Дзонг-Тае Парк (KR), Хонг-Ки Ким
(KR), Еунг-Кон Ли (KR), Сеунг-Вон Чунг
(KR), Сеонг-Хоон Ли (KR), Соон-Чул Дзоонг
(KR), Чул-Донг Ким (KR), Ик-Соо Чанг (KR)
(73) Патентообладатель:
Самсунг Электроникс Ко., Лтд. (KR)

(54) УСТРОЙСТВО ЛИНЕЙНОГО УСИЛЕНИЯ МОЩНОСТИ

(57) Реферат:
Устройство линейного усиления мощности содержит устройство ввода предыскажения (УВП) (213) для первичного подавления интермодуляционного сигнала (ИС), генерируемого при усилении RF сигнала в основном усилителе мощности (ОУМ) (214), путем генерирования гармоник, соответствующих введенному RF сигналу, и сигнала предыскажения с помощью соединения RF сигнала с гармониками. Также осуществляется регулирование прямого действия для вторичного подавления ИС путем подавления RF сигнала и выходного сигнала ОУМ (214), с помощью первой линии задержки (ЛЗ) (217) и устройства подавления сигнала (219), выделения ИС искажения, усиления, как ошибки, выделенного ИС искажения, с помощью усилителя ошибки (222) и соединения усиленного ИС с выходным сигналом ОУМ (214) после второй ЛЗ (215) в основном канале. Для регулирования использован сигнальный

селектор (СЕЛ) (235), сигнальный детектор (Д) (236), контроллер (237) для генерирования сигналов управления переключением Д (236), синхронизации ИС, относящихся к ОУМ (214), генерирования сигналов управления ослаблением и управления фазой соответственно первых, вторых и третьих регулируемых аттенюаторов (211, 220 и 315 - не показано) и фазовращателей (212, 221 и 316 - не показано). Технический результат: выделение и удаление интермодуляционного искажения. 2 з.п.ф.-лы, 20 ил.



R
U
2
1
4
2
6
7
0
C
1

RU
2 1 4 2 6 7 0 C 1



(19) RU (11) 2 142 670 (13) C1
(51) Int. Cl. 6 H 03 F 1/26, 1/32

RUSSIAN AGENCY
FOR PATENTS AND TRADEMARKS

(12) ABSTRACT OF INVENTION

(21), (22) Application: 96122053/09, 15.11.1996

(24) Effective date for property rights: 15.11.1996

(30) Priority: 16.11.1995 KR 41669/1995
04.11.1996 KR 51910/1996

(46) Date of publication: 10.12.1999

(98) Mail address:
129010, Moskva, ul.B.Spasskaja, d.25, str.3,
"Gorodisskij i Partnery", Emel'janovu E.I.

(71) Applicant:
Samsung Ehlektroniks Ko., Ltd. (KR)

(72) Inventor: Eung Kim (KR),
Dzong-Tae Park (KR), Khong-Ki Kim
(KR), Eung-Kon Li (KR), Seung-Von Chung
(KR), Seong-Khoon Li (KR), Soon-Chul Dzeong
(KR), Chul-Dong Kim (KR), Ik-Soo Chang (KR)

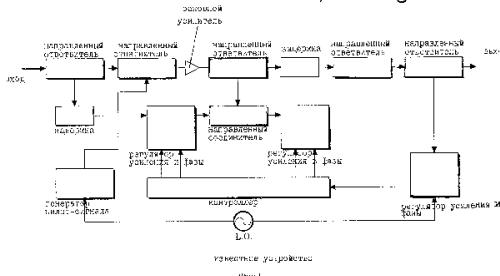
(73) Proprietor:
Samsung Ehlektroniks Ko., Ltd. (KR)

(54) DEVICE FOR LINEAR POWER AMPLIFICATION

(57) Abstract:

FIELD: radio engineering. SUBSTANCE: device has emphasis input unit 213 for primary suppression of inter-modulation signal, which is produced by amplification of RF signal in main power amplifier 214, by means of generation of harmonic frequencies corresponding to input RF signal, and emphasis signal by means of joining RF with harmonic frequencies. In addition method involves regulation of direct effect of secondary suppression of inter-modulation signal by means of suppression of RF signal and output signal of main power amplifier 214 using first delay line 217 and signal suppression unit 219, detection of inter-modulation signal distortion, amplification of detected distortion as error using error amplifier 222, and joining amplified inter-modulation signal with output signal of main power amplifier 214 after second delay line 215 in main channel. Regulation is achieved by means of signal

selector 235, signal detector 236, controller 237, for generation of control signals for switching signal detector 236, synchronization of inter-modulation signals corresponding to main power amplifier 214, generation of control signals for attenuation and control of phase of respectively first, second and third attenuators 211, 220 and 315 (not shown), and phase shifters 212, 221, and 316 (not shown). EFFECT: detection and suppression of inter-modulation distortion. 3 cl, 20 dwg



R
U
2
1
4
2
6
7
0
C
1

R
U
2
1
4
2
6
7
0
C
1

Настоящее изобретение относится к устройству и способу линейного усиления мощности, в частности к устройству и способу линейного усиления мощности для устранения интермодуляционного искажения посредством системы предыскажения и системы регулирования прямого действия.

Описание уровня техники

В общем случае усилители мощности с высокой мощностью на выходе (здесь и далее обозначаемые как НРА) работают в окрестности зоны насыщения и имеют нелинейные характеристики, что позволяет генерировать максимальный выходной сигнал. Однако в случае, когда на вход усилителя мощности поступает множество высокочастотных сигналов (несущих), это множество несущих генерирует интермодуляционное искажение (здесь и далее обозначенное как IDM). По этой причине характеристики вышеупомянутого усилителя могут существенно ухудшиться. Таким образом возникает проблема, заключающаяся в том, что приходится понижать уровень входного сигнала на некоторое количество дБ, либо для предотвращения генерирования искажения характеристик вышеупомянутого усилителя приходится использовать мощный транзистор с емкостью большей, чем у обычного транзистора.

В том случае, когда используется транзистор не с большой, а с надлежащей емкостью, в линейном усилителе мощности можно исключить появление интермодуляционного искажения, работая в линейной зоне характеристик. Следовательно, необходим линейный усилитель мощности для повышения качества радиочастотного (RF) сигнала, передаваемого от аппаратуры связи.

На фиг. 1 представлена блок-схема, показывающая устройство известного линейного усилителя мощности, который раскрыт в Патенте США N 5.130.663, опубликованном 14 июля 1992 г., на имя Тэттерсэлл (Tattersall). Поскольку линейный усилитель мощности, имеющий такую же структуру, как показано на фиг. 1, генерирует пилот-сигнал, объединяет генерированный сигнал с входным сигналом, выделяет пилот-сигнал на конечном выходном терминале и управляет фазой и коэффициентом усиления усилителя ошибки, то интермодуляционное искажение может быть соответствующим образом подавлено. То есть линейный усилитель мощности использует пилот-сигнал для непрерывного подавления фазы и коэффициента усиления усилителя ошибки независимо от переменных возмущающих факторов с целью устранения интермодуляционного искажения.

Но поскольку линейный усилитель мощности, использующий пилот-сигнал, как показано на фиг. 1, не учитывает переменные возмущающие воздействия, в упомянутом усилителе трудно установить параметры настройки для автоматического регулирования линейного усиления. Также из-за того, что линейный усилитель мощности дополнительно включает генератор пилот-сигнала и детектор пилот-сигнала или т. п., устройство и сам процесс управления линейным усилителем мощности могут оказаться слишком сложными.

Как было указано выше, система предыскажения для генерирования предыскажения во входном сигнале и улучшения характеристик интермодуляционного подавления основного усилителя, система отрицательной обратной связи для подачи искажения по цепи обратной связи подавления искажения, включенного в выходной сигнал усилителя, и система регулирования прямого действия для выделения только искажения, создания сигнала с противофазой и подавления выделенного искажения являются иллюстрацией способа линейного усиления мощности, устранившего интермодуляционное искажение без использования системы с пилот-сигналом.

Сущность изобретения

Таким образом, целью настоящего изобретения является создание устройства и способа линейного усиления мощности для выделения и устранения интермодуляционного искажения с помощью системы предыскажения и системы регулирования прямого действия.

Другой целью настоящего изобретения является создание устройства и способа линейного усиления мощности для подавления интермодуляционного искажения, возникающего в основном усилителе, с помощью системы предыскажения и подавления интермодуляционного искажения, содержащегося в усиленном сигнале на выходе системы.

Еще одной целью настоящего изобретения является создание устройства и способа линейного усиления мощности, согласно которому на входе в систему устанавливается устройство ввода предыскажения, которое, заблаговременно прогнозируя появление интермодуляционного искажения, генерируемого в основном усилителе, формирует сигнал предыскажения и вводит генерированный сигнал предыскажения в основной усилитель, тем самым первый раз подавляя интермодуляционное искажение, генерируемое в основном усилителе.

Еще одной целью настоящего изобретения является создание устройства и способа линейного усиления мощности для выделения оставшегося интермодуляционного искажения, содержащегося в выходном сигнале основного усилителя, где интермодуляционное искажение подавляется первый раз, и объединения выделенного интермодуляционного искажения с окончательным выходным сигналом, тем самым вторично подавляя интермодуляционное искажение в усиленном сигнале на выходе системы.

Для достижения вышеуказанной цели настоящее изобретение может быть выполнено в виде устройства линейного усиления мощности, имеющего основной усилитель мощности и с целью устранения интермодуляционного сигнала содержащее: устройство ввода предыскажения для первичного подавления интермодуляционного сигнала, генерируемого при усиении RF сигнала в основном усилителе мощности, путем генерирования гармоник, соответствующих вводимому RF сигналу, и сигнала предыскажения с помощью

RU 2142670 C1

соединения RF сигнала с гармониками; и устройство регулирования прямого действия для вторичного подавления интермодуляционного сигнала путем подавления введенного RF сигнала и выходного сигнала основного усилителя мощности, выделения интермодуляционного сигнального искажения, усиления выделенного интермодуляционного сигнального искажения и объединения усиленного интермодуляционного сигнала с выходным сигналом основного усилителя мощности.

Кроме того, настоящее изобретение представляет способ для устранения интермодуляционного сигнала устройства линейного усиления мощности, содержащего основной усилитель мощности, причем способ содержит следующие шаги: а) первичное подавление интермодуляционного сигнала, генерируемого при усиении RF сигнала в основном усилителе мощности, путем генерирования гармоник, соответствующих введенному RF сигналу, и сигнала предыскажения с помощью объединения RF сигнала с гармониками;

б) вторичное подавление интермодуляционного сигнала путем подавления введенного RF сигнала и выходного сигнала основного усилителя мощности, выделения интермодуляционного сигнального искажения, усиления выделенного интермодуляционного сигнального искажения и объединения усиленного интермодуляционного сигнала с выходным сигналом основного усилителя мощности.

Краткое описание прилагаемых чертежей

Более полная оценка и понимание настоящего изобретения, а также множество его преимуществ станут очевидными из последующего подробного описания со ссылками на сопровождающие чертежи, в которых одинаковые цифровые ссылки указывают на одни и те же или подобные элементы, и где:

фиг. 1 - блок-схема, раскрывающая устройство известного линейного усилителя мощности;

фиг. 2 - блок-схема, раскрывающая устройство линейного усилителя мощности согласно первому варианту воплощения настоящего изобретения;

фиг. 3 - схема, раскрывающая структуру устройства ввода предыскажения на фиг. 2;

фиг. 4 - схема, раскрывающая устройство контроллера для автоматического регулирования уровня на фиг. 3;

фиг. 5 - схема, раскрывающая устройство сигнального детектора на фиг. 4;

фиг. 6A - 6G - диаграммы, показывающие характеристики спектра сигнала, для пояснения функционирования линейного усилителя мощности согласно первому варианту воплощения настоящего изобретения, показанному на фиг. 2;

фиг. 7 - схема, раскрывающая устройство сигнального детектора на фиг. 2;

фиг. 8 - схема, раскрывающая устройство контроллера на фиг. 2;

фиг. 9 - диаграмма, иллюстрирующая реализацию функций контроллера по управлению ослаблением и фазой согласно варианту воплощения настоящего изобретения;

фиг. 10а - 10 ж - блок-схема, показывающая процесс управления регулируемым аттенюатором и регулируемым фазовращателем по фиг. 2 с помощью контроллера согласно варианту воплощения настоящего изобретения;

фиг. 11А - 11С - диаграммы, иллюстрирующие параметры установки частоты для управления ослаблением и фазой сигнала на фиг. 10;

фиг. 12 - блок-схема, раскрывающая устройство линейного усилителя мощности согласно второму варианту воплощения настоящего изобретения;

фиг. 13 - блок-схема, раскрывающая устройство линейного усилителя мощности согласно третьему варианту воплощения настоящего изобретения.

Подробное описание предпочтительного варианта воплощения

В последующее описание введено множество конкретных деталей, таких как узлы и частоты определенных схем, так чтобы обеспечить более полное понимание настоящего изобретения. Однако специалистам должно быть ясно, что настоящее изобретение может быть практически реализовано и без этих конкретных деталей. Подробное описание известных функций и схем, затемняющее сущность настоящего изобретения, в описании опущено.

На фиг. 2 представлена блок-схема, раскрывающая устройство линейного усилителя мощности согласно первому варианту воплощения настоящего изобретения. На фиг. 2 первый регулируемый аттенюатор 211 управляет ослаблением коэффициента усиления RF сигнала, вводимого с помощью сигнала управления ослаблением ATT1. Первый регулируемый фазовращатель 212 воспринимает выходной сигнал первого регулируемого аттенюатора 211 и управляет фазой RF сигнала, вводимого с помощью сигнала управления фазой P1C1.

Устройство ввода предыскажения 213 воспринимает RF сигнал и, заранее предвидя возникновение гармоник в виде интермодуляционного искажения, которое может генерироваться в основном усилителе мощности 214 на конечном выходном терминале, генерирует сигнал искажения. Основной усилитель мощности 214 усиливает по мощности RF сигнал, выводимый из устройства ввода предыскажения 213, и выводит усиленный по мощности сигнал.

Второй блок задержки 215 воспринимает RF сигнал, выводимый из основного усилителя мощности 214, осуществляет его временную задержку и выводит введенный RF сигнал в течение времени, когда подается интермодуляционный сигнал. Описанная здесь структура рассматривается как основной канал линейного усилителя мощности согласно предпочтительному варианту воплощения настоящего изобретения.

Делитель мощности 216 разделяет RF сигнал, вводимый в основной канал, и выводит разделенный RF сигнал. В качестве делителя мощности 216 можно также использовать направленный ответвитель. Первый блок задержки 217 компенсирует время задержки RF сигнала в процессе предыскажения и усиления основного канала.

Делитель мощности 218 располагается на выходе основного усилителя мощности 214 и разделяет выходной сигнал основного усилителя мощности 214 при его выводе. Как и в случае с делителем мощности 216 в качестве делителя мощности 218 может быть использован направленный ответвитель. Устройство подавления сигнала 219 воспринимает RF сигнал, выводимый из первой схемы задержки 217, и усиленный RF сигнал, выводимый из усилителя мощности 214. Устройство подавления сигнала 219 вычитает RF сигнал, выводимый первой схемой задержки 217, из выходного сигнала основного усилителя мощности 214, выделяя интермодуляционный сигнал. В этом варианте воплощения настоящего изобретения устройство подавления сигнала 219 выполнено в виде вычитателя.

Второй регулируемый аттенюатор 220 воспринимает интермодуляционный сигнал, выводимый из устройства подавления сигнала 219, и управляет усилением введенного интермодуляционного сигнала с помощью сигнала управления затуханием ATT2, поступающего от контроллера 237. Второй регулируемый фазовращатель 221 воспринимает интермодуляционный сигнал, выводимый из второго регулируемого аттенюатора 220, и управляет фазой интермодуляционного сигнала, вводимого с помощью сигнала управления фазой P1C2, поступающего от контроллера 237. Усилитель ошибки 222 усиливает интермодуляционный сигнал, выводимый из второго регулируемого фазовращателя 221, и выводит усиленный интермодуляционный сигнал. Устройство объединения сигналов 223 объединяет выходной сигнал усилителя ошибки 222 с выходом второй схемы задержки 215. В качестве устройства объединения сигналов 223 может быть использован направленный объединитель.

Рассмотренная выше структура образует подканал для подавления интермодуляционного сигнала основного канала в предпочтительном варианте воплощения настоящего изобретения.

Делитель мощности 231 разделяет введенный RF сигнал на входе системы и выдает первый сигнал SF1. Делитель мощности 232, расположенный на выходе основного усилителя мощности 214, делит усиленный RF сигнал и выдает второй сигнал SF2. Делитель мощности 233, расположенный на выходе устройства подавления сигнала 219, выделяет интермодуляционный сигнал, в котором подавлен RF сигнал, и выдает третий сигнал SF3. Делитель мощности 234, установленный на выходе системы, разделяет окончательный выходной RF сигнал и выдает четвертый сигнал SF4. Делители мощности 231-234 могут быть заменены направленными ответвителями. Сигнальный селектор 235 воспринимает вышеуказанные сигналы SF1-SF4, выводимые из делителей мощности 231-234, и избирательно выдает сигнал SF, который соответствующим образом управляется с использованием управляющей информации для переключения SWC, выдаваемой контроллером 237.

Сигнальный детектор 236 выделяет полученный индикатор уровня (здесь и далее обозначаемый как RSS1) сигнала SF,

выводимого из сигнального селектора 235 с помощью управляющей информации PCD (управляющая информация PLL), которая поступает из контроллера 237, и затем выдает сигнал RSS1, который преобразуется в сигнал постоянного тока. Контроллер 237 генерирует сигнал управления переключением SWC для выбора сигнала SF, относящегося к сигнальному селектору 235, и управляющих данных PCD для определения частоты для выделения RSS1 сигнала SF, выбранного в сигнальном детекторе 236.

Добавок контроллер 237 анализирует значение сигнала RSS1, выдаваемого сигнальным детектором 236, и генерирует сигналы управления ослаблением ATT1 - ATT3 и сигналы управления фазой P1C1 - P1C3, при этом вышеуказанные сигналы управляют регулируемым аттенюатором и регулируемым фазовращателем, чтобы установить усиление и фазу сигнала SF в соответствии с результатом анализа, выполненного контроллером 237. Прежде всего, в случае если выбирается входной сигнал, выводимый из делителя мощности 231, то контроллер 237 управляет сигнальным детектором 236, выделяет RSS1 введенного RF сигнала и оценивает значение RSS1, так чтобы можно было выявить соответствующую частотную составляющую введенного RF сигнала. В случае, когда выбирается выходной сигнал основного усилителя мощности 214, выводимый из делителя мощности 232, контроллер 237 управляет сигнальным детектором 236, выделяет RSS1 гармоник усиленного RF сигнала и оценивает значение RSS1, генерируя в результате сигнал управления ослаблением ATT3 и сигнал управления фазой P1C3, причем каждый сигнал для регулирования ослабления и фазы интермодуляционного сигнала вводится в устройство ввода предыскажения 213. Во-вторых, если выбирается выход устройства подавления сигнала 219, то контроллер 237 управляет сигнальным детектором 236, выделяет RSS1 RF сигнала, содержащиеся в подавляемом интермодуляционном сигнале, и оценивает значение RSS1, генерируя в результате сигнал управления ослаблением ATT1 и сигнал управления фазой P1C1, причем сигнал для регулирования ослабления и фазы RF сигнала подается на вход линейного усилителя мощности. В-третьих, если выбирается окончательный усиленный выходной сигнал, контроллер 237 управляет сигнальным детектором 236, выделяет RSS1 интермодуляционных сигналов, содержащихся в выходном сигнале системы и оценивает значение RSS1, генерируя в результате сигнал управления ослаблением ATT2 и сигнал управления фазой P1C2, причем сигнал для регулирования ослабления и фазы интермодуляционного сигнала выводится из устройства подавления сигнала 219.

Согласно предпочтительному варианту воплощения настоящего изобретения, реализованному выше, линейный усилитель мощности подавляет интермодуляционный сигнал, который может появиться на этапе усиления, посредством использования системы предыскажения и системы регулирования прямого действия. В рассмотренном выше варианте воплощения

настоящего изобретения устройство ввода предыскажения 213 выполняет функцию первичного удаления интермодуляционного сигнала, который поступает на основной усилитель мощности 214. Для выполнения вышеуказанной функции предусилитель 213 заранее прогнозирует появление гармоник, которые могут быть генерированы в процессе усиления в основном усилителе мощности 214, чтобы затем отрегулировать их фазы, так чтобы они оказались в противофазе с гармониками, которые могут быть генерированы в основном усилителе мощности 214, чтобы в результате выдать их в тот момент, когда гармоники подаются в мощный транзистор основного усилителя мощности 214.

В случае использования системы предыскажения невозможно полностью исключить интермодуляционный сигнал, возникающий в линейном усилителе мощности. В результате линейный усилитель мощности согласно данному варианту воплощения настоящего изобретения первый раз подавляет интермодуляционный сигнал в устройстве ввода предыскажения 213 и окончательно подавляет интермодуляционный сигнал путем использования системы регулирования прямого действия. Линейный усилитель мощности, использующий систему регулирования прямого действия, подавляет чистое искажение RF сигнала в выходном сигнале основного усилителя мощности 214, выделяет интермодуляционный сигнал и подает выделенный интермодуляционный сигнал в ответвитель сигнала 223, подавляя тем самым интермодуляционное искажение. Следовательно, при использовании системы регулирования прямого действия искажение интермодуляционного сигнала, содержащееся в усиленном сигнале на выходе линейного усилителя мощности, может быть подавлено, так что может быть выведен чистый усиленный RF сигнал.

В рассматриваемом варианте воплощения настоящего изобретения интермодуляционный сигнал, генерируемый при усилении в основном усилителе мощности 214, сначала подавляется с использованием системы предыскажения, а интермодуляционный сигнал на выходе основного усилителя мощности 214 вторично подавляется с использованием системы регулирования прямого действия. Здесь для удобства объяснения, после рассмотрения операции подавления интермодуляционного сигнала с помощью системы предыскажения, предполагается рассмотреть операцию подавления интермодуляционного сигнала с помощью системы регулирования прямого действия.

На фиг. 6A-6G показаны характеристики спектра сигнала, необходимые для объяснения работы линейного усилителя мощности согласно первому варианту воплощения настоящего изобретения, показанному на фиг. 2; при этом иллюстрации на фиг. 6A-6G сделаны в предположении наличия двух тональных сигналов. В частности, на фиг. 6A показан вводимый сигнал RF, на фиг. 6B показаны гармоники RF сигнала, генерируемые в генераторе гармоник 314, на фиг. 6C показан сигнал, который может регулировать амплитуду гармоник с

помощью регулируемого аттенюатора 315 в устройстве ввода предыскажения 213 и иметь отрегулированную фазу, которая вводится в противофазе с основным усилителем мощности 214, с помощью регулируемого фазовращателя 316, и на фиг. 6D показан усиленный RF сигнал, содержащий интермодуляционный сигнал в результате усиления сигнала предыскажения, вводимого в основной усилитель мощности 214, как показано на фиг. 6C. Также на фиг. 6E показан интермодуляционный сигнал, выделенный путем выделения искажения в усиленном сигнале RF в устройстве подавления сигнала 219, как показано на фиг. 6A, а на фиг. 6F показан сигнал, который отрегулирован по уровню интермодуляционного сигнала, показанного на фиг. 6E, и установлен в противофазе с выходным сигналом основного усилителя мощности 215, как показано на фиг. 6D, и на фиг. 6G показан окончательный выходной сигнал, который подавляет интермодуляционный сигнал путем соединения интермодуляционного сигнала, выделенного, как показано на фиг. 6F, и RF сигнала, усиленного, как показано на фиг. 6, друг с другом в противофазе.

На фиг. 3 показана структура устройства ввода предыскажения 213 на фиг. 2. Согласно фиг. 3 делитель мощности 312 разделяет RF сигнал на входе системы и выводит разделенный RF сигнал. Контроллер для автоматического регулирования уровня (здесь и далее обозначаемый как ALC) постоянно поддерживает уровень введенного RF сигнала, чтобы генерировать постоянные гармоники независимо от изменения уровня вводимого RF сигнала. Генератор гармоник 314 воспринимает RF сигнал с отрегулированным уровнем в контроллере для автоматического регулирования уровня 313 и генерирует третью, пятую, седьмую и высшие гармоники RF сигнала. Регулируемый аттенюатор 315 воспринимает гармонический сигнал, выводимый из генератора гармоник 314, и управляет усилением гармонического искажения с помощью сигнала управления ослаблением ATT3, выдаваемого контроллером 237. Регулируемый фазовращатель 316 воспринимает гармонический сигнал, выводимый с гармоническим искажением, с помощью сигнала управления фазой P1C3, выводимого из контроллера 237. Вторая задержка 311 задерживает RF сигнал, выводимый через основной канал в течение периода времени, пока не появится сигнал предыскажения. Ответвитель сигнала 317 располагается между выходом второй задержки 311 и входом основного усилителя мощности 214, соединяя сигнал предыскажения с задержанным RF сигналом.

На фиг. 3 показано, что генератор гармоник 314 построен на ответвителе сигнала и диоде Шотки. Затем при вводе RF сигнала в диод Шотки диод Шотки генерирует высшие гармоники в соответствии с уровнем введенного RF сигнала. Следовательно, уровень RF сигнала, вводимого в диод Шотки, должен быть таким, чтобы обеспечить максимально возможное подавление интермодуляционного сигнала, содержащегося в выходном сигнале основного усилителя мощности 214. Чтобы

достичь этого, контроллер для автоматического регулирования уровня 313 располагается на входе генератора гармоник 314, так чтобы RF сигнал всегда можно было вводить с заданным уровнем.

Контроллер для автоматического регулирования уровня 313 осуществляет управление и выводит RF сигнал заданного уровня, устанавливаемого независимо от изменений уровня RF сигнала, вводимого в линейный усилитель мощности. На фиг. 4 показано устройство контроллера для автоматического регулирования уровня 313 по фиг. 3, где регулируемый аттенюатор 412 включен между делителем мощности 312 и генератором гармоник 314. Далее на входе генератора гармоник 314 расположен делитель мощности 414, разделяющий и выводящий RF сигнал, который имеет отрегулированный уровень и подается на генератор гармоник 314. В этом случае детектор мощности 415 преобразует RF сигнал в сигнал постоянного напряжения и выводит преобразованный сигнал в контроллер уровня 416. Таким образом контроллер уровня 416 управляет регулируемым аттенюатором 412 в соответствии с постоянным напряжением, выводимым на детектор мощности 415, так что в генератор гармоник 314 может быть введен RF сигнал, всегда имеющий заданный уровень.

Здесь детектор мощности 415 на фиг. 4 должен воспринимать множество несущих. А именно, детектор мощности 415 должен воспринимать RF сигнал для множества несущих и осуществлять преобразование введенного RF сигнала в постоянное напряжение. На фиг. 5 показано устройство детектора мощности 415 по фиг. 4, где высокочастотный трансформатор 451 получает RF сигнал и генерирует два сигнала, отличающиеся друг от друга по фазе на 180° , причем оба сигнала, выводимые из высокочастотного трансформатора 451, подвергаются преобразованию, проходя по линиям передачи 452 и 453 через диоды Шотки 454 и 455, в сигнал постоянного тока определенного уровня; в результате преобразованный сигнал фильтруется с помощью конденсатора 456 и резистора 457, и отфильтрованный сигнал выводится в виде сигнала постоянного напряжения.

Как показано на фиг. 3 и 4, относящихся к операции управления уровнем введенного RF сигнала, высокочастотный трансформатор 451 для генерирования сигналов детектора мощности 415 с разностью фаз 180° генерирует два сигнала путем разделения введенного RF сигнала.

Далее диоды Шотки 454 и 455 преобразуют два сигнала, поступающие через линии передачи 452 и 453, в соответствующий сигнал постоянного тока определенного уровня. Соответственно средняя мощность множества несущих может быть воспринята без ошибки, так что уровень RF сигнала, вводимого в генератор гармоник 314, может быть точно преобразован в сигнал постоянного напряжения.

В этот момент контроллер уровня 416 генерирует управляющий сигнал, зависящий от уровня постоянного напряжения RF сигнала, выводимого из детектора мощности 415, и подает сформированный управляющий

сигнал в регулируемый аттенюатор 412. Контроллер уровня 314 может быть реализован с использованием оптоэлектронного импульсного усилителя. В этот момент генерируется управляющий сигнал, выводимый из контроллера уровня 416, давая возможность выполнить большее ослабление, если напряжение возрастает в соответствии с сигналом постоянного напряжения выделенного RF сигнала, и давая возможность выполнить меньшее ослабление, если это напряжение уменьшилось. Таким образом регулируемый аттенюатор 412 управляет ослаблением RF сигнала, поддерживая его заданный уровень независимо от уровня введенного RF сигнала, и подает ослабленный сигнал на вход генератора гармоник 314.

Затем, если отклонение в уровне вводимого RF сигнала составляет 10 дБ, то рабочая зона контроллера 313 для автоматического регулирования уровня должна быть рассчитана на управление уровнем как минимум выше 10 дБ. Вдобавок, выходной уровень RF сигнала после контроллера для автоматического регулирования уровня 313 должен быть установлен так, чтобы оптимально подавлять интермодуляционный сигнал, который генератор гармоник 314 генерирует в основном усилителе мощности 214 в качестве сигнала предыскажения. Следовательно, поскольку генератор гармоник 314, который воспринимает выходной сигнал контроллера для автоматического регулирования уровня 313, получает RF сигнал заданного уровня, гармоники могут формироваться стабильно. Также ввиду того, что гармоники, выводимые из генератора гармоник 314, поступают на вход основного усилителя мощности 214, подключенного к RF сигналу, основной усилитель мощности 214 может предотвратить генерирование интермодуляционного сигнала на этапах усиления RF сигнала.

Подобным же образом, при вводе сгенерированных вышеуказанным способом гармоник в основной усилитель мощности 214 необходимо отрегулировать уровень и обратную fazу гармоник, которые могут генерироваться при усилении. Регулируемый аттенюатор 315 и регулируемый фазовращатель 316, показанные на фиг. 3, регулируют уровень сгенерированных гармоник как уровень интермодуляционного сигнала, который может генерироваться при усилении, а также и их fazу, чтобы ввести гармоники с отрегулированным уровнем и с обратной fazой.

Контроллер 237 управляет сигнальным селектором, 235 и выбирает выходной сигнал основного усилителя мощности 214, который выводится из делителя мощности 232, а сигнальный детектор 236 выделяет RSS1 интермодуляционного сигнала в выходном сигнале основного усилителя мощности, как показано на фиг. 6D. После сравнения и анализа значения RSS1 интермодуляционного сигнала, выводимого из сигнального детектора, со значением RSS1 в предыдущем состоянии сигнала управления ослаблением ATT3 и сигнал управления fazой P1C3 генерируются так, чтобы управлять подавлением интермодуляционного сигнала, которое

должно равномерно выполняться основным усилителем мощности 214.

Затем регулируемый аттенюатор 315 регулирует уровень сигнала предыскажения, генерируемый в генераторе гармоник 315 с помощью сигнала управления ослаблением ATT3, а регулируемый фазовращатель 316 регулирует фазу, так чтобы сигнал предыскажения можно было ввести в основной усилитель мощности 214 в противофазе. В вышеуказанном гармоническом сигнале, показанном на фиг. 6D, который генерируется генератором гармоник 314, регулируется уровень и фаза, а устройство объединения сигналов 317 подключает интермодуляционный сигнал к входу основного усилителя мощности 214. В этот момент, как показано на фиг. 6A, вторая задержка 311 для задержки вводимого RF сигнала задерживает RF сигнал, пока сигнал предыскажения не будет подведен к входу основного усилителя мощности 214. Далее понятно, что сигнал предыскажения подается на вход основного усилителя мощности 214. Здесь предпочтительно использовать вариант, когда интермодуляционный сигнал, объединяемый с RF сигналом, как показано на фиг. 6C, устанавливается в противофазе в качестве входа мощного транзистора основного усилителя мощности 214.

Как было указано выше, устройство ввода предыскажения 213 заранее прогнозирует появление интермодуляционного сигнала, который должен генерироваться в основном усилителе мощности 214, чтобы сформировать в результате сигнал предыскажения, и управляет фазой и ослаблением гармоник для предотвращения генерирования интермодуляционного сигнала с максимальным значением, обеспечивая ввод отрегулированного ослабления и фазы в основной усилитель мощности 214. В этом случае устройство ввода предыскажения 213 в основном исключает третий гармоники, имеющие самый высокий уровень среди гармоник, которые могут быть генерированы в основном усилителе мощности 214. Эффективность подавления интермодуляционного сигнала системы предыскажения может сильно уменьшить перегрузку из-за интермодуляции сигнала путем использования системы регулирования прямого действия. Ввиду того, что требуется очень тонкая и дифференцированная настройка системы регулирования прямого действия, система предыскажения имеет преимущество с точки зрения выигрыша некоторого количества дБ.

Во-вторых, после первичного подавления интермодуляционного сигнала, который генерируется в основном усилителе мощности 214, с помощью системы предыскажения, как было рассмотрено выше, интермодуляционный сигнал, который невозможно было подавить, подавляется вторично системой регулирования прямого действия. В вышеуказанной системе регулирования прямого действия процесс ослабления интермодуляционного сигнала основного усилителя мощности 214 можно укрупненно разделить на два шага. Первый шаг - это выделение чистого интермодуляционного сигнального искажения путем подавления введенного RF сигнала и выходного сигнала основного усилителя

мощности 214. Следующий шаг - это подавление интермодуляционного сигнального искажения в выходном сигнале основного усилителя мощности 214 после корректировки уровня и фазы выделенного интермодуляционного сигнала, так чтобы оптимальным образом уменьшить интермодуляционный сигнал, содержащийся в сигнале, который окончательно выводится из основного усилителя мощности.

Ниже приведено объяснение первого шага работы системы регулирования прямого действия. Делитель мощности 216 в подканале разделяет RF сигнал, вводимый в виде, показанном на фиг. 6A, а первый блок задержки 217 задерживает RF сигнал, выделенный в делителе мощности 216, на время предыскажения и RF усиления, подавая задержанный сигнал в устройство подавления сигнала 219. Таким образом, искажение RF сигнала, показанное на фиг. 6A, которое поступает из первой задержки 217, уничтожается с помощью искажения усиленного RF сигнала, показанного на фиг. 6D, который разделяется в делителе мощности 218, чтобы выделить и вывести чистое интермодуляционное сигнальное искажение.

Как упоминалось выше, устройство подавления сигнала 219 как ядро системы регулирования прямого действия необходимо для выделения только искажения интермодуляционного сигнала в основном усилителе мощности 214. Устройство подавления сигнала 219 может быть выполнено в виде вычитателя или сумматора. В случае, если устройство подавления сигнала 219 выполнено в виде вычитателя, то два вводимых RF сигнала должны быть отрегулированы таким образом, чтобы они имели одну и ту же фазу. А в случае, когда устройство подавления сигнала 219 выполнено в виде сумматора, два вводимых RF сигнала должны быть отрегулированы в противофазе. В предпочтительном варианте воплощения настоящего изобретения устройство подавления сигнала 219 реализовано не в виде вычитателя, а в виде сумматора. В этом случае вычитатель, имеющий внутри устройство объединения сигналов, воспринимает один из двух RF сигналов, вводимых в устройство объединения сигналов в одной и той же фазе с другим сигналом, и преобразует второй сигнал так, чтобы он находился в противофазе с первым сигналом, вводя в результате преобразованный сигнал в устройство объединения сигналов. Если RF сигнал, показанный на фиг. 6A, и усиленный RF сигнал, показанный на фиг. 6D, вводится в устройство подавления сигналов 219, выполненного в виде вычитателя, искажение двух RF сигналов, имеющих одинаковые фазы, преобразуется так, чтобы внутри устройства они оказались в противофазе. После этого при прохождении через устройство объединения сигналов (здесь может быть использован сумматор Вилкинсона) RF сигнал подавляется, в результате чего остается чистое искажение интермодуляционного сигнала.

В этот момент уровни и фазы двух RF сигналов, вводимых в устройство подавления сигналов 219, должны быть точно равны друг другу. Для этого усиленный RF сигнал,

выводимый из основного усилителя мощности 214 основного канала, и RF сигнал, вводимый через подканал, должны быть точно согласованы с помощью группой задержки, а сама задержка, в свою очередь, должна быть очень стабильной. То есть желательно, чтобы фазовое искажение RF сигнала, подлежащее подавлению, было бы предотвращено насколько это возможно.

Как было рассмотрено выше, если уровень и фаза RF сигнала, выводимого из первой задержки 217, и выходной сигнал основного усилителя мощности 214 согласованы друг с другом неточно, то RF сигнал в устройстве подавления сигналов 219 не будет подавлен полностью. Чтобы этого не происходило, первый регулируемый аттенюатор 211 по фиг. 2 регулирует уровень RF сигнала, который вводится с помощью сигнала управления ослабления ATT1, выдаваемого контроллером 237, а второй регулируемый фазовращатель 212 устанавливает фазу RF сигнала, выводимого с использованием сигнала управления фазой P1C1, который выдается контроллером 237. Соответственно первый регулируемый аттенюатор 211 и второй регулируемый фазовращатель 212 обеспечивают согласование фазы и уровня RF сигнала подканала с фазой и уровнем RF сигнала основного канала. Следовательно, устройство подавления сигналов 219 подавляет два выводимых RF сигнала, имеющих один и тот же уровень и фазу.

Как было упомянуто ранее, для управления фазами и уровнями двух RF сигналов контроллер 237 выдает сигнал управления переключением SWC для выбора третьего сигнала SF3 в сигнальный селектор 235 и выдает управляющую информацию PCD для выделения RSS1 искажения RF сигнала (третьего сигнала SF3) из сигнального детектора 236. Вследствие этого сигнальный селектор 235 избирательно воспринимает третий сигнал SF3 в качестве выходного сигнала устройства подавления сигналов 219, причем выходной сигнал сигнального селектора 219 разделяется в делителе мощности 233, и сигнальный детектор 236 генерирует RSS1, который преобразует искажение RF сигнала (третьего сигнала SF3) в сигнал постоянного напряжения. Затем контроллер 237 генерирует сигнал управления ослаблением ATT1 и сигнал управления фазой P1C1 для ослабления искажения RF сигнала в устройстве подавления сигналов 219.

И затем первый регулируемый аттенюатор 211 ослабляет введенный RF сигнал, определяя коэффициент ослабления с помощью сигнала управления ослаблением ATT1, а первый регулируемый фазовращатель 212 регулирует фазу введенного RF сигнала с помощью сигнала управления фазой P1C1. Здесь, поскольку сигнал управления ослаблением ATT1 и сигнал управления фазой P1C1 генерируются после сравнения друг с другом и анализа (результата сравнения) RSS1 RF сигнала, выводимого из устройства подавления сигналов 219, и предыдущего RSS1, первый регулируемый аттенюатор 211 и первый регулируемый фазовращатель 212 управляют двумя RF сигналами, как показано на фигурах 6D и 6A, так что в конце концов

вышеуказанные RF сигналы смогут иметь одни и те же фазы и уровни.

Причина, по которой необходимо подавление искажения RF сигнала в устройстве подавления сигналов 219, как установлено ранее, заключается в том, чтобы оно не оказывало влияние на усилитель ошибки 222, расположенный на выходе, что осуществляется путем сильного подавления RF сигнала и выделения только искажения интермодуляционного сигнала. А именно, если выходной сигнал устройства подавления сигналов 219 изменяется, а RF сигнал подавляется неэффективно, то RF сигнал, имеющий относительно высокий уровень, вводится в усилитель ошибки 222, что в результате наносит ущерб усилителю ошибки 222.

Ниже даны пояснения по второму этапу работы системы регулирования прямого действия. В ней интермодуляционный сигнал, выводимый из устройства подавления сигналов 219, как было указано выше, регулируется по фазе и уровню с помощью второго регулируемого аттенюатора 220, второго регулируемого фазовращателя 221 и усилителя ошибки 222, а искажение интермодуляционного сигнала, содержащееся в выходном сигнале основного усилителя мощности, устраняется путем ввода отрегулированного сигнала в основной канал. В это время интермодуляционный сигнал, подаваемый устройством соединения сигналов 223, должен находиться в противофазе с усиленным выходным сигналом.

Далее контроллер 237 генерирует сигнал управления переключением SWC для выбора четвертого сигнала SF4 в виде окончательного выходного сигнала, который разделяется делителем мощности 234, и выводит управляющую информацию PCD для обнаружения RSS1 гармоник как интермодуляционного сигнала четвертого сигнала SF4. Таким образом, сигнальный селектор 235 селективно выбирает четвертый сигнал SF4, выводимый из делителя мощности 234, с помощью сигнала управления переключением SWC, а сигнальный детектор 236 связывается с контроллером 237 при выделении RSS1 гармоник четвертого сигнала SF4 с помощью управляющей информации PCD. Затем контроллер 237 сравнивает и анализирует RSS1 интермодуляционного сигнала, содержащегося в окончательном выходном сигнале, с RSS1 предыдущего интермодуляционного сигнала, так чтобы в зависимости от результата анализа можно было сгенерировать сигнал управления ослаблением ATT2 и сигнал управления фазой P1C2 для подавления интермодуляционного сигнала, содержащегося в окончательном выходном сигнале.

Следовательно, второй регулируемый аттенюатор 220 для ввода выходного сигнала устройства подавления сигналов 219 регулирует уровень интермодуляционного сигнала, выводимого с помощью сигнала управления ослаблением ATT2, а второй регулируемый фазовращатель 221 для ввода сигнала, выводимого из второго регулируемого аттенюатора 220, регулирует фазу интермодуляционного сигнала, который

вводится с помощью сигнала управления фазой Р1С2. В этот момент второй регулируемый фазовращатель 221 управляет фазой интермодуляционного сигнала, обеспечивая противофазу на выходе устройства соединения сигналов 223, с помощью сигнала управления фазой Р1С2. Таким образом, усилитель ошибки 222, включенный между вторым регулируемым фазовращателем 221 и устройством соединения сигналов 223, усиливает и выдает интермодуляционный сигнал, который имеет уровень и фазу, отрегулированные вышеописанным способом.

Как было рассмотрено выше, в линейном усилителе мощности согласно предпочтительному варианту реализации настоящего изобретения используется система регулирования прямого действия и система предыскажения, для того, чтобы подавить интермодуляционный сигнал, содержащийся в усиленном сигнале. С целью подавления интермодуляционного сигнала интермодуляционный сигнал, который может быть генерирован в основном усилителе мощности 214, предварительно подавляется системой предыскажения, а затем интермодуляционный сигнал, содержащийся в выходном сигнале основного усилителя мощности 214, обнаруживается системой регулирования прямого действия, в результате объединения обнаруженный выше сигнал с окончательным выходным сигналом системы и ослабляя интермодуляционный сигнал последующим способом. В случае подавления интермодуляционного сигнала с использованием только системы регулирования прямого действия, поскольку трудно спроектировать и практически реализовать основной усилитель мощности 214 и усилитель ошибки 222, интермодуляционный сигнал заданного уровня подавляется заранее путем использования устройства ввода предыскажения 213, а оставшаяся часть интермодуляционного сигнала устраняется с помощью системы регулирования прямого действия. Благодаря такому подходу упрощается проектирование и реализация линейного усилителя мощности.

Далее будут конкретно описаны этапы подавления интермодуляционного сигнала с использованием системы регулирования прямого действия и системы предыскажений на базе контроллера 237.

На фиг. 7 показано устройство сигнального детектора 236 по фиг. 2 согласно настоящему изобретению.

На фиг. 7 аттенюатор 711 ослабляет и выводит сигнал SF, подаваемый из сигнального селектора 235. Фильтр 712, как широкополосный фильтр, фильтрует сигнал в полосе пропускания. Схема фазовой синхронизации (здесь и далее обозначаемая как PLL) 713 и генератор 714 генерируют соответствующую локальную частоту LF1 с помощью управляющей информации PCD, выводимой из контроллера 237. Вышеуказанная локальная частота LF1 необходима для определения частоты для обнаружения RSS1 выбранного SF сигнала. Смеситель 715 смешивает сигнал, выводимый из фильтра 712, с локальной частотой LF1 и генерирует в результате промежуточную частоту IF. Фильтр 716,

являясь фильтром промежуточной частоты, фильтрует разностный сигнал SF - LF1 двух частот на выходе смесителя 715, генерируя в результате отфильтрованный сигнал в виде сигнала промежуточной частоты LF1. Генератор 719 генерирует фиксированную локальную частоту LF2. Смеситель 718 смешивает промежуточную частоту LF1, выводимую из усилителя промежуточной частоты 717, и промежуточную частоту IF, чтобы генерировать затем промежуточную частоту IF2. Фильтр 720 фильтрует разностный сигнал IF1- LF2 двух частот в выходном сигнале смесителя 718 и выводит отфильтрованный сигнал в виде сигнала локальной частоты LF2. Логарифмический усилитель 712 преобразует промежуточную частоту IF2, подлежащую выводу из фильтра 720, в сигнал постоянного напряжения и генерирует преобразованное напряжение в качестве RSS1 сигнала.

Рассматривая работу схемы на фиг. 7, следует отметить, что сигнальный селектор 235 селективно выводит соответствующий RF сигнал, выбирая из сигналов SF1- SF4, с помощью сигнала управления переключением SWC контроллера 237. Так фильтр 712 сигнального детектора 236 фильтрует RF сигнал и подает отфильтрованный сигнал RF на смеситель 715. Затем PLL 713 и генератор 714 генерируют локальную частоту LF1 для выбора RF сигнала или гармоник сигнала, выбранного с помощью управляющей информации PCD контроллера 237. Следовательно, смеситель 715 выводит смешанные с локальной частотой LF1 SF сигналы, а фильтр 716 фильтрует частоту, соответствующую разности двух сигналов, и выводит отфильтрованную частоту в качестве промежуточной частоты IF1. Описанная выше система определяет частоту для обнаружения RSS1 в выбранном SF сигнале и одновременно выполняет первый шаг преобразования с понижением частоты.

Здесь и далее смеситель 718 смешивает локальную частоту LF2 и промежуточную частоту IF1, выводимую из генератора 719, а фильтр 720 фильтрует частоту, соответствующую разности между промежуточной частотой IF1 и локальной частотой LF2 смешанных сигналов, выводя в результате отфильтрованную частоту в качестве промежуточной частоты IF2. Логарифмический усилитель 721 воспринимает промежуточную частоту IF2, преобразует введенную промежуточную частоту IF2 в выходной сигнал постоянного напряжения. Здесь выводимый сигнал становится сигналом RSS1.

На фиг. 8 показано устройство контроллера 237 по фиг. 2 согласно настоящему изобретению. На фиг. 8 аналого-цифровой преобразователь 814 (здесь и далее обозначаемый как ADC) преобразует RSS1, выводимый из селектора 236, в цифровую форму на выходе. Постоянное (только для считывания) запоминающее устройство (здесь и далее называемое ROM) хранит программу для управления ослаблением и фазой согласно данному варианту воплощения настоящего изобретения. Центральный процессор (здесь и далее обозначаемый как CPU) генерирует управляющую информацию РС для выбора частоты, чтобы выбрать желаемое RSS1 в

выбранном сигнале SF, и сигнал управления переключением SWC для выбора RF сигнала в зависимости от программы ROM 812 и генерирует сигналы управления ослаблением ATT и сигналы управления фазой P1C после сравнения друг с другом и анализа RSS1, выводимых из ADC 814. Оперативное запоминающее устройство (память прямого доступа) 813 (здесь и далее обозначаемое как RAM) временно хранит все типы данных, которые генерируются в процессе выполнения программы. Цифроаналоговый преобразователь 815 (здесь и далее обозначаемый как DAC) преобразует информацию для управления ослаблением и информацию для управления фазой,

выводимую из контроллера 811, в аналоговый сигнал и выводит преобразованную информацию в качестве сигналов управления ослаблением ATT и сигналов управления фазой P1C. Устройство связи 816 передает установленную информацию для линейного усилителя мощности под управлением CPU 816.

На фиг. 9 представлена диаграмма, иллюстрирующая процесс регулирования уровня и фазы при управлении вышеуказанными аттенюаторами и фазовращателями с помощью контроллера 237 согласно данному варианту воплощения настоящего изобретения. Как показано на фиг. 9, по оси "X" откладывается значение ослабления, а по оси "Y" откладывается значение отклонения фазы. Как видно из фиг. 9, при изменении значения ослабления регулируемого аттенюатора от Pa к Pb в момент ввода RSS1, если уровень выделенного сигнала уменьшается, значение изменения фазы меняется от Pb до Pc. Здесь Pc представляет точку для уровня ослабления только для некоторого момента времени. Соответственно при изменении значения отклонения фазы от Pc до Pe и уменьшения выделенного RSS1, регулируемый фазовращатель сдвигает величину отклонения фазы в направлении Pf.

При повторяющемся управлении операциями ослабления и регулирования фазы, которые были описаны выше, может быть найдено значение настройки регулируемого аттенюатора и регулируемого фазовращателя, при которой уровень выделяемого SF сигнала является минимальным. На фиг. 10 представлена блок-схема операций регулируемого аттенюатора и регулируемого фазовращателя контроллера 237 согласно варианту воплощения настоящего изобретения. Как установлено на фиг. 10, после первого управления фазой выделенного сигнала выполняется функция ослабления сигнала. Однако возможно регулировать фазу сигнала и после его ослабления.

Как показано на фиг. 10, процесс устранения интермодуляционного сигнала укрупненно разделен на 4 шага. С учетом этого прежде всего выделяется RSS1 первого сигнала SF1, в полосе пропускания устанавливается канал, в котором обнаружен RF сигнал: таким образом определяются каналы связи. Во-вторых, выделяется RSS1 второго сигнала SF2, и основной усилитель мощности 214 подавляет интермодуляционный сигнал, чтобы усилить полученный RF сигнал, генерируя таким

образом сигнал предыскажения. В-третьих, обнаруживается RSS1 третьего сигнала SF3, и таким образом в устройстве подавления сигнала 219 выделяется интермодуляционный сигнал подавления искажения RF сигнала. В-четвертых, выделяется RSS1 четвертого сигнала SF4, и интермодуляционный сигнал, содержащийся в окончательном выходном сигнале, который выводится из основного усилителя мощности 214 в основном канале, можно отрегулировать с целью его подавления.

На фиг. 11А - 11С представлены диаграммы, иллюстрирующие параметры, устанавливающие частоту для управления ослаблением и фазой сигнала на фиг. 10, причем на фиг. 11А представлен второй сигнал SF2 как выходной сигнал основного усилителя мощности 214, выход которого разделяется в ответителе сигнала 232; на фиг. 11В представлен третий сигнал SF3 как выходной сигнал, выделяемый в ответителе сигнала 233, и на фиг. 11С представлен четвертый сигнал SF4 как окончательный выходной сигнал, выводимый из ответителя сигнала 224.

Как показано на фиг. 10 и 11, при первом запуске контроллер 237 выполняет операцию инициализации линейного усилителя мощности на шаге 1000. При инициализации CPU 811 считывает значения напряжений сигналов управления ослаблением ATT1-ATT3 и сигналов управления фазой P1C1-P1C3 с конкретной мощностью и частотой, запоминает значения считанных напряжений в соответствующей области RAM 813 и инициализирует соответствующие области RAM 813 для записи значения RSS1, соответствующего количеству передающих каналов и информацию о каналах связи. Вышеуказанная операция инициализации выполняется, только если линейный усилитель мощности приводится в действие первый раз. Если линейный усилитель мощности находится в работе, то операция инициализации не выполняется.

После завершения операции инициализации CPU 811 выдает сигнал управления переключением SWC для выбора первого сигнала SF1, выдываемого из делителя мощности 231, для того, чтобы определить на шаге 1011 канал связи, и выводит управляющую информацию PCD для выбора первого канала полосы пропускания на шаге 1013. В этом случае сигнальный селектор 235 селективно выбирает первый сигнал SF1 с помощью сигнала управления переключением SWC, а сигнальный детектор 236 выделяет RSS1 для частоты первого канала с помощью управляющей информации PCD. После этого контроллер 237 запоминает RSS1, принятый в установленном канале, в соответствующей канальной области RAM на шаге 1015 и увеличивает номер канала для того, чтобы выделить RSS1 следующего канала на шаге 1017. Вышеописанная операция просмотра каналов выполняется вплоть до последнего канала полосы пропускания путем повторяющегося выполнения шагов с 1011 до 1019.

При выполнении вышеуказанной операции просмотра каналов контроллер 237 обнаруживает RSS1, выделенный в каждом канале, и запоминает в своей памяти обнаруженный RSS1, последовательно

увеличивая номер канала от первого канала до последнего канала согласно общему количеству каналов полосы пропускания. В случае, если система связи с подвижными объектами представляет собой систему коллективного доступа с кодовым разделением каналов (здесь и далее обозначаемая как CDMA), полоса пропускания составляет от 869.640 МГц до 893.19 МГц, а канальный интервал составляет 1.23 МГц. Таким образом, в случае системы CDMA полоса первого сигнала SF1 составляет от 869.640 МГц до 893.19 МГц, управляющая информация PCD должна обозначать первый сигнал SF1 от частоты первого канала, 869.640 МГц, до частоты 20-го канала, 893.10 МГц, с интервалом 1.23 МГц и следующим образом. В системе CDMA, упомянутой выше, контроллер 237 обнаруживает RSS1 выделенного канала и запоминает выделенный RSS1 в RAM 813, обозначая по порядку частоту каждого канала полосы пропускания от 869.640 МГц до 893.19 МГц при выполнении операций опроса каналов.

Когда операция опроса каналов заканчивается, контроллер 237 суммирует RSS1 всех каналов, которые хранятся в RAM 813 на шаге 1021, и рассчитывает среднее значение путем деления суммарного значения RSS1 всех каналов на число каналов на шаге 1023. Вслед за этим при выполнении шагов от 1015 до 1035 контроллер 237 определяет каналы для связи. Что касается шагов для определения канала для связи, то контроллер 237 запрашивает по порядку значения RSS1 каждого канала, хранящиеся в RAM 823, и сравнивает полученные значения со средним значением. Затем, если при проверке на шаге 1027 было установлено, что RSS1 данного канала больше, чем среднее значение, контроллер 237 проверяет на шаге 1029, больше или нет значение RSS1 соответствующего канала эталонной величины $+_{\alpha}$. Это делается для того, чтобы в качестве каналов для установления связи зафиксировать каналы, имеющие доверительное сигнальное искажение, даже если выявленное значение RSS1 больше среднего значения. Если значение RSS1 данного канала больше, чем среднее значение и эталонное значение $+_{\alpha}$, то контроллер 237 на шаге 1031 фиксирует соответствующий канал как канал для связи. При повторяющемся выполнении шагов с 1025 по 1035 контроллер 237 проверяет уровень RSS1 всех каналов и устанавливает каналы для связи.

После выбора вышеописанным способом первого сигнала SF1 контроллер 237 выделяет и анализирует значение RSS1 всех каналов полосы первого сигнала SF1 и устанавливает и запоминает канал, по которому должна идти передача. После этого контроллер 237 усиливает и выводит RF сигналы установленных каналов связи. Однако для удобства объяснения в этом варианте воплощения настоящего изобретения рассматриваются два канала связи. В этом случае предположим, что частота RF сигнала каждого канала равна f_1 и f_2 , а интермодуляционный сигнал соответственно IM1 и IM2.

На фиг. 10 на шагах с 1111 по 1163 контроллер 237 анализирует

интермодуляционный сигнал, содержащийся в выходном сигнале основного усилителя мощности 214, и управляет регулируемым аттенюатором 315 и регулируемым фазовращателем 316. Устройство ввода предыскажения 213 генерирует сигнал предыскажения для подавления интермодуляционного сигнала, который может появиться в основном усилителе мощности 214 при усилении и контроллер 237 выделяет RSS1 интермодуляционного сигнала, содержащегося в выходном сигнале основного усилителя мощности 214, и регулирует фазу и уровень сигнала предыскажения, так, чтобы можно было равномерно подавить интермодуляционный сигнал в основном усилителе мощности 214. В этом варианте воплощения настоящего изобретения после обнаружения RSS1 интермодуляционного сигнала, выводимого из основного усилителя мощности 214, предполагается, что контроллер 237 сравнивает выделенное значение с RSS1 интермодуляционного сигнала предшествующего состояния и в соответствии с результатом сравнения выполняет операции управления из трех шагов. Здесь предполагается, что ADC 814 и ADC 815 являются 16-разрядными преобразователями, первый шаг состоит из трех шагов, второй шаг состоит из десяти шагов, а третий шаг состоит из 20 шагов. Указанный шаг является шагом дискретизации при аналого-цифровом преобразовании. Затем, в момент, когда регулируются начальный уровень и фаза, контроллер 237 увеличивает на 1 шаг (дискретизации) сигнал управления ослаблением и фазой, и начиная от второй до X-й операции управления, выявляется RSS1 сигнала IM. Контроллер 237 осуществляет управление как на первом шаге, в случае, если результат сравнения меньше десяти шагов дискретизации, осуществляет управление как на втором шаге, если результат сравнения составляет меньше 20 шагов дискретизации, и осуществляет управление как на третьем шаге, если результат сравнения больше 20 шагов дискретизации. Как указывалось выше, операция управления уровнем и фазой сигнала предыскажения выполняется последовательно X раз.

Контроллер 237 выводит сигнал управления переключением SWC для выбора второго сигнала SF2 на шаге 1111. Таким образом сигнальный селектор 235 выбирает сигнал, как показано на фиг. 11A, который выводится из основного усилителя мощности 214, выводя в результате выбранный сигнал в сигнальный детектор 236. Для этого контроллер 237 на шаге 1113 проверяет, установлено или нет в 0 значение счетчика HG. В это время счетчик HG подсчитывает величину подавленного интермодуляционного сигнала, содержащегося в основном усилителе мощности 214. Здесь, когда значение счетчика HG установлено в 0, контроллер 237 выводит сигнал управления фазой P1C3 в виде сигнала управления фазой PP1C3 + 1 значение шага предыдущего состояния (начального состояния) на шаге 1115 и преобразует сигнал управления фазой P1C3 в аналоговый сигнал с помощью DAC 6 из DAC 815, чтобы затем подать его на регулируемый аттенюатор 316. Таким

образом, регулируемый аттенюатор 316 устройства ввода предыскажения 213 регулирует фазу сигнала предыскажения, выводимого из генератора гармоник 314 с помощью сигнала управления фазой РР1С3, и подает сигнал с отрегулированным уровнем на вход основного усилителя мощности 214. И затем на шаге 1117 контроллер 237 запоминает сигнал управления фазой РР1С3 как предшествующий сигнал управления фазой РР1С3 для следующего состояния. Также контроллер 237 на шаге 1119 выводит сигнал управления ослаблением ATT3 как сигнал управления ослаблением РАТТ3+1 предыдущего состояния и преобразует сигнал управления ослаблением ATT3 в аналоговый сигнал с помощью DAC 5, чтобы подать его на регулируемый аттенюатор 315. В этот момент регулируемый аттенюатор 315 устройство ввода предыскажения 213 регулирует уровень сигнала предыскажения, выводимого из генератора гармоник 314, с помощью сигнала управления ослаблением ATT3 и подает сигнал с отрегулированным уровнем на вход основного усилителя мощности 214. Вслед за этим контроллер 237 запоминает сигнал управления ослаблением ATT3 как предшествующий сигнал управления ослаблением РАТТ3 на шаге 1121.

Из предшествующего понятно, что первое регулирование фазы и уровня сигнала предыскажения выполняется путем прибавления одного шага к сигналу управления предшествующего состояния. Однако соответствующий сигнал управления может появиться при сравнении текущего выделенного сигнала управления с сигналом управления предшествующего состояния. После регулирования фазы и уровня сигнала предыскажения вышеописанным путем контроллер 237 увеличивает значение счетчика HG на шаге 1161.

После описанного здесь и ранее регулирования фазы и уровня сигнала предыскажения контроллер 237 снова выполняет шаги с 1123 по 1135, выделяет RSS1 интермодуляционных сигналов от IM1 до IM4, содержащиеся в выходном сигнале основного усилителя мощности 214, и на шаге 1139 выбирает интермодуляционный сигнал IM, имеющий самое большое значение RSS1.

Для этого контроллер 237 последовательно выводит управляющую информацию РСД для обозначения сигналов IM1 - IM4 как интермодуляционных сигналов в выходном сигнале основного усилителя мощности 214, выводимых из сигнального детектора 236, как показано на фиг. 11А, и получает и запоминает значение RSS1 соответствующего интермодуляционного сигнала от IM1 до IM4.

Вслед за этим на шаге 1141 контроллер 237 сравнивает RSS1 IM сигнала, выбранного с помощью сигнала управления фазой РР1С3 предыдущего состояния. В этот момент, если сигнал IM больше, чем сигнал управления фазой РР1С3, то контроллер 237 на шаге 1143 уменьшает значение сигнала управления фазой, а если IM сигнал меньше, чем сигнал управления фазой РР1С3, то контроллер 237 на шаге 1145 увеличивает сигнал управления фазой. После увеличения/уменьшения сигнала управления фазой контроллер 237 на шаге 1147 получает разность между значением IM сигнала и

сигнала управления фазой РР1С3 предыдущего состояния, генерируя в результате сигнал управления фазой РР1С3 в зависимости от вышеуказанной разности. Сигнал управления фазой РР1С3 подается на регулируемый фазовращатель 316 через DAC 815. После этого контроллер 237 запоминает сигнал управления фазой РР1С3 как сигнал управления фазой предыдущего состояния, чтобы использовать его в следующем состоянии.

В добавок после генерирования сигнала управления фазой РР1С3, как было объяснено выше, контроллер 237 на шаге 1151 сравнивает RSS1 IM сигнала, выбранного с помощью сигнала управления ослаблением РАТТ3 предыдущего состояния. В этом случае, если IM сигнал больше, чем сигнал управления ослаблением РАТТ3, то контроллер 237 на шаге 1153 уменьшает значение сигнала управления ослаблением. В противном случае, если IM сигнал меньше, чем сигнал управления ослаблением РАТТ3, то контроллер 237 на шаге 1155 увеличивает значение сигнала управления ослаблением. После увеличения/уменьшения сигнала управления ослаблением, как описано выше, контроллер 237 на шаге 1157 получает разность между значением IM сигнала и сигнала управления ослаблением РАТТ3 предыдущего состояния, генерируя в результате сигнал управления ослаблением ATT3 в зависимости от вышеуказанной разности. Сигнал управления ослаблением ATT3 подается на регулируемый аттенюатор 315 через DAC 815. После этого контроллер 237 на шаге 1159 запоминает сигнал управления ослаблением ATT3 как сигнал управления ослаблением РАТТ3 предыдущего состояния.

После этого на шаге 1161 контроллер 237 увеличивает значение счетчика HG на единицу и таким образом проверяет, стало ли равно значение счетчика HG величине X. Затем, если значение счетчика еще не равно величине X, то контроллер 237 возвращается к ранее упомянутому шагу 1071, осуществляя таким образом повторное выполнение вышеуказанных шагов. При повторении вышеуказанных шагов контроллер 237 выделяет RSS1 интермодуляционного сигнала, содержащегося в выходном сигнале основного усилителя мощности 214, и таким образом регулирует фазу и уровень сигнала предыскажения путем сравнения с сигналами управления фазой РР1С и ослаблением ATT и определения направления регулировки и величины регулирующего воздействия. Здесь сигнал предыскажения подается в противофазе с интермодуляционным сигналом, генерируемым в основном усилителе мощности 214. При той же самой настройке фазы и уровня сигнала предыскажения контроллер 237 предотвращает генерирование интермодуляционного сигнала и, если значение счетчика HG достигло X, завершает операцию регулирования сигнала предыскажения.

После настройки фазы и уровня сигнала предыскажения контроллер 237 выполняет операцию, обеспечивающую подавление искажения RF сигнала, содержащегося в выходном сигнале устройства подавления сигнала 219.

На фиг. 10 контроллер 237 на шагах с 1211 по 1255 обнаруживает искажение RF сигнала, присущее выходному сигналу устройства подавления сигнала 219, и управляет первым регулируемым аттенюатором 211 и первым регулируемым фазовращателем 212. Устройство подавления сигнала 219 подавляет выходной сигнал основного усилителя мощности 214, как показано на фиг. 11A, и вводимый RF сигнал и выделяет только интермодуляционный сигнал, генерируемый при усилении. В этот момент контроллер 237 обнаруживает RSS1 RF сигнала, содержащийся в выходном сигнале устройства подавления сигнала 219, как показано на фиг. 11B, и регулирует уровень и фазу RF сигнала, так чтобы равномерно подавить RF сигнал в устройстве подавления сигнала 219. В этом варианте воплощения настоящего изобретения после обнаружения RSS1 RF сигнала, выводимого из устройства подавления сигнала 219, контроллер 237 сравнивает обнаруженное значение с RSS1 RF сигнала предыдущего состояния и выполняет операцию управления из трех шагов в зависимости от результата сравнения. Так, если предположить, что ADC 814 является 16-разрядным преобразователем, первый шаг состоит из трех шагов, второй шаг состоит из десяти шагов, а третий шаг состоит из 20 шагов. Указанный шаг является шагом дискретизации при аналого-цифровом преобразовании. Затем, в момент, когда устанавливается начальный уровень и фаза, контроллер 237 регулирует фазу и уровень, как на первом шаге, независимо от обнаруженного RSS1, регулирует как на первом шаге, в случае если результат сравнения меньше десяти шагов дискретизации, регулирует, как на втором шаге, если результат сравнения составляет меньше 20 шагов дискретизации, и регулирует, как на третьем шаге, если результат сравнения больше 20 шагов дискретизации. Как указывалось выше, операции управления уровнем и фазой сигнала предыдлежащими выполняются последовательно X раз.

Контроллер 237 выводит сигнал управления переключением SWC для выбора третьего сигнала SF3 на шаге 1211. Таким образом сигнальный селектор 235 выбирает сигнал, как показано на фиг. 11A, который выводится из устройства подавления сигнала 219, выдавая в результате выбранный сигнал на сигнальный детектор 236. После этого контроллер 237 обнаруживает и анализирует RSS1 интермодуляционного сигнала, содержащегося в устройстве подавления сигнала 219, управляет первым регулируемым аттенюатором 211 и первым регулируемым фазовращателем 212 и регулирует уровень и фазу RF сигнала.

Для этого контроллер 237 на шаге 1212 проверяет, установлен или нет субсчетчик в 0. Здесь субсчетчик подсчитывает количество подавлений RF сигнала, содержащегося в устройстве подавления сигнала 219. Если значение субсчетчика установлено в 0, контроллер 237 выдает сигнал управления фазой P1C1 как сигнал управления фазой PP1C1+1 шаг предыдущего состояния для запоминания на шаге 1215 и преобразует

сигнал управления фазой P1C1 в аналоговый сигнал с помощью DAC2 из DAC 815 для подачи на первый регулируемый фазовращатель 212. Таким образом, первый регулируемый фазовращатель 212 регулирует фазу RF сигнала, введенного с помощью сигнала управления фазой P1C1, и выводит отрегулированную фазу в основной усилитель мощности 214. Далее на шаге 1217 контроллер 237 запоминает сигнал управления фазой P1C1 как сигнал управления фазой PP1C1 для следующего состояния. Кроме того, контроллер 237 на шаге 1219 выводит сигнал управления ослаблением ATT1 как сигнал управления ослаблением PATT1+1 шаг предыдущего состояния и преобразует сигнал управления ослаблением ATT1 в аналоговый сигнал с помощью DAC1, чтобы подать его затем на регулируемый аттенюатор 315. Таким образом, первый регулируемый аттенюатор 211 регулирует уровень RF сигнала, выводимого с помощью сигнала управления ослаблением ATT1, и подает отрегулированный уровень в основной усилитель мощности 214.

Установленные вышеуказанным способом первый раз фаза и уровень RF сигнала регулируются путем добавления одного шага к управляющему сигналу предыдущего состояния. Однако соответствующий управляющий сигнал может появиться при сравнении текущего выявленного управляющего сигнала с управляющим сигналом предыдущего состояния. После регулирования фазы и уровня RF сигнала вышеописанным способом контроллер 237 увеличивает значение счетчика B на шаге 1253.

В противном случае, если проверка на шаге 1211 показала, что значение SUB установлено в 0, контроллер 237 последовательно выводит управляющую информацию PCD для обозначения f1 или f2 сигналов в выходном сигнале устройства подавления сигнала 219, выводимом в виде, показанном на фиг. 11B, и принимает и запоминает значение RSS1 соответствующего сигнала f1 или f2. Контроллер 237 на шаге 1231 выбирает тот f сигнал, который имеет самое большое значение RSS1 из сигналов f1, f2.

Вслед за этим контроллер 237 на шаге 1233 сравнивает RSS1 f сигнала, выбранного с помощью сигнала управления фазой PP1C1 предыдущего состояния. В этот момент, если сигнал f больше сигнала управления фазой PP1C1, то контроллер 237 уменьшает значение сигнала управления фазой на шаге 1235, а если сигнал f меньше сигнала управления фазой PP1C1, то контроллер 237 увеличивает на шаге 1237 значение сигнала управления фазой. После увеличения/уменьшения сигнала управления фазой контроллер 237 на шаге 1239 получает разность между значением f сигнала и сигнала управления фазой PP1C3 предыдущего состояния, генерируя в результате сигнал управления фазой P1C1 в зависимости от вышеуказанной разности. Сигнал управления фазой P1C1 подается на регулируемый фазовращатель 212 через DAC 815. После этого контроллер 237 запоминает сигнал управления фазой P1C1 как сигнал управления фазой предыдущего состояния,

чтобы использовать его в следующем состоянии.

В добавок после генерирования сигнала управления фазой Р1С1, как было объяснено выше, контроллер 237 на шаге 1243 сравнивает RSS1 f сигнала, выбранного с помощью сигнала управления ослаблением PATT1 предыдущего состояния. В этом случае, если f сигнал больше, чем сигнал управления ослаблением PATT1, то контроллер 237 на шаге 1245 уменьшает значение сигнала управления ослаблением, а если f сигнал меньше, чем сигнал управления ослаблением PATT1, то контроллер 237 на шаге 1247 увеличивает значение сигнала управления ослаблением. После увеличения/уменьшения сигнала управления ослаблением контроллер 237 на шаге 1249 получает разность между значением f сигнала и сигнала управления ослаблением РР1С1 предыдущего состояния, генерируя в результате сигнал управления ослаблением ATT1 в зависимости от вышеуказанной разности. Сигнал управления ослаблением ATT1 подается на регулируемый аттенюатор 211 через DAC 815. После этого контроллер 237 на шаге 1251 запоминает сигнал управления ослаблением ATT1 как сигнал управления ослаблением PATT1 предыдущего состояния.

После этого на шаге 1253 контроллер 237 увеличивает значение счетчика SUB на единицу и проверяет, стало ли равно значение счетчика SUB величине Y. Затем если значение счетчика еще не равно величине Y, то контроллер 237 возвращается к шагу 1223, осуществляя таким образом повторное выполнение вышеуказанных шагов. При повторении вышеуказанных шагов контроллер 237 выделяет RSS1 RF сигнала, содержащегося в устройстве подавления сигнала 219, и таким образом регулирует фазу и уровень RF сигнала путем сравнения RSS1 RF сигнала, выводимого из устройства подавления сигнала 219 в предыдущей фазе и определения направления регулировки и величины регулирующего воздействия. При регулировке фазы и уровня RF сигнала, вводимого, как было описано выше, контроллер 237 предотвращает генерирование RF сигнала, относящегося к этому сигналу и, если значение счетчика SUB стало равным Y, завершает операцию подавления RF сигнала, содержащегося в устройстве подавления сигнала 219.

На фиг. 10 контроллер 237 на шагах с 1311 по 1363 обнаруживает интермодуляционный сигнал IM, содержащийся в RF сигнале, который окончательно выводится из основного усилителя мощности 214, и управляет вторым регулируемым аттенюатором 220 и вторым регулируемым фазовращателем 221. RF сигнал, выводимый из основного усилителя мощности 214, компенсируется с помощью второй задержки 215 на время обработки интермодуляционного сигнала, обнаруженного в подканале, и интермодуляционное сигнальное искажение, содержащееся в RF сигнале, который окончательно выводится путем введения с помощью устройства соединения сигналов 223 в противофазе интермодуляционного искажения, обработанного в подканале, может быть подавлено. В этом случае

интермодуляционное сигнальное искажение может быть введено в RF сигнал, который окончательно выводится, и введенное интермодуляционное искажение обязательно окажется подавленным. В этот момент контроллер 237 обнаруживает RSS1 интермодуляционных сигналов IM1 - IM4, содержащихся в выходном сигнале основного усилителя мощности 214, как показано на фиг. 11С, и регулирует фазу и уровень интермодуляционных сигналов IM1-IM4, для того чтобы интермодуляционное сигнальное искажение, присущее RF сигналу, который окончательно выводится с помощью сигнального соединителя 223, можно было равномерно подавить в основном усилителе мощности 214. В данном варианте воплощения настоящего изобретения после обнаружения RSS1 интермодуляционных сигналов IM1 - IM4 предыдущего состояния, содержащихся в RF сигнале, усиленном и окончательно выведенном, предполагается, что контроллер 237 сравнивает обнаруженное значение с RSS1 интермодуляционных сигналов IM1 - IM4 предыдущего состояния и выполняет операцию управления, состоящую из трех шагов в соответствии с результатами сравнения. Так, если предположить, что ADC 814 является 16-разрядным преобразователем, первый шаг состоит из трех шагов, второй шаг состоит из десяти шагов, а третий шаг состоит из 20 шагов. Такой шаг является шагом дискретизации при аналого-цифровом преобразовании. Затем, в момент, когда устанавливается начальный уровень и фаза, контроллер 237 увеличивает сигнал управления фазой и сигнал управления уровнем на 1 шаг дискретизации, и производится обнаружение RSS1 IM сигнала, начиная со второй и кончая X-й операцией управления. Контроллер 237 осуществляет управление, как на первом шаге, в случае если результат сравнения меньше десяти шагов дискретизации, осуществляет управление, как на втором шаге, если результат сравнения составляет меньше 20 шагов дискретизации, и управляет, как на третьем шаге, если результат сравнения больше 20 шагов дискретизации. Как указывалось выше, операции управления уровнем и фазой сигнала предыскажения выполняются последовательно Z раз.

Как показано на фиг. 10, шаги с 1311 по 1363 выполняются в том же порядке, что и шаги с 1111 по 1163 для регулирования уровня и фазы сигнала предыскажения. А именно, контроллер 237 управляет сигнальным селектором 235, выбирает четвертый сигнал SF4, управляет сигнальным детектором 236 и последовательно выбирает интермодуляционные сигналы IM1 - IM4. После этого контроллер 237 последовательно воспринимает RSS1 интермодуляционных сигналов IM1 - IM4, выделенные в сигнальном детекторе 236. После выбора интермодуляционного сигнала IM, имеющего самый большой RSS1 среди полученных интермодуляционных сигналов IM1 - IM4, контроллер 237 сравнивает RSS1 данного выделенного интермодуляционного сигнала с соответствующим интермодуляционным сигналом предыдущего состояния. Контроллер 237 управляет вторым регулируемым фазовращателем 221 и вторым регулируемым аттенюатором 220,

получая сигнал управления фазой Р1С2 и сигнал управления ослаблением ATT2 в соответствии с разностью, полученной при сравнении вышеуказанных интермодуляционных сигнальных искажений. В этом случае контроллер 239 управляет вторым регулируемым аттенюатором 220 и вторым регулируемым фазовращателем 221 Z раз.

Как показано на фиг. 10, линейный усилитель мощности согласно данному варианту воплощения настоящего изобретения устанавливает каналы связи и регулирует уровень и фазу сигнала предыскажения для подавления интермодуляционного сигнала, содержащегося в основном усилителе мощности 214 следующим образом. Вышеуказанный усилитель регулирует фазу и уровень RF сигнала, вводимого в основной канал для подавления RF сигнала, содержащегося в устройстве подавления сигнала 129, так чтобы можно было подавить интермодуляционный сигнал, присущий усиленному и окончательно выводимому RF сигналу.

Такой же эффект согласно варианту воплощения настоящего изобретения может быть достигнут при, во-первых, выборе каналов для связи, во-вторых, управления фазой и уровнем сигнала предыскажения, в-третьих, управления фазой и уровнем введенного RF сигнала и, в-четвертых, управления фазой и уровнем интермодуляционного сигнального искажения, выводимого из устройства подавления сигнала 219. Однако по другому варианту воплощения изобретения, операция выбора каналов для связи может выполняться на заданном числе временных интервалов с помощью прерывания от таймера. В случае использования указанного способа управления контроллер 237 выполняет операцию поиска канала для связи всякий раз, когда генерируется прерывание от таймера, и управляет регулируемыми аттенюаторами и регулируемыми фазовращателями, как указано выше, в промежутках между этими интервалами. При таком варианте, если прерывание от таймера генерируется в состоянии, когда регулируется какой-то регулируемый аттенюатор или какой-то регулируемый фазовращатель, контроллер 237 прерывает выполнение операции и выполняет процедуру обслуживания прерывания от таймера, тем самым снова возвращаясь к основной процедуре и выполняя ту операцию, которая находилась в процессе обработки.

Далее, согласно фиг. 10, при установке числа, то есть X, Y и Z, регулировок регулируемых аттенюаторов и регулируемых фазовращателей, как возможного числа эффективных регулировок уровня и фазы сигнала, подаваемого на соответствующий регулируемый аттенюатор и регулируемый фазовращатель, в качестве такого числа может быть установлено любое число, в частности 5.

На фиг. 12 показана блок-схема, раскрывающая устройство линейного усилителя мощности согласно второму варианту воплощения настоящего изобретения. Линейный усилитель мощности согласно второму варианту воплощения

настоящего изобретения имеет ту же самую структуру, что и первый вариант, показанный на фиг. 1, за исключением того, что первый регулируемый аттенюатор 211 и первый регулируемый фазовращатель 212 расположены в подканале.

Согласно фиг. 12, устройство ввода предыскажения 213 в основном канале, имеющее ту же структуру, что показана на фиг. 3 и 5, генерирует гармоники, соответствующие введенному RF сигналу, управляет уровнем и фазой гармоник в зависимости от сигнала управления ослаблением ATT3 и сигнала управления фазой Р1С3 контроллера 237, объединяет отрегулированные сигналы с введенным RF сигналом, преобразует объединенные сигналы в предыскаженный RF сигнал и выводит преобразованные сигналы в основной усилитель мощности 214. Основной усилитель мощности 214 воспринимает выходной сигнал устройства ввода предыскажения 213, усиливает предыскаженный RF сигнал и выводит RF сигнал, когда происходит подавление интермодуляционного сигнального искажения.

Остальная часть схемы линейного усилителя мощности эквивалентна схеме по первому варианту воплощения настоящего изобретения, показанной на фиг. 2, за исключением вышеуказанной части схемы. Таким образом, цифровые обозначения элементов для второго варианта воплощения настоящего изобретения совпадают с цифровыми обозначениями элементов в первом варианте. Кроме того, контроллер 237 селективно вводит с первого сигнала SF1 по четвертый сигнал SF2 таким же образом, как и на фиг. 10, и генерирует сигналы управления ослаблением с ATT1 по ATT3 и сигналы управления фазой с Р1С1 по Р1С3 при обнаружении RSS1 RF сигнала или интермодуляционного сигнала в выбранном SF сигнале. После установки каналов для связи контроллер 237 по порядку регулирует фазу и уровень сигнала предыскажения для подавления интермодуляционного сигнала, присущего основному усилителю мощности 214, регулирует уровень и фазу RF сигнала, введенного в подканал, так чтобы подавить искажение RF сигнала, содержащегося в устройстве подавления сигнала 219, и, наконец, регулирует уровень и фазу интермодуляционного сигнального искажения, выводимого из устройства подавления сигнала 219, так чтобы подавить интермодуляционное сигнальное искажение, присущее усиленному и окончательно выводимому выходному RF сигналу.

На фиг. 13 представлена блок-схема, раскрывающая устройство линейного усилителя мощности согласно третьему варианту воплощения настоящего изобретения. Линейный усилитель мощности согласно третьему варианту воплощения настоящего изобретения имеет ту же самую структуру, что и второй вариант, показанный на фиг. 13, за исключение того, что первый регулируемый аттенюатор 211 и первый регулируемый фазовращатель 212 расположены между основным каналом и подканалом.

Согласно фиг. 12, устройство ввода предыскажения 213 в основном канале, имеющее ту же структуру, что показана на

фиг. 3 и 5, генерирует гармоники, соответствующие введенному RF сигналу, управляет уровнем и фазой гармоник в зависимости от сигнала управления ослаблением ATT3 и сигнала управления фазой P1C3 контроллера 237, объединяет отрегулированные сигналы с введенным RF сигналом, преобразует объединенные сигналы в предыскаженный RF сигнал и, наконец, выводит преобразованные сигналы в основной усилитель мощности 214. Основной усилитель мощности 214 воспринимает выходной сигнал устройства ввода предыскажения 213 и выводит RF сигнал, где происходит подавление интермодуляционного сигнального искажения путем усиления предыскаженного RF сигнала.

Первая задержка 217, размещенная в подканале, воспринимает RF сигнал, разделенный в основном канале с помощью делителя мощности 216, задерживает RF сигнал на время обработки RF сигнала в устройстве ввода предыскажения 213 и основном усилителе мощности 214 и выводит задержанный RF сигнал на устройство подавления сигнала 219.

Первый регулируемый аттенюатор 211 и первый регулируемый фазовращатель 212 включены между делителем мощности 218 и устройством подавления сигнала 219, которые соответственно регулируют уровень и фазу RF сигнала, введенного с помощью сигнала управления ослаблением ATT1 и сигнала управления фазой P1C1, выдаваемых контроллером 237, и выводят сигнал с отрегулированным уровнем и фазой в устройство подавления сигнала 219. То есть первый регулируемый аттенюатор 211 и первый регулируемый фазовращатель 212 располагаются между основным каналом и подканалом, а фаза и уровень RF сигнала, усиливаемого и выводимого основным усилителем мощности 214, регулируются для последующего вывода на устройство подавления сигнала 219.

Остальная часть схемы линейного усилителя мощности эквивалентна схеме по первому варианту воплощения настоящего изобретения, показанному на фиг. 2, за исключением вышеуказанной части схемы. Таким образом, цифровые обозначения элементов для второго варианта воплощения настоящего изобретения совпадают с цифровыми обозначениями элементов в первом варианте.

Кроме того, контроллер 237 селективно вводит с первого сигнала SF1 по четвертый сигнал SF2 таким же образом, как на фиг. 10, и генерирует сигналы управления ослаблением с ATT1 по ATT3 и сигналы управления фазой с P1C1 по P1C3 при обнаружении RSS1 RF сигнала или интермодуляционного сигнала в выбранном SF сигнале. После установки каналов для связи контроллер 237 по порядку регулирует фазу и уровень сигнала предыскажения для подавления интермодуляционного сигнала, присущего основному усилителю мощности 214, регулирует уровень и фазу RF сигнала, введенного в подканал, так чтобы подавить искажение RF сигнала, содержащегося в устройстве подавления сигнала 219, и, наконец, регулирует уровень и фазу интермодуляционного сигнального искажения, выводимого из устройства подавления

сигнала 219, так чтобы подавать интермодуляционное сигнальное искажение, присущее усиленному и окончательно выводимому выходному RF сигналу.

Как и в случае с первым вариантом воплощения настоящего изобретения, линейный усилитель мощности согласно второму и третьему вариантам воплощения настоящего изобретения, во-первых, выбирает канал для связи, во-вторых, управляет фазой и уровнем сигнала предыскажения, в-третьих, управляет фазой и уровнем введенного RF сигнала и, в-четвертых, управляет фазой и уровнем интермодуляционного сигнала, выводимого из устройства подавления сигнала 219. Однако по другому варианту воплощения изобретения, операция выбора каналов для связи может выполняться на заданном числе временных интервалов с помощью прерывания от таймера. В случае использования указанного способа управления контроллер 237 выполняет операцию поиска канала для связи всякий раз, когда генерируется прерывание от таймера, и управляет регулируемыми аттенюаторами и регулируемыми фазовращателями, как указано выше, в промежутках между этими интервалами. При таком варианте, если прерывание от таймера генерируется в состоянии, когда регулируется какой-то регулируемый аттенюатор и какой-то регулируемый фазовращатель, контроллер 237 прерывает выполнение операции и выполняет процедуру обслуживания прерывания от таймера, тем самым снова возвращаясь к основной процедуре и выполняя ту операцию, которая находилась в процессе обработки.

Далее, согласно фиг. 10, при установке числа, то есть X, Y и Z, настроек регулируемых аттенюаторов и регулируемых фазовращателей, как возможного числа эффективных регулировок уровня и фазы сигнала, подаваемого на соответствующий регулируемый аттенюатор и регулируемый фазовращатель, в качестве такого числа может быть установлено любое число, в частности 5.

Как ясно следует из предыдущего описания, линейный усилитель мощности согласно варианту воплощения настоящего изобретения эффективно выделяет и регулирует интермодуляционное сигнальное искажение с помощью системы предыскажения и системы регулирования прямого действия. Другими словами, линейный усилитель мощности сначала подавляет интермодуляционное сигнальное искажение, которое может быть генерировано в основном усилителе мощности 214, с помощью системы предыскажения и вторично подавляет интермодуляционный сигнал, присущий выходу основного усилителя мощности, путем использования системы регулирования прямого действия. В таком варианте облегчается проектирование и изготовление основного усилителя мощности 214 и усилителя ошибки 222. Аналогично, поскольку регулируемые аттенюаторы и регулируемые фазовращатели, работающие как линейные элементы, имеют широкую полосу частот и относительно хорошую равномерность частотных характеристик и хорошие регулировочные характеристики,

линейный усилитель мощности согласно настоящему изобретению может быть использован и для других целей.

Таким образом, должно быть ясно, что настоящее изобретение не ограничивается раскрытым здесь конкретным вариантом его воплощения, как наилучшим способом реализации настоящего изобретения, более того, данное изобретение не ограничивается конкретными вариантами, изложенными в этом описании, и объем его защиты определен прилагаемой формулой изобретения.

Формула изобретения:

1. Устройство линейного усиления мощности, содержащее первый регулируемый аттенюатор и фазовращатель, расположенные в основном канале, для регулирования уровня и фазы радиочастотного (RF) сигнала, выводимого с помощью первого сигнала управления ослаблением и первого сигнала управления фазой, отличающееся тем, что содержит устройство ввода предыскажения для генерирования гармоник, соответствующих RF сигналу, выводимому из первого регулируемого аттенюатора и фазовращателя, регулирования уровня и фазы гармоник с помощью третьего сигнала управления ослаблением и третьего сигнала управления фазой и таким образом генерирования предыскаженного RF сигнала путем объединения с RF сигналом, основной усилитель мощности для усиления и вывода предыскаженного RF сигнала, первую задержку, расположенную в подканале, для задержки подачи разделенного RF сигнала в основной канал, устройство подавления сигнала, расположенное в подканале, для подавления выходного сигнала основного усилителя мощности, разделенного в основном канале, и выходного сигнала первой задержки, выделяя таким образом интермодуляционный сигнал, содержащийся в усиленном RF сигнале, второй регулируемый аттенюатор и фазовращатель для ввода интермодуляционного сигнала, выводимого из устройства подавления сигнала и регулирования уровня и фазы интермодуляционного сигнала с помощью второго сигнала управления ослаблением и второго сигнала управления фазой, усилитель ошибки для усиления интермодуляционного сигнала, выводимого из второго регулируемого аттенюатора и фазовращателя, вторую задержку для задержки выходного сигнала основного усилителя мощности и устройство объединения сигналов для объединения интермодуляционного сигнала, выводимого из усилителя ошибки, с выходным сигналом второй задержки, подавляя тем самым интермодуляционный сигнал в окончательном выходном RF сигнале, сигнальный селектор (235), содержащий делители мощности, которые разделяют соответственно выходной сигнал основного усилителя мощности, выходной сигнал устройства подавления сигнала и окончательный выходной сигнал, для селективного вывода соответствующего разделенного сигнала с помощью сигналов управления переключением, сигнальный детектор (236) для ввода выходного сигнала селектора (SF), синхронизирующего частоты RF сигналов и интермодуляционных сигналов

с помощью управляющей информации (PCD), и выделения полученного индикатора уровня (RSS1) сигнала (SF), контроллер для генерирования сигналов управления переключением для последующего управления сигнальным детектором, вывода выходных данных для синхронизации интермодуляционных сигналов, относящихся к основному усилителю мощности при выборе выходного сигнала основного усилителя мощности, сравнения полученного индикатора уровня (RSS1) интермодуляционного сигнала, выводимого из сигнального детектора, с полученным индикатором уровня (RSS1) интермодуляционного сигнала предыдущего состояния, генерирования третьего сигнала управления ослаблением и третьего сигнала управления фазой в соответствии с результатом сравнения, вывода управляющей информации для синхронизации RF сигналов, относящихся к выходу устройства подавления сигнала при выборе выходного сигнала устройства подавления сигнала, сравнения полученного индикатора уровня (RSS1) указанных RF сигналов, выводимых из сигнального селектора, с полученным индикатором уровня (RSS1) RF сигнала предшествующего состояния, генерирования первого сигнала управления ослаблением и первого сигнала управления фазой в соответствии с результатом сравнения, вывода управляющей информации для синхронизации интермодуляционных сигналов, содержащихся в RF сигнале при выборе окончательного RF сигнала, сравнения полученного индикатора уровня (RSS1) интермодуляционных сигналов, выводимых из сигнального детектора, с полученным индикатором уровня (RSS1) интермодуляционного сигнала предыдущего состояния, генерирования второго сигнала управления ослаблением и второго сигнала управления фазой в соответствии с результатом сравнения.

2. Устройство по п.1, отличающееся тем, что устройство ввода предыскажения содержит делитель мощности для разделения мощности введенного RF сигнала, контроллер для автоматического регулирования уровня для управления и вывода разделенного RF сигнала с заданным уровнем, генератор гармоник для генерирования гармоник, соответствующих RF сигналу с отрегулированным уровнем, третий регулируемый аттенюатор и фазовращатель для регулирования уровня и фазы гармоник, выдаваемых генератором гармоник, задержку для задержки введенного RF сигнала и устройство объединения сигналов для объединения гармоник, выводимых из третьего регулируемого аттенюатора и фазовращателя, с выходным сигналом задержки и генерирования предыскаженного RF сигнала.

3. Устройство по п.1 или 2, отличающееся тем, что сигнальный детектор содержит схему фазовой синхронизации для ввода управляющего сигнала и генерирования локальной частоты, соответствующей введенной управляющей информации, смеситель для смешения сигнала, выводимого из сигнального селектора, с выходным сигналом схемы фазовой синхронизации, фильтр для выполнения

R U ? 1 4 2 6 7 0 C 1

преобразования с понижением частоты сигнала, выдаваемого смесителем, и логарифмический усилитель для преобразования выходного сигнала фильтра

в сигнал постоянного напряжения и вывода преобразованного напряжения в качестве полученного индикатора уровня сигнала (RSS1).

5

10

15

20

25

30

35

40

45

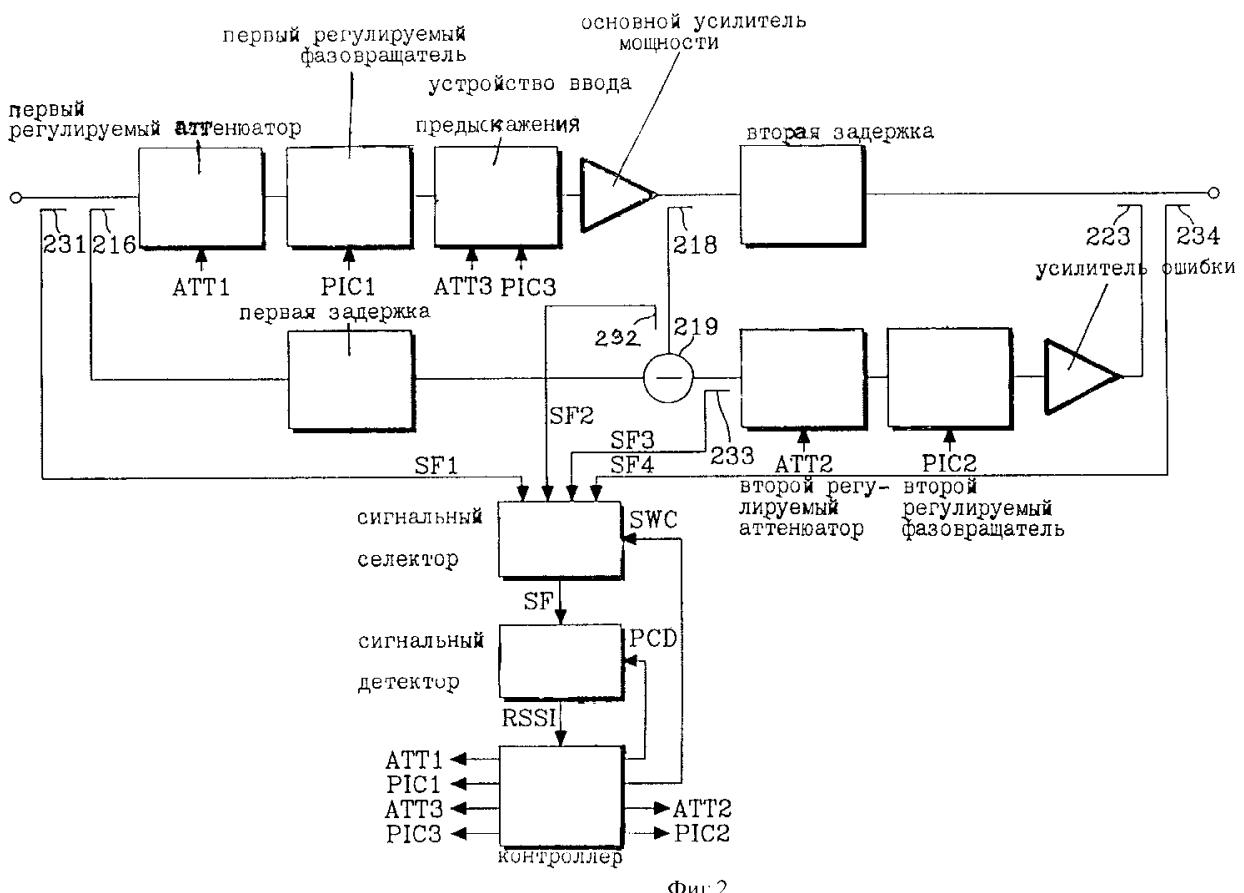
50

55

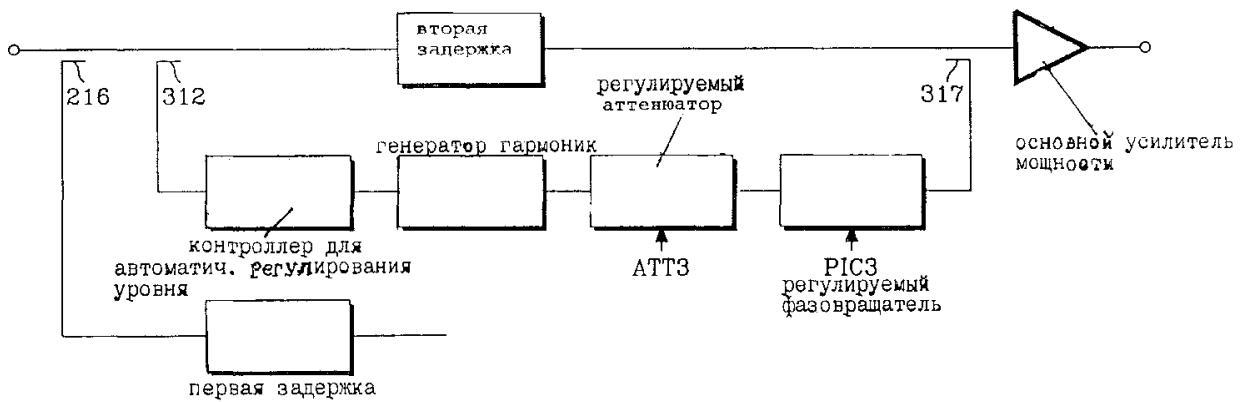
60

R U 2 1 4 2 6 7 0 C 1

R U 2 1 4 2 6 7 0 C 1



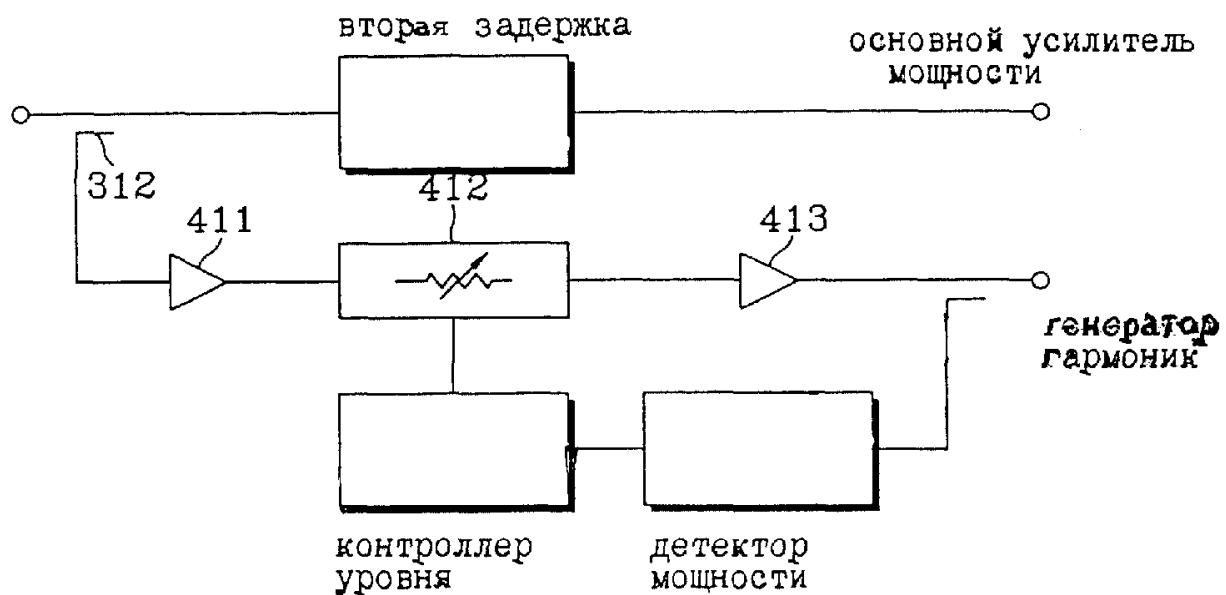
Фиг.2



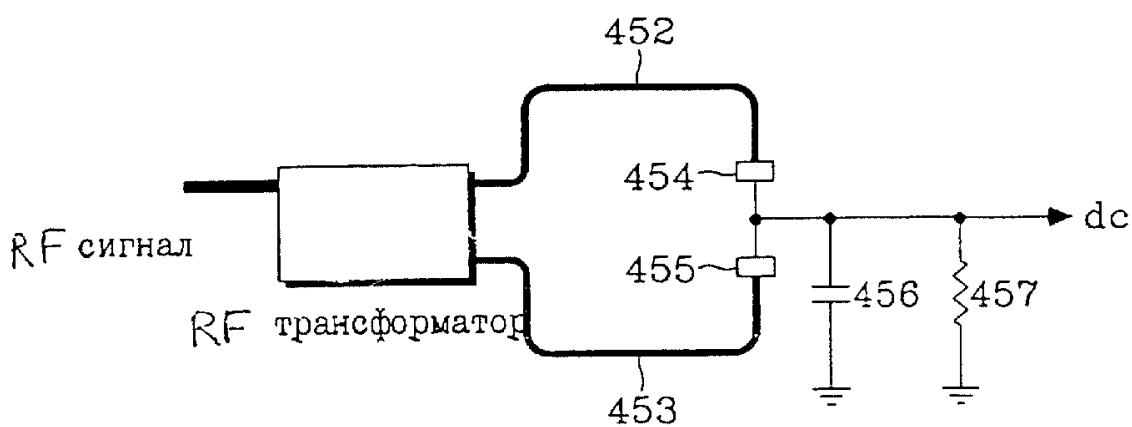
Фиг.3

R U 2 1 4 2 6 7 0 C 1

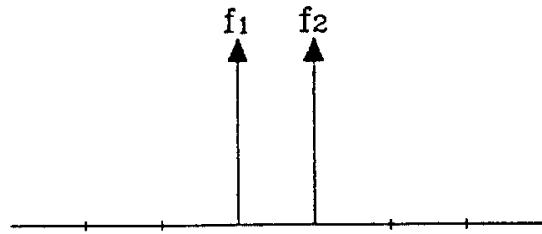
RU 2142670 C1



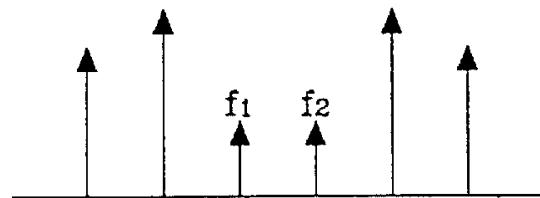
Фиг.4



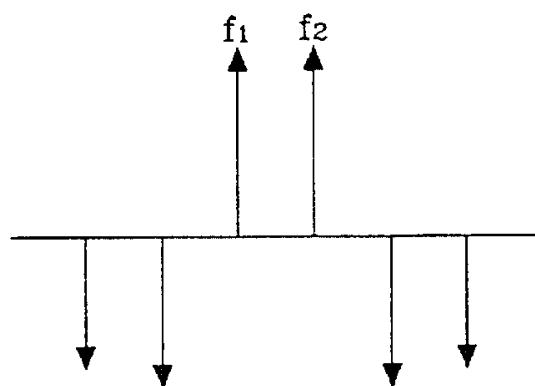
RU 2142670 C1



Фиг.6А



Фиг.6В

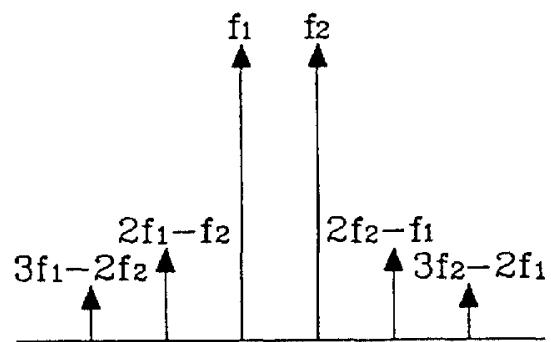


Фиг.6С

R U 2 1 4 2 6 7 0 C 1

R U 2 1 4 2 6 7 0 C 1

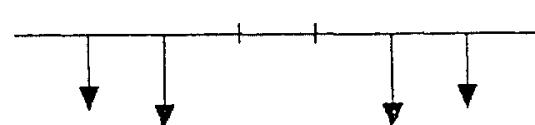
R U ? 1 4 2 6 7 0 C 1



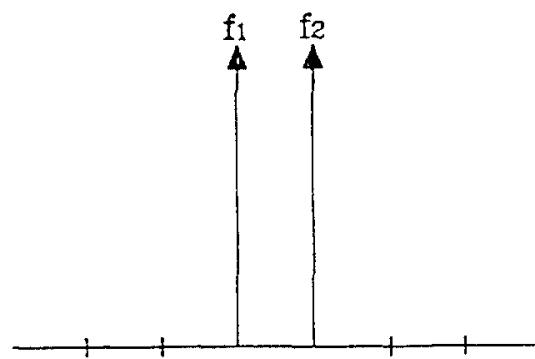
Фиг.6Д



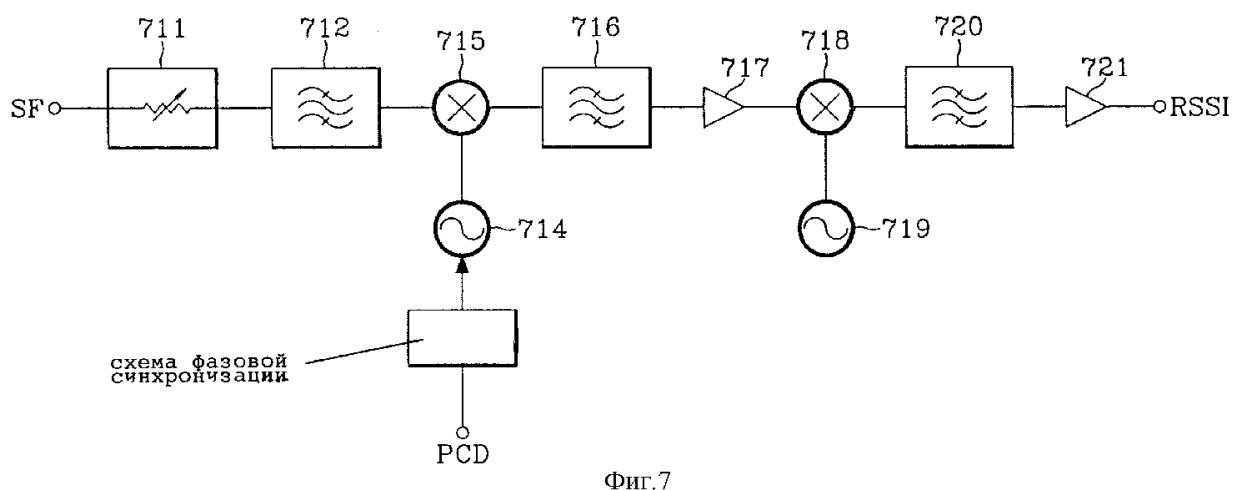
Фиг.6Е



Фиг.6F



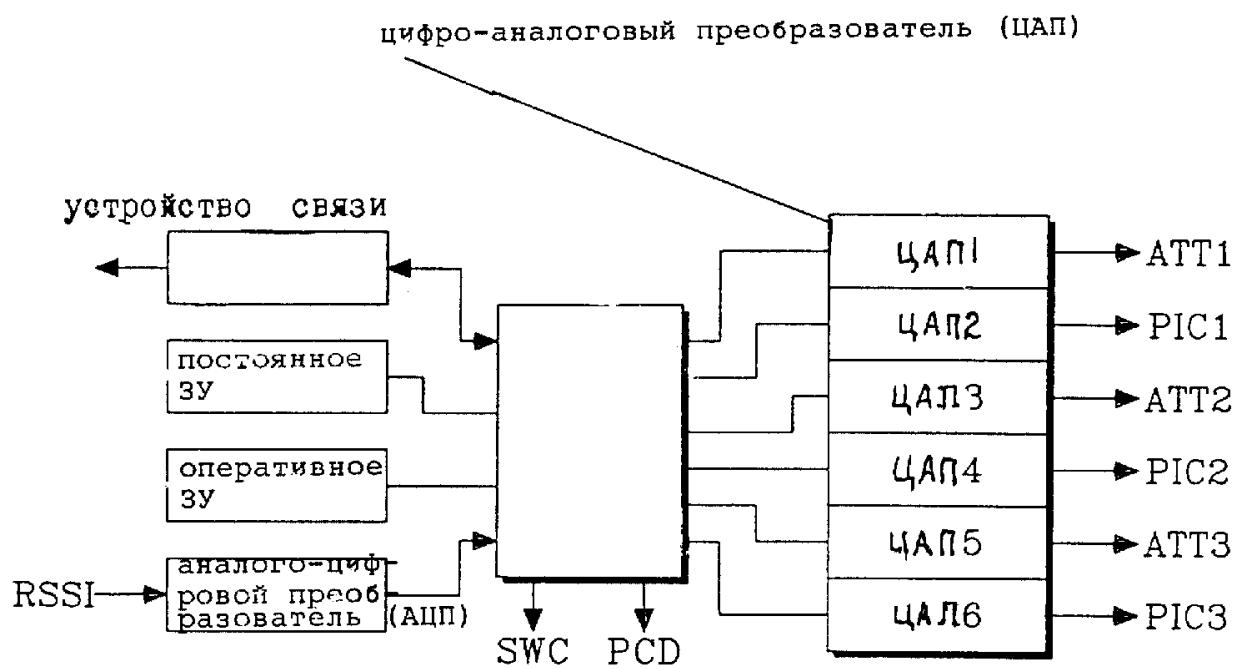
Фиг.6Г



Фиг.7

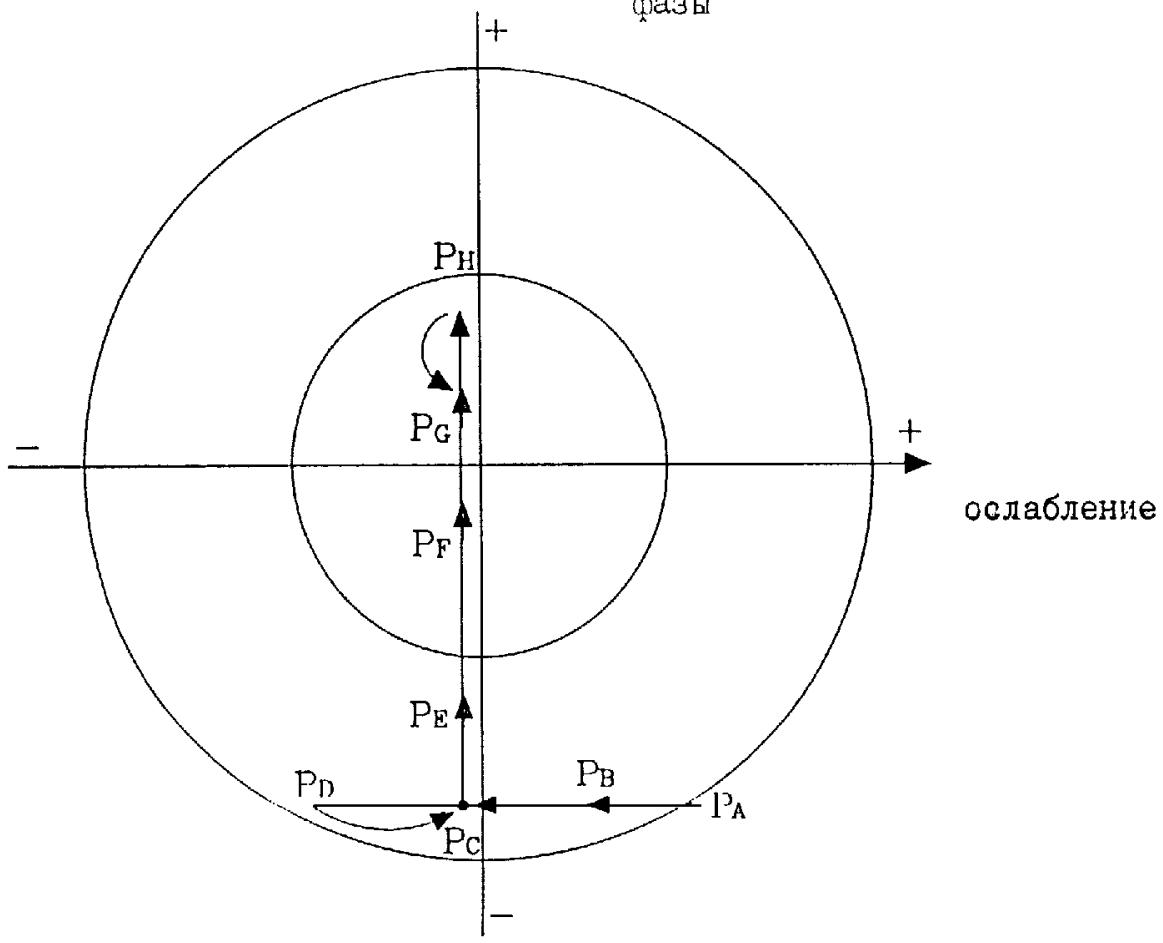
R U 2 1 4 2 6 7 0 C 1

R U ? 1 4 2 6 7 0 C 1

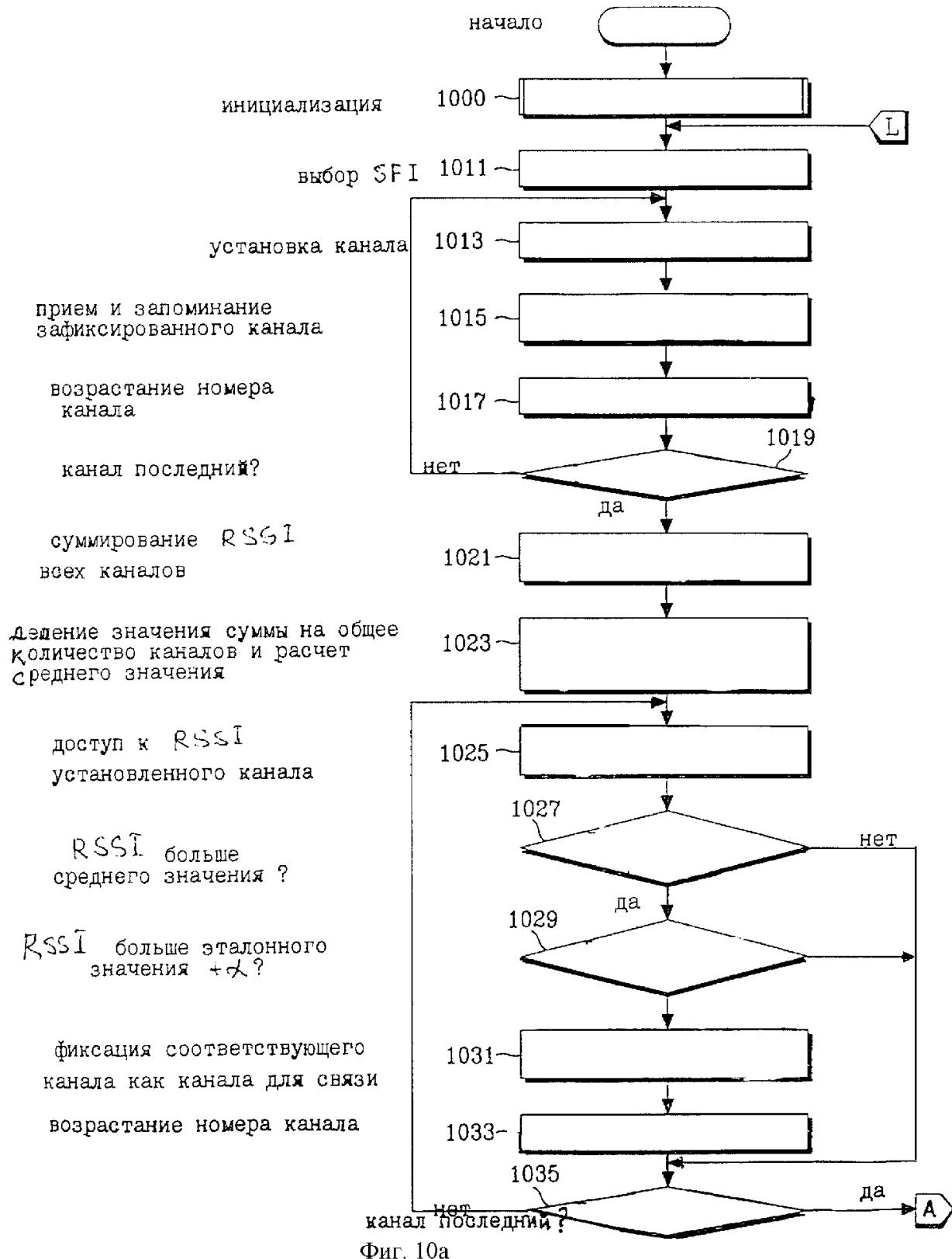


Фиг.8

регулирование фазы

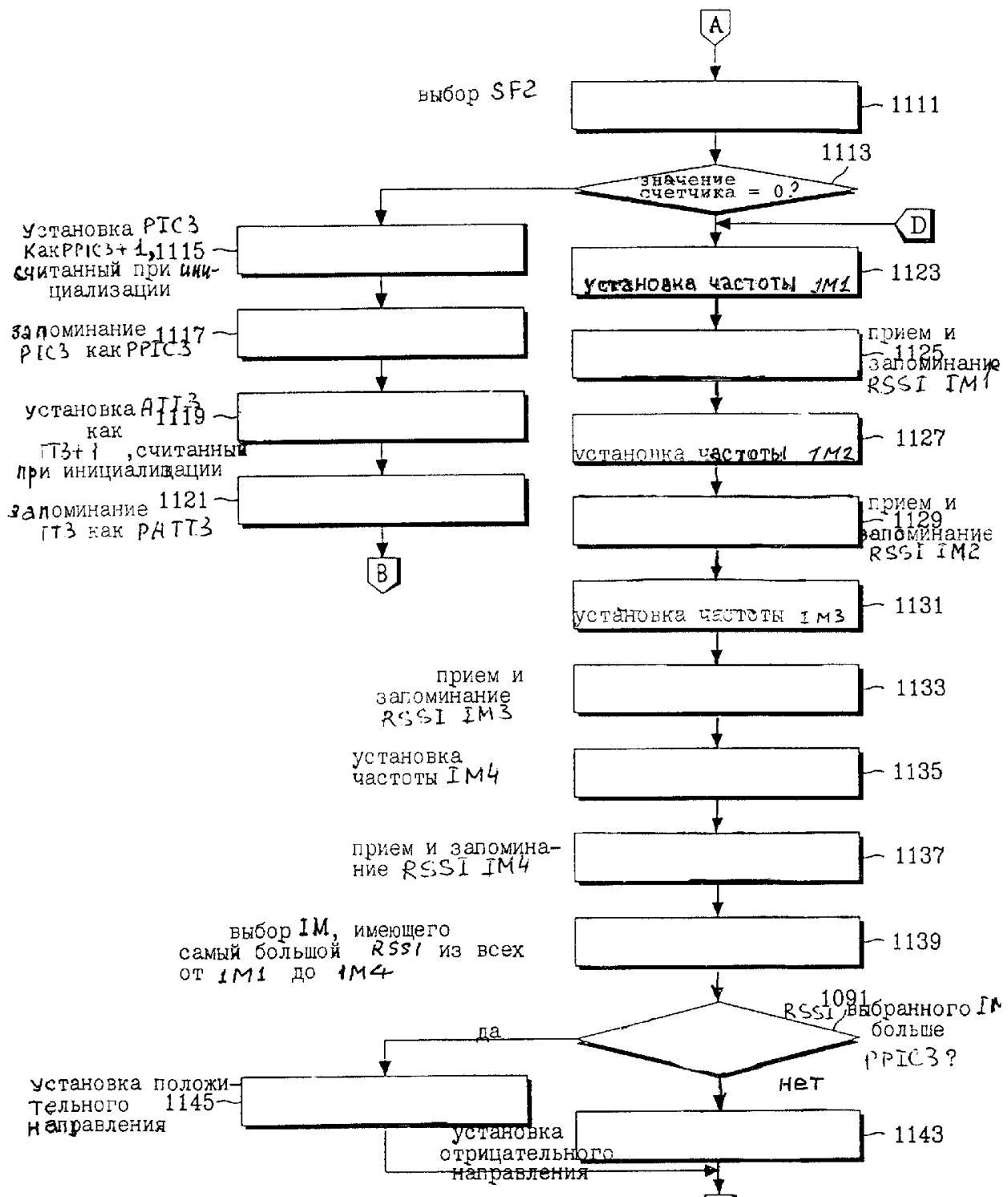


Фиг.9



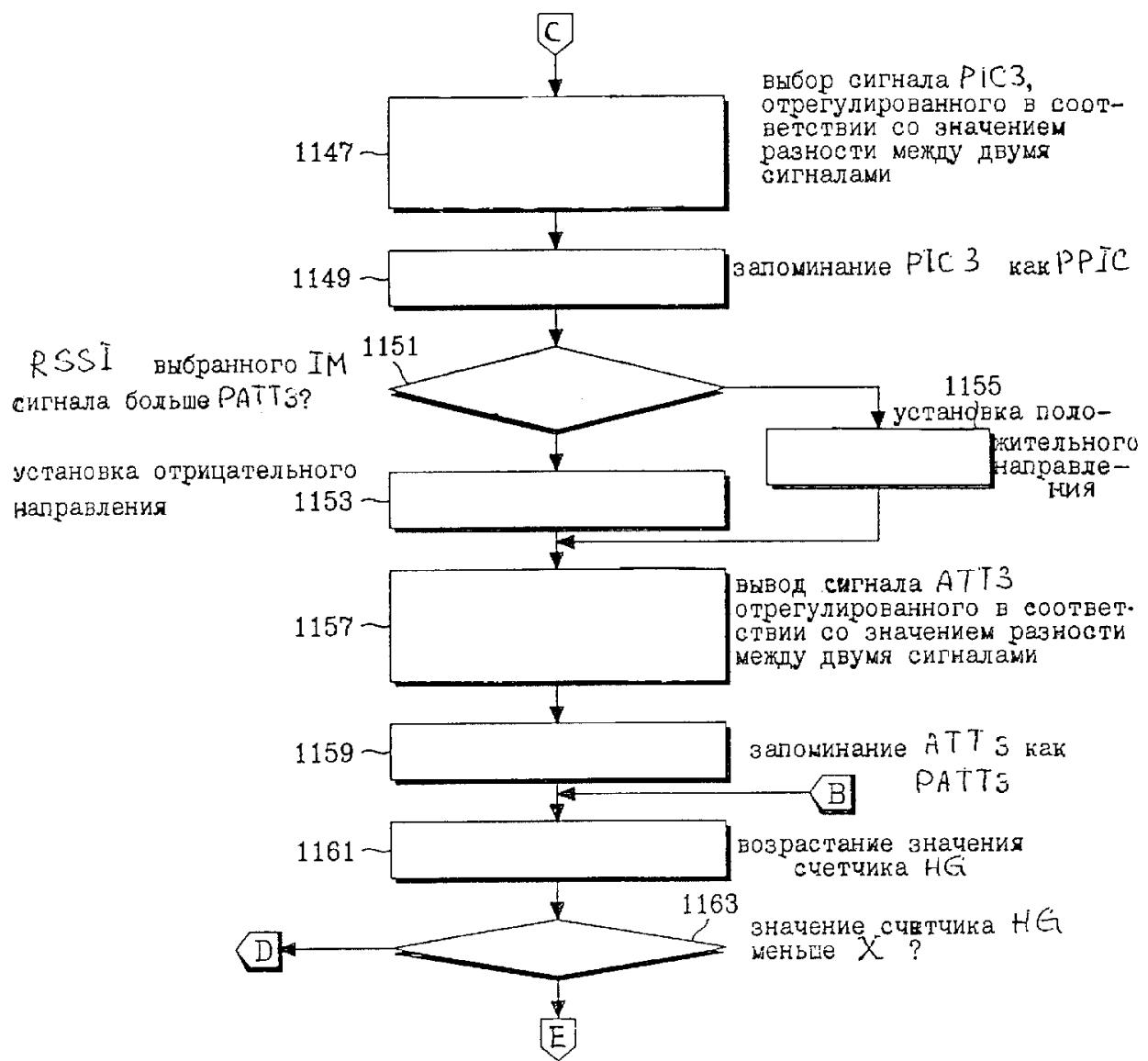
Фиг. 10а

RU 2142670 C1

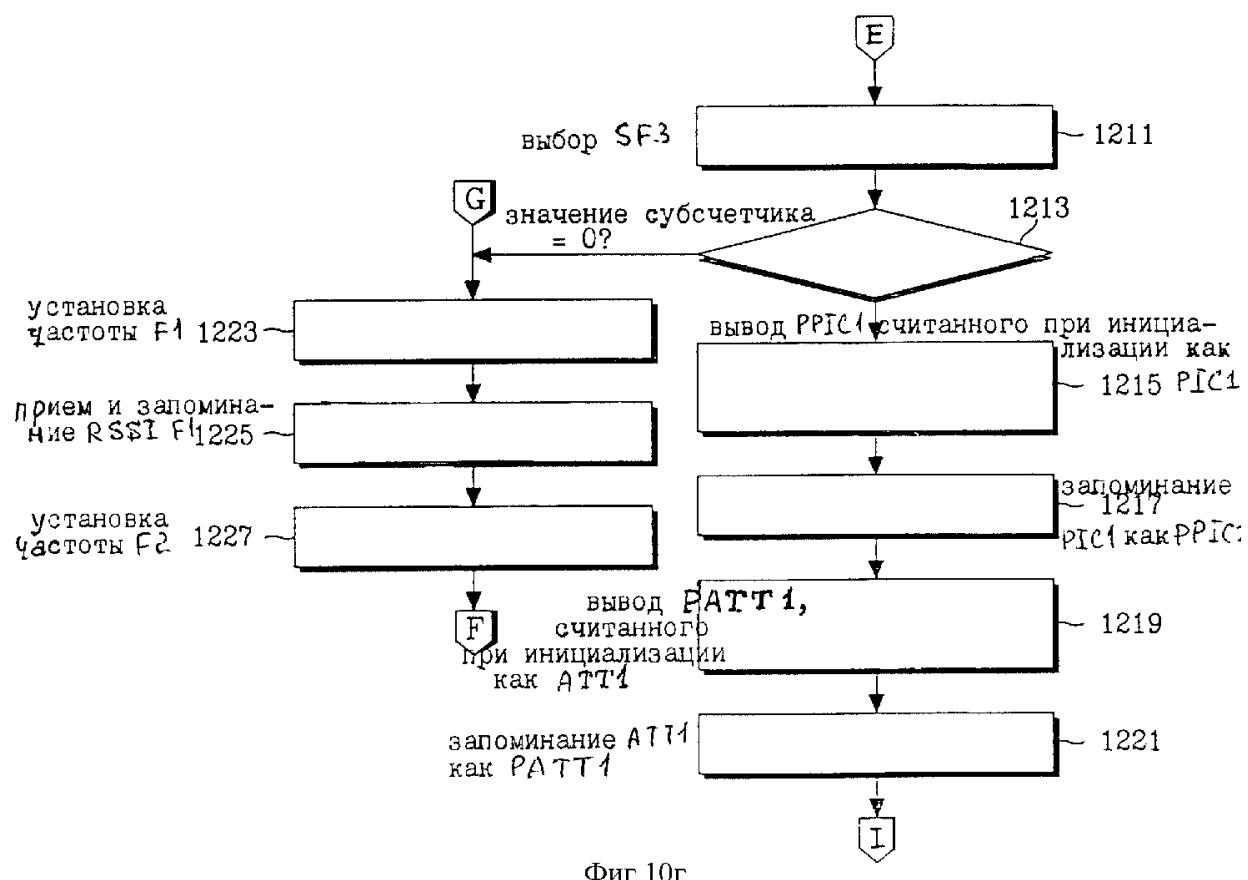


Фиг.10б

RU 2142670 C1

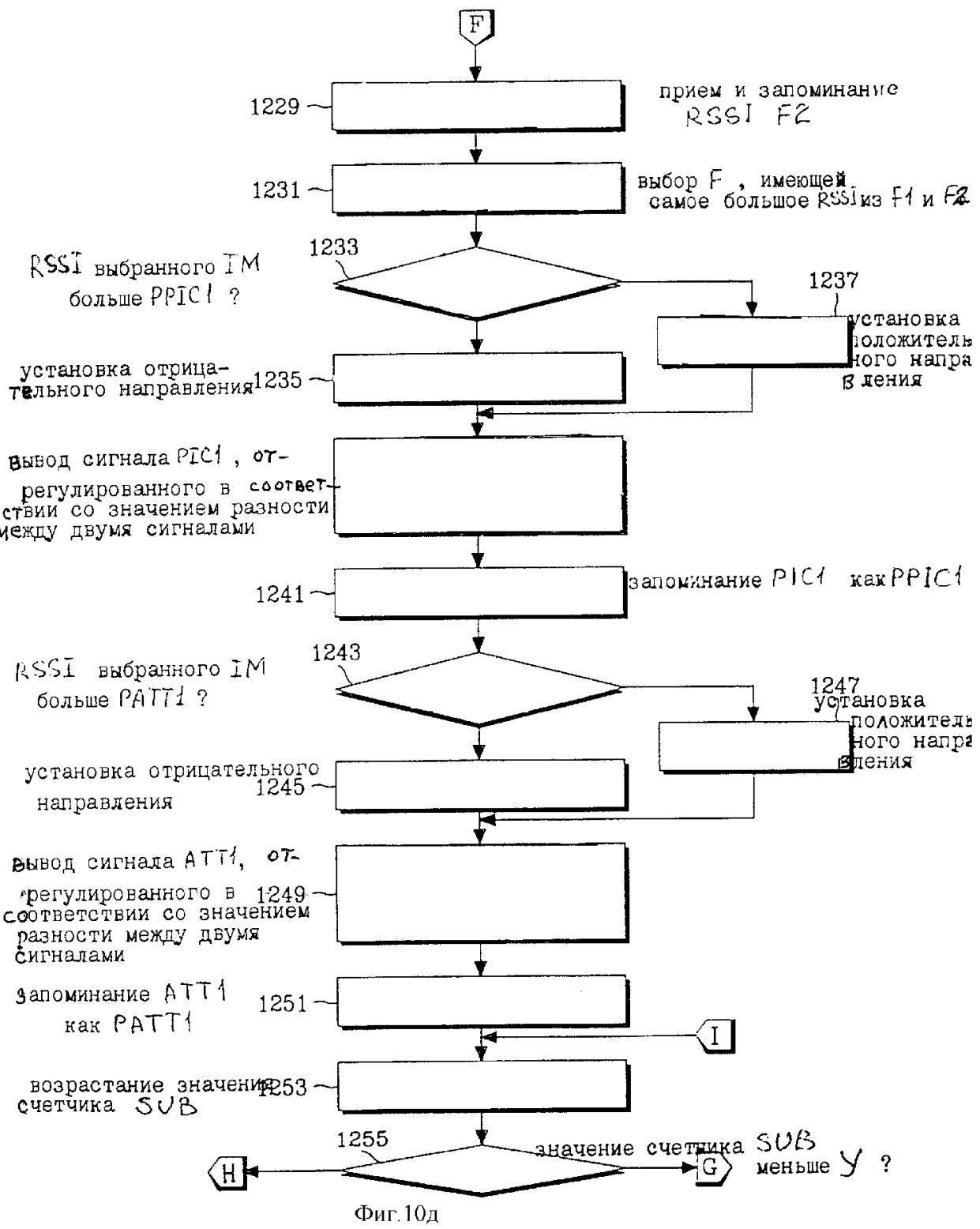


Фиг.10в

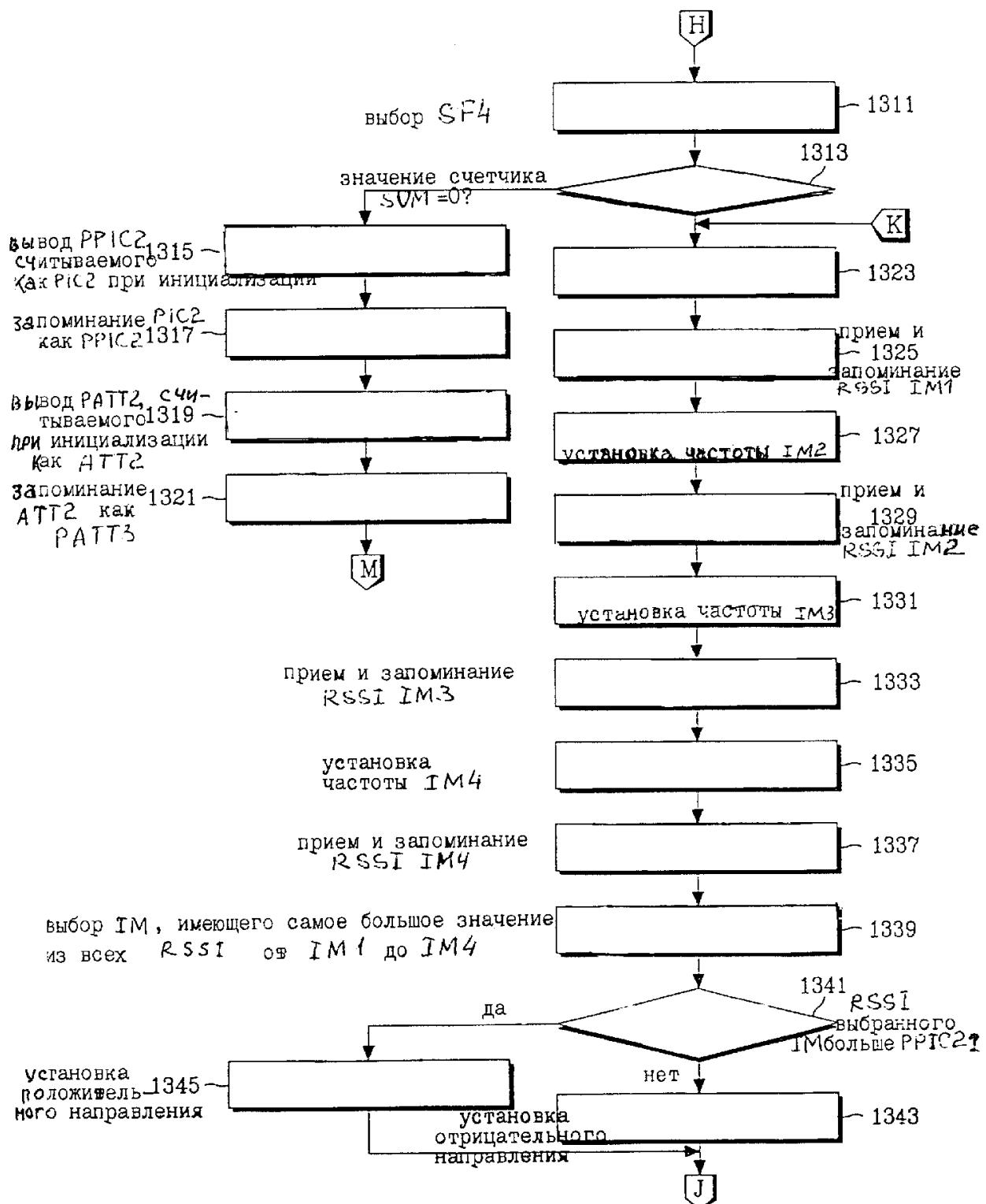


Фиг.10г

RU 2142670 C1



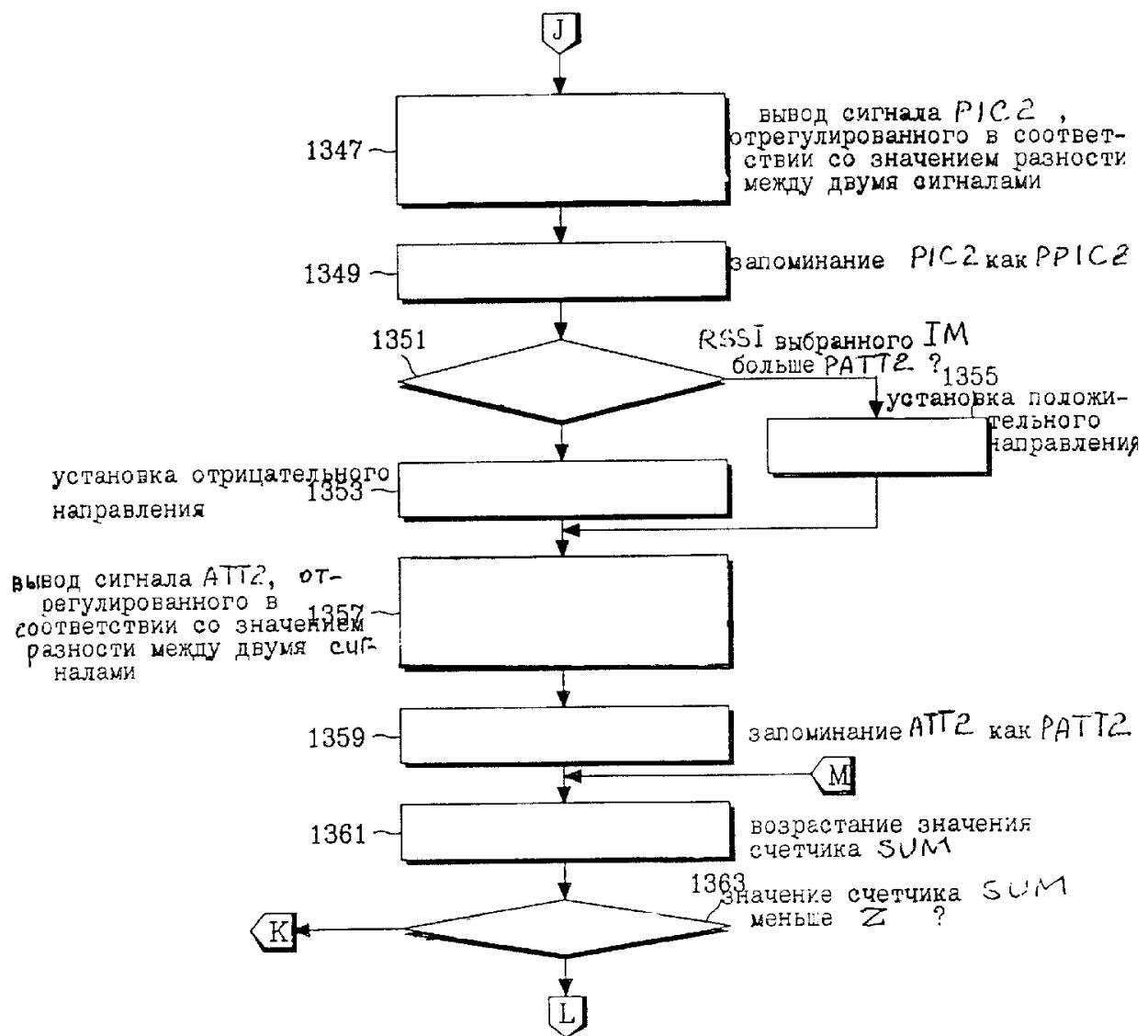
R U 2 1 4 2 6 7 0 C 1



Фиг.10е

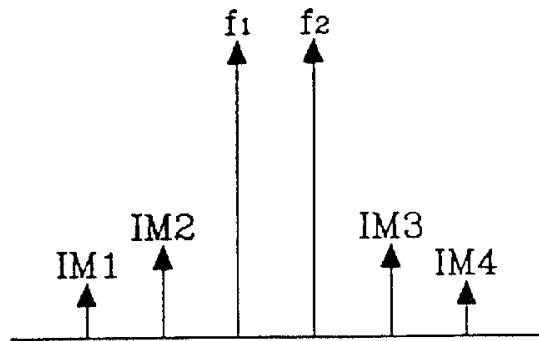
R U 2 1 4 2 6 7 0 C 1

R U ? 1 4 2 6 7 0 C 1

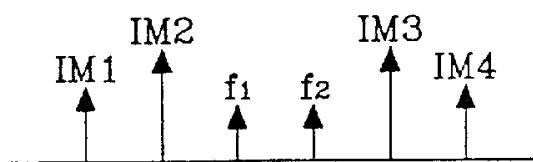


Фиг.10ж

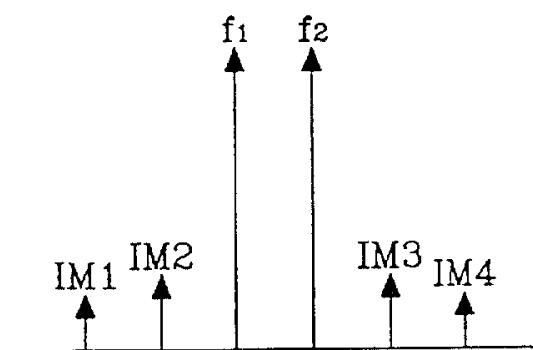
R U 2 1 4 2 6 7 0 C 1



Фиг.11а



Фиг.11в

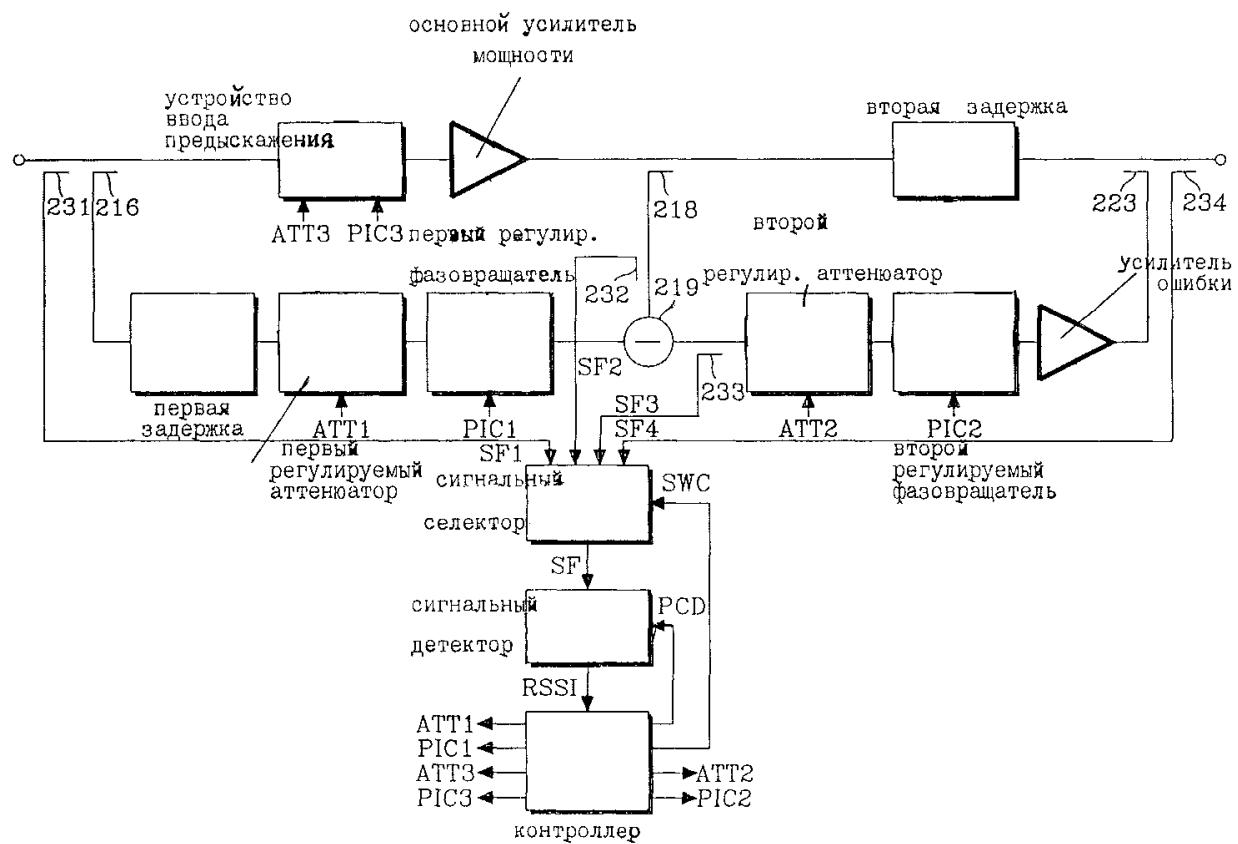


Фиг.11с

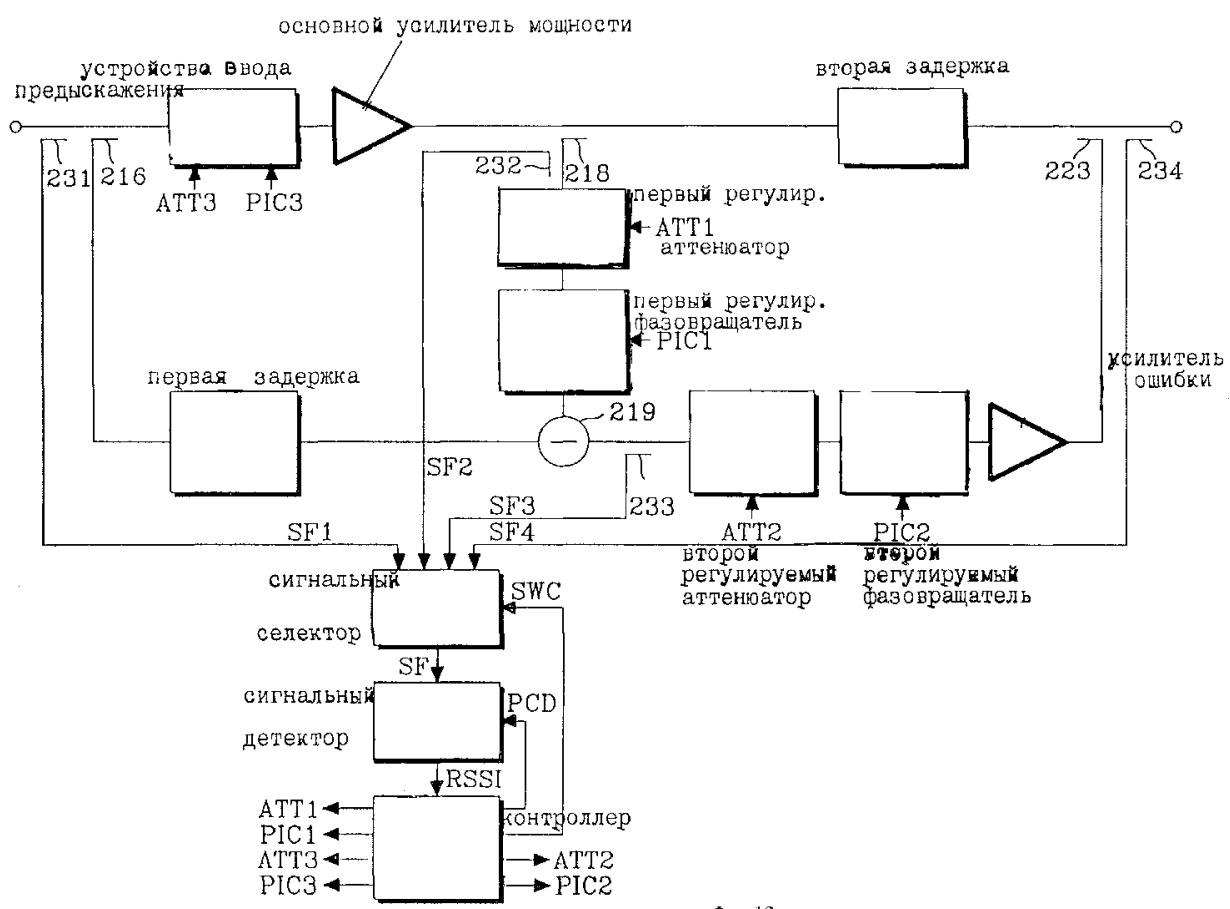
R U 2 1 4 2 6 7 0 C 1

R U ? 1 4 2 6 7 0 C 1

R U 2 1 4 2 6 7 0 C 1



Фиг.12



Фиг.13

R U 2 1 4 2 6 7 0 C 1