

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2007-103413

(P2007-103413A)

(43) 公開日 平成19年4月19日(2007.4.19)

(51) Int. Cl.		F I		テーマコード (参考)
HO 1 L 25/065 (2006.01)		HO 1 L 25/08	Z	5 F 1 3 6
HO 1 L 25/07 (2006.01)		HO 1 L 23/36	D	
HO 1 L 25/18 (2006.01)				
HO 1 L 23/36 (2006.01)				

審査請求 未請求 請求項の数 17 O L (全 24 頁)

(21) 出願番号	特願2005-287552 (P2005-287552)	(71) 出願人	000000295 沖電気工業株式会社 東京都港区虎ノ門1丁目7番12号
(22) 出願日	平成17年9月30日 (2005.9.30)	(74) 代理人	100115417 弁理士 鈴木 弘一
		(72) 発明者	江川 良実 東京都港区虎ノ門1丁目7番12号 沖電気工業株式会社内 Fターム(参考) 5F136 BC07

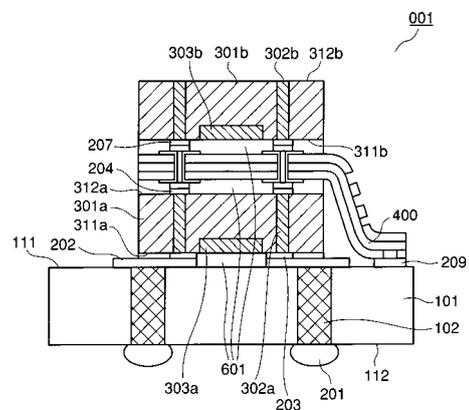
(54) 【発明の名称】 半導体装置及びその製造方法

(57) 【要約】

【課題】 従来の3次元実装型の半導体装置の構造では、半導体チップの積層数が増えるにつれて熱放散が十分にされず、半導体装置の誤動作を引き起こしてしまう可能性があった。

【解決手段】 本願発明の半導体装置は、基板、基板の第1の面上に積層された第1の半導体チップと第2の半導体チップ、放熱シートとから構成されており、放熱シートは、伝熱導電層と伝熱導電層の表裏に形成された第1の絶縁膜及び第2の絶縁膜とを備えると共に、第1の半導体チップと第2の半導体チップとの間に形成された第1の部分と、第1の部分の少なくとも一辺から延在し、基板に接続する第2の部分とを備えており、放熱シートの第2の部分の第2の絶縁層は、伝熱導電層の一部が露出するように形成されている。

【選択図】 図2



【特許請求の範囲】

【請求項 1】

第 1 の領域と、前記第 1 の領域を包囲する第 2 の領域とを有する第 1 の面と、前記第 1 の面の裏面である第 2 の面とを備え、前記第 1 の面と前記第 2 の面とを貫通する第 1 の貫通電極を有する基板と、

第 3 の面と、前記第 3 の面の裏面である第 4 の面とを備え、前記基板の前記第 1 の領域上に前記第 1 の面と前記第 3 の面とが対向するように搭載され、前記第 3 の面と前記第 4 の面とを貫通し、前記基板の前記第 1 の貫通電極と電氣的に接続された第 2 の貫通電極を有する第 1 の半導体チップと、

伝熱導電層と前記伝熱導電層の表裏に形成された第 1 の絶縁層及び第 2 の絶縁層とを備え、前記第 1 の絶縁層側の面である第 5 の面と、前記第 5 の面の裏面である第 6 の面とを備えており、さらに、前記第 1 の半導体チップ上に前記第 4 の面と前記第 5 の面とが対向するように搭載され、前記第 5 の面と前記第 6 の面とを貫通し、前記第 1 の半導体チップの前記第 2 の貫通電極と電氣的に接続された第 3 の貫通電極を有する第 1 の部分と、前記第 1 の部分の少なくとも一辺から延在し、前記基板の前記第 2 の領域に接続された第 2 の部分とから構成される放熱シートと、

10

第 7 の面と、前記第 7 の面の裏面である第 8 の面とを備え、前記放熱シートの前記第 1 の部分上に前記第 1 の部分の前記第 6 の面と前記第 7 の面とが対向するように搭載され、前記第 7 の面と前記第 8 の面とを貫通し、前記放熱シートの前記第 3 の貫通電極と電氣的に接続された第 4 の貫通電極を有する第 2 の半導体チップとを有し、

20

前記放熱シートの前記第 2 の部分の前記第 2 の絶縁層は、前記伝熱導電層の一部が露出するように形成されていることを特徴とする半導体装置。

【請求項 2】

第 1 の領域と、前記第 1 の領域を包囲する第 2 の領域とを有する第 1 の面と、前記第 1 の面の裏面である第 2 の面とを備え、前記第 1 の面と前記第 2 の面とを貫通する第 1 の貫通電極を有する基板と、

第 3 の面と、前記第 3 の面の裏面である第 4 の面とを備え、前記基板の前記第 1 の領域上に前記第 1 の面と前記第 3 の面とが対向するように搭載され、前記第 3 の面と前記第 4 の面とを貫通し、前記基板の前記第 1 の貫通電極と電氣的に接続された第 2 の貫通電極を有する第 1 の半導体チップと、

30

伝熱導電層と前記伝熱導電層の表裏に形成された第 1 の絶縁層及び第 2 の絶縁層とを備え、前記第 1 の絶縁層側の面である第 5 の面と、前記第 5 の面の裏面である第 6 の面とを備えており、さらに、前記第 1 の半導体チップ上に前記第 4 の面と前記第 5 の面とが対向するように搭載され、前記第 5 の面と前記第 6 の面とを貫通し、前記第 1 の半導体チップの前記第 2 の貫通電極と電氣的に接続された第 3 の貫通電極を有する第 1 の部分と、前記第 1 の部分の少なくとも一辺から延在し、前記基板の前記第 2 の領域に接続された第 2 の部分とから構成される放熱シートと、

第 7 の面と、前記第 7 の面の裏面である第 8 の面とを備え、前記放熱シートの前記第 1 の部分上に前記第 1 の部分の前記第 6 の面と前記第 7 の面とが対向するように搭載され、前記第 7 の面と前記第 8 の面とを貫通し、前記放熱シートの前記第 3 の貫通電極と電氣的に接続された第 4 の貫通電極を有する第 2 の半導体チップとを有し、

40

前記放熱シートの前記第 2 の部分の前記第 6 の面には、突起物が形成されていることを特徴とする半導体装置。

【請求項 3】

第 1 の領域と、前記第 1 の領域を包囲する第 2 の領域とを有する第 1 の面と、前記第 1 の面の裏面である第 2 の面とを備え、前記第 1 の面と前記第 2 の面とを貫通する第 1 の貫通電極を有する基板と、

第 3 の面と、前記第 3 の面の裏面である第 4 の面とを備え、前記基板の前記第 1 の領域上に前記第 1 の面と前記第 3 の面とが対向するように搭載され、前記第 3 の面と前記第 4 の面とを貫通し、前記基板の前記第 1 の貫通電極と電氣的に接続された第 2 の貫通電極を

50

有する第 1 の半導体チップと、

伝熱導電層と前記伝熱導電層の表裏に形成された第 1 の絶縁層及び第 2 の絶縁層とを備え、前記第 1 の絶縁層側の面である第 5 の面と、前記第 5 の面の裏面である第 6 の面とを備えており、さらに、前記第 1 の半導体チップ上に前記第 4 の面と前記第 5 の面とが対向するように搭載され、前記第 5 の面と前記第 6 の面とを貫通し、前記第 1 の半導体チップの前記第 2 の貫通電極と電氣的に接続された第 3 の貫通電極を有する第 1 の部分と、前記第 1 の部分の少なくとも一辺から延在し、前記基板の前記第 2 の領域に接続された第 2 の部分とから構成される放熱シートと、

第 7 の面と、前記第 7 の面の裏面である第 8 の面とを備え、前記放熱シートの前記第 1 の部分上に前記第 1 の部分の前記第 6 の面と前記第 7 の面とが対向するように搭載され、前記第 7 の面と前記第 8 の面とを貫通し、前記放熱シートの前記第 3 の貫通電極と電氣的に接続された第 4 の貫通電極を有する第 2 の半導体チップと、

前記基板の前記第 1 の面と前記第 1 の半導体チップと前記放熱シートと前記第 2 の半導体チップとを被覆する封止体とを有し、

前記放熱シートの前記第 2 の部分に、前記第 5 の面と前記第 6 の面とを貫通する第 1 の貫通孔が形成されていることを特徴とする半導体装置。

【請求項 4】

請求項 3 記載の半導体装置であって、

前記封止体は、材料にセラミックを含んでいることを特徴とする半導体装置。

【請求項 5】

請求項 1 ~ 4 いずれか記載の半導体装置であって、

前記第 3 の貫通電極は、前記第 5 の面と前記第 6 の面とを貫通する第 2 の貫通孔と、前記第 2 の貫通孔を介し、前記第 5 の面上と前記第 6 の面上とに亘って形成された第 1 の導電膜とから構成されていることを特徴とする半導体装置。

【請求項 6】

請求項 1 ~ 5 いずれか記載の半導体装置であって、

前記放熱シートの前記第 2 の部分の前記第 1 の絶縁層は、前記伝熱導電層の一部が露出するように形成されており、

前記基板の前記第 1 の面上に形成され、露出した前記伝熱導電層と電氣的に接続された第 2 の導電膜を有していることを特徴とする半導体装置。

【請求項 7】

請求項 6 記載の半導体装置であって、

前記第 2 の導電膜は、前記基板の前記第 1 の貫通電極と接続していることを特徴とする半導体装置。

【請求項 8】

請求項 1 ~ 7 いずれか記載の半導体装置であって、

前記放熱シートの前記伝熱導電層は、配線パターンを有しており、

前記放熱シートの前記配線パターンは、前記第 3 の貫通電極と電氣的に接続していることを特徴とする半導体装置。

【請求項 9】

第 1 の領域と、前記第 1 の領域を包囲する第 2 の領域と有する第 1 の面と、前記第 1 の面の裏面である第 2 の面と、前記第 1 の面と前記第 2 の面とを貫通する第 1 の貫通電極とを備えたチップ領域がマトリックス状に複数形成されたウエハを準備する工程と、

前記各チップ領域の前記第 1 の領域に、第 3 の面と、前記第 3 の面の裏面である第 4 の面と、前記第 3 の面と前記第 4 の面とを貫通する第 2 の貫通電極とを備えた第 1 の半導体チップを、前記第 1 の貫通電極と前記第 2 の貫通電極とが電氣的に接続し、前記第 3 の面と前記チップ領域の前記第 1 の面とが対向するように搭載する工程と、

伝熱導電層と前記伝熱導電層の表裏に形成された第 1 の絶縁層及び第 2 の絶縁層とを備え、前記第 1 の絶縁層側の面である第 5 の面と前記第 5 の面の裏面である第 6 の面とを備えており、さらに、前記第 5 の面と前記第 6 の面とを貫通する第 3 の貫通電極が形成され

10

20

30

40

50

た第 1 の部分と、前記第 1 の部分の少なくとも一辺と接続された第 2 の部分とを有し、前記伝熱導電層が露出するように前記第 2 の部分の前記第 2 の絶縁層が形成された放熱シートを準備する工程と、

前記各チップ領域の前記第 1 の半導体チップの前記第 4 の面に、前記放熱シートの前記第 1 の部分を、前記第 2 の貫通電極と前記第 3 の貫通電極とが電氣的に接続し、前記第 1 の部分の前記第 5 の面と前記第 1 の半導体チップの前記第 4 の面とが対向するように搭載する工程と、

前記各チップ領域の前記放熱シートの前記第 1 の部分の前記第 6 の面に、第 7 の面と、前記第 7 の面の裏面である第 8 の面と、前記第 7 の面と前記第 8 の面とを貫通する第 3 の貫通電極とを備えた第 2 の半導体チップを、前記第 2 の貫通電極と前記第 3 の貫通電極とが電氣的に接続し、前記第 7 の面と前記放熱シートの前記第 6 の面とが対向するように搭載する工程と、

10

前記各チップ領域の前記第 2 の領域に、前記放熱シートの前記第 2 の部分を接続する工程と、

前記ウエハに前記第 1 の半導体チップ、前記放熱シート、前記第 2 の半導体チップを搭載した後、前記ウエハを前記チップ領域ごとに個片に分割する工程とを有することを特徴とする半導体装置の製造方法。

【請求項 10】

請求項 9 記載の半導体装置の製造方法であって、

前記放熱シートを準備する工程は、

20

前記放熱シートの前記第 1 の部分に相当する第 3 の部分と、前記放熱シートの前記第 2 の部分に相当する第 4 の部分とを有する前記第 1 の絶縁層を準備する工程と、

前記第 1 の絶縁層上に、前記伝熱導電層を形成する工程と、

前記第 3 の部分と前記第 3 の部分上に形成された前記伝熱導電層とを貫通する第 2 の貫通孔を形成する工程と、

前記第 2 の貫通孔の側部と前記伝熱導電層とを被覆する第 2 の絶縁層を形成する工程と、

前記第 4 の部分上に形成された前記伝熱導電層の一部が露出するように、前記第 2 の絶縁層にエッチングを施す工程と、

前記第 2 の絶縁層を形成した後、前記第 2 の貫通孔を介し、前記第 1 の絶縁層上と前記第 2 の絶縁層上とに亘って形成された第 1 の導電膜を形成することで、前記第 2 の貫通孔と前記第 1 の導電膜とから構成される前記第 3 の貫通電極を形成する工程とを有することを特徴とする半導体装置の製造方法。

30

【請求項 11】

第 1 の領域と、前記第 1 の領域を包囲する第 2 の領域とを有する第 1 の面と、前記第 1 の面の裏面である第 2 の面と、前記第 1 の面と前記第 2 の面とを貫通する第 1 の貫通電極とを備えたチップ領域がマトリクス状に複数形成されたウエハを準備する工程と、

前記各チップ領域の前記第 1 の領域に、第 3 の面と、前記第 3 の面の裏面である第 4 の面と、前記第 3 の面と前記第 4 の面とを貫通する第 2 の貫通電極とを備えた第 1 の半導体チップを、前記第 1 の貫通電極と前記第 2 の貫通電極とが電氣的に接続し、前記第 3 の面と前記チップ領域の前記第 1 の面とが対向するように搭載する工程と、

40

伝熱導電層と前記伝熱導電層の表裏に形成された第 1 の絶縁層及び第 2 の絶縁層とを備え、前記第 1 の絶縁層側の面である第 5 の面と前記第 5 の面の裏面である第 6 の面とを備えており、さらに、前記第 5 の面と前記第 6 の面とを貫通する第 3 の貫通電極が形成された第 1 の部分と、前記第 1 の部分の少なくとも一辺と接続された第 2 の部分とを有し、前記第 2 の部分の前記第 6 の面に突起物が形成された放熱シートを準備する工程と、

前記各チップ領域の前記第 1 の半導体チップの前記第 4 の面に、前記放熱シートの前記第 1 の部分を、前記第 2 の貫通電極と前記第 3 の貫通電極とが電氣的に接続し、前記第 1 の部分の前記第 5 の面と前記第 1 の半導体チップの前記第 4 の面とが対向するように搭載する工程と、

50

前記各チップ領域の前記放熱シートの前記第 1 の部分の前記第 6 の面に、第 7 の面と、前記第 7 の面の裏面である第 8 の面と、前記第 7 の面と前記第 8 の面とを貫通する第 3 の貫通電極とを備えた第 2 の半導体チップを、前記第 2 の貫通電極と前記第 3 の貫通電極とが電氣的に接続し、前記第 7 の面と前記放熱シートの前記第 6 の面とが対向するように搭載する工程と、

前記各チップ領域の前記第 2 の領域に、前記放熱シートの前記第 2 の部分を接続する工程と、

前記ウエハに前記第 1 の半導体チップ、前記放熱シート、前記第 2 の半導体チップを搭載した後、前記ウエハを前記チップ領域ごとに個片に分割する工程とを有することを特徴とする半導体装置の製造方法。

10

【請求項 1 2】

請求項 1 1 記載の半導体装置の製造方法であって、

前記放熱シートを準備する工程は、

前記放熱シートの前記第 1 の部分に相当する第 3 の部分と、前記放熱シートの前記第 2 の部分に相当する第 4 の部分とを有する前記第 1 の絶縁層を準備する工程と、

前記第 1 の絶縁層上に、前記伝熱導電層を形成する工程と、

前記第 3 の部分と前記第 3 の部分上に形成された前記伝熱導電層とを貫通する第 2 の貫通孔を形成する工程と、

前記第 2 の貫通孔の側部と前記伝熱導電層とを被覆する第 2 の絶縁層を形成する工程と

20

、前記第 4 の部分の前記第 2 の絶縁層に突起物を形成する工程と、

前記第 2 の絶縁層を形成した後、前記第 2 の貫通孔を介し、前記第 1 の絶縁層上と前記第 2 の絶縁層上とに亘って形成された第 1 の導電膜を形成することで、前記第 2 の貫通孔と前記第 1 の導電膜とから構成される前記第 3 の貫通電極を形成する工程とを有することを特徴とする半導体装置の製造方法。

【請求項 1 3】

第 1 の領域と、前記第 1 の領域を包囲する第 2 の領域とを有する第 1 の面と、前記第 1 の面の裏面である第 2 の面と、前記第 1 の面と前記第 2 の面とを貫通する第 1 の貫通電極とを備えたチップ領域がマトリックス状に複数形成されたウエハを準備する工程と、

前記各チップ領域の前記第 1 の領域に、第 3 の面と、前記第 3 の面の裏面である第 4 の面と、前記第 3 の面と前記第 4 の面とを貫通する第 2 の貫通電極とを備えた第 1 の半導体チップを、前記第 1 の貫通電極と前記第 2 の貫通電極とが電氣的に接続し、前記第 3 の面と前記チップ領域の前記第 1 の面とが対向するように搭載する工程と、

30

伝熱導電層と前記伝熱導電層の表裏に形成された第 1 の絶縁層及び第 2 の絶縁層を備え、前記第 1 の絶縁層側の面である第 5 の面と前記第 5 の面の裏面である第 6 の面とを備えており、さらに、前記第 5 の面と前記第 6 の面とを貫通する第 3 の貫通電極が形成された第 1 の部分と、前記第 1 の部分の少なくとも一辺と接続された第 2 の部分とを有し、前記第 2 の部分に前記第 5 の面と前記第 6 の面とを貫通する第 1 の貫通孔を備えた放熱シートを準備する工程と、

前記各チップ領域の前記第 1 の半導体チップの前記第 4 の面に、前記放熱シートの前記第 1 の部分を、前記第 2 の貫通電極と前記第 3 の貫通電極とが電氣的に接続し、前記第 1 の部分の前記第 5 の面と前記第 1 の半導体チップの前記第 4 の面とが対向するように搭載する工程と、

40

前記各チップ領域の前記放熱シートの前記第 1 の部分の前記第 6 の面に、第 7 の面と、前記第 7 の面の裏面である第 8 の面と、前記第 7 の面と前記第 8 の面とを貫通する第 3 の貫通電極とを備えた第 2 の半導体チップを、前記第 2 の貫通電極と前記第 3 の貫通電極とが電氣的に接続し、前記第 7 の面と前記放熱シートの前記第 6 の面とが対向するように搭載する工程と、

前記各チップ領域の前記第 2 の領域に、前記放熱シートの前記第 2 の部分を接続する工程と、

50

前記各チップ領域の前記第 2 の領域に、前記放熱シートの前記第 2 の部分を接続した後、前記第 1 の半導体チップと前記第 2 の半導体チップと前記放熱シートと前記チップ領域の前記第 1 の面とを封止体により被覆する工程と、

前記封止体を形成した後、前記ウエハを前記チップ領域ごとに個片に分割する工程とを有することを特徴とする半導体装置の製造方法。

【請求項 1 4】

請求項 1 3 記載の半導体装置の製造方法であって、

前記放熱シートを準備する工程は、

前記放熱シートの前記第 1 の部分に相当する第 3 の部分と、前記放熱シートの前記第 2 の部分に相当する第 4 の部分とを有する前記第 1 の絶縁層を準備する工程と、

10

前記第 1 の絶縁層上に、前記伝熱導電層を形成する工程と、

前記第 4 の部分と前記第 4 の部分上に形成された前記伝熱導電層とを貫通する第 1 の貫通孔を形成する工程と、

前記第 3 の部分と前記第 3 の部分上に形成された前記伝熱導電層とを貫通する第 2 の貫通孔を形成する工程と、

前記第 2 の貫通孔の側部と前記伝熱導電層とを被覆する第 2 の絶縁層を形成する工程と

、
前記第 2 の絶縁層を形成した後、前記第 2 の貫通孔を介し、前記第 1 の絶縁層上と前記第 2 の絶縁層上とに亘って形成された第 1 の導電膜を形成することで、前記第 2 の貫通孔と前記第 1 の導電膜とから構成される前記第 3 の貫通電極を形成する工程とを有することを特徴とする半導体装置の製造方法。

20

【請求項 1 5】

請求項 9 ~ 1 4 いずれか記載の半導体装置の製造方法であって、

前記放熱シートを準備する工程は、前記放熱シートの前記第 2 の部分の前記絶縁層に、前記伝熱導電層が露出するように開口部を形成する工程を有し、

さらに、前記第 1 の面に第 2 の導電膜を形成する工程を有しており、

前記各チップ領域の前記第 2 の領域に、前記放熱シートの前記第 2 の部分を接続する工程は、前記開口部を介して前記第 2 の導電膜と前記伝熱導電層とを電氣的に接続することを特徴とする半導体装置の製造方法。

【請求項 1 6】

30

請求項 1 5 記載の半導体装置の製造方法であって、

前記第 2 の導電膜を形成する工程は、

前記第 1 の貫通電極と接続するように形成することを特徴とする半導体装置の製造方法

【請求項 1 7】

請求項 1 0、1 2、1 4 いずれか記載の半導体装置の製造方法であって、

前記伝熱導電層を形成する工程は、

前記第 1 の絶縁層上に、第 3 の導電膜を形成する工程と、

前記第 3 の導電膜を形成した後、前記第 3 の導電膜にエッチングを施すことにより、配線パターンを形成する工程とを有することを特徴とする半導体装置の製造方法。

40

【発明の詳細な説明】

【技術分野】

【0 0 0 1】

本発明は、半導体装置及びその製造方法に関するものである。特に本発明は、3次元実装型の半導体装置及びその製造方法に関するものである。

【背景技術】

【0 0 0 2】

従来、半導体装置の小型化の要求を満たすために、単一のパッケージに複数の半導体チップを搭載して半導体装置の実装密度を高めたマルチチップパッケージ (Multi Chip Package) が用いられている。マルチチップパッケージの一つに、複数の半導体チップを垂直

50

方向に積層した3次元実装型構造がある。

【0003】

しかしながら、複数の半導体チップを垂直方向に積層した3次元実装型構造では、通常、半導体チップの積層数を増加した場合、半導体チップにおいて発生した熱を放散することが困難になることがある。

【0004】

このため、例えば、特許文献1のように、電熱導電シートを半導体チップ間に配置することで、半導体チップにおいて発生した熱を放散させる技術が提案されている。特許文献1の第4実施例には、下層半導体チップ36と上層半導体チップ37との間に介挿される略矩形状のシールド部38mと、シールド部38mの四端縁から延設され、基板35に接続されているリード部38n、38n、・・・とを備える伝熱導電シート38について開示されている。下層半導体チップ36、上層半導体チップ37において発生した熱は、接触箇所を介して、伝熱導電シート38に伝わり、シールド部38m、リード部38n、38n、・・・、及びグランド配線35bを伝導し放散される。

10

【特許文献1】特開2004-111656号公報

【発明の開示】

【発明が解決しようとする課題】

【0005】

しかしながら、半導体チップの積層数が増えるにつれて、上記した従来技術文献に記載されている技術では、必要とされる十分な放熱量が得られない場合があった。

20

【課題を解決するための手段】

【0006】

上述した課題を解決するために、本願の代表的な発明の一つは、第1の領域と、第1の領域を包囲する第2の領域とを有する第1の面と、第1の面の裏面である第2の面とを備え、第1の面と第2の面とを貫通する第1の貫通電極を有する基板と、第3の面と、第3の面の裏面である第4の面とを備え、基板の第1の領域上に第1の面と第3の面とが対向するように搭載され、第3の面と前記第4の面とを貫通し、基板の第1の貫通電極と電気的に接続された第2の貫通電極を有する第1の半導体チップと、伝熱導電層と伝熱導電層の表裏に形成された第1の絶縁層及び第2の絶縁層とを備え、第1の絶縁層側の面である第5の面と、第5の面の裏面である第6の面とを備えており、さらに、第1の半導体チップ上に第4の面と第5の面とが対向するように搭載され、第5の面と第6の面とを貫通し、第1の半導体チップの第2の貫通電極と電気的に接続された第3の貫通電極を有する第1の部分と、第1の部分の少なくとも一辺から延在し、基板の前記第2の領域に接続された第2の部分とから構成される放熱シートと、第7の面と、第7の面の裏面である第8の面とを備え、放熱シートの第1の部分上に第1の部分の第6の面と第7の面とが対向するように搭載され、第7の面と第8の面とを貫通し、放熱シートの第3の貫通電極と電気的に接続された第4の貫通電極を有する第2の半導体チップとを有し、放熱シートの第2の部分の第2の絶縁層は、伝熱導電層の一部が露出するように形成されていることを特徴とする半導体装置である。

30

【発明の効果】

40

【0007】

本願の代表的な発明によれば、半導体チップを積層した3次元実装型の半導体装置の放熱性を向上することが可能となるため、半導体装置の誤動作を低減することができる半導体装置を提供することが可能となる。

【発明を実施するための最良の形態】

【0008】

以下、本願発明の実施形態について図面を参照して詳細に説明する。なお、全図面を通して同様の構成には同様の符号を付与する。

【0009】

(第1の実施形態)

50

図1は本願発明の第1の実施形態における半導体装置の構造を示す平面図であり、図2は図1の線2-2'での断面図、図3は放熱シート400を拡大した図である。

【0010】

本願発明の第1の実施形態における半導体装置001は、図1、図2、及び図3に示すように、第1の面111と第1の面111の裏面である第2の面112とを備える基板101、基板101の第2の面112上に形成された外部接続端子201、基板の第1の面111上に積層された第1の半導体チップ301aと第2の半導体チップ301b、第1の半導体チップ301aと第2の半導体チップ301bとの間に形成された第1の部分401と第1の部分401の少なくとも一辺から延在し、基板101に接続する第2の部分402とを備えた放熱シートとから構成されている。さらに、基板101は、第1の面111と第2の面112とを貫通する第1の貫通電極102を有しており、第1の貫通電極102は、基板101の第2の面112上に形成された外部接続端子201と接続している。第1の半導体チップ301aは、第2の貫通電極302aと回路素子303aを有しており、第2の貫通電極302aは、上部配線202と接続パンプ203とを介して第1の貫通電極102と接続している。放熱シート400の第1の部分401は、第3の貫通電極403を有しており、第3の貫通電極403は、接続パンプ204と接続パンプ205とを介して第2の貫通電極302aと接続している。第2の半導体チップ301bは、第4の貫通電極302bと回路素子303bを有しており、第4の貫通電極302bは、接続パンプ206と接続パンプ207とを介して第3の貫通電極403と接続している。

10

【0011】

次に、本実施形態における放熱シート400の構造について説明する。

放熱シート400は、図3に示すように、伝熱導電層404と、伝熱導電層404の表裏に形成された第1の絶縁層405、第2の絶縁層406とから構成されている。伝熱導電層404は、導電体、例えば、銅等で構成されている。第1の絶縁層405、第2の絶縁層406は、絶縁体、例えば、ポリイミド等で構成されている。

20

【0012】

第1の部分401には、第5の面411と第6の面412とを貫通する第3の貫通電極403が形成されている。第3の貫通電極403は、第5の面411と第6の面412とを貫通する第2の貫通孔403aと、第2の貫通孔403aを介し、第5の面411上と第6の面412上とに亘って形成された第1の導電膜403bとから構成されている。第5の面411及び、第6の面412に形成された第1の導電膜403bを所定の配置に設定することで、接続パンプ205、接続パンプ206を所定の配置に設定することが可能となる。さらに、第1の導電膜403bで被覆された第2の貫通孔aを充填する第1の導電体403cが形成されていることが望ましい。これにより、第3の貫通電極403の接続信頼性を向上させることが可能となる。

30

【0013】

第2の部分402の第2の絶縁層406は、第2の部分402の伝熱導電層404の一部が露出するように形成されている。ここで、説明の都合上、伝熱導電層404が露出した部分を露出部501と称す。

第2の部分402の第1の絶縁層405は、第2の部分の伝熱導電層404の一部が露出するように形成されている。第1の絶縁層405に形成された露出部に第2の導電体208が充填されており、第2の導電体208と基板101の第1の面111に形成された第2の導電膜209とを介して、伝熱導電層404と基板101とが接続されている。

40

【0014】

次に、本実施形態の放熱方法について説明する。第1の半導体チップ301a、第2の半導体チップ301bで発生した熱は、放熱シート400の第1の部分401の伝熱導電層604を介して第2の部分402の伝熱導電層404に伝熱する。その後、導電体208、第2の導電膜209とを介して、基板101に放出される。

【0015】

また、第2の部分402の第1の絶縁層405、第2の絶縁層406を介して、大気中

50

に放出される。

さらに、第2の部分402には露出部501が形成されているため、熱伝導性の良い伝熱導電層404から直接大気中に放出される。つまり、第1の半導体チップ301a、第2の半導体チップ301bで発生した熱を、第2の絶縁層406を介することなく、熱伝導性の良い伝熱導電層404から、直接大気中に放出することが可能となる。これにより、半導体装置001の放熱性を向上させることができ、半導体装置001の信頼性を向上させることが可能となる。

【0016】

次に、本実施形態の放熱シートの変形例について説明する。放熱シート400の伝熱導電層404は、配線パターンを有している。放熱シート400の伝熱導電層404と第3の貫通電極403、第1の貫通電極102と接続させることで、電源やグラウンド、又は信号を放熱シート400を介して第1の半導体チップ301a、第2の半導体チップ301bに伝送することが可能となる。これにより、放熱シート400は、放熱の機能だけではなく、配線の機能を有することが可能となる。

10

【0017】

また、本実施形態では、伝熱導電層404は一層としているが、伝熱導電層404が複数層で、その伝熱導電層404の間に絶縁層が介在されていることが望ましい。これにより、例えば、伝熱導電層404の一層目を電源用の配線、二層目をグラウンド用の配線、三層目を信号伝送用の配線とすることで、所定の半導体チップに所定の電源、グラウンド、信号を伝送することが可能となる。

20

【0018】

さらに、放熱シートの伝熱導電層404の少なくとも一部をグラウンドと接続させることで、各半導体チップで発生するノイズを遮断することができるため、積層された第1の半導体チップ301aと第2の半導体チップ301bとを機能ごとに区分けすることが可能となる。例えば、第1の半導体チップ301aをロジック回路、第2の半導体チップ301bをメモリとする。このとき、伝熱導電層404の少なくとも一部は、グラウンドと接続しているため、第1の半導体チップ301a、第2の半導体チップ301bで発生するノイズを機能ごとに遮断することが可能となる。これにより、半導体装置001の動作信頼性を向上させることが可能となる。

【0019】

また、本実施形態では、放熱シート400の第2の部分402は、第1の部分401の一辺のみから延在しているが、二辺、三辺、四辺から延在することが望ましい。これにより、第1の半導体チップ301a、第2の半導体チップ301bから発生した熱を放熱シート400の第2の部分402を介して更なる放熱を行うことが可能となる。

30

【0020】

また、第2の導電膜209は、基板101の第1の貫通電極102の一部と接続していることが望ましい。これにより、第1の半導体チップ301a、第2の半導体チップ301bで発生した熱が、貫通電極102を介して、実装基板に効率よく放熱することが可能となる。

【0021】

次に、放熱シート400以外の構成についてそれぞれ説明する。

基板101は、第1の半導体チップ301aが搭載される第1の領域111aと放熱シート400が接続される第2の領域111bとを有する第1の面111と第2の面112とを備えている。また、基板101は、第1の領域111aに搭載される第1の半導体チップ301aと同種の半導体材料（例えばシリコン）で構成されている。基板101を第1の半導体チップ301aと同種の半導体材料で構成することにより、基板101、第1の半導体チップ301aの熱膨張係数を一致させることができるので、熱膨張及び熱収縮の際により応力が生ずる可能性を低減することが可能となる。

40

【0022】

基板101には、第1の面111と第2の面112とを貫通する第1の貫通電極102

50

が形成されている。第1の貫通電極102は、搭載される第1の半導体チップ301a、及び外部接続端子201とに電氣的に接続されている。

【0023】

基板101の第1の面111には、第1の貫通電極102と接続バンプ203とを接続する上部配線202が形成されている。上部配線202を所定の位置に形成することで、接続バンプ203を所定の位置に設定することが可能となる。

【0024】

第1の面111の第2の領域111bには、第2の導電膜208が形成されている。さらに、第2の導電膜は、基板101の第1の貫通電極102と接続していることが望ましい。これにより、伝熱導電層404と第1の貫通電極102とを電氣的に接続することが可能となる。

10

基板101の第2の面112には、第1の貫通電極102と接続する外部接続端子201が形成されている。外部接続端子201は、外部基板への実装の際、外部基板と第1の貫通電極102とを電氣的に接続する。

【0025】

基板101の第1の領域111a上には、第1の面111と第3の面311aとが対向するように第1の半導体チップ301aが搭載されている。第1の半導体チップ301aには、回路素子303aを有する第3の面311aと第4の面312aとを貫通する第2の貫通電極302aが形成されている。第2の貫通電極302aは、回路素子303aと電氣的に接続されている。また、第2の貫通電極302aは、導電体により構成されており、例えば、銅、アルミニウム、ポリシリコン等で構成されている。

20

【0026】

第1の半導体チップの第2の貫通電極302aの両端部には、上部配線202と接続する接続バンプ203、接続バンプ205と接続する接続バンプ204がそれぞれ形成されている。接続バンプ203、接続バンプ204は、導電体、例えば半田もしくは鉛フリー半田、銅、金等で構成されている。

【0027】

第1の半導体チップ301aの第4の面312上には、第4の面312と第1の部分401の第5の面411が対向するように放熱シート400が搭載されている。放熱シート400の第3の貫通電極403の両端部には、接続バンプ204と接続する接続バンプ205、接続バンプ207と接続する接続バンプ206がそれぞれ形成されている。なお、接続バンプ205、接続バンプ206は、接続バンプ203、接続バンプ204と同様の構成を有するものとする。

30

【0028】

第1の部分401の第6の面412上には、第6の面412と第7の面311bとが対向するように第2の半導体チップ301bが搭載されている。第2の半導体チップ301bには、回路素子303bを有する第5の面311bと第6の面312bとを貫通する第2の貫通電極302bが形成されている。第2の貫通電極302bは、回路素子303bと電氣的に接続されている。なお、第2の貫通電極302bは、第2の貫通電極302aと同様の構成を有するものとする。

40

【0029】

基板101と第1の半導体チップ301aとの間、第1の半導体チップ301aと放熱シート400の第1の部分401との間、及び放熱シート400の第1の部分401と第2の半導体チップ301bとの間には、上部配線202、接続バンプ203、接続バンプ204、接続バンプ205、接続バンプ206、接続バンプ207、接続バンプ208の側部、回路素子303a、及び回路素子303bとを被覆するように封止層601が形成されている。封止層601は、絶縁体で構成されており、例えばエポキシ等の固形樹脂、液状樹脂等で構成されている。上記の部分被覆することで、所定の部位以外で、上部配線202、接続バンプ203、接続バンプ204、接続バンプ205、接続バンプ206、接続バンプ207、接続バンプ208の側部、回路素子303a、及び回路素子303

50

bが接触し、ショートする可能性を低減することができる。さらに、基板101と第1の半導体チップ301aとの間の空間、第1の半導体チップ301aと放熱シートの第1の部分401との間の空間、及び放熱シートの第1の部分401と第2の半導体チップ301bとの間の空間とを充填するように形成されていることが望ましい。上記の空間を充填することにより、半導体装置001のリフロー耐性を向上させることが可能となる。

【0030】

次に、本実施形態の半導体装置001の製造方法について説明する。説明を容易にするため、放熱シート400を形成する工程を第1の工程と称し、第1の半導体チップ301a、第2の半導体チップ301bにそれぞれ第2の貫通電極302a、第2の貫通電極302b、接続パンプ203、接続パンプ204、接続パンプ207が形成されるまでの工程（基板101に搭載される前に行われる半導体チップ301a、半導体チップ301bの製造工程）を第2の工程と称し、それ以降の工程を第3の工程と称し、それぞれ説明する。第1の工程は図4で示され、第2の工程は図5で示され、第3の工程は図6で示されている。

10

【0031】

まず、第1の工程について説明する。図4は放熱シート400の製造工程を示す断面図である。

まず、図4(a)に示すように、絶縁シートである第1の絶縁層405を準備する。第1の絶縁層405は、絶縁体、例えば、ポリイミド等で構成されている。また、第1の絶縁層404の形状は、基板101との接続方法で決定される。例えば、本実施形態では、放熱シート400の第1の部分401の一辺から第2の部分402が延在し基板101の第2の領域111bと接続しているため、放熱シートの第1の部分401に相当する第3の部分421と、第1の部分401の一辺に接続された第2の部分402に相当する第4の部分422により、第1の絶縁層405は構成されることになる。また、放熱シート400の第1の部分401の四辺から第2の部分402が延在し基板101の第2の領域111bと接続する場合は、放熱シート400の第1の部分401に相当する第3の部分421と、第1の部分401の四辺と接続された4つの第2の部分402に相当する第4の部分422により、第1の絶縁層405は構成されることになる。

20

【0032】

次に、第1の絶縁層405上に伝熱導電層404を形成する。伝熱導電層404は、導電体、例えば、銅やアルミニウム等で構成される。伝熱導電層602は、スパッタリング等により絶縁層603a上に堆積させることで形成される。さらに、所定の位置にエッチングを施すことにより、所定の配線パターンを形成することが可能となる。

30

【0033】

次に、図4(b)に示すように、伝熱導電層404が形成された第1の絶縁層405の第3の部分421に第2の貫通孔403aを形成する。第2の貫通孔403aは、パンチ等の機械的もしくはエッチング等の化学的な方法により形成される。

【0034】

次に、第2の貫通孔403aの側部及び伝熱導電層404を第2の絶縁層406で被覆する。第2の絶縁層406は、絶縁体、例えば、ポリイミドで構成されている。第2の絶縁層406は、印刷法やスピンコート法により形成される。第2の絶縁層406により、伝熱導電層404と第3の貫通電極403とを電氣的に離間することが可能となる。

40

【0035】

次に、第3の部分421上に形成された第2の絶縁層406の所定の位置にエッチングを施すことにより、伝熱導電層404の一部を露出させる。伝熱導電層404の一部を露出させた露出部501を設けることで、第1の半導体チップ301a、第2の半導体チップ301bで発生した熱は、第2の絶縁層406を介することなく、熱伝導性の良い伝熱導電層404から、直接大気中に放出することが可能となる。これにより、半導体装置の放熱を十分に行うことができ、半導体装置の信頼性を向上させることが可能となる。

【0036】

50

次に、図4(c)に示すように、第2の絶縁層406で被覆された第2の貫通孔403aの側部及び第2の絶縁層406上に第1の導電膜403bを形成する。第1の導電膜403bは、スパッタリングや化学気相成長法(Chemical Vapor Deposition, CVD)により形成される。その後、所定の形状でエッチングされ、第2の貫通孔403aの側部、第1の絶縁層405、及び第2の絶縁層406の表面に残存させる。これにより、第2の貫通孔403aと第1の導電膜403bとから構成される第2の貫通電極403が形成される。

【0037】

次に、第4の部分422上に形成された第1の絶縁層405の所定の位置にエッチングを施すことにより、伝熱導電層404の一部を露出させ、その露出部に、第2の導電体408を形成する。 10

【0038】

次に、第1の絶縁層405、第2の絶縁層406上に形成された第1の導電膜403bの所定の位置に接続パンプ205、接続パンプ206をそれぞれ形成する。接続パンプ205、接続パンプ206は、フォトリソエッチングにより第1の導電膜403bの所定の位置以外にマスクを形成し、スパッタリング、メッキ等で第1の導電膜403b上に導電体を形成した後、マスクを取り除くことで形成される。

【0039】

さらに、第1の導電膜403bを形成する前に、第2の貫通孔403aの側部に形成された第2の絶縁層406にエッチングを施すことが望ましい。これにより、所定の位置で伝熱導電層404と第3の貫通電極403とを電氣的に接続させることができ、第3の貫通電極403を介して、第1の半導体チップ301a、第2の半導体チップ301bに所定の信号を伝送することが可能となる。 20

【0040】

さらに、第1の導電膜403bを形成した後、第1の導電膜403bで被覆された貫通孔403aに、導電体403cを充填することが望ましい。これにより、第3の貫通電極403の接続信頼性を向上させることが可能となる。

【0041】

次に、第2の工程について説明する。なお、以下では、第1の半導体チップ301aに第2の貫通電極302a、接続パンプ203、接続パンプ204を形成する工程のみを説明し、同様の工程である半導体チップ301bに第4の貫通電極302b、接続パンプ207を形成する工程については省略する。 30

【0042】

まず、図5(a)に示すように、区画された複数の回路素子領域を有するウエハ300を準備する。

次に、ウエハ300の回路素子303aを有する第3の面311aに溝部701を形成する。溝部701は、例えば、フォトリソエッチングによりマスクを作製した後、ドライエッチングで形成される。溝部701の深さは、例えば、ウエハの厚さ760 μ mに対して100 μ m以上である。また、溝部701の径は、例えば、10~20 μ mである。

【0043】

次に、図5(b)に示すように、絶縁膜702で溝部701の側面及び底面を被覆する。絶縁膜702は、例えば、酸化シリコン等の絶縁体で構成されている。絶縁膜702は、CVD等により形成される。 40

さらに、絶縁膜702で被覆された溝部701を第4の導電膜703で被覆することが望ましい。第4の導電膜703は、例えば銅等の導電体で構成されている。第4の導電膜703は、CVD等により形成され、電解メッキ法により形成される第2の導電体704の下地となる。

【0044】

次に、絶縁膜702、第4の導電膜703で被覆された溝部701を充填するように第2の導電体704を形成する。第2の導電体704は、例えば、銅やアルミニウム、ポリ 50

シリコン等の導電体で構成されている。第2の導電体704は、フォトリソエッチングにより溝部701を除く位置にマスクを形成したのち、電解メッキ法により溝部701に導電体を充填することで形成される。また、別の形成方法として、溝部701が形成されている第3の面311aに、電界メッキ法により溝部701が充填するまで第2の導電体704を堆積したのち、機械的研磨や化学的機械的研磨（Chemical Mechanical Polishing, CMP）等により、溝部701以外に形成された第2の導電体704を除去できるまで、第5の面311aを研磨する方法もある。

【0045】

次に、溝部701の第2の導電体704と回路素子303aとを電氣的に接続する配線を、第3の面311aに形成する（図示せず）。例えば、銅、アルミニウム等の導電膜をCVD等によりウエハ300の第3の面311aに形成し、フォトリソエッチングでパターンニングすることで、溝部701の第2の導電体704と回路素子303aとを接続させる配線を形成することが可能となる。さらに、回路素子303aの形成工程で、予め電極パッドを形成しておき、電極パッド部分に溝部701、絶縁膜702、導電膜703、第2の導電体704を形成することが望ましい。これにより、第2の導電体704を形成した後、回路素子303aと電氣的に接続する配線を形成する工程を省くことが可能となる。

10

【0046】

次に、第3の面311aに、溝部701の第2の導電体704と接続する接続バンプ203を形成する。接続バンプ203は、フォトリソエッチングにより第2の導電体704を除く位置にマスクを形成し、スパッタリング、メッキ等で第2の導電体704の上面に導電体を形成したのち、マスクを取り除くことで形成される。

20

【0047】

次に、図5(c)に示すように、第3の面311aに形成された接続バンプ203を支持台801に取り付け、第4の面312aを、少なくとも第2の導電体704が露出するまで研磨する。この研磨は、例えば、機械的研磨や化学的機械的研磨により行われる。溝部701の第2の導電体704が露出することにより、第2の貫通電極302aを形成することができる。第2の貫通電極302aの形成工程は、回路素子303aの形成工程と同様に半導体プロセスにより形成できるため、製造コストを大幅に増やすことなく第2の貫通電極302aを作製することが可能となる。さらに、第1の半導体チップ301aに個片化する前のウエハ300の厚さが20~100 μm になるように研磨することが望ましい。上記の条件で研磨を行うことで、第1の半導体チップ301aが割れることを防ぐことができ、かつ第1の半導体チップ301aの薄片化が可能となり半導体装置001の実装密度を高めることが可能となる。

30

【0048】

次に、図5(d)に示すように、第4の面312aに、第2の貫通電極302aと接続する接続バンプ204を形成する。なお、接続バンプ204の作製方法については、接続バンプ203と同様の方法を有する。

【0049】

最後に、図5(e)に示すように、複数の回路素子領域が形成されたウエハ300を、例えば機械的な工程により、各回路素子領域ごとに個片に分割することで、接続バンプ203、接続バンプ204と接続した半導体チップ301aが形成される。

40

【0050】

なお、上記の第1の工程では、第3の面311aに接続バンプ203を形成後、第4の面312aを研磨し、第4の面312aに接続バンプ204を形成しているが、第4の面312aを研磨した後、第3の面311aと第4の面312aにそれぞれ接続バンプ203、接続バンプ204を形成しても良い。また、第1の半導体チップ301aは、第2の貫通電極302aを介して、第2の半導体チップ301bや基板101との接続しているため、回路素子303aは第3の面311a、第4の面312aのどちらに形成されていても良い。

50

【0051】

次に、本実施形態の第2の工程について説明する。

まず、図6(a)に示すように、第1の半導体チップ301aが搭載される第1の領域111aと放熱シート400が接続される第2の領域111bとを有する第1の面111と第2の面112と、第1の面111と第2の面112とを貫通する第1の貫通電極102とを備えた複数のチップ領域がマトリクス状に複数形成されたウエハ100を準備する。なお、第1の貫通電極102の作製方法は、本実施形態のウエハ300の第2の貫通電極302aの作製方法と同様の方法である。

【0052】

次に、ウエハ100の第1の面111に上部配線202、及び第2の導電膜209を形成する。導電膜をスパッタリングにより、ウエハ100の第1の面に111に形成し、フォトリソエッチングでパターニングすることによって、ウエハ100の第1の面111に上部配線202、及び第2の導電膜209を形成する。 10

【0053】

次に、図6(b)に示すように、ウエハ100の第1の領域111aに、ウエハ100の複数のチップ領域ごとに第1の半導体チップ301aを搭載する。このとき、上部配線202と接続バンプ203が接続するように搭載する。

【0054】

次に、第1の半導体チップ301上に放熱シート400を搭載する。このとき、放熱シート400に形成されている接続バンプ205と第1の半導体チップ301aの接続バンプ204とを接続するように搭載する。また、放熱シート400の第2の導電体408と基板101の第2の導電膜209とが接続させる。このとき、ボンディングツール802を用いて、放熱シート400の上部から押しつけることで接続させる。 20

【0055】

次に、図6(c)に示すように、放熱シート400に第2の半導体チップ301bを搭載する。このとき、接続バンプ206と接続バンプ207が接続するように搭載する。

【0056】

次に、ウエハ100、第1の半導体チップ301a、放熱シート400、第2の半導体チップ301bの側部から、封止層601をウエハ100と第1の半導体チップ301aとの間、第1の半導体チップ301aと放熱シート400との間、及び放熱シート400と第2の半導体チップ301bとの間に注入する。第1の半導体チップ301a、放熱シート400、第2の半導体チップ301bを搭載してから、一括して封止層601を注入しても良いし、第1の半導体チップ301a、放熱シート400、第2の半導体チップ301bを、随時、封止層601を注入ながら積層、接続しても良い。 30

【0057】

次に、図6(d)に示すように、基板101の第1の貫通電極102と接続する外部接続端子201を形成する。

最後に、図6(e)に示すように、例えば機械的な工程により、ウエハ100をチップ領域ごとに個片化することで、半導体装置001が得られる。

【0058】

(第2の実施形態)

図7は本願発明の第2の実施形態における半導体装置の構造を示す平面図であり、図8は図7の線8-8'での断面図、図9は放熱シート400を拡大した図である。 40

【0059】

本願発明の第2の実施形態における半導体装置001は、図7、図8、及び図9に示すように、第1の面111と第1の面111の裏面である第2の面112とを備える基板101、基板101の第2の面112上に形成された外部接続端子201、基板の第1の面111上に積層された第1の半導体チップ301aと第2の半導体チップ301b、第1の半導体チップ301aと第2の半導体チップ301bとの間に形成された第1の部分401と第1の部分401の少なくとも一辺から延在し、基板101に接続する第2の部分 50

402とを備えた放熱シートとから構成されている。さらに、基板101は、第1の面111と第2の面112とを貫通する第1の貫通電極102を有しており、第1の貫通電極102は、基板101の第2の面112上に形成された外部接続端子201と接続している。第1の半導体チップ301aは、第2の貫通電極302aと回路素子303aを有しており、第2の貫通電極302aは、上部配線202と接続パンプ203とを介して第1の貫通電極102と接続している。放熱シート400の第1の部分401は、第3の貫通電極403を有しており、第3の貫通電極403は、接続パンプ204と接続パンプ205とを介して第2の貫通電極302aと接続している。第2の半導体チップ301bは、第4の貫通電極302bと回路素子303bを有しており、第4の貫通電極302bは、接続パンプ206と接続パンプ207とを介して第3の貫通電極403と接続している。 10

【0060】

次に、本実施形態における放熱シート400の構造について説明する。

放熱シート400は、図9に示すように、伝熱導電層404と、伝熱導電層404の表裏に形成された第1の絶縁層405、第2の絶縁層406とから構成されている。

第2の部分402の第2の絶縁層406上には、突起物502が形成されている。突起物502は、絶縁体で構成されている。

なお、放熱シート400の他の構成については、第1の実施形態の放熱シート400と同様の構成を有するものとする。

【0061】

次に、本実施形態の放熱方法について説明する。第1の半導体チップ301a、第2の半導体チップ301bで発生した熱は、放熱シート400の第1の部分401の伝熱導電層604を介して第2の部分402の伝熱導電層404に伝熱する。その後、導電体208、第2の導電膜209とを介して、基板101に放出される。 20

【0062】

また、第2の部分402の第1の絶縁層405、第2の絶縁層406を介して、大気中に放出される。

さらに、第2の部分402には突起物502が形成されているため、突起物502の表面からも大気中に放出される。つまり、第1の半導体チップ301a、第2の半導体チップ301bで発生した熱を、突起物502により実質的に表面積が大きくなる第2の絶縁層406を介して、大気中に放出することが可能となる。これにより、半導体装置001の放熱性を向上させることができ、半導体装置001の信頼性を向上させることが可能となる。 30

なお、放熱シート400以外の構成については、第1の実施形態と同様の構成を有するものとする。

【0063】

次に、本実施形態の半導体装置の製造方法について説明する。第1の半導体チップ301a、第2の半導体チップ301bにそれぞれ第2の貫通電極302a、第2の貫通電極302b、接続パンプ203、接続パンプ204、接続パンプ207が形成されるまでの工程（基板101に搭載される前に行われる半導体チップ301a、半導体チップ301bの製造工程）は、第1の実施形態の第2の工程と同様の方法を有し、それ以降の工程は、第1の実施形態の第3の工程と同様の方法を有するため、ここでは説明せず、放熱シートを形成する工程である第1の工程のみを説明する。 40

【0064】

第1の工程について説明する。図10は放熱シート400の製造工程を示す断面図である。

まず、図10(a)に示すように、絶縁シートである第1の絶縁層405を準備する。第1の絶縁層405は、第1の実施形態の第1の絶縁層405と同様の構成を有するものとする。

次に、第1の絶縁層405上に伝熱導電層404を形成する。伝熱導電層404の製造方法は、第1の実施形態の伝熱導電層404と同様の方法を有する。 50

【 0 0 6 5 】

次に、図 1 0 (b) に示すように、伝熱導電層 4 0 4 が形成された第 1 の絶縁層 4 0 5 の第 3 の部分 4 2 1 に第 2 の貫通孔 4 0 3 a を形成する。第 2 の貫通孔 4 0 3 a の製造方法は、第 1 の実施形態の第 2 の貫通孔 4 0 3 a と同様の方法を有する。

【 0 0 6 6 】

次に、第 2 の貫通孔 4 0 3 a の側部及び伝熱導電層 4 0 4 を第 2 の絶縁層 4 0 6 で被覆する。第 2 の絶縁層 4 0 6 の製造方法は、第 1 の実施形態の第 2 の絶縁層 4 0 6 と同様の方法を有する。

【 0 0 6 7 】

次に、図 1 0 (c) に示すように、第 2 の絶縁層 4 0 6 で被覆された第 2 の貫通孔 4 0 3 a の側部及び第 1 の部分 4 0 1 の第 1 の絶縁層 4 0 5 及び第 2 の絶縁層 4 0 6 上の一部に第 1 の導電膜 4 0 3 b を形成する。第 1 の導電膜 4 0 3 b の製造方法は、第 1 の実施形態の第 1 の導電膜 4 0 3 b と同様の方法を有する。

【 0 0 6 8 】

次に、第 2 の部分 4 0 2 の第 2 の絶縁層 4 0 6 上に、突起物 5 0 2 を形成する。これにより、第 1 の半導体チップ 3 0 1 a、第 2 の半導体チップ 3 0 1 b で発生した熱を、突起物 5 0 2 により実質的に表面積が大きくなる第 2 の絶縁層 4 0 6 を介して、大気中に放出することが可能となる。

【 0 0 6 9 】

次に、第 4 の部分 4 2 2 上に形成された第 1 の絶縁層 4 0 5 の所定の位置にエッチングを施すことにより、伝熱導電層 4 0 4 の一部を露出させ、その露出部に、第 2 の導電体 4 0 8 を形成する。

次に、第 1 の絶縁層 4 0 5、第 2 の絶縁層 4 0 6 上に形成された第 1 の導電膜 4 0 3 b の所定の位置に接続パンプ 2 0 5、接続パンプ 2 0 6 をそれぞれ形成する。接続パンプ 2 0 5、接続パンプ 2 0 6 の製造方法は、第 1 の実施形態の接続パンプ 2 0 5、接続パンプ 2 0 6 と同様の方法を有する。

【 0 0 7 0 】

以上の工程により作製される放熱シート 4 0 0、及び第 1 の実施形態の半導体装置 0 0 1 の製造方法と同様の方法を用いることで、第 2 の実施形態の半導体装置 0 0 1 を得ることが可能となる。

【 0 0 7 1 】

(第 3 の実施形態)

図 1 1 は本願発明の第 3 の実施形態における半導体装置の構造を示すために、封止体を取り除いた平面図であり、図 1 2 は図 1 の線 1 1 - 1 1 ' での断面図、図 1 3 は放熱シート 4 0 0 を拡大した図である。

【 0 0 7 2 】

本願発明の第 3 の実施形態における半導体装置 0 0 1 は、図 1 1、図 1 2、及び図 1 3 に示すように、第 1 の面 1 1 1 と第 1 の面 1 1 1 の裏面である第 2 の面 1 1 2 とを備える基板 1 0 1、基板 1 0 1 の第 2 の面 1 1 2 上に形成された外部接続端子 2 0 1、基板 1 0 1 の第 1 の面 1 1 1 上に積層された第 1 の半導体チップ 3 0 1 a と第 2 の半導体チップ 3 0 1 b、第 1 の半導体チップ 3 0 1 a と第 2 の半導体チップ 3 0 1 b との間に形成された第 1 の部分 4 0 1 と第 1 の部分 4 0 1 の少なくとも一辺から延在し、基板 1 0 1 に接続する第 2 の部分 4 0 2 とを備えた放熱シートとから構成されている。さらに、基板 1 0 1 は、第 1 の面 1 1 1 と第 2 の面 1 1 2 とを貫通する第 1 の貫通電極 1 0 2 を有しており、第 1 の貫通電極 1 0 2 は、基板 1 0 1 の第 2 の面 1 1 2 上に形成された外部接続端子 2 0 1 と接続している。第 1 の半導体チップ 3 0 1 a は、第 2 の貫通電極 3 0 2 a と回路素子 3 0 3 a を有しており、第 2 の貫通電極 3 0 2 a は、上部配線 2 0 2 と接続パンプ 2 0 3 とを介して第 1 の貫通電極 1 0 2 と接続している。放熱シート 4 0 0 の第 1 の部分 4 0 1 は、第 3 の貫通電極 4 0 3 を有しており、第 3 の貫通電極 4 0 3 は、接続パンプ 2 0 4 と接続パンプ 2 0 5 とを介して第 2 の貫通電極 3 0 2 a と接続している。第 2 の半導体チップ

301bは、第4の貫通電極302bと回路素子303bを有しており、第4の貫通電極302bは、接続バンプ206と接続バンプ207とを介して第3の貫通電極403と接続している。さらに、基板100の第1の面111と第1の半導体チップ301aと放熱シート400及び第2の半導体チップ301bを被覆する封止体602が形成されている。

【0073】

次に、本実施形態における放熱シート400の構造について説明する。

放熱シート400は、図13に示すように、伝熱導電層404と、伝熱導電層404の表裏に形成された第1の絶縁層405、第2の絶縁層406とから構成されている。

【0074】

第2の部分402には、第5の面205と第6の面206とを貫通する第1の貫通孔503が形成されている。放熱シート400はフレキシブルな構成を有するため、封止体形成の際に放熱シート400が一部裂けることで放熱効果が減少してしまう可能性がある。しかしながら、第1の貫通孔503を設けることで、封止体形成の際に放熱シート400が受ける圧力を緩和することができるため、放熱効果を低減させることなく放熱シート400を半導体装置001に搭載することが可能となる。また、貫通孔503の形状、孔数、配置は、封止体形成の際に放熱シート400が受ける圧力に応じて、所定の形状、孔数、配置に予め設定される。

なお、放熱シート400の他の構成については、第1の実施形態の放熱シート400と同様の構成を有するものとする。

【0075】

次に、本実施形態の放熱方法について説明する。第1の半導体チップ301a、第2の半導体チップ301bで発生した熱は、放熱シート400の第1の部分401の伝熱導電層604を介して第2の部分402の伝熱導電層404に伝熱する。その後、導電体208、第2の導電膜209とを介して、基板101に放出される。

【0076】

また、第2の部分402の第1の絶縁層405、第2の絶縁層406を介して、封止体602に放出される。

さらに、第2の部分402には第1の貫通孔503が形成されているため、封止体形成の際に放熱シート400が一部避ける可能性を低減できる。つまり、封止体602を形成した場合であっても、第1の半導体チップ301a、第2の半導体チップ301bで発生した熱を、第2の部分402の第2の絶縁層406から封止体602、基板101に放出することが可能となる。これにより、封止体602を形成した場合であっても、半導体装置001の放熱性を低減させることのない半導体装置001を提供することが可能となる。

【0077】

次に、放熱シート400以外の構成について説明する。

図12に示すように、基板101の第1の面111及び第1の半導体チップ301a、第2の半導体チップ301bのまわりには、封止体602が、少なくとも第1の半導体チップ301aと第2の半導体チップ301bと第1の面111と上部配線202とを被覆するように形成されている。封止体602は、絶縁体で構成されており、例えば、エポキシ樹脂等で構成されている。さらに、封止体602は、封止層601によって封止された基板101と第1の半導体チップ301aとの間の空間、第1の半導体チップ301aと放熱シートの第1の部分401との間の空間、及び放熱シートの第1の部分401と第2の半導体チップ301bとの間の空間のうち、封止漏れの可能性がある部分についても封止するように形成されるため、半導体装置001のリフロー耐性を向上させることが可能となる。

【0078】

さらに、封止体602は、材料にセラミックを含んでいることが望ましい。これにより、半導体装置001の放熱性を向上させることが可能となる。

10

20

30

40

50

なお、封止体 602 以外の構成については、第 1 の実施形態と同様の構成を有するものとする。

【0079】

次に、本実施形態の半導体装置の製造方法について説明する。第 1 の半導体チップ 301 a、第 2 の半導体チップ 301 b にそれぞれ第 2 の貫通電極 302 a、第 2 の貫通電極 302 b、接続パンプ 203、接続パンプ 204、接続パンプ 207 が形成されるまでの工程（基板 101 に搭載される前に行われる半導体チップ 301 a、半導体チップ 301 b の製造工程）は、第 1 の実施形態の第 2 の工程と同様の方法を有するため、ここでは説明せず、放熱シートを形成する工程である第 1 の工程、第 2 の工程以降の工程である第 3 の工程を説明する。第 1 の工程は、図 14 で示され、第 3 の工程は図 15 で示されている。なお、第 3 の工程について、基板 101 を準備する工程から封止層 601 を形成する工程までは、第 1 の実施形態の第 3 の工程（図 6 (a) ~ 図 6 (d)）と同様の工程を有するため、ここでは説明を省略する。

10

【0080】

まず、第 1 の工程について説明する。図 14 は放熱シート 400 の製造工程を示す断面図である。

まず、図 14 (a) に示すように、絶縁シートである第 1 の絶縁層 405 を準備する。第 1 の絶縁層 405 は、第 1 の実施形態の第 1 の絶縁層 405 と同様の構成を有するものとする。

次に、第 1 の絶縁層 405 上に伝熱導電層 404 を形成する。伝熱導電層 404 の製造方法は、第 1 の実施形態の伝熱導電層 404 と同様の方法を有する。

20

【0081】

次に、図 14 (b) に示すように、伝熱導電層 404 が形成された第 1 の絶縁層 405 の第 3 の部分 411 に第 2 の貫通孔 403 a を形成する。第 2 の貫通孔 403 a の製造方法は、第 1 の実施形態の第 2 の貫通孔 403 a と同様の方法を有する。

【0082】

次に、第 2 の貫通孔 403 a の側部及び伝熱導電層 404 を第 2 の絶縁層 406 で被覆する。第 2 の絶縁層 406 の製造方法は、第 1 の実施形態の第 2 の絶縁層 406 と同様の方法を有する。

【0083】

次に、図 14 (c) に示すように、第 2 の絶縁層 406 で被覆された第 2 の貫通孔 403 a の側部及び第 3 の部分 411 の第 1 の絶縁層 405 及び第 2 の絶縁層 406 上の一部に第 1 の導電膜 403 b を形成する。第 1 の導電膜 403 b の製造方法は、第 1 の実施形態の第 1 の導電膜 403 b と同様の方法を有する。

30

【0084】

次に、第 2 の部分 402 に、第 1 の貫通孔 503 を形成する。第 1 の貫通孔 503 は、パンチ等の機械的もしくはエッチング等の化学的な方法により形成される。これにより、第 1 の半導体チップ 301 a、第 2 の半導体チップ 301 b で発生した熱は、放熱シートの一部避けることによる放熱効果の減少を引き起こすことなく、第 2 の部分 402 の第 2 の絶縁層 406 から封止体、基板 101 に放出することが可能となる。

40

【0085】

次に、第 4 の部分 422 上に形成された第 1 の絶縁層 405 の所定の位置にエッチングを施すことにより、伝熱導電層 404 の一部を露出させ、その露出部に、第 2 の導電体 408 を形成する。

次に、第 1 の絶縁層 405、第 2 の絶縁層 406 上に形成された第 1 の導電膜 403 b の所定の位置に接続パンプ 205、接続パンプ 206 をそれぞれ形成する。接続パンプ 205、接続パンプ 206 の製造方法は、第 1 の実施形態の接続パンプ 205、接続パンプ 206 と同様の方法を有する。

【0086】

次に、本実施形態の第 3 の工程について説明する。

50

まず、基板 101 を準備する工程から封止層 601 を形成する工程までは、第 1 の実施形態の第 3 の工程 (図 6 (a) ~ 図 6 (d)) と同様の工程を有する。

【 0087 】

次に、図 15 (a) に示すように、ウエハ 100 の第 1 の面 111 と上部配線 202 と第 1 の半導体チップ 301 a と放熱シート 400 と第 2 の半導体チップ 301 b とを被覆するように封止体 602 を形成する。

次に、封止体 602 の上面を研磨する。この研磨は、例えば、機械的研磨や化学的機械的研磨により行われる。さらに、第 2 の半導体チップ 301 b の第 8 の面 312 b と封止体 602 の上面との距離が 100 μm 以下になるように研磨することが望ましい。これにより、半導体装置 001 の実装密度を高めることが可能となる。

10

【 0088 】

次に、図 15 (b) に示すように、基板 101 の第 1 の貫通電極 102 と接続する外部接続端子 201 を形成する。

最後に、図 15 (c) に示すように、例えば機械的な工程により、ウエハ 100 をチップ領域ごとに個片化することで、半導体装置 001 が得られる。

【 0089 】

以上、本願発明の実施形態について図面を用いて詳細に説明してきたが、具体的な構成は本実施形態に限られるものではなく、本願発明の要旨を逸脱しない範囲の設計の変更等があってもよい。例えば、本実施形態では、第 1 の半導体チップ 301 a と第 2 の半導体チップ 301 b との間に放熱シート 400 を配置した構成について説明したが、もちろん 3 個以上の半導体チップの間に放熱シート 400 を配置しても良い。また、複数の放熱シート 400 を準備し、各半導体チップの間にそれぞれ配置しても良い。積層数が増えるにつれて発熱量が上昇するため、半導体チップ積層数の多い半導体装置ほど、本願発明の効果である放熱性の向上は顕著となる。

20

【 図面の簡単な説明 】

【 0090 】

【 図 1 】 第 1 の実施形態の半導体装置の構造を説明する平面図である。

【 図 2 】 第 1 の実施形態の半導体装置の構造を説明する断面図である。

【 図 3 】 第 1 の実施形態の半導体装置の構造における放熱方法を説明する断面図である。

【 図 4 】 第 1 の実施形態の半導体装置の製造方法における第 1 の工程を説明する工程図である。

30

【 図 5 】 第 1 の実施形態の半導体装置の製造方法における第 2 の工程を説明する工程図である。

【 図 6 】 第 1 の実施形態の半導体装置の製造方法における第 3 の工程を説明する工程図である。

【 図 7 】 第 2 の実施形態の半導体装置の構造を説明する平面図である。

【 図 8 】 第 2 の実施形態の半導体装置の構造を説明する断面図である。

【 図 9 】 第 2 の実施形態の半導体装置の構造における放熱方法を説明する断面図である。

【 図 10 】 第 2 の実施形態の半導体装置の製造方法における第 1 の工程を説明する工程図である。

40

【 図 11 】 第 3 の実施形態の半導体装置の構造を説明する平面図である。

【 図 12 】 第 3 の実施形態の半導体装置の構造を説明する断面図である。

【 図 13 】 第 3 の実施形態の半導体装置の構造における放熱方法を説明する断面図である。

【 図 14 】 第 3 の実施形態の半導体装置の製造方法における第 1 の工程を説明する工程図である。

【 図 15 】 第 3 の実施形態の半導体装置の製造方法における第 3 の工程を説明する工程図である。

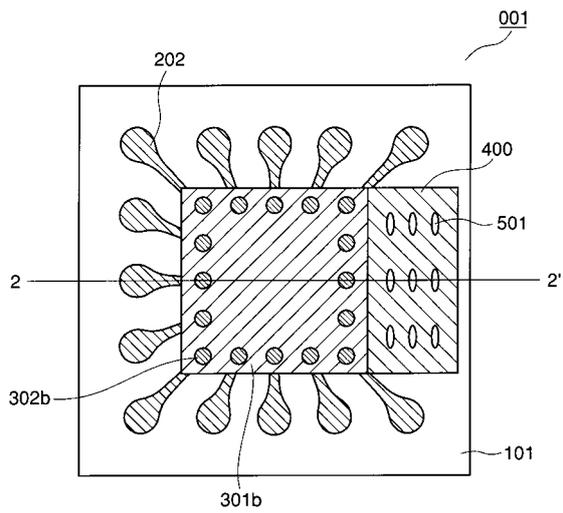
【 符号の説明 】

【 0091 】

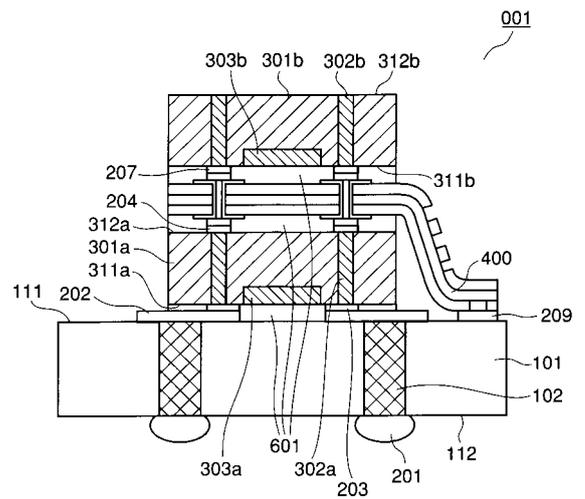
50

- 0 0 1 半 導 体 装 置
- 1 0 1 基 板
- 2 0 2 上 部 配 線
- 3 0 1 b 第 2 の 半 導 体 チ ッ プ
- 3 0 2 b 第 4 の 貫 通 電 極
- 4 0 0 放 熱 シ ー ト
- 5 0 1 露 出 部

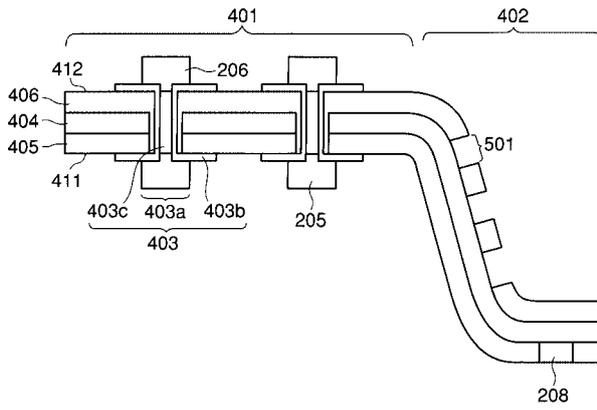
【 図 1 】



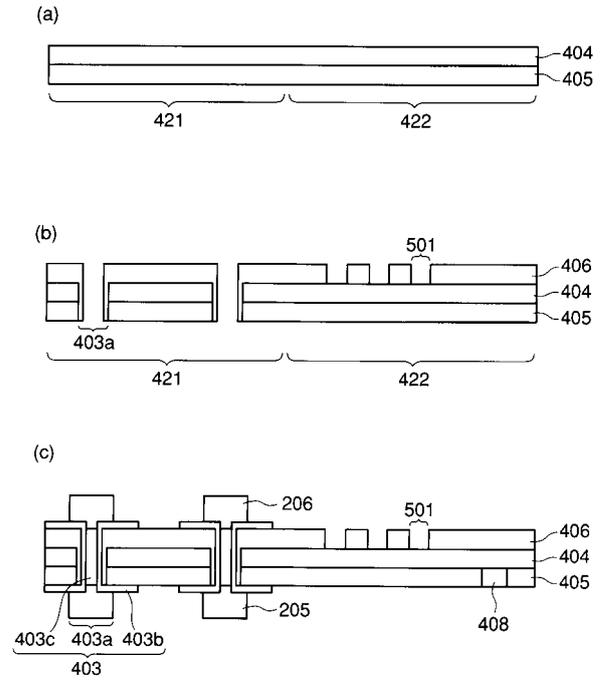
【 図 2 】



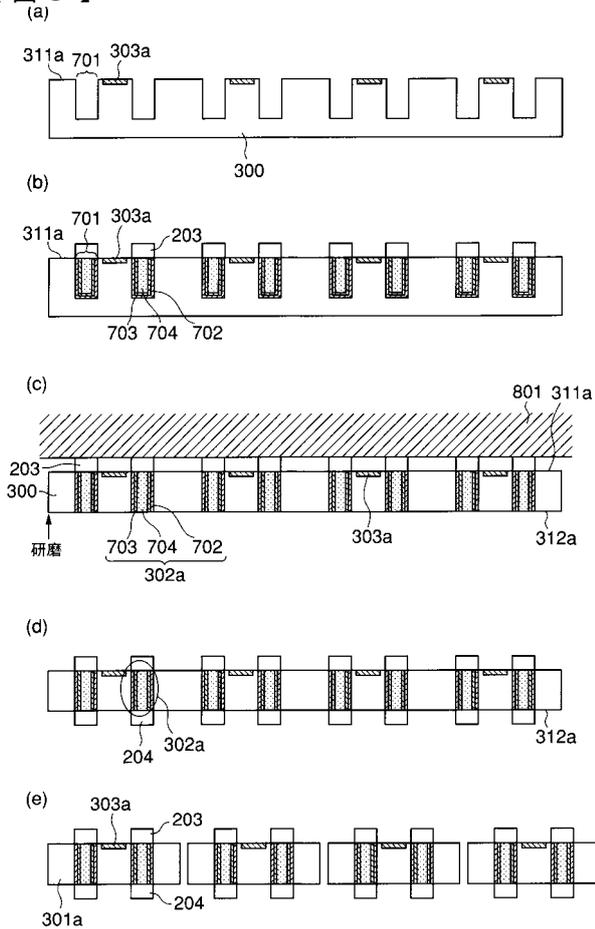
【 図 3 】



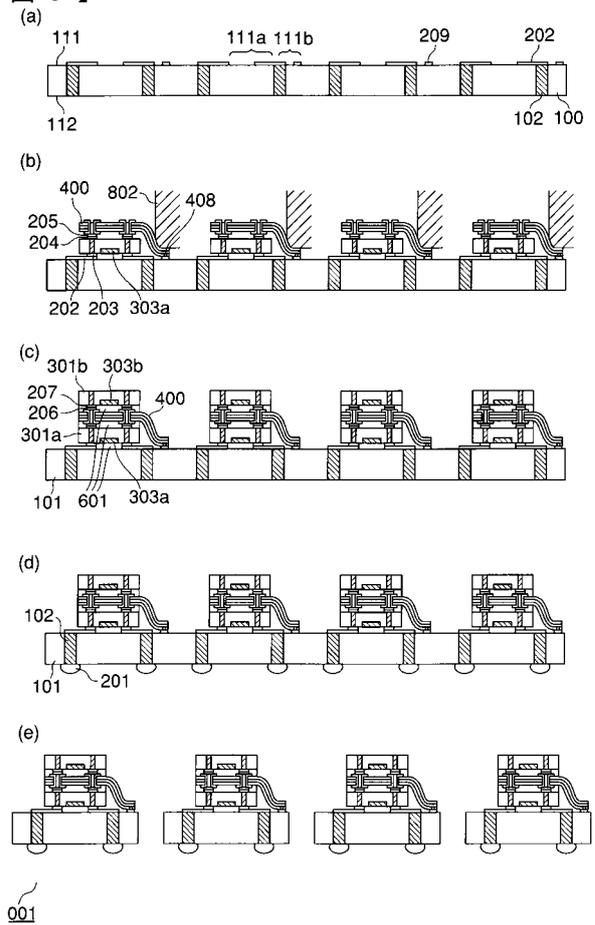
【 図 4 】



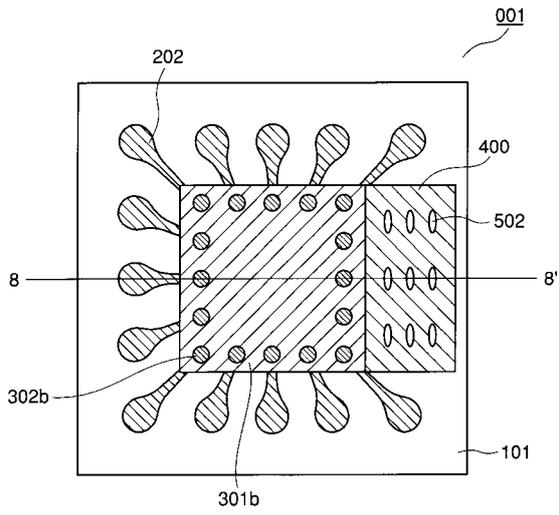
【 図 5 】



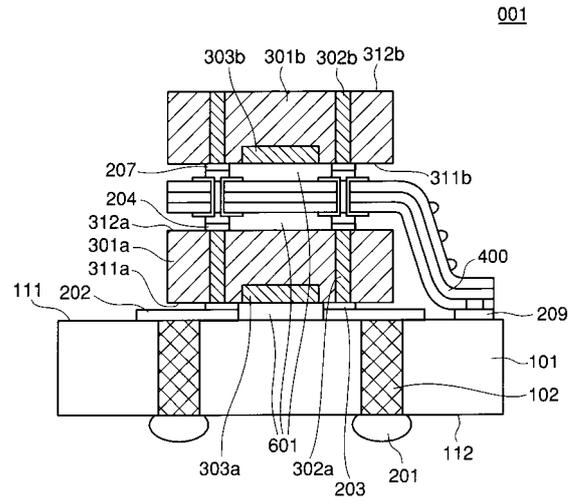
【 図 6 】



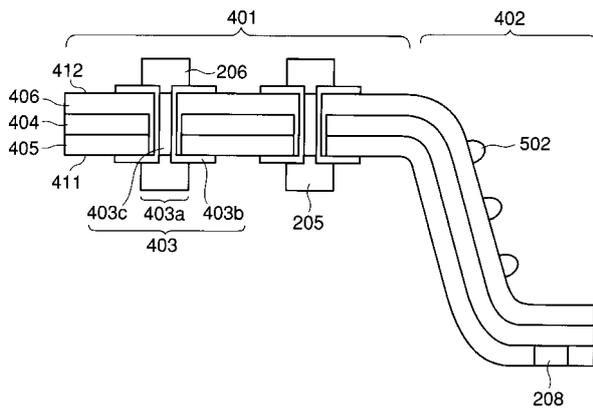
【 図 7 】



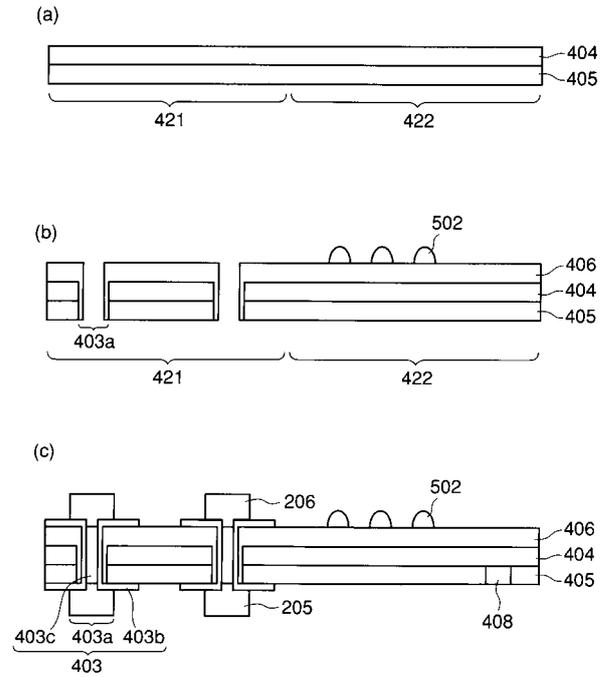
【 図 8 】



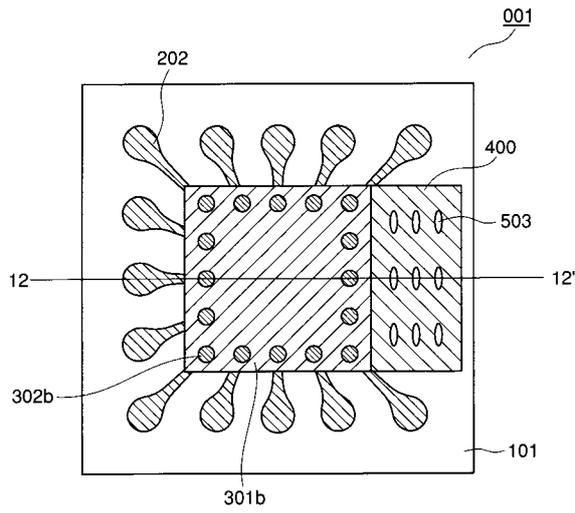
【 図 9 】



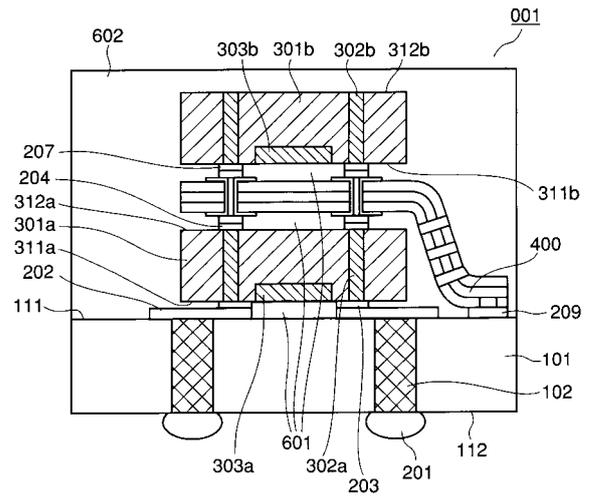
【 図 10 】



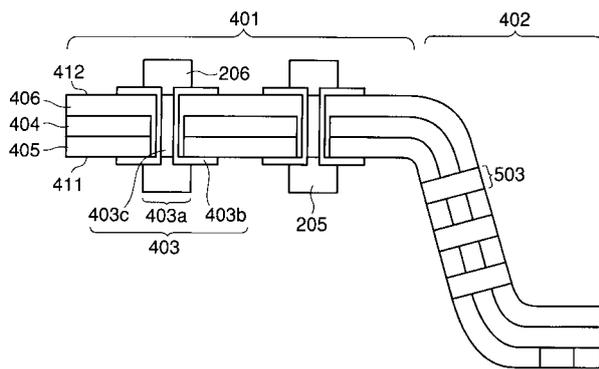
【 図 1 1 】



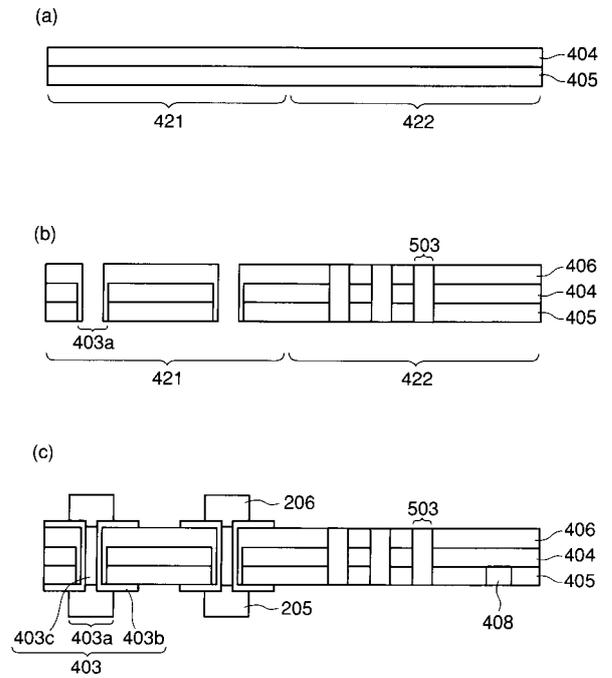
【 図 1 2 】



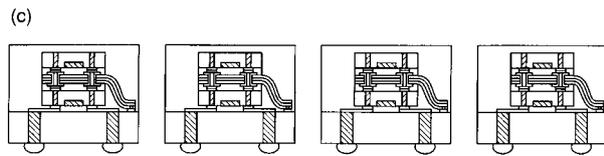
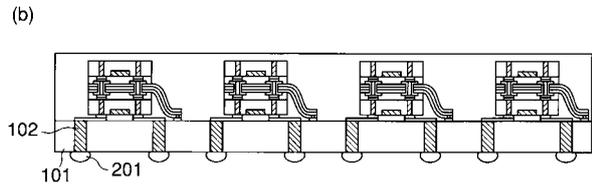
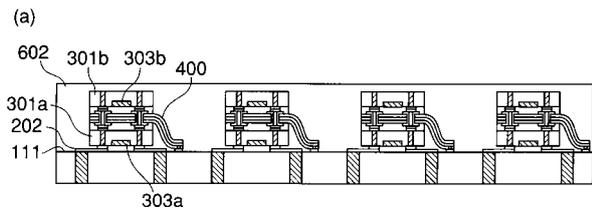
【 図 1 3 】



【 図 1 4 】



【 図 1 5 】



001