



(12) 发明专利

(10) 授权公告号 CN 110119263 B

(45) 授权公告日 2022.07.19

(21) 申请号 201910382879.3

(22) 申请日 2019.05.09

(65) 同一申请的已公布的文献号
申请公布号 CN 110119263 A

(43) 申请公布日 2019.08.13

(73) 专利权人 豪威触控与显示科技(深圳)有限公司

地址 518063 广东省深圳市南山区粤海街道高新区社区高新南七道1号粤美特大厦2405

(72) 发明人 白华

(74) 专利代理机构 苏州集律知识产权代理事务所(普通合伙) 32269

专利代理师 安纪平

(51) Int.Cl.

G06F 3/14 (2006.01)

G06T 3/40 (2006.01)

G06T 7/11 (2017.01)

H04N 19/42 (2014.01)

(56) 对比文件

CN 101059949 A, 2007.10.24

CN 103347163 A, 2013.10.09

US 2018018931 A1, 2018.01.18

CN 109640026 A, 2019.04.16

审查员 王凯凯

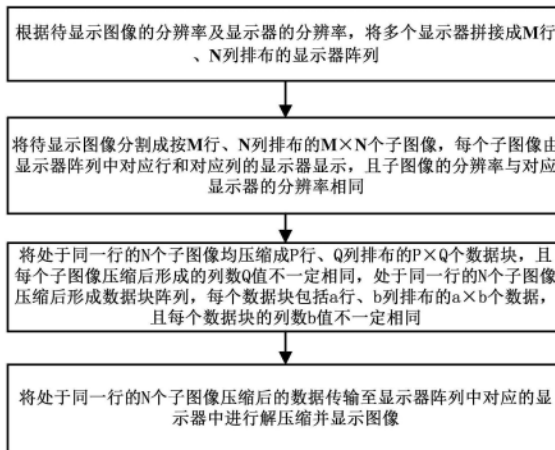
权利要求书2页 说明书8页 附图5页

(54) 发明名称

一种显示器阵列中显示图像的方法及装置

(57) 摘要

本发明揭示了一种显示器阵列中显示图像的方法及装置,方法包括根据待显示图像的分辨率及显示器的分辨率,将多个显示器拼接成显示器阵列;将待显示图像分割成多个子图像,每个子图像由对应的显示器显示,并将处于同一行的每个子图像均压缩成多个数据块;将处于同一行的每个子图像压缩后的数据传输至显示器阵列中对应的显示器中并显示。本发明能够利用低分辨率的显示器组成的显示器阵列显示高分辨率图像。



1. 一种显示器阵列中显示图像的方法,其特征在于,包括如下步骤:

S100,根据待显示图像的分辨率及显示器的分辨率,将多个显示器拼接成M行、N列排布的显示器阵列;

S200,将待显示图像分割成按M行、N列排布的 $M \times N$ 个子图像,每个子图像由显示器阵列中对应行和对应列的显示器显示,且子图像的分辨率与对应显示器的分辨率相同;

S300,将处于同一行的N个子图像均压缩成P行、Q列排布的 $P \times Q$ 个数据块,且每个子图像压缩后形成的列数Q值不一定相同,处于同一行的N个子图像压缩后形成P行、 $\sum_{i=1}^N Q_i$ 列排布的数据块阵列,每个数据块包括a行、b列排布的 $a \times b$ 个数据,且每个数据块的列数b值不一定相同,其中, Q_i 表示同一行的N个子图像中第i个子图像中数据块的列数;

S400,将处于同一行的N个子图像压缩后的数据传输至显示器阵列中对应的显示器中进行解压缩并显示图像,其中,M、N、P、Q、a和b均为大于或等于1的整数。

2. 根据权利要求1所述的方法,其特征在于,在步骤S400中,处于同一行的N个子图像压缩后的数据通过如下步骤传输至显示器阵列中对应的显示器中并显示:

从数据块阵列的第一行数据块开始依次传输每行的 $\sum_{i=1}^N Q_i$ 个数据块,直至P行数据块传输完成,且每行的 $\sum_{i=1}^N Q_i$ 个数据块具有a行数据,所述a行数据的传输方式包括:从第一行数据开始,按照逐行传输的方式,将a行数据传输完成;

显示器阵列中处于同一行的N个显示器全部接收处于同一行的 $\sum_{i=1}^N Q_i$ 个数据块后,进一步对 $\sum_{i=1}^N Q_i$ 个数据块进行解压处理并逐行显示出图像。

3. 根据权利要求2所述的方法,其特征在于,每行的 $\sum_{i=1}^N Q_i$ 个数据块通过如下步骤传输至显示器阵列中对应的显示器中:

显示器阵列中的每个显示器配置一编号;

将数据块中待传输的一行数据和待接收该行数据的显示器编号生成数据包,并向显示器阵列中的所有显示器中发送;

显示器接收到数据包后判断数据包中的编号与自身的编号是否匹配,若匹配,则对数据包进行处理,否则,丢弃数据包。

4. 根据权利要求3所述的方法,其特征在于,通过MIPI协议中DSI数据包内的Virtual Channel ID字段配置显示器阵列中每个显示器的编号。

5. 根据权利要求2所述的方法,其特征在于,在步骤S400中,每行的 $\sum_{i=1}^N Q_i$ 个数据块通过如下步骤传输至显示器阵列中对应的显示器中:

配置编号匹配数据包,所述编号匹配数据包用于匹配显示器阵列中接收数据的显示

器；

发送所述编号匹配数据包至显示器阵列中进行显示器的匹配，并向匹配的显示器中发送数据。

6. 根据权利要求1所述的方法，其特征在于，显示器阵列中处于同一行的显示器同步显示图像，同一行显示器的相同像素行同步刷新。

7. 一种显示器阵列中显示图像的装置，其特征在于，包括

显示器拼接模块，用于根据待显示图像的分辨率及显示器的分辨率，将多个显示器拼接成M行、N列排布的显示器阵列；

图像分割模块，用于将待显示图像分割成按M行、N列排布的M×N个子图像，每个子图像由显示器阵列中对应行和对应列的显示器显示，且子图像的分辨率与对应显示器的分辨率相同；

图像压缩模块，用于将处于同一行的N个子图像均压缩成P行、Q列排布的P×Q个数据块，且每个子图像压缩后形成的列数Q值不一定相同，处于同一行的N个子图像压缩后形成P

行、 $\sum_{i=1}^N Q_i$ 列排布的数据块阵列，每个数据块包括a行、b列排布的a×b个数据，且每个数据块的列数b值不一定相同，其中， Q_i 表示同一行的N个子图像中第i个子图像中数据块的列数；

图像显示模块，将处于同一行的N个子图像压缩后的数据传输至显示器阵列中对应的显示器中进行解压缩并显示图像，其中，M、N、P、Q、a和b均为大于或等于1的整数。

8. 根据权利要求7所述的装置，其特征在于，所述图像显示模块包括

数据传输模块，用于从数据块阵列的第一行数据块开始依次传输每行的 $\sum_{i=1}^N Q_i$ 个数据

块，直至P行数据块传输完成，且每行的 $\sum_{i=1}^N Q_i$ 个数据块具有a行数据，所述a行数据的传输方式包括：从第一行数据开始，按照逐行传输的方式，将a行数据传输完成；

数据解压模块，用于在显示器阵列中处于同一行的N个显示器全部接收处于同一行的 $\sum_{i=1}^N Q_i$ 个数据块后，进一步对 $\sum_{i=1}^N Q_i$ 个数据块进行解压处理并逐行显示出图像。

9. 根据权利要求8所述的装置，其特征在于，所述数据传输模块包括

编号模块，用于为显示器阵列中的每个显示器配置编号；

编码模块，用于将数据块中待传输的一行数据和待接收该行数据的显示器编号生成数据包，并向显示器阵列中的所有显示器中发送；

判断模块，用于判断数据包中的编号与显示器自身的编号是否匹配，若匹配，则对数据包进行处理，否则，丢弃数据包。

10. 根据权利要求7所述的装置，其特征在于，所述图像显示模块还包括

配置模块，用于配置编号匹配数据包，所述编号匹配数据包用于匹配显示器阵列中接收数据的显示器；

匹配模块，用于发送所述编号匹配数据包至显示器阵列中进行显示器的匹配，并向匹配的显示器中发送数据。

一种显示器阵列中显示图像的方法及装置

技术领域

[0001] 本发明涉及显示器技术领域,尤其是涉及一种显示器阵列的显示方法及装置。

背景技术

[0002] 随着显示技术的不断发展,显示器的种类也越来越多,如液晶显示器、OLED显示器、硅基微显示器等,显示器常被广泛应用于手机、电脑等进行图像的显示。分辨率是衡量显示器品质的重要参数,分辨率通常以水平方向和垂直方向的像素数量进行衡量,如显示器的分辨率为 640×480 ,表示水平方向含有640个像素,垂直方向还有480个像素。显示器尺寸相同的情况下,分辨率越高的显示器的显示效果越好。

[0003] 显示系统通常包括视频源、传输通道和显示器,视频源通过传输通道在显示器中进行显示。以硅基显示器为例,目前硅基微显示器的分辨率通常为 1920×1080 ,也即当视频源分辨率达到 1920×1080 的时候,分辨率为 1920×1080 的硅基微显示器才能够完整地表现。当视频源达到更高分辨率时,分辨率为 1920×1080 的硅基微显示器则不能够对视频源进行完整显示。为显示高分辨率的视频源,通常情况下通过制作与视频源分辨率相同的硅基微显示器进行显示,然而,高分辨率的硅基显示器的制作工艺相对复杂,良率低,成本高。

发明内容

[0004] 本发明的目的在于克服现有技术的缺陷,提供一种显示器阵列中显示图像的方法及装置,能够利用低分辨率的显示器(如硅基微显示器)进行高分辨率图像的显示。

[0005] 为实现上述目的,本发明提出如下技术方案:一种显示器阵列中显示图像的方法,包括如下步骤:

[0006] S100,根据待显示图像的分辨率及显示器的分辨率,将多个显示器拼接成M行、N列排布的显示器阵列;

[0007] S200,将待显示图像分割成按M行、N列排布的 $M \times N$ 个子图像,每个子图像由显示器阵列中对应行和对应列的显示器显示,且子图像的分辨率与对应显示器的分辨率相同;

[0008] S300,将处于同一行的N个子图像均压缩成P行、Q列排布的 $P \times Q$ 个数据块,且每个子图像压缩后形成的列数Q值不一定相同,处于同一行的N个子图像压缩后形成P行、 $\sum_{i=1}^N Q_i$

列排布的数据块阵列,每个数据块包括a行、b列排布的 $a \times b$ 个数据,且每个数据块的列数b值不一定相同,其中, Q_i 表示同一行的N个子图像中第i个子图像中数据块的列数;

[0009] S400,将处于同一行的N个子图像压缩后的数据传输至显示器阵列中对应的显示器中进行解压缩并显示图像,其中,M、N、P、Q、a和b均为大于或等于1的整数。

[0010] 优选地,在步骤S400中,处于同一行的N个子图像压缩后的数据通过如下步骤传输至显示器阵列中对应的显示器中并显示:

[0011] 从数据块阵列的第一行数据块开始依次传输每行的 $\sum_{i=1}^N Q_i$ 个数据块,直至P行数据

块传输完成,且每行的 $\sum_{i=1}^N Qi$ 个数据块具有a行数据,所述a行数据的传输方式包括:从第一行数据开始,按照逐行传输的方式,将a行数据传输完成;

[0012] 显示器阵列中处于同一行的N个显示器全部接收处于同一行的 $\sum_{i=1}^N Qi$ 个数据块后,进一步对 $\sum_{i=1}^N Qi$ 个数据块进行解压处理并逐行显示出图像。

[0013] 优选地,每行的 $\sum_{i=1}^N Qi$ 个数据块通过如下步骤传输至显示器阵列中对应的显示器中:

[0014] 显示器阵列中的每个显示器配置一编号;

[0015] 将数据块中待传输的一行数据和待接收该行数据的显示器编号生成数据包,并向显示器阵列中的所有显示器中发送;

[0016] 显示器接收到数据包后判断数据包中的编号与自身的编号是否匹配,若匹配,则对数据包进行处理,否则,丢弃数据包。

[0017] 优选地,通过MIPI协议中DSI数据包内的Virtual Channel ID字段配置显示器阵列中每个显示器的编号。

[0018] 优选地,每行的 $\sum_{i=1}^N Qi$ 个数据块通过如下步骤传输至显示器阵列中对应的显示器中:

[0019] 配置编号匹配数据包,所述编号匹配数据包用于匹配显示器阵列中接收数据的显示器;

[0020] 发送所述编号匹配数据包至显示器阵列中进行显示器的匹配,并向匹配的显示器中发送数据。

[0021] 优选地,显示器阵列中处于同一行的显示器同步显示图像,同一行显示器的相同像素行同步刷新。

[0022] 本发明还揭示了一种显示器阵列中显示图像的装置,包括

[0023] 显示器拼接模块,用于根据待显示图像的分辨率及显示器的分辨率,将多个显示器拼接成M行、N列排布的显示器阵列;

[0024] 图像分割模块,用于将待显示图像分割成按M行、N列排布的 $M \times N$ 个子图像,每个子图像由显示器阵列中对应行和对应列的显示器显示,且子图像的分辨率与对应显示器的分辨率相同;

[0025] 图像压缩模块,用于将处于同一行的N个子图像均压缩成P行、Q列排布的 $P \times Q$ 个数据块,且每个子图像压缩后形成的列数Q值不一定相同,处于同一行的N个子图像压缩后形成P行、 $\sum_{i=1}^N Qi$ 列排布的数据块阵列,每个数据块包括a行、b列排布的 $a \times b$ 个数据,且每个数据块的列数b值不一定相同,其中, Qi 表示同一行的N个子图像中第i个子图像中数据块的列数;

[0026] 图像显示模块,用于将处于同一行的N个子图像压缩后的数据传输至显示器阵列中对应的显示器中进行解压缩并显示图像,其中,M、N、P、Q、a和b均为大于或等于1的整数。

[0027] 优选地,所述图像显示模块包括

[0028] 数据传输模块,用于从数据块阵列的第一行数据块开始依次传输每行的 $\sum_{i=1}^N Qi$ 个

数据块,直至P行数据块传输完成,且每行的 $\sum_{i=1}^N Qi$ 个数据块具有a行数据,所述a行数据的传

输方式包括:从第一行数据开始,按照逐行传输的方式,将a行数据传输完成;

[0029] 数据解压模块,用于在显示器阵列中处于同一行的N个显示器全部接收处于同一

行的 $\sum_{i=1}^N Qi$ 个数据块后,进一步对 $\sum_{i=1}^N Qi$ 个数据块进行解压处理并逐行显示出图像。

[0030] 优选地,所述数据传输模块包括

[0031] 编号模块,用于为显示器阵列中的每个显示器配置编号;

[0032] 编码模块,用于将数据块中待传输的一行数据和待接收该行数据的显示器编号生成数据包,并向显示器阵列中的所有显示器中发送;

[0033] 判断模块,用于判断数据包中的编号与显示器自身的编号是否匹配,若匹配,则对数据包进行处理,否则,丢弃数据包。

[0034] 优选地,所述图像显示模块还包括

[0035] 配置模块,用于配置编号匹配数据包,所述编号匹配数据包用于匹配显示器阵列中接收数据的显示器;

[0036] 匹配模块,用于发送所述编号匹配数据包至显示器阵列中进行显示器的匹配,并向匹配的显示器中发送数据。

[0037] 本发明的有益效果是:

[0038] (1) 本发明能够利用低分辨率的显示器组成的显示器阵列显示高分辨率图像,降低高分辨率显示器的制作成本及难度;

[0039] (2) 通过DSC算法进行图像的压缩及MIPI协议进行数据的传输,可减少数据传输量,降低传输功耗,可支持更大分辨率图像的显示。

附图说明

[0040] 图1是本发明的方法流程图示意图;

[0041] 图2是本发明的显示器阵列示意图;

[0042] 图3是本发明的图像分割后子图像排布示意图;

[0043] 图4是本发明的子图像压缩及显示的示意图;

[0044] 图5是本发明的多个MIPI TX端口传输数据的示意图;

[0045] 图6是本发明的装置结构框图示意图。

具体实施方式

[0046] 下面将结合本发明的附图,对本发明实施例的技术方案进行清楚、完整的描述。

[0047] 本发明所揭示的一种显示器阵列中显示图像的方法,能够利用低分辨率的显示器

显示高分辨率的图像,也即通过利用低分辨率的显示器(如分辨率为 1920×1080 的硅基微显示器)组成显示器阵列,并在显示器阵列显示高分辨率的图像(如分辨率为 3840×2160 的图像)。

[0048] 结合图1~图4所示,为本发明所揭示的一种显示器阵列中显示图像的方法,包括如下步骤:

[0049] 步骤S100,根据待显示图像的分辨率及显示器的分辨率将多个显示器拼接成M行、N列排布的显示器阵列;

[0050] 具体地,显示系统通常包括应用处理器(AP, Application Processor)、传输通道和显示器,视频源经应用处理器处理后通过传输通道传输至显示器中进行显示。视频源具有多样性,如分辨率为 3840×2160 的视频源、分辨率为 3840×1080 的视频源、或分辨率为 1920×2160 的视频源,显示器在显示视频源时通常以每秒显示若干帧图像的形式进行显示,如每秒显示60帧分辨率为 3840×2160 的图像。

[0051] 为了利用低分辨率的显示器显示高分辨率的视频源,首先,需根据视频源中待显示图像的分辨率及显示器的分辨率确定所需显示器的数量,如利用分辨率为 1920×1080 的硅基微显示器显示分辨率为 3840×1080 的视频源时,需使用两个分辨率为 1920×1080 的硅基微显示器,又如利用分辨率为 1920×1080 的硅基微显示器显示分辨率为 3840×2160 的视频源时,需使用四个分辨率为 1920×1080 的硅基微显示器;最后,进一步根据视频源中待显示图像的分辨率确定多个显示器的拼接方式,将多个显示器最终拼接成M行、N列排布的显示器阵列,如利用多个分辨率为 1920×1080 的硅基微显示器显示分辨率为 3840×1080 的视频源时,需将两个分辨率为 1920×1080 的硅基微显示器在水平方向上拼接成1行、2列的显示器阵列;又如利用多个分辨率为 1920×1080 的硅基微显示器显示分辨率为 1920×2160 的视频源时,需将两个分辨率为 1920×1080 的硅基微显示器在垂直方向上拼接成2行、1列的显示器阵列;利用分辨率为 1920×1080 的硅基微显示器显示分辨率为 3840×2160 的视频源时,需将四个分辨率为 1920×1080 的硅基微显示器在水平方向和垂直方向上拼接成2行、2列的显示器阵列。

[0052] 具体实施时,以硅基微显示器为例,硅基微显示器的拼接以无缝拼接为最佳。

[0053] 步骤S200,将待显示图像分割成按M行、N列排布的 $M \times N$ 个子图像,每个子图像由显示器阵列中对应行和对应列的显示器显示,且图像的分辨率与对应显示器的分辨率相同;

[0054] 具体地,根据步骤S100可知,拼接后的显示器阵列的分辨率与待显示图像的分辨率相同,可完全显示待显示的图像。如图3所示,为使拼接后的显示器阵列显示待显示的图像,需对待显示的图像进行分割处理,将其分割成按照M行、N列排布的多个子图像,每个子图像由显示器阵列中对应行和对应列的显示器显示,同时,子图像的分辨率与对应显示器的分辨率相同,也即第m行、第n列子图像由显示器阵列中第m行、第n列的显示器显示,并且第m行、第n列子图像的分辨率与显示器阵列中第m行、第n列显示器的分辨率相同,其中m为小于或等于M的整数,n为小于或等于N的整数,M、N均为大于或等于1的整数。实施时,可通过应用处理器对待显示的图像进行分割处理。

[0055] 具体地,以分辨率为 1920×1080 的硅基微显示器,及分辨率为 3840×2160 的视频源为例进行详细的说明。

[0056] 根据步骤S100可知,为显示分辨率为 3840×2160 的视频源,需将四个分辨率为

1920×1080的硅基微显示器无缝拼接成2行、2列排布的显示器阵列。为使拼接后的显示器阵列显示视频源,首先对视频源中待显示的图像进行分割,将其分割成2行、2列排布的子图像,其中,对于第1行、第1列的子图像由显示器阵列中第1行、第1列的硅基微显示器进行显示,并且第1行、第1列的子图像的分辨率与第1行、第1列的硅基微显示器的分辨率相同,均为1920×1080;同理,第1行、第2列的子图像由显示器阵列中第1行、第2列的硅基微显示器进行显示,并且第1行、第2列的子图像的分辨率与第1行、第2列的硅基微显示器的分辨率相同;第2行、第1列的子图像由显示器阵列中第2行、第1列的硅基微显示器进行显示,并且第2行、第1列的子图像的分辨率与第2行、第1列的硅基微显示器的分辨率相同;第2行、第2列的子图像由显示器阵列中第2行、第2列的硅基微显示器进行显示,并且第2行、第2列的子图像的分辨率与第2行、第2列的硅基微显示器的分辨率相同。

[0057] 步骤S300,将处于同一行的N个子图像均压缩成P行、Q列排布的P×Q个数据块,且每个子图像压缩后形成的列数Q值不一定相同,处于同一行的N个子图像压缩后形成P行、

$\sum_{i=1}^N Q_i$ 列排布的数据块阵列,每个数据块包括a行、b列排布的a×b个数据,且每个数据块的

列数b值不一定相同,其中, Q_i 表示同一行的N个子图像中第i个子图像中数据块的列数;

[0058] 具体地,如图4所示,为降低传输通道的数据量,降低显示系统的功耗,每个子图像在对应显示器中显示之前还需进行压缩处理,即:应用处理器通过DSC(Display Stream Compression)算法对每个子图像进行压缩处理,压缩方式通过应用处理器端的PPS(Picture Parameter Set,图像参数集合)进行,不同的子图像,可以有不同的PPS,同时压缩比例可自行设定,如压缩比例为3:1或4:1,其中,压缩方式的设置由视频源的分辨率及显示器阵列的排布方式确定。

[0059] 进一步地,由上可知,子图像的分辨率与对应显示器的分辨率相同,在对处于同一行的N个子图像进行压缩时,首先将子图像切分成按P行、Q列排布的P×Q个原始数据块,再对原始数据块进行压缩成按a行、b列排布的a×b个数据,其中,每个子图像压缩后形成的列数Q值不一定相同,每个数据块的列数b值不一定相同,如:以第一行的N个子图像为例,第一个子图像可以压缩成P行、2列排布的数据块,每个数据块包含a行、3列数据,第二个子图像可以压缩成P行、5列排布的数据块,每个数据块包含a行、3列数据,第三个子图像可以压缩成P行、5列排布的数据块,每个数据块包含a行、5列数据。

[0060] 具体实施时,以每个子图像压缩后形成的列数Q值相同,及每个数据块的列数b值相同为最佳。最终,处于同一行的N个子图像压缩后形成P行、 $\sum_{i=1}^N Q_i$ 列排布的数据块阵列,且

每行的 $\sum_{i=1}^N Q_i$ 个数据块具有a行数据。

[0061] 以上述显示器阵列为例,视频源中待显示图像的分辨率为3840×2160,压缩后的数据量是4个分辨率为1920×1080的子图像压缩后的总和,其中,对于任意一个子图像均按照1920/P×1080/Q的方式压缩成P行、Q列排布的P×Q个数据块(Slice),每个子图像压缩后形成的列数Q值相同,最终可形成2×P行、2×Q列排布的数据块阵列,每个数据块包括a行、b列排布的a×b个压缩数据。实施时,子图像压缩后的数据块在Frame Buffer中保存的位置与原始子图像中未被压缩的数据块在Frame Buffer中保存的位置一一对应,只是总数据量

按照压缩比减小。

[0062] 步骤S400,将处于同一行的N个子图像压缩后的数据传输至显示器阵列中对应的显示器中进行解压缩并显示图像,其中,M、N、P、Q、a和b均为大于或等于1的整数。

[0063] 具体地,结合图3和图4所示,应用处理器将处于同一行的N个子图像压缩后,进一步通过传输通道将数据块传输至显示器阵列中相应的显示器。

[0064] 实施时,可根据如下步骤将处于同一行的N个子图像压缩后的数据通过如下步骤传输至显示器阵列中对应的显示器中并显示:从数据块阵列的第一行数据块开始依次传输

每行的 $\sum_{i=1}^N Qi$ 个数据块,直至P行数据块传输完成,且每行的 $\sum_{i=1}^N Qi$ 个数据块具有a行数据,所述

a行数据的传输方式包括:从第一行数据开始,按照逐行传输的方式,将a行数据传输完

成,也即:首先将数据块阵列中第一行的 $\sum_{i=1}^N Qi$ 个数据块从第一行数据开始,按照逐行发送

数据的方式传输数据,直至将a行数据传输完成;

[0065] 当数据块阵列中第一行的 $\sum_{i=1}^N Qi$ 个数据块传输完成后,再传输数据块阵列中第二

行的 $\sum_{i=1}^N Qi$ 个数据块,并且第二行的 $\sum_{i=1}^N Qi$ 个数据块依然从第一行数据开始,按照逐行发送

数据的方式传输数据,直至将a行数据传输完成,依次类推,直至将P行数据块传输完成。

[0066] 进一步地,显示器阵列中处于同一行的N个显示器接收到处于同一行的 $\sum_{i=1}^N Qi$ 个数据

块后,对接收到的 $\sum_{i=1}^N Qi$ 个数据块进行解压缩,解压方式按照设定的PPS进行,最终在同一

行的N个显示器中逐行显示出图像;显示器进一步接收应用处理器发送的下一行的 $\sum_{i=1}^N Qi$ 个

数据块,当下一行的 $\sum_{i=1}^N Qi$ 个数据块全部接收完成后,显示器进行解压缩并逐行显示图像,

依次类推,在显示器阵列中同样按照逐行刷新的方式进行显示图像,与完整屏幕的刷新方式相同。

[0067] 具体实施时,显示器阵列中处于同一行的显示器同步显示图像,同一行显示器的相同像素行同步刷新。

[0068] 进一步地,应用处理器通过如下步骤将每行的 $\sum_{i=1}^N Qi$ 个数据块传输至显示器中:

[0069] 首先,显示器阵列中的每个显示器配置一编号(ID);

[0070] 其次,将数据块中待传输的一行数据和待接收该行数据的显示器编号生成数据包,并向显示器阵列中的所有显示器中发送;

[0071] 最后,显示器接收到数据包后判断数据包中的编号与自身的编号是否匹配,若匹配,则进一步对数据包进行处理,否则,将数据包丢弃。通过上述方法,可使压缩后子图像的

数据准确发送至显示器阵列中对应的显示器中。

[0072] 进一步地,应用处理器可通过MIPI协议将数据传输至显示器中,应用处理器为发送端(记为MIPI TX),显示器阵列中各个显示器作为接收端(记为MIPI RX),当然,并不限于通过MIPI协议进行数据的传输。

[0073] 具体地,当显示器阵列中的显示器数量小于或等于4时,可通过MIPI协议中的DSI数据包内的Virtual Channel ID字段定义显示器阵列中每个显示器的编号。由于Virtual Channel ID仅有两个比特,因此,应用处理器最多可与四个显示器进行通信。实施时,应用处理器将待发送的数据编码成DSI数据包,数据包中的Virtual Channel ID可标示数据将被发送至显示器阵列中的哪一显示器中。

[0074] 进一步地,应用处理器向显示器阵列中的所有显示器发送DSI数据包,当显示器接收到该DSI数据包后进一步判断Virtual Channel ID是否匹配,若匹配,则进一步对DSI数据包进行处理。若不匹配,则对DSI数据包进行丢弃处理。

[0075] 当显示器阵列中的显示器数量大于4时,则无法通过MIPI协议中DSI数据包内的Virtual Channel ID字段定义显示器阵列中每个显示器的编号,可通过自定义ID匹配数据包的方式进行数据的发送,实施时,可通过Generic Short Write数据包或Generic Long Write数据包自定义出ID匹配数据包,应用处理器发送数据之前先向显示器阵列中发送ID匹配数据包进行匹配,对于匹配的显示器,应用处理器将ID匹配数据包之后的所有数据包发送至该显示器中,其他不匹配的显示器则不接受数据包,并处于低功耗状态。

[0076] 如图5所示,为进一步提高数据的传输效率,可通过多个MIPI TX端口同时传输待显示图像压缩后的数据。以应用处理器具有两个MIPI TX端口(分别记为MIPI TX0和MIPI TX1),及显示器阵列包括2行、2列排布的显示器为例进行详细说明。实施时,待显示的图像被分割成2行、2列排布的4个子图像,每个子图像均通过DSC算法进行压缩,位于第一列的子图像压缩后的数据可通过MIPI TX0传输至显示器阵列中相应的显示器中,位于第二列的子图像压缩后的数据可通过MIPI TX1传输至显示器阵列中相应的显示器中。实施时,显示器阵列中处于同一行的显示器对应的数据需同步发送,同步显示,以达到与同一完整屏幕逐行刷新相同的效果。

[0077] 本发明通过利用低分辨率的显示器组成显示器阵列,并通过上述方法可在显示器阵列显示高分辨率图像,同时,通过DSC进行图像的压缩及MIPI协议进行数据的传输,可减少数据传输量,降低传输功耗,可支持更大分辨率图像的显示。

[0078] 如图6所示,为本发明所揭示的一种显示器阵列中显示图像的装置,包括显示器拼接模块、图像分割模块、图像压缩模块和图像显示模块,其中,显示器拼接模块用于根据待显示图像的分辨率及显示器的分辨率,将多个显示器拼接成M行、N列排布的M×N个显示器阵列;图像分割模块用于将待显示图像分割成按M行、N列排布的M×N个子图像,每个子图像由显示器阵列中对应行和对应列的显示器显示,且子图像的分辨率与对应显示器的分辨率相同;图像压缩模块用于将处于同一行的N个子图像均压缩成P行、Q列排布的P×Q个数据块,且每个子图像压缩后形成的列数Q值不一定相同,处于同一行的N个子图像压缩后形成P

行、 $\sum_{i=1}^N Q_i$ 列排布的数据块阵列,每个数据块包括a行、b列排布的a×b个数据,且每个数据块的列数b值不一定相同,其中, Q_i 表示同一行的N个子图像中第i个子图像中数据块的列数;

图像显示模块用于将处于同一行的N个子图像压缩后的数据传输至显示器阵列中对应的显示器中进行解压缩并显示图像,其中,M、N、P、Q、a和b均为大于或等于1的整数。

[0079] 进一步地,图像显示模块包括数据传输模块和数据解压模块,其中,数据传输模块

用于从数据块阵列的第一行数据块开始依次传输每行的 $\sum_{i=1}^N Qi$ 个数据块,直至P行数据块传

输完成,且每行的 $\sum_{i=1}^N Qi$ 个数据块具有a行数据,所述a行数据的传输方式包括:

[0080] 从第一行数据开始,按照逐行传输的方式,将a行数据传输完成。

[0081] 数据解压模块用于在显示器阵列中处于同一行的N个显示器全部接收处于同一行

的 $\sum_{i=1}^N Qi$ 个数据块后,对 $\sum_{i=1}^N Qi$ 个数据块进行解压处理并逐行显示出图像。

[0082] 更进一步地,数据传输模块包括编号模块、编码模块和判断模块,其中,编号模块用于为显示器阵列中的每个显示器配置编号;编码模块用于将数据块中待发送的数据和待接收数据的显示器编号编码成数据包并向所有显示器发送;判断模块用于判断数据包中的编号与显示器自身的编号是否匹配,若匹配,则进一步对数据包进行处理,否则,丢弃。

[0083] 具体实施时,数据传输模块可通过MIPI协议传输压缩后的数据块。

[0084] 当显示器阵列中的显示器数量小于或等于4时,编号模块可通过MIPI协议中DSI数据包内的Virtual Channel ID字段定义显示器阵列中每个显示器的编号,每个显示器的编号均不相同。由于Virtual Channel ID仅有两个比特,因此,应用处理器最多可与四个显示器进行通信。实施时,编码模块将待发送的数据编码成DSI数据包,数据包包头中的Virtual Channel ID可标示数据将被发送至显示器阵列中的哪一显示器中,编码模块向显示器阵列中的所有显示器发送DSI数据包,当显示器接收到该DSI数据包后通过判断模块进一步判断Virtual Channel ID是否匹配,若匹配,则进一步对DSI数据包进行处理。若不匹配,则对DSI数据包进行丢弃处理。

[0085] 进一步地,图像显示模块还包括配置模块和匹配模块,其中,配置模块用于配置编号匹配数据包,所述编号匹配数据包用于匹配显示器阵列中接收数据的显示器;匹配模块用于发送所述编号匹配数据包至显示器阵列中进行显示器的匹配,并向匹配的显示器中发送数据。

[0086] 当显示器阵列中的显示器数量大于4时,则无法通过MIPI协议中DSI数据包内的Virtual Channel ID字段定义显示器阵列中每个显示器的编号,可通过配置模块配置编码匹配数据包的方式进行数据的发送,实施时,配置模块可通过Generic Short Write数据包或Generic Long Write数据包配置出编码匹配数据包,发送数据之前首先通过匹配模块向显示器阵列中发送编码匹配数据包进行匹配,对于匹配的显示器,进一步将编码匹配数据包之后的所有数据包发送至该显示器中,其他不匹配的显示器则不接受数据包,并处于低功耗状态。

[0087] 本发明的技术内容及技术特征已揭示如上,然而熟悉本领域的技术人员仍可能基于本发明的教示及揭示而作种种不背离本发明精神的替换及修饰,因此,本发明保护范围应不限于实施例所揭示的内容,而应包括各种不背离本发明的替换及修饰,并为本专利申请权利要求所涵盖。

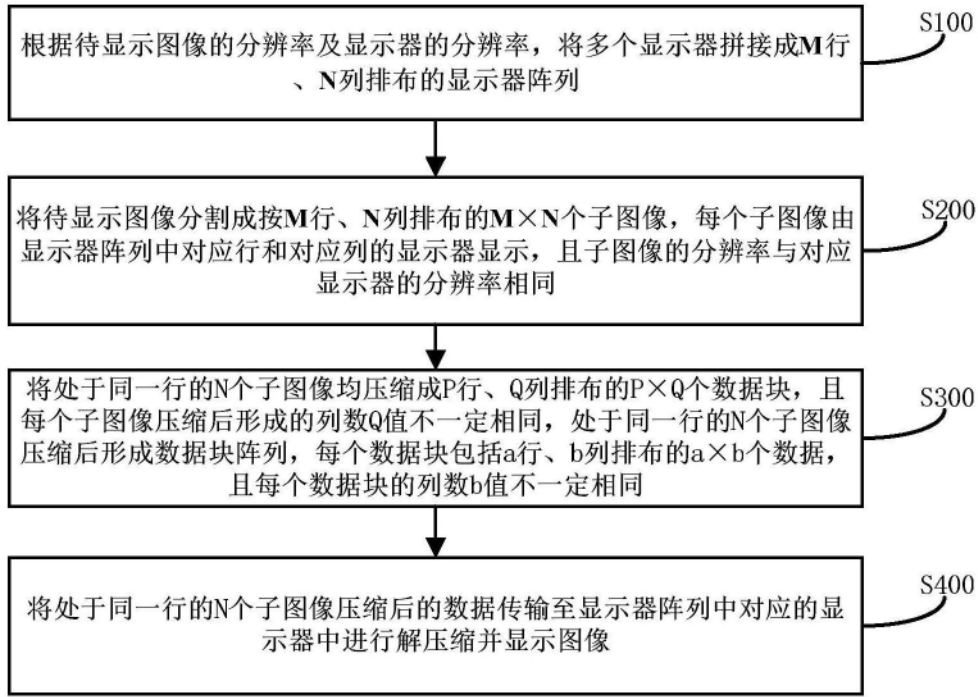


图1

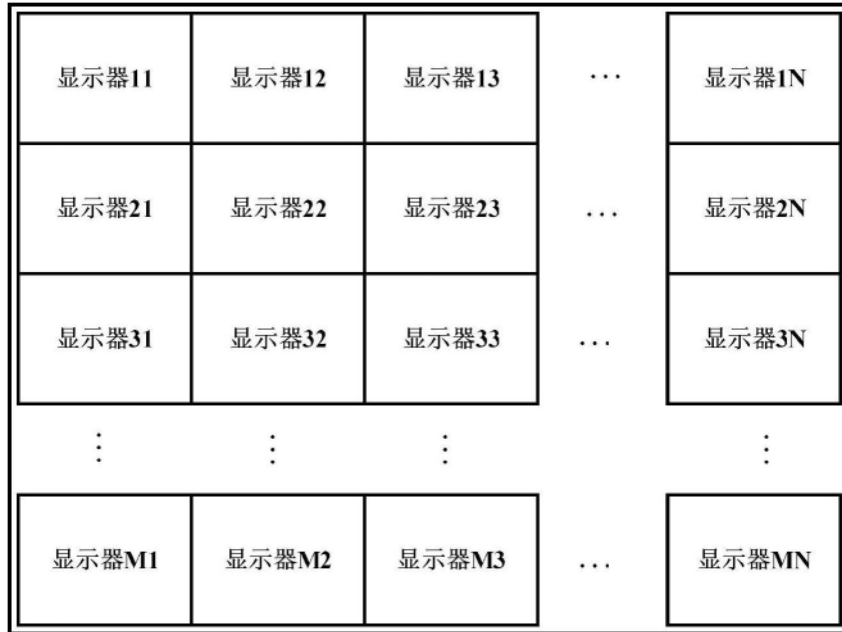


图2

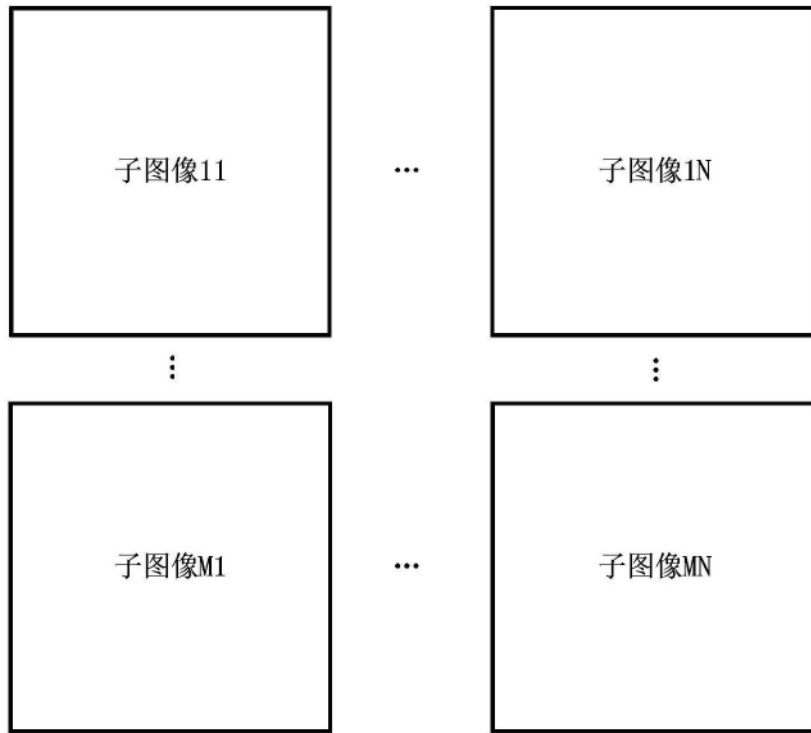


图3

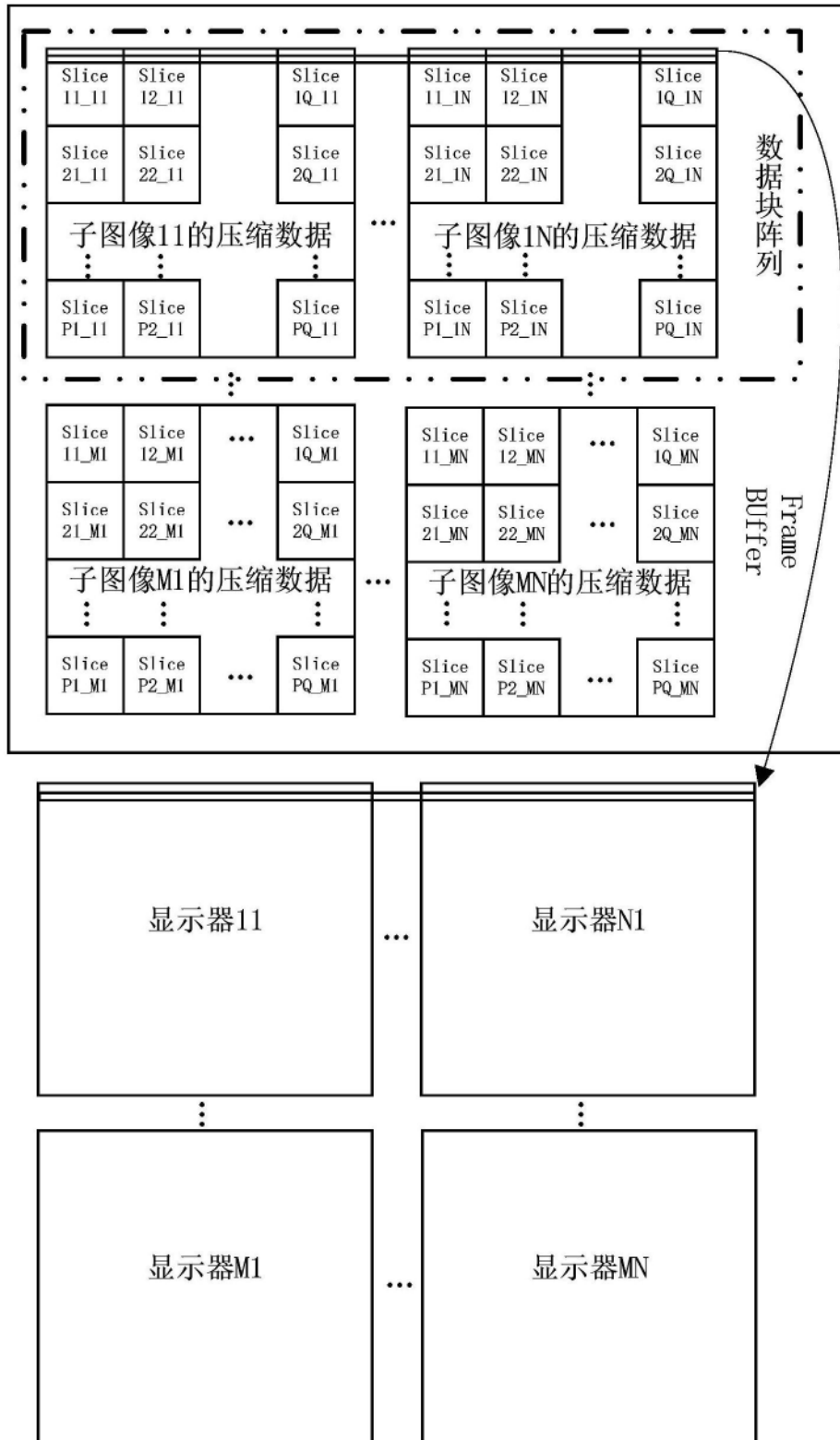


图4

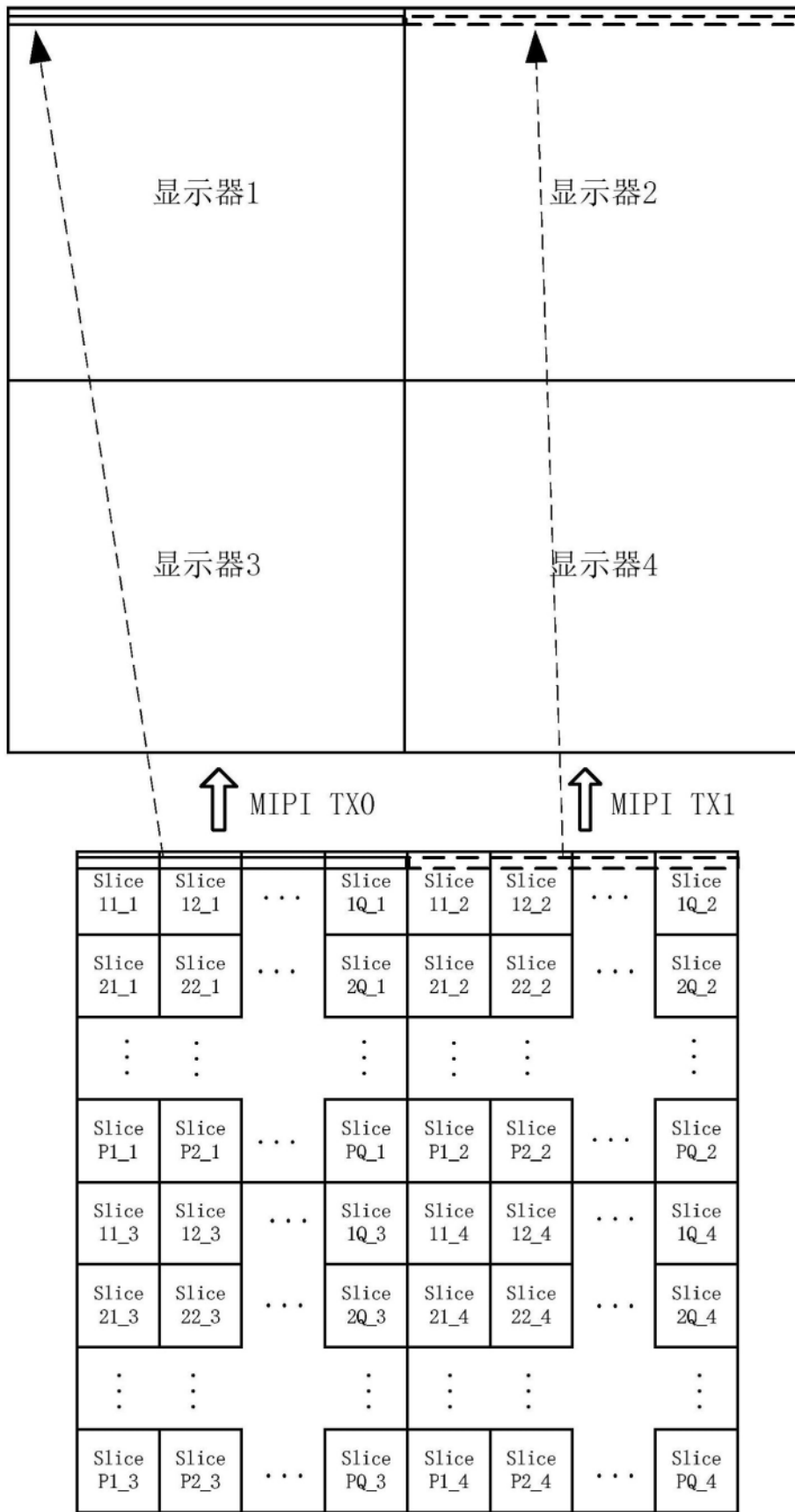


图5

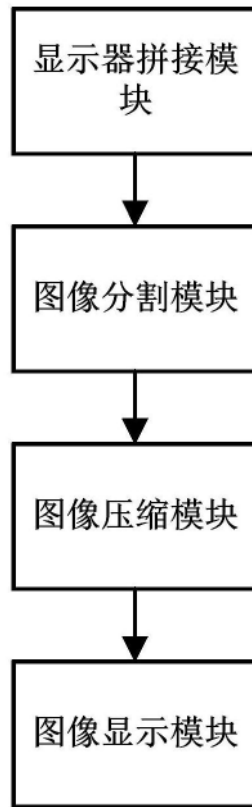


图6