

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.
H01L 33/00 (2006.01)



[12] 发明专利申请公布说明书

[21] 申请号 200610124449.4

[43] 公开日 2007 年 11 月 21 日

[11] 公开号 CN 101075654A

[22] 申请日 2006.9.5

[21] 申请号 200610124449.4

[71] 申请人 武汉迪源光电科技有限公司

地址 430074 湖北省武汉市东湖区关东科技
工业园华光大道 18 号 12 楼

[72] 发明人 董志江 靳彩霞 黄素梅 姚 雨

权利要求书 1 页 说明书 4 页 附图 2 页

[54] 发明名称

纯金 Au 的合金键合 LED 倒装工艺方法

[57] 摘要

本发明公开了一种纯金 Au 的合金键合 LED 倒装芯片的制备方法，由 P-N 电极外延片和纯金填充层、合金填充层及带有反射层的硅衬底组成；P-N 电极外延片包括蓝宝石衬底，在蓝宝石衬底上形成的 N-GaN 层，在 N-GaN 层上形成的 P-GaN 层和发光层（发光层位于 N-GaN 层和 P-GaN 层之间），在 P-GaN 层表面淀积形成的有利于电流扩散的金属层即透明导电层，由 P-GaN 层和 N-GaN 层分别引出的 P-N 电极，在 P-N 电极之间生长的隔离层（钝化层）；在本征半导体硅衬底上形成电学隔离层，在该电学隔离层上形成金属反射层；所述 P-N 电极外延片和带有反射层的硅衬底通过填充纯金和其它合金纯加热法键合进行倒装焊接形成大功率 LED 倒装芯片。该芯片的制作方法包括调节纯加热倒装焊接键合温度和时间，降低 LED 的电压和

优化芯片的成品率。本发明可使大功率 LED 倒装芯片降低电压，使 LED 产生的热量降低，提高倒装芯片的成品率和可靠性。

1、纯金 Au 的合金键合 LED 倒装芯片的特征在于：由 P-N 电极外延片、纯金填充层、合金填充层、P-N 电极之间生长的隔离层（钝化层）及带有反射层的硅衬底组成；

P-N 电极外延片包括蓝宝石衬底，在蓝宝石衬底上形成的 N-GaN 层，在 N-GaN 层上形成的 P-GaN 层和发光层（发光层位于 N-GaN 层和 P-GaN 层之间），在 P-GaN 层表面淀积形成的有利于电流扩散的金属层即透明导电层，由 P-GaN 层和 N-GaN 层分别引出的 P-N 电极，在 P-N 电极之间生长的钝化层；

所述带有反射层的硅衬底包括在本征半导体硅衬底上形成的电学隔离层，在该电学隔离层上形成的金属反射层；

所述 P-N 电极外延片和带有反射层的硅衬底通过填充纯金和其它合金纯加热法键合进行倒装焊接形成 LED 倒装芯片。

2、如权利要求 1 所述的含纯金 Au 的合金键合 LED 倒装芯片的制备方法，其特征在于所述大尺寸 LED 芯片与硅衬底焊接在一起的工艺参数：加热键合温度控制在 $200^{\circ}\text{C}\sim 350^{\circ}\text{C}$ ，调节焊接时间，范围为 $50\text{ms}\sim 250\text{ms}$ 。

3、如权利要求 1 所述的 LED 倒装芯片的制备方法，其特征在于：P-N 电极外延片和硅衬底之间的填充材料为纯金和 Au、Al、Cu、Pb、Sn、In 等组合化合物。

4、如权利要求 1 所述的 LED 倒装芯片的制备方法，其特征在于：P-N 电极外延片和硅衬底键合时，P-GaN 层与硅衬底反射层之间的距离为 $2\sim 10\mu\text{m}$ 。

纯金 Au 的合金键合 LED 倒装工艺方法

技术领域

本发明涉及一种半导体器件的制造工艺方法，特别是涉及一种纯金 Au 的合金键合 LED 倒装芯片 (Flip-Chip) 的制备方法。

背景技术

发光二极管 LED 技术发展到如今，单元光通量的提高使得它可以进入照明领域称作半导体照明，半导体照明是近百年来照明技术的真正革命。由于半导体材料将电能直接转化为光，所以半导体照明具有与传统照明光源最大的不同在于它的光线不会产生热量。然而，大功率 LED 光通量的提高进程中伴随着散热方面的技术瓶颈，散热处理是否成功直接影响到半导体照明的光学参数及产品的寿命指标。

目前，传统的蓝宝石衬底 GaN 大功率芯片，电极位于芯片的出光面上。约 30% 的光被 P 电极吸收，且由于 P-GaN 层有限的电导率，要求在 P-GaN 层表面再沉淀一层电流扩散的金属层。这个电流扩散层会遮住一部分光，从而降低芯片的出光效率。因此这种 P 型接触结构制约了 LED 芯片的工作功率。同时这种结构 pn 结的热量通过蓝宝石衬底导出去，导热路径较长。由于蓝宝石的热导系数较金属低 ($35\text{W/m}\cdot\text{K}$)，因此，这种结构的 LED 芯片热阻会较大。此外，这种结构的 P 电极和引线也会挡住部分光线进入器件封装，且正装结构上面通常涂上一层环氧树脂，而环氧树脂导热能力很差，造成散热难的问题，影响器件的性能参数和可靠性。所以，这种正装 LED 芯片从器件结构本身对器件功率、出光效率和热性能等方面均构成较大影响。为了克服正装芯片的这些不足，美国 Lumileds 公司发明了 PbSn 倒装芯片。氮化镓基 LED 芯片倒扣在硅芯片上，硅芯片上有两个打线焊盘，封装时打金线与外界电源相接。倒扣焊接技术工艺包括电镀等工艺技术在电极上焊接的数个 BUMP (PbSn) 与硅衬底上对应的 BUMP 通过共晶焊接在一起，硅衬底通过粘接材料与器件内部热沉粘接在一起，光从蓝宝石衬底取出。相对于正装结构，这种倒装结构具有电、光、热等方面较优的特性。

但上述倒装芯片结构中，硅衬底与芯片间的最小间距大约为 $25-40\mu\text{m}$ ，芯片与电极及硅片的接触面积有限，电极及硅片所形成的欧姆接触的稳定性、可靠性和传热性仍有局限性。此外采用 Pb 金属，工艺过程和产品都不环保。在倒装芯片制作过程中，如何改善芯片的正向电压，间接的改善芯片散热问题，提高倒装芯片的质量和成品率，采用环保的工艺和材料，是器件加工工艺中面临的几个主要难题。大功率芯片的电压高，主要因素是电阻高，高电阻与外延本身、电极设计与制作，及倒装焊接制作工艺密切相关。在额定工作条件下，电阻高会使得 LED 产生的热量过大，进而导致器件的结温过高、器件的出光效率下降、可靠性降低。

发明内容

1、要解决的技术问题

本发明所要解决的技术问题是提供一种纯金 Au 的合金键合 LED 倒装芯片的制备方法，工艺过程和产品都完全符合环保要求，同时使大功率 LED 倒装芯片降低电压，使 LED 产生的热量降低，提高倒装芯片的可靠性。

2、技术方案

本发明所要解决的技术问题是提供一种纯金 Au 的合金键合 LED 倒装芯片，它可有效提高 LED 倒装芯片的散热能力和成品率，并降低倒装芯片的电压；为此本发明还要提供一种制作该芯片的工艺方法。

为解决上述技术问题，本发明大功率 LED 倒装芯片，由 P-N 电极外延片、纯金填充层、合金填充层、P-N 电极之间生长的隔离层（钝化层）及带有反射层的硅衬底组成；

P-N 电极外延片包括蓝宝石衬底，在蓝宝石衬底上形成的 N-GaN 层，在 N-GaN 层上形成的 P-GaN 层和发光层（发光层位于 N-GaN 层和 P-GaN 层之间），在 P-GaN 层表面沉积形成的有利于电流扩散的金属层即透明导电层，由 P-GaN 层和 N-GaN 层分别引出的 P-N 电极，在 P-N 电极之间生长的隔离层（钝化层）；

所述带有反射层的硅衬底包括在本征半导体硅衬底上形成的电学隔离层，在该电学隔离层上形成金属反射层；

所述 P-N 电极外延片和硅衬底之间通过纯加热法填充纯金和其它合金进行倒装焊接、键合功率 LED 倒装芯片；

所述合金可为 Au、Al、Sn、In 等组合化合物；

所述的 P-N 电极外延片和硅衬底键合时，P-GaN 层与硅衬底反射层之间的距离为 2—15 μm 。

本发明所述的纯金 Au 的合金键合 LED 倒装芯片制作工艺方法包括如下步骤：

首先制作 P-N 电极外延片，包括如下步骤：在蓝宝石衬底上采用 ICP（耦合离子刻蚀）或 RIE（反应离子刻蚀）设备利用氯离子及氟离子进行干法刻蚀，形成 P-GaN 层和发光层，并使 P-GaN 层和发光层与其下面的 N-GaN 层形成电接触，刻蚀时用光刻胶或 SiO₂ 作掩膜；在 P-GaN 层的表面采用真空电子束蒸发形成一层有利于电流扩散的金属层即透明导电层；由 P-GaN 层和 N-GaN 层采用磁控溅射或电子束蒸发分别形成引出的 P-N 电极；在 P-N 电极之间采用 PECVD（等离子增强化学汽相沉积）生长一层 70nm-120nm 的 SiO₂ 钝化层；

然后制作带有反射层的硅衬底，包括如下步骤：在本征半导体硅衬底上利用 PECVD 沉积一层 P-N 电极的电学隔离层，该电学隔离层为 SiO₂ 或 Si₃N₄ 绝缘层，厚度为 50nm-100nm，然后用磁控溅射或电子束蒸发一层厚度为 200nm-300nm 的金属反射层，该金属反射层采用 TiAl（钛铝）或 TiAg（钛银）；

最后，将制作好的 P-N 电极外延片分割成 1000 μm ×1000 μm 的器件，将制作好的带反射层的硅衬底分割成 1500 μm ×1500 μm 的器件，将两者通过填充纯金和其它合金纯加热法键合进行倒装焊接在一起。

本发明纯金 Au 的合金键合 LED 倒装芯片中，由于倒装焊接、键合时，采用具有高导热效率的纯金和 Au、Al、Cu、Pb、Sn、In 等组合化合物合金作为填充材料，可通过纯加热法实现倒装焊接，减小 P、N-GaN 层与硅衬底间的距离，P-GaN 层与硅衬底反射层之间的距离被控制在 2—15 μm 的小间距，高导热性能和低电阻使得 LED 芯片节的热量可以较快地传导和散发出去，改善了倒装焊接的稳定性和成品率，降低了 LED 的电压，提高了大功率 LED 倒装芯片的散热能力、稳定性、成品率。因此，采用本发明的方法可以降低大功 LED 倒装芯片的电压，同时优化了散热，提高了芯片的稳定性和成品率。

3、有益效果

总之，本方法通过在 P-N 电极外延片和硅衬底之间通过纯加热法填充纯金和其它合金进行倒装焊接、键合功率 LED 倒装芯片，十分有效地提高了大功率 LED 倒装芯片的散热能力、

可靠性和成品率，从而极大地提高了芯片的质量和器件的性能。本方法是制作大功率 LED 倒装芯片和提高器件质量和性能的十分有效的工艺方法

附图说明

下面结合附图和具体实施方式对本发明做进一步详细的说明：

图 1 是所发明技术倒装芯片结构示意图。

图 2 是在不同的焊接温度下，倒装芯片电压与焊接时间关系曲线图；

图 3 是倒装芯片的成品率；

图 4 是倒装芯片电压的分布图；

具体实施方式

本发明纯金 Au 的合金键合 LED 倒装芯片，由 P-N 电极外延片、纯金填充层、合金填充层、P-N 电极之间生长的隔离层（钝化层）及带有反射层的硅衬底组成；

P-N 电极外延片包括蓝宝石衬底，在蓝宝石衬底上形成的 N-GaN 层，在 N-GaN 层上形成的 P-GaN 层和发光层（发光层位于 N-GaN 层和 P-GaN 层之间），在 P-GaN 层表面沉积形成有利于电流扩散的金属层即透明导电层，由 P-GaN 层和 N-GaN 层分别引出的 P-N 电极，在 P-N 电极之间生长的隔离层（钝化层）；

所述带有反射层的硅衬底包括在本征半导体硅衬底上形成的电学隔离层，在该电学隔离层上形成金属反射层；

所述 P-N 电极外延片和硅衬底之间通过纯加热法填充纯金和其它合金进行倒装焊接、键合功率 LED 倒装芯片。

对于一般的倒装芯片，倒扣焊接是通过运用种球机，选用合适尺寸的金线和适当的种球温度，控制 Wire-Bond 球（超声金丝球）的尺寸，接着利用 Die-Bond（倒装焊接）机超声波进行焊接。电极上焊接的数个 BUMP（金球）与硅衬底上对应的 BUMP 通过共晶焊接在一起。焊接工艺复杂，金球与 P、N-GaN 层及硅衬底的接触面积有限且难以控制，P、N-GaN 层与硅衬底间的距离较大，P-GaN 层硅衬底间较大，如果处理不好，容易使 LED 的电压及热阻过大，导致 LED 的稳定性差及成品率低。

如图 1 所示，在纯金 Au 的合金键合 LED 倒装芯片中，由于倒装焊接、键合时，采用具有高导热效率的纯金和 Au、Al、Cu、Pb、Sn、In 等组合化合物合金作为填充材料，可通过纯加热法实现倒装焊接，减小 P、N-GaN 层与硅衬底间的距离，P-GaN 层与硅衬底反射层之间的距离被控制在 2—15 μm 的小间距，高导热性能和低电阻使得 LED 芯片的热量可以较快地传导和散发出去，改善了倒装焊接的稳定性和成品率，降低了 LED 的电压，提高了大功率 LED 倒装芯片的散热能力、稳定性、成品率。

下面结合一个具体实施方式对本发明所述的大功率 LED 倒装芯片制作工艺方法进行说明：

为制备上述纯金 Au 的合金键合 LED 倒装芯片，本发明的制备方法，包括以下步骤：

首先，运用 MOCVD（金属有机化学气相沉积）设备外延生长 GaN 基大功率 LED 结构外延片，衬底为蓝宝石（ Al_2O_3 ）。然后刻蚀 N 面台阶和芯片尺寸的划道，露出 N-GaN 台面，以便作 N 电极及焊垫。N 型台面用反应离子刻蚀设备 RIE 刻蚀，反应气体为 Cl ：Ar=10：3。

采用 ICP（耦合等离子体刻蚀）或 RIE（反应离子刻蚀）设备利用氯离子及氩离子进行干

法刻蚀，形成的 P-GaN 层和发光层，并使 P-GaN 层和发光层与其下面的 N-GaN 层形成电接触，刻蚀时用光刻胶或 SiO₂ 作掩膜。

之后在 P-GaN 层上蒸镀一层厚度为 200nm-300nm 的透明导电薄膜 ITO，作为透明导电层。

由 P-GaN 层和 N-GaN 层采用磁控溅射或电子束蒸发分别蒸镀形成以 Ni/Au 的金属组合(镍/金)为金属组合的 P-N 电极和焊垫。电极尺寸为 90μm~120μm (当 P-N 电极外延片尺寸为 1000μm×1000μm 时)。

在 P-N 电极之间采用 PECVD (等离子增强化学汽相沉积) 生长一层 80nm 的 SiO₂ 钝化层。然后用化学机械抛光 (CMP) 设备将蓝宝石由 350μm~450μm 减薄至 90μm~150μm。

在 2 英寸本征半导体硅衬底上利用 PECVD (等离子增强化学汽相沉积) 沉积一层 P-N 电极的电学隔离层，该电学隔离层为 SiO₂ 或 Si₃N₄ 绝缘层，厚度为 50nm-100nm，然后用磁控溅射或电子束蒸发一层厚度为 200nm-300nm 的金属反射层，该金属反射层采用 TiAl (钛铝) 或 TiAg (钛银)。

最后，将制作好的 P-N 电极外延片分割成 1000μm×1000μm 的器件，将制作好的带反射层的硅衬底用切割机分割成 1500μm×1500μm 的器件。将作好电极的 P-N 电极外延片用激光划片机分割成 1000μm×1000μm 的器件。将两者通过填充纯金和其它合金纯加热法键合进行倒装焊接在一起。

实施例一，调节焊接温度和时间。

所述将 LED 晶片与硅衬底焊接在一起的工艺参数如下：

加热键合温度控制在 200℃~350℃，调节焊接时间，范围为 50ms~250ms。由图 2 可以看出在焊接温度参数不变的前提下，通过调节焊接时间测得的晶粒 V_F (正向电压) 的相互间的差值 ΔV_F。其中，当焊接温度为 200℃时，差值 ΔV_F 仅为 0.2V。当焊接温度增加时，差值 ΔV_F 增加，且当焊接温度较大，为 350℃时，差值 ΔV_F 随焊接时间的增大而明显增大。

图 3 为所发明技术倒装芯片 (有填充) 与现有技术倒装芯片 (无填充) 的成品率的比较。由此图可见，所发明技术倒装芯片的成品率相对于已有技术提高了 2 倍。图 4 为所发明技术倒装芯片 (有填充) 与现有技术倒装芯片 (无填充) 的正向电压的分布图。所发明技术制作出的倒装芯片的正向电压分布在一个很窄的范围，芯片的正向电压的一致性较好，相对于已有技术提高了 2 倍。降低焊接时间、降低焊接温度目的是在制作过程中减少对芯粒内部结构的损坏程度，控制好导体本身的体电阻。若不控制好体电阻，会导致导体本身产生大量的热量，加快电子对晶格碰撞。这样会减少电子与空穴复合机率，影响芯粒的出光效率和寿命。因此通过调节焊接时间、焊接温度等工艺参数可以降低大功率芯片电压，提高出光效率和可靠性。

图 1

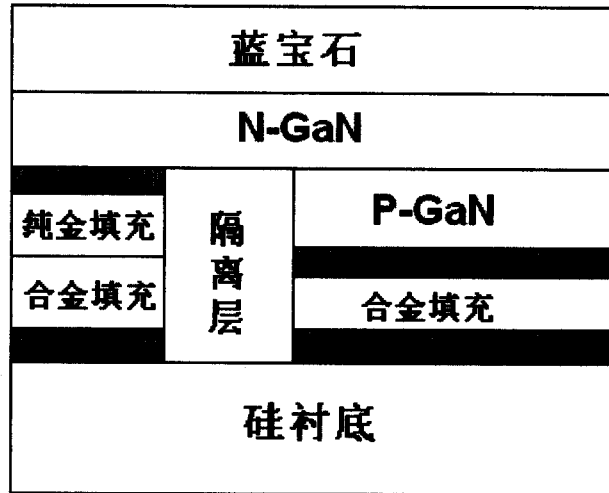


图 2

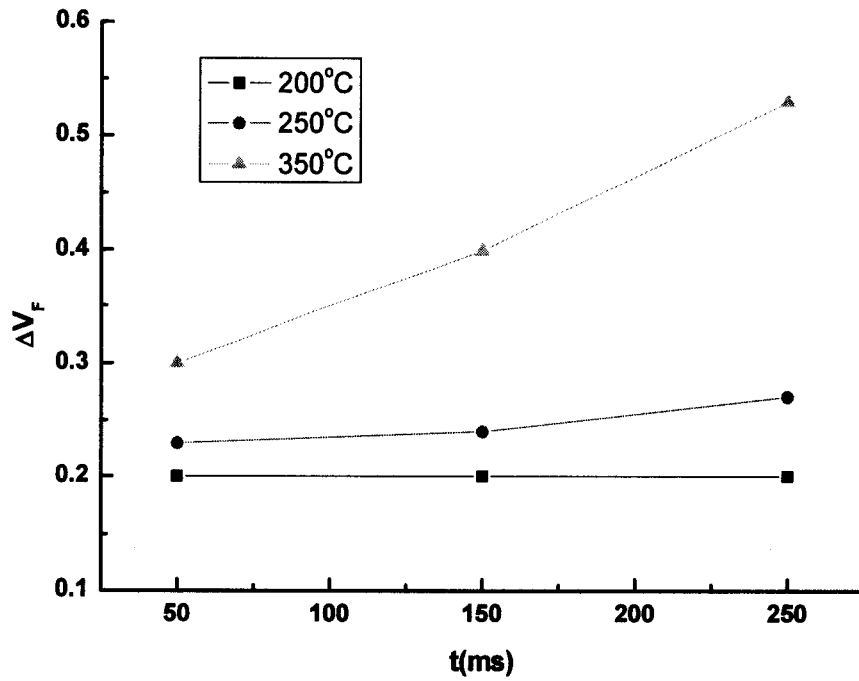


图 3

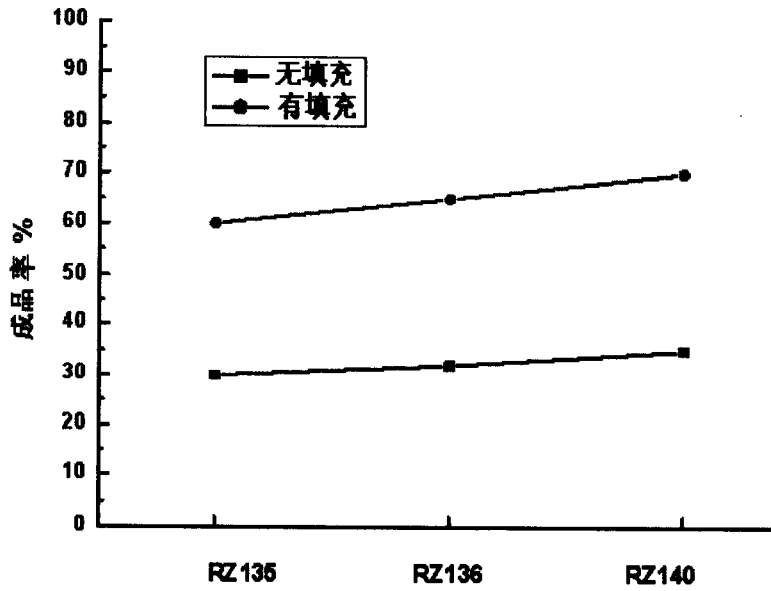


图 4

