

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第6123219号
(P6123219)

(45) 発行日 平成29年5月10日(2017.5.10)

(24) 登録日 平成29年4月14日(2017.4.14)

(51) Int.Cl. F I
 HO2M 7/483 (2007.01) HO2M 7/483
 HO2M 7/48 (2007.01) HO2M 7/48 E

請求項の数 3 (全 16 頁)

(21) 出願番号	特願2012-228358 (P2012-228358)	(73) 特許権者	000006105 株式会社明電舎
(22) 出願日	平成24年10月15日(2012.10.15)		東京都品川区大崎2丁目1番1号
(65) 公開番号	特開2013-102674 (P2013-102674A)	(74) 代理人	100086232 弁理士 小林 博通
(43) 公開日	平成25年5月23日(2013.5.23)		
審査請求日	平成27年9月15日(2015.9.15)	(74) 代理人	100104938 弁理士 鶴澤 英久
(31) 優先権主張番号	特願2011-227281 (P2011-227281)	(74) 代理人	100096459 弁理士 橋本 剛
(32) 優先日	平成23年10月14日(2011.10.14)	(72) 発明者	宗島 正和 東京都品川区大崎2丁目1番1号 株式会 社明電舎内
(33) 優先権主張国	日本国(JP)		

最終頁に続く

(54) 【発明の名称】 マルチレベル電力変換器

(57) 【特許請求の範囲】

【請求項1】

直流電源の電圧を複数の電圧レベルに変換した交流出力を生成するマルチレベル電力変換器であって、

直流電源と、

第1～第4のスイッチング素子を直列接続したスイッチング素子直列回路と、

前記スイッチング素子直列回路の第1のスイッチング素子側端と第4のスイッチング素子側端との間に順次直列接続された第1および第2のコンデンサと、

前記第1のスイッチング素子および第2のスイッチング素子の共通接続点と、第3のスイッチング素子および第4のスイッチング素子の共通接続点との間に順次直列接続された第1および第2のダイオードと、

前記直流電源の正、負極端間に順次直列接続された第3および第4のコンデンサと、

前記直流電源の正極と、前記第1のコンデンサおよび第1のスイッチング素子の共通接続点との間に接続された第5のスイッチング素子と、

前記直流電源の負極と、前記第2のコンデンサおよび第4のスイッチング素子の共通接続点との間に接続された第6のスイッチング素子と、

第3のダイオードおよび第4のダイオードを直列接続したダイオード直列回路と、

前記ダイオード直列回路の両端間に直列接続された第7および第8のスイッチング素子と、

前記第1～第8のスイッチング素子のオン、オフ制御によって複数の電圧レベルを出力

10

20

させる制御手段とを備え、

前記第1および第2のダイオードの共通接続点と、第1および第2のコンデンサの共通接続点と、第3および第4のダイオードの共通接続点とを接続し、

前記第7および第8のスイッチング素子の共通接続点を第3および第4のコンデンサの共通接続点に接続し、

前記第2のスイッチング素子および第3のスイッチング素子の第1の共通接続点と、第3のコンデンサおよび第4のコンデンサの第2の共通接続点とを複数の電圧レベルの交流出力端とし、

前記制御手段のオン、オフ制御は、ゼロレベルの電圧を出力させる唯一の制御モードを有していることを特徴とするマルチレベル電力変換器。

10

【請求項2】

前記第1～第8のスイッチング素子、第1および第2のコンデンサ、第1～第4のダイオードによってマルチレベル電圧変換部を構成し、該マルチレベル電圧変換部を三相交流の各相に各々設け、前記三相各相のマルチレベル電圧変換部の、第2の共通接続点どうしを中性点として共通接続し、前記第1の共通接続点をU相、V相、W相の各出力端としたことを特徴とする請求項1に記載のマルチレベル電力変換器。

【請求項3】

前記制御手段のオン、オフ制御は、同一電圧レベルの出力時に前記コンデンサを充電させる制御モードと放電させる制御モードとを有していることを特徴とする請求項1又は2に記載のマルチレベル電力変換器。

20

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、マルチレベルの相電圧が出力可能で、且つ1個の直流電圧源で動作する電力変換回路に係り、直流電源から複数の電圧レベルに変換した交流出力を生成するマルチレベル電力変換器に関する。

【背景技術】

【0002】

従来、マルチレベル電力変換器として、例えば非特許文献1に記載の5レベルインバータが知られている。図7は非特許文献1に記載の5レベルインバータの主回路1相分の構成図を示している。図7の回路において、5レベルインバータ1の直流側に設けたダイオード整流器2の直流出力電圧を5分圧するために4台の直流リンクコンデンサCdc1～Cdc4が直列接続され、これらコンデンサCdc1～Cdc4に蓄えられたエネルギーを用いて、インバータ1には5分圧に対応する5レベルの電位を有する交流出力が生成される。

30

【0003】

上記の5レベルインバータ1の動作を説明する。コンデンサCdc1～Cdc4で分圧する電圧の中性点をM点とし、インバータ1の出力端をA点とし、直流電圧を均一に4分圧した電圧をEとすると、スイッチング素子S1～S8を以下のオン・オフパターン制御の組み合わせ(スイッチングモードSM1～SM5)によって制御することで、端子間AMに5レベルの電圧出力が生成される。

40

(SM1) S1, S2, S3とS4がオン、S5, S6, S7とS8がオフのとき、端子間AMには電圧+2Eが出力される。

【0004】

(SM2) S2, S3, S4とS5がオン、S1, S6, S7とS8がオフのとき、端子間AMには電圧+Eが出力される。

【0005】

(SM3) S3, S4, S5とS6がオン、S1, S2, S7とS8がオフのとき、端子間AMには電圧0が出力される。

【0006】

50

(SM4) S4, S5, S6とS7がオン、S1, S2, S3とS8がオフのとき、端子間AMには電圧 - E が出力される。

【0007】

(SM5) S5, S6, S7とS8がオン、S1, S2, S3とS4がオフのとき、端子間AMには電圧 - 2E が出力される。

【0008】

また、従来 of 電力変換装置の一例として、特許文献1に記載のものが提案されていた。図8は特許文献1に記載の電力変換装置の1相分の構成を示している。直流電源Eには、コンデンサC1, C2の直列回路と、半導体スイッチS1, S2の直列回路が並列に接続され、コンデンサC3には半導体スイッチS5, S6の直列回路と、S7, S8の直列回路と、双方向スイッチS3D, S4Dの直列回路とが並列に接続されている。

10

【0009】

前記スイッチS1, S2の共通接続点とS5, S6の共通接続点は共通に接続され、スイッチS7, S8の共通接続点と双方向スイッチS3D, S4Dの共通接続点は端子Uに共通に接続され、コンデンサC1, C2の共通接続点M(中点)は前記端子Uに共通に接続されている。

【0010】

直流電源Eの電圧をEd、コンデンサC1の電圧をVc1、コンデンサC2の電圧をVc2、コンデンサC3の電圧をVc3とすると、中点Mから観測した出力電圧VUMと各スイッチS1, S2, S3D, S4D, S5~S8のオン、オフ状態との関係は、図9のようになる。

20

【0011】

なお、図9では各スイッチS1, S2, S3D, S4D, S5~S8のオン、オフ状態に応じた動作モードを、それぞれモード1~12としている。この図9に基づいて、図8における適切なスイッチを選択してオン、オフすると、出力電圧VUMは、図10に示すように9つの電圧レベル(Vc1+Vc3, Vc1, Vc1-Vc3, Vc3, 0, -Vc3, -Vc2+Vc3, -Vc2, -Vc2-Vc3)を持ち、かつ、平均電圧が正弦波状の波形となる。

【先行技術文献】

【非特許文献】

【0012】

【非特許文献1】 Kazunori Hasegawa, Hirohumi Akagi, "Voltage Balancing of the Four Split DC Capacitors for a Five-Level Diode-Clamped PWM Inverter with a Front-End Diode Rectifier", international Power Electronics Conference (IPEC), IEEJ/IEEE, pp. 734-739, Jun, 2010

30

【特許文献】

【0013】

【特許文献1】特開2010-246189号公報

【発明の概要】

40

【発明が解決しようとする課題】

【0014】

前記の図7の構成では、5レベルインバータの直流側の電源電圧(ダイオード整流器2の出力電圧)を4分圧するために4つの直流リンクコンデンサCdc1~Cdc4が直列接続されており、これらのコンデンサに蓄えられたエネルギーを用いて5レベル電圧の交流出力が生成される。

【0015】

原理上、出力電圧波形に合わせた電圧レベルとなるように、5レベルインバータには有効電力が流入もしくは流出するため、4つのコンデンサCdc1~Cdc4に生じる直流電圧の各平均値が等しくならないという問題が発生する。交流出力の各レベルについての波高を

50

全て等しくするためには、各コンデンサ $C_{dc1} \sim C_{dc4}$ に生じる直流電圧の平均値が全て等しくなるよう制御する必要がある。

【0016】

そのため、図7に示す非特許文献1の回路では、各コンデンサ $C_{dc1} \sim C_{dc4}$ に生じる直流電圧の平均値を昇降圧チョッパ動作によって均一にするための電圧均一回路3をインバータ1の直流側に設けている。この電圧均一回路3は、半導体スイッチの他に、結合巻線をもつ大型の直流リアクトル L_c や逆流阻止用ダイオードを必要とし、これら回路素子の増加が装置の大形化及びコスト高になるという問題があった。

【0017】

また、図7に示す5レベルインバータ1には、半導体スイッチの他に、高耐圧大電流量のクランプ用ダイオードを多く必要とし、それらが回路の大形化及びコスト高の要因になる。

【0018】

また図8の回路におけるスイッチングモードを示す図9において、ゼロ電圧を出力するモードはモード6とモード7の2つのモードが存在する。したがって、例えば電圧指令値が正弦波で与えられるとき、電圧指令値の正の半周期で用いるゼロ電圧と、負の半周期で用いるゼロ電圧を切り換える必要がある。つまり、ゼロ電圧を出力している間にスイッチングモードを切り換えるので、制御が複雑になるという問題が生じる。

【0019】

本発明は上記課題を解決するものであり、その目的は、電圧均一回路を用いることなく、半導体素子の必要個数を減らし、装置の小型化及びコスト低減ができるマルチレベル電力変換器を提供することにある。さらに、ゼロ電圧を出力するモードを唯一として制御の単純化を図るものである。

【課題を解決するための手段】

【0020】

上記課題を解決するための請求項1記載のマルチレベル電力変換器は、直流電源の電圧を複数の電圧レベルに変換した交流出力を生成するマルチレベル電力変換器であって、直流電源と、第1～第4のスイッチング素子を直列接続したスイッチング素子直列回路と、前記スイッチング素子直列回路の第1のスイッチング素子側端と第4のスイッチング素子側端との間に順次直列接続された第1および第2のコンデンサと、前記第1のスイッチング素子および第2のスイッチング素子の共通接続点と、第3のスイッチング素子および第4のスイッチング素子の共通接続点との間に順次直列接続された第1および第2のダイオードと、前記直流電源の正、負極端間に順次直列接続された第3および第4のコンデンサと、前記直流電源の正極と、前記第1のコンデンサおよび第1のスイッチング素子の共通接続点との間に接続された第5のスイッチング素子と、前記直流電源の負極と、前記第2のコンデンサおよび第4のスイッチング素子の共通接続点との間に接続された第6のスイッチング素子と、第3のダイオードおよび第4のダイオードを直列接続したダイオード直列回路と、前記ダイオード直列回路の両端間に直列接続された第7および第8のスイッチング素子と、前記第1～第8のスイッチング素子のオン、オフ制御によって複数の電圧レベルを出力させる制御手段とを備え、前記第1および第2のダイオードの共通接続点と、第1および第2のコンデンサの共通接続点と、第3および第4のダイオードの共通接続点とを接続し、前記第7および第8のスイッチング素子の共通接続点を第3および第4のコンデンサの共通接続点に接続し、前記第2のスイッチング素子および第3のスイッチング素子の第1の共通接続点と、第3のコンデンサおよび第4のコンデンサの第2の共通接続点とを複数の電圧レベルの交流出力端とし、前記制御手段のオン、オフ制御は、ゼロレベルの電圧を出力させる唯一の制御モードを有していることを特徴としている。

【0021】

上記構成によれば、少ない部品素子数で5レベルの電圧を出力するマルチレベル電力変換器を実現することができる。また、ゼロ電圧を出力するモードは1つでよいため、制御を単純化することができる。

10

20

30

40

50

【0022】

また、請求項2に記載のマルチレベル電力変換器は、請求項1において、前記第1～第8のスイッチング素子、第1および第2のコンデンサ、第1～第4のダイオードによってマルチレベル電圧変換部を構成し、該マルチレベル電圧変換部を三相交流の各相に各々設け、前記三相各相のマルチレベル電圧変換部の、第2の共通接続点どうしを中性点として共通接続し、前記第1の共通接続点をU相、V相、W相の各出力端としたことを特徴としている。

【0023】

上記構成によれば、少ない部品素子数で5レベルの電圧を出力する三相のマルチレベル電力変換器を実現することができる。また、三相に限らず任意の相数や、結線やY結線などの任意の結線方法が可能である。

10

【0024】

また、請求項3に記載のマルチレベル電力変換器は、請求項1又は2において、前記制御手段のオン、オフ制御は、同一電圧レベルの出力時に前記コンデンサを充電させる制御モードと放電させる制御モードとを有していることを特徴としている。

【0025】

上記構成によれば、制御モードの選択によって、第1および第2のコンデンサを各々任意の電圧に調整することができる。

【発明の効果】

【0028】

(1) 請求項1～3に記載の発明によれば、従来のような電圧均一回路を用いることなく第1および第2のコンデンサの電圧を制御できるため、交流出力の各電圧レベルの波高値を等しくすることができ、且つ少ない素子数でマルチレベル電力変換器を実現することができる。これによって、装置の小型化及びコスト低減を実現することができる。

20

また、ゼロ電圧を出力するモードは唯一の制御モードのみとなるので、制御手段が行う制御を簡単化することができる。

(2) 請求項2に記載の発明によれば、少ない素子数で三相のマルチレベル電力変換器を実現することができる。

(3) 請求項3に記載の発明によれば、制御モードの選択によって第1および第2のコンデンサを各々任意の電圧に調整することができる。

30

【図面の簡単な説明】

【0029】

【図1】本発明の実施例1の5レベル電力変換器の回路図。

【図2】図1の回路のスイッチングモードとA, B間の電圧 V_{AB} の関係を示す特性図。

【図3】本発明の実施例2の5レベル電力変換器の回路図。

【図4】本発明の実施例3の5レベル電力変換器の回路図。

【図5】本発明の実施例4の5レベル電力変換器の回路図。

【図6】本発明の実施形態における制御手段の制御ブロック図。

【図7】従来のマルチレベル電力変換器の一例を示す回路図。

【図8】従来のマルチレベル電力変換器の他の例を示す回路図。

40

【図9】図8の回路のスイッチングモードと出力電圧の関係を示す図。

【図10】図8の回路における出力電圧の波形図。

【発明を実施するための形態】

【0030】

以下、図面を参照しながら本発明の実施の形態を説明するが、本発明は下記の実施形態例に限定されるものではない。

【実施例1】

【0031】

図1に本発明の実施例1の回路構成を示す。図1において、第1～第4のスイッチング素子 $S_1 \sim S_4$ を順次直列接続してスイッチング素子直列回路を構成している。このスイ

50

ツチング素子直列回路の第1のスイッチング素子 S_1 側端と第4のスイッチング素子 S_4 側端との間には、第1および第2のコンデンサ C_1 、 C_2 が順次直列に接続されている。

【0032】

前記スイッチング素子 S_1 、 S_2 の共通接続点とスイッチング素子 S_3 、 S_4 の共通接続点には第1および第2のダイオード D_1 、 D_2 が順次直列に接続されている。

【0033】

V_{DC} は直流電源であり、直流電源 V_{DC} の正極と、前記スイッチング素子 S_1 およびコンデンサ C_1 の共通接続点との間には、第5のスイッチング素子を構成するスイッチング素子 S_5 、 S_6 が順次直列に接続されている。直流電源 V_{DC} の負極と、前記スイッチング素子 S_4 およびコンデンサ C_2 の共通接続点との間には、第6のスイッチング素子を構成するスイッチング素子 S_8 、 S_7 が順次直列に接続されている。

10

【0034】

直流電源 V_{DC} の正、負極端間には第3および第4のコンデンサ C_3 、 C_4 が順次直列に接続されている。

【0035】

第3および第4のダイオード D_3 、 D_4 を順次直列接続してダイオード直列回路を構成している。このダイオード直列回路の両端間には、第7のスイッチング素子 S_{11} および第8のスイッチング素子 S_{12} が順次直列に接続されている。

【0036】

前記ダイオード D_3 およびスイッチング素子 S_{11} の共通接続点は、スイッチング素子 S_{13} を介して前記スイッチング素子 S_6 およびコンデンサ C_1 の共通接続点に接続され、前記ダイオード D_4 およびスイッチング素子 S_{12} の共通接続点は、スイッチング素子 S_{14} を介して前記スイッチング素子 S_7 およびコンデンサ C_2 の共通接続点に接続されている。

20

【0037】

ダイオード D_3 および D_4 の共通接続点はコンデンサ C_1 および C_2 の共通接続点 NP' （浮動中点）に接続され、スイッチング素子 S_{11} および S_{12} の共通接続点は、コンデンサ C_3 および C_4 の共通接続点 NP （中性点）に接続されている。

【0038】

前記スイッチング素子 S_2 および S_3 の共通接続点（第1の共通接続点）を出力端子A、前記中性点 NP （第2の共通接続点）を出力端子Bとしている。

30

【0039】

尚、前記第5のスイッチング素子（ S_5 、 S_6 ）、第6のスイッチング素子（ S_7 、 S_8 ）は高耐圧のスイッチング素子を用いる場合は、各々1個のスイッチング素子で構成してもよい。

【0040】

前記スイッチング素子 $S_1 \sim S_8$ および $S_{11} \sim S_{14}$ は、例えば双方向スイッチ、IGBT等で構成されている。

【0041】

前記スイッチング素子 $S_1 \sim S_8$ および $S_{11} \sim S_{14}$ は、図示省略の制御部（制御手段）によって、5レベルの電圧を出力するためのスイッチングパターンに従ってオン、オフ制御され、その結果出力端子A、B間に5レベルの電圧が出力されるものである。

40

【0042】

尚、前記直流電源 V_{DC} の電源電圧は固定でも可変でもよい。

【0043】

上記構成において、直流電源 V_{DC} の電圧を例えば4Eとすると、コンデンサ C_3 、 C_4 には2Eの電圧が各々充電されるものとする。

【0044】

スイッチング素子 $S_1 \sim S_8$ および $S_{11} \sim S_{14}$ のオン、オフは、例えば表1に示すモード1～モード7を有するスイッチングパターンに従って制御される。

50

【 0 0 4 5 】

【表 1】

スイッチングパターン

Mode	V _{AB}	S1	S2	S3	S4	S5・S6	S7・S8	S13	S11	S12	S14	C1	C2
1	2E	1	1	0	0	1	0	0	0	1	1	-	-
2	E	0	1	1	0	1	0	0	0	1	1	Charge (I>0)	-
3	E	1	1	0	0	0	0	0	1	1	0	Discharge (I>0)	-
4	0	0	1	1	0	0	0	0	1	1	0	-	-
5	-E	0	0	1	1	0	0	0	1	1	0	-	Charge (I>0)
6	-E	0	1	1	0	0	1	1	1	0	0	-	Discharge (I>0)
7	-2E	0	0	1	1	0	1	1	1	0	0	-	-

10

【 0 0 4 6 】

表 1 はスイッチング素子 $S_1 \sim S_8$ および $S_{11} \sim S_{14}$ のオン・オフのモード 1 ~ 7 (表 1 中では Mode 1 ~ 7 と表記している) により出力端子 A, B 間に出力される電圧 V_{AB} とコンデンサ C_1, C_2 の充放電の有無を示している。

20

【 0 0 4 7 】

直流電源 V_{DC} の電圧が $4E$ 、コンデンサ C_3, C_4 の電圧が $2E$ のとき、出力端子 A, B 間の電圧は $2E, E, 0, -E, -2E$ の 5 レベルの電圧を出力可能である。

【 0 0 4 8 】

ここで、表 1 のスイッチングパターンの各モード 1 ~ モード 7 と出力端子 A, B 間の電流 I の経路を以下に説明する。尚表 1 は電流 $I > 0$ のときを示しており、また、以下の説明では、コンデンサ C_3 における直流電源 V_{DC} の正極端側の端部を P、コンデンサ C_4 における直流電源 V_{DC} の負極端側の端部を N と表現する。

30

【 0 0 4 9 】

<モード 1>

スイッチング素子 $S_3, S_4, S_7, S_8, S_{11}, S_{13}$ が各々オフ、スイッチング素子 $S_1, S_2, S_5, S_6, S_{12}, S_{14}$ が各々オンとなり、電流 I は、出力端子 B \rightarrow NP \rightarrow C3 \rightarrow P \rightarrow S5 \rightarrow S6 \rightarrow S1 \rightarrow S2 出力端子 A の経路で流れる。出力端子 A, B 間の電圧は $2E$ となる。

【 0 0 5 0 】

<モード 2>

スイッチング素子 $S_1, S_4, S_7, S_8, S_{11}, S_{13}$ が各々オフ、スイッチング素子 $S_2, S_3, S_5, S_6, S_{12}, S_{14}$ が各々オンとなり、電流 I は、出力端子 B \rightarrow NP \rightarrow C3 \rightarrow P \rightarrow S5 \rightarrow S6 \rightarrow C1 \rightarrow D1 \rightarrow S2 出力端子 A の経路で流れる。出力端子 A, B 間の電圧は E となる。このモード 2 においてコンデンサ C_1 は充電される。

40

【 0 0 5 1 】

<モード 3>

スイッチング素子 $S_3 \sim S_8, S_{13}, S_{14}$ が各々オフ、スイッチング素子 S_1, S_2, S_{11}, S_{12} が各々オンとなり、電流 I は、出力端子 B \rightarrow NP \rightarrow S12 \rightarrow D4 \rightarrow C1 \rightarrow S1 \rightarrow S2 出力端子 A の経路で流れる。出力端子 A, B 間の電圧は E となる。このモード 3 においてコンデンサ C_1 は放電される。

【 0 0 5 2 】

<モード 4>

50

スイッチング素子 $S_1, S_4 \sim S_8, S_{13}, S_{14}$ が各々オフ、スイッチング素子 S_2, S_3, S_{11}, S_{12} が各々オンとなり、電流 I は、出力端子 $B \text{---} N \text{---} P \text{---} S_{12} \text{---} D_4 \text{---} D_1 \text{---} S_2$ 出力端子 A の経路で流れる。出力端子 A, B 間の電圧は 0 となる。

【0053】

<モード5>

スイッチング素子 $S_1, S_2, S_5 \sim S_8, S_{13}, S_{14}$ が各々オフ、スイッチング素子 S_3, S_4, S_{11}, S_{12} が各々オンとなり、電流 I は、出力端子 $B \text{---} N \text{---} P \text{---} S_{12} \text{---} D_4 \text{---} C_2 \text{---} S_4 \text{---} S_3$ 出力端子 A の経路で流れる。出力端子 A, B 間の電圧は $-E$ となる。このモード5においてコンデンサ C_2 は充電される。

【0054】

<モード6>

スイッチング素子 $S_1, S_4, S_5, S_6, S_{12}, S_{14}$ が各々オフ、スイッチング素子 $S_2, S_3, S_7, S_8, S_{11}, S_{13}$ が各々オンとなり、電流 I は、出力端子 $B \text{---} N \text{---} P \text{---} C_4 \text{---} N \text{---} S_8 \text{---} S_7 \text{---} C_2 \text{---} D_1 \text{---} S_2$ 出力端子 A の経路で流れる。出力端子 A, B 間の電圧は $-E$ となる。このモード6においてコンデンサ C_2 は放電される。

【0055】

<モード7>

スイッチング素子 $S_1, S_2, S_5, S_6, S_{12}, S_{14}$ が各々オフ、スイッチング素子 $S_3, S_4, S_7, S_8, S_{11}, S_{13}$ が各々オンとなり、電流 I は、出力端子 $B \text{---} N \text{---} P \text{---} C_4 \text{---} N \text{---} S_8 \text{---} S_7 \text{---} S_4 \text{---} S_3$ 出力端子 A の経路で流れる。出力端子 A, B 間の電圧は $-2E$ となる。

【0056】

上記モード1~7のスイッチングパターンによるオン、オフ制御によって、コンデンサ C_3 と C_4 の電圧が $2E$ のとき、出力端子 A, B 間の電圧は $2E, E, 0, -E, -2E$ の5レベルの電圧を出力することが可能である。

【0057】

上記モード1~7と出力端子 A, B 間の電圧 V_{AB} の関係は図2のとおりである。

【0058】

また、 A, B 間の電圧が E のときにコンデンサ C_1 を充電するモード(モード2)と放電するモード(モード3)を選択できるため、コンデンサ C_1 の電圧を任意に調整することが可能である。

【0059】

同様に、 A, B 間の電圧が $-E$ のときにコンデンサ C_2 を充電するモード(モード5)と放電するモード(モード6)を選択できるため、コンデンサ C_2 の電圧を任意に調整することが可能である。

【0060】

電流 I の極性によりコンデンサ C_1 と C_2 の充放電の極性が変化するが、表1は電流 $I > 0$ のときを示している。

【0061】

また、 A, B 間の電圧 V_{AB} をゼロとするモードは表1のモード4だけであるので、制御を簡単化することが可能である。例えば電圧ゼロを出力するモードが多数存在する場合には、ゼロを出力するスイッチングパターンを複数のモードから選択しなければならないので制御が複雑になるという問題が生じる。

【0062】

また、図1の回路を低電圧用途に適用する場合、耐圧の低い(例えば直流電源 V_{DC} の電圧の $1/2$ 耐圧)、2個のスイッチング素子 S_5 および S_6 (第5のスイッチング素子)と2個のスイッチング素子 S_7 および S_8 (第6のスイッチング素子)を使用することができるので、コスト低減を図ることができる。

【0063】

以上のように実施例1によれば、直流電源1個、スイッチング素子12個、コンデンサ

10

20

30

40

50

4 個、ダイオード 4 個のみで、5 レベル電力変換器を実現することができる。

【実施例 2】

【0064】

図 3 に実施例 2 の回路構成を示す。本実施例 2 は実施例 1 (図 1) の回路からスイッチング素子 S_{13} , S_{14} を除去したものであり、その他の部分は図 1 と同一に構成されている。

【0065】

前記スイッチング素子 $S_1 \sim S_8$, S_{11} , S_{12} は、図示省略の制御部 (制御手段) によって、5 レベルの電圧を出力するためのスイッチングパターンに従ってオン、オフ制御され、その結果出力端子 A, B 間に 5 レベルの電圧が出力されるものである。

10

【0066】

スイッチング素子 $S_1 \sim S_8$, S_{11} , S_{12} のオン、オフは、例えば表 2 に示すモード 1 ~ モード 7 を有するスイッチングパターンに従って制御される。

【0067】

【表 2】

スイッチングパターン

Mode	VAB	S1	S2	S3	S4	S5・S6	S7・S8	S11	S12	C1	C2
1	2E	1	1	0	0	1	0	0	0	-	-
2	E	0	1	1	0	1	0	0	0	Charge (I>0)	-
3	E	1	1	0	0	0	0	1	1	Discharge (I>0)	-
4	0	0	1	1	0	0	0	1	1	-	-
5	-E	0	0	1	1	0	0	1	1	-	Charge (I>0)
6	-E	0	1	1	0	0	1	0	0	-	Discharge (I>0)
7	-2E	0	0	1	1	0	1	0	0	-	-

20

30

【0068】

表 2 はスイッチング素子 $S_1 \sim S_8$, S_{11} , S_{12} のオン・オフのモード 1 ~ 7 (表 2 中では Mode 1 ~ 7 と表記している) により出力端子 A, B 間に出力される電圧 V_{AB} とコンデンサ C_1 , C_2 の充放電の有無を示している。

【0069】

直流電源 V_{DC} の電圧が $4E$ 、コンデンサ C_3 , C_4 の電圧が $2E$ のとき、出力端子 A, B 間の電圧は $2E$, E , 0 , $-E$, $-2E$ の 5 レベルの電圧を出力可能である。

【0070】

ここで、表 2 のスイッチングパターンの各モード 1 ~ モード 7 と出力端子 A, B 間の電流 I の経路を以下に説明する。尚表 2 は電流 $I > 0$ のときを示しており、また、以下の説明では、コンデンサ C_3 における直流電源 V_{DC} の正極端側の端部を P、コンデンサ C_4 における直流電源 V_{DC} の負極端側の端部を N と表現する。

40

【0071】

<モード 1>

スイッチング素子 S_3 , S_4 , S_7 , S_8 , S_{11} , S_{12} が各々オフ、スイッチング素子 S_1 , S_2 , S_5 , S_6 が各々オンとなり、電流 I は、出力端子 B \rightarrow N \rightarrow P \rightarrow C3 \rightarrow P \rightarrow S5 \rightarrow S6 \rightarrow S1 \rightarrow S2 出力端子 A の経路で流れる。出力端子 A, B 間の電圧は $2E$ となる。

【0072】

50

<モード2>

スイッチング素子 $S_1, S_4, S_7, S_8, S_{11}, S_{12}$ が各々オフ、スイッチング素子 S_2, S_3, S_5, S_6 が各々オンとなり、電流 I は、出力端子 $B-NP-C_3-P-S_5-S_6-C_1-D_1-S_2$ 出力端子 A の経路で流れる。出力端子 A, B 間の電圧は E となる。このモード2においてコンデンサ C_1 は充電される。

【0073】

<モード3>

スイッチング素子 $S_3 \sim S_8$ が各々オフ、スイッチング素子 S_1, S_2, S_{11}, S_{12} が各々オンとなり、電流 I は、出力端子 $B-NP-S_{12}-D_4-C_1-S_1-S_2$ 出力端子 A の経路で流れる。出力端子 A, B 間の電圧は E となる。このモード3において

10

【0074】

<モード4>

スイッチング素子 $S_1, S_4 \sim S_8$ が各々オフ、スイッチング素子 S_2, S_3, S_{11}, S_{12} が各々オンとなり、電流 I は、出力端子 $B-NP-S_{12}-D_4-D_1-S_2$ 出力端子 A の経路で流れる。出力端子 A, B 間の電圧は 0 となる。

【0075】

<モード5>

スイッチング素子 $S_1, S_2, S_5 \sim S_8$ が各々オフ、スイッチング素子 S_3, S_4, S_{11}, S_{12} が各々オンとなり、電流 I は、出力端子 $B-NP-S_{12}-D_4-C_2$ 出力端子 A の経路で流れる。出力端子 A, B 間の電圧は $-E$ となる。このモード5においてコンデンサ C_2 は充電される。

20

【0076】

<モード6>

スイッチング素子 $S_1, S_4, S_5, S_6, S_{11}, S_{12}$ が各々オフ、スイッチング素子 S_2, S_3, S_7, S_8 が各々オンとなり、電流 I は、出力端子 $B-NP-C_4-N-S_8-S_7-C_2-D_1-S_2$ 出力端子 A の経路で流れる。出力端子 A, B 間の電圧は $-E$ となる。このモード6においてコンデンサ C_2 は放電される。

【0077】

<モード7>

スイッチング素子 $S_1, S_2, S_5, S_6, S_{11}, S_{12}$ が各々オフ、スイッチング素子 S_3, S_4, S_7, S_8 が各々オンとなり、電流 I は、出力端子 $B-NP-C_4-N-S_8-S_7-S_4-S_3$ 出力端子 A の経路で流れる。出力端子 A, B 間の電圧は $-2E$ となる。

30

【0078】

上記モード1～7のスイッチングパターンによるオン、オフ制御によって、コンデンサ C_3 と C_4 の電圧が $2E$ のとき、出力端子 A, B 間の電圧は $2E, E, 0, -E, -2E$ の5レベルの電圧を出力することが可能である。

【0079】

上記モード1～7と出力端子 A, B 間の電圧 V_{AB} の関係は図2のとおりである。

40

【0080】

また、 A, B 間の電圧が E のときにコンデンサ C_1 を充電するモード(モード2)と放電するモード(モード3)を選択できるため、コンデンサ C_1 の電圧を任意に調整することが可能である。

【0081】

同様に、 A, B 間の電圧が $-E$ のときにコンデンサ C_2 を充電するモード(モード5)と放電するモード(モード6)を選択できるため、コンデンサ C_2 の電圧を任意に調整することが可能である。

【0082】

電流 I の極性によりコンデンサ C_1 と C_2 の充放電の極性が変化するが、表2は電流 I

50

> 0 のときを示している。

【0083】

また、A、B間の電圧 V_{AB} をゼロとするモードは表2のモード4だけであるので、制御を簡単化することが可能である。例えば電圧ゼロを出力するモードが多数存在する場合には、ゼロを出力するスイッチングパターンを複数のモードから選択しなければならないので制御が複雑になるという問題が生じる。

【0084】

また、図3の回路を低電圧用途に適用する場合、耐圧の低い（例えば直流電源 V_{DC} の電圧の1/2耐圧）、2個のスイッチング素子S5およびS6（第5のスイッチング素子）と2個のスイッチング素子S7およびS8（第6のスイッチング素子）を使用することが

10

【0085】

以上のように実施例2によれば、直流電源1個、スイッチング素子10個、コンデンサ4個、ダイオード4個のみで、5レベル電力変換器を実現することができる。

【実施例3】

【0086】

図4に実施例3の回路構成を示す。本実施例3は、実施例1（図1）のスイッチング素子S1～S8、S11～S14、ダイオードD1～D4およびコンデンサC1、C2によって5レベル電圧変換部400を構成し、該5レベル電圧変換部400を三相分（400U、400V、400W）設けて直流電源 V_{DC} に対して2分圧したコンデンサの中性点を

20

基準にY結線に接続したものである。

【0087】

図4において、図1と同一部分は同一符号をもって示している。

【0088】

三相各相の5レベル電圧変換部400U、400V、400Wの、出力端子Bどうしを中性点NPとして共通接続し、出力端子Aを三相各相の出力端U、V、Wとしている。

【0089】

図4の構成では、三相各々に個別の直流電源は不要であり、直流電源 V_{DC} は1個でよい。

【0090】

図4の5レベル電圧変換部400U、400V、400Wの各動作は図1の回路と同一である。

30

【0091】

図4の回路では、2分圧したコンデンサの中性点NPを基準に、三相U、V、Wに任意の5レベルの電圧（ $2E$ 、 E 、 $0-E$ 、 $-2E$ ）を出力することができる。

【0092】

以上のように実施例3によれば、直流電源1個、スイッチング素子36個、コンデンサ8個、ダイオード12個によって、三相の5レベル電力変換器を実現することができる。

【実施例4】

【0093】

図5に実施例4の回路構成を示す。本実施例4は、実施例2（図3）のスイッチング素子S1～S8、S11、S12、ダイオードD1～D4およびコンデンサC1、C2によって5レベル電圧変換部500を構成し、該5レベル電圧変換部500を三相分（500U、500V、500W）設けて直流電源 V_{DC} に対して2分圧したコンデンサの中性点を基準にY結線に接続したものである。

40

【0094】

図5において、図3と同一部分は同一符号をもって示している。

【0095】

三相各相の5レベル電圧変換部500U、500V、500Wの、出力端子Bどうしを中性点NPとして共通接続し、出力端子Aを三相各相の出力端U、V、Wとしている。

50

【0096】

図5の構成では、三相各々に個別の直流電源は不要であり、直流電源 V_{DC} は1個でよい。

【0097】

図5の5レベル電圧変換部500U, 500V, 500Wの各動作は図3の回路と同一である。

【0098】

図5の回路では、2分圧したコンデンサの中性点NPを基準に、三相U, V, Wに任意の5レベルの電圧(2E, E, 0-E, -2E)を出力することができる。

【0099】

以上のように実施例4によれば、直流電源1個、スイッチング素子30個、コンデンサ8個、ダイオード12個によって、三相の5レベル電力変換器を実現することができる。

【0100】

尚、前記第5のスイッチング素子を構成するスイッチング素子S5およびS6を、該素子S5, S6よりも耐圧の大きい1個の双方向スイッチで構成し、第6のスイッチング素子を構成するスイッチング素子S7およびS8を、該素子S7, S8よりも耐圧の大きい1個の双方向スイッチで構成してもよい。

【0101】

このように構成した場合、高圧出力時に少ない素子数の5レベル電力変換器を実現することができる。

【0102】

ここで、本発明を三相回路に適用した実施例4(図5)における各スイッチング素子S1~S8、S11, S12を制御する制御部(制御手段)の一例を図6とともに説明する。図6は制御部の一例である5レベル電圧切換用スイッチングパターン生成回路300の制御ブロック図を示している。

【0103】

図6において、5レベル電圧切換用スイッチングパターン生成回路300には、三相各相の電圧指令値 V_U^* , V_V^* , V_W^* と、5レベル電圧変換部500U, 500V, 500Wの各コンデンサC1の検出電圧値 $V_{C_{U1}}$, $V_{C_{V1}}$, $V_{C_{W1}}$ および各コンデンサC2の検出電圧値 $V_{C_{U2}}$, $V_{C_{V2}}$, $V_{C_{W2}}$ が入力される。

【0104】

前記検出電圧値 $V_{C_{U1}}$, $V_{C_{V1}}$, $V_{C_{W1}}$, $V_{C_{U2}}$, $V_{C_{V2}}$, $V_{C_{W2}}$ は $V_{DC}/2$ との偏差がとられ、それら偏差と電圧指令値 V_U^* , V_V^* , V_W^* とによって、5レベルの電圧を出力するスイッチングパターンを例えば表2から選択し、各スイッチング素子S1~S8、S11, S12のゲート指令を出力する。

【0105】

また、実施例3(図4)における各スイッチング素子S1~S8、S11~S14を制御する制御部(制御手段)も図6と同様に構成され、図6のスイッチングパターン生成回路300において、スイッチング素子S13, S14のゲート指令がさらに出力されるものである。

【符号の説明】

【0106】

300...5レベル電圧切換用スイッチングパターン生成回路

400U, 400V, 400W, 500U, 500V, 500W...5レベル電圧変換部

S1~S14...スイッチング素子

V_{DC} ...直流電源

C1~C4...コンデンサ

D1~D4...ダイオード

A, B...出力端子

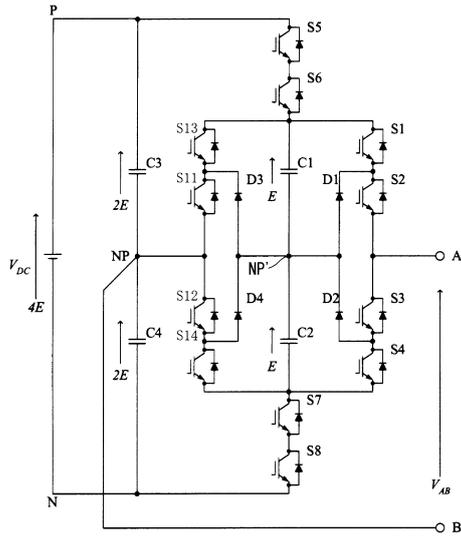
10

20

30

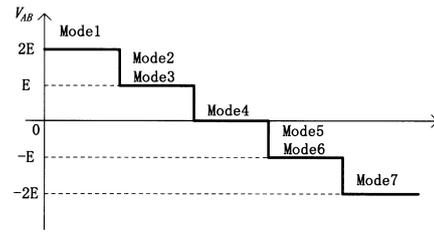
40

【図1】



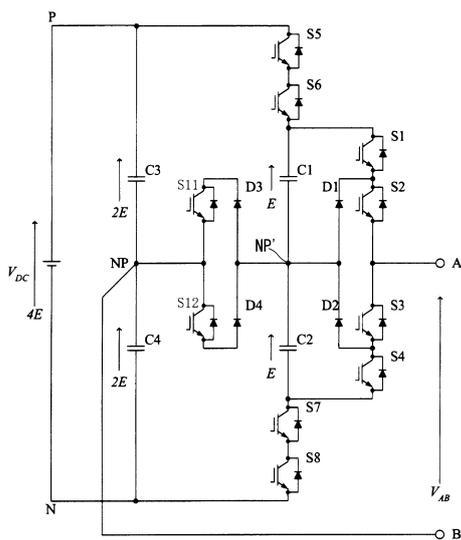
本発明の実施例1の構成

【図2】



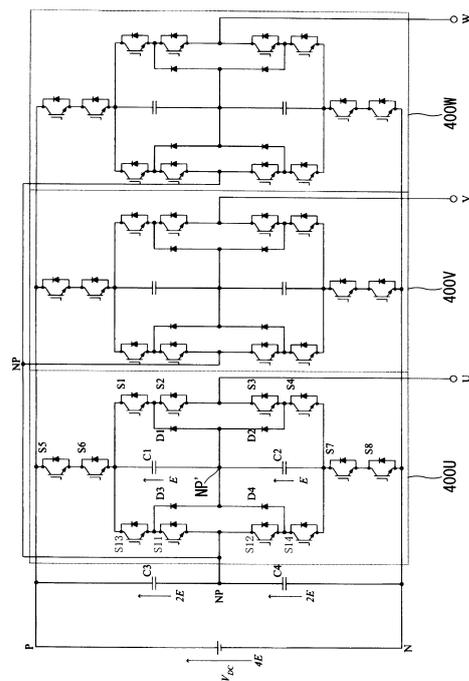
Mode1~7とAB間の電圧 V_{AB} の関係

【図3】



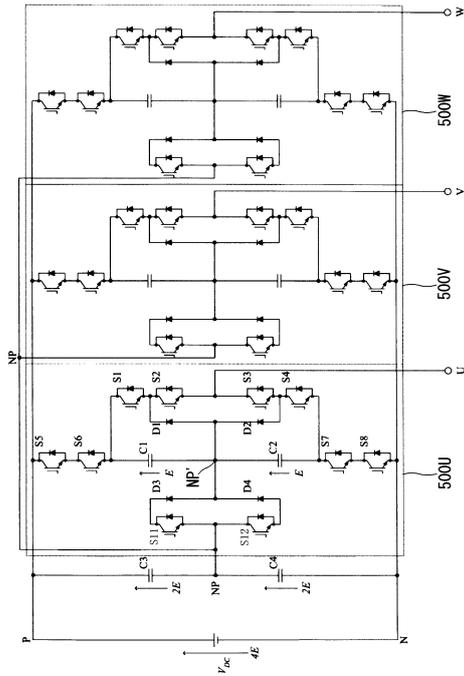
本発明の実施例2の構成

【図4】



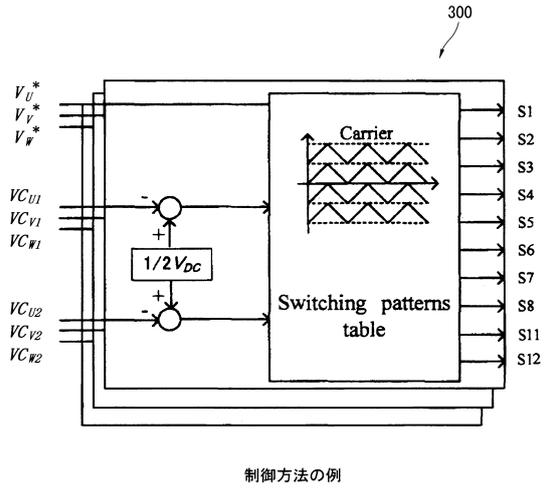
本発明の実施例3の構成

【図5】



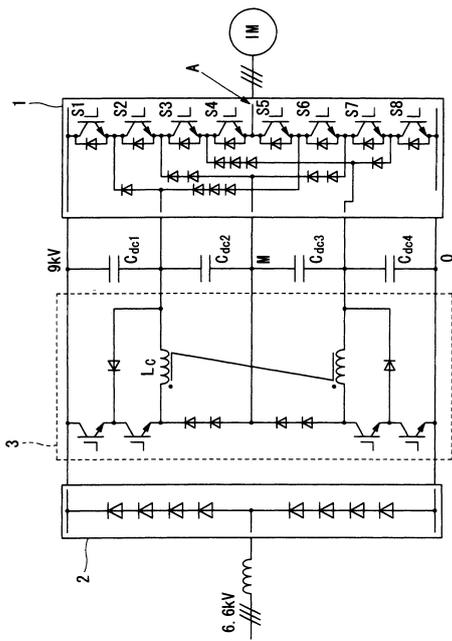
本発明の実施例4の構成

【図6】

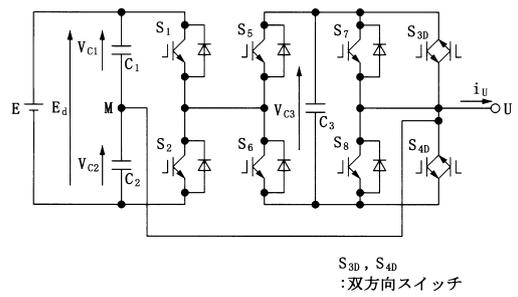


制御方法の例

【図7】



【図8】



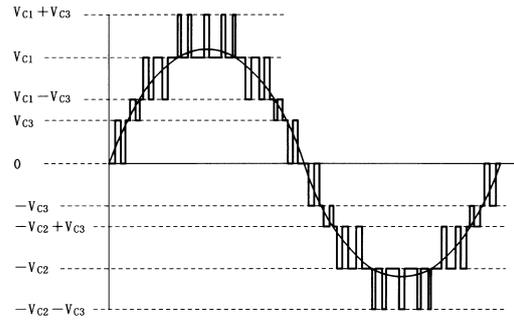
S_{3D}, S_{4D}
: 双方向スイッチ

【図 9】

モード	出力電圧 V_{out}				S_1	S_2	S_{3d}	S_{4d}	S_5	S_6	S_7	S_8	電流極性	
	$V_{C1} = E_d/2$	$V_{C2} = E_d/2$	$V_{C3} = E_d/4$	の割合									+	-
1	$V_{C1} + V_{C3}$	$3E_d/4$	1	0	0	0	1	0	0	1	0	d	c	
2	V_{C1}	$E_d/2$	1	0	0	1	0	1	0	0	1	0	-	
3	V_{C1}	$E_d/2$	1	0	0	0	1	0	1	0	1	0	-	
4	$V_{C1} - V_{C3}$	$E_d/4$	1	0	0	1	0	1	0	1	0	1	c	d
5	V_{C3}	$E_d/4$	0	0	1	0	0	1	0	1	0	1	d	c
6	0	0	0	0	1	0	0	1	0	1	0	1	-	
7	0	0	0	0	1	0	0	1	0	0	1	0	-	
8	$-V_{C3}$	$-E_d/4$	0	0	1	0	0	0	1	0	1	c	d	
9	$-V_{C2} + V_{C3}$	$-E_d/4$	0	1	0	0	1	0	1	0	1	0	d	c
10	$-V_{C2}$	$-E_d/2$	0	1	0	0	1	0	1	0	1	0	-	
11	$-V_{C2}$	$-E_d/2$	0	1	0	0	0	1	0	1	0	1	-	
12	$-V_{C2} - V_{C3}$	$-3E_d/4$	0	1	0	0	1	0	1	0	1	0	-	

(c : 充電)
(d : 放電)

【図 10】



フロントページの続き

(72)発明者 チャン フィー
5 ジャラン ペサワット ジュロン インダストリアル エステート シンガポール メイデン
アジア プライベート リミテッド内

(72)発明者 小金澤 竹久
東京都品川区大崎2丁目1番1号 株式会社明電舎内

審査官 坂東 博司

(56)参考文献 特開2006-223009(JP,A)
特開2010-246189(JP,A)
米国特許第06278626(US,B1)
米国特許出願公開第2013/0044526(US,A1)
特開2011-142783(JP,A)
特開2008-161003(JP,A)
特開平10-164855(JP,A)

(58)調査した分野(Int.Cl., DB名)

H02M 7/483

H02M 7/48