

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第6736315号  
(P6736315)

(45) 発行日 令和2年8月5日(2020.8.5)

(24) 登録日 令和2年7月17日(2020.7.17)

(51) Int.Cl.		F I			
HO 1 L	27/146	(2006.01)	HO 1 L	27/146	A
HO 1 L	31/02	(2006.01)	HO 1 L	31/02	A
HO 1 L	31/10	(2006.01)	HO 1 L	31/10	A
HO 4 N	5/369	(2011.01)	HO 4 N	5/369	

請求項の数 5 (全 7 頁)

(21) 出願番号	特願2016-41127 (P2016-41127)	(73) 特許権者	715010864
(22) 出願日	平成28年3月3日(2016.3.3)		エイブリック株式会社
(65) 公開番号	特開2017-157736 (P2017-157736A)		東京都港区三田三丁目9番6号
(43) 公開日	平成29年9月7日(2017.9.7)	(72) 発明者	小山 威
審査請求日	平成31年1月11日(2019.1.11)		千葉県千葉市美浜区中瀬1丁目8番地 エスアイアイ・セミコンダクタ株式会社内
		審査官	田邊 顕人

最終頁に続く

(54) 【発明の名称】 受光素子を有する半導体装置

(57) 【特許請求の範囲】

【請求項1】

第1導電型半導体基板の上面に形成された第2導電型層領域と前記第1導電型半導体基板からなるPN接合によるフォトダイオードを複数備えた受光素子を有する半導体装置であって、

前記フォトダイオードと隣接するフォトダイオードとの間に、埋め込み酸化膜を介して前記第1導電型半導体基板の上に設けられ、前記フォトダイオード上に開口領域を有する単結晶シリコンからなる、前記受光素子側に入射する光の一部を遮光するSOI層と、

前記フォトダイオードおよび前記SOI層の上に設けられた酸化膜と、を有することを特徴とする受光素子を有する半導体装置。

【請求項2】

前記SOI層は光を遮光し、前記SOI層の厚さは、遮光する前記光の到達深さよりも厚いことを特徴とする請求項1記載の受光素子を有する半導体装置。

【請求項3】

平面視的に前記SOI層が前記フォトダイオードと重なることを特徴とする請求項1または2記載の受光素子を有する半導体装置。

【請求項4】

前記酸化膜が前記埋め込み酸化膜および前記埋め込み酸化膜上に形成された絶縁酸化膜からなることを特徴とする請求項1乃至3のいずれか1項記載の受光素子を有する半導体装置。

## 【請求項 5】

前記酸化膜が絶縁酸化膜からなることを特徴とする請求項 1 乃至 3 のいずれか 1 項記載の受光素子を有する半導体装置。

## 【発明の詳細な説明】

## 【技術分野】

## 【0001】

本発明は、受光素子を有する半導体装置に関する。

## 【背景技術】

## 【0002】

半導体装置の一つである CMOS イメージセンサは一般的に受光素子として、一次元あるいは二次元に配置された受光部画素アレイを有している。受光部画素アレイの画素は PN 接合によるフォトダイオード型光検出器にて構成されており、各画素においては、入射光が半導体基板内部に吸収され、発生したキャリアは該フォトダイオードの空乏層部にて再結合し、電圧または電流として出力を得る。このときに、入射光が PN 接合の上層膜にて反射、干渉を起こすので、上層膜の膜厚バラつきに応じた出力のバラつきが起こり実用上に問題となる。また、光の斜入射によるクロストークが問題となる。また、所望の PN 接合以外の場所に発生したキャリアは暗電流の発生源となる可能性がある。

10

## 【0003】

これらの問題の改善策としてメタル配線にて受光素子領域以外をメタル配線で遮光し、光干渉および暗電流の発生を抑えるという提案がされている。(例えば、特許文献 1 参照)

20

## 【先行技術文献】

## 【特許文献】

## 【0004】

【特許文献 1】特開 2010 - 45280 号公報

## 【発明の概要】

## 【発明が解決しようとする課題】

## 【0005】

しかしながら、内部回路とセンサ部の電氣的接続を取る為の配線を引き出す部分では、完全な遮光が出来ない。かつ遮光メタル幅が大きいと上層膜によるストレスマイグレーションによりボイドが発生したり、メタル配線間隔が狭いとヒロックによりショートが発生したりするなどの問題がある。そこで、本発明では、メタル配線によらずに不要な光を遮光することが可能な受光素子を有する半導体装置を提供することをその課題とする。

30

## 【課題を解決するための手段】

## 【0006】

上記課題を解決するため、本発明は光検出半導体装置の受光部分を以下のように構成した。

第 1 導電型半導体基板の上面に形成された第 2 導電型層領域と前記第 1 導電型半導体基板から形成された PN 接合によるフォトダイオードをからなる受光素子を有する半導体装置において、前記フォトダイオード上には酸化膜が設けられ、前記フォトダイオードと隣接するフォトダイオードとの間には埋め込み酸化膜を介して単結晶シリコンからなる SOI 層が設けられていることを特徴とする受光素子を有する半導体装置とした。

40

## 【発明の効果】

## 【0007】

上記手段を用いることで、SOI 層により受光素子領域以外が遮光され、光の反射、干渉、斜入射の抑制および暗電流の発生を抑制することができる。また、遮光用配線を使用しないため、配線レイアウトの自由度を確保することができる。

## 【図面の簡単な説明】

## 【0008】

【図 1】本発明の受光素子を有する半導体装置の平面図である。

50

【図2】図1のA-A線に沿った、本発明の第1の実施例にかかる受光素子を有する半導体装置の断面図である。

【図3】各波長に対する $S_i$ の光の吸収を表す図である。

【図4】図1のA-A線に対応する位置における、本発明の第2の実施例にかかる受光素子を有する半導体装置の断面図である。

【図5】図1のA-A線に対応する位置における、本発明の第3の実施例にかかる受光素子を有する半導体装置の断面図である。

【図6】図1のA-A線に対応する位置における、本発明の第4の実施例にかかる受光素子を有する半導体装置の断面図である。

【図7】図1のA-A線に対応する位置における、本発明の第5の実施例にかかる受光素子を有する半導体装置の断面図である。

10

【発明を実施するための形態】

【0009】

以下では発明を実施するための形態について図面を用いて説明する。

【実施例1】

【0010】

図1は、本発明の第1の実施例にかかる受光素子を有する半導体装置の平面図である。

N型層領域21の周囲にはP型半導体基板11からなるP型層領域が形成され、P型層領域の周囲にはP型不純物濃度の濃い高濃度P型半導体領域23が形成され、その一部の領域にアノード電極42が設けられている。そして、後述するように、隣り合うN型層領域21の間の領域においては、P型半導体基板11からなるP型層領域およびP型不純物濃度の濃い高濃度P型半導体領域23の表面には少なくともそれらを覆うように酸化膜を介してSOI層が設けられている。N型層領域21の中にはN型不純物濃度の濃い高濃度N型半導体領域22が形成され、その一部の領域にカソード電極41が設けられている。

20

【0011】

図2は、本発明の第1の実施例にかかる受光素子を有する半導体装置の断面であって、図1のA-Aにおける断面図である。半導体基板11の表面から所定の深さにかけてN型層領域21が離間して複数形成されている。N型層領域21の上面にはN型不純物濃度の濃い高濃度N型半導体領域22が形成され、これを介してカソード電極41が接続されている。隣り合うN型層領域21との間にはP型半導体基板11からなるP型層領域が配置され、その上面にはP型不純物濃度の濃い高濃度P型半導体領域23が形成され、本断面図には示していないが、これを介してアノード電極が接続されている。N型層領域21は半導体基板11とのPN接合により、フォトダイオード51を形成している。フォトダイオード51は、カソード電極41の電位がアノード電極42の電位よりも高くなるようにバイアスを印加することで、半導体基板11に空乏層が広がり、電荷を取り込むための光感知領域として機能する。

30

【0012】

半導体基板11とN型層領域21と高濃度N型半導体領域22と高濃度P型半導体領域23の上には埋め込み酸化膜12が形成されている。そして、離間する複数のN型層領域21の間には二酸化シリコンからなる埋め込み酸化膜12を介して単結晶シリコンからなるSOI層13が設けられている。SOI層13および開口されて露出している埋め込み酸化膜12の上には絶縁酸化膜31が形成されるが、上述のカソード電極41とアノード電極42は絶縁酸化膜中に開孔したコンタクトホール内に設けられる。

40

【0013】

SOI層は、半導体基板11を支持基板とし、埋め込み酸化膜12によって半導体基板11から分離された単結晶シリコン層であっても良いし、半導体基板11と埋め込み酸化膜12によって張り合わされた単結晶シリコン層であっても良い。

なお、図2においては、上層の配線等は省略しているが、遮光用に配線を用いることがないため、配線レイアウトの自由度は高い。

【0014】

50

S O I 層の厚さについては特に制限は無いが、S O I 層開口幅に対しある程度の厚さ (= 高さ) がないと斜めに入射した光を効果的に吸収することができず、クロストークの抑制が不十分となってしまう。これまでの測定結果では、S O I 層厚さ > S O I 層開口幅 \* 1.73 であることが望ましい。これは、仰角が 60 度未満の斜め入射光を吸収する厚さである。なお、後述する S O I 層の厚さと吸収する光の波長帯の関係に関しても併せて考慮する必要がある。S O I 層の厚さが例えば 1 μm を超えるような場合、S O I 層に代えて多結晶シリコン膜を利用することは応力の点で好ましくない。多結晶シリコン膜は通常 C V D により形成されるが、膜厚が厚いほど形成された膜の応力が大きくなるからである。

#### 【0015】

本構造の受光素子を有する半導体装置 1 に光 L 1 が入射すると、光 L 1 は絶縁酸化膜 3 1、及び埋め込み酸化膜 1 2 を透過し、照射光 L 1 の各波長成分は光エネルギーに従い、半導体基板 1 1 に達し、キャリアを発生させる。キャリアは拡散し、PN 接合の空乏層領域まで達すると、電圧または電流として出力を得る。

#### 【0016】

照射光 L 1 の S i (シリコン) における光吸収は以下のランベルトの法則に従う。

$$\text{Log}_{10}(J_1/J_0) = -\alpha L$$

J 0 : 媒質に入射する前の光の強度

J 1 : 媒質を移動した時の光の強度

L : 光の到達深さ

α : 吸収係数

#### 【0017】

図 3 は、各波長に対する S i (シリコン) の光の吸収を表す図である。縦軸は入射光に対する到達光の強度比、横軸は光の到達深さを示すもので短波長の光ほどシリコン中で吸収されて減衰し易い。入射光 L 1 は、S O I 層 1 3 が配置される領域では S O I 層にて吸収され、半導体基板 1 1 には到達しない。すなわち、一定の厚みを有する S O I 層 1 3 は遮光の役割を果たすことになり、この場合、上層膜の反射を考慮する必要はなく、暗電流源キャリアの発生は起こらない。S O I 層の厚さは、所望の波長の光に応じて調整が可能である。例えば、紫外光のみ遮光する場合は、S O I 層の厚さを 0.05 から 1 μm、可視光より短波長の光を遮光する場合は 10 ~ 100 μm、赤外光を遮光する場合は 100 ~ 1000 μm とする。

#### 【0018】

なお、本発明の受光素子を有する半導体装置の製造においては、P 型半導体基板の上に埋め込み酸化膜 1 2 を介して S O I 層 1 3 を形成した S O I 基板を準備し、S O I 層をエッチング除去した開口領域にフォトダイオード 5 1 を形成するが、S O I 層のエッチング除去に際しては埋め込み酸化膜 1 2 がエッチングストッパーの役割を果たし、容易な終点検知を可能とする。

#### 【実施例 2】

#### 【0019】

図 4 は、本発明の第 2 の実施例にかかる受光素子を有する半導体装置の断面であって、図 1 の A - A に対応する断面図である。図 2 と対応する部分には同じ番号が付してある。図 2 に示した第 1 の実施例と異なる点は、光の斜入射の影響を排除するため、S O I 層の開口領域がフォトダイオード 5 1 の領域よりも狭い点である。すなわち、N 型層領域 2 1 の端部が S O I 層 1 3 によって覆われて両者が重畳している構造である。

#### 【実施例 3】

#### 【0020】

図 5 は、本発明の第 3 の実施例にかかる受光素子を有する半導体装置の断面であって、図 1 の A - A に対応する断面図である。図 2 と対応する部分には同じ番号が付してある。図 2 に示した第 1 の実施例と異なる点は、埋め込み酸化膜 1 2 を S O I 層と同じ開口領域にてエッチングしている点である。従って、N 型層領域 2 1 の上には直接絶縁酸化膜 3 1

10

20

30

40

50

が形成されることになる。本構造は埋め込み酸化膜 1 2 と絶縁酸化膜 3 1 の界面における光の反射が出力に与える影響を排除するために有効である。

【 0 0 2 1 】

S O I 層の厚さについては特に制限は無いが、S O I 層開口幅に対しある程度の高さが無いと斜めに入射した光を吸収する割合が不足してしまい、クロストークの抑制が不十分となってしまう。これまでの測定結果では、( S O I 層厚さ + 埋め込み酸化膜厚さ ) > S O I 開口幅 \* 1 . 7 3 であることが望ましい。ここで、S O I 開口幅は構造上埋め込み酸化膜開口幅に等しくなる。

【実施例 4】

【 0 0 2 2 】

図 6 は、本発明の第 4 の実施例にかかる受光素子を有する半導体装置の断面であって、図 1 の A - A に対応する断面図である。図 2 と対応する部分には同じ番号が付してある。図 2 に示した第 1 の実施例と異なる点は、埋め込み酸化膜 1 2 を S O I 層と同じ開口領域にてエッチングしており、S O I 層の開口領域がフォトダイオード 5 1 の領域よりも狭い点である。光の斜入射の影響および、埋め込み酸化膜 1 2 と絶縁酸化膜 3 1 の界面における光の反射が出力に与える影響を排除するためである。

【実施例 5】

【 0 0 2 3 】

図 7 は、本発明の第 5 の実施例にかかる受光素子を有する半導体装置の断面であって、図 1 の A - A に対応する断面図である。図 2 と対応する部分には同じ番号が付してある。図 2 に示した第 1 の実施例と異なる点は、光の斜入射の影響を排除するため、S O I 層の断面を台形状にしている点である。これは、S O I 層のエッチングを行うときの条件設定において、異方性の強さの度合いを弱めることで達成することが可能である。異方性エッチングと組み合わせたり、異方性エッチングのみを使用したりすることでも達成することが可能である。

【 0 0 2 4 】

S O I 層の厚さについては特に制限は無いが、S O I 層開口幅に対しある程度の厚さ (= 高さ) が無いと斜めに入射した光を吸収する割合が不足してしまい、クロストークの抑制が不十分となってしまう。これまでの測定結果では、S O I 層厚さ > S O I 層開口幅 \* 1 . 7 3 であることが望ましい。

【符号の説明】

【 0 0 2 5 】

- 1 受光素子を有する半導体装置
- 1 0 S O I 基板
- 1 1 P 型半導体基板
- 1 2 埋め込み酸化膜
- 1 3 S O I 層
- 2 1 N 型層領域
- 2 2 高濃度 N 型半導体領域
- 2 3 高濃度 P 型半導体領域
- 3 1 絶縁酸化膜
- 4 1 カソード電極
- 4 2 アノード電極
- 5 1 フォトダイオード
- L 1 入射光

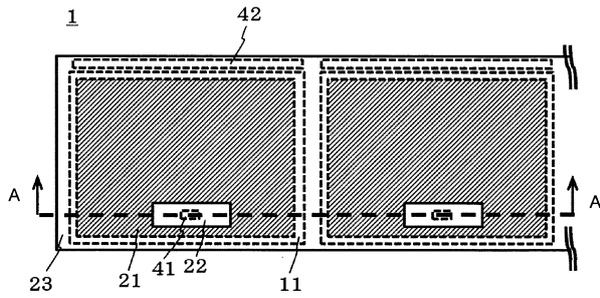
10

20

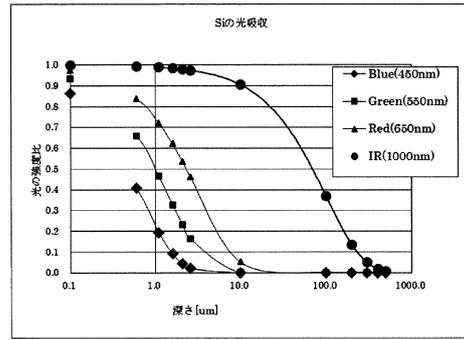
30

40

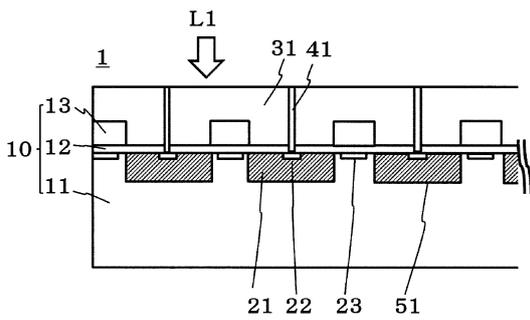
【図1】



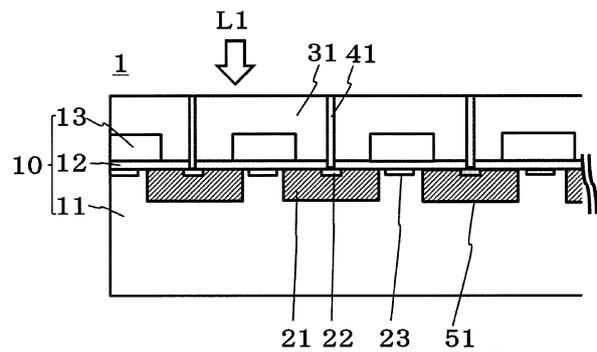
【図3】



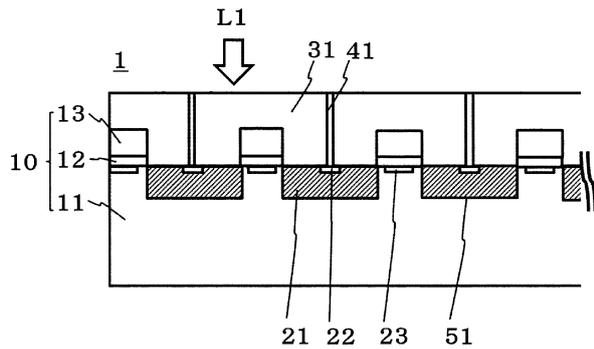
【図2】



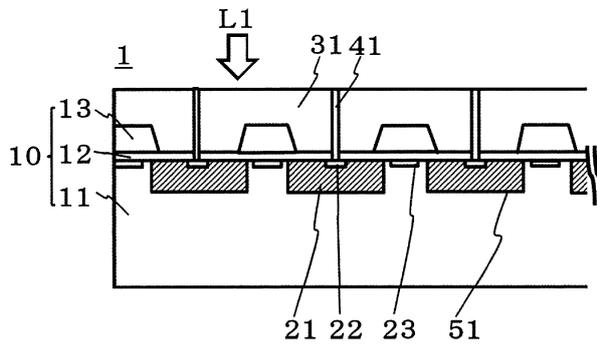
【図4】



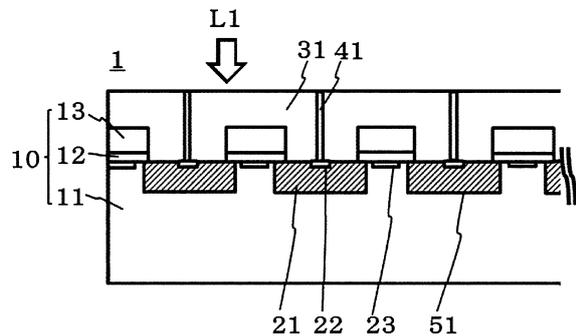
【図5】



【図7】



【図6】



---

フロントページの続き

- (56)参考文献 米国特許出願公開第2007/0012970 (US, A1)  
国際公開第2015/004867 (WO, A1)  
特開2006-173351 (JP, A)  
特開2011-086709 (JP, A)  
特開2009-081201 (JP, A)  
特開2007-017961 (JP, A)  
特開2015-220255 (JP, A)

(58)調査した分野(Int.Cl., DB名)

H01L 27/146  
H01L 31/02  
H01L 31/10  
H04N 5/369