

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.



# [12] 发明专利申请公布说明书

[21] 申请号 200480039847.5

*H01L 23/367 (2006.01)*

*G06F 1/26 (2006.01)*

*H01L 23/12 (2006.01)*

*H05K 1/18 (2006.01)*

[43] 公开日 2007年1月24日

[11] 公开号 CN 1902751A

[22] 申请日 2004.10.28

[21] 申请号 200480039847.5

[30] 优先权

[32] 2003.11.4 [33] US [31] 10/701,765

[86] 国际申请 PCT/US2004/035997 2004.10.28

[87] 国际公布 WO2005/048323 英 2005.5.26

[85] 进入国家阶段日期 2006.7.4

[71] 申请人 英特尔公司

地址 美国加利福尼亚州

[72] 发明人 德本德拉·马利克

普里雅瓦丹·帕特尔

[74] 专利代理机构 北京嘉和天工知识产权代理事务所

代理人 严 慎

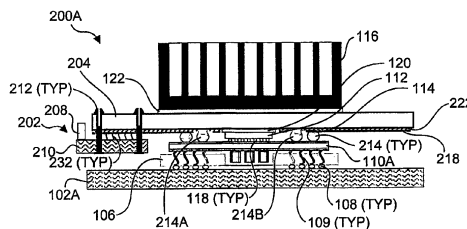
权利要求书 3 页 说明书 6 页 附图 6 页

## [54] 发明名称

可拆卸的封装上电压调节模块

## [57] 摘要

包括封装上电压调节模块 (VRM) 的集成电路 (IC) 封装。IC 管芯被倒装结合到衬底, 所述衬底具有多个连接, 以耦合到插座或者被直接安装到电路板上。集成热散热器 (IHS) 热耦合到所述 IC 管芯, 并且 (既在电气上又在机械上) 耦合到所述衬底。VRM 耦合到所述 IHS。作为互连件的 IHS 包括用于将所述 VRM 电气耦合到所述衬底的互连供应。在一个实施方案中, 所述 IHS 的主体作为接地层, 而单独的互连层包括用于在所述 VRM 与衬底之间布线电信号的电迹线。所述 VRM 可以包括通过以下几个装置中的一个耦合到所述 IHS 的可拆卸的封装, 所述装置包括紧固件、边缘连接器以及并联耦合器。



1. 一种集成电路（IC）封装，包括：  
IC 管芯；  
衬底，所述 IC 管芯可操作地耦合到所述衬底，所述衬底包括耦合在所述衬底与所述 IC 管芯之间的第一组连接，以及耦合到连接器或者印刷电路板中的一个的第二组连接；  
电压调节模块（VRM），所述电压调节模块为所述 IC 管芯提供已调节电压；以及  
互连件，所述互连件耦合在所述 VRM 与所述衬底之间，提供多个电气通路，以使所述 VRM 能够被电气耦合到所述衬底上的所述第一和第二组连接的至少一部分。
2. 如权利要求 1 所述的 IC 封装，其中所述互连件包括集成热散热器，所述 IC 管芯热耦合到所述集成热散热器。
3. 如权利要求 2 所述的 IC 封装，还包括热耦合到所述集成散热器的散热器。
4. 如权利要求 1 所述的 IC 封装，还包括插座，所述衬底通过多个耦合到所述第二组连接器的插针可操作地耦合到所述插座。
5. 如权利要求 1 所述的 IC 封装，其中所述 IC 管芯通过多个焊料凸起倒装结合到所述衬底，所述焊料凸起也作为第一组连接。
6. 如权利要求 1 所述的 IC 封装，其中所述互连件通过多个焊点耦合到所述衬底。
7. 如权利要求 1 所述的 IC 封装，其中所述互连件包括作为接地层或者电源层中的一个的导体，所述接地层或者电源层电气耦合到所述 VRM 和来自所述衬底上的所述第一和第二组连接器中的至少一个。
8. 如权利要求 6 所述的 IC 封装，其中所述互连件包括至少一个其中形成部分所述电气通路的互连层，绝缘层将所述至少一个互连层与所述导体分开。
9. 如权利要求 1 所述的 IC 封装，其中所述电气通路包括用于提供在所述 IC 管芯的控制输入/输出连接和所述 VRM 之间的互连的通路。
10. 如权利要求 1 所述的 IC 封装，其中所述 IC 管芯包括处理器管芯。
11. 如权利要求 1 所述的 IC 封装，其中所述 VRM 通过至少一个紧固件耦合到所述互连件。
12. 如权利要求 1 所述的 IC 封装，其中所述 VRM 通过边缘连接器电气耦合到所述

互连件。

13. 如权利要求 1 所述的 IC 封装，其中所述 VRM 通过并联耦合件耦合到所述互连件。

14. 如权利要求 1 所述的 IC 封装，还包括耦合到所述互连件的第二 VRM。

15. 如权利要求 1 所述的 IC 封装，其中所述 VRM 包括其上安装多个电压调节组件的印刷电路板，并且所述 VRM 以可拆卸的方式耦合到所述互连件。

16. 如权利要求 15 所述的 IC 封装，其中所述 VRM 包括耦合到所述印刷电路板的连接器，所述 VRM 通过所述连接器被电气耦合到所述互连件。

17. 如权利要求 1 所述的 IC 封装，其中所述 VRM 用至少一个线结合电气耦合到所述互连件。

18. 如权利要求 1 所述的 IC 封装，其中所述互连件通过至少一个线结合电气耦合到所述衬底。

19. 一种集成电路（IC）封装，包括：

处理装置；

衬底，所述处理装置耦合到所述衬底；

电压调节装置，所述电压调节装置用于给所述处理装置提供已调节电压；

互连装置，所述互连装置用于将所述电压调节装置电气耦合到所述处理装置；以及

连接装置，所述连接装置用于为所述衬底提供多个电气连接。

20. 如权利要求 19 所述的 IC 封装，其中所述互连装置包括热耦合到所述处理装置的集成热散热器。

21. 如权利要求 20 所述的 IC 封装，还包括热耦合到所述集成散热器的热散逸装置。

22. 如权利要求 19 所述的 IC 封装，其中所述互连装置包括作为电气耦合到所述 VRM 和处理装置的接地层或电源层中的一个的导体。

23. 如权利要求 19 所述的 IC 封装，其中所述互连装置包括至少一个其中形成多个电迹线以在所述 VRM 与所述衬底之间提供互连的互连层。

24. 如权利要求 19 所述的 IC 封装，其中所述互连装置包括将输入/输出信号电气耦合在所述 VRM 与所述处理装置之间的互连。

25. 如权利要求 19 所述的 IC 封装, 还包括耦合到所述互连装置的第二电压调节装置, 所述第二电压调节装置用于为所述处理装置提供已调节电压。

26. 一种系统, 包括:

主板;

电源, 所述电源为所述主板供电; 以及

处理器封装, 所述处理器封装可操作地耦合到所述主板, 所述处理器封装包括:

处理器管芯;

衬底, 所述处理器管芯可操作地耦合到所述衬底, 所述衬底包括耦合在所述衬底与所述处理器管芯之间的第一组连接, 以及电气耦合到所述主板的第二组连接;

电压调节模块 (VRM), 响应于由所述电源提供的电气输入, 所述电压调节模块为所述处理器管芯提供已调节电压; 以及

互连件, 所述互连件耦合在所述 VRM 与所述衬底之间, 提供多个电气通路, 以使所述 VRM 能够被电耦合到所述衬底上的所述第一和第二组连接的至少一部分。

27. 如权利要求 26 所述的系统, 其中所述互连件包括集成热散热器, 所述处理器管芯热耦合到所述集成热散热器, 所述系统还包括热耦合到所述集成散热器的散热器。

28. 如权利要求 26 所述的系统, 其中所述处理器管芯通过多个焊料凸起倒装结合到所述衬底, 所述焊料凸起也作为所述第一组连接。

29. 如权利要求 26 所述的系统, 其中所述电压调节模块包括其上安装了多个电压调节组件的印刷电路板。

30. 如权利要求 26 所述的系统, 其中所述处理器封装通过接插连接器耦合到所述主板。

## 可拆卸的封装上电压调节模块

### 发明领域

本发明一般涉及计算机系统，并且更具体地，但非排他地，涉及电压调节模块的封装方案。

### 背景信息

任何计算机系统的一个重要方面是电源供应。一般情况下，必须向各种系统组件（component）提供已调节的电源（regulated power），所述系统组件例如外围设备、电路板和集成电路。在典型的配置下，电源用来将交流（AC）输入转换为提供给计算机系统的不同的直流（DC）电压输出。电源提供适用于许多所述系统组件的一定级别的电源调整。但是，对于为关键组件，例如系统处理器，电源（power supply）提供的电压调整一般是不够的。

为了提供增强的电源调整，许多系统采用特殊配置的电压调节器或者电压调节模块（VRM）。所述电压调节器或者 VRM 接收来自电源的“预调控的”DC 输入，并且进一步对所述输入进行调整，以去除瞬态电压等。这种电源调整功能性通过将输入电压传递通过不同的滤波器组件（包括无源和/或有源滤波器部件（element））来实现。对于电压调节器，电压调节组件被直接安装在主板（或者其他电路板）上，而对于 VRM，电压调节组件被安装在通过连接器耦合到主板（或者其他电路板）的单独的板上。对许多服务器来讲，VRM 为通过连接器耦合到主板的可拆卸模块，所述连接器使用内置的锁定机制来将所述模块固定在适当的位置。

图 1a 示出了典型的电压调节器安装方案。在这个实施例中，电压调节器组件 100 安装在主板 102 上。电源（未示出）也耦合到所述主板 102，并且通过在所述主板（同样未示出）上形成的相应的电源层（power plane）/迹线（trace）将输入电源提供给电压调节器组件 100。处理器封装 104 通过插座 106 耦合到主板 102。典型地，插座 106 使用回流焊接工艺（Solder Reflow Process）安装在主板 102 上，形成多个焊接连接 108。一般情况下，插座 106 可以包括常规的接插连接器（socketed connector）或者零插拔力（zero insertion force, ZIF）连接器，两者中的任一个包括多个插座连接 109。

处理器封装 104 包括封装衬底 110、处理器管芯（die）112、集成热散热器（integrated heat spreader, IHS）114，和散热器（heat sink）116。处理器管芯 112 的底侧通过多个焊球 118 “倒装结合”到封装衬底 110 上。所述处理器管芯的顶侧通过散热胶（thermal paste）120 热耦合到 IHS 114。散热器 116 通常以支持组件间极好的热传送的方式耦合到 IHS 114，例

如通过散热胶 122。这些耦合方法还包括焊接和机械安装技术，例如安装夹（clip）等等。

图 1b 示出了可替换的常规电压调节器方案。在这种方案中，包括安装在电路板 126 上的电压调节器组件 100A 的 VRM 124 通过连接器 128 耦合到主板 102。

常规的电压调节器和 VRM 安装方案有几个缺陷。首先，因为电压调节组件或者 VRM 被耦合到主板，所以必须将电源从已调节电压输出布线（route）通过所述主板到处理器。随着处理器速度持续增长，功率消耗方面相应的增长也随之出现。因为对处理器的电源提供（例如 3.3v）必须保持为低，所以经由主板上的电源迹线产生的热与处理器功率消耗的增长并行地增长。这导致主板电源迹线的过热和焊接连接 108 和/或插座连接上的热应力。

其他缺陷涉及机械方面的考虑。典型地，VRM 被放置于通过一个或更多风扇进行强迫对流冷却的环境中。在 VRM 和/或其他的系统组件上的气流可能引起机械共振。这些共振可能又耦合到在 VRM 和主板之间的连接上，从而导致连接故障。

### 附图简要说明

当连同附图参考下面的详细描述时，以上各方面以及许多本发明已列举的优点将更容易被接受，相同的表述将变得更容易理解，其中，除非另外特别指出，否则在各个视图中相同的参考数字指示相同的部分。

图 1a 和图 1b 为对于现有技术来说普遍的常规 IC 封装方案的正面横截面视图；

图 2a 和图 2b 根据本发明的实施方案，分别示出了第一组示例性 IC 封装方案的正面横截面视图；

图 2c 为示出了图 2a 的实施方案中关于电压调节模块如何连接到集成热散器的进一步细节的俯视图；

图 2d 和图 2e 根据本发明的分别的实施方案，示出了在互连件（interconnect member）的互连层中形成的互连布图；

图 3a 和图 3b 根据本发明的实施方案，分别示出了第二组示例性 IC 封装方案的正面横截面视图；

图 4a 和图 4b 根据本发明的实施方案，分别示出了第三组示例性 IC 封装方案的正面横截面视图；以及

图 5 为在其中可以采用本发明的 IC 封装实施方案的示例性计算机系统的示意图。

### 具体实施方式

在这里描述了在封装上可拆卸的电压调节模块的实施方案。在接下来的描述中，给出了大量具体细节，以提供对本发明的实施方案的彻底理解。但是，相关领域的技术人员将认识到无需一个或更多个所述具体细节就可以实践本发明，或者可以用其他的方法、组件、

材料等实践本发明。此外，为了避免模糊本发明的各方面，公知的结构、材料或操作没有详细示出或描述。

在整个说明书中提及“一个实施方案”或者“实施方案”意味着关于该实施方案描述的具体特征、结构或特性被包括在本发明的至少一个实施方案中。因此，短语“在一个实施方案中”或“在实施方案中”在说明书中不同地方的出现不一定全是指同一实施方案。此外，在一个或更多个实施方案中，所述具体特征、结构或特性可以以任何适当的方式组合。

根据本发明的原理，在这里公开了封装方案的实施方案，所述封装方案以在降低现有技术中所出现的热产生和故障模式的同时增强机械鲁棒性(robustness)的方式将电压调节模块或者电压调节组件放置在接近处理器或者相似的高功率集成电路的位置。所述封装方案包括具有封装上VRM(或VRM组件)的封装，消除了在系统主板上为VRM或者VRM组件提供单独的安装构造的需求。

图2a-c中示出了包括本发明的第一组示例性实施方案的IC封装200A和200B的细节。如图2a和图2b所示，IC封装200A和200B的较低部分中示出的许多封装组件与以上参考图1a和1b中示出的常规封装方案所讨论的那些相似。这些组件以与那些在图1a和1b中所示出的方式类似的方式编号，并且包括主板102A(与主板102相似，但是没有VRM组件或者VRM连接器)、插座106、焊接连接108、插座连接109、散热胶120、衬底110A(与衬底110相似，但是在它的顶侧具有不同的电气布图)、处理器管芯112和用来将所述处理器管芯倒装结合到所述衬底的焊球118。

但是，与图1a和1b的常规封装方案形成对照，这里公开的每一个实施方案都包括作为IC封装的一部分而不是作为耦合到主板等的单独部分或组件集被包括的VRM(或者VRM组件)。例如，IC封装200A包括附接到集成热散热器204的VRM202，所述集成热散热器204又通过焊球214附接到衬底110A。在图2a所示的实施方案中，VRM202的组件208安装在通过多个紧固件212耦合到IHS104的印刷电路板(PCB)210上。一般情况下，紧固件212可以包括适合于将小型PCB耦合到IHS204的任合类型的紧固件，包括但不限于带螺纹的紧固件(例如螺丝钉)、铆钉、插针(pin)、夹等。图2b中IC封装200B的实施方案采用了相似的配置，除了此刻第二VRM202'(或者VRM组件集)耦合到集成热散热器204的相反侧。总的来说，IC封装200B的实施方案是示例性的配置，在这种配置中VRM组装件(assembly)的部分位于封装轮廓周围的不止一个区域。图2c示出了VRM安装技术的进一步细节。

对于这里公开的每一个实施方案来说，重要的考虑因素在于提供VRM和相关联组件之间的电气连通性的能力。例如，在IC封装的连接点(即连接器108)与VRM之间需要电气通道，以为VRM提供输入电源。另外，在VRM的输出与衬底110A之间需要电气通道，以便衬底110A可以为处理器管芯112提供合适的电源输入，并且可选地，提供控制输入/输出(I/O)信号。

图 2d 和 2e 示出了示例性电气连通性布图，其中集成热散热器 204 充当了热散逸装置和互连件的双重角色。在一个实施方案中，通过多个焊球或者焊点（solder joint）214 来提供 IHS 204 与衬底 110A 之间的电气连通性。焊球 214 用作两个用途：1) 迹线和/或 IHS 204 的主体之间的电气连通性；以及 2) 安全地将 IHS（以及因此散热器 116）安装在 IC 封装的剩余部分的装置。其他类型的连接也可以使用，例如线结合（wire bond），配对连接器等。当采用这些类型的连接时，为了将 IHS 固定到衬底一般需要提供其他的装置，例如高强度的环氧树脂（epoxy）或者机械组装件（例如夹组装件，紧固件等）。

在图 2d 的实施方案中，IHS 204 的主要主体用来为提供到公共地的电气连通性，有效地行使接地层（ground plane）的职能。这以宽虚线 216 的方式示意性地示出，但是可以理解为当作为接地层使用时 IHS 的主体将提供连续的电气连通性通道。当 IHS 204 接地时，这使能（enable）VRM 202 中电气连接到 IHS 204 的点间的接地连接。例如，如图 2a 中的正面的横截面视图所示，焊球 214A 和 214B 电气耦合到 IHS 204 的底侧。如果这些焊球连接到地，那么 IHS 204 也将连接到地。

其间，单独的互连层或多个互连层 218 用来通过在（多个）层内形成的相应的电迹线在 VRM 202 和衬底 110A 之间布线电源输入、电源输出，以及控制 I/O 信号。因为 IHS 主体一般由导电性材料制成（如 IHS 要被用作接地层时这是必要的），所以需要在互连层 218 和 IHS 204 的主要主体之间放置绝缘层 222。互连层 218 一般可以包括单个层，或者可以以类似于在多层 PCB 中所采用的多个布线层的方式包括多个层。一般情况下，互连层包括至少用于来自 VRM 的电源输出的电气布线供应。在某些实例中，将提供更多的迹线，从而为在处理器和 VRM 之间传递的控制 I/O 信号提供电气连接。图 2d 和 2e 中所示的连续线路电路迹线与互连层 218 中所包括的布局图迹线相应。这些包括电源输入迹线 223，电源输出迹线 224，以及控制 I/O 迹线 226。

IHS 组装件（即主体、绝缘层 220 以及互连层 218）可以使用许多众所周知的电路形成技术中的一种来形成。例如，在一个实施方案中，IHS 204 的主体包括诸如铜的金属，通过使用常规半导体制造工艺，所述金属被涂敷上绝缘层（例如二氧化硅（SiO<sub>2</sub>））。使用用于形成电迹线的另一种众所周知的工艺，例如低压气相沉积或者化学蚀刻，在 SiO<sub>2</sub> 绝缘层上形成多个由金属制成的电迹线，所述金属例如铜、银或金。

图 2d 和 2e 中所示的窄虚线 228 示出了衬底 110A 内（或在衬底 110A 上）形成的电气通道，所述电气通道在一端耦合到焊球 214，并且被用来（通过焊料凸起（solder bump）118）将电源输出迹线 224 和控制 I/O 迹线 226（通过分别的焊球 214 耦合）连接到在处理器管芯 112 底侧形成的适当的焊盘（pad）。这些电气通道共同包括将衬底（以及因此 IHS 204）电气耦合到处理器管芯的一组连接。这些迹线可以位于与所述电源输入迹线相同的层，或者可以占据一个或更多个单独的层。

图 2e 中示出了图 2d 的实施方案的可替换配置。在这种配置下，接地输入通过焊球 214C



和 214D 以及在连接布图层 218 内形成的接地迹线 230 耦合到 VRM 202。在一个实施方案中，接地迹线 230 包括在连接布图层 218 的单独层上形成的单独接地层。可选地，接地迹线 230 可以占据与电源和 I/O 迹线相同的层。在某些实例中，可能期望将用于处理器管芯的接地端与用于系统其余部分的接地端隔离开。图 2e 的实施方案使能进行这样的操作的能力。

一般情况下，VRM 202 的 PCB 210 可以通过几种常规的连接技术中的一种电气耦合到不同的迹线、电源以及由 IHS 204 所提供的接地层。这些包括，但不限于，线结合、配对连接器以及焊接连接。为了说明的目的，这些连接都以连接 232 示出。

图 3a 和 3b 中分别示出了与本发明的第二组示例性实施方案相应的 IC 封装 300A 和 300B。在这些配置下，单个 VRM 302（对于 IC 封装 300A）或者一对 VRM 302 和 302'（对于 IC 封装 300B）安装于 IHS 304 的顶侧。VRM 302 和 VRM 302' 通过边缘连接器 306 和 306' 电气耦合到在 IHS 304 底侧形成的互连层 218A 中的电迹线。一般情况下，边缘连接器 306 和 306' 可以包括类似于用于个人计算机（PC）附加卡（add-on card）连接器的连接器类型，其中各个连接器被设置在所述连接器的内部，并且被配置为耦合到在 PC 附加卡的边缘形成的迹线。可选地，排线（flex cable）（未示出）可以用来代替边缘连接器。作为另一种选择，引脚侧面连接器（pinned side connector）也可以使用。一般情况下，具有与图 1a-b 和 2a-b 所示以及以上讨论的那些组件相同的参考数字的 IC 封装 300A 和 300B 的剩余组件完成与之前所述组件相似的功能。

图 4a 和 4b 分别示出了与本发明的第三组示例性实施方案相应的 IC 封装 400A 和 400B。一般情况下，具有与图 1a-b 和图 2a-b 所示以及以上讨论的那些组件相同的参考数字的 IC 封装 400A 和 400B 的组件完成与之前所述组件相似的功能。在这些配置下，单个 VRM 402（对于 IC 封装 400A）或一对 VRM 402 和 402'（对于 IC 封装 400B）耦合到 IHS 404 的一端或者两端，使得 VRM 的 PCB 基本上与 IHS 平行。VRM 402 和 402' 通过边缘耦合器 406 和 406' 电气耦合到在 IHS 404 的底侧形成的互连层 218B 中的电迹线。一般情况下，边缘耦合器 406 和 406' 可以包括与在一侧提供连接装置的边缘连接器相似的配置。在一个实施方案中，当边缘耦合器 406 和 406' 包括独自用于将 VRM 402 和 402' 机械耦合到 IHS 404 的机械耦合时，排线（未示出）可以用于为 VRM 提供电气连接。一般情况下，具有与图 1a-b 和图 2a-b 所示以及以上讨论的那些组件相同的参考数字的 IC 封装 400A 和 400B 的剩余组件完成与之前所述的组件相似的功能。

图 5 示出了在其中可以采用本发明的实施方案的示例性的计算机系统的实施方案。计算机系统 500 是不同类型的计算机设备的一般性图示，所述计算机设备包括个人计算机、膝上型计算机、工作站、服务器等。为了简单，在这里只讨论计算机系统的基本组件。计算机系统 500 包括机箱（chassis）502，在所述机箱中容纳了各种组件，包括软盘驱动器 504、硬盘 506、电源 507，以及主板 508。电源 507 为主板和附接到所述主板的组件，以及各种外围设备（例如软盘驱动器 504 和硬盘 506）供电。硬盘 506 可以包括单个单元，或者多个单元，并且可以可选地位于计算机系统 500 的外部。所述主板 508 包括耦合到一

个或更多个处理器的存储器 510, 所述处理器使用 IC 封装 200A (已示出)、200B、300A、300B、400A 以及 400B 中的一个进行封装的。存储器 510 可以包括, 但不限于, 动态随机访问存储器 (DRAM)、静态随机访问存储器 (SRAM)、同步动态随机访问存储器 (SDRAM)、Rambus 动态随机访问存储器 (RDRAM) 等等。IC 封装 200A 包括与微处理相应的处理器管芯, 所述微处理器包括但不限于, CISC (复杂指令集计算机) 处理器或 RISC (简单指令集计算机) 处理器, 其中所述 CISC 处理器例如 Intel (英特尔) 公司 x86、Pentium (奔腾) 或 Itanium (安腾) 系列微处理器, Motorola (摩托罗拉) 系列微处理器, 所述 RISC 处理器例如 SUN SPARC 处理器等。

包括显示屏 514, 以显示由计算机系统 500 运行的固件、软件程序和程序模块产生的图形和文本。鼠标 516 (或者其他定点设备) 可以连接到串行端口、USB (通用串行总线) 端口或者其他类似的以可通信方式耦合到处理器 512 的总线端口。键盘 518 以与鼠标 516 类似的方式可通信地耦合到主板 508, 供使用者输入文本与命令。在一个实施方案中, 为了将计算机系统 500 连接到计算机网络 522, 例如局域网 (LAN)、广域网 (WAN) 或者因特网, 计算机系统 500 还包括网络接口卡 (NIC) 520 或者内置 NIC 接口 (未示出)。

可选地, 计算机系统 500 还可以包括致密盘只读存储器 (“CD-ROM”) 驱动器 524, CD-ROM 盘可以被插入所述 CD-ROM 驱动器, 从而所述盘上的诸如操作系统的可执行文件和数据可以被读取或者传送到存储器 510 和/或硬盘 506 内。计算机系统 500 可以包括其他大容量存储器储存设备。

以上对本发明的说明性实施方案的描述, 包括在摘要中所描述的内容, 并不想要是穷举性的, 或者将本发明限制于所公开的精确形式。虽然为了说明的目的而在这里描述了本发明的具体实施方案和实施例, 但是如相关领域的技术人员会意识到的, 在本发明的范围内各种等同的修改是可能的。

可以依照以上的详细描述对本发明作出这些修改。在所附权利要求书中使用的术语不应该被解释为要将本发明限制于在说明书和权利要求书中所公开的具体实施方案。相反, 本发明的范围完全要由所附的权利要求书来确定, 其中所述权利要求应当根据已经建立的权利要求解释原则来解读。

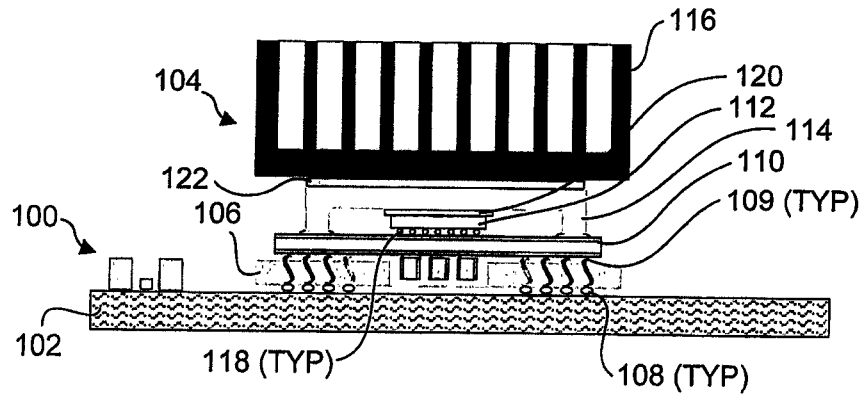


图 1a (现有技术)

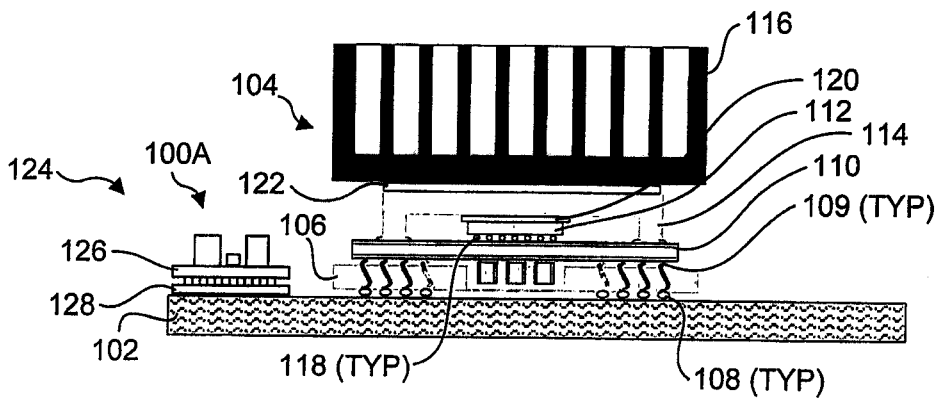


图 1b (现有技术)



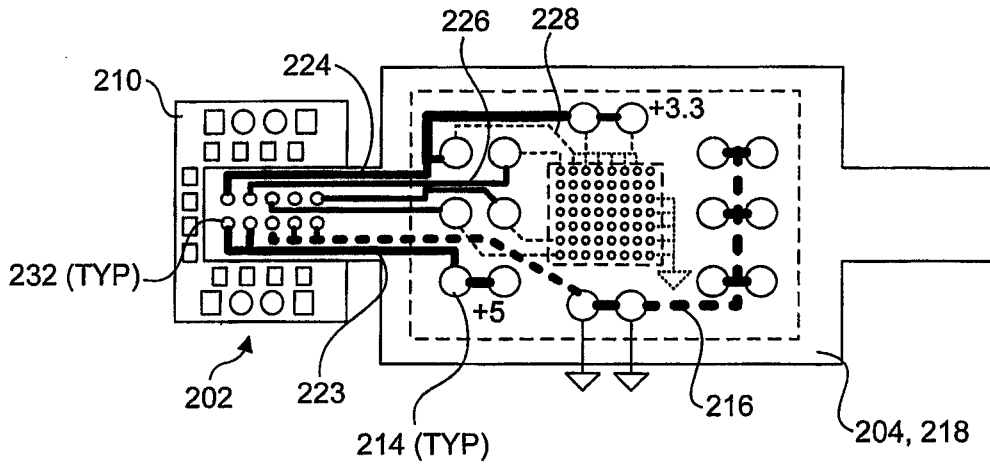


图 2d

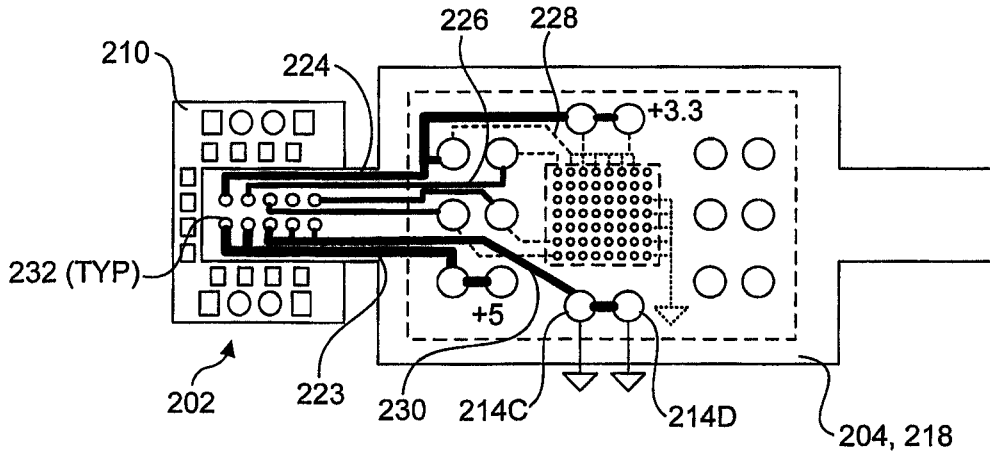


图 2e

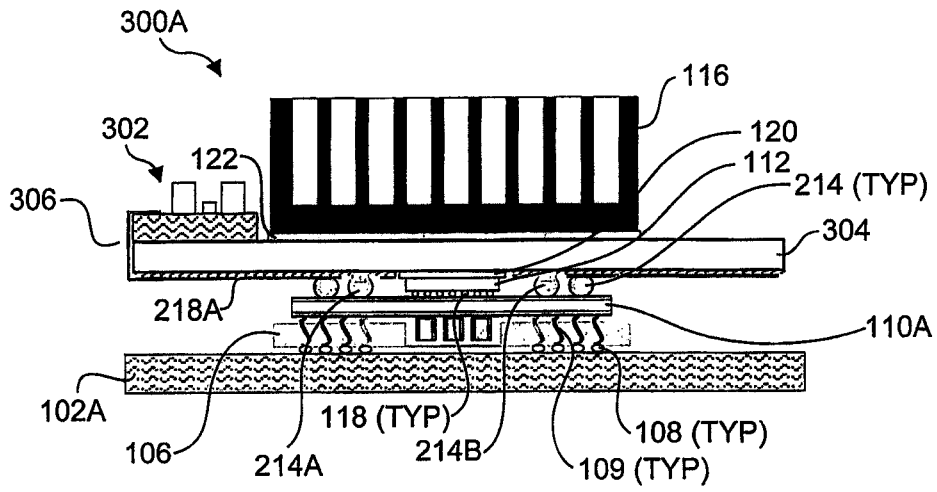


图 3a

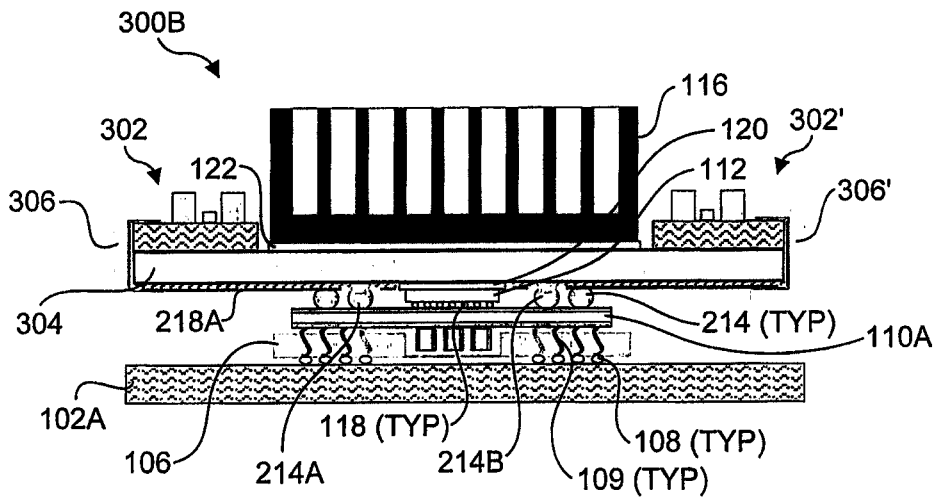


图 3b

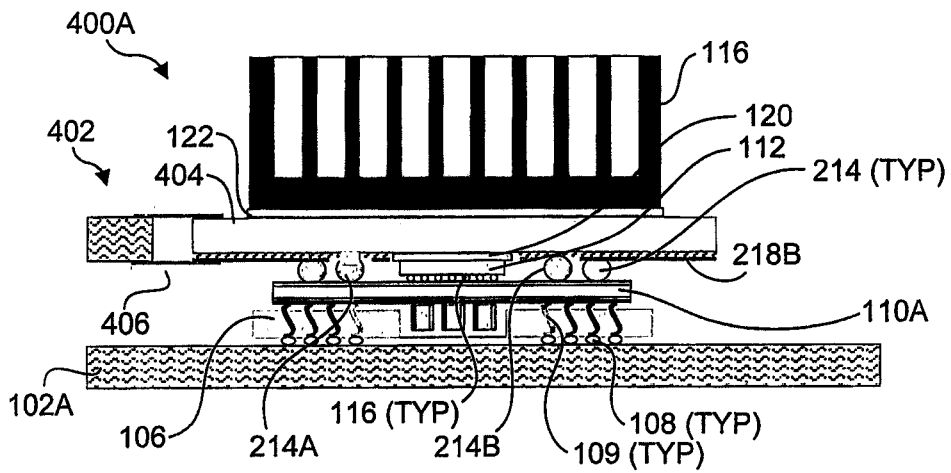


图 4a

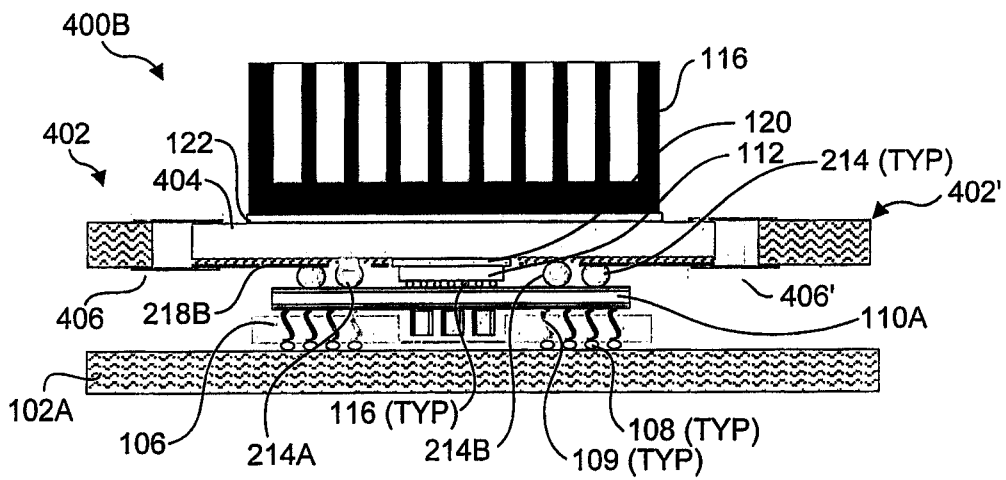


图 4b

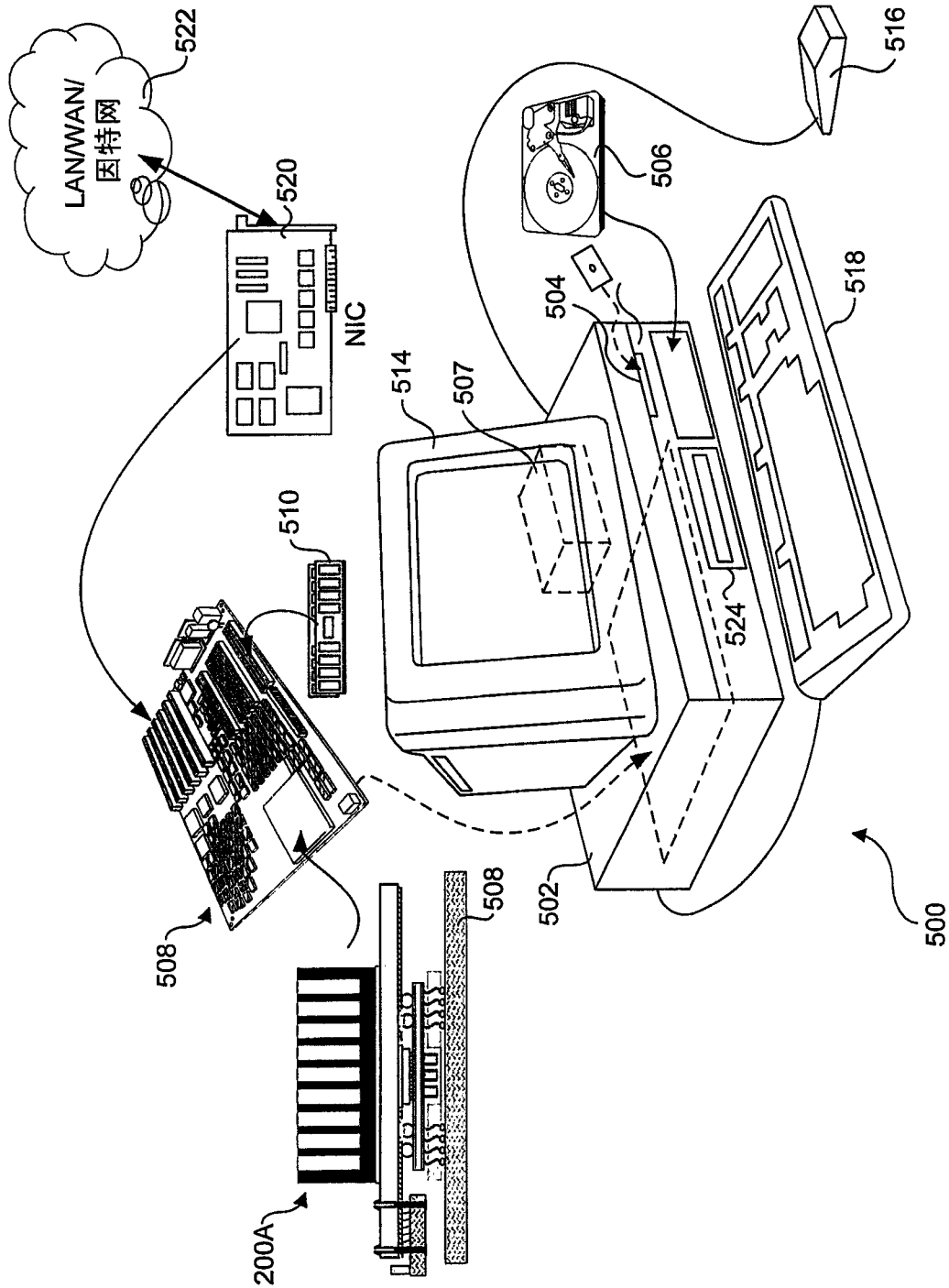


图 5