



**(19) 대한민국특허청(KR)**  
**(12) 등록특허공보(B1)**

(45) 공고일자 2010년10월26일  
 (11) 등록번호 10-0990315  
 (24) 등록일자 2010년10월20일

(51) Int. Cl.  
*G02F 1/1345* (2006.01)  
 (21) 출원번호 10-2003-0042829  
 (22) 출원일자 2003년06월27일  
 심사청구일자 2008년05월29일  
 (65) 공개번호 10-2005-0001248  
 (43) 공개일자 2005년01월06일  
 (56) 선행기술조사문헌  
 JP05150252 A\*  
 KR1020030051922 A\*  
 KR1020000066493 A  
 KR1020010009044 A  
 \*는 심사관에 의하여 인용된 문헌

(73) 특허권자  
**엘지디스플레이 주식회사**  
 서울 영등포구 여의도동 20번지  
 (72) 발명자  
**류계필**  
 부산광역시사하구장림동808-5110/4  
**김현석**  
 대구광역시북구동천동화성3차아파트108동903호  
 (뒷면에 계속)  
 (74) 대리인  
**박장원**

전체 청구항 수 : 총 7 항

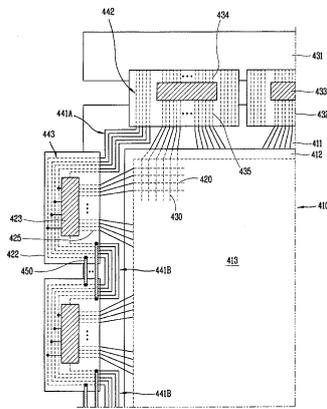
심사관 : 김효욱

**(54) 액정표시장치**

**(57) 요약**

본 발명은 액정표시장치에 관한 것으로, 게이트 TCP 들에 실장된 게이트신호 전송배선들을 서로 접속시키는 저저항의 도전성 테이프들이나 저저항의 도전패턴들이 구비된 테이프를 통해 게이트 구동전압들 또는 게이트 구동신호들을 게이트 TCP 들에 직접 전송함에 따라 게이트 구동전압들의 전압강하를 최소화할 수 있고, 게이트 구동신호들의 지연 및 왜곡을 최소화할 수 있게 된다.

**대표도 - 도4**



(72) 발명자

**김승학**

경상북도구미시형곡동190-15

**김관열**

경상북도구미시옥계동543에덴타운111동803호

---

**특허청구의 범위**

**청구항 1**

제1 기관의 일측 단변 및 일측 장변이 제2 기관에 비해 돌출되도록 제1 기관과 제2 기관이 합착된 액정표시패널;

상기 제1 기관의 일측 장변에 접속되며, 게이트 구동전압들과 게이트 구동신호들을 공급하는 제1 게이트신호 전송배선들이 실장된 복수의 데이터 테이프 캐리어 패키지;

상기 제1 기관의 일측 단변에 접속되며, 상기 제1 게이트신호 전송배선들로부터 출력되는 상기 게이트 구동전압들과 게이트 구동신호들을 공급받는 제2 게이트신호 전송배선들이 실장된 복수의 게이트 테이프 캐리어 패키지;

상기 제1 기관의 일측 장변과 일측 단변이 만나는 모서리 영역에 실장되며, 일측은 상기 제1 게이트신호 전송배선들과 연결되고, 타측은 상기 제2 게이트신호 전송배선들과 연결되는 복수의 라인-온-글래스 배선;

상기 복수의 게이트 테이프 캐리어 패키지 및 데이터 테이프 캐리어 패키지에 실장된 복수의 게이트 구동 집적회로와 데이터 구동 집적회로; 및

상기 복수의 게이트 테이프 캐리어 패키지들에 사이에 배치되며, 일측과 타측은 인접하는 상기 복수의 게이트 테이프 캐리어 패키지들에 실장된 상기 제2 게이트신호 전송배선들 중에 어느 하나와 접속되는 복수의 접속수단을 포함하는 것을 특징으로 하는 액정표시장치.

**청구항 2**

제 1 항에 있어서, 상기 접속수단은 적어도 하나의 도전성 테이프인 것을 특징으로 하는 액정표시장치.

**청구항 3**

제 2 항에 있어서, 상기 도전성 테이프는 상기 제2 게이트신호 전송배선들의 개수만큼 구비되는 것을 특징으로 하는 액정표시장치.

**청구항 4**

제 1 항에 있어서, 상기 접속수단은 적어도 하나의 도전 패턴이 구비된 테이프인 것을 특징으로 하는 액정표시장치.

**청구항 5**

제 4 항에 있어서, 상기 도전 패턴은 상기 제2 게이트신호 전송배선들의 갯수만큼 구비되는 것을 특징으로 하는 액정표시장치.

**청구항 6**

제 1 항에 있어서, 상기 제1 기관의 일측 단변에 실장되며, 일측과 타측은 상기 인접하는 게이트 테이프 캐리어 패키지에 실장된 상기 제2 게이트신호 전송배선들과 접속되는 별도의 라인-온-글래스 배선을 포함하는 것을 특징으로 하는 액정표시장치.

**청구항 7**

제 1 항에 있어서, 상기 복수의 데이터 구동 집적회로에 화상정보를 공급하고, 상기 복수의 데이터 테이프 캐리어 패키지를 통해 상기 복수의 라인-온-글래스 배선에 상기 게이트 구동전압들과 게이트 구동신호들을 공급하는 데이터 인쇄회로기판을 포함하는 것을 특징으로 하는 액정표시장치.

**청구항 8**

삭제

**청구항 9**

삭제

청구항 10

삭제

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- [0018] 본 발명은 액정표시장치에 관한 것으로, 특히 게이트 인쇄회로기판(gate printed circuit board : PCB)이 제거된 라인-온-글래스(line-on-glass : LOG)형 액정표시장치에서 라인-온-글래스 배선들을 통해 전송되는 구동전압들이나 제어신호들을 안정시킬 수 있도록 액정표시장치에 관한 것이다.
- [0019] 일반적으로, 화상 정보를 화면에 나타내는 화면 표시 장치들 중에서, 박막형 평판 표시 장치가 가볍고, 어느 장소에든지 쉽게 사용할수 있다는 장점 때문에 근래에 집중적인 개발의 대상이 되고 있다. 특히, 액정표시장치는 해상도가 높고, 동화상을 실현하기에 충분할 만큼 반응 속도가 빠르기 때문에, 가장 활발한 연구가 이루어지고 있는 제품이다.
- [0020] 상기 액정표시장치의 원리는 액정의 광학적 이방성과 분극 성질을 이용한 것이다. 즉, 방향성을 갖고 있는 액정 분자의 배향 방향을 분극성을 이용하여 인위적으로 조절하면, 액정의 배향 방향에 따른 광학적 이방성에 의해 빛을 투과 및 차단시킬 수 있게 된다. 이것을 응용하여 표시장치로 사용한다. 현재에는 박막 트랜지스터와 그것에 연결된 화소전극이 행렬 방식으로 배열된 능동 매트릭스 액정표시장치가 뛰어난 화질을 제공하기 때문에 가장 많이 사용되고 있다. 일반적인 액정 표시 장치의 구조를 자세히 살펴보면 다음과 같다.
- [0021] 상기 액정표시장치의 컬러필터 기판 상에는 화소들의 위치에 빨강, 초록, 파랑의 컬러필터가 반복적으로 배치되어 있다. 그 컬러필터 사이에는 블랙 매트릭스가 그물 모양으로 형성되어 있다. 그리고, 상기 컬러필터 위에 공통전극이 형성되어 있다.
- [0022] 상기 액정표시장치의 박막 트랜지스터 어레이 기판 상에는 행렬 방식으로 설계된 화소들의 위치에 화소전극들이 배열된 구조로 이루어져 있다. 그 화소전극의 수평방향을 따라서 게이트 라인들이 형성되어 있고, 수직방향을 따라서 데이터 라인들이 형성되어 있다. 상기 화소들의 한쪽 구석에는 화소전극을 구동하기 위한 박막 트랜지스터가 형성되어 있다. 그 박막 트랜지스터의 게이트 전극은 게이트 라인에 연결되고, 박막 트랜지스터의 소스 전극은 데이터 라인에 연결된다.
- [0023] 그리고, 게이트 라인들과 데이터 라인들의 일측 끝단에는 게이트 패드부와 데이터 패드부가 형성되어 있다.
- [0024] 상기한 바와같이 구성되는 액정표시패널을 구동시키기 위하여 게이트 구동부와 데이터 구동부가 액정표시패널과 결합된다.
- [0025] 상기 게이트 구동부는 다수개의 집적회로(integrated circuit : 이하, IC)들로 구성되어 상기 게이트 패드부에 주사신호를 인가하고, 상기 데이터 구동부는 다수개의 IC 들로 구성되어 상기 데이터 패드부에 화상정보를 인가한다.
- [0026] 일반적으로, 상기 데이터 구동 IC 들과 게이트 구동 IC 들은 테이프 캐리어 패키지(tape carrier package : 이하, TCP) 상에 실장되어 탭(tape automated bonding : TAB) 방식으로 액정표시패널에 접속된다.
- [0027] 상기 데이터 구동 IC 들과 게이트 구동 IC 들은 외부로부터 입력되는 제어신호들 및 직류전압들을 TCP 에 접속된 인쇄 회로기판(printed circuit board : 이하, PCB)의 신호라인들을 통해 공급받는다.
- [0028] 즉, 상기 데이터 구동 IC 들은 데이터 PCB 에 실장된 신호라인들을 통해 직렬로 접속되고, 또한 외부의 타이밍 제어부와 전원 공급부로부터 인가되는 화상정보, 제어신호들 및 구동전압들을 공급받게 된다.
- [0029] 상기 게이트 구동 IC 들은 게이트 PCB 에 실장된 신호라인들을 통해 직렬로 접속되고, 또한 외부의 타이밍 제어부와 전원 공급부로부터 인가되는 제어신호들 및 구동전압들을 공통적으로 공급받게 된다.
- [0030] 도 1은 일반적인 액정표시장치를 보인 예시도로서, 이에 도시한 바와같이 액정표시패널(110)과 상기 액정표시패

널(110)의 일측 단변과 게이트 PCB (121) 사이에 접속된 게이트 TCP (122)들과 상기 게이트 TCP (122)들에 각각 실장된 게이트 구동 IC (123)들과 상기 액정표시패널(110)의 일측 장변과 데이터 PCB (131) 사이에 접속된 데이터 TCP (132)들과 상기 데이터 TCP (132)들에 각각 실장된 데이터 구동 IC (133)들로 구성된다.

- [0031] 상기 액정표시패널(110)은 박막 트랜지스터 어레이 기관(111)과 컬러필터 기관(112)이 일정한 셀-갭을 갖도록 대향하여 합착되고, 그 셀-갭에 액정층이 형성되어 구성된다.
- [0032] 상기 박막 트랜지스터 어레이 기관(111)의 일측 단변 및 일측 장변은 상기 컬러필터 기관(112)에 비해 돌출되며, 그 박막 트랜지스터 어레이 기관(111)의 돌출된 영역에는 게이트 패드부와 데이터 패드부가 구비된다. 또한, 상기 박막 트랜지스터 어레이 기관(111)과 컬러필터 기관(112)이 대향 합착된 영역에는 화상 표시부(113)가 구비된다.
- [0033] 상기 박막 트랜지스터 어레이 기관(111)의 화상 표시부(113)에는 복수의 게이트 라인(120)들이 수평방향으로 배열되어 상기 게이트 패드부에 접속되고, 복수의 데이터 라인(130)들이 수직방향으로 배열되어 상기 데이터 패드부에 접속된다. 따라서, 게이트 라인(120)들과 데이터 라인(130)들은 서로 교차하며, 그 교차부에 박막 트랜지스터 및 화소전극을 구비하는 화소들이 형성된다.
- [0034] 상기 컬러필터 기관(112)의 화상 표시부(113)에는 블랙 매트릭스에 의해 화소별로 분리되어 도포된 적, 녹, 청 색상의 컬러필터와; 상기 박막 트랜지스터 어레이 기관(111)에 구비된 화소전극과 함께 액정층에 전계를 형성하는 공통전극이 구비된다.
- [0035] 상기 게이트 TCP (122)에는 게이트 구동 IC (123)들이 실장되고, 그 게이트 구동 IC (123)들과 전기적으로 접속되는 입력패드(124)들 및 출력패드(125)들이 형성된다.
- [0036] 상기 게이트 TCP (122)의 입력패드(124)들은 게이트 PCB (121)와 전기적으로 접속되고, 출력패드(125)들은 박막 트랜지스터 어레이 기관(111)의 게이트 패드부와 전기적으로 접속된다.
- [0037] 상기 게이트 구동 IC (123)들은 주사신호를 액정표시패널(110)의 게이트 라인(120)들에 순차적으로 공급한다.
- [0038] 한편, 상기 데이터 TCP (132)에는 데이터 구동 IC (133)들이 실장되고, 그 데이터 구동 IC (133)들과 전기적으로 접속되는 입력패드(134)들 및 출력패드(135)들이 형성된다.
- [0039] 상기 데이터 TCP (132)의 입력패드(134)들은 데이터 PCB (131)와 전기적으로 접속되고, 출력패드(135)들은 박막 트랜지스터 어레이 기관(111)의 데이터 패드부와 전기적으로 접속된다.
- [0040] 상기 데이터 구동 IC (133)들은 디지털 신호인 화상정보를 아날로그 신호로 변환하여 액정표시패널(110)의 데이터 라인(130)들에 공급한다.
- [0041] 상기 게이트 PCB (121)와 데이터 PCB (131)에는 각각 커넥터(126,136)들이 형성되어 플렉시블 프린트드 서킷 (flexible printed circuit : 150, 이하, FPC)이나 기타 다른 케이블(cable)을 통해 제어신호들 및 구동전압들을 공급받게 된다.
- [0042] 그러나, 상술한 바와같이 구성되는 액정표시장치는 상기 게이트 PCB (121)와 데이터 PCB (131)에 각각 커넥터 (126,136)들을 형성하고, 외부로부터 FPC (150)를 통해 제어신호들 및 구동전압들을 공급받기 때문에 다음과 같은 문제들이 발생된다.
- [0043] 첫째, 박형의 게이트 PCB (121)와 데이터 PCB (131) 상에 커넥터(126,136)들이 형성됨에 따라 커넥터(126,136)들의 두께에 해당하는 만큼 액정표시장치의 두께가 필연적으로 증가되어 액정표시장치의 박형화를 저해시키는 요인이 된다.
- [0044] 둘째, 상기 커넥터(126,136)들을 전기적으로 접속시키는 FPC (150)를 설치하여야 함에 따라 액정표시장치의 제작을 위한 공정 수가 증가되고, 액정표시장치의 제조원가를 상승시키는 요인이 된다.
- [0045] 따라서, 상기 게이트 PCB (121)와 데이터 PCB (131)에 제어신호들 및 구동전압들을 공급하기 위한 배선들을 상기 박막 트랜지스터 어레이 기관(111)의 외곽 더미영역에 실장함으로써, 상기 커넥터(126,136)들과 FPC (150)들이 요구되지 않는 라인-온-글래스형 액정표시장치가 제안되었다.
- [0046] 도 2는 일반적인 라인-온-글래스형 액정표시장치를 보인 예시도로서, 이에 도시한 바와같이 액정표시패널(210)과; 상기 액정표시패널(210)의 일측 단변과 게이트 PCB (221) 사이에 접속된 복수의 게이트 TCP (222)들과; 상기 게이트 TCP (222)들에 각각 실장된 게이트 구동 IC (223)들과; 상기 액정표시패널(210)의 일측 장변과 데이

터 PCB (231) 사이에 접속된 복수의 데이터 TCP (232)들과; 상기 데이터 TCP (232)들에 각각 실장된 데이터 구동 IC (233)들로 구성된다.

- [0047] 상기 액정표시패널(210)은 박막 트랜지스터 어레이 기관(211)과 컬러필터 기관(212)이 일정한 셀-갭을 갖도록 대향하여 합착되고, 그 셀-갭에 액정층이 형성되어 구성된다.
- [0048] 상기 박막 트랜지스터 어레이 기관(211)의 일측 단변 및 일측 장변은 상기 컬러필터 기관(212)에 비해 돌출되며, 그 박막 트랜지스터 어레이 기관(211)의 돌출된 영역에는 게이트 패드부와 데이터 패드부가 구비된다. 또한, 상기 박막 트랜지스터 어레이 기관(211)과 컬러필터 기관(212)이 대향 합착된 영역에는 화상 표시부(213)가 구비된다.
- [0049] 상기 박막 트랜지스터 어레이 기관(211)의 화상 표시부(213)에는 복수의 게이트 라인(220)들이 수평방향으로 배열되어 상기 게이트 패드부에 접속되고, 복수의 데이터 라인(230)들이 수직방향으로 배열되어 상기 데이터 패드부에 접속된다. 따라서, 게이트 라인(220)들과 데이터 라인(230)들은 서로 교차하며, 그 교차부에 박막 트랜지스터 및 화소전극을 구비하는 화소들이 형성된다.
- [0050] 상기 컬러필터 기관(212)의 화상 표시부(213)에는 블랙 매트릭스에 의해 화소별로 분리되어 도포된 적, 녹, 청 색상의 컬러필터와; 상기 박막 트랜지스터 어레이 기관(211)에 구비된 화소전극과 함께 액정층에 전계를 형성하는 공통전극이 구비된다.
- [0051] 한편, 상기 컬러필터 기관(212)에 비해 돌출되는 박막 트랜지스터 어레이 기관(211)의 일측 단변 및 일측 장변에 구비된 게이트 패드부와 데이터 패드부는 상기 화상 표시부(213)에 대응되도록 형성된다.
- [0052] 따라서, 상기 박막 트랜지스터 어레이 기관(211)의 일측 단변 및 일측 장변이 만나는 모서리 영역은 어떤 용도로도 사용되지 않는 더미영역이지만, 상기 라인-온-글래스형 액정표시장치에서는 그 더미영역에 LOG 배선(241)들을 형성하여 외부로부터 공급되는 제어신호들 및 구동전압들을 상기 데이터 PCB (231)로부터 게이트 PCB (221)로 공급한다.
- [0053] 따라서, 상기 게이트 PCB (221)와 데이터 PCB(231)에 도1의 커넥터(126,136)들이 형성될 필요가 없고, 또한 그 커넥터(126,136)들을 전기적으로 접속시키는 플렉시블 플레이트 케이블(150)이 형성될 필요가 없다.
- [0054] 상기 데이터 TCP (232)에는 데이터 구동 IC (233)들이 실장되고, 그 데이터 구동 IC (233)들과 전기적으로 접속되는 입력패드(234)들 및 출력패드(235)들이 형성된다.
- [0055] 상기 데이터 TCP (232)의 입력패드(234)들은 데이터 PCB (231)와 전기적으로 접속되고, 출력패드(235)들은 박막 트랜지스터 어레이 기관(211)의 데이터 패드부와 전기적으로 접속된다. 따라서, 상기 데이터 구동 IC (233)들은 디지털 신호인 화상정보를 아날로그 신호로 변환하여 액정표시패널(210)의 데이터 라인(230)들에 공급한다.
- [0056] 상기 데이터 TCP (232)들에는 게이트신호 전송배선(243)들이 추가로 형성되며, 첫번째 데이터 TCP (232)에 형성된 게이트신호 전송배선(243)들이 박막 트랜지스터 어레이 기관(211)에 실장된 LOG 배선(241)들과 전기적으로 접속된다. 그 첫번째 데이터 TCP (232)에 형성된 게이트신호 전송배선(243)들은 타이밍 제어부 및 전원 공급부로부터 공급되는 게이트 제어신호들 및 게이트 구동전압들을 상기 LOG 배선(241)들에 전송한다.
- [0057] 한편, 상기 게이트 TCP (222)에는 게이트 구동 IC (223)들이 실장되고, 그 게이트 구동 IC (223)들과 전기적으로 접속되는 입력패드(224)들 및 출력패드(225)들이 형성된다.
- [0058] 상기 게이트 TCP (222)의 입력패드(224)들은 게이트 PCB (221)와 전기적으로 접속되고, 출력패드(225)들은 박막 트랜지스터 어레이 기관(211)의 게이트 패드부와 전기적으로 접속된다.
- [0059] 상기 게이트 TCP (222)들에는 게이트신호 전송배선(242)들이 추가로 형성되며, 첫번째 게이트 TCP (222)에 형성된 게이트신호 전송배선(242)들이 상기 박막 트랜지스터 어레이 기관(211)에 실장된 LOG 배선(241)들과 전기적으로 접속된다. 그 첫번째 게이트 TCP (222)에 형성된 게이트신호 전송배선(242)들은 상기 데이터 PCB (231)로부터 게이트신호 전송배선(243)들과 LOG 배선(241)들을 통해 공급되는 게이트 제어신호들 및 게이트 구동전압들을 상기 게이트 PCB (221)에 전송한다.
- [0060] 상기 게이트 PCB (221)에는 신호라인들 및 전원라인들이 형성되어 상기 게이트 제어신호들 및 게이트 구동전압들을 게이트 TCP (222)의 입력패드(224)들에 전송한다.
- [0061] 따라서, 상기 게이트 구동 IC (223)들은 입력패드(224)들로부터 게이트 제어신호들 및 게이트 구동전압들을 인

가받아 주사신호, 즉 게이트 고전압신호(Vgh)와 게이트 저전압신호(Vg1)를 게이트 라인(220)들에 순차적으로 공급한다.

- [0062] 한편, 상기 LOG 배선(241)들은 외부의 전원 공급부로부터 공급되는 게이트 고전압신호(Vgh), 게이트 저전압신호(Vg1), 공통전압신호(Vcom), 접지신호(GND), 전원전압신호(Vdd)와 같은 직류전압신호들과, 외부의 타이밍 제어부로부터 공급되는 게이트 스타트 펄스(GSP), 게이트 쉬프트 클럭(GSC), 게이트 인에이블신호(GOE)와 같은 게이트 제어신호들을 전송하며, 상기 박막 트랜지스터 어레이 기관(211) 상에 게이트 라인(220)들이나 데이터 라인(230)들을 형성하는 공정에서 동시에 패터닝되어 형성된다.
- [0063] 상술한 바와같이 라인-온-글래스형 액정표시장치의 게이트 PCB (221)는 단순히 데이터 PCB (231)에서 인가되는 게이트 제어신호들 및 게이트 구동전압들을 게이트 TCP (222)들에 전달하는 기능을 수행한다.
- [0064] 그런데, 최근 들어 상기 게이트 TCP (222)들 내부에 게이트신호 전송배선들을 추가로 구성하고, 또한 박막 트랜지스터 어레이 기관(211) 상에 게이트 TCP (222)들 내부의 게이트신호 전송배선들을 서로 연결시키는 LOG 배선들을 추가로 실장하여 상기 데이터 PCB (231)에서 인가되는 게이트 제어신호들 및 게이트 구동전압들을 게이트 TCP (222)들에 전달함으로써, 상기 게이트 PCB (221)를 제거한 라인-온-글래스형 액정표시장치가 개발되었다.
- [0065] 도 3은 게이트 PCB 가 제거된 라인-온-글래스형 액정표시장치를 보인 예시도로서, 이에 도시한 바와같이 액정표시패널(310)과 상기 액정표시패널(310)의 일측 단변에 접속된 복수의 게이트 TCP (322)들과 상기 게이트 TCP (322)들에 각각 실장된 게이트 구동 IC (323)들과 상기 액정표시패널(310)의 일측 장변과 데이터 PCB (331) 사이에 접속된 복수의 데이터 TCP (332)들과 상기 데이터 TCP (332)들에 각각 실장된 데이터 구동 IC (333)들로 구성된다.
- [0066] 상기 액정표시패널(310)은 박막 트랜지스터 어레이 기관(311)과 컬러필터 기관(312)이 일정한 셀-갭을 두고 대향하여 합착되고, 그 셀-갭에 액정층이 형성되어 구성된다.
- [0067] 상기 박막 트랜지스터 어레이 기관(311)의 일측 단변 및 일측 장변은 상기 컬러필터 기관(312)에 비해 돌출되며, 그 박막 트랜지스터 어레이 기관(311)의 돌출된 영역에는 게이트 패드부와 데이터 패드부가 구비된다. 또한, 상기 박막 트랜지스터 어레이 기관(311)과 컬러필터 기관(312)이 대향 합착된 영역에는 화상 표시부(313)가 구비된다.
- [0068] 상기 박막 트랜지스터 어레이 기관(311)의 화상 표시부(313)에는 복수의 게이트 라인(320)들이 수평방향으로 배열되어 상기 게이트 패드부에 접속되고, 복수의 데이터 라인(330)들이 수직방향으로 배열되어 상기 데이터 패드부에 접속된다. 따라서, 게이트 라인(320)들과 데이터 라인(330)들은 서로 교차하며, 그 교차부에 박막 트랜지스터 및 화소전극을 구비하는 화소들이 형성된다.
- [0069] 상기 컬러필터 기관(312)의 화상 표시부(313)에는 블랙 매트릭스에 의해 화소별로 분리되어 도포된 적, 녹, 청색상의 컬러필터와; 상기 박막 트랜지스터 어레이 기관(311)에 구비된 화소전극과 함께 액정층에 전계를 형성하는 공통전극이 구비된다.
- [0070] 한편, 상기 박막 트랜지스터 어레이 기관(311)의 일측 단변 및 일측 장변이 만나는 모서리 영역에는 LOG 배선(341)들이 형성되어, 외부로부터 공급되는 제어신호들 및 구동전압들을 상기 데이터 PCB (331)로부터 게이트 구동 IC (323)들로 공급한다.
- [0071] 상기 데이터 TCP (332)들에는 데이터 구동 IC (333)들이 실장되고, 그 데이터 구동 IC (333)들과 전기적으로 접속되는 입력패드(334)들 및 출력패드(335)들이 형성된다.
- [0072] 상기 데이터 TCP (332)들의 입력패드(334)들은 데이터 PCB (331)와 전기적으로 접속되고, 출력패드(335)들은 박막 트랜지스터 어레이 기관(311)의 데이터 패드부와 전기적으로 접속된다. 따라서, 상기 데이터 구동 IC (333)들은 디지털 신호인 화상정보를 아날로그 신호로 변환하여 액정표시패널(310)의 데이터 라인(330)들에 공급한다.
- [0073] 상기 데이터 TCP (332)들에는 게이트신호 전송배선(343)들이 추가로 형성되며, 첫번째 데이터 TCP (332)에 형성된 게이트신호 전송배선(343)들이 박막 트랜지스터 어레이 기관(311)에 실장된 LOG 배선(341)들과 전기적으로 접속된다. 그 첫번째 데이터 TCP (332)에 형성된 게이트신호 전송배선(343)들은 타이밍 제어부 및 전원 공급부로부터 공급되는 게이트 제어신호들 및 게이트 구동전압들을 상기 LOG 배선(341)들에 전송한다.
- [0074] 한편, 상기 게이트 TCP (322)에는 게이트 구동 IC (323)들이 실장되고, 그 게이트 구동 IC (323)들과 전기적으

로 접속되는 게이트신호 전송배선(342)들과 출력패드(325)들이 형성된다.

- [0075] 상기 게이트신호 전송배선(342)들은 상기 LOG 배선(341)들로부터 공급되는 게이트 제어신호들 및 게이트 구동전압들을 게이트 구동 IC (323)들에 공급한다. 이때, 게이트 제어신호들 및 게이트 구동전압들은 각 게이트 TCP (322)들이 이격된 공간의 박막 트랜지스터 어레이 기판(311) 상에 실장된 LOG 배선(341)들을 통해 각 게이트 TCP (322)들에 실장된 게이트신호 전송배선(342)들에 전송된다.
- [0076] 그리고, 상기 게이트 TCP (322)들의 출력패드(325)들은 박막 트랜지스터 어레이 기판(311)의 게이트 패드부와 전기적으로 접속된다.
- [0077] 따라서, 상기 게이트 구동 IC (323)들은 게이트신호 전송배선(342)들로부터 게이트 제어신호들 및 게이트 구동전압들을 인가받아 주사신호, 즉 게이트 고전압신호(Vgh)와 게이트 저전압신호(Vg1)를 게이트 라인(320)들에 순차적으로 공급한다.
- [0078] 한편, 상기 LOG 배선(341)들은 외부의 전원 공급부로부터 공급되는 게이트 고전압신호(Vgh), 게이트 저전압신호(Vg1), 공통전압신호(Vcom), 접지신호(GND), 전원전압신호(Vdd)와 같은 직류전압신호들과, 외부의 타이밍 제어부로부터 공급되는 게이트 스타트 펄스(GSP), 게이트 쉬프트 클럭(GSC), 게이트 인에이블신호(GOE)와 같은 게이트 제어신호들을 전송하며, 상기 박막 트랜지스터 어레이 기판(311) 상에 게이트 라인(320)들이나 데이터 라인(330)들을 형성하는 공정에서 동시에 패터닝되어 형성된다.
- [0079] 그러나, 상기한 바와같이 구성되는 종래의 게이트 PCB가 제거된 액정표시장치는 박막 트랜지스터 어레이 기판(311) 상에 실장되는 LOG 배선(341)들이 높은 저항값을 갖는 금속물질로 형성된다.
- [0080] 즉, 상기 LOG 배선(341)들은 게이트 라인(320)들이나 데이터 라인(330)들을 형성하는 공정에서 게이트 라인(320)들이나 데이터 라인(330)들과 동일한 재질의 금속을 동시에 패터닝하여 형성하므로, 통상 AlNd 재질의 비교적 비저항값(0.046)이 큰 금속물질로 형성된다.
- [0081] 또한, 상기 게이트 TCP (322)들이 이격된 공간의 박막 트랜지스터 어레이 기판(311)의 단변 가장자리 상에 실장되는 LOG 배선(341)들은 매우 한정된 좁은 공간에 미세하게 이격되도록 패터닝되어 형성된다.
- [0082] 따라서, 상기 LOG 배선(341)들이 높은 저항값을 갖게 되어 LOG 배선(341)들을 통해 전송되는 게이트 고전압신호(Vgh), 게이트 저전압신호(Vg1), 공통전압신호(Vcom), 접지신호(GND), 전원전압신호(Vdd)와 같은 직류전압신호들의 전압강하가 심하게 발생되고, 이로 인해 액정표시장치의 화질불량이나 오동작을 유발하는 문제점이 있었다.
- [0083] 또한, LOG 배선(341)들을 통해 전송되는 게이트 스타트 펄스(GSP), 게이트 쉬프트 클럭(GSC), 게이트 인에이블신호(GOE)와 같은 게이트 제어신호들이 지연되거나 인접하는 LOG 배선(341)들에 영향을 받아 왜곡되고, 이로 인해 액정표시장치를 통해 표시되는 화상에 크로스-토크(cross talk)나 플리커(flicker)가 발생됨에 따라 화질을 저하시키는 문제점이 있었다.

**발명이 이루고자 하는 기술적 과제**

- [0084] 본 발명은 상기한 바와같은 종래의 문제점을 해결하기 위하여 창안한 것으로, 본 발명의 목적은 게이트 PCB 가 제거된 라인-온-글래스형 액정표시장치에서 라인-온-글래스 배선들을 통해 전송되는 구동전압들의 전압강하를 최소화하고, 또한 라인-온-글래스 배선들을 통해 전송되는 제어신호들의 지연 및 왜곡을 최소화할 수 있는 액정표시장치를 제공하는데 있다.

**발명의 구성 및 작용**

- [0085] 상기 본 발명의 목적을 달성하기 위한 액정표시장치는 제1 기판의 일측 단변 및 일측 장변이 제2 기판에 비해 돌출되도록 제1 기판과 제2 기판이 합착된 액정표시패널, 상기 제1 기판의 일측 장변에 접속되며, 게이트 구동전압들과 게이트 구동신호들을 공급하는 제1 게이트신호 전송배선들이 실장된 복수의 데이터 테이프 캐리어 패키지, 상기 제1 기판의 일측 단변에 접속되며, 상기 제1 게이트신호 전송배선들로부터 출력되는 상기 게이트 구동전압들과 게이트 구동신호들을 공급받는 제2 게이트신호 전송배선들이 실장된 복수의 게이트 테이프 캐리어 패키지, 상기 제1 기판의 일측 장변과 일측 단변이 만나는 모서리 영역에 실장되며, 일측은 상기 제1 게이트신호 전송배선들과 연결되고, 타측은 상기 제2 게이트신호 전송배선들과 연결되는 복수의 라인-온-글래스 배선, 상기 복수의 게이트 테이프 캐리어 패키지 및 데이터 테이프 캐리어 패키지에 실장된 복수의 게이트 구동 집적회로와 데이터 구동 집적회로 및 상기 복수의 게이트 테이프 캐리어 패키지들에 사이에 배치되며, 일측과 타측

은 인접하는 상기 복수의 게이트 테이프 캐리어 패키지들에 실장된 상기 제2 게이트신호 전송배선들 중에 어느 하나와 접속되는 복수의 접속수단을 포함한다.

상기 접속수단은 적어도 하나의 도전성 테이프이다.

상기 도전성 테이프는 상기 제2 게이트신호 전송배선들의 개수만큼 구비된다.

상기 접속수단은 적어도 하나의 도전 패턴이 구비된 테이프이다.

상기 도전 패턴은 상기 제2 게이트신호 전송배선들의 갯수만큼 구비된다.

상기 제1 기관의 일측 단변에 실장되며, 일측과 타측은 상기 인접하는 게이트 테이프 캐리어 패키지에 실장된 상기 제2 게이트신호 전송배선들과 접속되는 별도의 라인-온-글래스 배선을 포함한다.

상기 복수의 데이터 구동 집적회로에 화상정보를 공급하고, 상기 복수의 데이터 테이프 캐리어 패키지를 통해 상기 복수의 라인-온-글래스 배선에 상기 게이트 구동전압들과 게이트 구동신호들을 공급하는 데이터 인쇄회로 기관을 포함한다.

[0086] 삭제

[0087] 상기한 바와같은 본 발명에 의한 액정표시장치를 첨부한 도면을 참조하여 상세히 설명하면 다음과 같다.

[0088] 도 4는 본 발명의 제1실시예에 따른 액정표시장치를 보인 예시도이다.

도 4에 도시한 바와 같이, 액정표시패널(410)과 상기 액정표시패널(410)의 일측 단변에 접속된 복수의 게이트 TCP (422)들과 상기 게이트 TCP (422)들에 각각 실장된 게이트 구동 IC (423)들과 상기 액정표시패널(410)의 일측 장변과 데이터 PCB (431) 사이에 접속된 복수의 데이터 TCP (432)들과 상기 데이터 TCP (432)들에 각각 실장된 데이터 구동 IC (433)들로 구성된다.

[0089] 상기 액정표시패널(410)은 박막 트랜지스터 어레이 기관(411)과 컬러필터 기관(412)이 일정한 셀-갭을 두고 대향하여 합착되고, 그 셀-갭에 액정층이 형성되어 구성된다.

[0090] 상기 박막 트랜지스터 어레이 기관(411)의 일측 단변 및 일측 장변은 상기 컬러필터 기관(412)에 비해 돌출되며, 그 박막 트랜지스터 어레이 기관(411)의 돌출된 영역에는 게이트 패드부와 데이터 패드부가 구비된다. 또한, 상기 박막 트랜지스터 어레이 기관(411)과 컬러필터 기관(412)이 대향 합착된 영역에는 화상 표시부(413)가 구비된다.

[0091] 상기 박막 트랜지스터 어레이 기관(411)의 화상 표시부(413)에는 복수의 게이트 라인(420)들이 수평방향으로 배열되어 상기 게이트 패드부에 접속되고, 복수의 데이터 라인(430)들이 수직방향으로 배열되어 상기 데이터 패드부에 접속된다. 따라서, 게이트 라인(420)들과 데이터 라인(430)들은 서로 교차하며, 그 교차부에 박막 트랜지스터 및 화소전극을 구비하는 화소들이 형성된다.

[0092] 상기 컬러필터 기관(412)의 화상 표시부(413)에는 블랙 매트릭스에 의해 화소별로 분리되어 도포된 적, 녹, 청 색상의 컬러필터와; 상기 박막 트랜지스터 어레이 기관(411)에 구비된 화소전극과 함께 액정층에 전계를 형성하는 공통전극이 구비된다.

[0093] 한편, 상기 박막 트랜지스터 어레이 기관(411)의 일측 단변 및 일측 장변이 만나는 모서리 영역에는 제1 LOG 배선(441A)들이 형성되어, 외부로부터 공급되는 제어신호들 및 구동전압들을 상기 데이터 PCB (431)로부터 게이트 구동 IC (423)들로 공급한다.

[0094] 상기 데이터 TCP (432)들에는 데이터 구동 IC (433)들이 실장되고, 그 데이터 구동 IC (433)들과 전기적으로 접속되는 입력패드(434)들 및 출력패드(435)들이 형성된다.

[0095] 상기 데이터 TCP (432)들의 입력패드(434)들은 데이터 PCB (431)와 전기적으로 접속되고, 출력패드(435)들은 박막 트랜지스터 어레이 기관(411)의 데이터 패드부와 전기적으로 접속된다. 따라서, 상기 데이터 구동 IC (433)들은 디지털 신호인 화상정보를 아날로그 신호로 변환하여 액정표시패널(410)의 데이터 라인(430)들에 공급한다.

[0096] 상기 데이터 TCP (432)들에는 제1 게이트신호 전송배선(442)들이 추가로 형성되며, 첫번째 데이터 TCP (432)에 형성된 제1 게이트신호 전송배선(442)들이 박막 트랜지스터 어레이 기관(411)에 실장된 제1 LOG 배선(441A)들과

전기적으로 접속된다.

- [0097] 상기 첫번째 데이터 TCP (432)에 형성된 제1 게이트신호 전송배선(442)들은 타이밍 제어부 및 전원 공급부로부터 공급되는 게이트 제어신호들 및 게이트 구동전압들을 상기 제1 LOG 배선(441A)들에 전송한다.
- [0098] 한편, 상기 게이트 TCP (422)에는 게이트 구동 IC (423)들이 실장되고, 그 게이트 구동 IC (423)들과 전기적으로 접속되는 제2 게이트신호 전송배선(443)들과 출력패드(425)들이 형성된다.
- [0099] 상기 제2 게이트신호 전송배선(443)들은 상기 제1 LOG 배선(441A)들로부터 공급되는 게이트 제어신호들 및 게이트 구동전압들을 게이트 구동 IC (423)들에 공급한다. 이때, 게이트 제어신호들 및 게이트 구동전압들은 각 게이트 TCP (422)들이 이격된 공간의 박막 트랜지스터 어레이 기판(411) 상에 실장된 제2 LOG 배선(441B)들을 통해 각 게이트 TCP (422)들에 실장된 제2 게이트신호 전송배선(443)들에 전송된다.
- [0100] 그리고, 상기 게이트 TCP (422)들의 출력패드(425)들은 박막 트랜지스터 어레이 기판(411)의 게이트 패드부와 전기적으로 접속된다.
- [0101] 따라서, 상기 게이트 구동 IC (423)들은 제2 게이트신호 전송배선(443)들로부터 게이트 제어신호들 및 게이트 구동전압들을 인가받아 주사신호, 즉 게이트 고전압신호(Vgh)와 게이트 저전압신호(Vg1)를 상기 게이트 라인(420)들에 순차적으로 공급한다.
- [0102] 상기 제1 및 제2 LOG 배선(441A, 441B)들 및 제1 및 제2 게이트신호 전송배선(442,443)들은 외부의 전원 공급부로부터 공급되는 게이트 고전압신호(Vgh), 게이트 저전압신호(Vg1), 공통전압신호(Vcom), 접지신호(GND), 전원 전압신호(Vdd)와 같은 직류전압신호들과, 외부의 타이밍 제어부로부터 공급되는 게이트 스타트 펄스(GSP), 게이트 쉬프트 클럭(GSC), 게이트 인에이블신호(GOE)와 같은 게이트 제어신호들을 전송하며, 상기 제1 및 제2 LOG 배선(441A, 441B)들은 상기 박막 트랜지스터 어레이 기판(411) 상에 게이트 라인(420)들이나 데이터 라인(430)들을 형성하는 공정에서 동시에 패터닝되어 형성된다.
- [0103] 한편, 상기 게이트 TCP (422)들 사이에는 게이트 TCP (422)들에 실장된 적어도 하나의 제2 게이트신호 전송배선(443)과 접속되는 적어도 하나의 도전성 테이프(450)가 구비된다. 이때, 도전성 테이프(450)는 액정표시장치의 구동환경 및 공정여건을 고려하여 한개 또는 복수개가 구비될 수 있다.
- [0104] 상기 도전성 테이프(450)들은 제2 LOG 배선(441B)들을 통해 각 게이트 TCP (422)들에 전송되는 게이트 구동전압들 또는 게이트 구동신호들 중에 적어도 하나를 게이트 TCP (422)들에 직접 전송한다. 이때, 도전성 테이프(450)들을 통해 게이트 TCP (422)들에 직접 전송되는 게이트 구동전압들 또는 게이트 구동신호들은 게이트 고전압신호(Vgh), 게이트 저전압신호(Vg1), 공통전압신호(Vcom), 접지신호(GND), 전원전압신호(Vdd)와 같은 직류전압신호들과, 게이트 스타트 펄스(GSP), 게이트 쉬프트 클럭(GSC), 게이트 인에이블신호(GOE)와 같은 게이트 제어신호들이 적용될 수 있다.
- [0105] 상기 도전성 테이프(450)들은 상기 게이트 TCP (422)들이 이격된 공간의 박막 트랜지스터 어레이 기판(411) 상에 게이트 라인(420)들이나 데이터 라인(430)들과 동일한 재질의 금속을 동시에 패터닝하여 형성되는 제2 LOG 배선(441B)들에 비해 낮은 저항값을 갖는다.
- [0106] 따라서, 상기 도전성 테이프(450)들을 통해 게이트 TCP (422)들에 직접 전송되는 게이트 구동전압들의 전압강하를 최소화할 수 있고, 또한 상기 도전성 테이프(450)들을 통해 게이트 TCP (422)들에 직접 전송되는 게이트 구동신호들의 지연 및 왜곡을 최소화할 수 있게 된다.
- [0107] 그리고, 상기 도전성 테이프(450)들을 통해 게이트 구동전압들 또는 게이트 구동신호들 중의 일부를 게이트 TCP (422)들에 직접 전송함에 따라 상기 제2 LOG 배선(441B)들의 갯수를 줄일 수 있게 되므로, 제2 LOG 배선(441B)들의 선폭 및 이격간격을 넓게 형성할 수 있게 되어 제2 LOG 배선(441B)들을 통해 게이트 TCP (422)들에 전송되는 게이트 구동전압들의 전압강하를 최소화할 수 있고, 또한 제2 LOG 배선(441B)들을 통해 게이트 TCP (422)들에 전송되는 게이트 구동신호들의 지연 및 왜곡을 최소화할 수 있게 된다.
- [0108] 한편, 상기 도전성 테이프(450)들은 상기 제2 게이트신호 전송배선(443)들에 대응되는 갯수로 형성되어 모든 게이트 구동전압들과 게이트 구동신호들을 게이트 TCP (422)들에 직접 전송할 수 있으며, 이 경우에는 상기 게이트 TCP (422)들이 이격된 공간의 박막 트랜지스터 어레이 기판(411) 상에 제2 LOG 배선(441)들을 형성하지 않을 수 있다.
- [0109] 또한, 상기 도전성 테이프(450)들은 도 5에 도시한 바와 같이, 상기 게이트 TCP (422)들 사이에서 배치되며, 게

이트 TCP (422)들에 실장된 적어도 하나의 제2 게이트신호 전송배선(443)과 접속되고, 각각의 게이트 TCP (422)에 게이트 구동전압들과 게이트 구동신호들이 입력되는 영역과 출력되는 영역에서 적어도 하나의 제2 게이트신호 전송배선(423)과 접속될 수 있다.

[0110] 도 6은 본 발명의 제2실시예에 따른 액정표시장치를 보인 예시도이다.

도 6에 도시한 바와 같이, 도 4에 도시된 도전성 테이프(450)들 대신에 적어도 하나의 도전패턴(551)이 구비된 테이프(550)가 적용될 수 있다.

[0111] 상기 테이프(550)에 구비된 도전패턴(551)들은 게이트 TCP (422)들 사이에서 게이트 TCP (422)들에 실장된 적어도 하나의 제2 게이트신호 전송배선(443)과 접속되어 제2 LOG 배선(441B)들을 통해 각 게이트 TCP (422)들에 전송되는 게이트 구동전압들 또는 게이트 구동신호들 중에 적어도 하나를 게이트 TCP (422)들에 직접 전송한다. 이때, 테이프(550)에 구비된 도전패턴(551)들을 통해 게이트 TCP (422)들에 직접 전송되는 게이트 구동전압들 또는 게이트 구동신호들은 게이트 고전압신호(Vgh), 게이트 저전압신호(Vgl), 공통전압신호(Vcom), 접지신호(GND), 전원전압신호(Vdd)와 같은 직류전압신호들과, 게이트 스타트 펄스(GSP), 게이트 쉬프트 클럭(GSC), 게이트 인에이블신호(GOE)와 같은 게이트 제어신호들이 적용될 수 있다.

[0112] 상기 테이프(550)에 구비된 도전패턴(551)들은 상기 게이트 TCP (422)들이 이격된 공간의 박막 트랜지스터 어레이 기판(411) 상에 게이트 라인(420)들이나 데이터 라인(430)들과 동일한 재료의 금속을 동시에 패터닝하여 형성되는 제2 LOG 배선(441B)들에 비해 낮은 저항값을 갖는다.

[0113] 따라서, 상기 테이프(550)에 구비된 도전패턴(551)들을 통해 게이트 TCP (422)들에 직접 전송되는 게이트 구동전압들의 전압강하를 최소화할 수 있고, 또한 상기 테이프(550)에 구비된 도전패턴(551)들을 통해 게이트 TCP (422)들에 직접 전송되는 게이트 구동신호들의 지연 및 왜곡을 최소화할 수 있게 된다.

[0114] 그리고, 상기 테이프(550)에 구비된 도전패턴(551)들을 통해 게이트 구동전압들 또는 게이트 구동신호들 중의 일부를 게이트 TCP (422)들에 직접 전송함에 따라 상기 제2 LOG 배선(441B)들의 갯수를 줄일 수 있게 되므로, 제2 LOG 배선(441B)들의 선포 및 이격간격을 넓게 형성할 수 있게 되어 제2 LOG 배선(441B)들을 통해 게이트 TCP (422)들에 전송되는 게이트 구동전압들의 전압강하를 최소화할 수 있고, 또한 제2 LOG 배선(441B)들을 통해 게이트 TCP (422)들에 전송되는 게이트 구동신호들의 지연 및 왜곡을 최소화할 수 있게 된다.

[0115] 한편, 상기 테이프(550)에 구비된 도전패턴(551)들은 상기 게이트신호 전송배선(442)들에 대응되는 갯수로 형성되어 모든 게이트 구동전압들과 게이트 구동신호들을 게이트 TCP (422)들에 직접 전송할 수 있으며, 이 경우에는 상기 게이트 TCP (422)들이 이격된 공간의 박막 트랜지스터 어레이 기판(411) 상에 제2 LOG 배선(441)들을 형성하지 않을 수 있다.

[0116] 또한, 상기 테이프(550)에 구비된 도전패턴(551)들은 도 7에 도시한 바와 같이, 상기 게이트 TCP (422)들 사이에서 게이트 TCP (422)들에 실장된 적어도 하나의 제2 게이트신호 전송배선(443)과 접속되고, 각각의 게이트 TCP (422)에 게이트 구동전압들과 게이트 구동신호들이 입력되는 영역과 출력되는 영역에서 적어도 하나의 제2 게이트신호 전송배선(423)과 접속될 수 있다.

[0117] 상기 도4 내지 도7에 도시된 도전성 테이프(450)들 및 도전패턴(551)들이 구비된 테이프(550)는 상기 게이트 TCP (422)들 뿐만 아니라 데이터 TCP (432)들에 적용될 수 있다.

[0118] 상기 본 발명의 제1실시예와 제2실시예에 따른 액정표시장치는 다양한 액정 모드(liquid crystal mode)에 적용될 수 있으며, 예를 들어 수직전계를 통해 액정을 구동하는 방식이나 수평전계를 통해 액정을 구동하는 방식에 적용될 수 있다.

**발명의 효과**

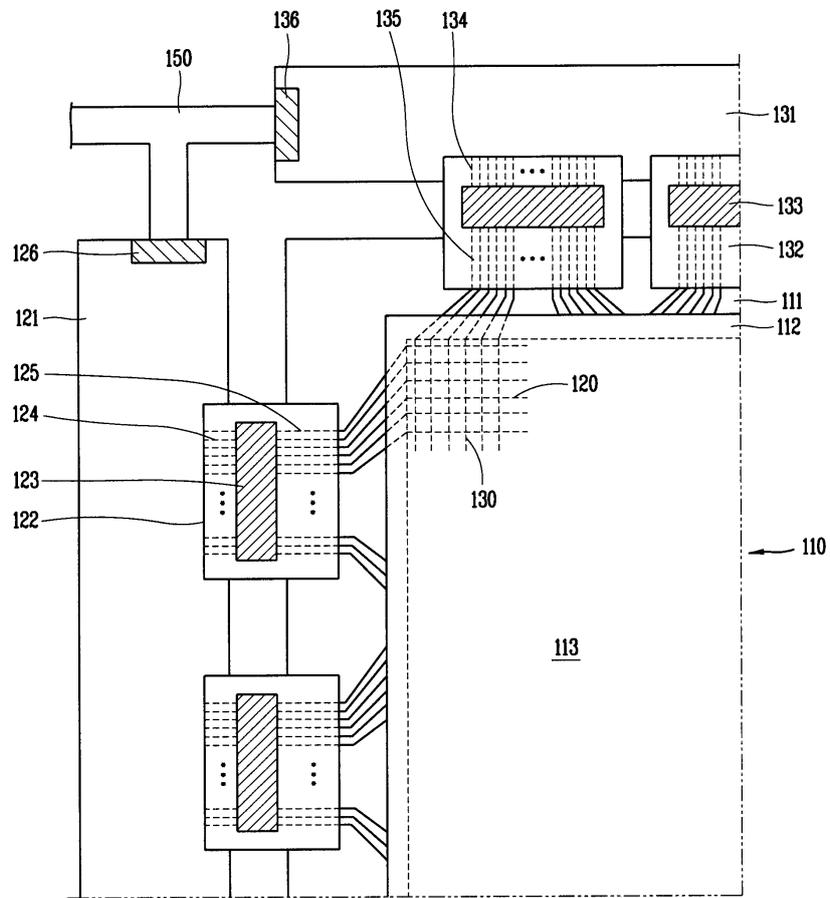
[0119] 상술한 바와같이 본 발명에 의한 액정표시장치는 게이트 TCP 들에 실장된 게이트신호 전송배선들과 접속되는 저저항의 도전성 테이프들이나 저저항의 도전패턴들이 구비된 테이프를 통해 게이트 구동전압들 또는 게이트 구동신호들을 게이트 TCP 들에 직접 전송함에 따라 게이트 구동전압들의 전압강하를 최소화할 수 있고, 게이트 구동신호들의 지연 및 왜곡을 최소화할 수 있게 된다.

[0120] 또한, 상기 저저항의 도전성 테이프들이나 저저항의 도전패턴들이 구비된 테이프를 통해 게이트 구동전압들 또는 게이트 구동신호들을 게이트 TCP 들에 직접 전송함에 따라 상기 게이트 TCP 들이 이격되는 영역의 박막 트랜지스터 어레이 기판 상에 실장되는 제2 LOG 배선들의 갯수를 줄일 수 있게 되므로, 제2 LOG 배선들의 선포 및

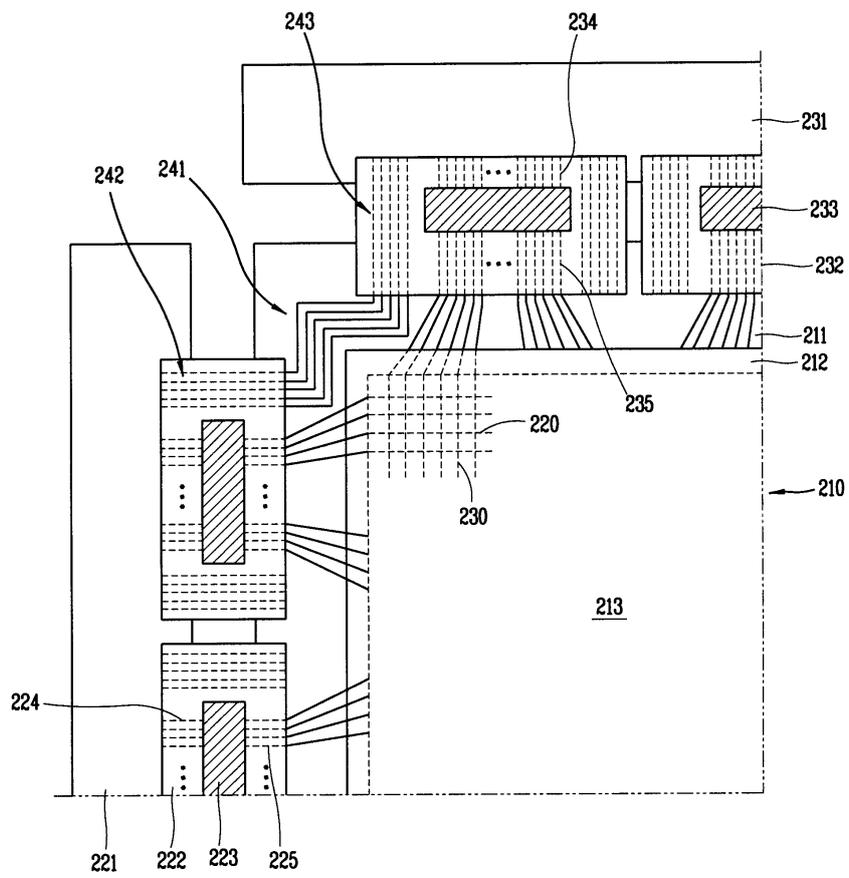


도면

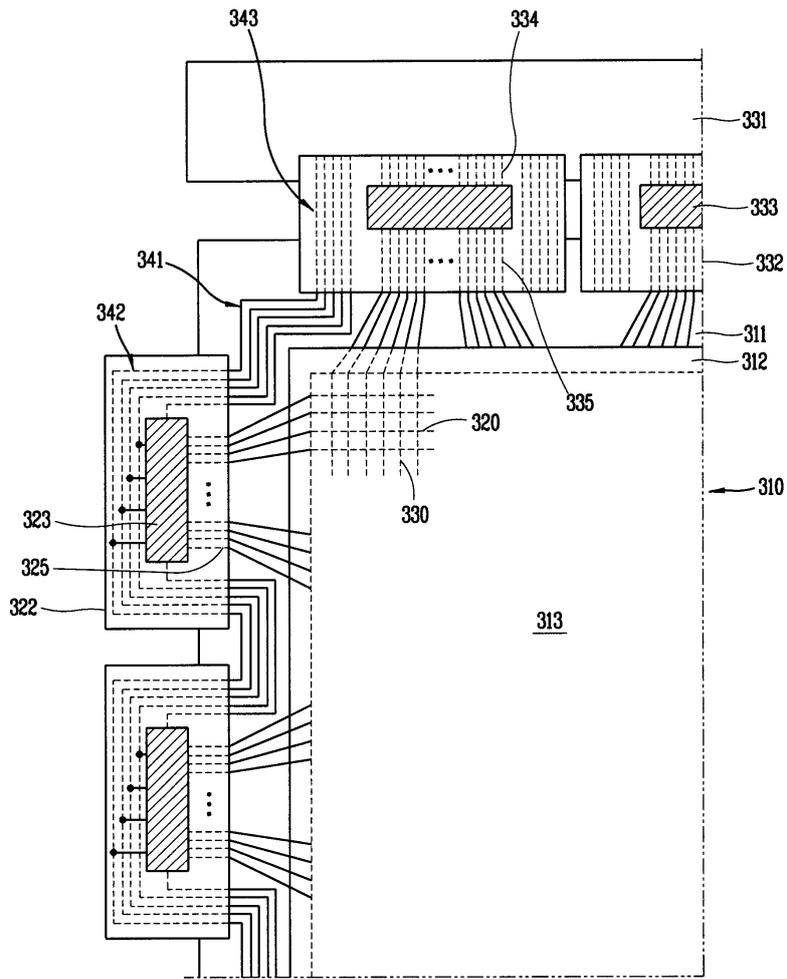
도면1



도면2



도면3







도면7

