

(19) 日本国特許庁(JP)

(12) 公表特許公報(A)

(11) 特許出願公表番号

特表2016-534454
(P2016-534454A)

(43) 公表日 平成28年11月4日(2016.11.4)

(51) Int.Cl.	F I	テーマコード (参考)
G06T 1/00 (2006.01)	G06T 1/00 400G	5B047
	G06T 1/00 420B	

審査請求 未請求 予備審査請求 未請求 (全 20 頁)

(21) 出願番号 特願2016-536063 (P2016-536063)
 (86) (22) 出願日 平成26年8月22日 (2014. 8. 22)
 (85) 翻訳文提出日 平成28年4月16日 (2016. 4. 16)
 (86) 国際出願番号 PCT/SE2014/050962
 (87) 国際公開番号 W02015/026288
 (87) 国際公開日 平成27年2月26日 (2015. 2. 26)
 (31) 優先権主張番号 13181514.4
 (32) 優先日 平成25年8月23日 (2013. 8. 23)
 (33) 優先権主張国 欧州特許庁 (EP)

(71) 出願人 500374582
 フィンガープリント カーズ アーベ
 スウェーデン国 エス-403 16 エ
 ーテポリ, ビー. オー. ボックス
 2412
 (74) 代理人 100105795
 弁理士 名塚 聡
 (74) 代理人 100105131
 弁理士 井上 満
 (72) 発明者 イエゲマルム、ポントゥス
 スウェーデン国 エス-443 92 レ
 ールム、スタムスイエリデン 6
 (72) 発明者 ルンダール、カール
 スウェーデン国 エス-413 21 エ
 ーテポリ、モスガタン 2

最終頁に続く

(54) 【発明の名称】 指紋検知システムの接続パッド

(57) 【要約】

指紋検知装置であって、複数の検知素子を備え、各検知素子が、検知面に配置されて静電容量式の当該指紋検知装置の表面に対面している検知構造を備えるとともに、検知素子のそれぞれが、検知構造と当該指紋検知装置の表面に置かれる指との間の電磁結合を示す信号を提供するよう構成される、検知回路と、検知回路と読み出し回路との間に電気的接続を提供するために検知回路に電気的に接続される複数の接続パッドとを具備した指紋検知装置が提供される。接続パッドのそれぞれは、各接続パッドがフロア面内にフロアを有するよう検知面に対して別個に凹み、各接続パッドは、検知装置のフロア面に対して盛り上がっている部分を介して、近接する接続パッドから隔てられている。

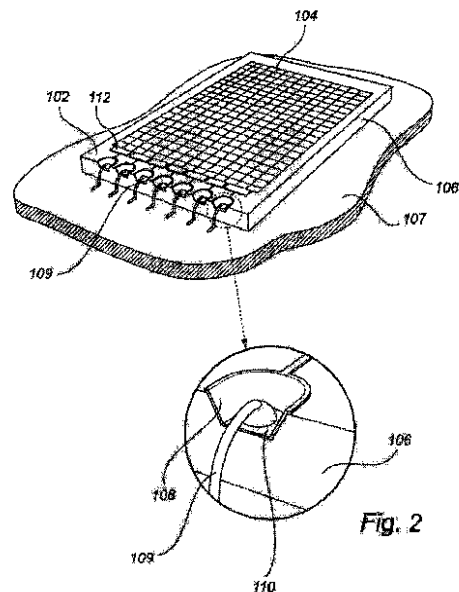


Fig. 2

【特許請求の範囲】**【請求項 1】**

指紋検知装置(102)であって、

複数の検知素子(104)を備え、各検知素子が、検知面に配置されて静電容量式の当該指紋検知装置の表面に対面している検知構造を備えるとともに、前記検知素子のそれぞれが、前記検知構造と当該指紋検知装置の前記表面に置かれる指との間の電磁結合を示す信号を提供するよう構成される、検知回路と、

前記検知回路と読み出し回路との間に電気的接続を提供するために前記検知回路に電気的に接続される複数の接続パッド(108)と、

を具備した指紋検知装置(102)であって、

前記接続パッドのそれぞれは、各接続パッドがフロア面内にフロア(110)を有するよう前記検知面に対して別個に凹み、各接続パッドは、当該検知装置の前記フロア面に対して盛り上がっている部分を介して、近接する接続パッドから隔てられている、指紋検知装置(102)。

10

【請求項 2】

前記複数の接続パッド(108)のそれぞれは、各接続パッドが、当該指紋検知装置の縁部に達するフロアを有した凹部によって画成されるよう、当該検知装置の前記縁部に配置される、請求項 1 に記載の指紋検知装置。

【請求項 3】

前記凹部は、前記フロア(110)から当該指紋検知装置の接続面に達する、少なくとも一つの側壁を有し、前記フロアと前記検知回路との間に前記接続面を介して電気的接続が形成されるよう、前記フロアおよび前記側壁の少なくとも一部に導電層が配置される、請求項 1 もしくは 2 に記載の指紋検知装置。

20

【請求項 4】

前記接続面は、当該指紋検知装置の最上金属層に配置される、請求項 3 に記載の指紋検知装置。

【請求項 5】

前記接続面は、前記検知面に配置される、請求項 3 または 4 に記載の指紋検知装置。

【請求項 6】

前記側壁は、前記フロアから前記接続面へと傾斜している、請求項 3 から 5 のいずれか一項に記載の指紋検知装置。

30

【請求項 7】

前記傾斜した側壁は、45度を超え、好ましくは80度を超える傾斜を有する、請求項 6 に記載の指紋検知装置。

【請求項 8】

前記導電層は、前記凹んだ接続パッドのそれぞれを囲む本質的に平らな表面の一部にさらに配置される、請求項 3 から 7 のいずれか一項に記載の指紋検知装置。

【請求項 9】

前記凹部の深さは、20 μ mより大きく、より好ましくは50 μ mより大きく、最も好ましくは100 μ mより大きい、前記請求項のいずれか一項に記載の指紋検知装置。

40

【請求項 10】

当該検知装置は読み出し回路を備える読み出し基板上に配置され、前記複数の接続パッドの少なくとも一つが前記読み出し回路にワイヤボンディングされている、前記請求項のいずれか一項に記載の指紋検知装置。

【請求項 11】

前記検知素子のそれぞれは、前記検知構造と静電容量式の当該指紋検知装置の前記表面上に置かれる指との間の容量結合を示す信号を提供するよう構成されている、前記請求項のいずれか一項に記載の指紋検知装置。

【請求項 12】

前記指と前記検知構造との間の電位差の変化に起因する、前記検知構造が帯びる電荷の

50

変化を示す検知信号を提供するために、前記検知構造のそれぞれに一つずつ接続される複数のチャージアンプ、をさらに備える、前記請求項のいずれか一項に記載の指紋検知装置。

【請求項 13】

前記チャージアンプは、
前記検知構造に接続されるマイナス入力と、
前記時間変化する検知器グラウンド電位に対して略一定である検知素子基準電位に接続されるプラス入力と、
前記検知信号を提供する出力と、
前記マイナス入力と前記出力との間に接続される帰還コンデンサと、
前記プラス入力および前記マイナス入力と前記出力との間の少なくとも一つの増幅段と、
を備え、
前記チャージアンプは、前記検知素子基準電位が、前記指と前記検知構造との間の前記電位差の変化を提供するよう、前記マイナス入力での電位が前記プラス入力での電位に実質的に追従するように構成されている、請求項 12 に記載の指紋検知装置。

10

【請求項 14】

前記複数の検知素子を覆う保護誘電トッププレートと、
前記プレートと前記検知素子との間に配置される、前記プレートを前記検知素子に付着させるよう構成された接着剤の層と、をさらに備える、前記請求項のいずれか一項に記載の指紋検知装置。

20

【請求項 15】

前記接続パッドを読み出し回路に接続するボンドワイヤをさらに備え、前記ボンドワイヤは、前記検知面の上方を前記接着剤の中へと伸びている、請求項 14 に記載の指紋検知装置。

【請求項 16】

指紋検知装置に接続パッドを形成する方法であって、
第一マスク層を前記検知装置上に設ける段階であって、前記マスク層は前記接続パッドのための領域を画成する開口を備えている段階と、
前記検知装置に、前記開口に対応した凹部を形成する段階と、
前記第一マスク層を取り除く段階と、
前記凹部内と、前記凹部のフロアに対して盛り上がった、前記凹部に近接する前記検知装置の部分とに導電材料を設ける段階であって、前記凹部内の前記導電材料が接続パッドを形成する段階と、
を備える方法。

30

【請求項 17】

前記導電材料を設ける段階は、
導電材料を堆積させることと、
前記凹部と、前記凹部のフロアに対して盛り上がった、前記凹部に近接する前記検知装置の前記部分とを包含する領域を覆う第二マスク層を設けることと、
前記第二マスク層に覆われていない前記検知装置の部分上の前記導電材料を取り除くことと、
前記第二マスク層を取り除くことと、
を備えている、請求項 16 に記載の方法。

40

【請求項 18】

前記導電層の堆積を介して、前記凹部と、前記接続パッドを前記制御回路に接続するための接続領域との間に電氣的接続が形成されるよう、前記凹部のフロアに対して盛り上がった、前記凹部に近接する前記検知装置の前記部分が、前記制御回路の前記接続領域に対応している、請求項 16 または 17 に記載の方法。

【請求項 19】

前記導電材料を設ける段階は、前記検知装置の最上金属層が設けられる段階である、請

50

求項 16 から 18 のいずれか一項に記載の方法。

【請求項 20】

自らの第一側に付着された圧縮性接着材料を有する前記誘電体プレートを設ける段階と

、
前記圧縮性接着材料が前記凹部を充填するよう、前記最上金属層に対して前記接着材料を押圧することによって、前記誘電体プレートを前記金属層に付着させる段階と、
をさらに備える、請求項 19 に記載の方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、検知装置に関する。特に、本発明は、指紋を検知するための装置に関する。

【背景技術】

【0002】

本人確認のためのバイオメトリック装置、特に指紋検知装置の進歩により、装置がより小さく、より安価で、よりエネルギー効率がよくなったため、そのような装置の可能な用途が増えている。

【0003】

特に、指紋検知は、（特に網膜走査等と比較して）小さな形状ファクタ、比較的有益なコスト/性能ファクタおよび高いユーザ受け入れのため、例えば家庭用電子機器にますます採用されている。

【0004】

指紋検知素子および補助論理回路を提供するための CMOS 技術をもとに作られる静電容量式の指紋検知装置は、そのような検知装置が、小さく、またエネルギー効率が良くされつつ、高い精度で指紋を識別できるので、ますますポピュラーになっている。それによって、静電容量式の指紋検知器は、携帯用コンピュータ、タブレットおよび携帯電話のような家庭用電子機器に有利に使用されている。

【0005】

指紋検知チップは、概して、いくつかの検知構造と指紋検知器の表面上に置かれる指との間の静電容量を示す測定値を提供する静電容量検知素子のアレイを備える。検知チップはさらに、検知素子のアレイのアドレス指定を処理するための論理回路を備える。

【0006】

さらに、検知チップはしばしば、読み出し回路を備える別個の読み出し基板に取り付けられ、ワイヤボンディングの手段を介した、読み出し基板の対応する接触パッドへの電子接続を可能にするために検知チップの接触パッドが設けられる。読み出し基板は、例えば、プリント回路基板（PCB）でありうる。

【0007】

しかしながら、ワイヤボンドは、一般的にワイヤボンドループ高さと呼ばれる、ボンドの高さにプラスしたボンドワイヤの湾曲部に相当する距離を、検知チップの表面の上に突出する。

【0008】

したがって、突出したワイヤボンドによって、指紋検知器のアセンブリおよびデザインが窮屈になる。特に、多くの用途において、審美的な理由および検知表面の盛り上がり部は指が突出部の近くで部分的に持ち上がることにつながりうることの両面から、平らな指紋検知装置を設けることが望ましい。加えて、例えばワイヤボンドのような画素に関する導電機構の任意の突出部は、静電気放電（ESD）に抵抗するための装置の能力を必ず劣化させることとなる。

【0009】

平らな検知表面を達成するために、突出したワイヤボンドが覆うことによって平らな外表面を形成するように、十分に厚いトップコーティングの層を設けることが可能である。しかしながら、コーティングが厚くなると、表面上に置かれる指とコーティングの下に位

10

20

30

40

50

置する検知素子との間の容量結合が弱くなり、検知装置の精度の低下につながる。

【0010】

米国特許出願US2011/0254108は、誘電特性を有する保護プレートを設け、プレートの表面上に置かれる指と保護プレートの下に位置する検知素子との間の容量結合を高めることにより、前述の問題が対処された指紋検知装置を開示する。

【0011】

そうであっても、検知チップと基板との間の電気的接続のジオメトリによってではなく、検知装置の所望の容量結合特性によって決定される厚さを有する指紋検知装置のトップ層を設けることが望ましい。

【発明の概要】

【0012】

上述した指紋検知装置の所望の特性、および従来技術の上述したおよび他の欠点に鑑みて、本発明の目的は、改良された指紋検知装置およびそのような装置を製造する方法を提供することである。

【0013】

本発明の第一の態様によれば、したがって、指紋検知装置であって、複数の検知素子(104)を備え、各検知素子が、検知面に配置されて静電容量式の当該指紋検知装置の表面に対面している検知構造を備えるとともに、前記検知素子のそれぞれが、前記検知構造と当該指紋検知装置の前記表面に置かれる指との間の電磁結合を示す信号を提供するよう構成される、検知回路と、前記検知回路と読み出し回路との間に電気的接続を提供するために前記検知回路に電気的に接続される複数の接続パッドと、を具備した指紋検知装置であって、前記接続パッドのそれぞれは、各接続パッドがフロア面内にフロアを有するよう前記検知面に対して別個に凹み、各接続パッドは、当該検知装置の前記フロア面に対して盛り上がっている部分を介して、近接する接続パッドから隔てられている、指紋検知装置が提供される。

【0014】

接続パッドは、指紋検知装置において、指紋検知装置に含まれる検知回路と外部の読み出し回路との間の電気的接続を可能にすることを要求される。外部の読み出し回路は、例えば、指紋検知装置が装着される、プリント回路基板もしくは別個のチップに配置される。接続パッドは指紋検知装置の検知回路への電気的接続を形成するための導電材料を備えることを、さらに理解されたい。

【0015】

接続パッドのフロア面は、本明細書の文脈では、凹部のフロアレベルの大部分が位置する面と解されるべきである。凹部は、接続パッドが当該凹部に形成されるよう、フロア面に対して盛り上がった検知装置の部分によって画成され、近接する凹部と隔てられる。さらに、検知装置の盛り上がった部分は、近接した接続パッド同士を隔てる壁または障壁として見られうる。

【0016】

検知回路は、概して、各検知素子にアドレスし、読み取るよう構成された論理ゲートを備える。

【0017】

本発明は、ワイヤボンドが検知装置の検知表面の上方に突出することを防ぐことができる指紋検知装置は、検知素子に対して凹んだ接続パッドを設けることによって達成されるという認識にもとづく。検知素子から接続パッドのフロア面への距離をワイヤボンドループの高さ以上にすることによって、検知装置の導電部分が検知表面の上方に全く突き出ない指紋検知装置を提供することができる。そのような装置構造は、前述のような、装置のバイオメトリック性能およびESD耐性における妥協のない平らな指紋検知装置の実現を可能にする。

【0018】

本発明の実施形態による検知装置はまた、検知装置が形成されるダイの厚さを、例えば

10

20

30

40

50

貫通シリコン電極(TSV)のような当業者に知られる他の相互接続技術を用いる場合と比べて、比較的厚くすることを可能にする。本発明のさらに別の利点は、相互接続リードが、定着し発達した技術であるワイヤボンディングによって作られうることで、コスト効率の良い製品の大量生産につながることである。

【0019】

本発明の一実施形態によれば、前記複数の接続パッドのそれぞれは、それぞれの接続パッドが、前記検知装置の縁部に達するフロアを有した凹部によって画成されるよう、当該指紋検知装置の前記縁部に配置される。接続パッドを検知装置の縁部に配置することによって、ワイヤボンドは、指紋検知装置が配置される読み出し基板上の回路への電気的接続を形成するために、検知装置から直接形成されうる。

10

【0020】

本発明の一実施形態では、前記凹部は、前記フロアから当該指紋検知装置の接続面に達する、少なくとも一つの側壁を有してよく、前記フロアと前記検知回路との間に前記接続面を介して電気的接続が形成されるよう、前記フロアおよび前記側壁の少なくとも一部に導電層が配置される。

【0021】

接続パッドと検知回路との間の電気的接続は様々な方法で達成されうる。例えば、検知回路は、接続パッドのフロア面に配置され、もしくはフロア面と異なる接続面に配置されうる接続点を有しうる。接続面が接続パッドのフロア面と異なる面に配置される適用では、接続パッドのフロアから側壁に沿って検知回路の接続面に達する導電層を設けることによ

20

【0022】

しかしながら、検知回路はまた、絶縁材料によって隔てられた導電材料の異なる層同士を接続するのに用いられるビア接続を用いても接続パッドに接続されうる。例えば、接続パッドのフロアから凹部の側壁を介して検知装置の面に達する導電材料が形成され、その検知装置の面が今度はビア接続を介して接続面に接続されうる。さらに、凹部の導電材料は、検知素子を形成する導電材料の堆積とは別の段階で堆積されうる。

【0023】

本発明の一実施形態によれば、前記接続面は、当該指紋検知装置の最上金属層の一部分として配置されうる。それによって、接続面の導電部分および接続パッドの導電材料は同じ加工段階で形成されてよく、そのことは、接続面および接続パッドが異なる段階で作られる場合と比べて、製造プロセスに必要な加工段階の数を減らし、また接続パッドと検知回路との間により信頼性の高い電気的接続を提供する。

30

【0024】

さらに、前記接続面は、前記検知面に有利に配置されてよく、それは接続面の堆積は検知素子の堆積と一致することを意味する。それによって、いくつかの異なる形状構成が同じ加工段階で形成されるので、より効率的な製造プロセスを達成することができる。

【0025】

本発明の一実施形態では、前記側壁は、前記フロアから前記接続面へと有利に傾斜しうる。傾斜は、本明細書の文脈では傾きと解すべきであり、よって傾斜した側壁は、検知面に直交する垂直な側壁と明白に異なる。傾斜した側壁を用いることによって、接続パッドのフロアから検知装置の盛り上がった部分に達する導電材料の堆積は、簡略化されうる。例えば、異なる堆積方法は異なる程度の段差被覆を提供するが、傾斜した側壁を設けることによ

40

【0026】

さらに、前記傾斜した側壁は、45度を越え、好ましくは80度を越える傾斜を有利に有しうる。製造性の面からは傾斜した側壁を有することが有利でありうるが、より浅い角度を有する傾斜はより大きな表面積を占めるため、比較的急な傾斜角を用いることが望ましい。したがって、ウェハ領域の利用性を高めるために接続パッドのフットプリント領域

50

を減らすことが望ましいため、上述の範囲の傾斜を有する側壁を用いることが有利である。側壁の傾斜は、フロア面に関する角度として定義され、フロア面から垂直に伸びる側壁は、90度の傾斜を有すると言える。

【0027】

本発明の一実施形態によれば、前記導電層は、前記凹んだ接続パッドのそれぞれの少なくとも一部を囲む本質的に平らな表面の一部にさらに配置されうる。このことは、導電層が、接続面の接続点および/または検知装置の検知素子と同じ製造段階で形成される場合に特に有利である。接続パッドの導電層を、接続パッドに近接する平面の少なくとも一部に形成することによって、フォーカス深度を平面にもとづいて設定できるため、より高精細な形状構成が、フォトリソグラフィックプロセスで可能になる。したがって、接続パッドの深度は、続く導電層のパターニングで用いられるフォトリソグラフィックレジスタマスクを露出する場合は、考慮に入れる必要がない。

10

【0028】

本発明の一実施形態では、前記凹部の深さは、有利にはワイヤボンDLループ高さよりも大きく、概して50 μm より大きく、より好ましくは75 μm より大きく、最も好ましくは100 μm より大きくありうる。検知装置は概して、厚さ数百マイクロメートルの半導体基板に形成されるので、凹部は、任意のすぐに利用できるワイヤボンディングのジオメトリおよびプロセスが用いられよう、十分に深く作られよう。

【0029】

本発明の一実施形態によれば、当該指紋検知装置は読み出し回路を備える読み出し基板上に有利に配置されてよく、前記複数の接続パッドの少なくとも一つが前記読み出し回路にワイヤボンDされる。さらに、接続パッドおよびワイヤボンドは、ワイヤボンドが検知面の上方に延長しないよう、有利に構成される。

20

【0030】

本発明の一実施形態によれば、前記検知素子のそれぞれは、前記検知構造と静電容量式の当該指紋検知装置の前記表面上に置かれる指との間の容量結合を示す信号を提供するよう有利に構成されうる。静電容量式指紋検知装置では、指紋の尾根が指紋の谷よりもより良い容量結合を提供するため、指と静電容量検知素子との間の容量結合は、指紋の検出を可能にする。指紋検知装置はまた、検知素子と指との間のRF結合を用いても形成されうる。

30

【0031】

本発明の一実施形態によれば、当該指紋検知装置は、前記指と前記検知構造との間の電位差の変化に起因する、前記検知構造が帯びる電荷の変化を示す検知信号を提供するために、前記検知構造のそれぞれに一つずつ接続される複数のチャージアンプをさらに備えうる。

【0032】

本発明の一実施形態によれば、当該指紋検知装置の前記チャージアンプは、前記検知構造に接続されるマイナス入力と、前記時間変化する検知器グラウンド電位に対して略一定である検知素子基準電位に接続されるプラス入力と、前記検知信号を提供する出力と、前記マイナス入力と前記出力との間に接続される帰還コンデンサと、前記プラス入力および前記マイナス入力と前記出力との間の少なくとも一つの増幅段と、をさらに備えてよく、前記チャージアンプは、前記検知素子基準電位が前記指と前記検知構造との間に電位差の前記変化を提供するよう、前記マイナス入力での電位が前記プラス入力での電位に実質的に追従するように構成される。

40

【0033】

チャージアンプは、マイナス入力での電荷を出力での電圧に変換する。チャージアンプのゲインは、帰還コンデンサの静電容量によって決定される。

【0034】

チャージアンプが、マイナス入力での電位がプラス入力での電位に実質的に追従するように構成されることは、プラス入力での電位の変化が、マイナス入力において実質的に対

50

応する電位の変化をもたらすことを意味すると解されるべきである。チャージアンプの実際の構成によって、マイナス入力での電位はプラス入力での電位と実質的に同じでありうるか、もしくはプラス入力とマイナス入力との間に略一定の電位差が存在しうる。例えば、もしチャージアンプが単一段アンプとして構成されると、電位差は、単一段アンプの構成要素であるトランジスタのゲート・ソース間電圧でありうる。

【0035】

尚、チャージアンプの出力は、帰還コンデンサに直接接続される必要はなく、出力と帰還コンデンサとの間に追加の回路が存在しうることに留意されたい。この回路はまた、検知素子のマトリックスの外にも置かれうる。

【0036】

本発明の一実施形態によれば、当該指紋検知システムは、前記複数の検知素子を覆う保護誘電トッププレートと、前記プレートと前記検知素子との間に配置される、前記プレートを前記検知素子に付着させるよう構成された接着剤の層と、をさらに備えうる。保護誘電トッププレートは、有利には、下にある指紋検知装置の構造を摩耗や破損およびESDから保護するために、少なくとも厚さ20 μm で、高い誘電強度を有しうる。さらにより有利には、保護コーティングは少なくとも厚さ50 μm でありうる。種々の実施形態では、保護コーティングは厚さ数百 μm でありうる。

【0037】

本発明の一実施形態によれば、当該指紋検知装置は、前記接続パッドを読み出し回路に接続するボンドワイヤをさらに備えてよく、前記ボンドワイヤは、前記検知面の上方を前記接着剤の中へと伸びている。

【0038】

順方向および逆方向のワイヤボンズの両方。接着剤は、ボンディング加工におけるより大きな公差を許容し、ボンドワイヤが検知面の表面の上方に突出することを可能にする。突出部は、例えばワイヤループまたは逆方向のボンディングの場合にはボンドワイヤの端部でありうる。

【0039】

本発明の第二の態様によれば、指紋検知装置に接続パッドを形成する方法であって、第一マスク層を前記検知装置上に設ける段階であって、前記マスク層は前記接続パッドのための領域を画成する開口を備えている段階と、前記検知装置に、前記開口に対応した凹部を形成する段階と、前記第一マスク層を取り除く段階と、前記凹部内と、前記凹部のフロアに対して盛り上がった、前記凹部に近接する前記検知装置の部分とに導電材料を設ける段階であって、前記凹部内の前記導電材料が接続パッドを形成する段階と、を備える方法が提供される。前述の方法の利点は、導電材料を接続パッドの凹部および前記凹部に近接する検知装置の一部に同じ段階で設けることによって、用いられるレジストマスクをパターンニングするリソグラフィ段階が、高さの違いを考慮に入れなくてもよいことである。代わりに、リソグラフィ段階のフォーカス面は、凹部に近接する盛り上がった部分の面とすることができる。それによって、接続パッドの凹部の金属被覆は、指紋検知装置を作るためのプロセスに含まれる金属被覆段階と同時に行うことができ、製造プロセスを単純化する。より効率的な製造プロセスに加えて、上記の方法はまた、パターンが傾斜にも画成されなければならないプロセスと比較して、フォーカス面内の、すなわち装置の盛り上がった部分上のより小さな形状構成の作製を可能にする。

【0040】

本発明の一実施形態によれば、前記導電材料を設ける段階は、導電材料を堆積させることと、前記凹部と、前記凹部のフロアに対して盛り上がった、前記凹部に近接する前記検知装置の前記部分とを包含する領域を覆う第二マスク層を設けることと、前記第二マスク層に覆われていない前記検知装置の部分上の前記導電材料を取り除くことと、前記第二マスク層を取り除くことと、を有利に備えうる。

【0041】

本発明の一実施形態によれば、前記導電層の堆積を介して、前記凹部と、前記接続パッ

10

20

30

40

50

ドを前記制御回路に接続するための接続領域との間に電氣的接続が形成されるよう、前記凹部のフロアに対して盛り上がった、前記凹部に近接する前記検知装置の前記部分が、前記制御回路の前記接続領域に、有利に対応しうる。

【0042】

本発明の一実施形態では、前記導電材料を設ける段階は、有利には、前記検知装置の最上金属層が設けられる段階である。しかしながら、凹部の導電材料はまた、例えば銅の電気メッキによって、別の製造段階でも設けられうる。

【0043】

本発明のこの第二の態様の効果および特徴は、本発明の第一の態様に関して上述したものと大部分は類似している。

【0044】

本発明のさらなる特徴および利点は、付属の請求の範囲および以下の記載を考察すると明らかになる。当業者は、本発明の異なる特徴を組み合わせる以下に記載する以外の実施形態を、本発明の範囲を逸脱することなく、作り出しうることを認識する。

【0045】

本発明の、これらのおよび他の態様は、本発明の例示的な実施形態を示す添付の図面を参照して、ここでより詳細に説明される。

【図面の簡単な説明】

【0046】

【図1】本発明の一実施形態による指紋検知装置を備える消費者装置を示す模式図。

【図2】本発明の一実施形態による指紋検知装置を示す模式図。

【図3a】本発明の実施形態による指紋検知装置の接続パッドの断面図。

【図3b】本発明の実施形態による指紋検知装置の接続パッドの断面図。

【図4】本発明の一実施形態による指紋検知装置の接続パッドを形成する段階を示す模式図。

【図5】本発明の一実施形態による指紋検知装置の接続パッドを形成する方法の全体の段階の概要を示すフローチャート。

【図6】本発明の一実施形態による複数の検知装置を示す模式図。

【図7a】本発明による指紋検知装置の実施形態に備えられる検知装置の例示的な構成を示す模式図。

【図7b】本発明による指紋検知装置の実施形態に備えられる検知装置の例示的な構成を示す模式図。

【発明を実施するための形態】

【0047】

本詳細な説明では、本発明による指紋検知装置の種々の実施形態が、主に、静電容量式指紋検知装置に関して述べられる。指紋検知装置で用いられる接続パッドを製造する方法もまた述べられる。製造方法は、例えば光学またはRF検知装置のような、他のタイプの装置の接続パッドを作製するためにも有利に用いられうる。

【0048】

図1は、指紋検知装置101を備える手持ち装置100の模式図である。指紋検知装置101は、例えば携帯電話、タブレットコンピュータ、携帯コンピュータまたは任意の他の電子機器で、ユーザを識別および/または認証する方法として用いることができる。

【0049】

図2は、検知素子104のアレイに配置される複数の検知素子104を露出する指紋検知装置102の模式図である。各検知素子104は、検知素子104の最上金属層として見られる検知構造を備えており、検知素子はピクセルとも称されうる。指紋検知装置102はまた、物体が検知装置102の表面に位置した際に、検知素子104のそれぞれから静電容量レスポンスを読み取るよう構成される検知回路(図示せず)を備える。検知回路は、検知素子の下の基板の層に配置されうる。指紋検知装置102は、例えば従来のCMOS技術を利用して形成することができる。そのような指紋検知装置102は、キャリア

10

20

30

40

50

107に配置されるように図示され、キャリア107は例えば、検知装置102を補助装置に接続するための読み出し回路を備えたプリント回路基板でありうる。接続パッド108のそれぞれが、検知装置102とキャリア107との間の電氣的接続を形成するためのキャリア107へのワイヤボンダ109を備えることもまた示される。

【0050】

さらに、図2の切り抜き部分は、基板106の近接部に対して別個に凹んだ接続パッド108を図示する。基板106は、例えば従来のシリコン基板でありうる。各接続パッドは、基板106のフロア面にフロア110を有し、接続パッド108と検知回路との間の電氣的接続が、接続パッドのフロア110に配置された凹んだ接続パッドの側壁を介して検知回路の接続部に達する導電層によって提供される。

10

【0051】

本明細書の文脈では、簡略化のために、接続パッド108と検知回路との間の接触点は、接触要素112によって模式的に図示される。実際には、接続パッド108と検知回路との間の電氣的接続は、図2に示されるように、最上金属層には形成されないに違いない。むしろ、接続パッド108と検知回路との間の接続は、従来のCMOSプロセスにおける任意の金属層のような、指紋検知装置102を作製する際に用いられる金属層のいずれにも同様に申し分なく配置されうる。

【0052】

図3は、図2に示された接続パッド108および指紋検知装置102の一部の断面図である。凹部の深さ、すなわち接続パッドのフロア110と、フロア110に対して盛り上がっている近接部分118との間の高さの違いは、好ましくは20~300 μm 、より好ましくは50~150 μm 、最も好ましくは90~110 μm の範囲にある。図3はさらに、ワイヤボンダ109が、検知装置の検知素子104の上に突出していないことを示す。検知素子104は、検知装置の表面120を形成する誘電層114に覆われていることもまた図示される。誘電層114がそれから形成される誘電材料は、検知装置の表面上に置かれた指と、下にある検知素子104との間に良好な容量結合が形成できるよう、適切に選択される。誘電材料は摩耗に耐性があることもまた有利である。したがって、平面を有する指紋検知装置を提供することができる。

20

【0053】

図3aは、ワイヤボンダのボールが凹部に位置するボンダを示す。しかしながら、図3bに示されるように、ボンダ302のボールがキャリア107に位置し、ボンダのワイヤ端部が凹部に位置して接続パッドのフロア110に接続される、逆のボンディングプロセスもまた同様に申し分なく用いられうる。図3bは、例えば、ガラス、セラミック、サファイア等が材料のプレートでありうる保護層をさらに図示する。保護層は、流動性および/または圧縮性でありうる接着材料306によって、検知素子104に付着される。

30

【0054】

流動性および/または圧縮性でありうる接着剤を用いる際は、ボンダワイヤのワイヤ端部が検知素子の表面よりも下にあることは厳密に要求されず、むしろわずかに表面の上に突出してもよく、よって逆のワイヤボンディング用の従来の制作方法を用いることを可能にする。さらに、逆のボンディングを用いる際は、ボンダの高さは、ワイヤボンダループの高さによってではなくワイヤの端部によって決定されるため、より精確に制御されうる。逆のボンディングを用いる追加の利点は、ボンダループは概して、ボンダループの湾曲がより大きいため、より簡単に押圧可能なことである。それによって、検知面の上に突出しうるボンダループが、被覆保護プレートのような装置を覆う構造によって、より簡単に押圧されうる。

40

【0055】

個別の凹部と組み合わせて圧縮性の接着剤を使用することの追加の利点は、チップの長さに沿って伸びる溝における場合と比較して、接着剤で充填されるべき容積が少ないことである。このことは、装置に望ましくない隙間を有することを回避するために、接着剤で凹部を完全に充填することをより簡単にし、それによって、接着剤によって充填されてい

50

ない残りの隙間を充填するための補充プロセスの必要をなくす。

【0056】

さらに、近接した凹部同士の間を盛り上がり部分を有する凹部を用いることは、チップの縁部での保護プレート304へ追加の機械的サポートを提供する。

【0057】

図4a-eは、本発明の実施形態による指紋検知装置102の接続パッド108を形成する方法の各段階を模式的に示し、図5は、そのような方法の全体の段階の概要を示すフローチャートである。

【0058】

図4aで示される段階150では、レジストマスク130が基板上に形成され、レジストマスク130の各凹部が形成されるべき場所に、各開口132が形成される。基板106は、概して、従来のシリコン基板である。しかしながら、他の種類の半導電性または絶縁性の基板もまた同様に申し分なく用いられ得る。

10

【0059】

次に、段階152では、図4bに示すように、各凹部134が基板106に形成される。各凹部134の深さは、およそ100 μ mである。各凹部134は、原則として、例えばウェットまたはドライエッチングのような、当業者に知られる材料を除去する任意の方法で形成されうる。材料を除去する方法によって、凹部143の異なる側壁傾斜を達成することができる。凹部の深さは、犠牲表面積とワイヤボンDLープ高さとの間のトレードオフである。したがって、ワイヤボンDLープ高さがより低いことは、より浅い凹部を形成できることを意味する。より浅い凹部は、角度が90度より小さい側壁を有する凹部にとって特に望ましく、その場合、より深い凹部だと、所与の凹部フロア面積に対して、チップのより多くの表面積を取ってしまう。

20

【0060】

凹部134が形成された後に、導電層136が、図4cに示される段階154にしたがって堆積される。本発明の一実施形態では、導電層136は、スパッタリングによって堆積されるアルミニウムである。他の実施形態では、導電層136は、電気メッキによって堆積(析出)される銅でありうる。他の金属および堆積方法を用いることもまた可能である。図4cは、凹部の導電材料136が、検知素子を構成するための導電材料と同時に堆積されることを示すが、別の製造段階で凹部に導電材料を堆積させることもまた可能である。さらに、基板106を介した短絡のリスクを回避するために、半導体基板106と導電層136との間に絶縁層を用いることが望ましくありうる。

30

【0061】

次に、図4dに示される段階156では、金属除去段階158の後に残るべき導電層136の部分を保護するために、第二レジストマスク138が形成される

金属除去の後、レジストマスク138は除去され、残った導電材料が図4eに見られる。図4dおよび4eに図示されるように、堆積された金属層136は、接続パッド108と指紋検知装置の検知素子104の両方を、同じ加工段階で形成するのに用いることができる。

【0062】

図6は、指紋検知装置102の製造中に見られるように、互いに近接して配置される検知装置用の複数のチップ602を備えたウェハ600の部分を示す。作製の際、多数のチップがウェハ上に同時に製造される。それによって、各凹部は、ウェハが個々のチップに分離された後のみに最終的な外観を与えられるように、包囲側壁を有するよう形成される。切断プロセスを容易にするために、マスクおよび対応する金属パターンは、ウェハ600が個々のチップに切断されるべき経路(当該経路は図6の点線に相当する)に金属がないよう配置されうる。

40

【0063】

図4a-eで概要を示したようなアプローチの固有の利点は、基板の元の表面に対する一切の凹部領域内でのフォトリソグラフィックプロセスによるパターニングが必要ないこ

50

とである。このことは、金属層を画成する際に用いられるリソグラフィックプロセスにおけるフォーカス深度の最適な選択のために考慮されるべきなのは一つの表面のみであるため、より高精細な形状構成を可能にする。さらに、 z 方向（表面に直交する方向）におけるパターンングが必要ないため、凹部構造はまた、凹部壁がより直角に近くなることを可能にしよう。このことは、ウェハ領域の利用度へのプラスの影響を有する。さらに、単一のフォーカス面は、金属層におけるより小さな形状構成の形成を可能にする。したがって、確固としたコスト効率の良いプロセスが提供され、接続パッドを形成するための装置の後処理の必要がなく、高い表面利用率を達成することができる。

【0064】

上述された指紋検知器4の実施形態に含まれる検知素子104の例示の構成は、ここで図7a-bを参照して説明される。

10

【0065】

図7aに見られるように、検知素子は、三つの導電層を備える層構造に形成される。三つの導電層は、最上部の導電層M3、中間部の導電層M2、下部の導電層M1であり、それぞれの導電層M3、M2、M1の下に、絶縁誘電材料の第一層51、第二層52、第三層53がある。導電層の材料の例としては、一般的に、銅、アルミニウム、およびドーブ多結晶シリコンが挙げられる。絶縁層の材料の例としては、一般的に、 SiO_2 、 SiN 、 $SiNO_x$ 、およびスピノンガラスが挙げられる。

【0066】

加えて、検知素子104を形成するのに用いられる層構造は、検知器グラウンド V_L に対して特定のアナログ電圧電位 AV_{dd} で維持される導電層からなる第四の層P2（第二ポリシリコン）を備えうる。さらに、やはり検知器グラウンド電位 V_L で維持される導電層からなる第五の層P1（第一ポリシリコン）も在り、電気シールドとして作用する。これらの層P2、P1のそれぞれの下には、絶縁誘電材料の第四層63および第五層64が在る。最下部には、チャージアンプ54のような能動部品を備える半導電基板層D1が在る。上述した導電層P2、P1および下部導電層M1は、例えば、電気的接続、抵抗器、および電気シールドのルーティングに使用されうる。導電層P2、P1の一つはまた、第二金属層M2の代わりに、各検知素子104の下部電極55を形成するのにも使用されうる。

20

【0067】

図7aに示す検知素子104は、最上導電層M3に形成される検知構造15bを備える。検知構造15bは、チャージアンプ54、下部電極55、リセットスイッチ56、およびサンプルホールド回路65を備える検知素子回路16bに接続される。

30

【0068】

図10aに見られるように、検知構造15bは、チャージアンプ54のマイナス入力端子58に接続される。チャージアンプ54のプラス入力端子59は、検知器グラウンド電位 V_L に接続される。よって、チャージアンプ54の入力端子58、59に渡る電圧はほとんどゼロであるため、チャージアンプ54によって、対応する検知構造15bは、事実上グラウンドされる（検知器グラウンド）。チャージアンプの回路実装に応じて、オペアンプのマイナス入力端子58とプラス入力端子59との間に、CMOSトランジスタのゲート電圧のような小さな略一定の電圧が生じうる。

40

【0069】

図7bでもわかるように、各検知構造15bは、最上導電層M3に形成されるシールドフレーム60に囲まれうる。シールドフレーム60は、近接する検知構造15b間のラテラル寄生容量を防ぐための導電シールドとして検知器グラウンド電位 V_L に接続されることで、検知素子104同士の間をいわゆるクロストークを防ぐか、または少なくとも減らす。シールドフレーム60はまた、別の適切な電位に接続されうる。

【0070】

さらに、図7aを再び参照すると、検知構造15bのそれぞれを覆う保護誘電層14が在り、検知素子104をESD（静電気放電）および外部摩擦から保護する。保護層14

50

の上面の近郊に進入する指 1 2 は、指 1 2 と検知構造 1 5 b との間に静電容量 C_{finger} を生じさせる。

【0071】

図 7 a に見られるように、検知素子回路 1 6 b に含まれる下部電極 5 5 は、中間導電層 M 2 に形成される。下部電極 5 5 は、チャージアンプ 5 4 の出力端子 2 0 b に接続される。検知構造 1 5 b と各下部電極 5 5 との間には帰還容量 C_{ref} が形成され、帰還容量 C_{ref} は、チャージアンプ 5 4 のマイナス入力端子 5 8 と出力端子 2 0 b との間に接続される。

【0072】

補助下部電極 5 5 a もまた、中間導電層 M 2 に、下部電極 5 5 に近接して形成される。下部電極 5 5 は概して検知構造 1 5 b よりも小さい面積を有しうするため、補助下部電極 5 5 a は検知器グラウンド電位 V_L に接続され、追加シールドとして使用される。

10

【0073】

下部電極 5 5 は、検知器素子回路 1 6 b の所望のゲインを達成するよう構成されう。特に、ゲインは帰還容量 C_{ref} に依存し、その帰還容量 C_{ref} が今度は、検知構造 1 5 b、下部電極 5 5、および第一絶縁層 5 1 の物理的寸法に依存するため、下部電極 5 5 の大きさは、適切に選択されう。補助下部電極 5 5 a の大きさは、下部電極 5 5 にぴったり並ぶよう調節されう。

【0074】

上記のように、検知器グラウンド電位 V_L を指 1 2 の電位に対して揺動させると、各検知構造 1 5 b と指 1 2 との間に電圧の変化が起こり、それが今度は検知構造 1 5 b が帯びる電荷の変化をもたらすこととなる。

20

【0075】

検知構造 1 5 b が帯びる電荷の変化は、肌と検知構造 1 5 b との間の静電容量 C_{finger} に比例する。検知構造 1 5 b は事実上検知器グラウンド V_L に対してグラウンドされるため、その電荷はチャージアンプ 5 4 によって下部電極 5 5 に転送される。そうすると、チャージアンプ 5 4 からの電圧出力を、

$$U_{out} = (C_{finger} / C_{ref}) U_{in}$$

のように計算しう。

【0076】

出力電圧 U_{out} は、好ましくはコモンモードノイズの低周波成分を除去する相関二重サンプリングを用いて、サンプルホールド回路 6 5 によってサンプルされる。

30

【0077】

サンプルホールド回路 6 5 は、制御信号によって制御され、検知構造 1 5 b と指 1 2 との容量結合を示すピクセル信号 S_{pixel} を、アナログ/デジタル変換器 (図示せず) に出力する。

【0078】

本発明はその特定の例示的实施形態を参照して説明したが、多くの異なる変更、修正などが、当業者には明らかである。また、システムの一部は、種々の方法で省略、交換、または配置されうが、検知装置はなお本発明の機能性を実行することができることに留意されたい。

40

【0079】

さらに、図面、明細書、および付属の請求の範囲を考察して、請求した発明を實踐する中で、当業者は、開示した実施形態の変形を理解および実行することができる。請求の範囲では、“備える” という文言は他の要素または段階を除外するものではなく、不定冠詞 “a” または “an” は、複数を除外するものではない。単に特定の寸法が相互に従属する異なる請求項に記載されるというだけでは、それらの寸法の組み合わせを有利に使えないことを示すことにならない。

【 図 1 】

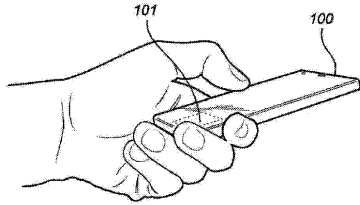


Fig. 1

【 図 3 a 】

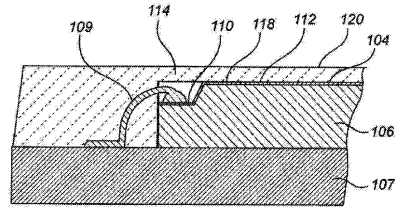


Fig. 3a

【 図 2 】

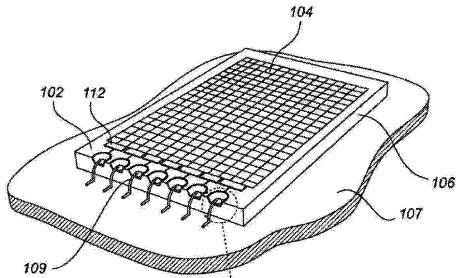


Fig. 2

【 図 3 b 】

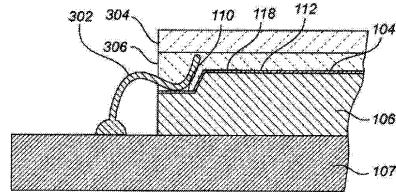


Fig. 3b

【 図 4 a 】

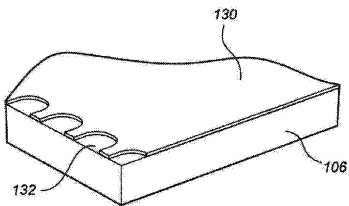


Fig. 4a

【 図 4 d 】

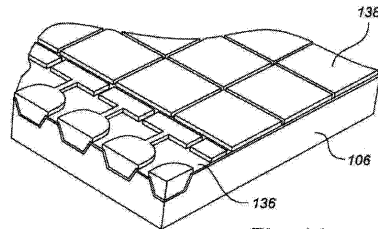


Fig. 4d

【 図 4 b 】

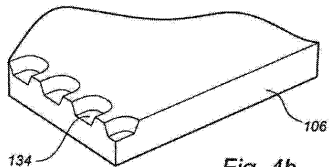


Fig. 4b

【 図 4 e 】

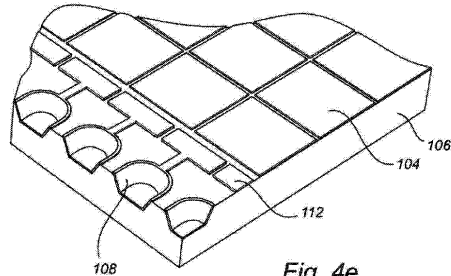


Fig. 4e

【 図 4 c 】

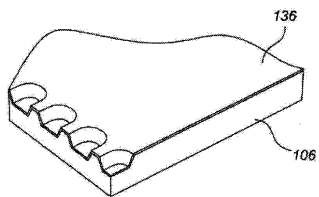
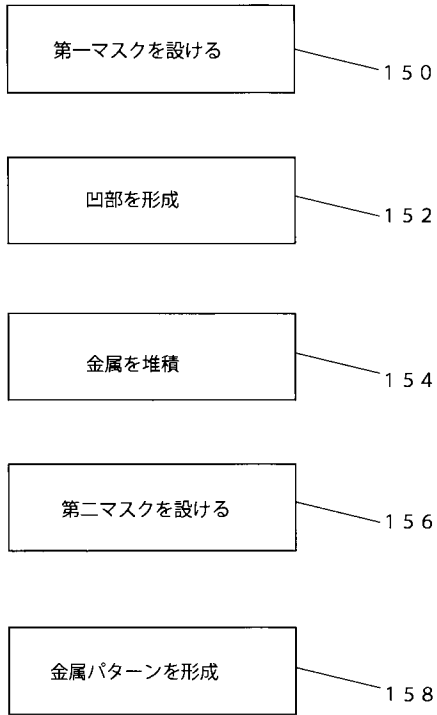
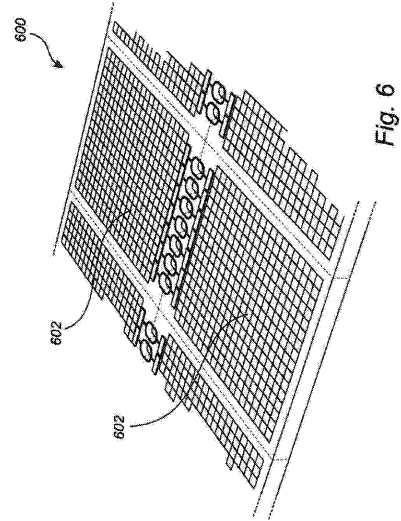


Fig. 4c

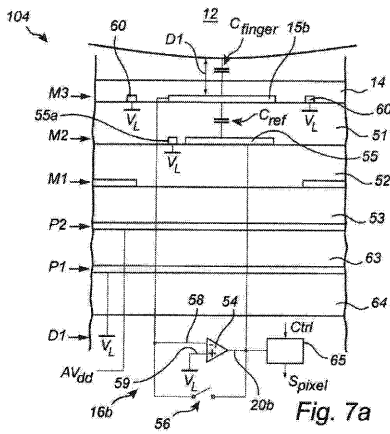
【 図 5 】



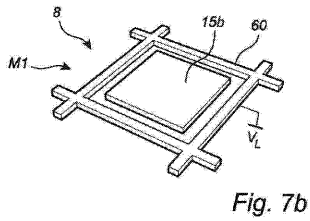
【 図 6 】



【 図 7 a 】



【 図 7 b 】



【 国際調査報告 】

INTERNATIONAL SEARCH REPORT

International application No.
PCT/SE2014/050962

A. CLASSIFICATION OF SUBJECT MATTER		
IPC: see extra sheet		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED		
Minimum documentation searched (classification system followed by classification symbols)		
IPC: G06K, H01L		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched		
SE, DK, FI, NO classes as above		
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)		
EPO-Internal, PAJ, WPI data, COMPENDEX, INSPEC, IBM-TDB		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	US 6333989 B1 (BORZA STEPHEN J), 25 December 2001 (2001-12-25); whole document --	1-20
A	US 20040159961 A1 (MENSCH HANS-GEORG ET AL), 19 August 2004 (2004-08-19); whole document --	1-20
A	ROSA M A; SUN D, "FLIP-CHIP PROCESS DEVELOPMENT USING RECESSED BONDING PADS FOR LASER/MEMS INTEGRATION", Proceedings of SPIE, 19991027, S P I E - International Society for Optical Engineering, US, ISSN 0277-786X; whole document --	1-20
<input checked="" type="checkbox"/> Further documents are listed in the continuation of Box C. <input checked="" type="checkbox"/> See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "G" document member of the same patent family		
Date of the actual completion of the international search	Date of mailing of the international search report	
04-12-2014	05-12-2014	
Name and mailing address of the ISA/SE Patent- och registreringsverket Box 5055 S-102 42 STOCKHOLM Facsimile No. + 46 8 666 02 86	Authorized officer Henrik Andersson Telephone No. + 46 8 782 25 00	

INTERNATIONAL SEARCH REPORT

International application No. PCT/SE2014/050962
--

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	Basrou S; Charlot B; Courtois B; Galy N; Parrain F, "A Sweeping Mode Integrated Fingerprint Sensor With 256 Tactile Microbeams", JOURNAL OF MICROELECTROMECHANICAL SYSTEMS, 20040801, IEEE SERVICE CENTER, US, ISSN 1057-7157; whole document --	1-20
A	US 20030224553 A1 (MANANSALA MICHAEL), 4 December 2003 (2003-12-04); whole document --	1-20
A	JP 2001120519 A (SONY CORP), 8 May 2001 (2001-05-08); whole document --	1-20
P, A	US 20140140588 A1 (CHOU BRUCE C S), 22 May 2014 (2014-05-22); whole document -- -----	1-20

INTERNATIONAL SEARCH REPORT

International application No.
PCT/SE2014/050962

Continuation of: second sheet

International Patent Classification (IPC)

G06K 9/00 (2006.01)

H01L 23/31 (2006.01)

H01L 21/304 (2006.01)

H01L 21/56 (2006.01)

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/SE2014/050962

US	6333989 B1	25/12/2001	NONE		
US	20040159961 A1	19/08/2004	DE	10109327 A1	12/09/2002
			EP	1364399 A1	26/11/2003
			JP	2004521497 A	15/07/2004
			US	6876090 B2	05/04/2005
			WO	02069386 A1	06/09/2002
US	20030224553 A1	04/12/2003	CN	1310320 C	11/04/2007
			CN	1462071 A	17/12/2003
			JP	2004006889 A	08/01/2004
			KR	20030093937 A	11/12/2003
			US	6924496 B2	02/08/2005
			US	7300816 B2	27/11/2007
			US	20080079100 A1	03/04/2008
			US	20050205980 A1	22/09/2005
JP	2001120519 A	08/05/2001	NONE		
US	20140140588 A1	22/05/2014	TW	201421021 A	01/06/2014

 フロントページの続き

(81)指定国 AP(BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), EA(AM, AZ, BY, KG, KZ, RU, TJ, TM), EP(AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG

(72)発明者 スロットナー、マツ
スウェーデン国 エス - 4 4 3 3 1 レールム、ローゼンベージェン 2アー

(72)発明者 テールンブロム、ハンス
スウェーデン国 エス - 4 3 4 3 6 クングスバッカ、リーラ ベックスガタン 19

(72)発明者 ジュリアン、オジー
フィリピン国 4 0 2 6 ラグナ、サンタ ローザ シティ、ビージーワイ . ディラ、ピラ カセ
レス サブディビジョン、ファイズ 1、トウェンティフォース ストリート、ロット 15、ブ
ロック 12

Fターム(参考) 5B047 AA25 BB10 BC21