



(19) 中華民國智慧財產局

(12) 發明說明書公告本

(11) 證書號數：TW I535037 B

(45) 公告日：中華民國 105 (2016) 年 05 月 21 日

(21) 申請案號：104108636

(22) 申請日：中華民國 98 (2009) 年 11 月 02 日

(51) Int. Cl. : H01L29/786 (2006.01)

H01L21/336 (2006.01)

(30) 優先權：2008/11/07 日本

2008-286384

(71) 申請人：半導體能源研究所股份有限公司 (日本) SEMICONDUCTOR ENERGY
LABORATORY CO., LTD. (JP)

日本

(72) 發明人：山崎舜平 YAMAZAKI, SHUNPEI (JP) ; 坂田淳一郎 SAKATA, JUNICHIRO (JP)

(74) 代理人：林志剛

審查人員：林嵩閔

申請專利範圍項數：8 項 圖式數：32 共 130 頁

(54) 名稱

半導體裝置和其製造方法

SEMICONDUCTOR DEVICE AND METHOD FOR MANUFACTURING THE SAME

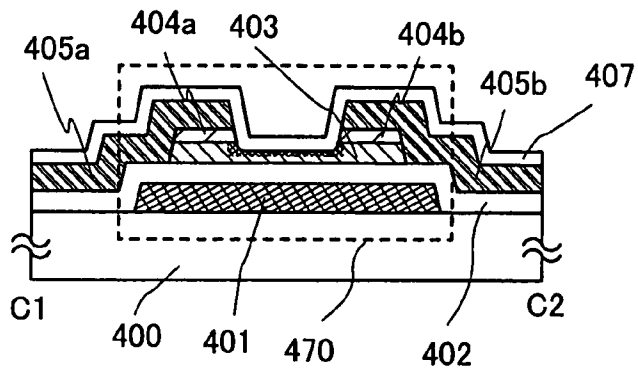
(57) 摘要

本發明的一個目的是提供包括電特性穩定的薄膜電晶體的高可靠的半導體裝置。此外，另一目的是以低成本高生產率製造高可靠的半導體裝置。在包括薄膜電晶體的半導體裝置中，利用添加了金屬元素的氧化物半導體層形成薄膜電晶體的半導體層。作為金屬元素，使用鐵、鎳、鈷、銅、金、錳、鉬、鎢、鈮以及鉭金屬元素中的至少一種。此外，該氧化物半導體層包括銦、鎵以及鋅。

It is an object to provide a highly reliable semiconductor device including a thin film transistor whose electric characteristics are stable. In addition, it is another object to manufacture a highly reliable semiconductor device at low cost with high productivity. In a semiconductor device including a thin film transistor, a semiconductor layer of the thin film transistor is formed with an oxide semiconductor layer to which a metal element is added. As the metal element, at least one of metal elements of iron, nickel, cobalt, copper, gold, manganese, molybdenum, tungsten, niobium, and tantalum is used. In addition, the oxide semiconductor layer contains indium, gallium, and zinc.

指定代表圖：

圖 1B



符號簡單說明：

400 . . . 基板

401 . . . 閘極電極層

402 . . . 閘極絕緣層

403 . . . 半導體層

404a . . . n⁺層

404b . . . n⁺層

405a . . . 源或汲極
電極層

405b . . . 源或汲極
電極層

407 . . . 絕緣膜

470 . . . 薄膜電晶體

C1 . . . 線

C2 . . . 線

發明摘要

※申請案號：10408636(由98137143分案)

※申請日：098年11月02日

※IPC分類：H01L 29/786 (2006.01)

H01L 21/336 (2006.01)

【發明名稱】(中文/英文)

半導體裝置和其製造方法

Semiconductor device and method for manufacturing the same

【中文】

本發明的一個目的是提供包括電特性穩定的薄膜電晶體的高可靠的半導體裝置。此外，另一目的是以低成本高生產率製造高可靠的半導體裝置。在包括薄膜電晶體的半導體裝置中，利用添加了金屬元素的氧化物半導體層形成薄膜電晶體的半導體層。作為金屬元素，使用鐵、鎳、鈷、銅、金、錳、鉬、鎢、鈮以及鉭金屬元素中的至少一種。此外，該氧化物半導體層包括銦、鎵以及鋅。

【英文】

It is an object to provide a highly reliable semiconductor device including a thin film transistor whose electric characteristics are stable. In addition, it is another object to manufacture a highly reliable semiconductor device at low cost with high productivity. In a semiconductor device including a thin film transistor, a semiconductor layer of the thin film transistor is formed with an oxide semiconductor layer to which a metal element is added. As the metal element, at least one of metal elements of iron, nickel, cobalt, copper, gold, manganese, molybdenum, tungsten, niobium, and tantalum is used. In addition, the oxide semiconductor layer contains indium, gallium, and zinc.

【代表圖】

【本案指定代表圖】：第(1B)圖。

【本代表圖之符號簡單說明】：

400：基板

401：閘極電極層

402：閘極絕緣層

403：半導體層

404a：n⁺層

404b：n⁺層

405a：源或汲極電極層

405b：源或汲極電極層

407：絕緣膜

470：薄膜電晶體

C1：線

C2：線

【本案若有化學式時，請揭示最能顯示發明特徵的化學式】：無

發明專利說明書

(本說明書格式、順序，請勿任意更動)

【發明名稱】(中文/英文)

半導體裝置和其製造方法

Semiconductor device and method for manufacturing the same

【技術領域】

本發明係關於一種包含氧化物半導體的半導體裝置及其製造方法。

【先前技術】

如通常在液晶顯示裝置中所見到地，在諸如玻璃基板之類的平板上形成的薄膜電晶體是使用非晶矽或多晶矽製造的。使用非晶矽的薄膜電晶體具有低場效應遷移率，但可在較大面積的玻璃基板上形成這樣的電晶體。另一方面，使用多晶矽的薄膜電晶體具有高場效應遷移率，但諸如雷射退火之類的結晶步驟是必須的，而且這樣的電晶體不總是適合較大的玻璃基板。

鑒於上述描述，已經注意到使用氧化物半導體製造薄膜電晶體的技術，而且這樣的電晶體應用於電子裝置或光學裝置。例如，專利文獻 1 和專利文獻 2 公開了使用氧化鋅或 In-Ga-Zn-O 基氧化物半導體作為氧化物半導體膜來製造薄膜電晶體的技術，而且用這樣的電晶體作為圖像顯示裝置的開關元件等。

[參考文獻]

[專利文獻]

[專利文獻 1]日本已公開專利申請 No.2007-123861

[專利文獻 2]日本已公開專利申請 No.2007-96055

【發明內容】

對於通道形成區而言，使用氧化物半導體的薄膜電晶體的場效應遷移率高於使用非晶矽的薄膜電晶體的場效應遷移率。可透過濺射等方法在 300°C 或更低溫度下形成氧化物半導體膜。其製造方法比使用多晶矽的薄膜電晶體的製造方法更簡單。

預期使用這樣的氧化物半導體在玻璃基板、塑膠基板等上面形成薄膜電晶體，而且將應用於液晶顯示器、電致發光顯示器、電子紙等。

重要的是，諸如臨界值電壓之類的薄膜電晶體的電特性不應當不同。具體而言，當半導體層的光敏性高時，薄膜電晶體的電特性不同，這會降低半導體裝置的可靠性。

本發明的一個目的是提供包括電特性穩定的薄膜電晶體的高可靠半導體裝置。此外，另一目的是以低成本高生產率製造高可靠性的半導體裝置。

在包括薄膜電晶體的半導體裝置中，使用包含鐵、鎳、鈷、銅、金、錳、鉬、鎢、銱以及鉭金屬元素中的至少一種的氧化物半導體層形成薄膜電晶體的半導體層。

作為在此說明書中使用的氧化物半導體膜，形成了透

過 $\text{InMO}_3(\text{ZnO})_m(m>0)$ 表示的材料的膜，而且製造了其中使用該薄膜作為半導體層的薄膜電晶體。注意 M 表示從鎵 (Ga)、鐵 (Fe)、鎳 (Ni)、錳 (Mn) 以及鈷 (Co) 中選擇的一種或多種金屬元素。除其中僅包含 Ga 作為 M 的情況之外，存在包含 Ga 和除 Ga 之外的任一種上述金屬元素 (例如 Ga 和 Ni 或 Ga 和 Fe) 作為 M 的情況。而且，在該氧化物半導體中，在某些情況下，除包含該金屬元素作為 M 之外，還包含諸如 Fe 或 Ni 之類的過渡金屬元素或該過渡金屬的氧化物作為雜質元素。在此說明書中，用 M 表示該金屬元素，而在氧化物半導體膜的沈積期間包含上述雜質元素。例如，使用了包含由 M 表示的金屬元素和雜質元素的靶，而且透過濺射方法形成 $\text{InMO}_3(\text{ZnO})_m(m>0)$ 的膜。

在此說明書中，當 M 是 $\text{InMO}_3(\text{ZnO})_m(m>0)$ 的薄膜 (層) 中的鎵 (Ga) 時，此薄膜也被稱為 In-Ga-Zn-O 基非單晶膜。透過 X 射線衍射 (XRD) 觀測到非晶結構為 In-Ga-Zn-O 基非單晶膜的晶體結構。注意，在透過濺射方法形成膜之後，在 200°C 到 500°C 下，通常在 300°C 到 400°C 下，對受測樣本的 In-Ga-Zn-O 基非單晶膜進行熱處理達 10 分鐘到 100 分鐘。此外，可製造具有諸如在 $\pm 20\text{ V}$ 的閘極電壓下 10^9 或更高的導通/截止比和 10 或更高的遷移率的電特性的薄膜電晶體。透過濺射方法使用其中 $\text{In}_2\text{O}_3 : \text{Ga}_2\text{O}_3 : \text{ZnO}$ 為 1 : 1 : 1 的靶形成的 In-Ga-Zn-O 基非單晶膜具有在 450 nm 或更短波長的光敏性。

鐵、鎳、鈷、銅、金、錳、鉬、鎢、鈮以及鉍金屬元素中的至少一種被添加到諸如上述 $\text{InMO}_3(\text{ZnO})_m(m>0)$ 膜之類的薄氧化物半導體層中。透過選擇用於添加金屬元素的條件和方法，可控制其中添加了金屬元素的區域或氧化物半導體層中金屬元素的濃度分佈。

透過將金屬元素添加到氧化物半導體層中，該金屬元素成爲氧化物半導體層中的複合中心；因此，能降低氧化物半導體層的光敏性。在低光敏性的情況下，薄膜電晶體的電特性會穩定，這防止由臨界值電壓變化等引起的截止電流增大。

該金屬元素被添加到 $\text{InMO}_3(\text{ZnO})_m(m>0)$ 膜中而成爲該膜的複合中心，藉此可降低該膜的光敏性。作爲該金屬元素，可使用鐵、鎳、鈷、銅、金、錳、鉬、鎢、鈮以及鉍金屬元素中的至少一種。不管 $\text{InMO}_3(\text{ZnO})_m(m>0)$ 膜中包含的金屬元素類型如何，透過添加這些金屬，可穩定薄膜電晶體的電特性。此外，可控制其中添加了該金屬元素的區域或氧化物半導體層中的金屬元素的濃度分佈，藉此可降低其光敏性，並有效地穩定薄膜電晶體的電特性。

用於將金屬元素添加到氧化物半導體層的方法不限於特定方法，而可使用諸如乾法或濕法（塗敷方法）之類的多種方法中的任何一種。較佳的使用離子注入方法或離子摻雜方法。

在此說明書中公開的本發明的結構的一個實施例包括

閘極電極層、閘極絕緣層、包含銮、鎵以及鋅的氧化物半導體層、源極電極層以及汲極電極層，其中包含銮、鎵以及鋅的氧化物半導體層包含鐵、鎳、鈷、銅、金、錳、鉬、鎢、鈮以及鉭金屬元素中的至少一種。

在此說明書中公開的本發明的結構的另一實施例包括：具有絕緣表面的基板上的閘極電極層；該閘極電極層上的閘極絕緣層；該閘極絕緣層上的包含銮、鎵以及鋅的氧化物半導體層；包含銮、鎵以及鋅的氧化物半導體層上的源極電極層以及汲極電極層，其中包含銮、鎵以及鋅的氧化物半導體層包含鐵、鎳、鈷、銅、金、錳、鉬、鎢、鈮以及鉭金屬元素中的至少一種。

該金屬元素可被添加到氧化物半導體層的整個表面，或被選擇性地添加。例如，可採用一種結構，其中氧化物半導體層具有厚度較薄的區域、而且金屬元素被包含在氧化物半導體層的厚度較薄的區域中。金屬元素還被添加到除氧化物半導體層之外的膜，這取決於在處理或掩模條件中何時添加金屬元素。例如，在倒交錯薄膜電晶體中，當透過使用源極電極層和汲極電極層作為掩模將金屬元素添加到氧化物半導體層的暴露區域時，金屬元素也被添加到源極電極層和汲極電極層。

在此說明書中公開的本發明的結構的另一實施例包括：在具有絕緣表面的基板上的閘極電極層；在該閘極電極層上的閘極絕緣層；在該閘極絕緣層上的源極電極層和汲極電極層；以及在源極電極層和汲極電極層上的包含

銮、鎵以及鋅的氧化物半導體層，其中包含銮、鎵以及鋅的氧化物半導體層包含鐵、鎳、鈷、銅、金、錳、鋁、鎢、鈮以及鈿金屬元素中的至少一種。

在此說明書中公開的本發明的結構的另一實施方式包括以下步驟：在具有絕緣表面的基板上形成閘極電極層；在該閘極電極層上形成閘極絕緣層；在該閘極絕緣層上形成氧化物半導體層；在該氧化物半導體層上形成源極電極層和汲極電極層；以及向氧化物半導體層中未被源極電極層或汲極電極層覆蓋的區域添加金屬元素。

在此說明書中公開的本發明的結構的另一實施方式包括以下步驟：在具有絕緣表面的基板上形成閘極電極層；在該閘極電極層上形成閘極絕緣層；在該閘極絕緣層上形成氧化物半導體層；向氧化物半導體層添加金屬元素；以及在添加了金屬元素的氧化物半導體層上形成源極電極層和汲極電極層。

在此說明書中公開的本發明的結構的另一實施方式包括以下步驟：在具有絕緣表面的基板上形成閘極電極層；在該閘極電極層上形成閘極絕緣層；在該閘極絕緣層上形成源極電極層和汲極電極層；在源極電極層和汲極電極層上形成氧化物半導體層；以及向氧化物半導體層添加金屬元素。

在此說明書中公開的半導體裝置和用於製造半導體裝置的方法實現以上目的中的至少一個。

此外，可將源區設置在氧化物半導體層（也稱為第一

氧化物半導體層)與源極電極層之間，而將汲區設置在氧化物半導體層與汲極電極層之間。作為源區和汲區，可使用具有 n 型導電性的氧化物半導體層(也稱為第二氧化物半導體層)。

此外，用於薄膜電晶體的源區和汲區的第二氧化物半導體層較佳的比用於通道形成區的第一氧化物半導體層更薄，而且較佳的具有比第一氧化物半導體層更高的導電性(電導率)。

此外，在某些情況下，用於通道形成區的第一氧化物半導體層具有非晶結構，而用於源區和汲區的第二氧化物半導體層包括非晶結構中的晶粒(奈米晶體)。用於源區和汲區的第二氧化物半導體層中的晶粒(奈米晶體)具有 1 nm 到 10 nm、通常約 2 nm 到 4 nm 的直徑。

作為用於源區和汲區(n^+ 層)的第二氧化物半導體層，可使用 In-Ga-Zn-O 基非單晶膜。

可形成絕緣膜以覆蓋包括氧化物半導體層和源以及汲極電極層的薄膜電晶體，並與包括通道形成區的氧化物半導體層接觸。

因為薄膜電晶體容易被靜電等損壞，所以較佳的在與閘極引線或源極引線相同的基板上設置用於保護驅動器電路的保護電路。較佳的使用其中使用了氧化物半導體的非線性元件形成保護電路。

注意為方便起見而使用諸如“第一”和“第二”之類的序數。因此，在此說明書中，它們不表示指定本發明的步驟

的順序、層疊順序以及特定名稱。

而且，作為包括驅動器電路的顯示裝置，除液晶顯示裝置之外，還給出了其中使用了發光元件的發光顯示裝置和其中使用了電泳顯示元件的顯示裝置。

在其中使用了發光元件的發光顯示裝置中，像素部分中包括多個薄膜電晶體，而且在像素部分中，存在其中薄膜電晶體的閘極電極連接至另一薄膜電晶體的源極引線或汲極引線的區域。此外，在其中使用了發光元件的發光顯示裝置的驅動器電路中，存在薄膜電晶體的閘極電極連接至薄膜電晶體的源極引線或汲極引線的區域。

注意此說明書中的半導體裝置意味著可使用半導體特性操作的所有裝置、以及光電裝置、半導體電路以及電子電器均包括在該半導體裝置中。

可獲得具有穩定電特性的薄膜電晶體，且可製造具有良好動態特性的薄膜電晶體。因此，可提供包括具有高電特性的高可靠薄膜電晶體的半導體裝置。

【圖式簡單說明】

圖 1A 和 1B 示出半導體裝置。

圖 2A 到 2D 示出用於製造半導體裝置的方法。

圖 3A 和 3B 示出半導體裝置。

圖 4A 到 4D 示出用於製造半導體裝置的方法。

圖 5A 到 5C 示出用於製造半導體裝置的方法。

圖 6A 到 6C 示出用於製造半導體裝置的方法。

圖 7 示出用於製造半導體裝置的方法。

圖 8 示出用於製造半導體裝置的方法。

圖 9 示出用於製造半導體裝置的方法。

圖 10 示出半導體裝置。

圖 11A1 到 11B2 分別示出半導體裝置。

圖 12 示出半導體裝置。

圖 13 示出半導體裝置。

圖 14A 和 14B 是半導體裝置的方塊圖。

圖 15 示出信號線驅動器電路的結構。

圖 16 是信號線驅動器電路的操作的時序圖。

圖 17 是信號線驅動器電路的操作的時序圖。

圖 18 示出移位暫存器的結構。

圖 19 示出圖 18 中的正反器的連接結構。

圖 20 示出半導體裝置的像素等效電路。

圖 21A 到 21C 分別示出半導體裝置。

圖 22A1 到 22B 分別示出半導體裝置。

圖 23 示出半導體裝置。

圖 24A 和 24B 示出半導體裝置。

圖 25A 和 25B 示出電子紙的使用模式的示例。

圖 26 是電子書設備的示例的外部視圖。

圖 27A 和 27B 分別是電視設備的示例和數位相框的示例的外部視圖。

圖 28A 和 28B 是娛樂機的示例的外部視圖。

圖 29A 和 29B 是行動電話的示例的外部視圖。

圖 30A 到 30E 示出用於製造半導體裝置的方法。

圖 31A 到 31D 示出用於製造半導體裝置的方法。

圖 32A 到 32D 示出用於製造半導體裝置的方法。

【實施方式】

以下將參照附圖詳細描述多個實施例。然而，本發明不限於上述描述，而且對本發明的模式和細節的各種改變對本領域技術人員是顯而易見的，除非這些改變背離了本發明的精神和範圍。因此，本發明不應被解釋為受限於實施例中所描述的內容。在以下要描述的本發明的結構中，在附圖通篇中透過相同附圖標記來標記具有相似功能的相同部分或多個部分，以省略重復的說明。

（實施例 1）

將參照圖 1A 和 1B 以及圖 2A 至 2D 描述一種半導體裝置和一種用於製造半導體裝置的方法。

圖 1A 是半導體裝置的薄膜電晶體 470 的俯視圖，而圖 1B 是沿圖 1A 的線 C1-C2 的截面圖。薄膜電晶體 470 是倒交錯薄膜電晶體，且包括在具有絕緣表面的基板 400 上的閘極電極層 401、閘極絕緣層 402、半導體層 403、分別作為源區或汲區的 n^+ 層 404a 和 404b 以及源或汲極電極層 405a 和 405b。此外，提供了絕緣膜 407 以覆蓋薄膜電晶體 470 並與半導體層 403 接觸。

該半導體層 403 是包括金屬元素的氧化物半導體層，

其中添加了鐵、鎳、鈷、銅、金、錳、鋁、鎢、鈮以及鉍金屬元素中的至少一種。在此說明書的附圖中，半導體層 403 的陰影區是添加了金屬元素的區域。當將金屬元素添加到氧化物半導體層中時，該金屬元素成爲氧化物半導體層中的複合中心，由此會降低氧化物半導體層的光敏性。低光敏性能穩定薄膜電晶體的電特性，且能防止由臨界值電壓變化等引起的截止電流增大。

圖 2A 至 2D 是示出製造薄膜電晶體 470 的步驟的截面圖。

在圖 2A 中，將閘極電極層 401 設置在作爲具有絕緣表面的基板的基板 400 上。可在基板 400 與閘極電極層 401 之間設置用作基膜的絕緣膜。該基膜有防止雜質元素從基板 400 擴散的功能，而且可使用氮化矽膜、氧化矽膜、氮氧化矽膜以及氧氮化矽膜中的一種或多種將該基膜形成爲具有單層或層疊結構。可使用諸如鋁、鈦、鉻、鉍、鎢、鋁、銅、或鈹、或鈳之類的金屬材料或包括這些材料中的任一種作爲其主要組分的任何合金材料來形成具有單層或層疊結構的閘極電極層 401。

例如，作爲閘極電極層 401 的兩層結構，以下結構是較佳的：鋁層堆疊在鋁層之上的兩層結構；鋁層堆疊在銅層之上的兩層結構；氮化鈦層或氮化鉍層堆疊在銅層之上的兩層結構；以及氮化鈦層和鋁層堆疊的兩層結構。作爲三層結構，優選堆疊鎢層或氮化鎢層、鋁和矽的合金層或鋁和鈦的合金層、以及氮化鈦層或鈦層。

在閘極電極層 401 之上形成閘極絕緣層 402。

可透過電漿 CVD 方法、濺射方法等使用氧化矽層、氮化矽層、氧氮化矽層、或氮氧化矽層來形成具有單層或層疊結構的閘極絕緣層 402。替代地，可透過其中使用了有機矽烷氣體的 CVD 方法使用氧化矽層形成閘極絕緣層 402。作為有機矽烷氣體，可使用諸如四乙氧基矽烷 (TEOS：分子式 $\text{Si}(\text{OC}_2\text{H}_5)_4$)、四甲基矽烷 (TMS：化學分子式 $\text{Si}(\text{CH}_3)_4$)、四甲基環四矽氧烷 (TMCTS)、八甲基環四矽氧烷 (OMCTS)、六甲基二矽氮烷 (HMDS)、三乙氧基矽烷 ($\text{SiH}(\text{OC}_2\text{H}_5)_3$) 或三二甲基氨基矽烷 ($\text{SiH}(\text{N}(\text{CH}_3)_2)_3$) 之類的含矽化合物。

在閘極絕緣層 402 上，第一氧化物半導體膜 430 和第二氧化物半導體膜 431 以此順序堆疊。第一氧化物半導體膜 430 與第二氧化物半導體膜 431 是透過光微影步驟形成圖案的島狀氧化物半導體層。

要注意的是，在透過濺射方法形成第一氧化物半導體膜 430 之前，較佳的透過其中引入氬氣並產生電漿的反濺射去除附連至閘極絕緣層 402 的表面的灰塵。反濺射是一種方法，其中在氬氣氣氛中使用 RF 功率源對基板側施加電壓而不對目標側施加電壓以在基板側上產生電漿，從而修改表面。可使用氮氣、氬氣等代替氬氣氣氛。替代地，可將氧氣、氬氣、 N_2O 等添加至氬氣氣氛。進一步替代地，可將 Cl_2 、 CF_4 等添加至氬氣氣氛。

較佳的透過電漿處理修改第二氧化物半導體膜 431 與

導電膜 432 相互接觸的區域。

可使用氮氣、氬氣等代替氫氣氣氛執行電漿處理。替代地，可將氧氣、氬氣、 N_2O 等添加至氫氣氣氛。進一步替代地，可將 Cl_2 、 CF_4 等添加至氫氣氣氛。

In-Ga-Zn-O 基非單晶膜被用作第一氧化物半導體膜 430 和第二氧化物半導體膜 431。在不同條件下形成第一氧化物半導體膜 430 和第二氧化物半導體膜 431，而第二氧化物半導體膜 431 比第一氧化物半導體膜 430 具有更高的電導率和更低的電阻。例如，利用氧化物半導體膜形成第二氧化物半導體膜 431，透過其中氬氣流速設置為 40 sccm 的濺射方法獲得該氧化物半導體膜。第二氧化物半導體膜 431 具有 n 型導電性，且具有 0.01 eV 到 0.1 eV（含 0.01 eV 和 0.1 eV）的啟動能（ ΔE ）。注意，第二氧化物半導體膜 431 是 In-Ga-Zn-O 基非單晶膜且至少包括非晶組分。在某些情況下，第二氧化物半導體膜 431 具有在非晶結構中的晶粒（奈米晶體）。此第二氧化物半導體膜 431 中的晶粒（奈米晶體）具有 1 nm 到 10 nm 的直徑，通常為約 2 nm 到 4 nm。

透過提供第二氧化物半導體膜 431 作為 n^+ 層，使用金屬層形成的導電膜 432 與用作通道形成區的第一氧化物半導體膜 430 具有良好的結，這允許比肖特基界面中更熱穩定的操作。此外，主動提供 n^+ 層在向通道提供載流子（在源極側）、穩定地吸收來自通道的載流子（在汲極側）、或防止在與引線的介面處形成電阻分量方面是有效的。此

外，透過降低電阻，甚至可在高汲極電壓下保持高遷移率。

在閘極絕緣層 402、第一氧化物半導體膜 430 以及第二氧化物半導體膜 431 之上形成導電膜 432。

作為導電膜 432 的材料，可以是從 Al、Cr、Ta、Ti、Mo 以及 W 中選擇的元素、包含這些元素中的任一種作為其組分的合金、包含這些元素中的任一種的組合的合金等。如果在 200°C 至 600°C 下執行熱處理，較佳的該導電膜具有足以承受該熱處理的耐熱性。因為鋁本身具有低耐熱性、容易被腐蝕等缺點，所以它與具有耐熱性的導電材料組合使用。作為與鋁組合使用的具有耐熱性的導電材料，可使用從鈦 (Ti)、鉭 (Ta)、鎢 (W)、鉬 (Mo)、鉻 (Cr)、釹 (Nd) 以及釷 (Sc) 中選擇的元素、包括這些元素中的任一種作為組分的合金、包括這些元素的任一種的組合的合金、或包括這些元素中的任一種作為組分的氮化物。

可在不暴露給空氣的情況下依次形成閘極絕緣層 402、第一氧化物半導體膜 430、第二氧化物半導體膜 431 以及導電膜 432。當在不暴露給空氣的情況下依次形成閘極絕緣層 402、第一氧化物半導體膜 430、第二氧化物半導體膜 431 以及導電膜 432 時，可在不受空氣中包含的大氣組分或雜質元素污染的情況下形成層疊膜之間的介面。因此，可減少薄膜電晶體的特性的變化。

透過蝕刻步驟蝕刻第一氧化物半導體膜 430、第二氧

化物半導體膜 431 以及導電膜 432，以形成半導體層 433、 n^+ 層 404a 和 404b 以及源或汲極電極層 405a 和 405b（圖 2B）。注意，半導體層 433 是透過僅蝕刻一部分使之具有凹槽（凹陷）和末端部分而得到的半導體層，該末端部分部分也被蝕刻和暴露。

接著，對作為氧化物半導體層的半導體層 433 添加金屬元素 434，藉此形成半導體層 403（圖 2C）。

作為金屬元素 434，可使用鐵、鎳、鈷、銅、金、錳、鉬、鎢、鈮以及鈿金屬元素中的至少一種。例如，將鐵用作金屬元素 434，並透過離子注入方法來添加。透過使用設置有包括能蒸發固態源的加熱器的離子源室的離子注入裝置添加鐵。

因為在半導體層 433 上形成源或汲極電極層 405a 和 405b，所以源或汲極電極層 405a 和 405b 用作掩模，並且金屬元素 434 被添加到半導體層 433 的暴露部分。當金屬元素以此方式被選擇性地添加到半導體層 433 中時，所添加的金屬元素的濃度具有一種分佈，而且在半導體層 403 中還存在未添加金屬元素的區域。

此外，金屬元素還被添加到除氧化物半導體層之外的膜，這取決於在處理或掩模條件中何時添加金屬元素。例如，在倒交錯薄膜電晶體中，當透過使用源極電極層和汲極電極層作為掩模將金屬元素添加到氧化物半導體層的暴露區域時，金屬元素也被添加到源極電極層和汲極電極層。以相似的方式，因為金屬元素被添加到

暴露區域，所以金屬元素也被添加到閘極絕緣層的暴露區域。此外，取決於添加金屬元素的條件，在某些情況下，金屬元素還被添加到閘極絕緣層之下的基膜中。當然，當形成掩模時，被掩模覆蓋的區域可以是未添加金屬元素的區域；因此，該金屬元素可選擇性地包含在氧化物半導體層中。

透過添加該金屬元素，降低了氧化物半導體層的光敏性。此外，透過僅在氧化物半導體層的表面附近添加該金屬元素，降低了氧化物半導體層的光敏性，同時抑制了氧化物半導體層中的遷移率的降低。因此，可防止諸如截止電流增大之類的電特性變化。

在該步驟之後，較佳的在 200°C 至 600°C 下，通常在 300°C 至 500°C 下，執行熱處理。例如，在氮氣氣氛下、在 350°C 下執行熱處理一小時。透過熱處理，對半導體層 403 和 n^+ 層 404a 和 404b 中包括的 In-Ga-Zn-O 基氧化物半導體執行原子級重排。此熱處理（包括光退火等）是重要的，因為此熱處理能釋放妨礙半導體層 403 和 n^+ 層 404a 和 404b 中載流子傳輸的畸變。注意，只要在第一氧化物半導體膜 430 和第二氧化物半導體膜 431 形成之後執行該熱處理，對上述熱處理的定時就不存在特殊的限制。

此外，半導體層 403 的暴露部分的凹陷可經受氧自由基處理。透過執行氧自由基處理，半導體層 403 是通道形成區的薄膜電晶體在正常情況下是截止的。此外，

透過執行自由基處理，可修復由蝕刻引起的半導體層 403 的損傷。較佳的在 O_2 或 N_2O 的氣氛、或 N_2 、 He 、 Ar 等包括氧的氣氛下執行自由基處理。此外，可在添加了 Cl_2 或 CF_4 的上述氣氛下執行自由基處理。注意，較佳的在沒有對基板 400 側施加偏置電壓的情況下執行自由基處理。

透過上述方法，如圖 2D 所示，可製造添加了金屬元素的半導體層 403 用作通道形成區的倒交錯薄膜電晶體 470。此外，形成了絕緣膜 407 以覆蓋薄膜電晶體 470 並與半導體層 403 接觸。

透過向氧化物半導體層添加金屬元素可獲得具有穩定電特性的薄膜電晶體，而且可製造具有良好動態特性的薄膜電晶體。因此，可提供包括高可靠薄膜電晶體的半導體裝置。

（實施例 2）

在此實施例中，圖 30A 到 30E 示出包括薄膜電晶體的半導體裝置的示例，其中與實施例 1 不同的是，在形成源和汲極電極層之前將金屬元素添加到半導體層。

圖 30A 至 30E 是示出薄膜電晶體 440 的製造方法的截面圖。

在圖 30A 中，在基板 400 之上形成閘極電極層 401，而在閘極電極層 401 之上形成閘極絕緣層 402。

在閘極絕緣層 402 上形成第一氧化物半導體膜 435。

接著，金屬元素 434 被添加至第一氧化物半導體膜 435，藉此形成第一氧化物半導體膜 436（圖 30B）。

作為金屬元素 434，可使用鐵、鎳、鈷、銅、金、錳、鉬、鎢、鈮以及鉍金屬元素中的至少一種。例如，將鐵用作金屬元素 434，並透過離子注入方法來添加。透過使用設置有包括能蒸發固態源的加熱器的離子源室的離子注入裝置添加鐵。

金屬元素 434 被添加至第一氧化物半導體膜 435 的整個表面。雖然示出了金屬元素被添加至第一氧化物半導體膜 435 的整個厚度方向的示例，但該金屬元素也可僅被添加在第一氧化物半導體膜 435 的表面附近。

透過添加該金屬元素，降低了氧化物半導體膜的光敏性，這能防止諸如截止電流增大之類的電特性變化。

在第一氧化物半導體膜 436 上，形成了第二氧化物半導體膜。透過光微影步驟分別使第一氧化物半導體膜 436 和第二氧化物半導體膜形成為島狀的第一氧化物半導體膜 437 和第二氧化物半導體膜 431。

在閘極絕緣層 402、第一氧化物半導體膜 437 以及第二氧化物半導體膜 431 之上形成導電膜 432（圖 30C）。

透過蝕刻步驟蝕刻第一氧化物半導體膜 437、第二氧化物半導體膜 431 以及導電膜 432，以形成半導體層 438、 n^+ 層 404a 和 404b 以及源或汲極電極層 405a 和 405b（圖 30D）。注意，半導體層 438 是透過僅蝕刻一部分使之具有凹槽（凹陷）和末端部分而得到的的半導體層，該

末端部分部分也被蝕刻和暴露。

透過添加該金屬元素，降低了氧化物半導體膜 438 的光敏性，這能防止諸如截止電流增大之類的電特性變化。

在該步驟之後，較佳的在 200°C 至 600°C 下，通常在 300°C 至 500°C 下，執行熱處理。例如，在氮氣氣氛下在 350°C 下執行熱處理一小時。

透過上述方法，如圖 30E 所示，可製造添加了金屬元素的半導體層 483 用作通道形成區的倒交錯薄膜電晶體 440。此外，形成了絕緣膜 407 以覆蓋薄膜電晶體 440 並與半導體層 438 接觸。

透過向氧化物半導體層添加金屬元素可獲得具有穩定電特性的薄膜電晶體，而且可製造具有良好動態特性的薄膜電晶體。因此，可提供包括高可靠薄膜電晶體的半導體裝置。

（實施例 3）

在此實施例中，圖 31A 到 31D 示出包括薄膜電晶體的半導體裝置的示例，其中與實施例 1 不同的是，源和汲極電極層與半導體層接觸，它們之間未插入 n^+ 層。

圖 31A 至 31D 是示出薄膜電晶體 471 的製造方法的截面圖。

在圖 31A 中，在基板 400 之上形成閘極電極層 401，而在閘極電極層 401 之上形成閘極絕緣層 402。

在閘極絕緣層 402 之上，形成了第一氧化物半導體膜

430。第一氧化物半導體膜 430 是透過光微影步驟形成的島狀氧化物半導體層。

在閘極絕緣層 402 和第一氧化物半導體膜 430 之上形成導電膜 432。

透過蝕刻步驟蝕刻第一氧化物半導體膜 430 和導電膜 432，以形成半導體層 433 和源或汲極電極層 405a 和 405b（圖 31B）。注意，半導體層 433 是透過僅蝕刻一部分使之具有凹槽（凹陷）和末端部分的半導體層，該末端部分部分也被蝕刻和暴露。

接著，對作為氧化物半導體層的半導體層 433 添加金屬元素 434，藉此形成半導體層 403（圖 31C）。

作為金屬元素 434，可使用鐵、鎳、鈷、銅、金、錳、鉬、鎢、鈮以及鉭金屬元素中的至少一種。例如，將鐵用作金屬元素 434，並透過離子注入方法添加它。透過使用設置有包括能蒸發固態源的加熱器的離子源室的離子注入裝置添加鐵。

因為在半導體層 433 上形成源或汲極電極層 405a 和 405b，所以源或汲極電極層 405a 和 405b 用作掩模，從而金屬元素 434 被添加到半導體層 433 的暴露部分。當金屬元素以此方式被選擇性地添加到半導體層 433 中時，所添加的金屬元素的濃度具有一種分佈，而且在半導體層 403 中還存在未添加金屬元素的區域。雖然示出了金屬元素僅被添加在半導體層 433 的表面附近的示例，但該金屬元素也可被添加在半導體層 433 的整個厚

度方向中。

透過添加該金屬元素，降低了氧化物半導體層的光敏性，這能防止諸如截止電流增大之類的電特性變化。

在該步驟之後，較佳的在 200°C 至 600°C 下，通常在 300°C 至 500°C 下，執行熱處理。例如，在氮氣氣氛下、在 350°C 下執行熱處理一小時。

透過上述方法，如圖 31D 所示，可製造添加了金屬元素的半導體層 403 用作通道形成區的倒交錯薄膜電晶體 471。此外，形成了絕緣膜 407 以覆蓋薄膜電晶體 471 並與半導體層 403 接觸。

透過向氧化物半導體層添加金屬元素可獲得具有穩定電特性的薄膜電晶體，而且可製造具有良好動態特性的薄膜電晶體。因此，可提供包括高可靠薄膜電晶體的半導體裝置。

（實施例 4）

將參照圖 3A 和 3B 以及圖 4A 至 4D 描述一種半導體裝置和一種用於製造半導體裝置的方法。

圖 3A 是半導體裝置中包括的薄膜電晶體 460 的俯視圖，而圖 3B 是沿圖 3A 的線 D1-D2 的截面圖。薄膜電晶體 460 是底閘薄膜電晶體，且包括在具有絕緣表面的基板 450 上的閘極電極層 451、閘極絕緣層 452、源或汲極電極層 455a 和 455b、分別作為源區或汲區的 n^+ 層 454a 和 454b、以及半導體層 453。此外，提供了絕緣膜 457 以覆

蓋薄膜電晶體 460 並與半導體層 453 接觸。對於半導體層 453 和 n^+ 層 454a 和 454b，使用了 In-Ga-Zn-O 基非單晶膜。

在薄膜電晶體 460 中，在包括薄膜電晶體 460 的整個區域中存在閘極絕緣層 452，而閘極電極層 451 設置在閘極絕緣層 452 與作為具有絕緣表面的基板的基板 450 之間。在閘極絕緣層 452 之上，設置了源或汲極電極層 455a 和 455b 和 n^+ 層 454a 和 454b。此外，在閘極絕緣層 452、源或汲極電極層 455a 和 455b 以及 n^+ 層 454a 和 454b 之上，設置了半導體層 453。雖然未示出，但除源或汲極電極層 455a 和 455b 之外，在閘極絕緣層 452 之上設置了引線層，且該引線層延伸而超過半導體裝置中的半導體層的週邊部分。

該半導體層 453 是包括金屬元素的氧化物半導體層，其中添加了鐵、鎳、鈷、銅、金、錳、鉬、鎢、鈮以及鉭金屬元素中的至少一種。在此說明書的附圖中，半導體層 453 的陰影區是添加了金屬元素的區域。

當將金屬元素添加到氧化物半導體層中時，該金屬元素成為氧化物半導體層中的複合中心，由此會降低氧化物半導體層的光敏性。低光敏性能穩定薄膜電晶體的電特性，且能防止由臨界值電壓變化等引起的截止電流增大。

圖 4A 至 4D 是示出製造薄膜電晶體 460 的步驟的截面圖。

將閘極電極層 451 設置在作為具有絕緣表面的基板的基板 450 上。可在基板 450 與閘極電極層 451 之間設置用作基膜的絕緣膜。該基膜有防止雜質元素從基板 450 擴散的功能，而且可使用氮化矽膜、氧化矽膜、氮氧化矽膜以及氧氮化矽膜中的一種或多種將該基膜形成為具有單層或層疊結構。可使用諸如鈾、鈦、鉻、鉭、鎢、鋁、銅、鈹、或鈳之類的金屬材料或包括這些材料中的任一種作為其主要組分的任何合金材料來形成具有單層或層疊結構的閘極電極層 451。

在閘極電極層 451 之上形成閘極絕緣層 452。

可透過電漿 CVD 方法、濺射方法等使用氧化矽層、氮化矽層、氧氮化矽層、或氮氧化矽層來形成具有單層或層疊結構的閘極絕緣層 452。替代地，可透過其中使用了有機矽烷氣體的 CVD 方法使用氧化矽形成閘極絕緣層 452。

在閘極絕緣層 452 之上，按照順序堆疊導電膜和第一氧化物半導體膜。透過光微影步驟將導電膜和第一氧化物半導體膜分別形成為島狀的源或汲極電極層 455a 和 455b 以及氧化物半導體膜 481a 和 481b (圖 4A)。氧化物半導體膜 481a 和 481b 用作 n^+ 層，因而按照類似於實施例 1 中的第二氧化物半導體膜 431 相似的方式形成。

作為源或汲極電極層 455a 和 455b 的材料，可以是從 Al、Cr、Ta、Ti、Mo 以及 W 中選擇的元素、包含這些元素中的任一種作為其組分的合金、包含這些元素中的任一

種的組合的合金等。如果在 200°C 至 600°C 下執行熱處理，則較佳的該導電膜具有足以承受該熱處理的耐熱性。因為鋁本身具有低耐熱性、容易被腐蝕等缺點，所以它與具有耐熱性的導電材料組合使用。作為與鋁組合使用的具有耐熱性的導電材料，可使用從鈦 (Ti)、鉭 (Ta)、鎢 (W)、鉬 (Mo)、鉻 (Cr)、釹 (Nd) 以及釷 (Sc) 中選擇的元素、包括這些元素中的任一種作為組分的合金、包括這些元素的任一種的組合的合金、或包括這些元素中的任一種作為組分的氮化物。

然後，在閘極絕緣層 452、源或汲極電極層 455a 和 455b 以及氧化物半導體膜 481a 和 481b 之上形成第二氧化物半導體膜，且透過光微影步驟形成島狀半導體層 483 和 n^+ 層 454a 和 454b (圖 4B)。

半導體層 483 用作通道形成區，從而按照類似於實施例 1 中的第一氧化物半導體膜 430 的方式形成。

要注意的是，在透過濺射方法形成半導體層 483 之前，較佳的透過引入氬氣並產生電漿的反濺射去除附連至閘極絕緣層 452 的表面的灰塵。

接著，對作為氧化物半導體層的半導體層 483 添加金屬元素 484，藉此形成半導體層 453 (圖 4C)。

作為金屬元素 484，可使用鐵、鎳、鈷、銅、金、錳、鉬、鎢、鈮以及鉭金屬元素中的至少一種。例如，將鐵用作金屬元素 484，並透過離子注入方法添加它。透過使用設置有包括能蒸發固態源的加熱器的離子源室的離子

注入裝置添加鐵。

金屬元素 484 被添加至半導體層 483 暴露的整個表面。雖然示出了金屬元素被添加在半導體層 483 的整個厚度方向中的示例，但該金屬元素也可僅被添加在半導體層 483 的表面附近。

透過添加該金屬元素，降低了氧化物半導體層的光敏性，這能防止諸如截止電流增大之類的電特性變化。

在該步驟之後，較佳的在 200°C 至 600°C 下，通常在 300°C 至 500°C 下，執行熱處理。例如，在氮氣氣氛下，在 350°C 下執行熱處理一小時。對此熱處理的定時無特殊限制，只要在氧化物半導體膜形成之後執行該熱處理即可。

接著，半導體層 453 可經受氧自由基處理。

透過上述方法，如圖 4D 所示，可製造添加了金屬元素的半導體層 453 用作通道形成區的底閘薄膜電晶體 460。此外，形成了絕緣膜 457 以覆蓋薄膜電晶體 460 並與半導體層 453 接觸。

透過向氧化物半導體層添加金屬元素可獲得具有穩定電特性的薄膜電晶體，而且可製造具有良好動態特性的薄膜電晶體。因此，可提供包括高可靠薄膜電晶體的半導體裝置。

(實施例 5)

圖 32A 到 32D 示出包括薄膜電晶體的半導體裝置的

示例，其中與實施例 4 不同的是，源和汲極電極層與半導體層接觸，它們之間未插入 n^+ 層。

圖 32A 至 32D 是示出薄膜電晶體 461 的製造方法的截面圖。

將閘極電極層 451 形成在作為具有絕緣表面的基板的基板 450 上。可在基板 450 與閘極電極層 451 之間設置用作基膜的絕緣膜。

在閘極電極層 451 之上形成閘極絕緣層 452。

在閘極絕緣層 452 上，堆疊導電膜，並透過光微影步驟將該導電膜形成為島狀的源或汲極電極層 455a 和 455b (圖 32A)。

然後在閘極絕緣層 452 和源或汲極電極層 455a 和 455b 上形成氧化物半導體膜，並透過光微影步驟將該氧化物半導體膜形成為島狀的半導體層 483 (圖 32B)。

半導體層 483 用作通道形成區，從而按照類似於實施例 1 中的第一氧化物半導體膜 430 的方式形成。

要注意的是，在透過濺射方法形成半導體層 483 之前，較佳的透過引入氬氣並產生電漿的反濺射去除附連至閘極絕緣層 452 的表面的灰塵。

接著，對作為氧化物半導體層的半導體層 483 添加金屬元素 484，藉此形成半導體層 485 (圖 32C)。

作為金屬元素 484，可使用鐵、鎳、鈷、銅、金、錳、鉬、鎢、鈮以及鉭金屬元素中的至少一種。例如，將鐵用作金屬元素 484，並透過離子注入方法添加它。透過

使用設置有包括能蒸發固態源的加熱器的離子源室的離子注入裝置添加鐵。

金屬元素 484 被添加至半導體層 483 暴露的整個表面。雖然示出了金屬元素僅被添加在半導體層 483 的表面附近的示例，但該金屬元素也可被添加在半導體層 483 的整個厚度方向中。

透過添加金屬元素，降低了氧化物半導體層的光敏性，這能防止諸如截止電流增大之類的電特性變化。

在該步驟之後，較佳的在 200°C 至 600°C 下，通常在 300°C 至 500°C 下，執行熱處理。例如，在氮氣氣氛下、在 350°C 下執行熱處理一小時。對此熱處理的定時無特殊限制，只要在氧化物半導體膜形成之後執行該熱處理即可。

接著，半導體層 485 可經受氧自由基處理。

透過上述方法，如圖 32D 所示，可製造添加了金屬元素的半導體層 485 用作通道形成區的底閘薄膜電晶體 461。此外，形成了絕緣膜 457 以覆蓋薄膜電晶體 461 並與半導體層 485 接觸。

在薄膜電晶體 461 中，在包括薄膜電晶體 461 的整個區域中存在閘極絕緣層 452，而閘極電極層 451 被設置在閘極絕緣層 452 與作為具有絕緣表面的基板的基板 450 之間。源或汲極電極層 455a 和 455b 被設置在閘極絕緣層 452 上。此外，半導體層 485 被設置在閘極絕緣層 452 和源或汲極電極層 455a 和 455b 之上。雖然未示出，但除源

或汲極電極層 455a 和 455b 之外，在閘極絕緣層 452 之上還設置了引線層，且該引線層延伸而超過半導體裝置中的半導體層的週邊部分。

透過向氧化物半導體層添加金屬元素可獲得具有穩定電特性的薄膜電晶體，而且可製造具有良好動態特性的薄膜電晶體。因此，可提供包括高可靠薄膜電晶體的半導體裝置。

(實施例 6)

將參照圖 5A 至 5C、圖 6A 至 6C、圖 7、圖 8、圖 9、圖 10、圖 11A1 至 11B2 以及圖 12 描述包括薄膜電晶體的半導體裝置的製造方法。

在圖 5A 中，對於具有光透射性質的基板 100，可使用由鋇硼矽酸鹽玻璃、鋁硼矽酸鹽玻璃等組成的玻璃基板。

在基板 100 的整個表面上形成導電層之後，透過第一光微影步驟形成抗蝕劑掩模。然後透過蝕刻去除不必要的部分，從而形成引線和電極（閘極引線包括閘極電極層 101、電容器引線 108 以及第一端子 121）。那時，執行蝕刻以至少使閘極電極層 101 的邊緣楔化。圖 5A 示出了此階段的截面圖。注意，圖 7 是此階段的俯視圖。

較佳的使用耐熱導電材料形成包括閘極電極層 101、電容器引線 108 以及端子部分處的第一端子 121 的閘極引

線中的每一個，所述耐熱導電材料諸如從鈦（Ti）、鉭（Ta）、鎢（W）、鉬（Mo）、鉻（Cr）、釹（Nd）以及釷（Sc）中選擇的元素、包含這些元素中的任一種作為其組分的合金、包含這些元素中的任一種作為其組合的合金膜、或包含這些元素中的任一種作為其組分的氮化物。在使用諸如鋁（Al）或銅（Cu）之類的低耐熱導電材料的情況下，該低耐熱導電材料與上述耐熱材料組合使用，因為 Al 單獨具有低耐熱性、易受腐蝕等問題。

然後，在閘極電極層 101 的整個表面上形成閘極絕緣層 102。透過濺射方法等將閘極絕緣層 102 形成為 50 nm 到 250 nm 厚度。

例如，透過濺射方法將作為閘極絕緣層 102 的矽氧化物膜形成為 100 nm 厚度。不言而喻，閘極絕緣層 102 不限於這樣的矽氧化物膜，而諸如氧氮化矽膜、氮化矽膜、氧化鋁膜以及氧化鉭膜之類的其他絕緣膜可用來形成單層結構或層疊結構。

注意，較佳的在氧化物半導體膜形成之前執行引入氫氣和產生電漿的反濺射處理，以去除附連至閘極絕緣層表面的灰塵。可使用氮氣、氬氣等代替氫氣氣氛。替代地，可將氧氣、氫氣、 N_2O 等添加至氫氣氣氛。進一步替代地，可將 Cl_2 、 CF_4 等添加至氫氣氣氛。

接著，在閘極絕緣層 102 上形成第一氧化物半導體膜（第一 In-Ga-Zn-O 基非單晶膜）。在電漿處理之後在不暴露給空氣的情況下沈積第一 In-Ga-Zn-O 基非單晶膜是

有效的，因為灰塵和水分未附著到閘極絕緣層與半導體膜之間的介面。這裏，在以下條件下形成第一 In-Ga-Zn-O 基非單晶膜：靶是包括 In、Ga 和 Zn ($\text{In}_2\text{O}_3 : \text{Ga}_2\text{O}_3 : \text{ZnO}=1 : 1 : 1$) 的直徑為 8 英寸的氧化物半導體靶，基板與靶之間的距離是 170 mm，壓力是 0.4 Pa，直流 (DC) 功率是 0.5 kW，以及氣氛氣體是氬氣或氧氣。較佳的脈衝直流 (DC) 功率源，因為可減少灰塵，而且膜厚變得均勻。第一 In-Ga-Zn-O 基非單晶膜的厚度被設置在 5 nm 到 200 nm 範圍中。這裏，第一 In-Ga-Zn-O 基非單晶膜的厚度是 100 nm。

接著，透過濺射方法在不暴露給空氣的情況下形成第二氧化物半導體膜 (第二 In-Ga-Zn-O 基非單晶膜)。這裏，在以下條件下進行濺射沈積：靶是包括 In、Ga 和 Zn ($\text{In}_2\text{O}_3 : \text{Ga}_2\text{O}_3 : \text{ZnO}=1 : 1 : 1$) 的氧化物半導體靶，壓力是 0.4 Pa，電功率量是 500 W，沈積溫度是室溫，以及氬氣流速是 40 sccm。雖然有意使用了 $\text{In}_2\text{O}_3 : \text{Ga}_2\text{O}_3 : \text{ZnO}$ 是 1 : 1 : 1 的靶，但在某些情況下，在剛沈積之後獲得包括 1 nm 至 10 nm 大小的晶粒的 In-Ga-Zn-O 基非單晶膜。透過酌情調節靶組分比、沈積壓力 (0.1 Pa 到 2.0 Pa)、電功率量 (250 W 到 3000 W : 8 英寸 ϕ)、溫度 (室溫到 100°C)、反應濺射沈積條件等，可控制晶粒有無及其密度，且能在 1 nm 到 10 nm 的範圍內調節晶粒直徑。第二 In-Ga-Zn-O 基非單晶膜的厚度是 5 nm 到 20 nm。不言而喻，在膜包括晶粒的情況下，晶粒的大小不

會超過膜厚度。這裏，第二 In-Ga-Zn-O 基非單晶膜的厚度是 5 nm。

第一 In-Ga-Zn-O 基非單晶膜和第二 In-Ga-Zn-O 基非單晶膜在彼此不同的條件下形成。例如，第一 In-Ga-Zn-O 基非單晶膜的沈積條件下的氧氣與氫氣流量比高於第二 In-Ga-Zn-O 基非單晶膜的沈積條件下的該流量比。具體而言，在稀有氣體（諸如氫氣或氮氣）氣氛（或包括至少 10% 或更少氧氣和 90% 或更多氫氣的氣氛）中形成第二 In-Ga-Zn-O 基非單晶膜，而在氧氣氣氛（或氫氣與氧氣流量比是 1 : 1 或更高的氣氛）中形成第一 In-Ga-Zn-O 基非單晶膜。

可在之前已經執行了反濺射的室中形成第二 In-Ga-Zn-O 基非單晶膜，或在不同於之前已經執行了反濺射的室的室中形成。

濺射方法的示例包括高頻功率源用作濺射功率源的 RF 濺射方法、直流濺射方法以及以脈衝方式施加偏置的脈衝直流濺射方法。在形成絕緣膜的情況下主要使用射頻濺射方法，而在形成金屬膜的情況下主要使用直流濺射方法。

此外，還存在可設置不同材料的多個靶的多源濺射裝置。利用該多源濺射裝置，可在同一室中沈積層疊的不同材料膜，或可在同一室中透過放電同時沈積多種材料。

此外，存在室中設置有磁鐵系統且用於磁控管濺射方

法的濺射裝置，且在不使用輝光放電的情況下使用微波產生電漿的用於 ECR 濺射方法的濺射裝置。

此外，作為透過濺射方法的沈積方法，還存在靶物質和濺射氣體組分在沈積期間相互化學反應以形成它們的化合物薄膜的反應濺射方法，以及在沈積期間也對基板施加電壓的偏置濺射方法。

接著，執行第二次光微影步驟以形成抗蝕劑掩模，然後蝕刻第一 In-Ga-Zn-O 基非單晶膜和第二 In-Ga-Zn-O 基非單晶膜。例如，透過使用混合了磷酸、醋酸以及硝酸的溶液的濕法蝕刻，去除不必要的部分，從而形成作為第一 In-Ga-Zn-O 基非單晶膜的氧化物半導體膜 109 和作為第二 In-Ga-Zn-O 基非單晶膜的氧化物半導體膜 111。注意，此處的蝕刻不限於濕法蝕刻，而可以是乾法蝕刻。注意，此階段的俯視圖對應於圖 8。

作為用於乾法蝕刻的蝕刻氣體，較佳的使用含氯的氣體（諸如氯氣（ Cl_2 ）、氯化硼（ BCl_3 ）、氯化矽（ SiCl_4 ）或四氯化碳（ CCl_4 ）之類的氯基氣體）。

替代地，可使用含氟氣體（諸如四氟化碳（ CF_4 ）、氟化硫（ SF_6 ）、氟化氮（ NF_3 ）或三氟甲烷（ CHF_3 ）之類的氟基氣體）、溴化氫（ HBr ）、氧氣（ O_2 ）、添加了諸如氦氣（ He ）或氬氣（ Ar ）之類的稀有氣體的這些氣體中的任一種等。

作為乾法蝕刻方法，可使用平行板 RIE（反應離子蝕刻）方法或 ICP（感應耦合電漿）蝕刻方法。為了將膜蝕

刻成期望形狀，可酌情調節蝕刻條件（施加給線圈狀電極的電功率量、施加給基板面上的電極的電功率量、基板面上的電極溫度等）。

作為用於濕法蝕刻的蝕刻劑，可使用透過混合磷酸、醋酸以及硝酸獲得的溶液、氨雙氧水混合物（雙氧水：氨：水=5：2：2）等。此外，還可使用 ITO07N（由 KANTO 化學公司(KANTO CHEMICAL CO., INC.)製造）。

透過清洗去除用於濕法蝕刻的蝕刻劑以及被蝕刻掉的材料。可提純包括蝕刻劑和蝕刻掉的材料廢液，從而重復使用該材料。當在蝕刻之後收集來自廢液的氧化物半導體層中包括的諸如銮之類的材料並且再利用時，可高效地使用資源且可降低成本。

根據材料適當地調節蝕刻條件（諸如蝕刻劑、蝕刻時間以及溫度），從而可將該材料蝕刻成期望形狀。

接著，執行第三光微影步驟以形成抗蝕劑掩模，並透過蝕刻去除不必要的部分以形成接觸孔，該接觸孔達到電極層或由與閘極電極層相同材料組成的引線。該接觸孔被設置用於與稍後形成的導電膜直接連接。例如，當形成閘極電極層與驅動器電路部分中的源或汲極電極層直接接觸的薄膜電晶體時，或當形成電連接至端子部分的閘極引線的端子時，形成接觸孔。

接著，在氧化物半導體膜 109 和氧化物半導體膜 111 上，透過濺射方法或真空蒸發方法形成由金屬材料組成的導電膜 132。圖 5B 示出了此階段的截面圖。

作為導電膜 132 的材料，可以是從 Al、Cr、Ta、Ti、Mo 以及 W 中選擇的元素、包含這些元素中的任一種作為其組分的合金、包含這些元素中的任一種的組合的合金等。此外，在 200°C 至 600°C 下執行熱處理的情況下，較佳的，該導電膜具有足以承受該熱處理的耐熱性。因為鋁本身具有低耐熱性、容易被腐蝕等缺點，所以它與具有耐熱性的導電材料組合使用。作為與 Al 組合使用的具有耐熱性的導電材料，可使用以下材料中的任一種：從鈦 (Ti)、鉭 (Ta)、鎢 (W)、鉬 (Mo)、鉻 (Cr)、釹 (Nd) 以及釷 (Sc) 中選擇的元素、包括這些元素中的任一種作為組分的合金、包括這些元素的任一種的組合的合金、以及包括這些元素中的任一種作為組分的氮化物。

這裏，導電膜 132 具有鈦膜的單層結構。替代地，導電膜 132 可具有兩層結構：鋁膜和堆疊於其上的鈦膜。再替代地，導電膜 132 可具有三層結構：Ti 膜、堆疊在 Ti 膜上的含 Nd (Al-Nd) 的鋁膜、以及堆疊在這些膜上的 Ti 膜。導電膜 132 可具有含矽鋁膜的單層結構。

接著，透過第四光微影步驟形成抗蝕劑掩模 131，並透過蝕刻去除不需要的部分，從而形成源或汲極電極層 105a 和 105b、用作源區或汲區的 n^+ 層 104a 和 104b、以及第二端子 122。這時使用濕法蝕刻或乾法蝕刻作為蝕刻方法。例如，當使用鋁膜或鋁合金膜作為導電膜 132 時，可執行使用磷酸、醋酸以及硝酸的混合溶液的濕法

蝕刻。這裏，透過使用氨雙氧水混合物的濕法蝕刻（雙氧水與氨以及水的比例為 5 : 2 : 2），蝕刻作為 Ti 膜的導電膜 132 以形成源或汲極電極層 105a 和 105b，並蝕刻氧化物半導體膜 111 以形成 n^+ 層 104a 和 104b。在此蝕刻步驟中，還將氧化物半導體膜 109 的暴露區域部分蝕刻為半導體層 133。因此， n^+ 層 104a 和 104b 之間的半導體層 133 的通道區具有小厚度。在圖 5C 中，在某一時刻透過使用氨雙氧水混合物執行用於形成源或汲極電極層 105a 和 105b 以及 n^+ 層 104a 和 104b 的蝕刻處理。因此，源或汲極電極層 105a 的末端部分和源或汲極電極層 105b 的末端部分分別與 n^+ 層 104a 的末端部分和 n^+ 層 104b 的末端部分對齊；因此形成了連續結構。此外，濕法蝕刻允許這些層被各向同性地蝕刻，從而源或汲極電極層 105a 和 105b 的末端部分被定位成比抗蝕劑掩模 131 的末端部分更向內。

接著，將鐵、鎳、鈷、銅、金、錳、鉬、鎢、鈮以及鉭金屬元素中的至少一種金屬元素 134 添加到作為氧化物半導體層的半導體層 133，藉此形成半導體層 103（圖 6A）。作為金屬元素 134，可使用鐵、鎳、鈷、銅、金、錳、鉬、鎢、鈮以及鉭金屬元素中的至少一種。例如，將鐵用作金屬元素 134，並透過離子注入方法添加它。透過使用設置有包括能蒸發固態源的加熱器的離子源室的離子注入裝置添加鐵。

因為在半導體層 133 上形成源或汲極電極層 105a 和

105b，所以源或汲極電極層 105a 和 105b 用作掩模，從而金屬元素 134 被添加到半導體層 133 的暴露區域。當金屬元素以此方式被選擇性地添加到半導體層 133 中時，所添加的金屬元素的濃度具有一種分佈，而且在半導體層 103 中還存在未添加金屬元素的區域。

透過添加該金屬元素，穩定了氧化物半導體層，且降低了氧化物半導體膜的光敏性，這能防止諸如截止電流增大之類的電特性變化。

透過上述步驟，可製造包括作為通道形成區的其中添加了金屬元素的半導體層 103 的薄膜電晶體 170。圖 6A 是此階段的截面圖。圖 9 示出了此階段的俯視圖。

然後，較佳的在 200°C 至 600°C 下，通常在 300°C 至 500°C 下，執行熱處理。例如，使用熔爐在氮氣氣氛下在 350°C 下執行熱處理一小時。透過此熱處理，執行 In-Ga-Zn-O 基非單晶膜的原子級重排。此熱處理（包括光退火等）是重要的，因為此熱處理能釋放妨礙載流子轉移的畸變。要注意的是，對熱處理的定時不存在特殊限制，只要在第二 In-Ga-Zn-O 基非單晶膜形成之後進行即可，而且例如，可在像素電極形成之後執行熱處理。

此外，半導體層 103 的通道形成區的暴露部分可經受氧自由基處理，從而可獲得常關閉型薄膜電晶體。此外，自由基處理可修復由蝕刻引起的半導體層 103 中的損傷。較佳的在 O₂ 或 N₂O 的氣氛下，較佳的在 N₂、He、或 Ar 等包括氧的氣氛下，執行自由基處理。可在添加了 Cl₂ 或

CF₄ 的上述氣氛下執行該自由基處理。注意較佳的在未施加偏置的情況下執行該自由基處理。

在第四光微影步驟中，由與源或汲極電極層 105a 和 105b 相同的材料製成的第二端子 122 保留在端子部分中。注意，第二端子 122 電連接至源極引線（包括源或汲極電極層 105a 和 105b 的源極引線）。

如果使用利用多色調掩模形成的具有不同厚度（通常兩種厚度）的多個區域的抗蝕劑掩模，則可減少抗蝕劑掩模的數量，從而導致簡化的方法和更低的成本。

接著，去除抗蝕劑掩模 131，並形成保護絕緣層 107 以覆蓋薄膜電晶體 170。可使用透過濺射方法等獲得的氮化矽膜、氧化矽膜、氧氮化矽膜、氧化鋁膜、氧化鋇膜等形成保護絕緣層 107。

接著，執行第五光微影步驟以形成抗蝕劑掩模，並蝕刻保護絕緣層 107 以形成達到源極電極層或汲極電極層 105b 的接觸孔 125。此外，在同一蝕刻步驟中還形成達到第二端子 122 的接觸孔 127 和達到第一端子 121 的接觸孔 126。圖 6B 示出了此階段的截面圖。

接著，去除抗蝕劑掩模，然後形成透明導電膜。由氧化銦（In₂O₃）、氧化銦-氧化錫合金（In₂O₃-SnO₂，簡稱爲 ITO）等透過濺射方法、真空蒸發方法等形成透明導電膜。使用鹽酸基溶液蝕刻這樣的材料。然而，因爲在蝕刻 ITO 時尤其容易產生殘留物，所以可使用氧化銦-氧化鋅合金（In₂O₃-ZnO）來改善蝕刻可加工性。

接著，執行第六光微影步驟以形成抗蝕劑掩模，並透過蝕刻去除不必要的部分，從而形成像素電極層 110。

在第六光微影步驟中，在電容器引線 108 與像素電極層 110 之間形成儲存電容器，其中電容器部分中的閘極絕緣層 102 和保護絕緣層 107 作為電介質。

此外，在第六光微影步驟中，用抗蝕劑掩模覆蓋第一端子和第二端子，從而保留了端子部分中的透明導電膜 128 和 129。透明導電膜 128 和 129 用作連接至 FPC 的電極或引線。在第一端子 121 上形成的透明導電膜 128 是用作柵引線的輸入端子的連接端子電極。在第二端子 122 上形成的透明導電膜 129 是用作源極引線的輸入端子的連接端子電極。

然後去除抗蝕劑掩模。圖 6C 示出了此階段的截面圖。注意，圖 10 是此階段的俯視圖。

圖 11A1 和 11A2 分別是此階段的閘極引線端子部分的截面圖和俯視圖。圖 11A1 是沿圖 11A2 的線 E1-E2 的截面圖。在圖 11A1 中，在保護絕緣膜 154 上形成的透明導電膜 155 是用作輸入端子的連接端子電極。此外，在圖 11A1 的端子部分中，由與閘極引線相同的材料組成的第一端子 151 和由與源極引線相同的材料組成的連接電極層 153 彼此交疊，且透過透明導電膜 155 彼此電連接，其中閘極絕緣層 152 插入在它們之間。注意，圖 6C 中透明導電膜 128 與第一端子 121 接觸的部分對應於圖 11A1 中透明導電膜 155 與第一端子 151 接觸的部分。

圖 11B1 和 11B2 分別是不同的於圖 6C 中所示的源極引線端子部分的截面圖和俯視圖。圖 11B1 是沿圖 11B2 的線 F1-F2 的截面圖。在圖 11B1 中，在保護絕緣膜 154 上形成的透明導電膜 155 是用作輸入端子的連接端子電極。此外，在圖 11B1 的端子部分中，在電連接至源極引線的第二端子 150 之下形成由與閘極引線相同的材料組成的電極層 156 且與第二端子 150 交疊，其中閘極絕緣層 152 插入它們之間。電極層 156 與第二端子 150 未電連接，而且如果電極層 156 的電位被設置成不同於第二端子 150 的電位，諸如浮置、GND 或 0V，則可形成用來防止雜訊或靜電的電容器。第二端子 150 電連接至透明導電膜 155，而且保護絕緣膜 154 插入在第二端子 150 與透明導電膜 155 之間。

根據像素密度設置多個閘極引線、源極引線以及電容器引線。在端子部分中，還安排了與閘極引線相同電位的多個第一端子、與源極引線相同電位的多個第二端子、與電容器引線相同電位的多個第三端子等。第一到第三端子的數量可以分別是給定的數量，而且可由本領域技術人員酌情確定。

透過這六個光微影步驟，可使用六個光微影掩模完成包括底閘 n 通道薄膜電晶體的薄膜電晶體 170 和儲存電容器的像素薄膜電晶體部分。當這些像素薄膜電晶體部分和儲存電容器被安排在對應於它們各自像素的矩陣中時，可形成像素部分，而且可獲得用於製造主動矩陣顯示裝置的

基板之一。為簡便起見，在此說明書中將這樣的基板稱為主動矩陣基板。

在製造主動矩陣液晶顯示裝置的情況下，主動矩陣基板和設置有對電極的對基板被相互接合，液晶層插入在它們之間。注意，在主動矩陣基板上設置有電連接至對基板上的對電極的公共電極，而且在端子部分中設置有電連接至公共電極的第四端子。設置第四端子從而公共電極被固定至諸如 GND 或 0 V 之類的預定電位。

本發明的實施例不限於圖 10 的像素結構，而且圖 12 示出了不同於圖 10 的俯視圖的示例。圖 12 示出一示例，其中未設置電容器引線，且像素電極與毗鄰像素的閘極引線交疊，而且保護絕緣膜和閘極絕緣膜插入在像素電極與毗鄰像素電極之間以形成儲存電容器。在該情況下，可忽略電容器引線和連接至該電容器引線的第三端子。注意，在圖 12 中，由相同的附圖標記標注與圖 10 中相同的部分。

在主動矩陣液晶顯示裝置中，驅動排列成矩陣的像素電極以在螢幕上形成顯示圖案。具體而言，在選定的像素電極與對應於該像素電極的對電極之間施加電壓，從而該像素電極與該對電極之間設置的液晶層受光調制，而此光調制被觀看者識別為顯示圖案。

在顯示運動圖像時，液晶顯示裝置存在問題，因為液晶分子本身的長回應時間引起運動圖像的拖影或模糊。為改善液晶顯示裝置的運動圖像特性，採用了稱為黑插入的

驅動方法，其中每隔一個幀周期在整個螢幕上顯示黑色。

替代地，可採用稱爲雙幀率驅動的驅動方法，其中垂直迴圈的頻率是通常垂直迴圈的頻率的 1.5 倍或更多倍、較佳的爲 2 倍或更多倍，以改善運動圖像特性。

進一步替代地，爲改善液晶顯示裝置的運動圖像特性，可採用一種驅動方法，其中使用多個 LED（發光二極體）光源或多個 EL 光源來形成表面光源作爲背光、而且在一個幀周期中以脈衝方式獨立地驅動該表面光源的每個光源。作爲該表面光源，可使用三種或更多種類型的 LED，或可使用發射白光的 LED。因爲能獨立地控制多個 LED，所以可使 LED 的發光時序與光調製的液晶層的時序同步。根據此驅動方法，可將部分 LED 關閉；因此，可獲得降低功耗的效果，尤其是在螢幕上顯示具有大部分爲黑的圖像的情況下。

透過組合這些驅動方法，相比於習知液晶顯示裝置的顯示特性，可改善液晶顯示裝置的諸如運動圖像特性之類的顯示特性。

此說明書中公開的 n 通道電晶體包括添加了金屬元素用於通道形成區且具有良好動態特性的氧化物半導體膜。因此，可對此說明書中公開的 n 通道電晶體組合應用這些驅動方法。

在製造發光顯示裝置的情況下，有機發光元件的一個電極（也稱爲陰極）被設置爲諸如 GND 或 0V 之類的低功率源電位；因此，端子部分設置有用於將該陰極設置爲諸

如 GND 或 0V 之類的低功率源電位的第四端子。此外，在製造發光顯示裝置的情況下，除源極引線和閘極引線之外，還設置了電源線。因此，端子部分設置有電連接至該電源線的第五端子。

將氧化物半導體用於薄膜電晶體導致製造成本減少。

可透過向氧化物半導體層添加金屬元素獲得具有穩定電特性的薄膜電晶體，而且可製造具有良好動態特性的薄膜電晶體。因此，可提供包括高可靠薄膜電晶體的半導體裝置。

可酌情將此實施例與其他實施例中公開的結構組合。

(實施例 7)

代替在實施例 1 到 6 中作為 In-Ga-Zn-O 基非單晶膜的氧化物半導體層 ($\text{InMO}_3(\text{ZnO})_m(m>0)$ 膜)，可使用 M 是不同金屬元素的 $\text{InMO}_3(\text{ZnO})_m(m>0)$ 膜。

作為在此說明書中使用的氧化物半導體，形成透過 $\text{InMO}_3(\text{ZnO})_m(m>0)$ 表示的材料的薄膜，而且製造了使用該薄膜作為半導體層的薄膜電晶體。注意，M 表示從鎵 (Ga)、鐵 (Fe)、鎳 (Ni)、錳 (Mn) 以及鈷 (Co) 中選擇的一種或多種金屬元素。存在包含 Ga 和除 Ga 之外的上述金屬元素--例如 Ga 和 Ni 或 Ga 和鐵--作為 M 的情況。而且，在該氧化物半導體中，在某些情況下，除包含金屬元素作為 M 之外，還包含諸如 Fe 或 Ni 之類的過渡金屬元素或過渡金屬的氧化物作為雜質元素。注意，在

氧化物半導體膜的沈積期間包含透過 M 表示的金屬元素和上述雜質元素，因此獲得 $\text{InMO}_3(\text{ZnO})_m(m>0)$ 膜。

將鐵、鎳、鈷、銅、金、錳、鉬、鎢、鈮以及鉍金屬元素中的至少一種添加到諸如 $\text{InMO}_3(\text{ZnO})_m(m>0)$ 膜之類的薄氧化物半導體層中。透過選擇用於添加金屬元素的條件和方法，可控制添加了金屬元素的區域或氧化物半導體層中的金屬元素的濃度分佈。

當將金屬元素添加到氧化物半導體層中時，該金屬元素成爲氧化物半導體層中的複合中心，由此會降低氧化物半導體層的光敏性。低光敏性能穩定薄膜電晶體的電特性，且能防止由臨界值電壓變化等引起的截止電流增大。

該金屬元素透過被添加到 $\text{InMO}_3(\text{ZnO})_m(m>0)$ 膜中而成爲該膜的複合中心，藉此可降低其光敏性。作爲該金屬元素，可使用鐵、鎳、鈷、銅、金、錳、鉬、鎢、鈮以及鉍金屬元素中的至少一種。不管 $\text{InMO}_3(\text{ZnO})_m(m>0)$ 膜中包含的金屬元素類型如何，透過添加這些金屬，可穩定薄膜電晶體的電特性。此外，可控制添加了該金屬元素的區域或氧化物半導體層中的金屬元素的濃度分佈，藉此可降低其光敏性，並有效地穩定薄膜電晶體的電特性。

可透過向氧化物半導體層添加金屬元素獲得具有穩定電特性的薄膜電晶體，而且可製造具有良好動態特性的薄膜電晶體。因此，可提供包括高可靠薄膜電晶體的半導體裝置。

(實施例 8)

以下將描述一實施例，其中在顯示裝置中的同一基板上形成排列在像素部分中的驅動器電路和薄膜電晶體的至少一部分，該顯示裝置是半導體裝置的一個示例。

根據實施例 1 到 7 形成要設置在像素部分中的薄膜電晶體。此外，實施例 1 到 7 中描述的薄膜電晶體是 n 通道 TFT，因此在與像素部分的薄膜電晶體相同的基板上形成驅動器電路中可包括 n 通道 TFT 的驅動器電路的一部分。

圖 14A 是作為半導體裝置的示例的主動矩陣液晶顯示裝置的框圖的示例。圖 14A 中所示的顯示裝置在基板 5300 上包括：像素部分 5301，其包括分別設置有顯示元件的多個像素；選擇像素的掃描線驅動器電路 5302；以及控制輸入選定像素的視頻信號的信號線驅動器電路 5303。

像素部分 5301 透過從信號線驅動器電路 5303 沿行方向延伸的多個信號線 S1 到 Sm (未示出) 連接至信號線驅動器電路 5303，且透過從掃描線驅動器電路 5302 沿列方向延伸的多個掃描線 G1 到 Gn (未示出) 連接至掃描線驅動器電路 5302。像素部分 5301 包括排列成矩陣以便對應於信號線 S1 到 Sm 和掃描線 G1 到 Gn 的多個像素 (未示出)。各個像素連接至信號線 Sj (信號線 S1 到 Sm 中的一個) 和掃描線 Gj (掃描線 G1 到 Gn 中的一個)。

此外，實施例 1 到 7 中描述的薄膜電晶體是 n 通道

TFT，而參照圖 15 描述包括 n 通道 TFT 的信號線驅動器電路。

圖 15 中所示的信號線驅動器電路包括驅動器 IC 5601、開關組 5602_1 到 5602_M、第一引線 5611、第二引線 5612、第三引線 5613 以及引線 5621_1 到 5621_M。開關組 5602_1 到 5602_M 的每一個包括第一薄膜電晶體 5603a、第二薄膜電晶體 5603b 以及第三薄膜電晶體 5603c。

驅動器 IC 5601 連接至第一引線 5611、第二引線 5612、第三引線 5613 以及引線 5621_1 到 5621_M。開關組 5602_1 到 5602_M 中的每一個連接至第一引線 5611、第二引線 5612 以及第三引線 5613，而引線 5621_1 到 5621_M 分別連接至開關組 5602_1 到 5602_M。引線 5621_1 到 5621_M 中的每一個經由第一薄膜電晶體 5603a、第二薄膜電晶體 5603b 以及第三薄膜電晶體 5603c 連接至三個信號線。例如，第 J 行的引線 5621_J（引線 5621_1 到 5621_M 中的一個）分別經由開關組 5602_J 中包括的第一薄膜電晶體 5603a、第二薄膜電晶體 5603b 以及第三薄膜電晶體 5603c 連接至信號線 S_{j-1} 、信號線 S_j 以及信號線 S_{j+1} 。

信號被輸入第一引線 5611、第二引線 5612 以及第三引線 5613 中的每一個。

注意，較佳的在單晶基板上形成驅動器 IC 5601。此外，較佳的在與像素部分相同的基板上形成開關組

5602_1 到 5602_M。因此，較佳的，透過 FPC 等連接驅動器 IC 5601 和開關組 5602_1 到 5602_M。

接著，參照圖 16 中所示的時序圖描述圖 15 中所示的信號線驅動器電路的操作。圖 16 中的時序圖示出選擇了第 i 列的掃描線 G_i 的情況。第 i 列的掃描線 G_i 的選擇周期被分成第一子選擇周期 T_1 、第二子選擇周期 T_2 以及第三子選擇周期 T_3 。此外，即使選擇了另一行的掃描線，圖 15 中的信號線驅動器電路也以與圖 16 相似的方式工作。

注意，圖 16 中的時序圖示出第 J 行的引線 5621_J 分別經由第一薄膜電晶體 5603a、第二薄膜電晶體 5603b 以及第三薄膜電晶體 5603c 連接至信號線 S_{j-1} 、信號線 S_j 以及信號線 S_{j+1} 的情況。

注意，圖 16 中的時序圖示出選擇了第 i 列的掃描線 G_i 的時序、導通/截止第一薄膜電晶體 5603a 的時序 5703a、導通/截止第二薄膜電晶體 5603b 的時序 5703b、導通/截止第三薄膜電晶體 5603c 的時序 5703c 以及輸入第 J 行的引線 5621_J 的信號 5721_J。

在第一子選擇周期 T_1 、第二子選擇周期 T_2 以及第三子選擇周期 T_3 中，不同的視頻信號被輸入引線 5621_1 到 5621_M。例如，在第一子選擇周期 T_1 中輸入引線 5621_J 的視頻信號被輸入信號線 S_{j-1} ，在第二子選擇周期 T_2 中輸入引線 5621_J 的視頻信號被輸入信號線 S_j ，以及在第三子選擇周期 T_3 中輸入引線 5621_J 的視頻信號被輸入信

號線 S_{j+1} 。此外，透過資料 $_j-1$ 、資料 $_j$ 以及資料 $_j+1$ 表示在第一子選擇周期 $T1$ 、第二子選擇周期 $T2$ 以及第三子選擇周期 $T3$ 中輸入引線 5621_J 的視頻信號。

如圖 16 所示，在第一子選擇周期 $T1$ 中，第一薄膜電晶體 $5603a$ 導通，而第二薄膜電晶體 $5603b$ 和第三薄膜電晶體 $5603c$ 截止。此時，輸入引線 5621_J 的資料 $_j-1$ 經由第一薄膜電晶體 $5603a$ 被輸入信號線 S_{j-1} 。在第二子選擇周期 $T2$ 中，第二薄膜電晶體 $5603b$ 導通，而第一薄膜電晶體 $5603a$ 和第三薄膜電晶體 $5603c$ 截止。此時，輸入引線 5621_J 的資料 $_j$ 經由第二薄膜電晶體 $5603b$ 被輸入信號線 S_j 。在第三子選擇周期 $T3$ 中，第三薄膜電晶體 $5603c$ 導通，而第一薄膜電晶體 $5603a$ 和第二薄膜電晶體 $5603b$ 截止。此時，輸入引線 5621_J 的資料 $_j+1$ 經由第三薄膜電晶體 $5603c$ 被輸入信號線 S_{j+1} 。

如上所述，在圖 15 中的信號線驅動器電路中，透過將一個閘選擇周期分成三個，可在一個閘選擇周期中將視頻信號從一個引線 5621 輸入到三個信號線中。因此，在圖 15 中的信號線驅動器電路中，在設置有驅動器 IC 5601 的基板與設置有像素部分的基板之間的連接的數量可以是信號線數量的約 $1/3$ 。連接數量被減少到信號線數量的約 $1/3$ ，因此可提高圖 15 中的信號線驅動器電路的可靠性、生產率等。

要注意的是，對薄膜電晶體的排列、數量、驅動方法等並無特殊限制，只要將一個閘選擇周期分成多個子選擇

周期，並如圖 15 所示地在相應的子選擇周期將視頻信號從一個引線輸入多個信號線即可。

例如，當在三個或更多個子選擇周期中將視頻信號從一個引線輸入到三個或更多個信號線時，只需要添加一個薄膜電晶體和用於控制該薄膜電晶體的一個引線。要注意的是，當一個閘選擇周期被分成四個或多個子選擇周期時，一個子選擇周期變得更短。因此，較佳的將一個閘選擇周期分成兩個或三個子選擇周期。

作為另一示例，可將一個選擇周期分成如圖 17 的時序圖所示的預充電周期 T_p 、第一子選擇周期 T_1 、第二子選擇周期 T_2 以及第三子選擇周期 T_3 。圖 17 的時序圖示出選擇了第 i 列的掃描線 G_i 的時序、第一薄膜電晶體 5603a 導通/截止的時序 5803a、第二薄膜電晶體 5603b 導通/截止的時序 5803b、第三薄膜電晶體 5603c 導通/截止的時序 5803c 以及輸入第 J 行的引線 5621 $_J$ 的信號 5821 $_J$ 。如圖 17 所示，第一薄膜電晶體 5603a、第二薄膜電晶體 5603b 以及第三薄膜電晶體 5603c 在預充電周期 T_p 中導通。此時，輸入引線 5621 $_J$ 的預充電電壓 V_p 分別經由第一薄膜電晶體 5603a、第二薄膜電晶體 5603b 以及第三薄膜電晶體 5603c 被輸入信號線 S_{j-1} 、信號線 S_j 以及信號線 S_{j+1} 。在第一子選擇周期 T_1 中，第一薄膜電晶體 5603a 導通，而第二薄膜電晶體 5603b 和第三薄膜電晶體 5603c 截止。此時，輸入引線 5621 $_J$ 的資料 $_j-1$ 經由第一薄膜電晶體 5603a 被輸入信號線 S_{j-1} 。在第二子選

擇周期 T2 中，第二薄膜電晶體 5603b 導通，而第一薄膜電晶體 5603a 和第三薄膜電晶體 5603c 截止。此時，輸入引線 5621_J 的資料 $_j$ 經由第二薄膜電晶體 5603b 被輸入信號線 S_j 。在第三子選擇周期 T3 中，第三薄膜電晶體 5603c 導通，而第一薄膜電晶體 5603a 和第二薄膜電晶體 5603b 截止。此時，輸入引線 5621_J 的資料 $_j+1$ 經由第三薄膜電晶體 5603c 被輸入信號線 S_{j+1} 。

如上所述，在施加了圖 17 的時序圖的圖 15 的信號線驅動器電路中，可將視頻信號高速寫入像素中，因為透過在子選擇周期之前提供預充電選擇周期可對信號線預充電。注意，透過共同的附圖標記表示圖 17 中類似於圖 16 的部分，而且省略相似部分或具有相似功能的部分的詳細描述。

接著，描述了掃描線驅動器電路的結構。該掃描線驅動器電路包括移位暫存器和緩衝器。此外，該掃描線驅動器電路可包括位準移位器。在該掃描線驅動器電路中，當將時鐘信號 (CLK) 和啓動脈衝信號 (SP) 輸入移位暫存器時，產生選擇信號。所產生的選擇信號被緩衝器儲存和放大，而所得的信號被提供給相應的掃描線。一個線的像素中的電晶體的閘極電極連接至掃描線。因為一個線的像素中的電晶體必須同時立即導通，所以使用了能提供大電流的緩衝器。

將參照圖 18 和圖 19 描述用於掃描線驅動器電路的一部分的移位暫存器的一種模式。

圖 18 示出該移位暫存器的電路結構。圖 18 中所示的移位暫存器包括多個正反器：正反器 5701_i 到 5701_n。使用第一時鐘信號、第二時鐘信號、啓動脈衝信號以及重置信號來操作該移位暫存器。

將描述圖 18 的移位暫存器的連接關係。在圖 18 的移位暫存器中的第 *i* 級正反器 5701_i（正反器 5701₁ 到 5701_n 中的一個）中，圖 19 中所示的第一引線 5501 連接至第七引線 5717_{i-1}，圖 19 中所示的第二引線 5502 連接至第七引線 5717_{i+1}，圖 19 中所示的第三引線 5503 連接至第七引線 5717_i，以及圖 19 中所示的第六引線 5506 連接至第五引線 5715。

此外，圖 19 中所示的第四引線 5504 連接至奇數級的正反器中的第二引線 5712，且連接至偶數級的正反器中的第三引線 5713。圖 19 中所示的第五引線 5505 連接至第四引線 5714。

注意，圖 19 中所示的第一級正反器 5701₁ 的第一引線 5501 連接至第一引線 5711。而且，圖 19 中所示的第 *n* 級正反器 5701_n 的第二引線 5502 連接至第六引線 5716。

注意，第一引線 5711、第二引線 5712、第三引線 5713 以及第六引線 5716 可被分別稱爲第一信號線、第二信號線、第三信號線以及第四信號線。第四引線 5714 和第五引線 5715 可被分別稱爲第一電源線和第二電源線。

接著，圖 19 示出圖 18 中所示正反器的細節。圖 19

中所示的正反器包括第一薄膜電晶體 5571、第二薄膜電晶體 5572、第三薄膜電晶體 5573、第四薄膜電晶體 5574、第五薄膜電晶體 5575、第六薄膜電晶體 5576、第七薄膜電晶體 5577 以及第八薄膜電晶體 5578。第一薄膜電晶體 5571、第二薄膜電晶體 5572、第三薄膜電晶體 5573、第四薄膜電晶體 5574、第五薄膜電晶體 5575、第六薄膜電晶體 5576、第七薄膜電晶體 5577 以及第八薄膜電晶體 5578 中的每一個均為 n 通道電晶體，而且在閘極-源極電壓 (V_{gs}) 超過臨界值電壓 (V_{th}) 時導通。

接著，以下將描述圖 18 中所示的正反器的連接結構。

第一薄膜電晶體 5571 的第一電極（源極電極和汲極電極中的一個）連接至第四引線 5504。第一薄膜電晶體 5571 的第二電極（源極電極和汲極電極中的另一個）連接至第三引線 5503。

第二薄膜電晶體 5572 的第一電極連接至第六引線 5506。第二薄膜電晶體 5572 的第二電極連接至第三引線 5503。

第三薄膜電晶體 5573 的第一電極連接至第五引線 5505，而第三薄膜電晶體 5573 的第二電極連接至第二薄膜電晶體 5572 的閘極電極。第三薄膜電晶體 5573 的閘極電極連接至第五引線 5505。

第四薄膜電晶體 5574 的第一電極連接至第六引線 5506。第四薄膜電晶體 5574 的第二電極連接至第二薄膜

電晶體 5572 的閘極電極。第四薄膜電晶體 5574 的閘極電極連接至第一薄膜電晶體 5571 的閘極電極。

第五薄膜電晶體 5575 的第一電極連接至第五引線 5505。第五薄膜電晶體 5575 的第二電極連接至第一薄膜電晶體 5571 的閘極電極。第五薄膜電晶體 5575 的閘極電極連接至第一引線 5501。

第六薄膜電晶體 5576 的第一電極連接至第六引線 5506。第六薄膜電晶體 5576 的第二電極連接至第一薄膜電晶體 5571 的閘極電極。第六薄膜電晶體 5576 的閘極電極連接至第二薄膜電晶體 5572 的閘極電極。

第七薄膜電晶體 5577 的第一電極連接至第六引線 5506。第七薄膜電晶體 5577 的第二電極連接至第一薄膜電晶體 5571 的閘極電極。第七薄膜電晶體 5577 的閘極電極連接至第二引線 5502。第八薄膜電晶體 5578 的第一電極連接至第六引線 5506。第八薄膜電晶體 5578 的第二電極連接至第二薄膜電晶體 5572 的閘極電極。第八薄膜電晶體 5578 的閘極電極連接至第一引線 5501。

注意，第一薄膜電晶體 5571 的閘極電極、第四薄膜電晶體 5574 的閘極電極、第五薄膜電晶體 5575 的第二電極、第六薄膜電晶體 5576 的第二電極以及第七薄膜電晶體 5577 的第二電極所連接的點被稱為節點 5543。第二薄膜電晶體 5572 的閘極電極、第三薄膜電晶體 5573 的第二電極、第四薄膜電晶體 5574 的第二電極、第六薄膜電晶體 5576 的閘極電極以及第八薄膜電晶體 5578 的第二電極

所連接的點被稱為節點 5544。

注意，第一引線 5501、第二引線 5502、第三引線 5503 以及第四引線 5504 可被分別稱為第一信號線、第二信號線、第三信號線以及第四信號線。第五引線 5505 和第六引線 5506 可被分別稱為第一電源線和第二電源線。

此外，可僅使用實施例 1 中描述的 n 通道 TFT 形成信號線驅動器電路和掃描線驅動器電路。實施例 1 中所描述的 n 通道 TFT 具有電晶體的高遷移率，從而可提高驅動器電路的驅動頻率。此外，透過作為 In-Ga-Zn-O 基非單晶膜的源極和汲極區減小了寄生電容；因此，實施例 1 中描述的 n 通道 TFT 具有高的頻率特性（稱為 f 特性）。例如，使用實施例 1 中所描述的 n 通道 TFT 的掃描線驅動器電路可高速地工作，從而可提高幀頻率並實現黑圖像的插入。

此外，例如，當提高了掃描線驅動器電路中的電晶體通道帶寬或設置了多個掃描線驅動器電路時，可實現更高的幀頻率。當設置了多個掃描線驅動器電路時，用於驅動偶數行的掃描線的掃描線驅動器電路被設置在一側，而用於驅動奇數行的掃描線的掃描線驅動器電路被設置在另一側；因此可實現幀頻率的提高。此外，使用多個掃描線驅動器電路用於向同一掃描線輸出信號對於增大顯示裝置的大小是有利的。

此外，當製造作為半導體裝置的示例的主動矩陣發光顯示裝置時，在至少一個像素中安排多個薄膜電晶體，從

而較佳的安排多個掃描線驅動器電路。圖 14B 示出主動矩陣發光顯示裝置的框圖的示例。

圖 14B 中所示的發光顯示裝置在基板 5400 上包括：像素部分 5401，其包括分別設置有顯示元件的多個像素；用於選擇像素的第一掃描線驅動器電路 5402 和第二掃描線驅動器電路 5404；以及用於控制輸入選定像素的視頻信號的信號線驅動器電路 5403。

當輸入圖 14B 中所示的發光顯示裝置的像素的視頻信號是數位信號時，透過切換電晶體的導通/截止使像素發射光或不發射光。因此，可使用區域灰度法或時間灰度法顯示灰度。區域灰度法指的是基於視頻信號將一個像素分成多個子像素、而且獨立驅動各個子像素從而顯示灰度的驅動方法。此外，時間灰度方法指的是控制像素發射光的周期從而顯示灰度的驅動方法。

因為發光元件的回應時間高於液晶元件等的回應時間，所以發光元件比液晶元件更適合於時間灰度方法。具體而言，在利用時間灰度方法顯示的情況下，將一個幀周期分成多個子幀周期。接著，根據視頻信號，在各個子幀周期將像素中的發光元件置為發光狀態或不發光狀態。透過將一個幀周期分成多個子幀周期，可透過視頻信號控制像素在一個幀周期中實際發光的周期時間的總長度，從而可顯示灰度。

注意，在圖 14B 中所示的發光顯示裝置的示例中，當兩個開關 TFT 被安排在一個像素中時，第一掃描線驅動

器電路 5402 產生被輸入用作兩個開關 TFT 中的一個的閘極引線的第一掃描線的信號，而第二掃描線驅動器電路 5404 產生被輸入用作兩個開關 TFT 中的另一個的閘極引線的第二掃描線的信號；不過，一個掃描線驅動器電路既可產生被輸入第一掃描線的信號又可產生被輸入第二掃描線的信號。此外，例如，有可能在每個像素中設置用於控制開關元件的操作的多個掃描線，這取決於一個像素中所包括的開關 TFT 的數量。在此情況下，一個掃描線驅動器電路可產生被輸入多個掃描線的所有信號，或多個掃描線驅動器電路可產生被輸入多個掃描線的信號。

而且在該發光顯示裝置中，可在與像素部分的薄膜電晶體相同的基板上形成可包括驅動器電路中的 n 通道 TFT 的驅動器電路的一部分。替代地，可僅使用實施例 1 到 7 中描述的 n 通道 TFT 形成信號線驅動器電路和掃描線驅動器電路。

而且，上述驅動器電路可用於使用電連接至開關元件的元件來驅動電子墨水的電子紙，而不限於液晶顯示裝置或發光顯示裝置的應用。電子紙也被稱為電泳顯示裝置（電泳顯示器），而且其有利之處在於，它具有與普通紙張一樣的可閱讀性，它具有比其他顯示裝置更低的功耗，而且它可被製造得薄和輕。

電泳顯示器可具有多種模式。電泳顯示器包括散佈在溶劑或溶質中的多個微膠囊，各個微膠囊包含帶正電的第一粒子和帶負電的第二粒子。透過對這些微膠囊施加電

場，微膠囊中的粒子按相反方向彼此運動，從而僅顯示聚集在一側的粒子的顏色。注意第一粒子和第二粒子分別包含色素，而且在無電場的情況下不移動。而且，第一粒子和第二粒子具有不同的顏色（可以是無色的）。

因此，電泳顯示器是利用所謂的介電電泳效應的顯示器，具有高介電常數的物質透過該效應移動至高電場區。電泳顯示裝置不需要使用液晶顯示裝置中需要的極化器或對基板，而且電泳顯示裝置的重量和厚度均可被減少為液晶顯示裝置的重量和厚度的一半。

在溶劑中散佈的上述微膠囊所處於的溶液被稱為電子墨水。可將此電子墨水印刷在玻璃、塑膠、布料、紙張等的表面上。此外，透過使用具有色素的濾色器或粒子，還可實現彩色顯示。

此外，如果酌情將多個上述微膠囊安排在主動矩陣基板以插入兩個電極之間，則可完成主動矩陣顯示裝置，而且可透過對這些微膠囊施加電場來實現顯示。例如，可使用透過實施例 1 到 7 中所描述的薄膜電晶體獲得的主動矩陣基板。

注意，微膠囊中的第一粒子和第二粒子可分別由從導電材料、絕緣材料、半導體材料、磁性材料、液晶材料、鐵電材料、電致發光材料、電致變色材料、以及磁泳材料中選擇的單種材料組成，或由這些材料的任一種的複合材料組成。

透過上述方法，可將高可靠的顯示裝置製造為半導體

裝置。

可利用其他實施例中描述的結構以適當的組合實現此實施例。

（實施例 9）

當製造了薄膜電晶體並將其用於像素部分並進一步用於驅動器電路時，可製造具有顯示功能的半導體裝置（也稱為顯示裝置）。此外，當在與像素部分相同的基板上形成使用薄膜電晶體的驅動器電路的一部分或全部時，可獲得板上系統。

顯示裝置包括顯示元件。作為該顯示元件，可使用液晶元件（也稱為液晶顯示元件）或發光元件（也稱為發光顯示元件）。發光元件在其種類中包括照度受電流或電壓控制的元件，具體包括無機電致發光（EL）元件、有機 EL 元件等。此外，可使用諸如電子墨水之類的對比度受電效應改變的顯示介質。

此外，該顯示裝置包括封裝有顯示元件的面板和包括安裝在面板上的控制器的 IC 等的模組。本發明還關於元件基板，其對應於顯示裝置的製造工藝中在完成顯示元件之前的一種模式，而且該元件基板設置有用於向多個像素中的每一個中的顯示元件提供電流的裝置。具體而言，該元件基板可以處於僅形成顯示元件的一個像素電極之後的狀態、在形成作為像素電極的導電膜之後的狀態、在該導電膜被蝕刻以形成像素電極之前的狀態或任何其他狀態。

注意，此說明書中的顯示裝置表示圖像顯示裝置、顯示裝置或光源（包括發光裝置）。此外，該顯示裝置在其種類中還可包括以下模組：附連有諸如 FPC（撓性印刷電路）、TAB（帶式自動接合）帶或 TCP（帶式載體封裝）之類的連接器的模組；具有在其末梢設置有印刷線路板的 TAB 帶或 TCP 的模組；以及 IC（積體電路）透過 COG（玻璃上的晶片）方法直接安裝在顯示元件上的模組。

將參照圖 22A1、22A2 以及 22B 描述作為半導體裝置的一個實施例的液晶顯示面板的外觀和截面。圖 22A1 和 22A2 分別是面板的俯視圖，其中在第一基板 4001 上形成高可靠薄膜電晶體 4010 和 4011，而且液晶元件 4013 被密封劑 4005 密封在第一基板 4001 與第二基板 4006 之間。薄膜電晶體 4010 和 4011 分別包括如實施例 1 中所描述的添加了金屬元素的作為半導體層的氧化物半導體膜。圖 22B 是沿圖 22A1 和圖 22A2 的線 M-N 的截面圖。

設置了密封劑 4005 以包圍像素部分 4002 和設置在第一基板 4001 上的掃描線驅動器電路 4004。在像素部分 4002 和掃描線驅動器電路 4004 之上設置第二基板 4006。因此，透過第一基板 4001、密封劑 4005 以及第二基板 4006 使像素部分 4002 和掃描線驅動器電路 4004 以及液晶層 4008 密封到一起。在單獨製備的基板上使用單晶半導體膜或多晶半導體膜形成的信號線驅動器電路 4003 安裝在第一基板 4001 上與被密封劑 4005 包圍的區域不同的區域中。

要注意，對於單獨形成的驅動器電路的連接方法無特殊限制，而且可使用 COG 方法、引線接合方法、TAB 方法等。圖 22A1 示出透過 COG 方法安裝信號線驅動器電路 4003 的示例，而圖 22A2 示出透過 TAB 方法安裝信號線驅動器電路 4003 的示例。

在第一基板 4001 上設置的像素部分 4002 和掃描線驅動器電路 4004 各包括多個薄膜電晶體。圖 22B 示出像素部分 4002 中包括的薄膜電晶體 4010 和掃描線驅動器電路 4004 中包括的薄膜電晶體 4011。絕緣層 4020 和 4021 設置在薄膜電晶體 4010 和 4011 上。

作為薄膜電晶體 4010 和 4011 中的每一個，可採用如實施例 1 所描述的包括添加了金屬元素的氧化物半導體膜作為半導體層的高可靠薄膜電晶體。替代地，可採用實施例 2 到 7 中所描述的薄膜電晶體。在此實施例中，薄膜電晶體 4010 和 4011 是 n 通道薄膜電晶體。

液晶元件 4013 中包括的像素電極層 4030 電連接至薄膜電晶體 4010。在第二基板 4006 上形成液晶元件 4013 的對電極層 4031。像素電極層 4030、對電極層 4031 以及液晶層 4008 相互交疊的部分對應於液晶元件 4013。要注意，像素電極層 4030 和對電極層 4031 分別設置有起對準膜作用的絕緣層 4032 和絕緣層 4033。液晶層 4008 被夾在像素電極層 4030 與對電極層 4031 之間，其中還有絕緣層 4032 和 4033。

要注意，可由玻璃、金屬（通常是不銹鋼）、陶瓷或

塑膠製成第一基板 4001 和第二基板 4006。作為塑膠，可使用 FRP（玻璃纖維強化塑膠）板、PVF（聚氟乙烯）膜、聚酯膜、或丙烯酸類樹脂膜。替代地，可使用有鋁箔夾在 PVF 膜或聚酯膜之間的結構的薄板。

透過絕緣膜的選擇性蝕刻而獲得由附圖標記 4035 表示的柱狀隔離件，而且被設置而用於控制像素電極層 4030 與相對電極層 4031 之間的距離（單元間隙）。注意還可使用球狀隔離件。相對電極層 4031 電連接至設置在與薄膜電晶體 4010 相同的基板上的公共電位線。透過使用公共連接部分，相對電極層 4031 可透過設置在該對基板之間的導電粒子電連接至公共電位線。注意，這些導電粒子包含在密封劑 4005 中。

替代地，可使用不需要對準膜的表現出藍相的液晶。藍相是液晶相之一，當膽甾型液晶的溫度升高時，剛好在膽甾相變成各向同性相之前產生藍相。因為僅在窄溫度範圍中產生藍相，所以將包含 5%或更多重量百分比的手性劑的液晶組合物用於液晶層 4008 以展寬該溫度範圍。包括表現出藍相的液晶和手性劑的液晶組合物具有 10 μ s 到 100 μ s 的短回應時間、具有不需要對準工藝的光學各向同性、且具有小的視角依賴性。

除透射型液晶顯示裝置之外，本發明的實施例還可應用於反射型液晶顯示裝置或半透射型液晶顯示裝置。

描述了極化板設置在基板的外表面上而用於顯示元件的著色層和電極層設置在基板的內表面上的液晶顯示裝置

的示例；不過，極化板還可設置在基板的內表面上。極化板和著色層的層疊結構不限於在此實施例中描述的結構，而可根據極化板和著色層的材料或製造步驟的條件來酌情設置。此外，可設置用作黑色基質的擋光膜。

此外，為減少薄膜電晶體的表面粗糙度和提高薄膜電晶體的可靠性，使用作為保護膜或平坦化絕緣膜的絕緣層（絕緣層 4020 和絕緣層 4021）覆蓋實施例 1 獲得的薄膜電晶體。注意，設置該保護膜用於防止空氣中包含的諸如有機物質、金屬物質或水汽之類的雜質進入，而且較佳的該保護膜是緻密膜。可使用氧化矽膜、氮化矽膜、氧氮化矽膜、氮氧化矽膜、氧化鋁膜、氮化鋁膜、氧氮化鋁膜以及氮氧化鋁膜中的任一種透過濺射方法將該保護膜形成為單層膜或層疊膜。雖然在此實施例中描述了透過濺射方法形成保護膜的示例，但本發明的實施例不限於此方法，而且可採用多種方法。

這裏，形成了具有層疊結構的絕緣層 4020 作為保護膜。作為絕緣層 4020 的第一層，透過濺射方法形成氧化矽膜。使用氧化矽膜作為保護膜具有防止用於源和汲極電極層的鋁膜的小丘的效果。

此外，形成絕緣層作為保護膜的第二層。在此實施例中，作為絕緣層 4020 的第二層，透過濺射方法形成氮化矽膜。將氮化矽膜用作保護膜可防止諸如鈉離子之類的移動離子進入半導體區，從而抑制 TFT 的電特性變化。

在形成保護膜之後，可使該半導體層經受退火

(300°C 到 400°C) 。

形成絕緣層 4021 作為平坦化絕緣膜。作為絕緣層 4021，可使用諸如聚酰亞胺、丙烯酸、苯並環丁烯、聚醯胺或環氧樹脂之類的具有耐熱性的有機材料。除這些有機材料之外，還有可能使用低介電常數材料（低 k 材料）、矽氧烷基樹脂、PSG（磷矽玻璃）、BPSG（硼磷矽玻璃）等。注意，可透過堆疊由這些材料組成的多層絕緣膜來形成絕緣層 4021。

注意，矽氧烷樹脂是由作為起始材料的矽氧烷材料組成且具有 Si-O-Si 鍵的樹脂。作為取代基，可使用有機基（例如烷基或芳香基）或氟基。該有機基可包括氟基。

對於形成絕緣層 4021 的方法沒有特殊限制，而且根據材料，可透過使用濺射法、SOG 法、旋塗法、浸漬法、噴塗法、液滴放電法（例如噴墨法、絲網印刷、膠版印刷等）、刮片法、輥塗法、幕塗法、刀塗法等形成絕緣層 4021。在使用材料解決方案形成絕緣層 4021 的情況下，可在烘焙步驟同時對該半導體層退火（在 300°C 到 400°C 下）。絕緣層 4021 的烘焙步驟也用作半導體層的退火步驟，藉此可高效地製造半導體裝置。

像素電極層 4030 和對電極層 4031 可由諸如包含氧化鎢的氧化銦、包含氧化鎢的氧化鋅銦、包含氧化鈦的氧化銦、包含氧化鈦的氧化錫銦、氧化錫銦（下文稱為 ITO）、氧化鋅銦或添加了氧化矽的氧化錫銦之類的透光導電材料製成。

包含導電高分子（也稱為導電聚合物）的導電組合物可用於像素電極層 4030 和對電極層 4031。由導電組合物製成的像素電極較佳的具有 10000 歐姆每方塊或更低的薄膜電阻和在 550 nm 波長下的 70% 或更高的透射率。此外，導電組合物中包含的導電高分子的電阻率較佳的為 $0.1 \Omega \cdot \text{cm}$ 或更低。

作為該導電高分子，可使用所謂的 π 電子共軛導電聚合物。例如，有可能使用聚苯胺及其衍生物、聚吡咯及其衍生物、聚噻吩及其衍生物、或它們中的兩種或多種的共聚物。

此外，從 FPC 4018 對單獨形成的信號線驅動器電路 4003 以及掃描線驅動器電路 4004 或像素部分 4002 提供多個信號和電位。

連接端子電極 4015 由與液晶元件 4013 中所包括的像素電極層 4030 相同的導電膜形成，而端子電極 4016 由與薄膜電晶體 4010 和 4011 的源和汲極電極層相同的導電膜形成。

連接端子電極 4015 透過各向異性導電膜 4019 電連接至 FPC 4018 中包括的端子。

注意，圖 22A1、22A2 以及 22B 示出了單獨形成信號線驅動器電路 4003 且安裝在第一基板 4001 上的示例；不過，本發明不限於此結構。可單獨形成掃描線驅動器電路然後安裝，或單獨形成僅信號線驅動器電路的一部分或掃描線驅動器電路的一部分，然後安裝。

圖 23 示出透過使用根據此說明書中公開的製造方法製造的 TFT 基板形成為半導體裝置的液晶顯示模組的示例。

圖 23 示出液晶顯示模組的示例，其中基板 2600 和對基板 2601 透過密封劑 2602 相互接合，而包括 TFT 等的像素部分 2603、包括液晶層的顯示元件 2604 以及著色層 2605 設置在所述基板之間以形成顯示區。著色層 2605 是實現彩色顯示所必需的。在 RGB 系統的情況下，為相應的像素設置了對應於紅色、綠色以及藍色的相應的著色層。在基板 2600 和對基板 2601 外設置了極化板 2606 和 2607 以及漫射板 2613。光源包括冷陰極管 2610 和反射板 2611。電路板 2612 透過撓性線路板 2609 連接至基板 2600 的引線電路部分 2608，且包括諸如控制電路或電源電路之類的外部電路。極化板和液晶層可堆疊，而且它們之間插入有阻滯板。

對於液晶顯示模組，可使用 TN（扭曲向列）模式、IPS（共面切換）模式、FFS（邊緣場切換）模式、MVA（多疇垂直取向）模式、PVA（圖像垂直調整）模式、ASM（軸對稱排列微單元）模式、OCB（光學補償雙折射）模式、FLC（鐵電液晶）模式、AFLC（反鐵電液晶）模式等。

透過上述方法，可將高可靠的顯示裝置製造為半導體裝置。

可利用其他實施例中描述的結構以適當的組合來實現

此實施例。

(實施例 10)

將描述電子紙的示例作為半導體裝置。

圖 13 示出作為半導體裝置的示例的主動矩陣電子紙。可按照實施例 1 中所描述的薄膜電晶體類似的方式製造用於該半導體裝置的薄膜電晶體 581，而且薄膜電晶體 581 是包括添加了金屬元素的氧化物半導體膜作為半導體層的高可靠薄膜電晶體。實施例 2 到 7 中描述的薄膜電晶體也可用作此實施例的薄膜電晶體 581。

圖 13 中的電子紙是使用扭轉球顯示系統的顯示裝置的示例。扭轉球顯示系統指的是一種方法，其中各個著色為黑色或白色的球狀粒子被安排在作為用於顯示元件的電極層的第一電極層與第二電極層之間、而且在第一電極層與第二電極層之間產生電位差以控制球狀粒子取向從而實現顯示。

為基板 580 設置的薄膜電晶體 581 是底閘薄膜電晶體，而其源或汲極電極層透過絕緣層 583、584 以及 585 中形成的開口與第一電極層 587 接觸，藉此薄膜電晶體 581 電連接至第一電極層 587。在為相對電極 596 設置的第一電極層 587 與第二電極層 588 之間設置了各具有黑區 590a、白區 590b 以及被這些區周圍的液體填充的腔 594 的球狀粒子 589。球狀粒子 589 周圍的空間被諸如樹脂之類的填充物 595 填充（圖 13）。第一電極層 587 對應於

像素電極，而第二電極層 588 對應於公共電極。第二電極層 588 電連接至設置在與薄膜電晶體 581 同一基板上的公共電位線。透過使用公共連接部分，第二電極層 588 可透過設置在該對基板之間的導電粒子電連接至公共電位線。

還可使用電泳元件代替扭轉球。使用密封了透明液體、帶正電或負電的白色微粒以及帶負電或正電的黑色微粒（具有與白色微粒相反的極性）的具有約 10 μm 到 200 μm 直徑的微膠囊。在設置在第一電極層與第二電極層之間的微膠囊中，當透過第一電極層和第二電極層施加電場時，白微粒和黑微粒移動到彼此相反側，從而可顯示白色或黑色。使用此原理的顯示元件是電泳顯示元件，而且一般稱為電子紙。電泳顯示元件比液晶顯示元件具有更高反射率，因此不需要輔助光、功耗低、而且可在暗處識別顯示部分。此外，即使未對顯示部分提供電能，也能保持已經顯示過一次的圖像。因此，即使具有顯示功能的半導體裝置（可簡單稱為顯示裝置或設置有顯示裝置的半導體裝置）遠離電波源，也能保存已顯示的圖像。

透過此方法，可製造作為半導體裝置的高可靠的電子紙。

可利用其他實施例中描述的結構以適當的組合實現此實施例。

（實施例 11）

將描述作為半導體裝置的發光顯示裝置的示例。作為

顯示裝置中包括的顯示元件，此處描述了利用電致發光的發光元件。利用電致發光的發光元件是根據發光材料是有機化合物還是無機化合物來分類的。一般而言，前者被稱為有機 EL 元件，而後者被稱為無機 EL 元件。

在有機 EL 元件中，透過對發光元件施加電壓，電子和電洞分別從一對電極注入包含發光有機化合物的層中，且電流流動。然後載流子（電子和電洞）複合，從而激發發光有機化合物。發光有機化合物從激發態返回基態，從而發射光。由於這種機制，此發光元件被稱為電流激發發光元件。

無機 EL 元件根據它們的元件結構分類為散射型無機 EL 元件和薄膜無機 EL 元件。散射型無機 EL 元件具有發光材料的粒子散佈在粘合劑中的發光層，而且其發光機制是利用施主能級和受主能級的施主-受主複合型發光。薄膜無機 EL 元件具有發光層夾在介電層之間的結構，而介電層又進一步夾在電極之間，其發光機制是利用金屬離子的內層電子躍遷的局部發光。注意，這裏使用有機 EL 元件作為發光元件作出該描述。

圖 20 示出作為可透過數位時間灰度法驅動的半導體裝置的示例的像素結構的示例。

將描述可透過數位時間灰度法驅動的像素的結構和操作。此處描述了一個示例，其中一個像素包括使用氧化物半導體層（In-Ga-Zn-O 基非單晶膜）作為通道形成區的兩個 n 通道電晶體。

像素 6400 包括開關電晶體 6401、驅動電晶體 6402、發光元件 6404 以及電容器 6403。開關電晶體 6401 的閘極連接至掃描線 6406，開關電晶體 6401 的第一電極（源極電極和汲極電極中的一個）連接至信號線 6405，而開關電晶體 6401 的第二電極（源極電極和汲極電極中的另一個）連接至驅動電晶體 6402 的閘極。驅動電晶體 6402 的閘極透過電容器 6403 連接至電源線 6407，驅動電晶體 6402 的第一電極連接至電源線 6407，而驅動電晶體 6402 的第二電極連接至發光元件 6404 的第一電極（像素電極）。發光元件 6404 的第二電極對應於公共電極 6408。公共電極 6408 電連接至設置在同一基板上的公共電位線。

注意，發光元件 6404 的第二電極（公共電極 6408）被設置為低電源電位。該低電源電位低於提供給電源線 6407 的高電源電位。例如，GND、0 V 等可設置為低電源電位。高電源電位與低電源電位之差被施加給發光元件 6404，從而電流流過發光元件 6404，藉此發光元件 6404 發光。因此，設置各個電位，以使高電源電位與低電源電位之差大於或等於發光元件 6404 的正向臨界值電壓。

當驅動電晶體 6402 的閘極電容用作電容器 6403 的替代物時，可省去電容器 6403。可在通道區與閘極電極之間形成驅動電晶體 6402 的閘極電容。

這裏，在使用電壓輸入電壓驅動方法的情況下，視頻信號被輸入驅動電晶體 6402 的閘極以使驅動電晶體 6402

完全導通或截止。即，驅動電晶體 6402 在線性區中工作，因此高於電源線 6407 電壓的電壓被施加給驅動電晶體 6402 的閘極。注意，大於或等於電源線電壓加上驅動電晶體 6402 的 V_{th} 的電壓被施加給信號線 6405。

在使用類比灰度法代替數位時間灰度法的情況下，透過以不同的方式輸入信號可採用如圖 20 中一樣的像素結構。

在使用類比灰度驅動方法的情況下，大於或等於發光元件 6404 的正向電壓加上驅動電晶體 6402 的 V_{th} 的電壓被施加給驅動電晶體 6402 的閘極。發光元件 6404 的正向電壓指的是獲得期望照度的電壓，且包括至少正向臨界值電壓。透過輸入視頻信號以使驅動電晶體 6402 能在飽和區工作，電流可流過發光元件 6404。為了使驅動電晶體 6402 能工作於飽和區，電源線 6407 的電位高於驅動電晶體 6402 的閘極電位。利用類比視頻信號，與視頻信號一致的電流流過發光元件 6404，從而可實現類比灰度驅動方法。

注意，該像素結構不限於圖 20 中所示的像素結構。例如，圖 20 中的像素還可包括開關、電阻器、電容器、電晶體、邏輯電路等。

接著，將參照圖 21A 到 21C 描述發光元件的結構。這裏，將以 n 通道驅動 TFT 為例描述像素的截面結構。可按照與實施例 1 中所描述的薄膜電晶體相似的方式製造用於圖 21A 到 21C 中所示的半導體裝置的驅動 TFT

7001、7011 以及 7021，而且它們是每個都包括添加了金屬元素的氧化物半導體膜作為半導體層的高可靠薄膜電晶體。替代地，可採用實施例 2 到 7 中所描述的薄膜電晶體作為驅動 TFT 7001、7011 以及 7021。

為提取從發光元件發出的光，需要陽極或陰極中的至少一個來透射光。在基板上形成薄膜電晶體和發光元件。發光元件可具有透過與基板相對的表面提取光的頂發光結構、透過基板一側上的表面提取光的底發光結構、或透過與基板相對的表面和基板一側上的表面提取光的雙發光結構。可將像素結構應用於具有這些發光結構中的任一種的發光元件。

將參照圖 21A 描述具有頂發光結構的發光元件。

圖 21A 是驅動 TFT 7001 是 n 型而且光從發光元件 7002 發射至陽極 7005 側的情況下的像素的截面圖。在圖 21A 中，發光元件 7002 的陰極 7003 電連接至驅動 TFT 7001，而發光層 7004 和陽極 7005 以此順序堆疊在陰極 7003 上。陰極 7003 可由多種導電材料製成，只要它們具有低功函數並反射光。例如，較佳的使用 Ca、Al、CaF、MgAg、AlLi 等。發光層 7004 可被形成為單層或堆疊的多層。當將發光層 7004 形成為多層時，透過按照以下順序在陰極 7003 上堆疊電子注入層、電子傳輸層、發光層、電洞傳輸層以及電洞注入層而形成發光層 7004。注意，不需要設置所有這些層。陽極 7005 由諸如包含氧化鎢的氧化銦、包含氧化鎢的氧化鋅銦、包含氧化鈦的氧化銦、

包含氧化鈦的氧化銦錫、氧錫化銦（下文稱爲 ITO）、氧化鋅銦或添加了氧化矽的氧化錫銦之類的透光導電材料製成。

發光元件 7002 對應於發光層 7004 夾在陰極 7003 與陽極 7005 之間的區域。在圖 21A 中所示像素的情況下，如箭頭所示，光從發光元件 7002 發射至陽極 7005。

接著，將參照圖 21B 描述具有底發光結構的發光元件。圖 21B 是驅動 TFT 7011 是 n 型的而且光從發光元件 7012 發射至陰極 7013 側的情況下的像素的截面圖。在圖 21B 中，在電連接至驅動 TFT 7011 的透光導電膜 7017 上形成發光元件 7012 的陰極 7013，而發光層 7014 和陽極 7015 以此順序堆疊在陰極 7013 上。注意，當陽極 7015 具有透光性質時，可形成用於反射和阻擋光的擋光膜 7016 來覆蓋陽極 7015。對於陰極 7013，與圖 21A 的情況一樣，可使用多種材料，只要它們是具有低功函數的導電材料。注意，陰極 7013 被形成爲具有可透光的厚度（較佳的約 5 nm 到 30 nm）。例如，具有 20 nm 厚度的鋁膜可用作陰極 7013。類似於圖 21A 的情況，可使用單層或堆疊的多層形成發光層 7014。不需要陽極 7015 透光，但陽極 7015 可由如圖 21A 的情況一樣的透光導電材料製成。作爲擋光膜 7016，例如可使用反射光的金屬；不過，它不限於金屬膜。例如，還可使用添加了黑色素的樹脂。

發光元件 7012 對應於發光層 7014 夾在陰極 7013 與

陽極 7015 之間的區域。在圖 21B 中所示像素的情況下，如箭頭所示，光從發光元件 7012 發射至陰極 7013 側。

接著，將參照圖 21C 描述具有雙發光結構的發光元件。在圖 21C 中，在電連接至驅動 TFT 7021 的透光導電膜 7027 上形成發光元件 7022 的陰極 7023，而發光層 7024 和陽極 7025 以此順序堆疊在陰極 7023 上。像圖 21A 的情況一樣，陰極 7023 可由多種導電材料製成，只要它們具有低功函數。注意，陰極 7023 被形成為具有能透射光的厚度。例如，具有 20 nm 厚度的鋁膜可用作陰極 7023。如圖 21A 中一樣，發光層 7024 可被形成為單層或堆疊的多層。陽極 7025 可由像圖 21A 的情況中一樣的透光導電材料製成。

發光元件 7022 對應於陰極 7023、發光層 7024 以及陽極 7025 彼此交疊的區域。在圖 21C 中所示像素的情況下，如箭頭所示，光從發光元件 7022 發射至陽極 7025 側和陰極 7023 側。

雖然這裏描述了有機 EL 元件作為發光元件，但還可提供無機 EL 元件作為發光元件。

注意，描述了控制發光元件的驅動的薄膜電晶體（驅動 TFT）電連接至發光元件的示例；不過，可採用用於電流控制的 TFT 連接在驅動 TFT 與發光元件之間的結構。

注意，該半導體裝置的結構不限於圖 21A 到 21C 中所示的那些結構，而且可基於此說明書中公開的技術以多種方式修改。

接著，將參照圖 24A 和 24B 描述作為半導體裝置的一個實施例的發光顯示面板（也稱為發光面板）的外觀和截面。圖 24A 是使用密封劑將形成在第一基板上的薄膜電晶體和發光元件密封在第一基板與第二基板之間的面板的俯視圖。圖 24B 是沿圖 24A 的線 H-I 的截面圖。

密封劑 4505 被設置成包圍設置在第一基板 4501 上的像素部分 4502、信號線驅動器電路 4503a 和 4503b 以及掃描線驅動器電路 4504a 和 4504b。此外，第二基板 4506 設置在像素部分 4502、信號線驅動器電路 4503a 和 4503b 以及掃描線驅動器電路 4504a 和 4504b 上。因此，像素部分 4502、信號線驅動器電路 4503a 和 4503b 以及掃描線驅動器電路 4504a 和 4504b 連同填充物 4507 透過第一基板 4501、密封劑 4505 以及第二基板 4506 密封到一起。較佳的，顯示裝置被保護膜（諸如粘接膜或紫外可固化樹脂膜）或具有高氣密性和幾乎無除氣的覆蓋材料封裝（密封），從而該顯示裝置不暴露在外部空氣中。

形成在第一基板 4501 上的像素部分 4502、信號線驅動器電路 4503a 和 4503b 以及掃描線驅動器電路 4504a 和 4504b 各包括多個薄膜電晶體，而在圖 24B 中示出了作為示例的包括在像素部分 4502 中的薄膜電晶體 4510 和包括在信號線驅動器電路 4503a 中的薄膜電晶體 4509。

作為薄膜電晶體 4509 和 4510 中的每一個，可採用如實施例 1 所描述的包括添加了金屬元素的氧化物半導體膜作為半導體層的高可靠薄膜電晶體。替代地，可採用實施

例 2 到 7 中所描述的薄膜電晶體。薄膜電晶體 4509 和 4510 是 n 通道薄膜電晶體。

此外，附圖標記 4511 表示發光元件。包括在發光元件 4511 中的作為像素電極的第一電極層 4517 電連接至薄膜電晶體 4510 的源極電極層或汲極電極層。注意，發光元件 4511 的結構不限於包括第一電極層 4517、電致發光層 4512 以及第二電極層 4513 的層疊結構。可根據從發光元件 4511 提取光的方向等酌情改變發光元件 4511 的結構。

由有機樹脂膜、無機絕緣膜或有機聚矽氧烷製成隔離壁 4520。尤其較佳的，由光敏材料製成隔離壁 4520，且在第一電極層 4517 上具有開口，以使開口的側壁被形成為具有連續彎曲的斜面。

電致發光層 4512 可被形成為單層或堆疊的多層。

可在第二電極層 4513 和隔離壁 4520 上形成保護膜，以阻止氧氣、氫氣、水氣、二氧化碳等進入發光元件 4511。作為保護膜，可形成氮化矽膜、氮氧化矽膜、DLC 膜等。

從 FPC 4518a 和 4518b 將多個信號和電壓提供給信號線驅動器電路 4503a 和 4503b、掃描線驅動器電路 4504a 和 4504b 或像素部分 4502。

由與發光元件 4511 中所包括的第一電極層 4517 相同的導電膜形成連接端子電極 4515，而由與薄膜電晶體 4509 和 4510 中包括的源和汲極電極層相同的導電膜形成

端子電極 4516。

連接端子電極 4515 透過各向異性導電膜 4519 電連接至 FPC 4518a 的端子。

位於從發光元件 4511 提取光的方向的第二基板 4506 需要具有透光性質。在該情況下，使用諸如玻璃板、塑膠板、聚酯膜或丙烯酸膜之類的透光材料。

作為填充物 4507，除諸如氮氣或氬氣之類的惰性氣體之外，還可使用紫外可固化樹脂或熱固性樹脂。例如，可使用 PVC（聚氯乙烯）、丙烯酸、聚醯亞胺、環氧樹脂、矽酮樹脂、PVB（聚乙烯醇縮丁醛）或 EVA（乙酸乙烯酯）。例如，使用氮氣作為填充物。

此外，在需要時，可在發光元件的發光表面上酌情設置諸如極化板、圓形極化板（包括橢圓極化板）、阻滯板（四分之一波板或半波板）或濾色器之類的光學膜。此外，極化板或圓形極化板可設置有抗反射膜。例如，可執行抗眩光處理，透過該處理能透過表面上的凸起和凹陷漫射反射光以減少眩光。

信號線驅動器電路 4503a 和 4503b 和掃描線驅動器電路 4504a 和 4504b 可作為使用單晶半導體膜或多晶半導體膜形成的驅動器電路安裝在單獨製備的基板上。替代地，可單獨形成和安裝信號線驅動器電路及其部分或掃描線驅動器電路及其部分。此實施例不限於圖 24A 和 24B 中所示結構。

透過上述方法，可將高可靠的發光顯示裝置（顯示面

板) 製造為半導體裝置。

可利用其他實施例中描述的結構以適當的組合實現此實施例。

(實施例 12)

此說明書中公開的半導體裝置可應用於電子紙。電子紙可用於多種領域的電子電器，只要它們顯示資料。例如，電子紙可應用於電子書設備(電子書)、海報、諸如火車之類的車輛中的廣告、或諸如信用卡之類的多種卡的顯示器。圖 25A 和 25B 以及圖 26 中示出了電子電器的示例。

圖 25A 示出使用電子紙的海報 2631。在廣告媒體是印刷報紙的情況下，透過手工更換廣告；然而，透過使用此說明書中公開的電子紙，可在短時間內改變廣告顯示內容。此外，可在無顯示缺陷的情況下獲得穩定的圖像。注意，該海報可具有能無線發送和接收資料的配置。

圖 25B 示出諸如火車之類的車輛中的廣告 2632。在廣告媒體是印刷報紙的情況下，透過手工更換廣告；然而，透過使用此說明書中公開的電子紙，可在更少人力的情況下在短時間內改變廣告顯示內容。此外，可在無顯示缺陷的情況下獲得穩定的圖像。注意，車輛中的廣告可具有能無線發送和接收資料的配置。

圖 26 示出電子書設備 2700 的示例。例如，電子書設備 2700 包括兩個外殼--外殼 2701 和外殼 2703。外殼

2701 和外殼 2703 與樞紐 2711 組合，從而該電子書設備 2700 可以該樞紐 2711 為軸打開和關閉。利用這樣的結構，電子書設備 2700 可類似於紙書一樣工作。

顯示部分 2705 和顯示部分 2707 分別被包括在外殼 2701 和外殼 2703 中。顯示部分 2705 和顯示部分 2707 可顯示一幅圖像或不同圖像。例如，在顯示部分 2705 和顯示部分 2707 顯示不同圖像的情況下，可在右邊的顯示部分（圖 26 中的顯示部分 2705）上顯示文字，而在左邊的顯示部分上顯示圖像（圖 26 中的顯示部分 2707）。

圖 26 示出外殼 2701 設置有操作部分等的示例。例如，外殼 2701 設置有電源開關 2721、操作鍵 2723、揚聲器 2725 等。利用操作鍵 2723 可翻頁。可在外殼的顯示部分的同一表面上設置鍵盤、指向裝置等。此外，可在外殼的後面或側面上設置外部連接端子（耳機端子、USB 端子、可連接至諸如 AC 配接器和 USB 電纜之類的各種電纜的端子等）、記錄媒體插入部分等。而且，電子書設備 2700 可具有電子詞典功能。

電子書設備 2700 可具有能無線發送和接收資料的配置。透過無線通信，可從電子書伺服器購買和下載想要的圖書資料等。

（實施例 13）

此說明書中公開的半導體裝置可應用作為多種電子電器（包括娛樂機）。電子電器的示例包括電視機（也稱為

電視或電視接收器)、電腦顯示器等、諸如數位相機或數位攝像機之類的相機、數位相框、行動電話(也稱為行動電話或行動電話機)、攜帶型遊戲終端、攜帶型資訊終端、音頻再現設備、諸如彈球盤機之類的大尺寸遊戲機等。

圖 27A 示出電視機 9600 的示例。在電視機 9600 中，顯示部分 9603 包括在外殼 9601 中。可在顯示部分 9603 上顯示圖像。這裏，外殼 9601 由支架 9605 支承。

可利用外殼 9601 的操作開關或獨立的遙控器 9610 操作電視機 9600。可利用遙控器 9610 的操作鍵 9609 控制頻道和音量，從而控制顯示部分 9603 上顯示的圖像。此外，遠端控制器 9610 可設置有用於顯示從遙控器 9610 輸入的資料的顯示部分 9607。

注意，電視機 9600 設置有接收器、數據機等。利用該接收器，可接收一般的電視廣播。此外，當電視機 9600 經由數據機透過有線或無線連接連接至通信網路時，可實現單向(從發射器到接收器)或雙向(發射器與接收器之間、接收器之間等)資料通信。

圖 27B 示出數位相框 9700 的示例。例如，在數位相框 9700 中，顯示部分 9703 被包括在外殼 9701 中。可在顯示部分 9703 上顯示多幅圖像。例如，顯示部分 9703 可顯示數位相機等拍攝的圖像資料而起普通相框的作用。

注意，數位相框 9700 設置有操作部分、外部連接部分(USB 端子、可連接至諸如 USB 電纜之類的多種電纜

的端子等)、記錄媒體插入部分等。雖然它們可被設置在與顯示部分相同的表面上，但較佳的，爲了數位相框 9700 的設計而將它們設置在側面或後面。例如，儲存由數位相機拍攝的圖像資料的記憶體被插入數位相框的記錄媒體插入部分中，藉此圖像資料可被轉移並顯示在顯示部分 9703 上。

數位相框 9700 可具有能無線發送和接收資料的配置。透過無線通信，可轉移期望的圖像資料以供顯示。

圖 28A 示出包括兩個外殼的攜帶型娛樂機：外殼 9881 和外殼 9891。外殼 9881 和 9891 與連接部分 9893 連接以便打開和關閉。顯示部分 9882 和顯示部分 9883 分別被包括在外殼 9881 和外殼 9891 中。此外，圖 28A 中所示的攜帶型娛樂機包括揚聲器部分 9884、記錄媒體插入部分 9886、LED 燈 9890、輸入裝置（操作鍵 9885、連接端子 9887、感測器 9888（具有測量力、位移、位置、速度、加速度、角速度、旋轉頻率、距離、光、液體、磁性、溫度、化學物質、聲音、時間、硬度、電場、電流、電壓、電功率、輻射、流速、濕度、梯度、振動、氣味或紅外線功能的感測器））或話筒 9889）等。不言而喻，該攜帶型娛樂機的結構不限於上述結構，而且可採用設置有此說明書中公開的至少一個半導體裝置的其他結構。該攜帶型娛樂機可酌情包括其他附加設備。圖 28A 中所示的攜帶型娛樂機具有讀取儲存在記錄媒體中的程式或資料以顯示在顯示部分上的功能，以及透過無線通信與另一攜帶

型娛樂機共用資訊的功能。圖 28A 中所示的攜帶型娛樂機可具有不限於上述功能的多種功能。

圖 28B 示出作為大尺寸娛樂機的自動售貨機 9900 的示例。在自動售貨機 9900 中，顯示部分 9903 包括在外殼 9901 中。此外，自動售貨機 9900 包括諸如起始桿或停止開關之類的操作裝置、硬幣槽、揚聲器等。不言而喻，該自動售貨機 9900 的結構不限於上述結構，而且可採用設置有此說明書中公開的至少一個半導體裝置的其他結構。該自動售貨機 9900 可酌情包括其他附加設備。

圖 29A 示出行動電話 1000 的示例。行動電話 1000 設置有包括在外殼 1001 中的顯示部分 1002、操作按鈕 1003、外部連接埠 1004、揚聲器 1005、話筒 1006 等。

當用手指等觸摸圖 29A 中所示的行動電話 1000 的顯示部分 1002 時，資料可被輸入行動電話 1000。此外，可透過手指等觸摸顯示部分 1002 來執行諸如打電話和編輯郵件之類的操作。

顯示部分 1002 主要有三種螢幕模式。第一種模式是主要用於顯示圖像的顯示模式。第二種模式是主要用於輸入諸如文字之類的資料的輸入模式。第三種模式是組合顯示模式和輸入模式這兩種模式的顯示-輸入模式。

例如，在打電話或編輯郵件的情況下，為顯示部分 1002 選擇主要用於輸入文字的文字輸入模式，從而可輸入顯示在螢幕上的文字。在該情況下，較佳的在顯示部分 1002 的螢幕的幾乎全部區域上顯示鍵盤或數位按鈕。

當諸如陀螺儀或加速度感測器之類的包括用於檢測傾斜的感測器的檢測設備設置在行動電話 1000 內部時，可透過確定行動電話 1000 的取向（無論行動電話 1000 被放置成水平還是垂直以用於景色模式或肖像模式）自動切換顯示部分 1002 的螢幕上的顯示內容。

透過觸摸顯示部分 1002 或操作外殼 1001 的操作按鈕 1003 可切換螢幕模式。替代地，可根據顯示部分 1002 上顯示的圖像類型切換螢幕模式。例如，當顯示在顯示部分上的圖像信號是移動圖像資料時，螢幕模式被切換成顯示模式。當該信號是文字資料時，螢幕模式被切換成輸入模式。

此外，在輸入模式中，當未進行透過觸摸顯示部分 1002 的輸入達一定時間，同時顯示部分 1002 中的光感測器檢測到信號時，可控制螢幕模式從輸入模式切換至顯示模式。

顯示部分 1002 可起圖像感測器的作用。例如，透過用手掌或手指觸摸顯示部分 1002 採集掌紋、指紋等圖像，藉此執行個人認證。此外，透過為顯示部分提供背光或發射近紅外光的感測光源，也能採集指紋、掌紋等圖像。

圖 29B 示出行動電話 1000 的另一示例。圖 29B 中的行動電話具有：外殼 9411 中的顯示裝置 9410，其包括顯示部分 9412 和操作按鈕 9413；以及外殼 9401 中的通信裝置 9400，其包括操作按鈕 9402、外部輸入端子 9403、

話筒 9404、揚聲器 9405 以及在接收到電話時發射光的發光部分 9406。具有顯示功能的顯示裝置 9410 可透過按照箭頭表示的兩個方向移動而從具有電話功能的通信裝置 9400 脫離或附連至該通信裝置 9400。因此，顯示裝置 9410 和通信裝置 9400 可沿它們的短邊或長邊彼此附連。此外，當僅需要顯示功能時，顯示裝置 9410 可從通信裝置 9400 脫離並單獨使用。圖像或輸入信號可透過無線或有線通信在分別具有充電電池的通信裝置 9400 和顯示裝置 9410 之間發送或接收。

【主要元件符號說明】

400：基板

401：閘極電極層

402：閘極絕緣層

403：半導體層

404a：n⁺層

404b：n⁺層

405a：源或汲極電極層

405b：源或汲極電極層

407：絕緣膜

470：薄膜電晶體

430：第一氧化物半導體膜

431：第二氧化物半導體膜

432：導電膜

- 433 : 半導體層
- 434 : 金屬元件
- 435 : 第一氧化物半導體膜
- 436 : 第一氧化物半導體膜
- 437 : 第一氧化物半導體膜
- 438 : 第二氧化物半導體膜
- 440 : 倒交錯薄膜電晶體
- 471 : 薄膜電晶體
- 460 : 薄膜電晶體
- 450 : 基板
- 451 : 閘極電極層
- 452 : 閘極絕緣層
- 455a : 源或汲極電極層
- 455b : 源或汲極電極層
- 454a : n^+ 層
- 454b : n^+ 層
- 453 : 半導體層
- 457 : 絕緣膜
- 481a : 氧化物半導體膜
- 481b : 氧化物半導體膜
- 483 : 半導體層
- 484 : 金屬元件
- 461 : 薄膜電晶體
- 485 : 半導體層

101 : 閘極電極層
108 : 電容器引線
121 : 第一端子
102 : 閘極絕緣層
109 : 氧化物半導體膜
111 : 氧化物半導體膜
132 : 導電膜
131 : 抗蝕劑掩模
122 : 第二端子
104a : n^+ 層
104b : n^+ 層
105a : 源或汲極電極層
105b : 源或汲極電極層
133 : 半導體層
134 : 金屬元件
170 : 薄膜電晶體
107 : 保護絕緣層
125 : 接觸孔
127 : 接觸孔
126 : 接觸孔
110 : 像素電極層
128 : 透明導電膜
129 : 透明導電膜
121 : 第一端子

- 151：第一端子
- 152：閘極絕緣層
- 153：連接電極層
- 154：保護絕緣膜
- 155：透明導電膜
- 156：電極層
- 150：第二端子
- 5300：基板
- 5301：像素部分
- 5302：掃描線驅動器電路
- 5303：信號線驅動器電路
- 5601：驅動器 IC
- 5602：開關組
- 5611：第一引線
- 5612：第二引線
- 5613：第三引線
- 5621：引線
- 5603a：第一薄膜電晶體
- 5603b：第二薄膜電晶體
- 5603c：第三薄膜電晶體
- 5703a：時序
- 5703b：時序
- 5703c：時序
- 5803a：時序

- 5803b : 時序
- 5803c : 時序
- 5701 : 正反器
- 5501 : 第一引線
- 5502 : 第二引線
- 5503 : 第三引線
- 5717 : 第七引線
- 5715 : 第七引線
- 5504 : 第四引線
- 5712 : 第二引線
- 5713 : 第三引線
- 5505 : 第五引線
- 5714 : 第四引線
- 5711 : 第一引線
- 5516 : 第六引線
- 5571 : 第一薄膜電晶體
- 5572 : 第二薄膜電晶體
- 5573 : 第三薄膜電晶體
- 5574 : 第四薄膜電晶體
- 5575 : 第五薄膜電晶體
- 5576 : 第六薄膜電晶體
- 5577 : 第七薄膜電晶體
- 5578 : 第八薄膜電晶體
- 5506 : 第六引線

- 5543 : 節點
- 5544 : 節點
- 5401 : 像素部分
- 5402 : 第一掃描線驅動器電路
- 5403 : 信號線驅動器電路
- 5400 : 基板
- 5404 : 第二掃描線驅動器電
- 4010 : 薄膜電晶體
- 4011 : 薄膜電晶體
- 4001 : 第一基板
- 4013 : 液晶元件
- 4006 : 第二基板
- 4005 : 密封劑
- 4002 : 像素部分
- 4004 : 掃描線驅動器電路
- 4008 : 液晶層
- 4003 : 信號線驅動器電路
- 4020 : 絕緣層
- 4021 : 絕緣層
- 4030 : 像素電極層
- 4031 : 相對電極層
- 4032 : 絕緣層
- 4033 : 絕緣層
- 4035 : 柱狀隔離件

- 4003 : 信號線驅動器電路
- 4015 : 連接端子電極
- 4016 : 端子電極
- 4018 : FPC
- 4019 : 各向異性導電膜
- 2600 : 基板
- 2601 : 相對基板
- 2602 : 密封劑
- 2603 : 像素部分
- 2604 : 顯示元件
- 2605 : 著色層
- 2606 : 極化板
- 2607 : 極化板
- 2613 : 漫射板
- 2610 : 冷陰極管
- 2611 : 反射板
- 2612 : 電路板
- 2608 : 引線電路部分
- 2609 : 撓性線路板
- 581 : 薄膜電晶體
- 580 : 基板
- 587 : 第一電極層
- 583 : 絕緣層
- 584 : 絕緣層

- 585 : 絕緣層
- 588 : 第二電極層
- 596 : 相對基板
- 589 : 球狀粒子
- 590a : 黑區
- 590b : 白區
- 595 : 填充物
- 594 : 空腔
- 6400 : 像素
- 6401 : 開關電晶體
- 6402 : 驅動電晶體
- 6403 : 電容器
- 6404 : 發光元件
- 6405 : 信號線
- 6406 : 掃描線
- 6407 : 電源線
- 6408 : 公共電極
- 7001 : 驅動 TFT
- 7002 : 發光元件
- 7003 : 陰極
- 7004 : 發光層
- 7005 : 陽極
- 7011 : 驅動 TFT
- 7012 : 發光元件

- 7013 : 陰極
- 7014 : 發光層
- 7015 : 陽極
- 7016 : 擋光膜
- 7017 : 透光導電膜
- 7021 : 驅動 TFT
- 7022 : 發光元件
- 7023 : 陰極
- 7024 : 發光層
- 7025 : 陽極
- 7027 : 透光導電膜
- 4501 : 第一基板
- 4502 : 像素部分
- 4503a , 4503b : 信號線驅動器電路
- 4504a , 4504b : 掃描線驅動器電路
- 4505 : 密封劑
- 4506 : 第二基板
- 4507 : 填充物
- 4509 : 薄膜電晶體
- 4510 : 薄膜電晶體
- 4511 : 發光元件
- 4512 : 電致發光層
- 4513 : 第二電極層
- 4517 : 第一電極層

4520 : 隔離壁
4518a , 4518b : FPC
4515 : 連接端子電極
4516 : 端子電極
4519 : 各向異性導電膜
2631 : 海報
2632 : 廣告
2700 : 電子書設備
2701 : 外殼
2703 : 外殼
2711 : 樞紐
2707 : 顯示部分
2705 : 顯示部分
2721 : 電源開關
2723 : 操作鍵
2725 : 揚聲器
9600 : 電視機
9601 : 外殼
9603 : 顯示部分
9610 : 遙控器
9609 : 操作鍵
9607 : 顯示部分
9700 : 數位相框
9701 : 外殼

- 9703 : 顯示部分
- 9881 : 外殼
- 9883 : 顯示部分
- 9882 : 顯示部分
- 9884 : 揚聲器部分
- 9886 : 記錄媒體插入部分
- 9890 : LED 燈
- 9893 : 連接部分
- 9605 : 支架
- 9885 : 操作鍵
- 9887 : 連接端子
- 9888 : 感應器
- 9891 : 外殼
- 9889 : 麥克風
- 9900 : 自動售貨機
- 9903 : 顯示部分
- 9901 : 外殼
- 1000 : 行動電話
- 1001 : 外殼
- 1002 : 顯示部分
- 1003 : 操作按鈕
- 1004 : 外部連接埠
- 1005 : 揚聲器
- 1006 : 麥克風

9410：顯示裝置

9411：外殼

9412：顯示部分

9413：操作鍵

9400：通信裝置

9401：外殼

9402：操作按鈕

9403：外部輸入埠

9404：麥克風

9405：揚聲器

9406：發光部分

申請專利範圍

1. 一種半導體裝置，包含：

閘極電極層；

閘極絕緣層；

與該閘極電極層重疊且具有該閘極絕緣層插入於其間的氧化物半導體層；以及

與該氧化物半導體層電連接的源極電極層和汲極電極層，

其中該氧化物半導體層包含未與該源極電極層和該汲極電極層重疊的區域，

其中該區域包含從由鐵、銅、錳、鉬、鎢和鉭組成的組中選擇的至少一種金屬元素，

其中該氧化物半導體層具有該金屬元素的濃度分佈，且

其中該金屬元素被添加至該源極電極層和該汲極電極層。

2. 一種半導體裝置，包含：

閘極電極層；

閘極絕緣層；

與該閘極電極層重疊且具有該閘極絕緣層插入於其間的氧化物半導體層；以及

與該氧化物半導體層電連接的源極電極層和汲極電極層，

其中該氧化物半導體層包含凹陷，

其中該凹陷包含從由鐵、銅、錳、鉬、鎢和鉭組成的組中選擇的至少一種金屬元素，

其中該氧化物半導體層具有該金屬元素的濃度分佈，且

其中該金屬元素被添加至該源極電極層和該汲極電極層。

3.如申請專利範圍第 1 或 2 項的半導體裝置，其中該氧化物半導體層包含銮、鎳和鋅。

4.如申請專利範圍第 1 或 2 項的半導體裝置，其中該氧化物半導體層包含結晶。

5.一種用於製造半導體裝置的方法，該方法包含以下步驟：

形成閘極電極層；

形成閘極絕緣層；

形成與該閘極電極層重疊且具有該閘極絕緣層插入於其間的氧化物半導體層；

形成與該氧化物半導體層電連接的源極電極層和汲極電極層，及

添加金屬元素至該氧化物半導體層、該源極電極層和該汲極電極層，

其中該金屬元素係從由鐵、銅、錳、鉬、鎢和鉭組成的組中所選擇，且

其中該氧化物半導體層具有該金屬元素的濃度分佈。

6.如申請專利範圍第 5 項的製造半導體裝置的方法，

其中該金屬元素係藉由離子注入方法所添加。

7.如申請專利範圍第 5 項的製造半導體裝置的方法，其中該氧化物半導體層包含銮、鎵和鋅。

8.如申請專利範圍第 1 或 2 項的半導體裝置，其中該氧化物半導體層包含結晶。

圖式

圖 1A

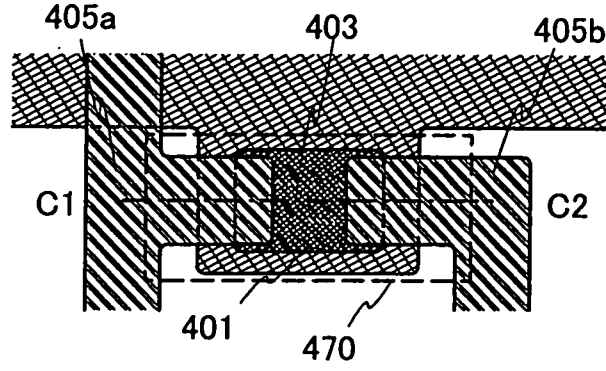


圖 1B

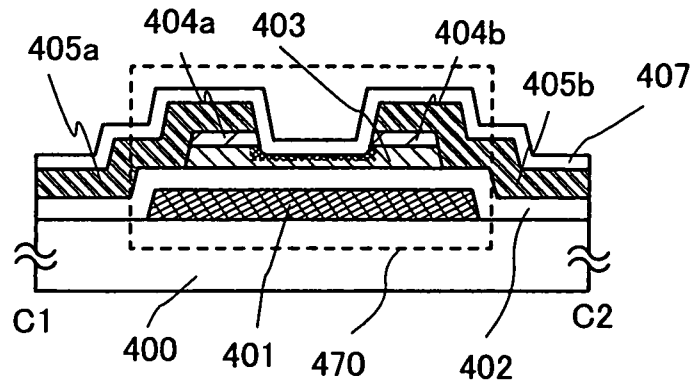


圖 2A

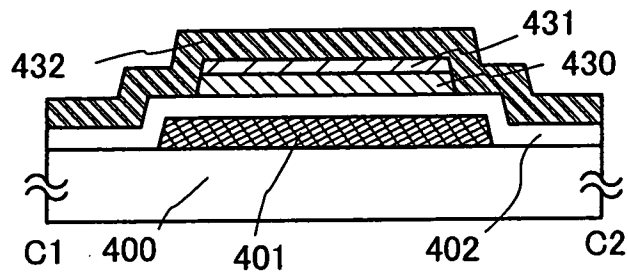


圖 2B

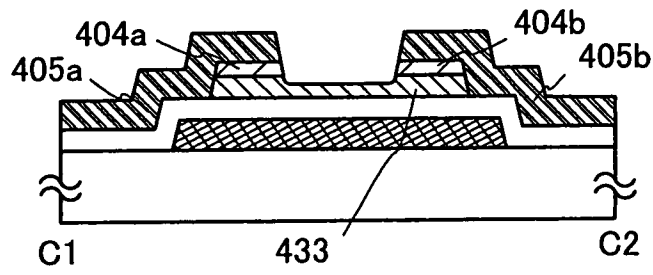


圖 2C

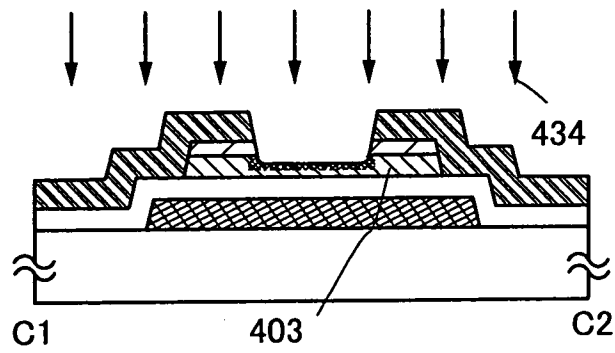


圖 2D

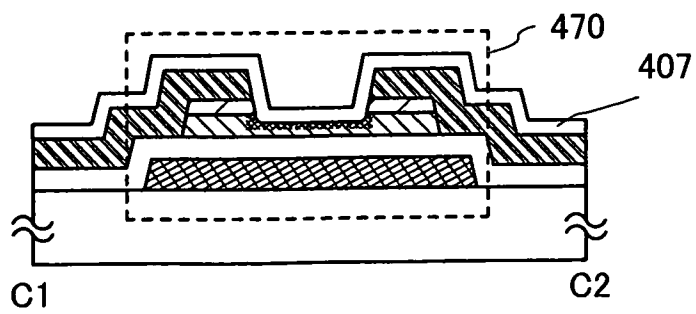


圖 3A

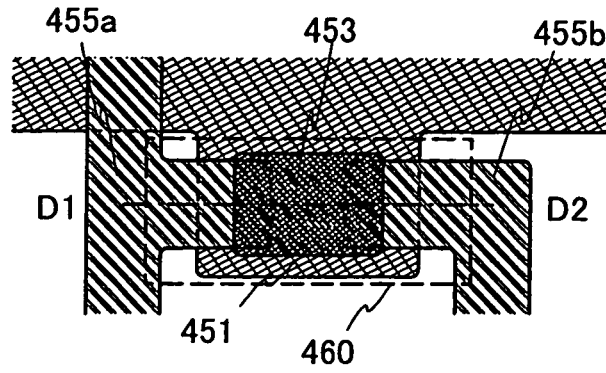


圖 3B

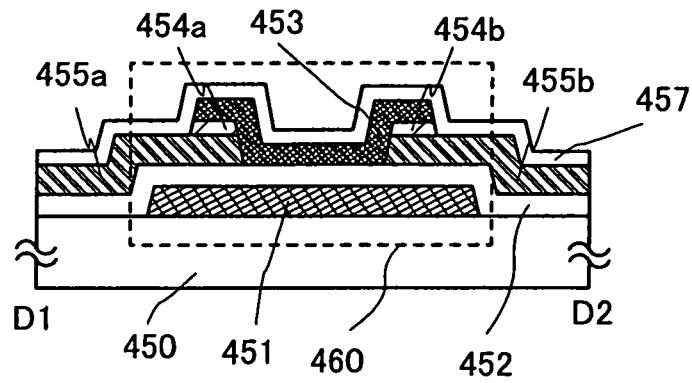


圖 4A

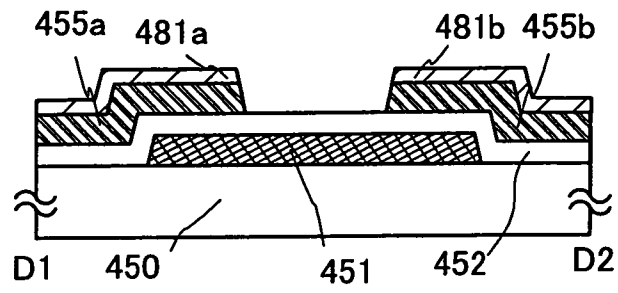


圖 4B

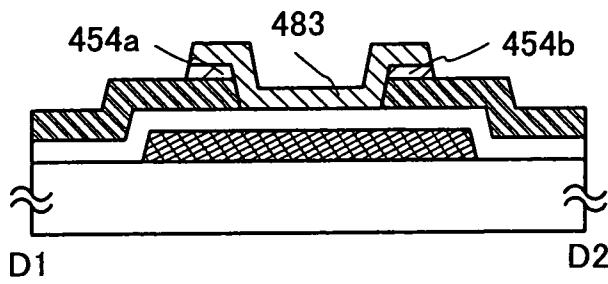


圖 4C

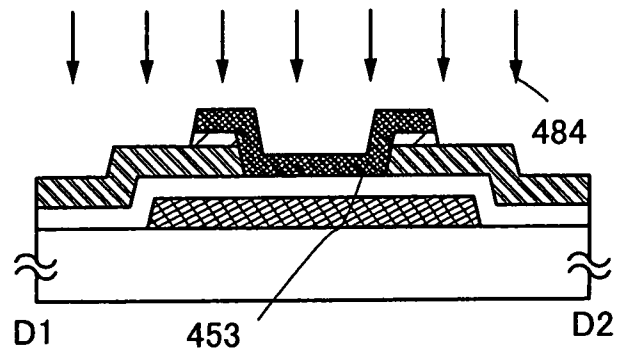


圖 4D

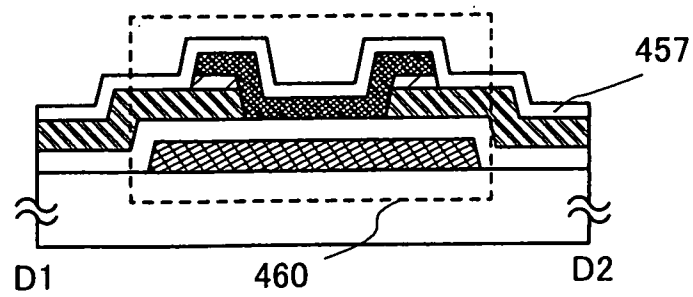


圖5A

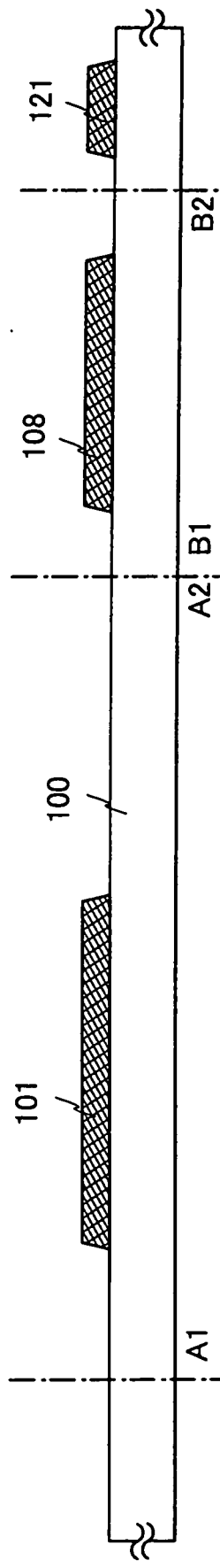


圖5B

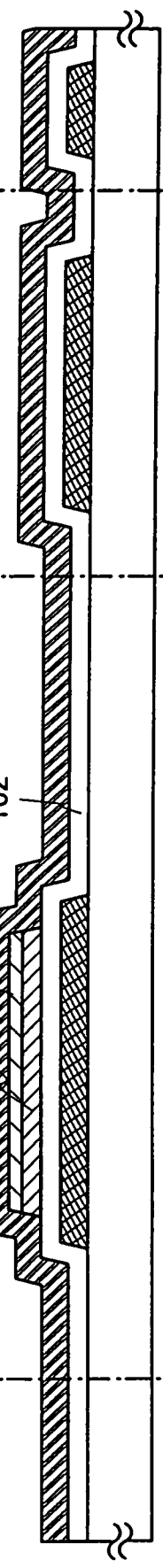


圖5C

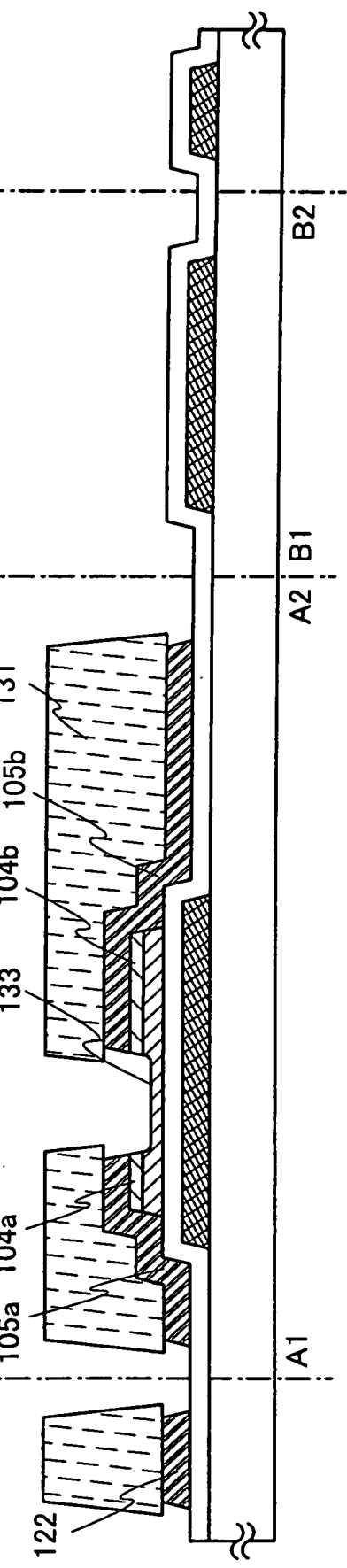


圖6A

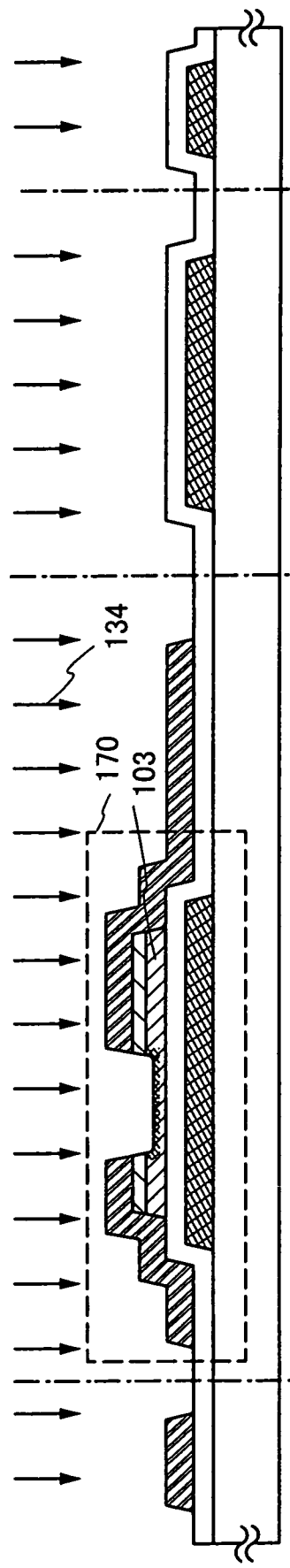


圖6B

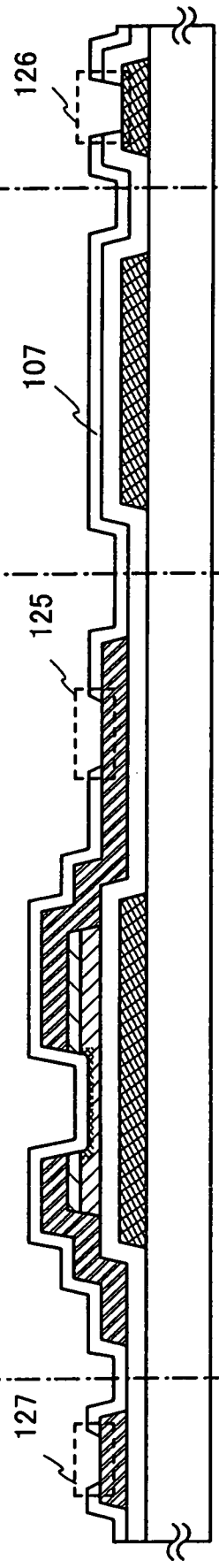


圖6C

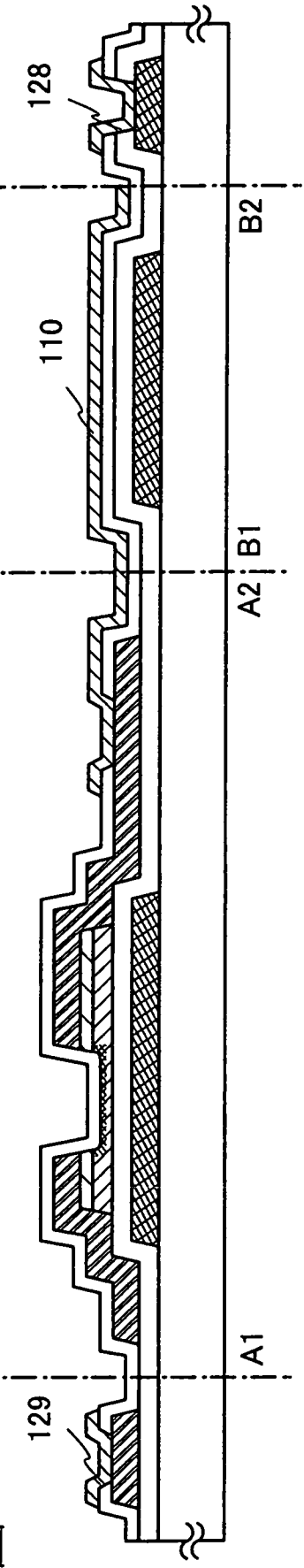


圖 7

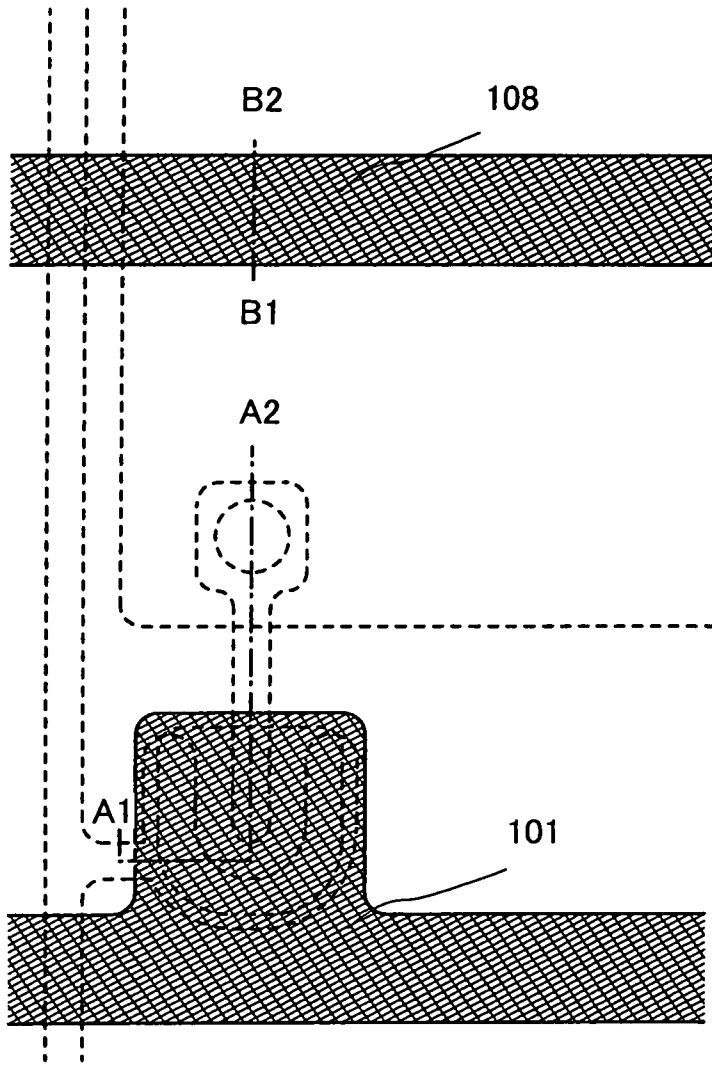


圖 8

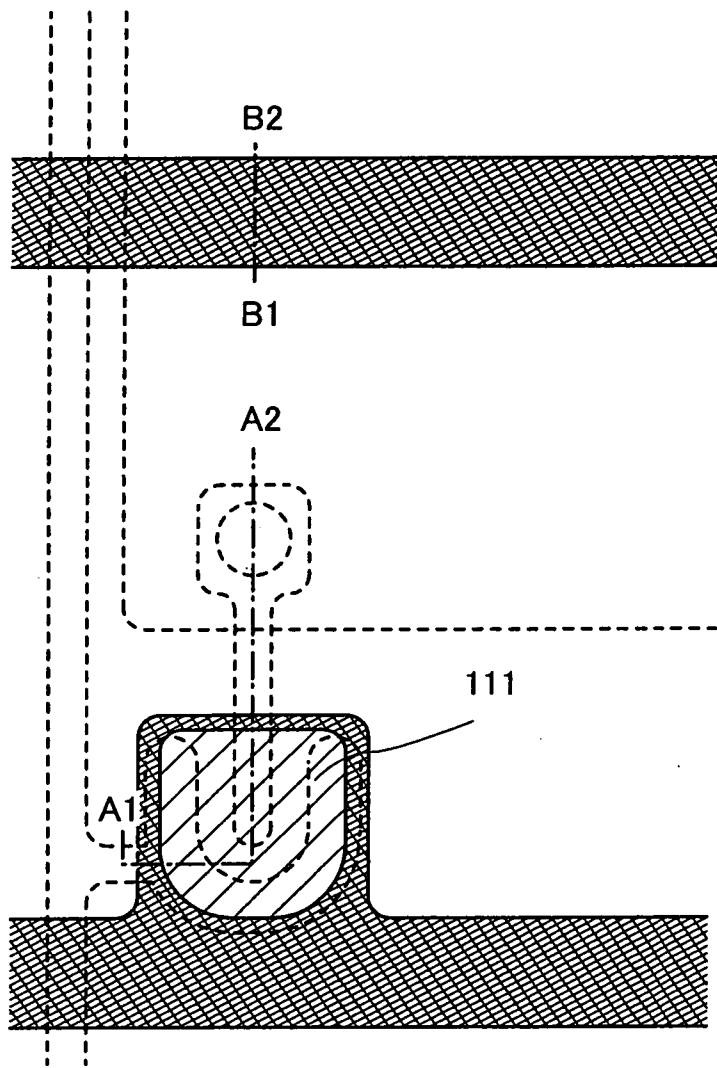


圖 9

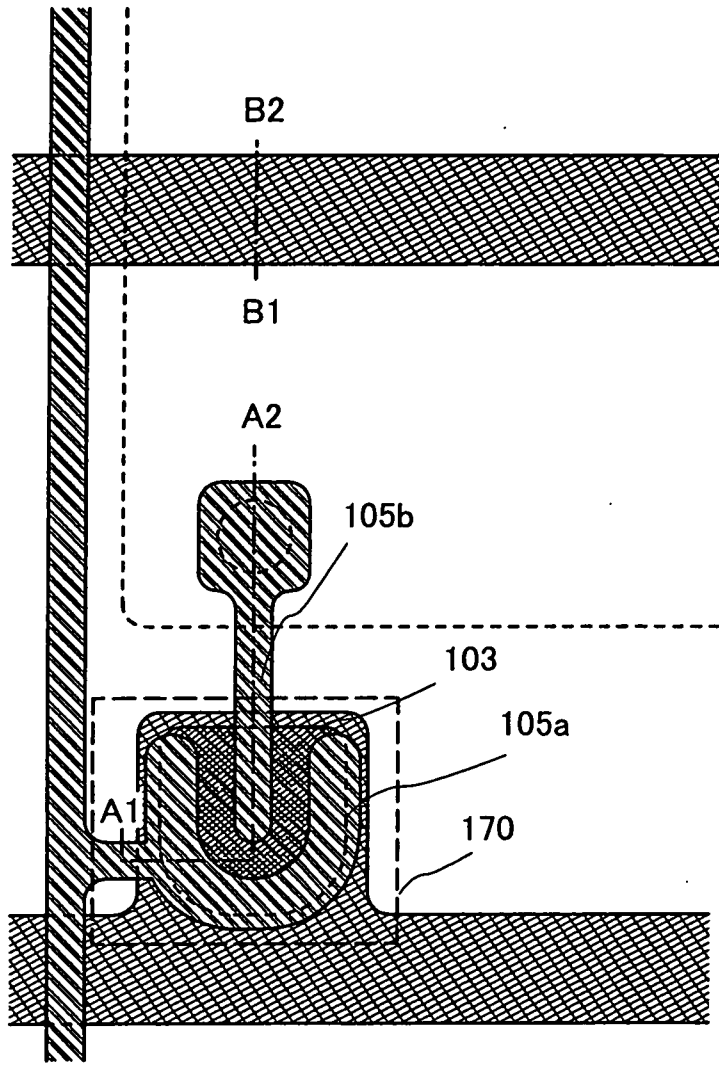


圖 10

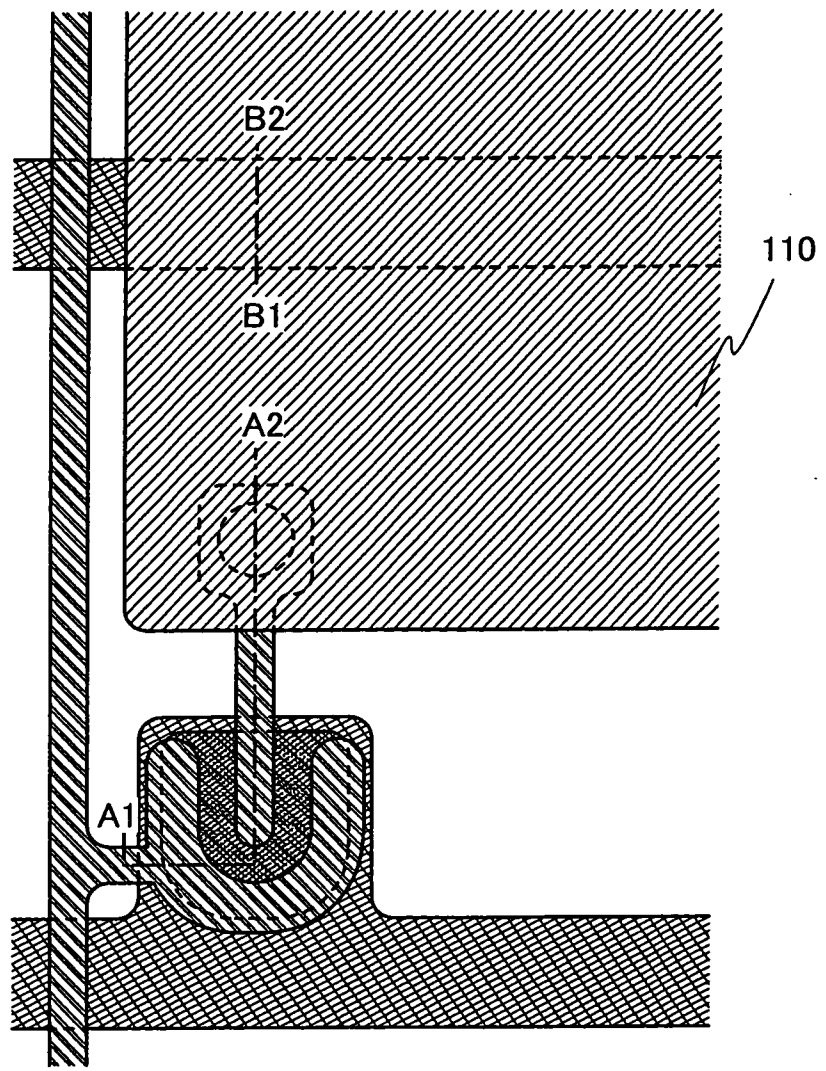


圖11A1

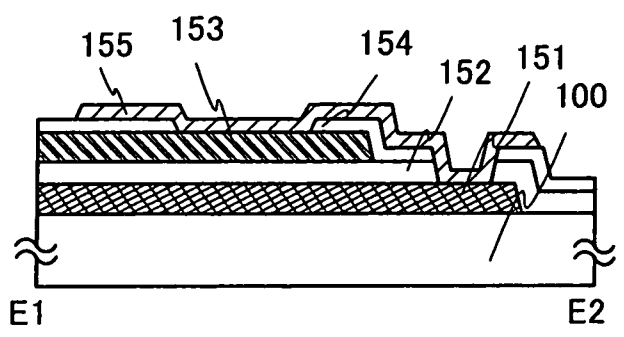


圖11A2

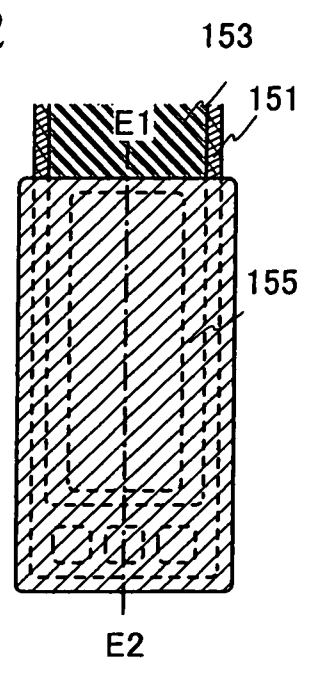


圖11B1

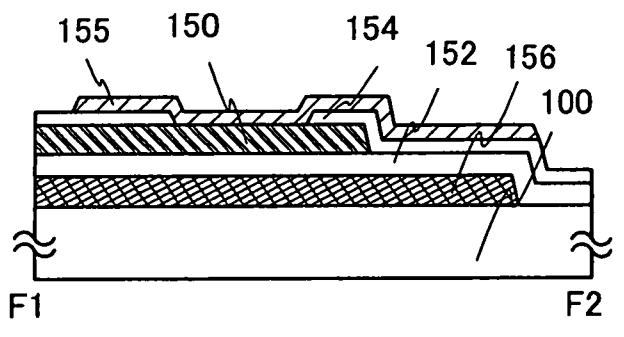


圖11B2

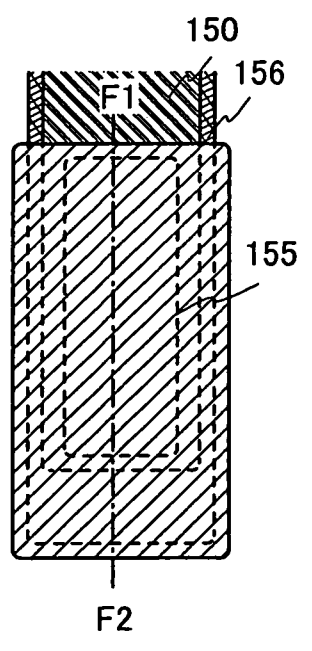


圖 12

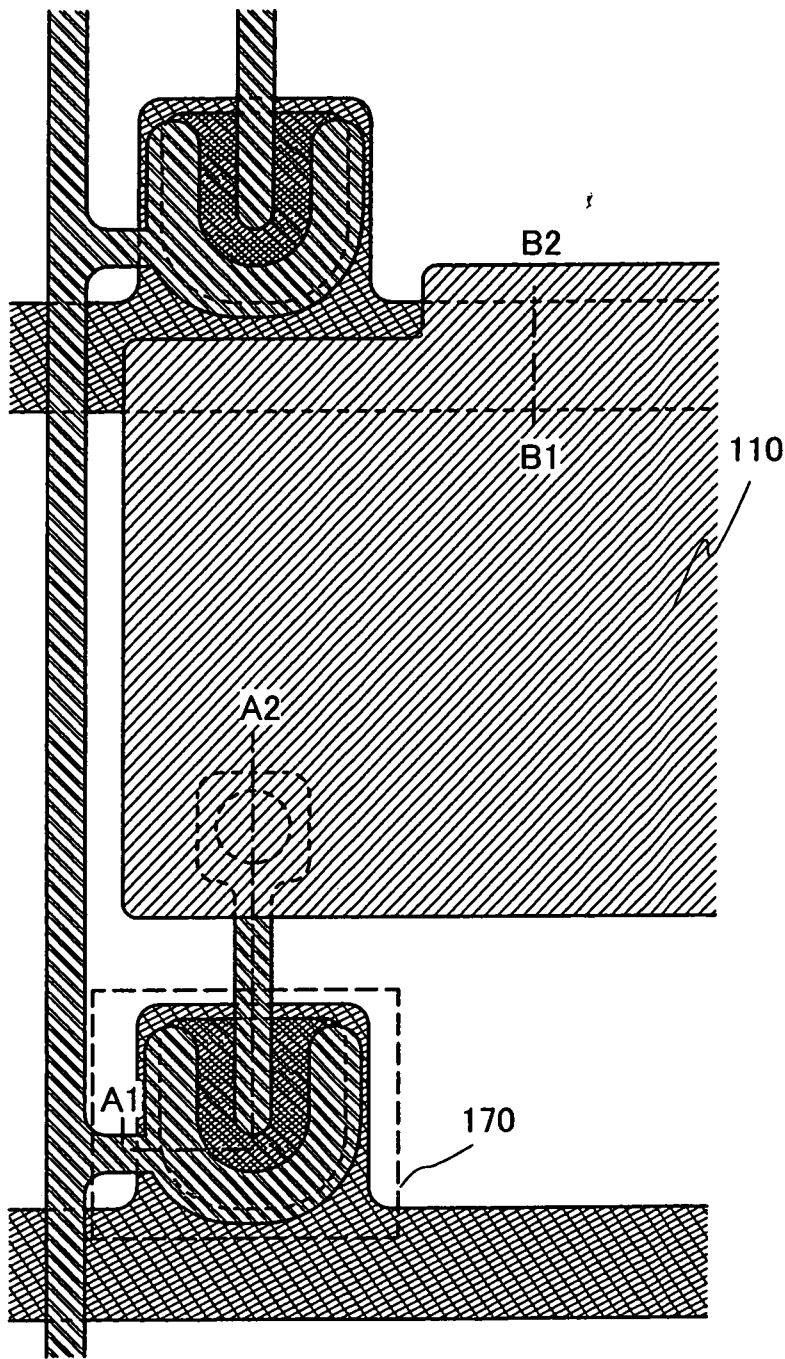


圖 13

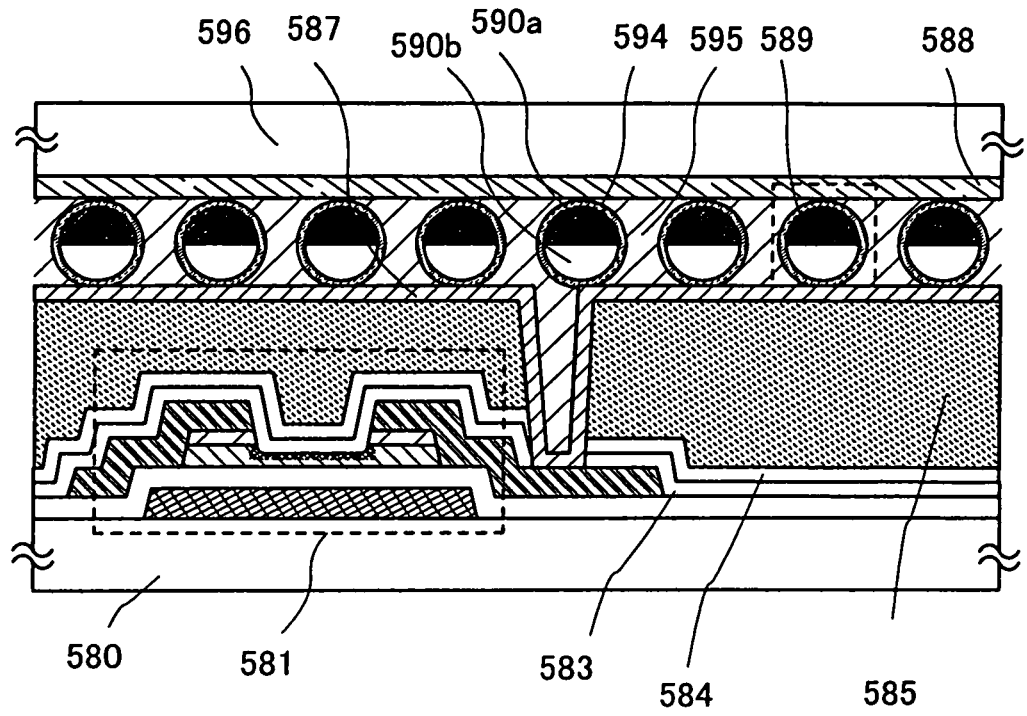


圖 14A

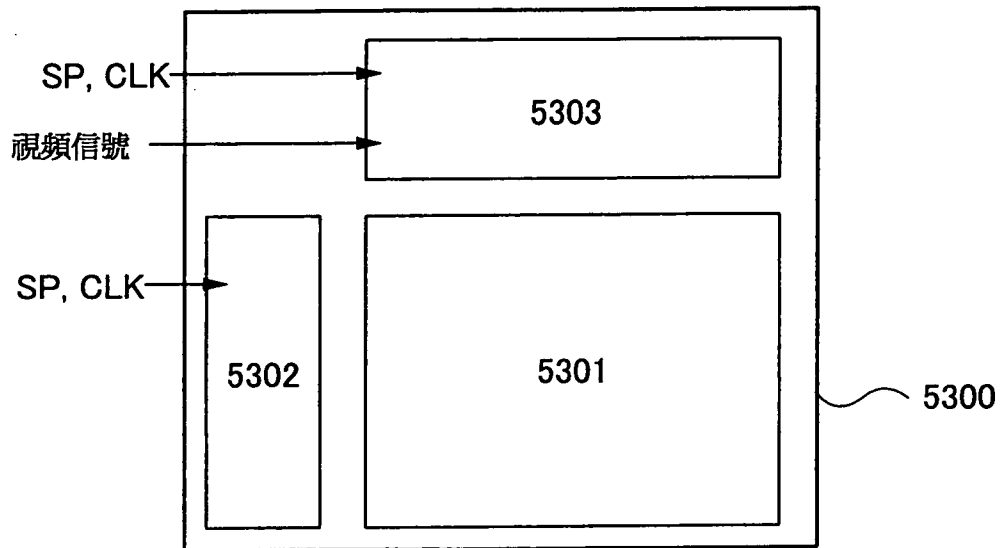


圖 14B

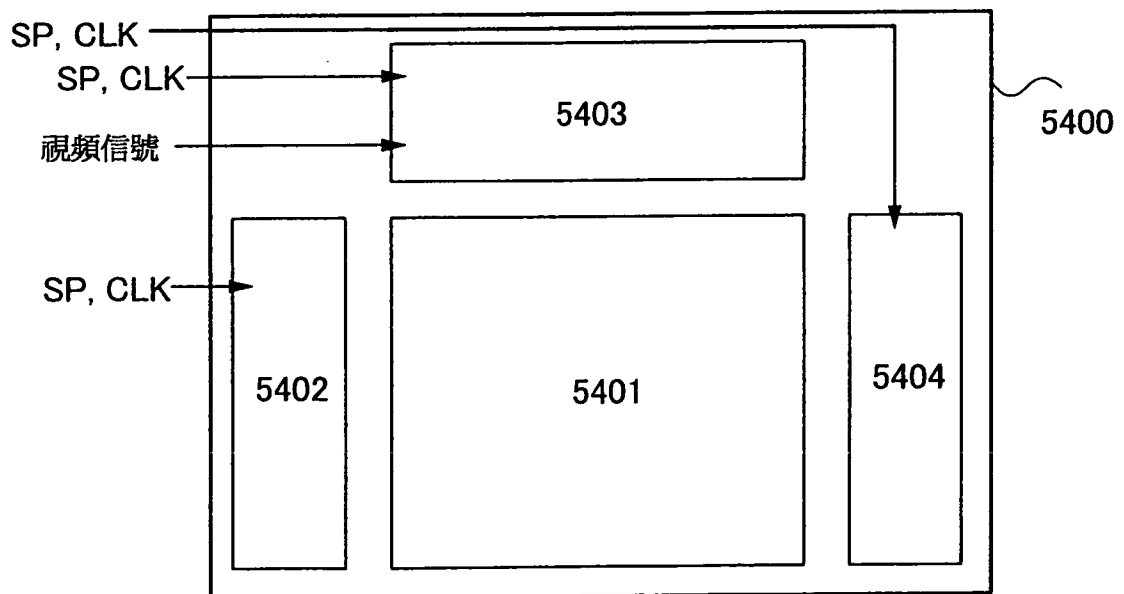


圖15

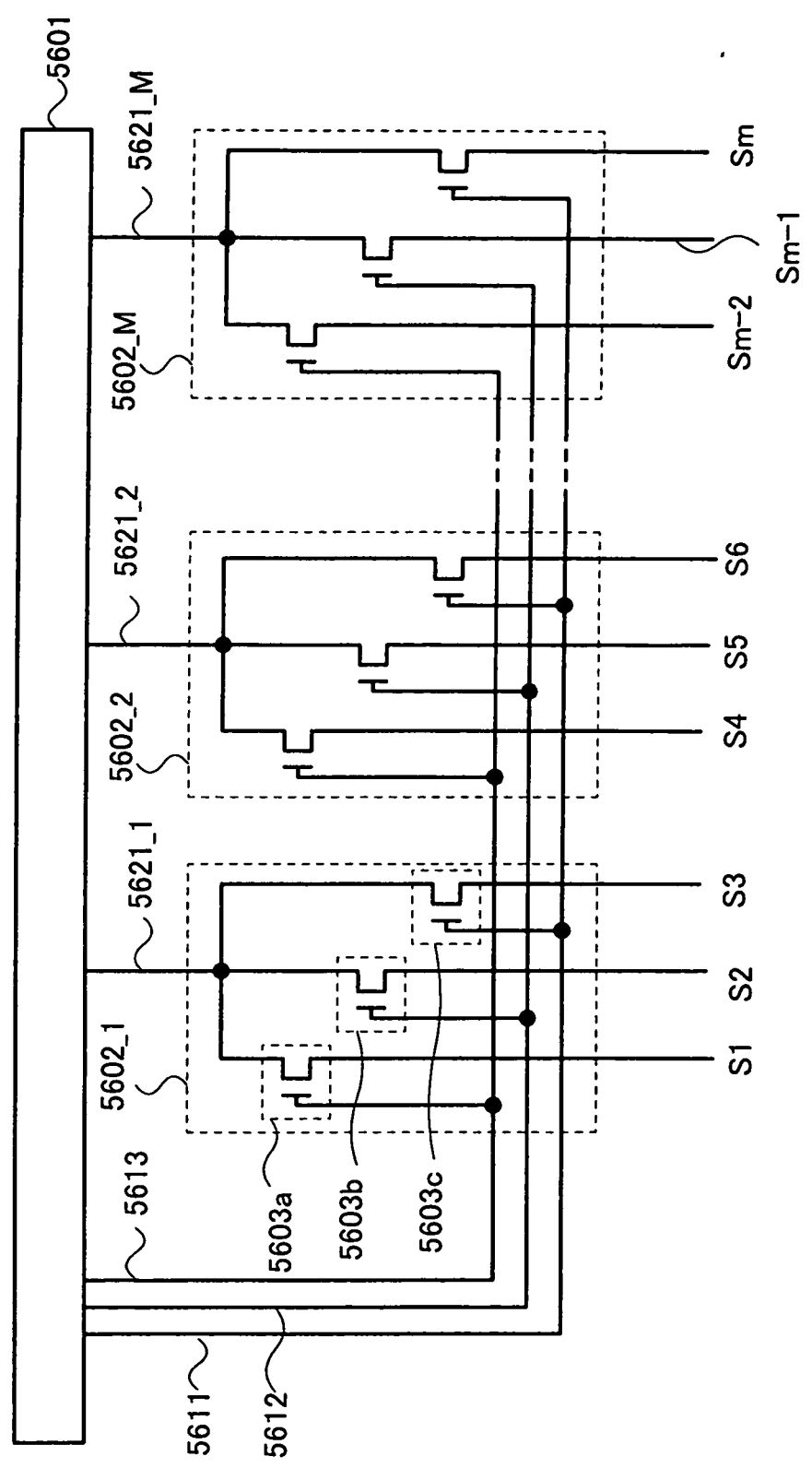
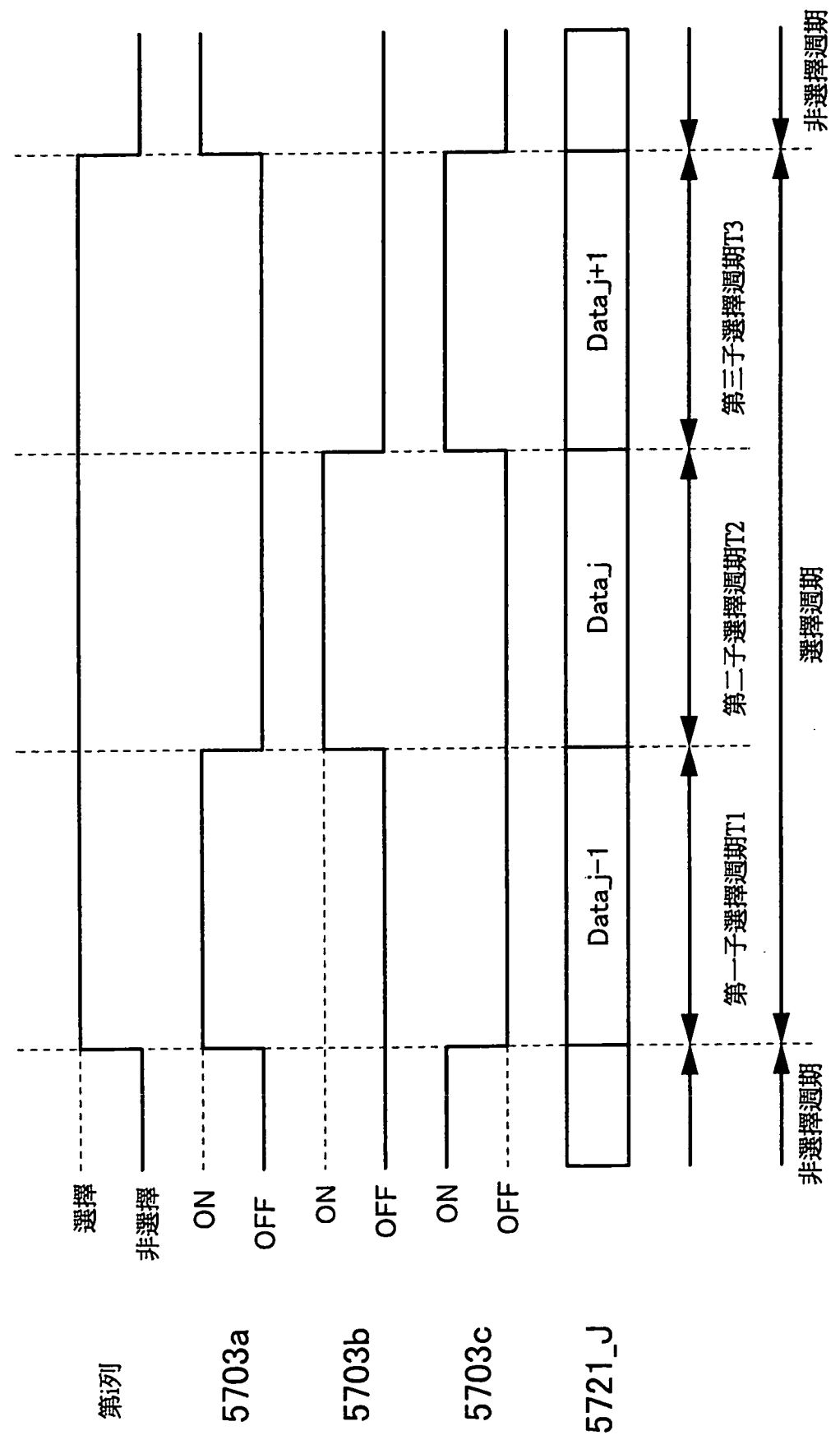


圖16



選擇

非選擇

ON

OFF

ON

OFF

ON

OFF

Data_{j-1}

Data_j

Data_{j+1}

第一子選擇週期T1

第二子選擇週期T2

第三子選擇週期T3

非選擇週期

選擇週期

非選擇週期

第i列

5703a

5703b

5703c

5721_J

圖17

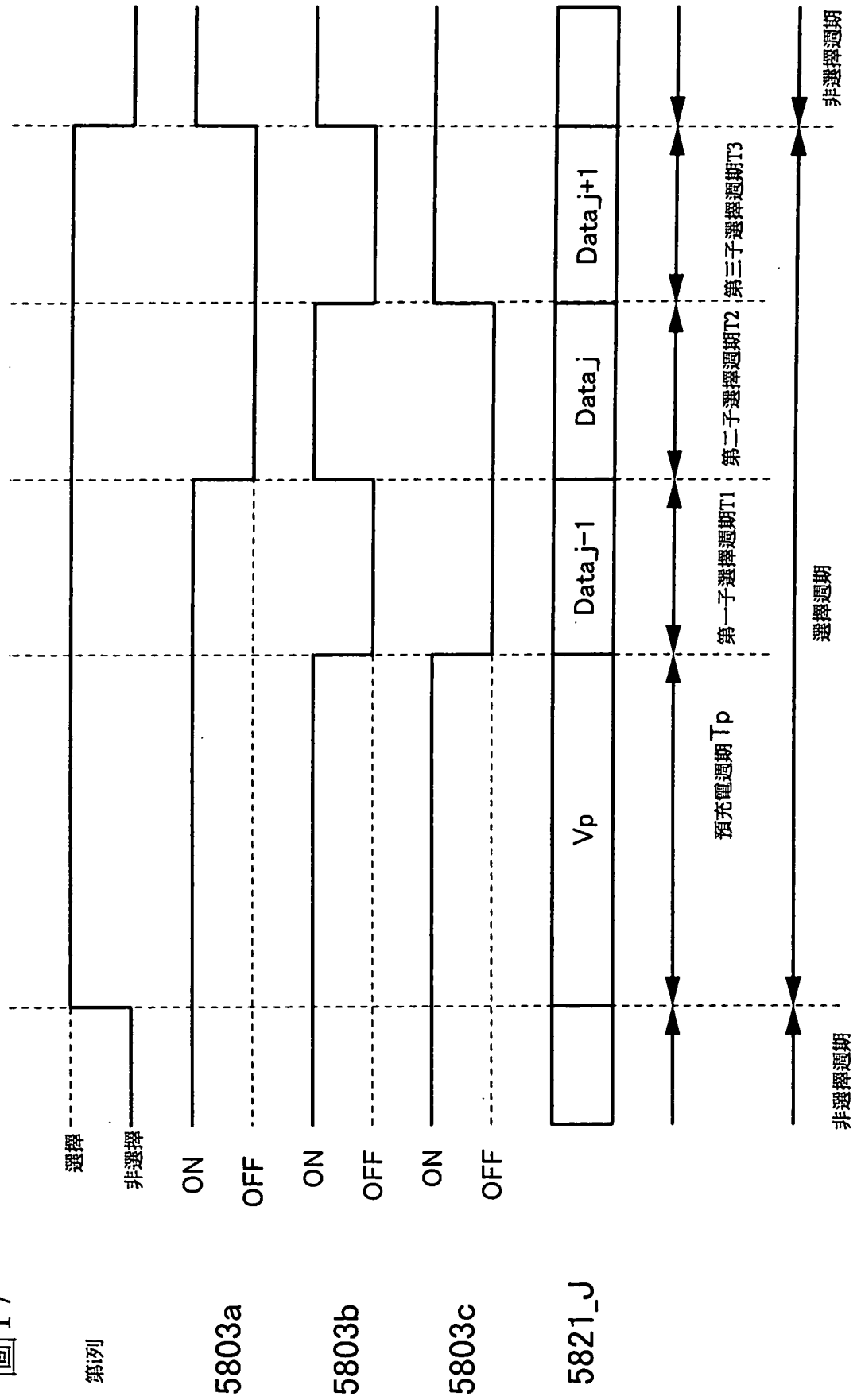


圖 18

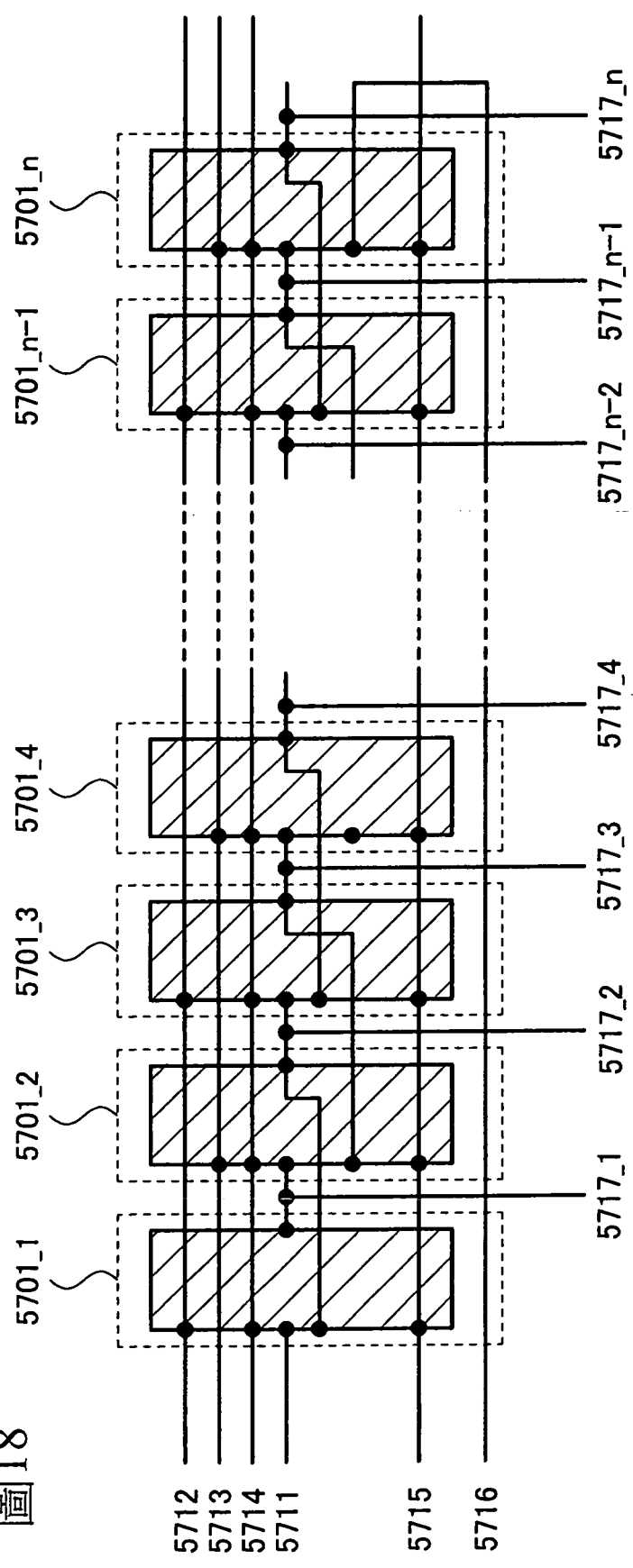


圖19

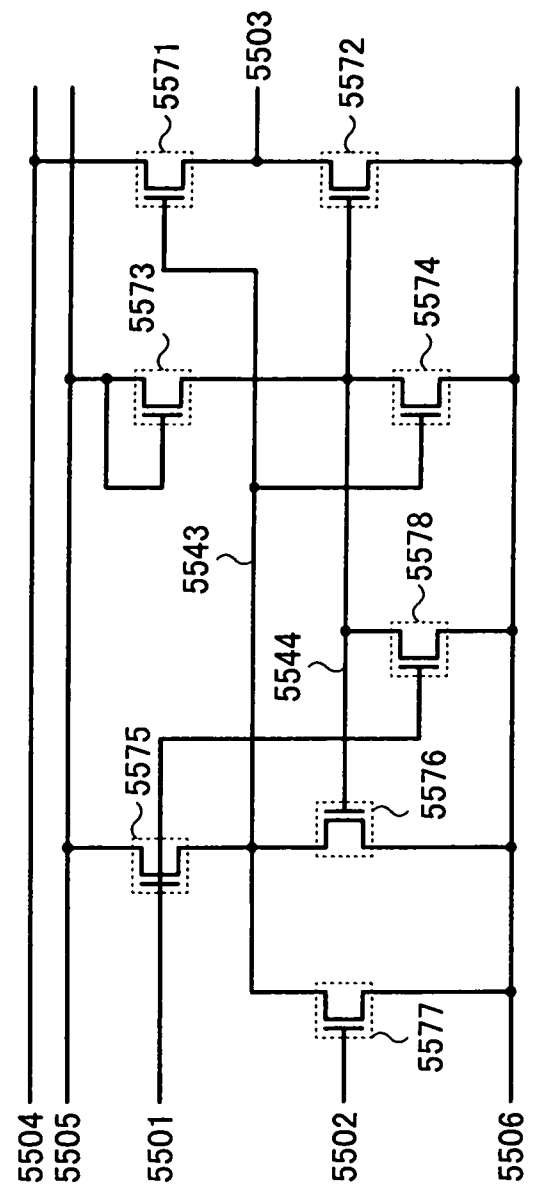


圖 20

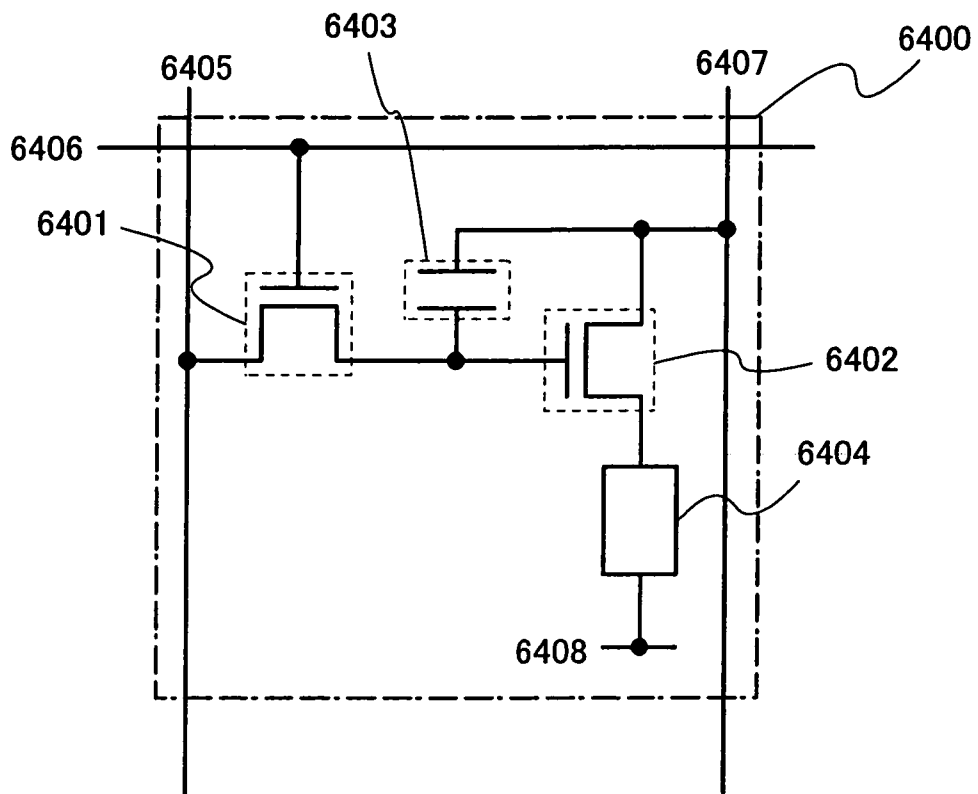


圖 21A

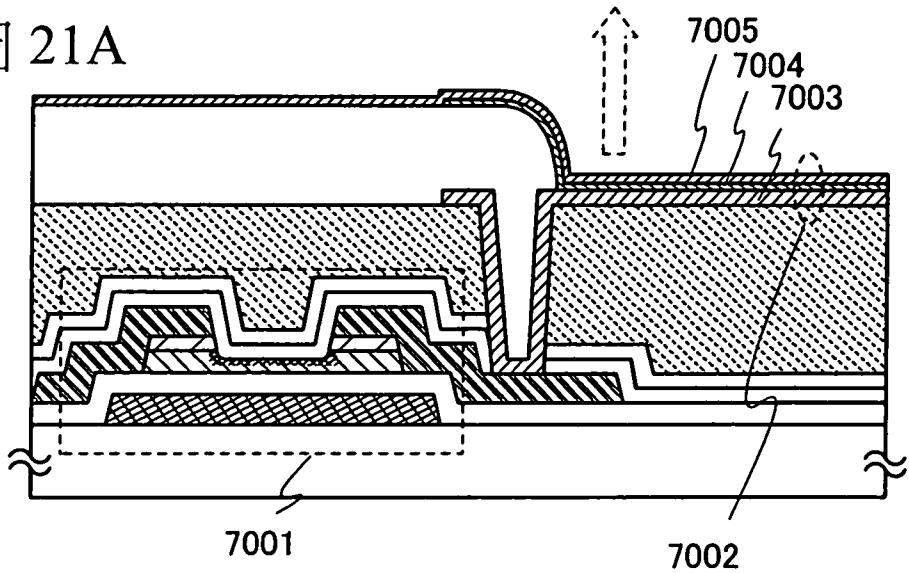


圖 21B

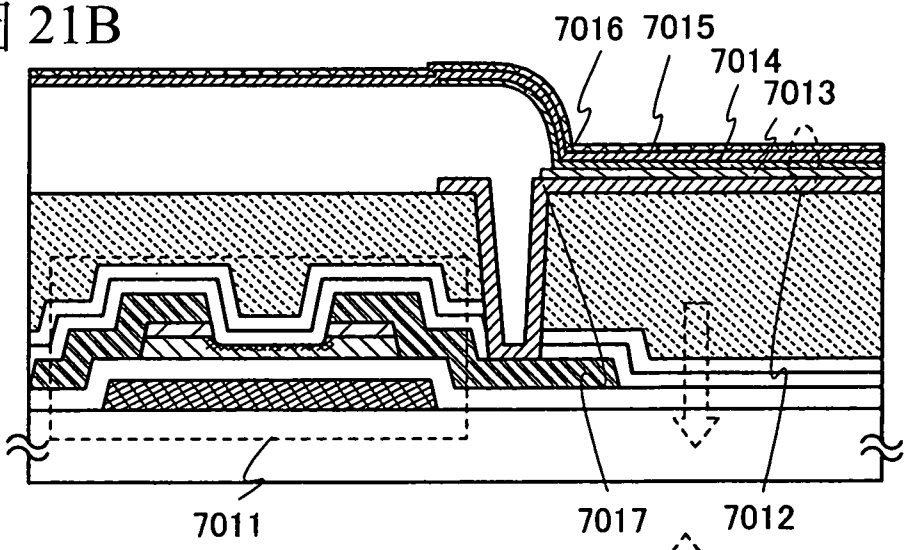


圖 21C

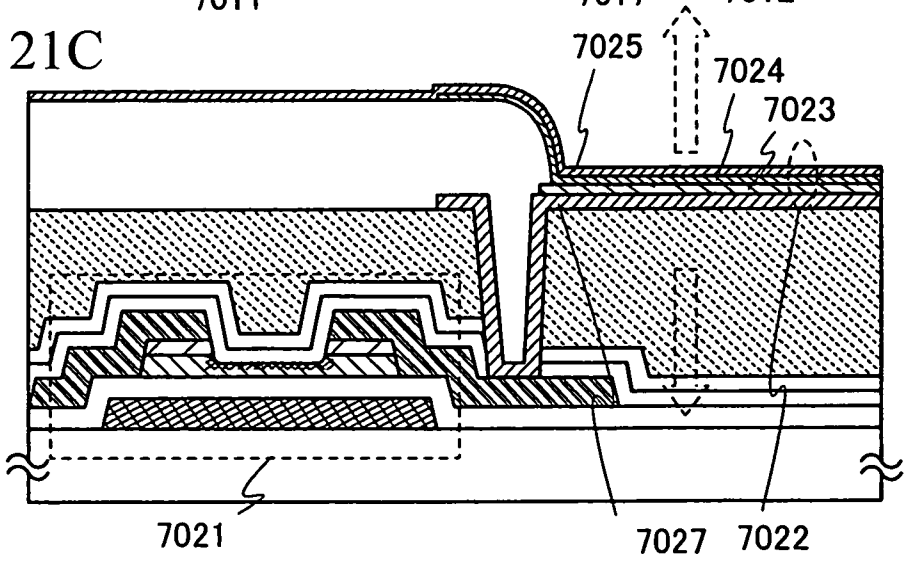


圖 22A2

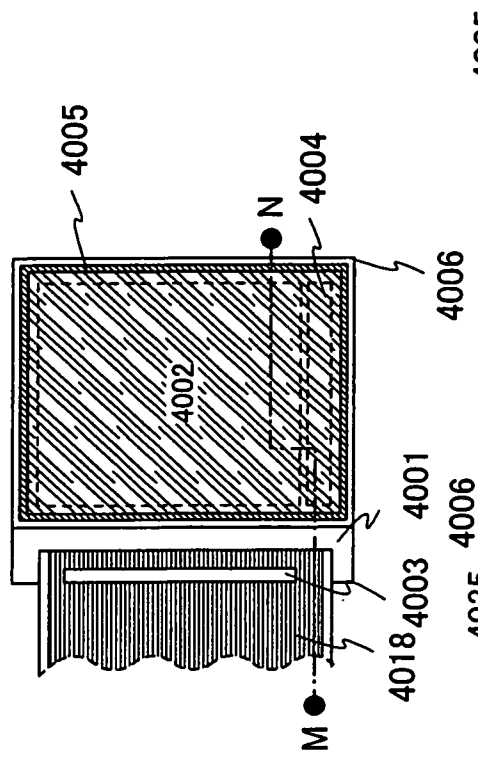


圖 22A1

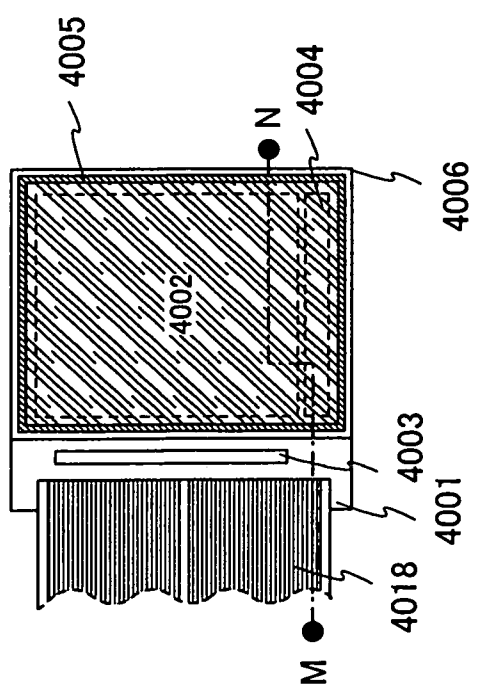
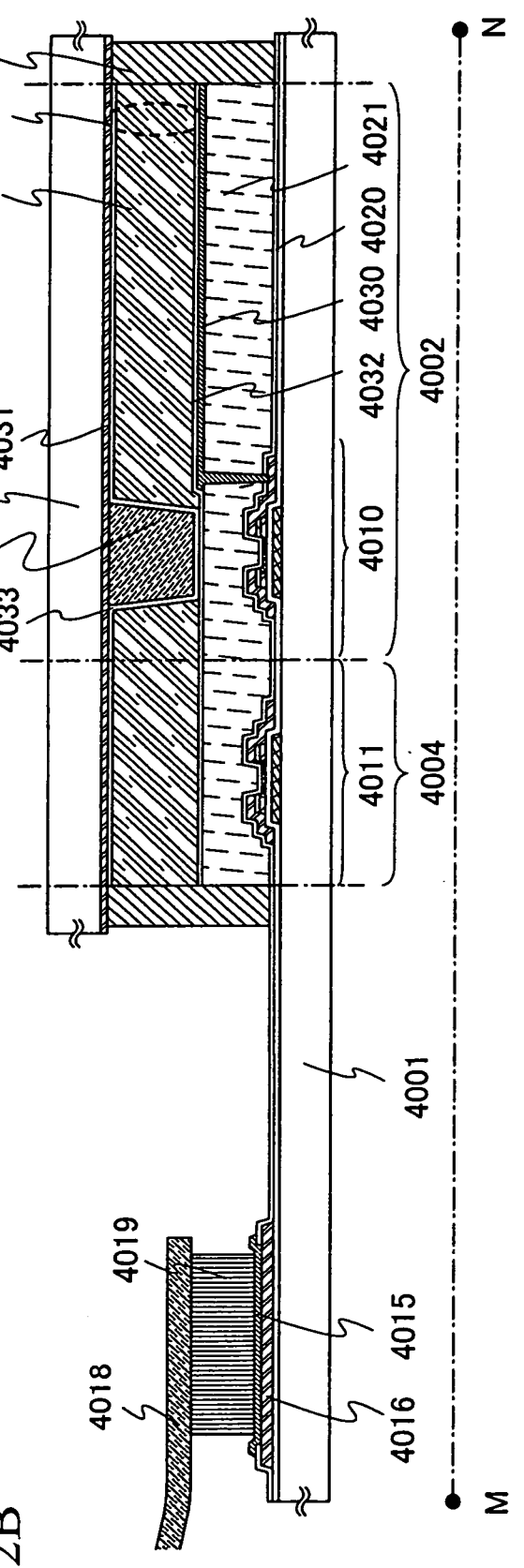


圖 22B



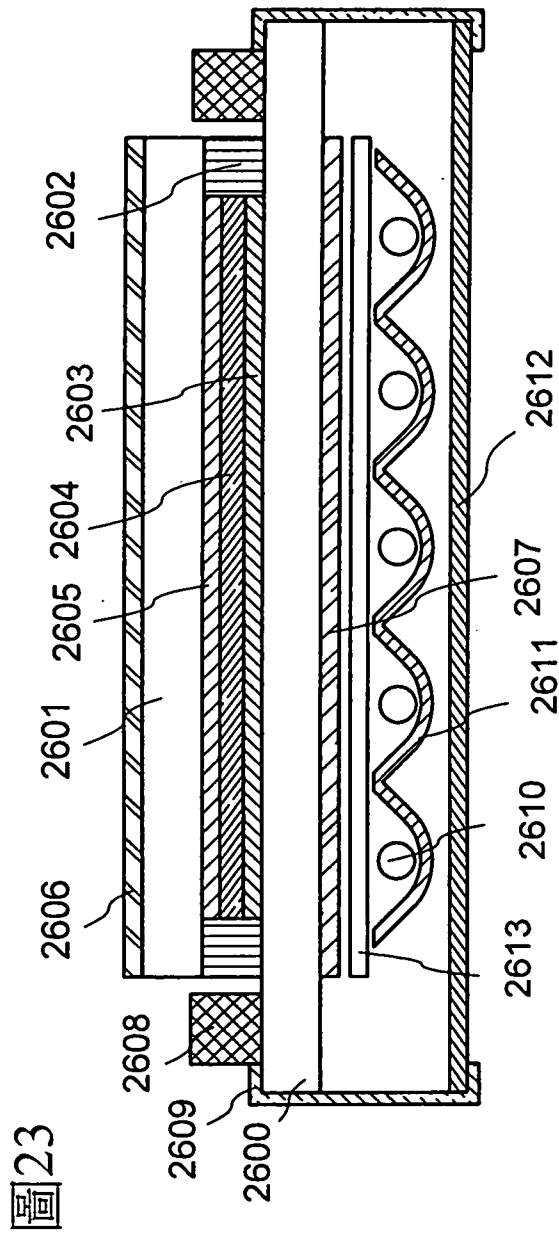


圖23

圖24A

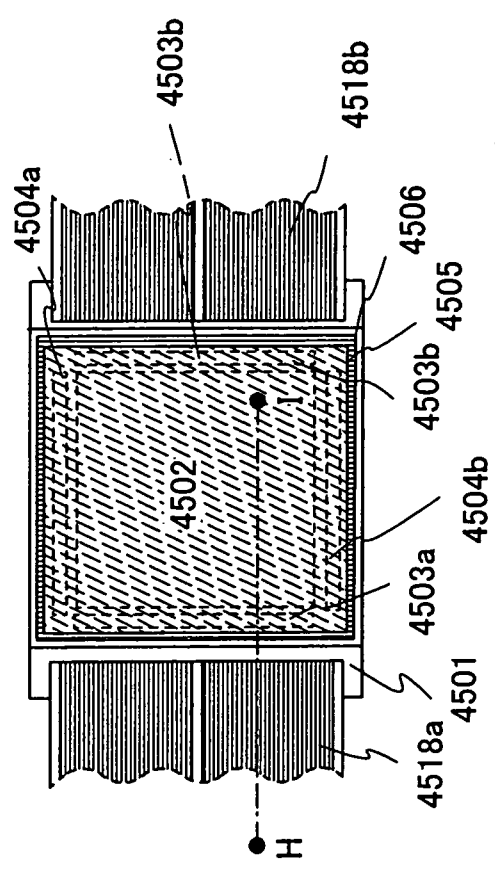


圖24B

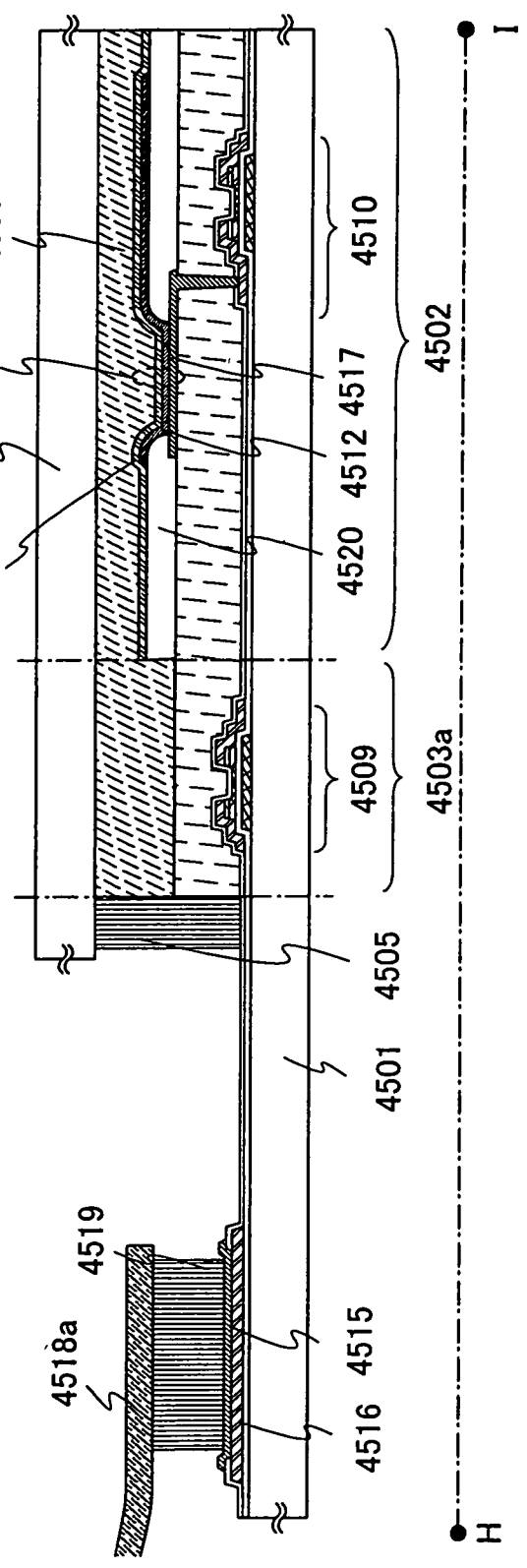


圖 25A

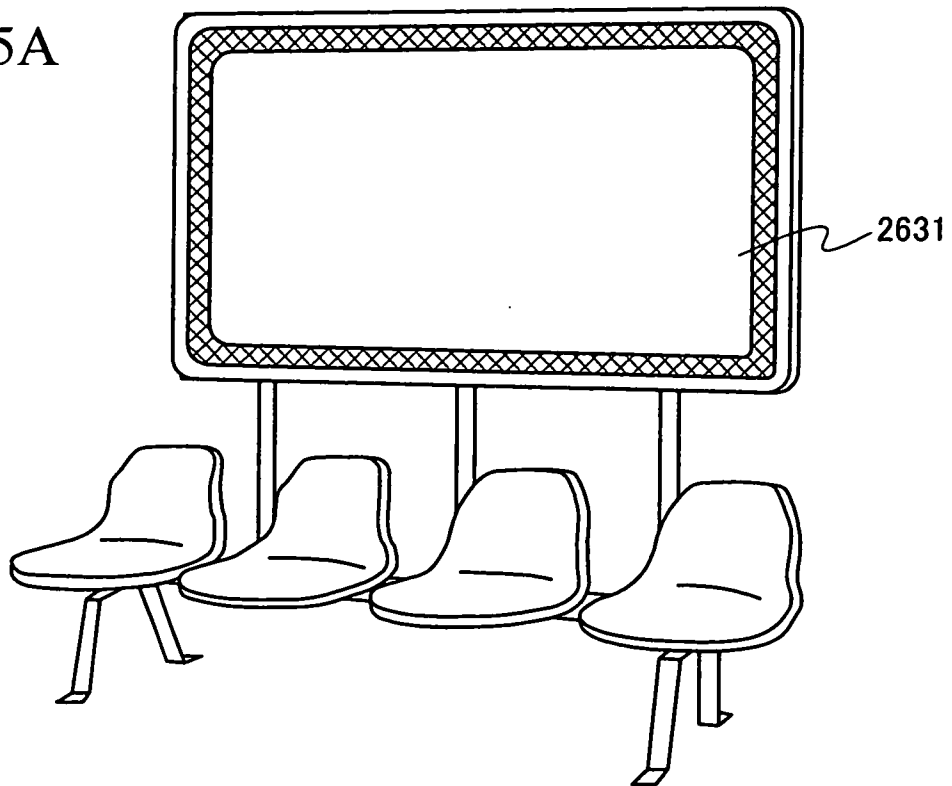


圖 25B

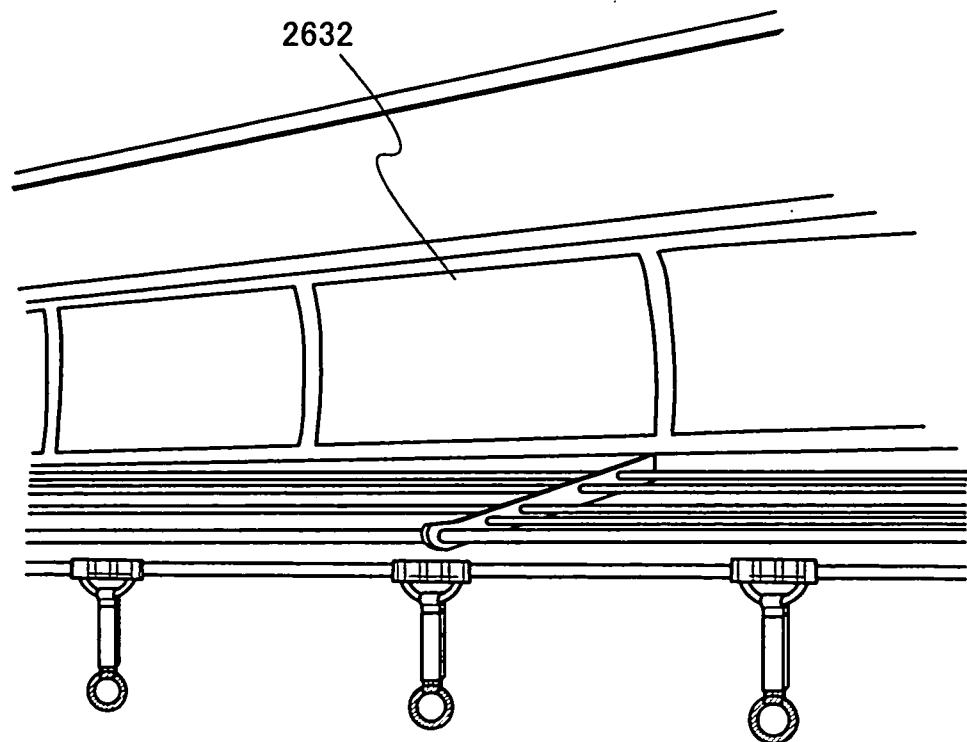


圖 26

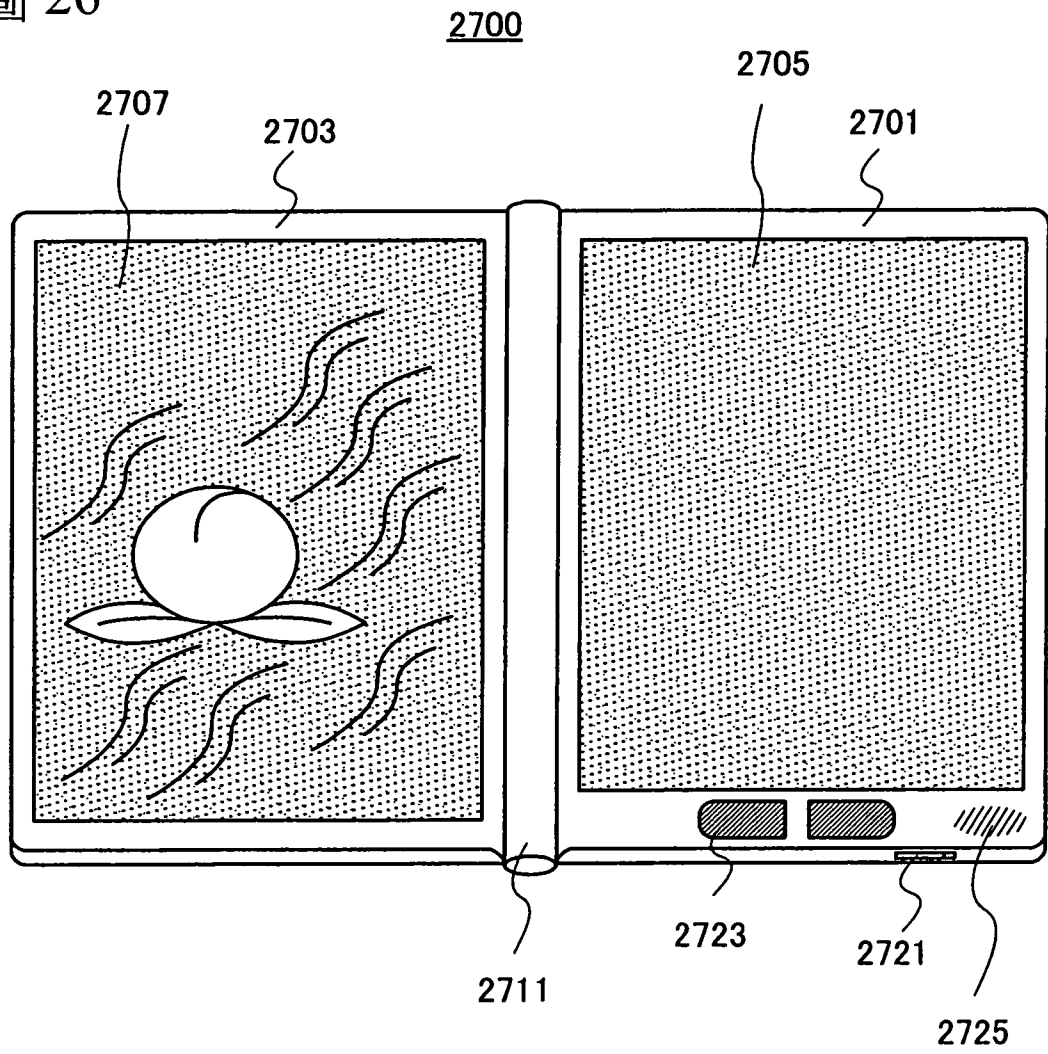


圖 27A

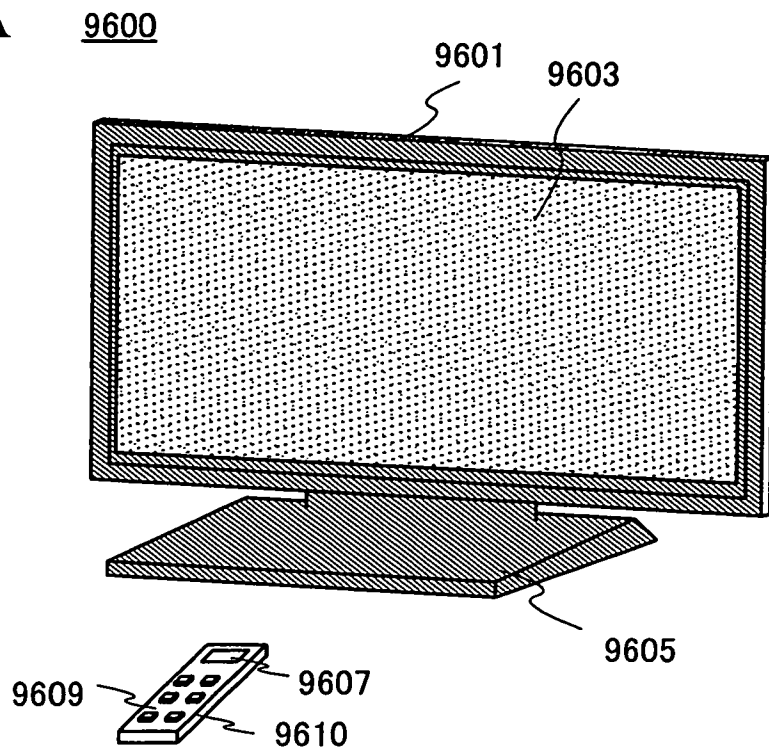


圖 27B

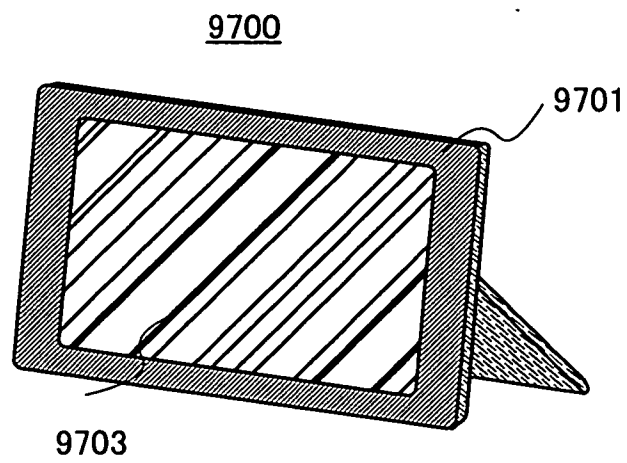


圖 28A

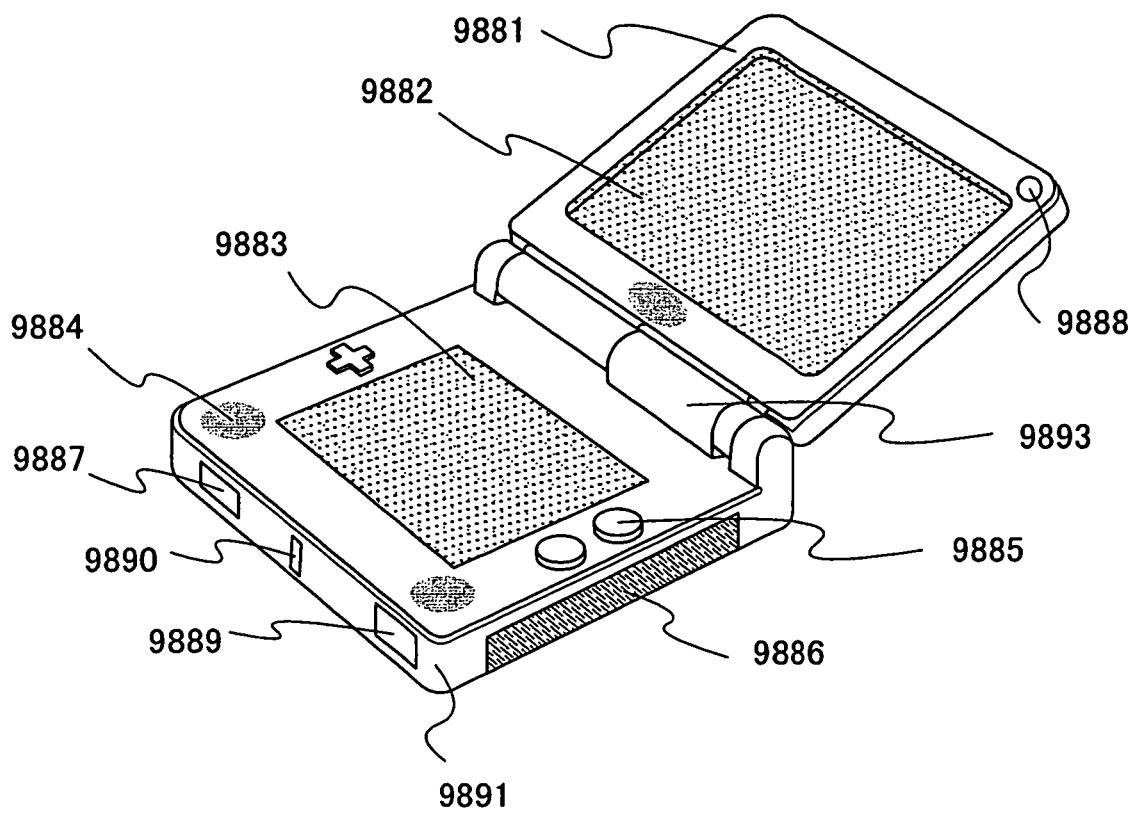


圖 28B

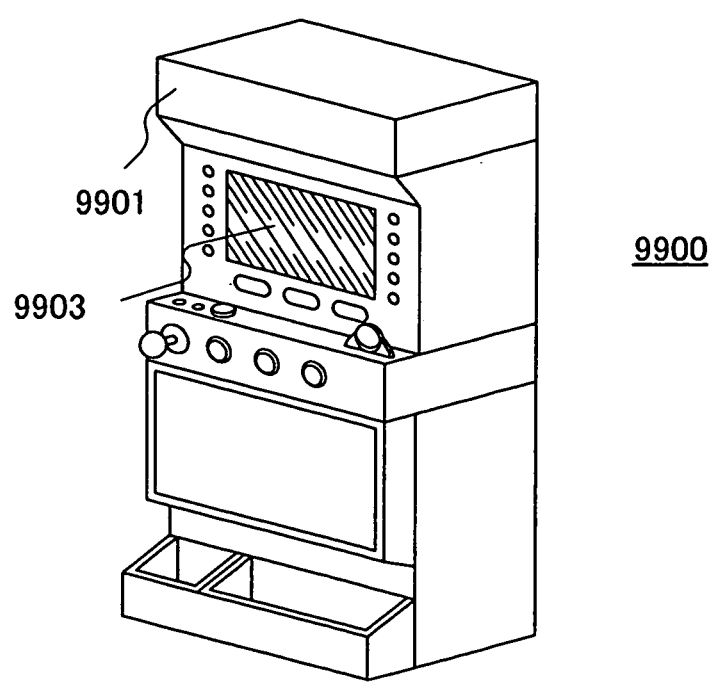


圖 29A

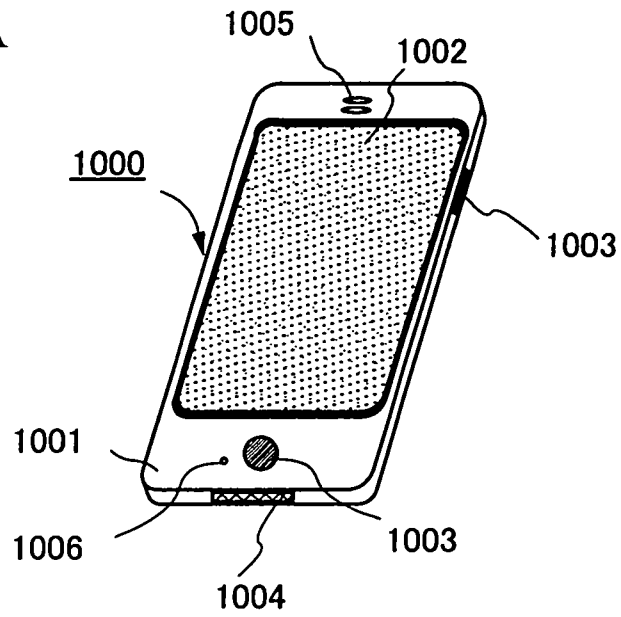


圖 29B

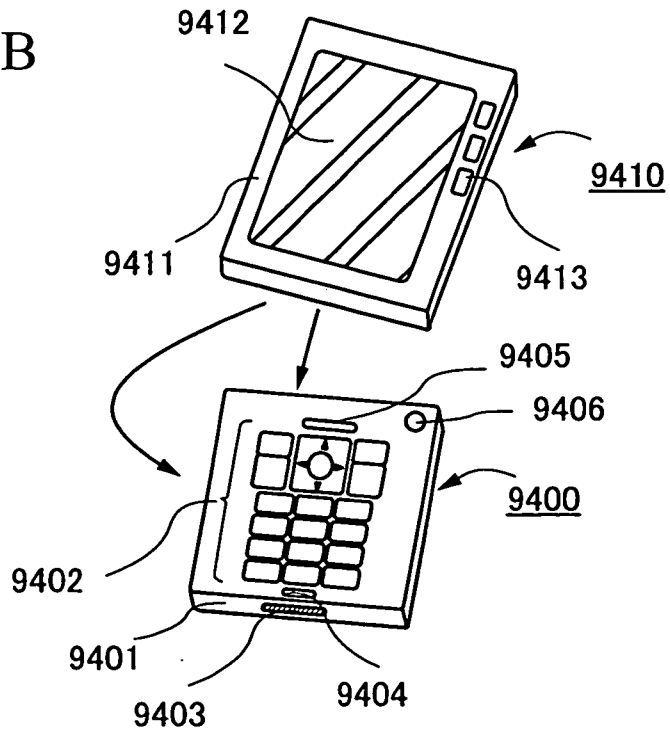


圖 30A

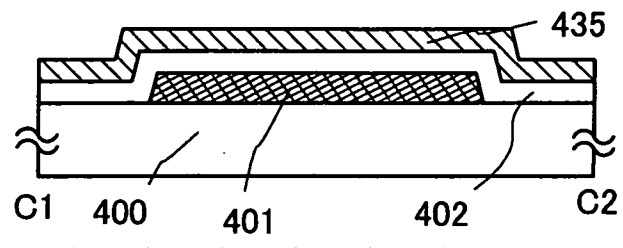


圖 30B

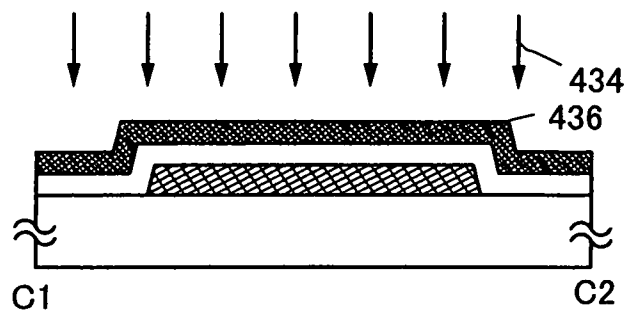


圖 30C

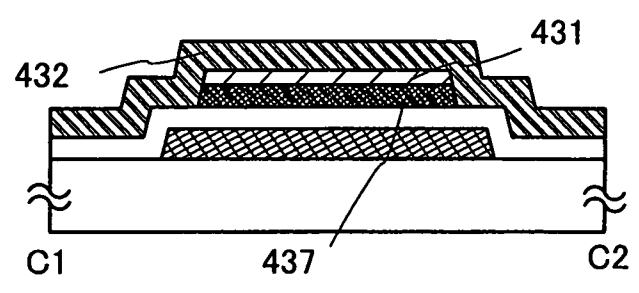


圖 30D

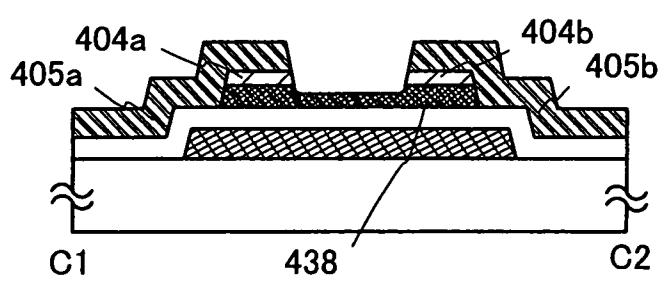


圖 30E

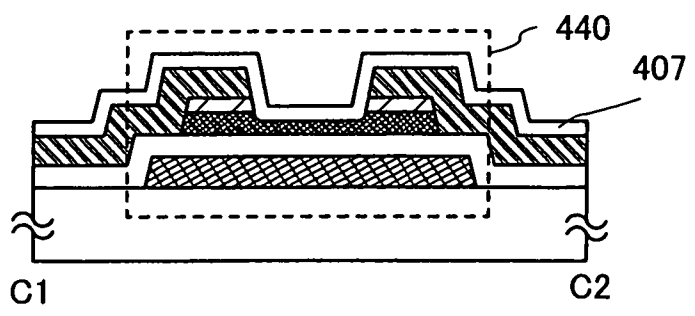


圖 31A

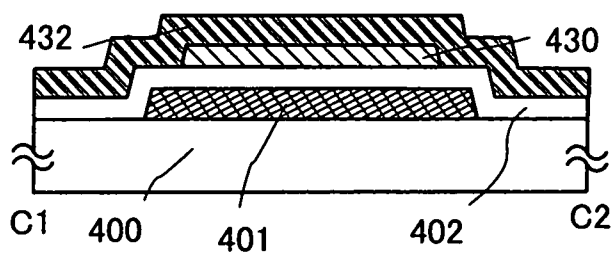


圖 31B

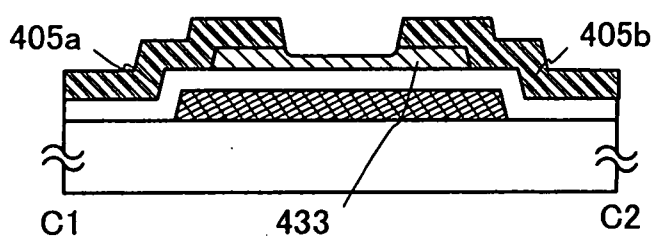


圖 31C

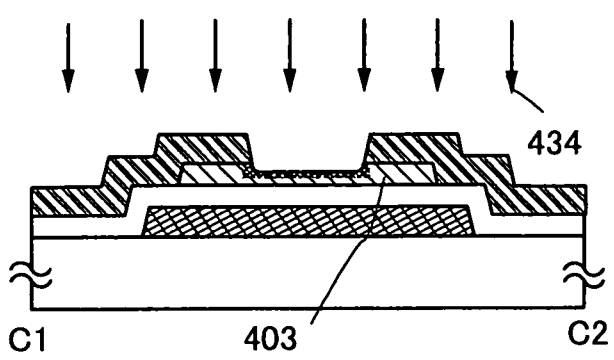


圖 31D

