

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第5865016号
(P5865016)

(45) 発行日 平成28年2月17日(2016.2.17)

(24) 登録日 平成28年1月8日(2016.1.8)

(51) Int.Cl.	F I
HO 1 L 29/47 (2006.01)	HO 1 L 29/48 F
HO 1 L 29/872 (2006.01)	HO 1 L 29/48 D
	HO 1 L 29/48 E

請求項の数 14 (全 18 頁)

(21) 出願番号	特願2011-238190 (P2011-238190)	(73) 特許権者	000233273
(22) 出願日	平成23年10月31日(2011.10.31)		株式会社 日立パワーデバイス
(65) 公開番号	特開2013-98268 (P2013-98268A)		茨城県日立市大みか町五丁目2番2号
(43) 公開日	平成25年5月20日(2013.5.20)	(74) 代理人	100100310
審査請求日	平成26年8月8日(2014.8.8)		弁理士 井上 学
		(72) 発明者	小西 くみこ
			東京都国分寺市東恋ヶ窪一丁目280番地
			株式会社日立製作所中央研究所内
		(72) 発明者	横山 夏樹
			東京都国分寺市東恋ヶ窪一丁目280番地
			株式会社日立製作所中央研究所内
		(72) 発明者	亀代 典史
			東京都国分寺市東恋ヶ窪一丁目280番地
			株式会社日立製作所中央研究所内

最終頁に続く

(54) 【発明の名称】 トレンチ型ショットキー接合型半導体装置及びその製造方法

(57) 【特許請求の範囲】

【請求項1】

不純物を含み第1導電型を有する炭化珪素基板と、
前記基板上に形成され、前記基板より不純物濃度の低い第1導電型のドリフト層と、
前記ドリフト層表面に形成され、底面と側面をもつ複数個の第1トレンチ群と、
前記第1トレンチの内壁部に接するように形成された第2導電型不純物領域と、
前記第1トレンチ群の間に挟まれたショットキー接合領域と、
前記ドリフト層表面に接するように形成された第1電極と、
前記基板の裏面に形成された第2電極を具備するショットキー接合型半導体装置の製造方法であって、

前記第1トレンチの底面の中央よりも周辺を深く掘ってサブトレンチを形成し、
前記第1トレンチの内壁部へ、第2導電型の不純物を基板表面に対して垂直にイオン注入して前記第2導電型不純物領域を形成することを特徴とするショットキー接合型半導体装置の製造方法。

【請求項2】

前記第1トレンチを、前記ドリフト層表面に互いに並列に並ぶように形成することを特徴とする請求項1に記載のショットキー接合型半導体装置の製造方法。

【請求項3】

前記第1トレンチを前記ドリフト層表面に幅1μm以下に開口することを特徴とする請求項1に記載のショットキーダイオードの製造方法。

【請求項 4】

前記第 1 トレンチの底面の周辺の深さを、トレンチの底面の中央の深さよりも 200 nm 以上深く形成することを特徴とする請求項 1 に記載のショットキー接合型半導体装置の製造方法。

【請求項 5】

前記第 1 トレンチの前記ドリフト層表面における開口幅よりもトレンチの底面の幅を小さく形成することを特徴とする請求項 1 に記載のショットキー接合型半導体装置の製造方法。

【請求項 6】

前記第 1 トレンチの内壁部に接するように形成された前記第 2 導電型不純物領域を、トレンチの底面の中央での接合位置よりもトレンチの底面の周辺での接合位置が深くなるように形成することを特徴とする請求項 1 に記載のショットキー接合型半導体装置の製造方法。

10

【請求項 7】

前記第 1 トレンチの前記ドリフト層表面における開口幅を L_{pn} とし、前記第 1 トレンチの間に挟まれたショットキー接合領域の幅を L_{SBD} とすると、 $L_{pn} + L_{SBD}$ が 2 μm 以下となるように形成することを特徴とする請求項 1 に記載のショットキー接合型半導体装置の製造方法。

【請求項 8】

半導体装置の終端部において、前記第 1 トレンチを取り囲むように、前記第 1 トレンチよりもドリフト層表面における開口幅が広い第 2 のトレンチを配置し、前記第 2 のトレンチの底面の周辺の深さと前記第 2 のトレンチの底面の中央の深さを等しく形成することを特徴とする請求項 1 に記載のショットキー接合型半導体装置の製造方法。

20

【請求項 9】

第 1 導電型の炭化珪素基板上に第 1 導電型の炭化珪素で構成されたドリフト層を形成し、

前記ドリフト層上に酸化膜を形成し、

前記酸化膜に複数の開口部を形成し、

前記酸化膜をマスクとして、第 1 トレンチと、前記第 1 トレンチの底面の中央よりも周辺を深く掘ったサブトレンチと、を形成し、

30

前記酸化膜をマスクとして前記第 1 トレンチの内壁部へ第 2 導電型の不純物を基板表面に対して垂直にイオン注入して第 2 導電型不純物領域を形成することを特徴とするショットキー接合型半導体装置の製造方法。

【請求項 10】

第 1 導電型の炭化珪素基板と、

前記炭化珪素基板よりも不純物濃度が低い第 1 導電型の第 1 領域と、第 2 導電型の第 2 領域とを有する炭化珪素層と、

前記炭化珪素層の第 1 導電型の第 1 領域との間でショットキー接合している第 1 電極と

、前記炭化珪素基板の裏面との間でオーミック接合している第 2 電極とを備え、

40

前記炭化珪素層は第 1 トレンチと、前記第 1 トレンチ内に、前記第 1 トレンチの底面の中央よりも周辺を深く掘って形成された第 2 トレンチであるサブトレンチとを備え、

前記サブトレンチの内壁に位置する炭化珪素層は前記第 2 領域であり、

前記第 2 領域は、前記第 1 トレンチの中央の下よりも、前記第 1 トレンチの側面の下の方が接合位置が深いことを特徴とするショットキー接合型半導体装置。

【請求項 11】

請求項 10 において、

前記サブトレンチの下方にサブトレンチの形状に応じた不純物濃度のピークがあることを特徴とするショットキー接合型半導体装置。

【請求項 12】

50

請求項 10 において、
前記第 1 トレンチの開口幅が $1 \mu\text{m}$ 以下であることを特徴とするショットキー接合型半導体装置。

【請求項 13】

請求項 10 において、
前記サブトレンチの深さは 200nm 以上あることを特徴とするショットキー接合型半導体装置。

【請求項 14】

請求項 10 において、
前記サブトレンチは上に向かって徐々に幅がせまくなるテーパ状の内壁を備え、
前記第 1 トレンチの幅が上に向かって徐々に幅が広がるテーパ状の内壁を備えていることを特徴とするショットキー接合型半導体装置。

10

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、トレンチ型ショットキー接合型半導体装置に関するものである。

【背景技術】

【0002】

パワー半導体素子には高耐圧の他、低オン抵抗、低スイッチング損失が要求されるが、現在の主流である珪素(Si)パワー素子は、理論的な性能限界に近づいている。炭化珪素(SiC)はSiと比較して絶縁破壊電界強度が約1桁大きいため、耐圧を保持するドリフト層を約1/10に薄く、不純物濃度を約100倍高くすることで、素子抵抗を理論上3桁以上低減できる。また、Siに対してバンドギャップが約3倍大きいことから高温動作も可能であることから、Siを超える性能が期待できる。

20

【0003】

SiCを用いたパワー半導体素子のなかでもユニポーラ型のショットキーバリアダイオード(SBD: Schottky Barrier Diode)は研究開発が進んでいる。現在主流のSiダイオードは、正孔と電子の2つのキャリアで動作するバイポーラ型であるため、スイッチング時に過剰少数キャリアの排出によるリカバリ電流が生じ、スイッチング損失が発生する。一方、SBDは電子のみで動作するユニポーラ型であるため、理想的にはリカバリ電流は生じず、スイッチング損失の劇的な低減が可能である。しかし、Siで高耐圧のSBDを実現しようとする、絶縁破壊電界強度が小さいためにドリフト層が厚く、不純物濃度が低くなる。その結果、素子抵抗が著しく増大するため、実用に適さない。一方、SiCは絶縁破壊強度が大きい、高耐圧でも素子抵抗が小さく高性能なSBDが実現可能である。しかし、SBDは構造上、逆方向のリーク電流が大きいという問題点があった。

30

【0004】

リーク電流は、ショットキー界面の電界強度を低減することで、低減可能である。そのためSiCのショットキー界面にpn接合を混載したジャンクションバリアショットキー(JBS: Junction Barrier Schottky)構造が提案されている。逆方向電圧印加時は、pn接合部分から空乏層が広がり、ショットキー接合領域の下をピンチオフする。このため、ショットキー接合界面の電界は低減され、リーク電流が抑制できる。

40

【0005】

ジャンクションバリアショットキーダイオードが特開平5-136015(特許文献1)において開示されている。この構造を、図17に例示する。図17において、1はSiCからなるn+SiC基板を、2はn-SiCドリフト層を、3はショットキー接合領域を、4はp+SiC領域を、5はショットキーダイオードのアノード電極を、6はカソード電極を、それぞれ示している。そして、n-SiCドリフト層表面におけるp+SiC領域の幅を L_{pn} 、p+SiC領域の間隔を L_{SBD} として示している。

50

【0006】

JBS構造において、ショットキー接合界面の電界強度をより低減するためには、より低い逆電圧でショットキー接合領域の下をピンチオフする必要があり、つまりショットキー領域をより小さくする必要がある。しかし、ショットキー領域が小さくなると、オン電流の経路が狭くなるため、オン抵抗は増加する。よって、ショットキー接合界面の電界強度とオン抵抗はトレードオフの関係にある。このトレードオフを改善する手段として、ドリフト層表面に複数のトレンチを形成し、その内壁にp + SiC領域を配置するトレンチ型ジャンクションバリアショットキーダイオードが有効である。

【0007】

トレンチ型ジャンクションバリアショットキーダイオードが特開平4 - 321274 (特許文献2)において開示されている。図18にトレンチ型ジャンクションバリアショットキーダイオードの断面構造図を示す。トレンチ7の内壁部にp + SiC領域4が形成されている。尚、図18において、図17と同じ符号の部位は同じものを示し、トレンチ7の開口幅を L_{pn} 、トレンチ7同士の間隔を L_{SBD} として示している。

【先行技術文献】

【特許文献】

【0008】

【特許文献1】特開平5 - 136015

【特許文献2】特開平4 - 321274

【発明の概要】

【発明が解決しようとする課題】

【0009】

トレンチ型ジャンクションバリアショットキーダイオードにおいて、ショットキー接合面積を保持したまま、素子面積を縮小して低容量化や低コスト化を図る際や、素子面積を保持したままショットキー接合面積を大きくして大電流化や低オン抵抗化を図る際は、トレンチ7の開口幅を小さくする必要がある。しかしながら、トレンチ7の開口幅を小さくすると、トレンチ7下のp + SiC領域に電界が集中し、素子耐圧が低下するという問題がある。

【0010】

本発明の目的は、トレンチ型ショットキー接合型半導体装置のトレンチ7開口幅を小さくする際に、トレンチ7の底面のドリフト層表面の下に形成されたp + SiC領域に電界が集中するのを抑制し、素子耐圧の低下を防ぐことである。

【課題を解決するための手段】

【0011】

上記目的を達成する代表的な手段として以下の手段を本願は含む。

【0012】

不純物を含み第1導電型を有する炭化珪素基板と、前記基板上に形成され、前記基板より不純物濃度の低い第1導電型のドリフト層と、前記ドリフト層表面に形成され、底面と側面をもつ複数個の第1トレンチ群と、前記第1トレンチの内壁部に接するように形成された第2導電型不純物領域と、前記第1トレンチ群の間に挟まれたショットキー接合領域と、前記ドリフト層表面に接するように形成された第1電極と、前記基板の裏面に形成された第2電極を具備し、前記第1トレンチの底面の中央よりも周辺を深く掘ってサブトレンチを形成し、前記第1トレンチの内壁部へ、第2導電型の不純物を基板表面に対して垂直にイオン注入して第2導電型不純物領域を形成することを特徴とするショットキー接合型半導体装置の製造方法。

【発明の効果】

【0013】

本発明によれば、トレンチ型ショットキー接合型半導体装置のトレンチ開口幅を小さくしても、トレンチ下のp + SiC領域に電界が集中するのを抑制し、素子耐圧の低下を防ぐことができるようになる。

10

20

30

40

50

【図面の簡単な説明】

【0014】

【図1】実施例1のトレンチ型のジャンクションバリアショットキーダイオードの断面構造図である。

【図2】実施例2のトレンチ型のジャンクションバリアショットキーダイオードの断面構造図である。

【図3】実施例3のトレンチ型のジャンクションバリアショットキーダイオードの断面構造図である。

【図4】実施例1乃至3のトレンチ型のジャンクションバリアショットキーダイオードの平面構造図である。

10

【図5】実施例1乃至3のトレンチ型のジャンクションバリアショットキーダイオードの平面構造図である。

【図6】実施例1乃至3のトレンチ型のジャンクションバリアショットキーダイオードの平面構造図である。

【図7】実施例1乃至3のトレンチ型のジャンクションバリアショットキーダイオードの平面構造図である。

【図8】実施例1乃至3のトレンチ型のジャンクションバリアショットキーダイオードの終端領域の断面構造図である。

【図9】実施例1のトレンチ型のジャンクションバリアショットキーダイオードの製造プロセスの説明図である。

20

【図10】実施例1のトレンチ型のジャンクションバリアショットキーダイオードの逆方向電流電圧特性図である。

【図11】実施例1のトレンチ型のジャンクションバリアショットキーダイオードの逆方向電流電圧特性図である。

【図12】実施例1乃至3のトレンチ型のジャンクションバリアショットキーダイオードの逆方向電流電圧特性図である。

【図13】実施例3のトレンチ型のジャンクションバリアショットキーダイオードの電界強度分布と電流密度分布を従来と比較した図面である。

【図14】実施例3のトレンチ型のジャンクションバリアショットキーダイオードの電界プロファイルを従来と比較した図面である。

30

【図15】実施例3のトレンチ型のジャンクションバリアショットキーダイオードのトレンチ7開口幅と耐圧の関係の計算結果である。

【図16】実施例3トレンチ型のジャンクションバリアショットキーダイオードのサブトレンチ8高さとの関係の計算結果である。

【図17】従来のプレナー型のジャンクションバリアショットキーダイオードの断面構造図である。

【図18】従来のトレンチ型のジャンクションバリアショットキーダイオードの断面構造図である。

【発明を実施するための形態】

【0015】

以下、発明の実施例に即して本発明をより具体的に説明する。

40

【0016】

図4は、実施例1乃至3のトレンチ型のジャンクションバリアショットキーダイオードの平面構造図を示している。参照符号2はn-SiCドリフト層を、3はSiCのショットキー接合領域を、4はライン状のp+SiC領域を、8はトレンチ7内に形成されたサブトレンチを、9はトレンチ7を取り囲む素子終端部のターミネーショントレンチを示している。

【実施例1】

【0017】

図1は、図4のA-Aに沿った断面図である。図1において、1はn+SiC基板を、

50

4はp + SiC領域を、5はショットキーダイオードのアノード電極を、6はカソード電極を、8はトレンチ7内にあるサブトレンチを、それぞれ示している。なお、サブトレンチ8はトレンチ7の一部として以下説明する。

【0018】

n - SiCドリフト層2と、トレンチ7（サブトレンチ8）の底面（下部）に配置されたp + SiC領域4との界面でpn接合領域が形成される。

【0019】

図1において、トレンチ7（サブトレンチ8）の底面（下部）に配置されたp + SiC領域4は、トレンチ7（サブトレンチ8）の底面中央での接合位置よりも、トレンチ7（サブトレンチ8）の底面の中央部から周辺（端部）に向かって接合位置が深くなっている

10

【0020】

なお、p + SiC領域のレイアウトとして本実施例では図4に示すようなライン状の配置を用いたが、図5に示すような矩形のパターンにしても、図6に示すようにドットのパターンにしても、また図7に示すように六角形のパターンにしてもよい。図4、図5、図6、図7において、その他の符号は、図1のそれと同じ符号は同じ部位を示す。

【0021】

図8は図4のBBに沿った断面図を示している。10は素子終端を含むターミネーション領域を示している。本実施例ではターミネーション領域に、デバイス機能部分を帯状に囲むp領域を配置するJTE（Junction Termination Extension）構造を適用したが、リング状に複数本p + SiC領域を配置するFLR（Field Limiting Ring）構造でもよい。

20

【0022】

いずれの構造においても、素子終端近傍での電界集中を避けるため、ターミネーショントレンチ9は、素子中央部に形成されるトレンチ7よりも開口幅を広くし、かつ、素子終端近傍のターミネーショントレンチ9の底面部にはサブトレンチ8を設けない。従って、素子中央部に形成されたサブトレンチ8のある深溝のトレンチ7はターミネーション領域の浅溝であるターミネーショントレンチ9に囲まれる平面レイアウトになっている。その

30

【0023】

以降は、素子終端部の説明は省略し、断面図では、ダイオードの主要部である素子中央部のみ示し、ターミネーション領域は省略する。

【0024】

次に、図1の素子構造の製造フローを図9の（a）から（d）を参照して説明する。尚、図9においても、ダイオードの主要部である素子中央部のみ示し、前述のターミネーション領域は省略されている。本実施例のダイオードは耐圧600V以上である。

【0025】

まず、n + SiC基板1を準備する。本実施例では、不純物濃度は $2 \times 10^{18} \text{ cm}^{-3}$ とし、基板厚さは $354 \mu\text{m}$ とし、基板の主面は（0001）面とした。不純物濃度、基板厚さ、基板の主面は他の条件でも構わない。

40

【0026】

まず、このn + SiC基板1上にドレイン層となるn - SiCドリフト層2を $8 \mu\text{m}$ 形成する。不純物として窒素を用いてn + SiC基板1と同じ導電性とし、その不純物濃度を $2 \times 10^{16} \text{ cm}^{-3}$ とする。

【0027】

次に、図9（a）に示すように、n - SiCドリフト層2の上にプラズマCVD（Chemical Vapor deposition）方によりシリコン酸化膜11を形成し、フォトリソグラフィ技術とドライエッチング技術を用いて、複数の開口部を形成す

50

る。

【0028】

そして、図9(b)に示すように、シリコン酸化膜11をマスクとしてドライエッチングし、 n -SiCドリフト層2にトレンチ7(サブトレンチ8を含む)を形成する。トレンチ7の加工には、マイクロ波ECR(Electron Cyclotron Resonance)プラズマ方式を採用したプラズマエッチング装置を用いた。加工に用いたガスは、アルゴン(Ar)、三フッ化メタン(CHF_3)、六フッ化硫黄(SF_6)の混合ガスで、 1.0 Pa の圧力のもと 60 W のバイアスパワーにて行った。装置の電極形状は直径 200 mm の円形であり、単位面積あたりのバイアスパワーは 0.048 W/cm^2 である。具体的には、トレンチ7の底面中央部分に反応性生物を堆積させることで、底面端部に比べてエッチングを弱め、 200 nm のサブトレンチ8を形成し、トレンチ7を形成した。また、図9(b)中において、トレンチ7の開口幅 L_{pn} 、トレンチ7の間隔 L_{sbd} は要求される性能によって異なってくるが、 L_{pn} が $1\text{ }\mu\text{m}$ 以下の場合に耐圧低下を防止する効果が顕著である。詳細については後述する。

10

【0029】

次に、図9(c)に示すように、引き続き開口した二酸化シリコン酸化膜11をマスクとして、 n -SiCドリフト層2表面に垂直方向にイオン注入し、トレンチ7の下の p +SiC領域4を形成する。サブトレンチ8が形成されているため、 p +SiC領域4は、トレンチ7の底面の中央での接合位置よりも、トレンチ7の底面の周辺(トレンチ端部)での接合位置が深くなる。

20

【0030】

ここで、 n -SiCドリフト層2表面に垂直な面からある角度を持たせ、例えば 30 度の角度を持って斜めに注入した場合、トレンチ7の底面の下で中央の方が浅い不純物プロファイルが形成される。しかし、 p +SiC領域4が横方向に広がってしまい、順方向電圧印加時の電流経路を制限してしまうため、オン抵抗が増加する。そこで、 n -SiCドリフト層2表面に対して垂直な方向にイオン注入を行うことで、このような特性の劣化を実質上防いでいる。

【0031】

p 型のドーパントとしては、アルミニウムを用い、 1700 で活性化アニールを行った。 1700 に保った時間は 60 秒である。

30

【0032】

最後に、図9(d)に示すように、 n +SiC基板1裏面にNi(100 nm)/Ti(25 nm)を形成した後、 1000 、 120 秒アニールしてNiシリサイド層を形成した。その後、 n -SiCドリフト層2表面にショットキーダイオードのアノード電極5を形成した。

【0033】

以上の製造フローで、実施例1のトレンチ型のジャンクションバリアショットキーダイオードが得られる。

【0034】

実施例1のトレンチ型ジャンクションバリアショットキーダイオードの逆方向特性を評価し、従来例である図18のトレンチ型ジャンクションバリアショットキーダイオードと比較した結果を図10に示す。

40

【0035】

実施例1のトレンチ7の間隔は $L_{sbd} = 1\text{ }\mu\text{m}$ 、トレンチ7(サブトレンチ8)の深さは $1\text{ }\mu\text{m}$ 、サブトレンチ8の中央部の凸の高さ(深さ)は 200 nm である。従来例のトレンチ7の深さは、実施例1と同様に $1\text{ }\mu\text{m}$ とした。従来例のトレンチ7の開口幅が $L_{pn} = 2\text{ }\mu\text{m}$ の場合における逆方向特性は、図10中の一点鎖線に示すように、耐圧 958 V (リーク電流が 1 mA/cm^2 となる電圧で定義)となった。ショットキー接合面積を保持したまま、素子面積を縮小して $L_{pn} = 1\text{ }\mu\text{m}$ とすると、図10中の点線に示すように、耐圧 862 V まで低下した。一方、実施例1の逆方向特性は、図10中の実線に示

50

すように、トレンチ7（サブトレンチ8）の開口幅 $L_{pn} = 1 \mu\text{m}$ としても、素子耐圧の低下を防ぐことができ、従来例のトレンチ7の開口幅 $L_{pn} = 2 \mu\text{m}$ の耐圧と同等以上、従来のトレンチ7の開口幅 $L_{pn} = 1 \mu\text{m}$ の耐圧より 100V 以上高い 975V が得られた。

【0036】

次に、実施例1のトレンチ7（サブトレンチ8）の開口幅 L_{pn} が $2 \mu\text{m}$ 以上の場合の逆方向特性を図11及び図12に示す。実施例トレンチ7（サブトレンチ8）の開口幅 L_{pn} が $2 \mu\text{m}$ 以上の場合、サブトレンチ8を設けない従来例は、図11中の点線に示すように、耐圧 958V となった。一方、実施例1は図11中、実線に示すように耐圧 980V となり、 $L_{pn} = 1 \mu\text{m}$ の場合の方が顕著な効果があることがわかる。図12に、トレンチ7（サブトレンチ8）の開口幅 $L_{pn} = 3 \mu\text{m}$ とし、実施例1のトレンチ型ジャンクションバリアショットキーダイオードの逆方向特性と従来のものを比較したものを示す。サブトレンチ8を設けない従来のトレンチ型ジャンクションバリアショットキーダイオードは、図12中の点線に示すように、耐圧 942V となった。一方、実施例1の場合は図12中実線に示すように耐圧 800V となり、素子耐圧が劣化した。つまり、トレンチ7（サブトレンチ8）の開口幅 $1 \mu\text{m}$ 以下が好ましいことわかる。

10

【0037】

本実施例では、 $p + SiC$ 領域のレイアウトは図4に示すようなライン状の配置を用いたが、 $p + SiC$ 領域のレイアウトは図5に示すような矩形のパターンにしても、図6に示すようにドットのパターンにしても、また図7に示すように六角形のパターンにしてもよい。

20

【実施例2】

【0038】

図2は実施例2の断面構造図である。実施例1との違いは、サブトレンチ8の断面形状が実施例1では逆三角形であったのを、矩形としたものである。

【0039】

本実施例でも、 $p + SiC$ 領域のレイアウトは、図4に示すようなライン状、図5に示すような矩形パターン、図6に示すようなドットパターン、図7に示すような多角形（六角形）パターンにしてもよい。

【実施例3】

【0040】

図3は本発明の実施例3の断面構造図である。実施例1との違いは、トレンチ7の側面が、ドリフト層2の表面に対して垂直ではなく、傾いているという点である。12は、トレンチ7側面のテーパ角度 θ を示している。トレンチ7の側面を、ドリフト層2の表面に対して垂直ではなく、テーパ角度 θ の傾きを持たせることにより、トレンチ7内壁部に接する $p + SiC$ 領域4の形状が変化するため、ショットキー接合領域3での電界強度が変化し、またオン電流の電流経路の広がりも変化し、所望の特性を得るため任意に設計可能となる。本実施例の場合、中央の突起から下にある溝がサブトレンチ8である。

30

【0041】

本実施例では、 $p + SiC$ 領域のレイアウトは図4に示すようなライン状の配置を用いたが、 $p + SiC$ 領域のレイアウトは図5に示すような矩形のパターンにしても、図6に示すようにドットのパターンにしても、また図7に示すように六角形のパターンにしてもよい。

40

【0042】

続いて、シミュレーション結果を用いて発明の効果を詳細に説明する。図13(a)(b)は、従来のトレンチ型のジャンクションバリアショットキーダイオード（図18）と実施例3（図3）の電界強度分布と電流密度分布をそれぞれ比較したものである。共に、トレンチ7の開口幅 $L_{pn} = 1 \mu\text{m}$ 、深さは $1 \mu\text{m}$ 、トレンチ7の間隔は $L_{sbd} = 1 \mu\text{m}$ 、サブトレンチ8の高さは 400nm 、テーパ角度 θ は 73° とし、逆方向に 1000V 印加した場合の計算結果である。図13(a)に示すように、従来はトレンチ7の中

50

央に位置する p + S i C 領域で電界が集中しており、図 1 3 (b) に示すように電界集中する部分からリーク電流が流れている。

【 0 0 4 3 】

一方、本実施例は、図 1 3 (a) に示すように、トレンチ 7 の下に形成された p + S i C 領域 4 をトレンチ 7 の底面の中央での接合位置よりも、トレンチ 7 の底面の周辺での接合位置が深くなるように形成する。そのため、従来例では起こる電界集中が緩和され、図 1 3 (b) に示すようにリーク電流が低減される（実質上流れない）。

【 0 0 4 4 】

図 1 2 に図 1 3 中 C C と D D に沿った電界強度分布を示す。従来ではトレンチ 7 の中央において p + S i C 領域で電界が集中しており、トレンチ 7 の中央において電界強度は最大値をとり、S i C の絶縁破壊電界である 3 M V / c m を越える。

10

【 0 0 4 5 】

一方、実施例 3 では、トレンチ 7 の下の p + S i C 領域 4 をトレンチ 7 の中央での接合位置よりも、トレンチ 7 の周辺（端部）での接合位置が深くなるように形成している、トレンチ 7 中央部分で電界が低減され、最大値は 3 M V / c m を越えない。

【 0 0 4 6 】

このように、p + S i C 領域 4 をトレンチ 7 の底面の中央での接合位置よりも、トレンチ 7 の底面の周辺（トレンチ端部）での接合位置が深くしているため、トレンチ 7 の下の p + S i C 領域 4 で電界が集中して耐圧が低下することを抑制できる。

【 0 0 4 7 】

20

図 1 5 にトレンチ 7 の開口幅 L_{p_n} と耐圧の関係の計算結果を示す。トレンチ 7 の深さは 1 μ m、サブトレンチ 8 の高さ（サブトレンチ 7 中央の凸部の高さ）は 4 0 0 n m、トレンチ 7 の間隔は $L_{SBD} = 1 \mu$ m、テーパ角度 1 2 は 7 3 度とした。従来はトレンチ 7 の開口幅 L_{p_n} を 3 μ m から 1 μ m に小さくすると電界集中が起こりやすくなり、耐圧が約 1 5 0 V 低下してしまう。実施例 3 の場合、トレンチ 7 の開口幅を 1 μ m としても耐圧の劣化を約 6 0 V に抑えることができ、従来よりも約 1 0 0 V 高い耐圧を保持できる。

【 0 0 4 8 】

図 1 6 にトレンチ 7 の開口幅 L_{p_n} を 1 μ m、1 . 5 μ m、2 μ m、3 μ m とした場合の、サブトレンチ 8 の高さとの関係の計算結果を示す。トレンチ 7 の深さは 1 μ m、トレンチ 7 の間隔は $L_{SBD} = 1 \mu$ m とした。トレンチ 7 開口幅 L_{p_n} が 1 . 5 μ m、2 μ m、3 μ m と広くなると、サブトレンチ 8 を形成することで、耐圧は低下する。よって開口部が広い素子終端部のターミネーショントレンチ 9 の底面部にはサブトレンチ 8 を設けない。トレンチ 7 の開口幅を 1 μ m まで小さくすると、サブトレンチ 8 を設けることで、耐圧が向上する。また、サブトレンチ 8 は 2 0 0 n m 以上の高さを必要とし、その効果はサブトレンチ 8 の高さが 8 0 0 n m でも同様の効果があることを確認した。

30

【 0 0 4 9 】

上記各実施例はトレンチ型ジャンクションバリアショットキーダイオード単体について記載したが、例えば、スイッチング素子である接合 F E T (J F E T) や M O S F E T との混載素子のダイオード部分に適用しても同様の効果が得られる。

【 符号の説明 】

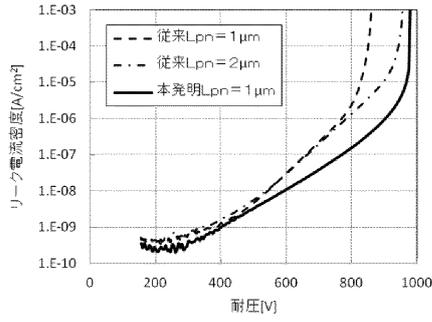
40

【 0 0 5 0 】

1 ... n + S i C 基板、2 ... n - S i C ドリフト層、3 ... ショットキー接合領域、4 ... p + S i C 領域、5 ... ショットキーダイオードのアノード電極、6 ... カソード電極、7 ... トレンチ、8 ... サブトレンチ、9 ... 素子終端部のトレンチ、1 0 ... ターミネーション領域、1 1 ... シリコン酸化膜、1 2 ... トレンチ側面のテーパ角度

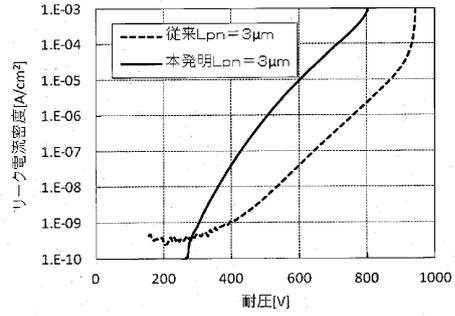
【 図 1 0 】

図10



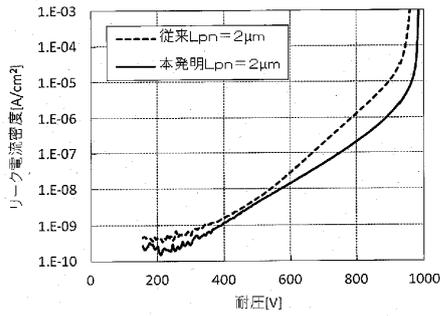
【 図 1 2 】

図12



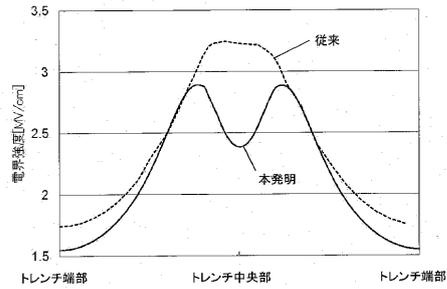
【 図 1 1 】

図11



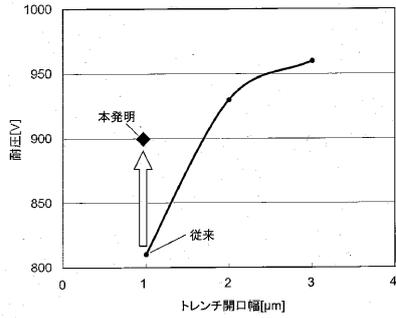
【 図 1 4 】

図14



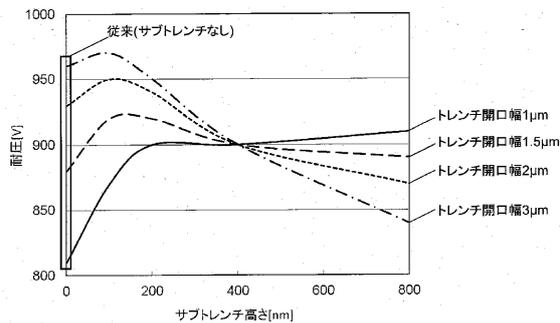
【 図 1 5 】

図15

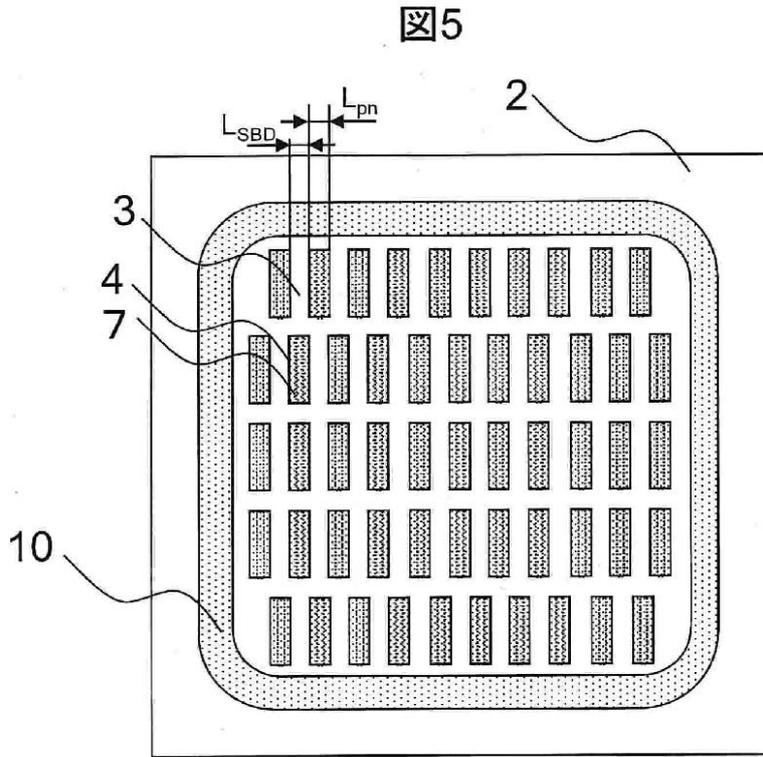


【 図 1 6 】

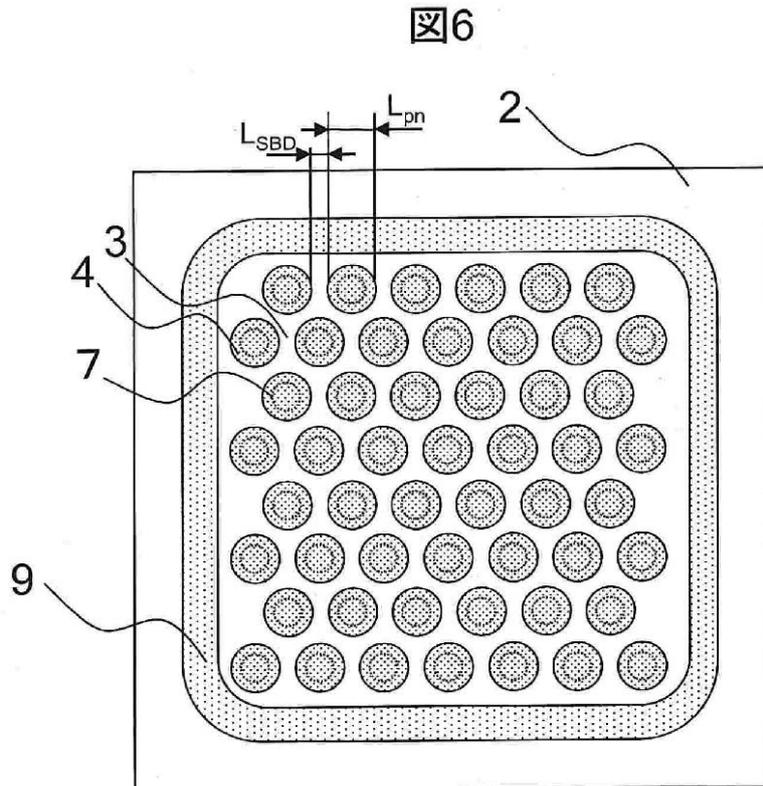
図16



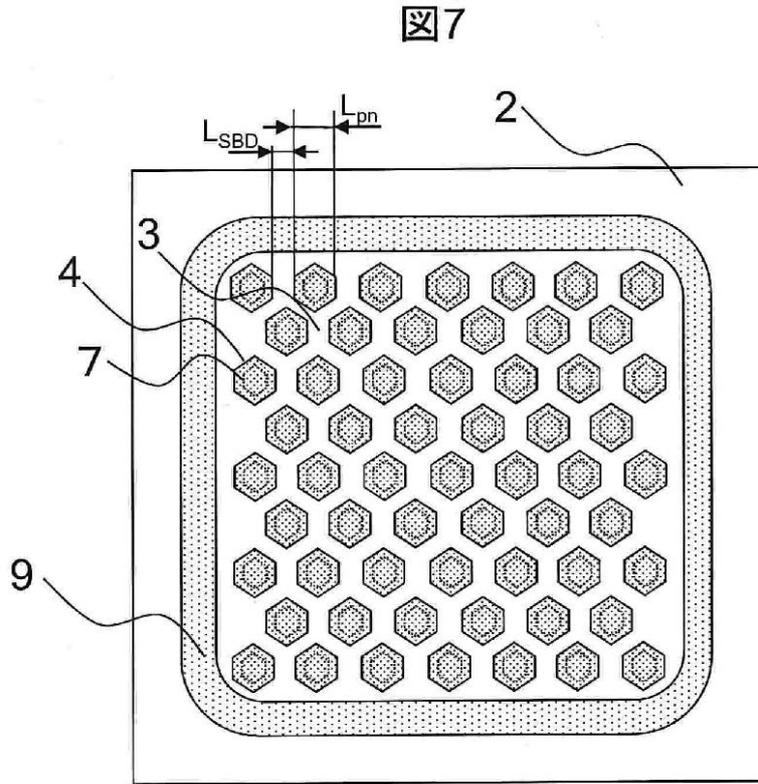
【 図 5 】



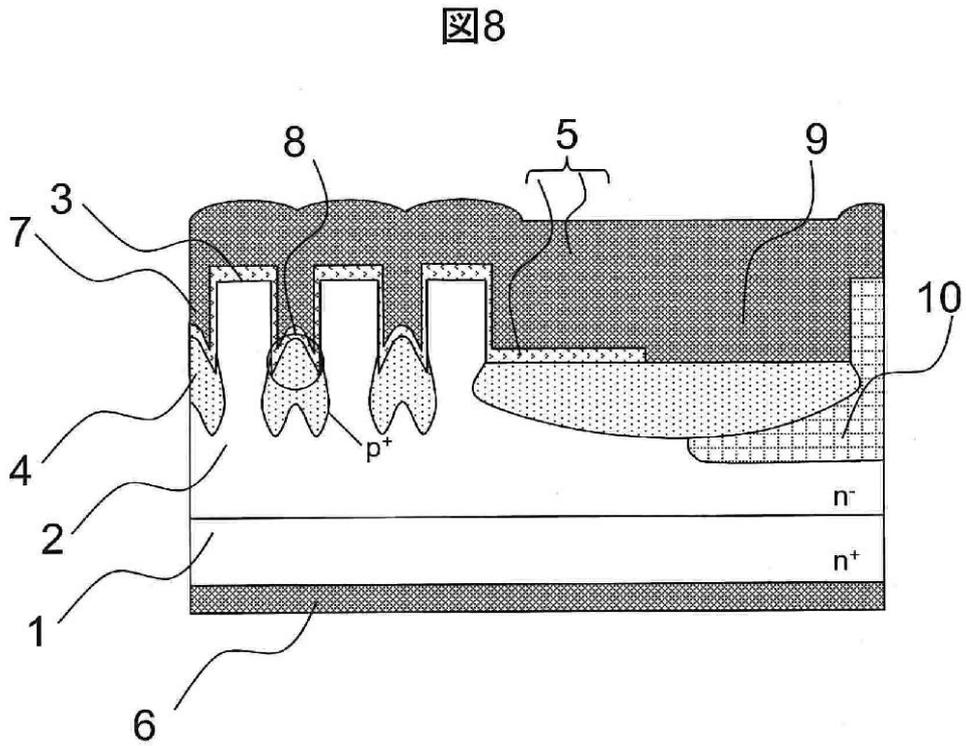
【 図 6 】



【図7】

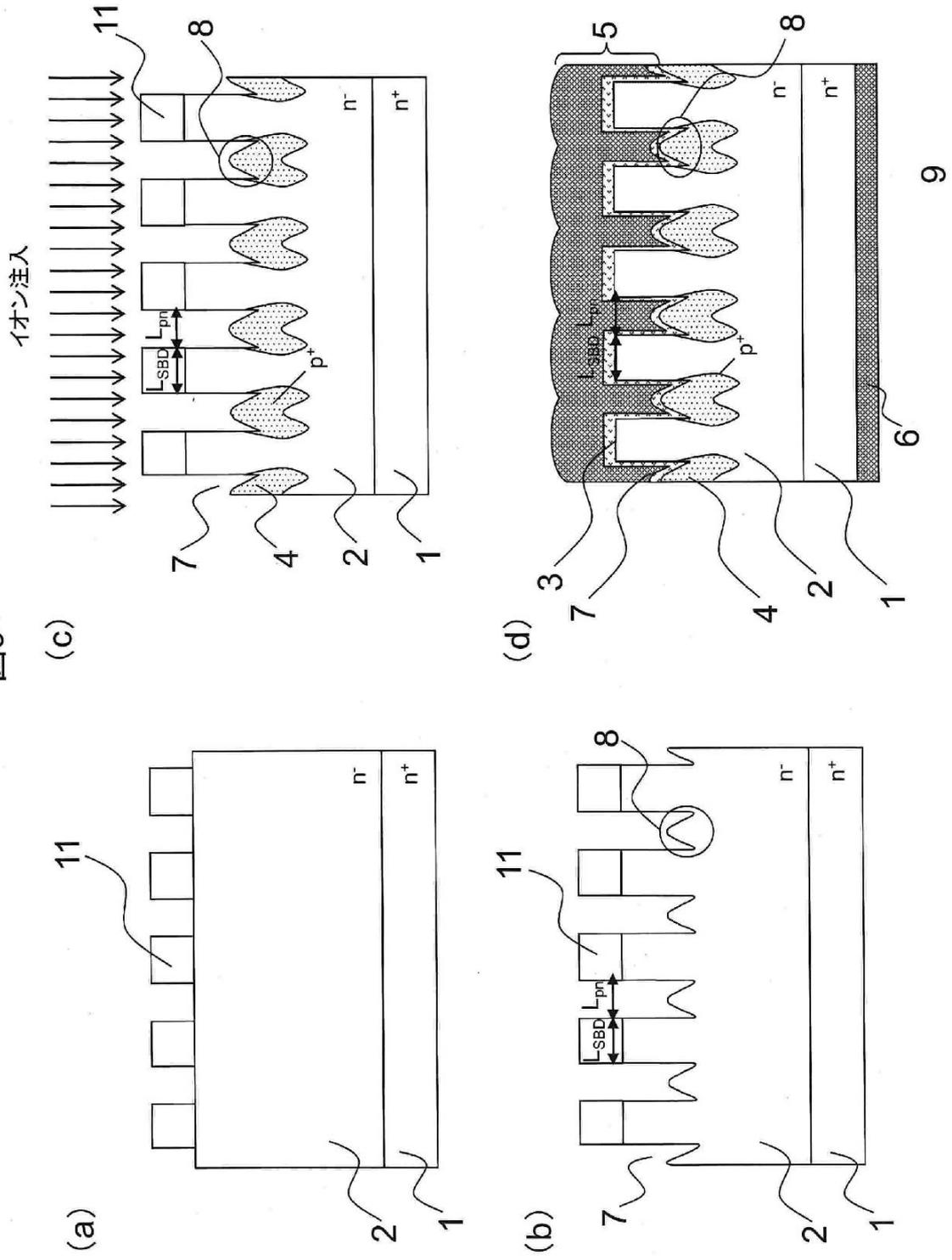


【図8】



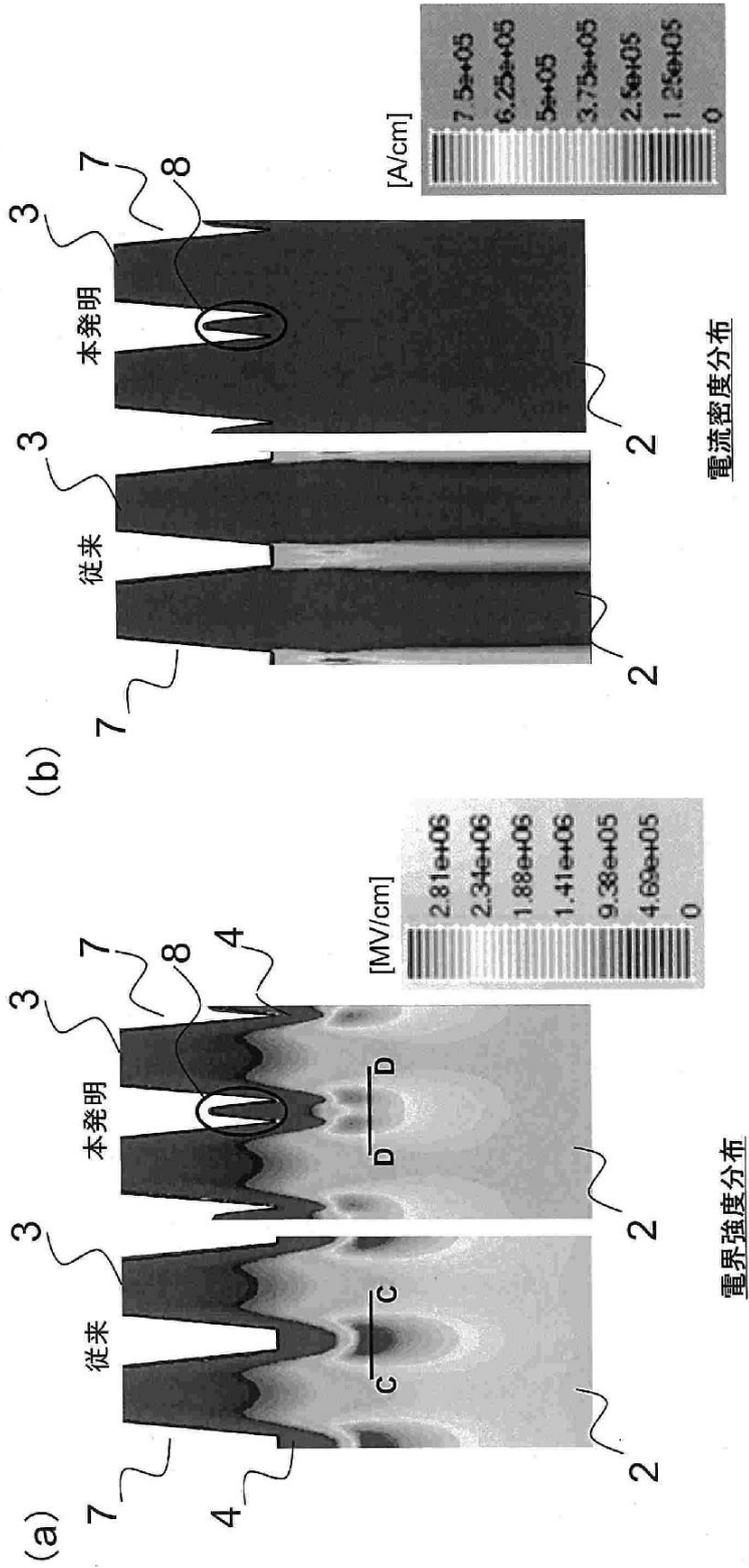
【図9】

図9



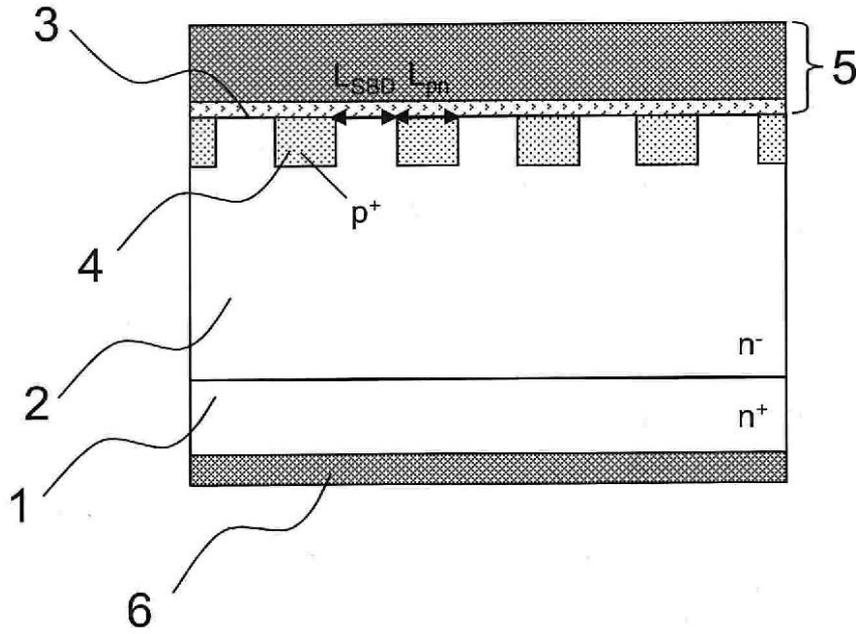
【 図 13 】

図13



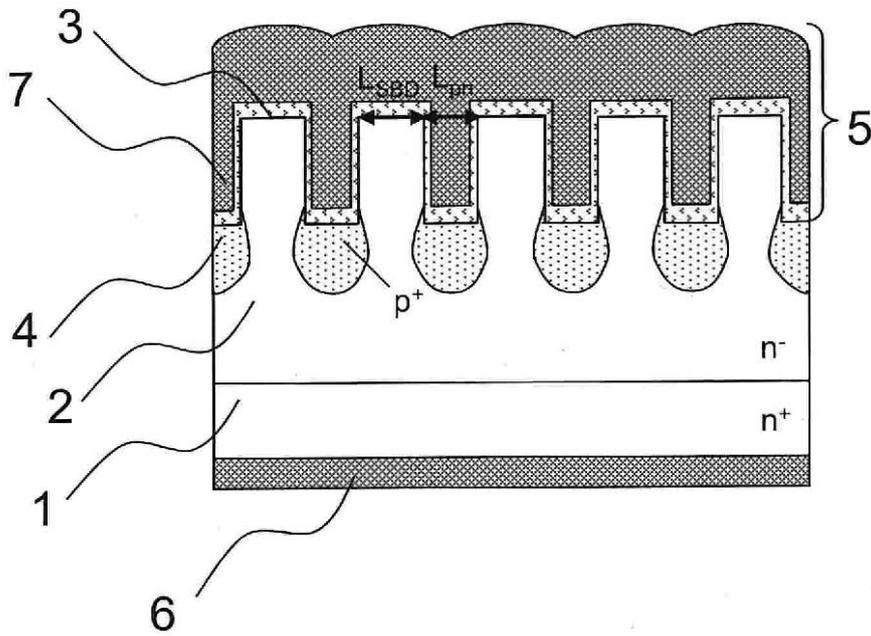
【図17】

図17



【図18】

図18



フロントページの続き

審査官 棚田 一也

- (56)参考文献 特開2009-224485(JP,A)
特開2002-009082(JP,A)
特表2002-508888(JP,A)
特開2006-310782(JP,A)

(58)調査した分野(Int.Cl., DB名)

H01L 21/336

H01L 27/04

H01L 29/47

H01L 29/739

H01L 29/78

H01L 29/872