



(19) 中華民國智慧財產局

(12) 發明說明書公告本

(11) 證書號數：TW I495080 B

(45) 公告日：中華民國 104 (2015) 年 08 月 01 日

(21) 申請案號：097120150 (22) 申請日：中華民國 97 (2008) 年 05 月 30 日
 (51) Int. Cl. : H01L25/10 (2006.01) H01L21/56 (2006.01)
 (30) 優先權：2007/06/27 美國 11/769,691
 (71) 申請人：星科金朋有限公司 (新加坡) STATS CHIP PAC LTD. (SG)
 新加坡
 (72) 發明人：貝斯 亨利 帝斯卡羅 BATHAN, HENRY DESCALZO (PH)；卡馬州 齊摩 羅
 麥茲 CAMACHO, ZIGMUND RAMIREZ (PH)；鄭建傳 TAY, LIONEL CHIEN HUI
 (SG)；巴薩蘭 傑弗里 D PUNZALAN, JEFFREY D. (SG)
 (74) 代理人：洪武雄；陳昭誠
 (56) 參考文獻：
 US 6781243B1
 審查人員：廖崑男
 申請專利範圍項數：10 項 圖式數：17 共 41 頁

(54) 名稱

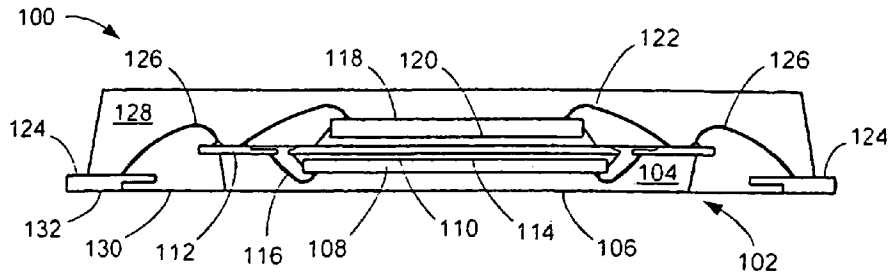
具有無黏性封裝件固接之積體電路封裝件內封裝件系統及其形成方法

INTEGRATED CIRCUIT PACKAGE IN PACKAGE SYSTEM WITH ADHESIVELESS PACKAGE ATTACH AND METHOD OF FORMING THE SAME

(57) 摘要

一種積體電路封裝件內封裝方法(1700)，包含提供具有實質上為平面的封裝件內封裝件引線(lead)表面(132)之封裝件內封裝件引線(124)，固接與該封裝件內封裝件引線表面(132)實質上共面之具有第一封裝膠體(encapsulant)表面(106)之第一積體電路封裝件(102)，固接鄰近該第一積體電路封裝件(102)之第二積體電路(118)，以及，於第一積體電路封裝件(102)與第二積體電路(118)上方形成封裝件內封裝件封裝膠體(128)。

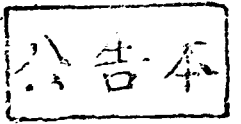
An integrated circuit package in package method (1700) includes a package in package lead (124) with a package in package lead surface (132) substantially planar, attaching a first integrated circuit package (102) having a first encapsulant surface (106) substantially coplanar with the package in package lead surface (132), attaching a second integrated circuit (118) near the first integrated circuit package (102), and forming a package in package encapsulant (128) over the first integrated circuit package (102) and the second integrated circuit (118).



第 1 圖

- 100 . . . 積體電路封裝件內封裝件系統
- 102 . . . 第一積體電路封裝件
- 104 . . . 第一封裝膠體
- 106 . . . 第一封裝膠體表面
- 108 . . . 第一封裝件積體電路
- 110 . . . 第一封裝件晶片墊
- 112 . . . 第一封裝件引線
- 114 . . . 第一封裝件安裝層
- 116 . . . 第一封裝件連接器
- 118 . . . 第二積體電路
- 120 . . . 第二安裝層
- 122 . . . 第二連接器
- 124 . . . 封裝件內封裝件引線
- 126 . . . 封裝件內封裝件連接器
- 128 . . . 封裝件內封裝件封裝膠體
- 130 . . . 封裝件內封裝件安裝表面
- 132 . . . 封裝件內封裝件引線表面

發明專利說明書



(本說明書格式、順序，請勿任意更動，※記號部分請勿填寫)

※ 申請案號：97120150

※ 申請日：97-05-30 ※IPC 分類：H01L 25/10, 21/56 (2006.01)

一、發明名稱：(中文/英文)

具有無黏性封裝件固接之積體電路封裝件內封裝件系統及其形成方法

INTEGRATED CIRCUIT PACKAGE IN PACKAGE SYSTEM WITH ADHESIVELESS PACKAGE ATTACH AND METHOD OF FORMING THE SAME

二、中文發明摘要：

一種積體電路封裝件內封裝方法(1700)，包含提供具有實質上為平面的封裝件內封裝件引線(lead)表面(132)之封裝件內封裝件引線(124)，固接與該封裝件內封裝件引線表面(132)實質上共面之具有第一封裝膠體(encapsulant)表面(106)之第一積體電路封裝件(102)，固接鄰近該第一積體電路封裝件(102)之第二積體電路(118)，以及，於第一積體電路封裝件(102)與第二積體電路(118)上方形成封裝件內封裝件封裝膠體(128)。

三、英文發明摘要：

An integrated circuit package in package method (1700) includes a package in package lead (124) with a package in package lead surface (132) substantially planar, attaching a first integrated circuit package (102) having a first encapsulant surface (106) substantially coplanar with the package in package lead surface (132), attaching a second integrated circuit (118) near the first integrated circuit package (102), and forming a package in package encapsulant (128) over the first integrated circuit package (102) and the second integrated circuit (118).

四、指定代表圖：

(一)本案指定代表圖為：第(1)圖。

(二)本代表圖之元件符號簡單說明：

100	積體電路封裝件內封裝件系統		
102	第一積體電路封裝件		
104	第一封裝膠體	106	第一封裝膠體表面
108	第一封裝件積體電路		
110	第一封裝件晶片墊		
112	第一封裝件引線	114	第一封裝件安裝層
116	第一封裝件連接器		
118	第二積體電路	120	第二安裝層
122	第二連接器	124	封裝件內封裝件引線
126	封裝件內封裝件連接器		
128	封裝件內封裝件封裝膠體		
130	封裝件內封裝件安裝表面		
132	封裝件內封裝件引線表面		

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

本案無代表化學式

六、發明說明：

【發明所屬之技術領域】

本發明大致上係關於積體電路封裝件系統，且尤係關於一種用於具有封裝件內封裝件的積體電路封裝件之系統。

【先前技術】

現代消費者電子個人攜帶式裝置(例如手機、數位相機與音樂撥放器)須要增加積體電路晶片的內容用以安裝於越來越小(ever-shrinking)的實體空間中以及增加效能。

對於較小、較高效能之半導體裝置的需求已刺激了用於製造較小且較不昂貴的半導體裝置之新技術的發展。其中一種技術係涉及將積體電路晶片儘可能的封裝入越小的形狀中以及儘可能有效率地生產積體電路晶片。

通常，很多單獨裝置係由相同晶圓構成。當該裝置被區分為個別矩形單元時，每一個均成為積體電路晶片的形狀。為了將晶片與其他電路接合，通常將其與引線指(lead finger)固定且個別地將晶片上的墊(pad)連接至使用極佳電線的引線指。然後，該組裝件(assembly)藉由個別地將其封裝入壓模塑膠或陶瓷本體來進行封裝。

比起減少電路中必要元件的數量，積體電路封裝技術表現於增加安裝於單一電路板或基板的晶片數量。如此導致封裝設計於實體尺寸或裝置形狀越來越緊密，且於整體積體電路密度中有顯著的增加。然而，積體電路密度持續被於基板上安裝晶片的可用面積所限制。

為了壓縮個別裝置的封裝，封裝件已發展至可於每一封裝件部位一次封裝一個以上的裝置。每一封裝件部位為對個別積體電路裝置提供機械支持的結構。該結構也提供一個或多個可使得該裝置電性地連接至周圍電路之互連線層。

於某些情況，多重晶片(multi-chip)裝置可比對應的單一積體電路晶片較快速且較便宜地製造，如此能合併所有相同的功能。某些多重晶片模組已被發現用於增加電路密度與微型化(miniaturization)、改善信號傳播速度、減少整體裝置尺寸、改善效能以及降低成本。

然而，這種多重晶片模組會非常龐大。封裝件密度係藉由用以於電路板上安裝晶片或模組所需的面積而決定。一種用於減少多重晶片模組的電路板尺寸而因此增加其有效密度之方法係於該模組或封裝件內垂直地堆疊晶片。這種設計是習知封裝件的改善方法，能於單一水平層中組合許多晶片且並排地連結被動元件。

然而，不管多重晶片模組係垂直地或水平地排列，仍會產生問題，因為於晶片與晶片連接測試前通常必須組裝該多重晶片模組。也就是，因為晶片上的電性結合墊(bond pad)非常小，因此於組裝入封裝件之前很難測試晶片。

當個別地安裝與連接晶片時，可測試晶片與連接點，以及然後，沒有缺點的已知良好單元(known-good-unit, KGU)係被組裝入較大的電路。使用 KGU 的製程因此較可靠且較不易於組裝由於不良晶片所引入的缺點。因為習知的

多重晶片模組，於最後組裝前該晶片無法被個別地認定為 KGU。

雖然有於半導體製造與封裝技術近來發展的優點存在，對於改善封裝方法、系統與設計仍有持續的需求。

因此，對於提供較低的外形、增加封裝件系統中裝置的數量以及減少分層(delamination)、黏著劑與黏著失敗的積體電路封裝件內封裝件系統仍然有需求。考慮到積體電路的改良密度與尤其是攜帶式電子產品的需求，尋找這些問題的答案是越來越急迫。

這些問題之解決方案長期以來一直被尋求，但先前發展尚未教示或建議任何解決方案，因此這些問題之解決方案已長期困惑在此技術領域具有通常知識者。

【發明內容】

本發明提供一種具有實質上為平面之封裝件內封裝件引線表面之封裝件內封裝件引線，固接與該封裝件內封裝件引線表面實質上共面之具有第一封裝膠體表面之第一積體電路封裝件，固接鄰近該第一積體電路封裝件之第二積體電路，以及，於第一積體電路封裝件與第二積體電路上方形成封裝件內封裝件封裝膠體。

除了上述範例以外或代替上述範例外，本發明的某些實施例還具有其他態樣。當透過參考附加圖式來研讀以下詳細的說明，對於本技術領域具有通常知識之人而言，這些態樣將會變得明顯。

【實施方式】

以下實施例係充分詳細描述以使熟悉本領域之技藝人士可製造及使用本發明。其他實施例依此揭露可明瞭而理解，並且可改變其系統、製程或機構而未悖離本發明之範疇。

於下列敘述中，係給定數個詳細說明以提供本發明之完整瞭解。然而，該發明之實施可為顯而易見者則不會有這些詳細細節。為避免模糊本發明，一些已知的電路、系統配置及製程步驟未詳細地揭露。同樣地，本發明系統實施例之該些圖式的顯示係為概略的且未按比例縮放，且特別地，一些尺寸為清楚呈現本發明而誇大地顯示於圖式中。

另外，在多個實施例中揭露及描述具有某些共同特徵，為清楚及容易說明、描述及理解，彼此相似及相同特徵將一般以相同參考編號來描述。實施例可被標號為第一實施例、第二實施例等，以方便描述標的物且並不具有任何重要性或提供本發明的限制。

為了說明的原因，在此使用的用語“水平(horizontal)”係定義為平行本發明的平面或表面，無論其方向；用語“垂直(vertical)”係指垂直所定義的“水平”之方向，用語，如“在…上(on)”、“在…上面(above)”、“在…下面(below)”、“底部(bottom)”、“上方(top)”、“側邊(side)”（如在“側壁(sidewall)”）、“較高(higher)”、“較低(lower)”、“上面的(upper)”、“覆於…上(over)”以及“在…之下(under)”，係相對該水平平面而定義。

於此使用的用語“在…上(on)”係指在元件間有直接接觸。於此使用的用語“處理(processing)”包含材料沉積、圖案化、曝光、顯影、蝕刻、清洗、與/或如需要於形成所述結構之材料或修整(trimming)之移除。於此使用的用語“系統(system)”意指且係指依照上下文使用該用語的本發明之方法及裝置。

現在參考第 1 圖，顯示本發明之實施例中沿著第 2 圖的線 1-1 之積體電路封裝件內封裝件系統 100 之剖面圖。該積體電路封裝件內封裝件系統 100 較佳地包含具有第一封裝膠體(encapsulant)104 之第一積體電路封裝件 102。該第一積體電路封裝件 102 之第一封裝膠體 104 可包含較佳地形成具有實質上平面表面之第一封裝膠體表面 106。

該第一封裝膠體表面 106 可形成於第一封裝件積體電路 108、第一封裝件晶片墊 110、以及第一封裝件引線 112 上。第一封裝件積體電路 108 可隨著第一封裝件安裝層 114(如黏著劑層)安裝於該第一封裝件晶片墊 110 上。該第一封裝件積體電路 108 可隨著第一封裝件連接器 116(如結合導線)電性連接至該第一封裝件引線 112。

該積體電路封裝件內封裝件系統 100 也較佳地包含第二積體電路 118。該第二積體電路 118 可隨著第二安裝層 120(如黏著劑)安裝於該第一積體電路封裝件 102 上。該第二積體電路 118 可隨著第二連接器 122(如結合導線)電性連接至該第一積體電路封裝件 102。

對於無黏性封裝件固接來說，該第一積體電路封裝件

102 可較佳地固接於該積體電路封裝件內封裝件系統 100 而不需要黏著劑。該第一積體電路封裝件 102 以及因此該第二積體電路 118 可隨著封裝件內封裝件連接器 126(如結合導線)電性連接至封裝件內封裝件引線 124。該封裝件內封裝件引線 124 較佳地提供連接點給下一層級的系統(如另一封裝件或印刷電路板)。

該積體電路封裝件內封裝件系統 100 較佳地包含封裝件內封裝件封裝膠體 128。該封裝件內封裝件封裝膠體 128 可提供結構上的完整與保護給該第一積體電路封裝件 102、該第二積體電路 118、該第二連接器 122、該封裝件內封裝件連接器 126、以及該封裝件內封裝件引線 124 之部分。該第一封裝膠體表面 106 可與藉由封裝件內封裝件封裝膠體 128 之封裝件內封裝件安裝表面 130 以及封裝件內封裝件引線 124 之封裝件內封裝件引線表面 132 所形成之平面實質上共面。

雖然了解到可以使用任何數量之該第一積體電路封裝件 102 或該第二積體電路 118，但為了描述的目的，該積體電路封裝件內封裝件系統 100 顯示具有該第一積體電路封裝件 102 其中一者以及該第二積體電路 118 其中一者。舉例而言，具有安裝於每一第一積體電路封裝件 102 上之該第二積體電路 118 之兩組第一積體電路封裝件 102 可相鄰且彼此相互連接。對於本技術領域中具有通常知識者將會很明顯知道，該積體電路封裝件內封裝件系統 100 的任何實施例可包含任何數量的第一積體電路封裝件 102 或第

二積體電路 118。

經發現，具有無黏性封裝件固接之該積體電路封裝件內封裝件系統 100 排除了另一晶片固接槳(paddle)或黏著劑接合線(bondline)的需求以顯著地改善垂直空間或尺寸以及提供較低外形封裝件。進一步地，該積體電路封裝件內封裝件系統 100 顯著地簡化處理以及排除製程控制的複雜性以顯著地增加製程中可整合入封裝件內封裝件系統之裝置的數量。更進一步地，該積體電路封裝件內封裝件系統 100 顯著地減少來自該黏著劑層顯著地減少分層、黏著劑與黏著失敗之熱膨脹係數(coefficient of thermal expansion, CTE)的不匹配。

現在參考第 2 圖，顯示積體電路封裝件內封裝件系統 100 之上平面視圖。該積體電路封裝件內封裝件系統 100 較佳地包含封裝件內封裝件封裝膠體 128 與封裝件內封裝件引線 124。該封裝件內封裝件引線 124 可選擇性地延伸而超過該封裝件內封裝件封裝膠體 128 的範圍。

該封裝件內封裝件引線 124 的暴露部位 202 可提供電性連接至下一層級的系統。該暴露部位 202 可較佳地延伸至相鄰第 1 圖的封裝件內封裝件安裝表面 130 之第 1 圖之封裝件內封裝件引線表面 132。該暴露部位 202 可選擇性地提供干擾裝設(如於基座中)、焊接連接點(如於表面底座上)、或結合表面(如用於接合導線)。

雖然了解到該積體電路封裝件內封裝件系統 100 可不同地形成為例如鋸開形態(sawn type)的四邊扁平無接腳

(quad flt no-lead, QFN)封裝件或突出引線 QFN，但為了描述的理由，該積體電路封裝件內封裝件系統 100 顯示具有接近該暴露部位 202 之實心凸緣(solid flange)，作為在標準 QFN 中。

進一步地，為了描述的理由，該積體電路封裝件內封裝件系統 100 顯示為正方形，雖然了解到該積體電路封裝件內封裝件系統 100 可為任何形狀。更進一步地，為了描述的理由，該積體電路封裝件內封裝件系統 100 顯示於每一邊具有八個封裝件內封裝件引線 124，雖然了解到該積體電路封裝件內封裝件系統 100 可包含任何數量的封裝件內封裝件引線 124。

現在參考第 3 圖，顯示本發明之第一實施例中積體電路封裝件內封裝件系統 300 之剖面圖。該積體電路封裝件內封裝件系統 300 較佳地包含具有第一封裝膠體 304 之第一積體電路封裝件 302。該第一積體電路封裝件 302 之第一封裝膠體 304 可包含較佳地形成具有實質上平面表面之第一封裝膠體表面 306。

該第一封裝膠體表面 306 可形成於第一封裝件積體電路 308、第一封裝件晶片墊 310、以及第一封裝件引線 312 上。第一封裝件積體電路 308 可隨著第一封裝件安裝層 314(如黏著劑層)安裝於該第一封裝件晶片墊 310 上。該第一封裝件積體電路 308 可隨著第一封裝件連接器 316(如結合導線)電性連接至該第一封裝件引線 312。

該積體電路封裝件內封裝件系統 300 也較佳地包含第

二積體電路 318。該第二積體電路 318 可安裝於相鄰該第一積體電路封裝件 302 而不需要安裝層(如黏著劑)。第二積體電路安裝表面 320 可為實質上平面。該第二積體電路 318 可隨著第二連接器 322(如結合導線)電性連接至該第一積體電路封裝件 302。

對於無黏性封裝件固接來說，該第一積體電路封裝件 302 可較佳地固接於該積體電路封裝件內封裝件系統 300 而不需要黏著劑。該第一積體電路封裝件 302 以及該第二積體電路 318 可隨著封裝件內封裝件連接器 326(如結合導線)電性連接至封裝件內封裝件引線 324。該封裝件內封裝件引線 324 較佳地提供連接點給下一層級的系統(如另一封裝件或印刷電路板)。

該積體電路封裝件內封裝件系統 300 較佳地包含封裝件內封裝件封裝膠體 328。該封裝件內封裝件封裝膠體 328 可提供結構上的完整與保護給該第一積體電路封裝件 302、該第二積體電路 318、該第二連接器 322、該封裝件內封裝件連接器 326、以及該封裝件內封裝件引線 324 之部分。該第一封裝膠體表面 306 以及該第二積體電路安裝表面 320 可與藉由封裝件內封裝件封裝膠體 328 之封裝件內封裝件安裝表面 330 以及封裝件內封裝件引線 324 之封裝件內封裝件引線表面 332 所形成之平面實質上共面。

現在參考第 4 圖，顯示本發明之第二實施例中積體電路封裝件內封裝件系統 400 之剖面圖。類似於該積體電路封裝件內封裝件系統 300，該積體電路封裝件內封裝件系

統 400 較佳地包含具有第一封裝膠體 404 之第一積體電路封裝件 402。該第一積體電路封裝件 402 之第一封裝膠體 404 可包含較佳地形成具有實質上平面表面之第一封裝膠體表面 406。

該第一封裝膠體表面 406 可形成於第一封裝件積體電路 408、第一封裝件晶片墊 410、以及第一封裝件引線 412 上。第一封裝件積體電路 408 可隨著第一封裝件安裝層 414(如黏著劑層)安裝於該第一封裝件晶片墊 410 上。該第一封裝件積體電路 408 可隨著第一封裝件連接器 416(如結合導線)電性連接至該第一封裝件引線 412。

該積體電路封裝件內封裝件系統 400 也較佳地包含第二積體電路 418。該第二積體電路 418 可安裝於相鄰該第一積體電路封裝件 402 而不需要安裝層(如黏著劑)。晶片隱藏器(die concealer)420 可應用於該第二積體電路 418。該第二積體電路 418 可隨著第二連接器 422(如結合導線)電性連接至該第一積體電路封裝件 402。

對於無黏性封裝件固接來說，該第一積體電路封裝件 402 可較佳地固接於該積體電路封裝件內封裝件系統 400 而不需要黏著劑。該第一積體電路封裝件 402 以及該第二積體電路 418 可隨著封裝件內封裝件連接器 426(如結合導線)電性連接至封裝件內封裝件引線 424。該封裝件內封裝件引線 424 較佳地提供連接點給下一層級的系統(如另一封裝件或印刷電路板)。

該積體電路封裝件內封裝件系統 400 較佳地包含封裝

件內封裝件封裝膠體 428。該封裝件內封裝件封裝膠體 428 可提供結構上的完整與保護給該第一積體電路封裝件 402、該第二積體電路 418、該第二連接器 422、該封裝件內封裝件連接器 426、以及該封裝件內封裝件引線 424 之部分。該第一封裝膠體表面 406 以及相對該第二積體電路 418 之晶片隱藏器 420 的表面可與藉由封裝件內封裝件封裝膠體 428 之封裝件內封裝件安裝表面 430 以及封裝件內封裝件引線 424 之封裝件內封裝件引線表面 432 所形成之平面實質上共面。

現在參考第 5 圖，顯示本發明之第三實施例中積體電路封裝件內封裝件系統 500 之剖面圖。該積體電路封裝件內封裝件系統 500 較佳地包含具有第一封裝膠體 504 之第一積體電路封裝件 502。該第一積體電路封裝件 502 之第一封裝膠體 504 可包含較佳地形成具有實質上平面表面之第一封裝膠體表面 506。

該第一封裝膠體表面 506 可形成於第一封裝件積體電路 508、第一封裝件晶片墊 510、以及第一封裝件引線 512 上。第一封裝件積體電路 508 可隨著第一封裝件安裝層 514(如黏著劑層)安裝於該第一封裝件晶片墊 510 上。該第一封裝件積體電路 508 可隨著第一封裝件連接器 516(如結合導線)電性連接至該第一封裝件引線 512。

該積體電路封裝件內封裝件系統 500 也較佳地包含第二積體電路 518。該第二積體電路 518 可安裝於相鄰該第一積體電路封裝件 502 而不需要安裝層(如黏著劑)。第二

積體電路安裝表面 520 可為實質上平面。該第二積體電路 518 可隨著第二連接器 522(如結合導線)電性連接至該第一積體電路封裝件 502。

該積體電路封裝件內封裝件系統 500 也可包含於該第一積體電路封裝件 502 上之第三積體電路 524 以及於該第二積體電路 518 上之第四積體電路 526。該第三積體電路 524 可隨著第三安裝層 528 來安裝以及該第四積體電路 526 可隨著第四安裝層 530 來安裝。第三連接器 532 可連接該第三積體電路 524 以及該第一積體電路封裝件 502。第四連接器 534 可電性連接該第四積體電路 526 以及該第二積體電路 518。

對於無黏性封裝件固接來說，該第一積體電路封裝件 502 可較佳地固接於該積體電路封裝件內封裝件系統 500 而不需要黏著劑。該第一積體電路封裝件 502 以及該第二積體電路 518 可隨著封裝件內封裝件連接器 538(如結合導線)電性連接至封裝件內封裝件引線 536。該封裝件內封裝件引線 536 較佳地提供連接點給下一層級的系統(如另一封裝件或印刷電路板)。

該積體電路封裝件內封裝件系統 500 較佳地包含封裝件內封裝件封裝膠體 540。該封裝件內封裝件封裝膠體 540 可提供結構上的完整與保護給該第一積體電路封裝件 502、該第二積體電路 518、該第二連接器 522、該封裝件內封裝件連接器 538、以及該封裝件內封裝件引線 536 之部分。該第一封裝膠體表面 506 以及該第二積體電路安裝

表面 520 可與藉由封裝件內封裝件封裝膠體 540 之封裝件內封裝件安裝表面 542 以及封裝件內封裝件引線 536 之封裝件內封裝件引線表面 544 所形成之平面實質上共面。

現在參考第 6 圖，顯示本發明之第四實施例中積體電路封裝件內封裝件系統 600 之剖面圖。類似於該積體電路封裝件內封裝件系統 500，該積體電路封裝件內封裝件系統 600 較佳地包含具有第一封裝膠體 604 之第一積體電路封裝件 602。該第一積體電路封裝件 602 之第一封裝膠體 604 可包含較佳地形成具有實質上平面表面之第一封裝膠體表面 606。

該第一封裝膠體表面 606 可形成於第一封裝件積體電路 608、第一封裝件晶片墊 610、以及第一封裝件引線 612 上。第一封裝件積體電路 608 可隨著第一封裝件安裝層 614(如黏著劑層)安裝於該第一封裝件晶片墊 610 上。該第一封裝件積體電路 608 可隨著第一封裝件連接器 616(如結合導線)電性連接至該第一封裝件引線 612。

該積體電路封裝件內封裝件系統 600 也較佳地包含第二積體電路 618。該第二積體電路 618 可安裝於相鄰該第一積體電路封裝件 602 而不需要安裝層(如黏著劑)。晶片隱藏器 620 可應用於該第二積體電路 618。該第二積體電路 618 可隨著第二連接器 622(如結合導線)電性連接至該第一積體電路封裝件 602。

該積體電路封裝件內封裝件系統 600 也可包含於該第一積體電路封裝件 602 上之第三積體電路 624 以及於該第

二積體電路 618 上之第四積體電路 626。該第三積體電路 624 可隨著第三安裝層 628 來安裝以及該第四積體電路 626 可隨著第四安裝層 630 來安裝。第三連接器 632 可連接該第三積體電路 624 以及該第一積體電路封裝件 602。第四連接器 634 可電性連接該第四積體電路 626 以及該第二積體電路 618。

對於無黏性封裝件固接來說，該第一積體電路封裝件 602 可較佳地固接於該積體電路封裝件內封裝件系統 600 而不需要黏著劑。該第一積體電路封裝件 602 以及該第二積體電路 618 可隨著封裝件內封裝件連接器 638 (如結合導線) 電性連接至封裝件內封裝件引線 636。該封裝件內封裝件引線 636 較佳地提供連接點給下一層級的系統 (如另一封裝件或印刷電路板)。

該積體電路封裝件內封裝件系統 600 較佳地包含封裝件內封裝件封裝膠體 640。該封裝件內封裝件封裝膠體 640 可提供結構上的完整與保護給該第一積體電路封裝件 602、該第二積體電路 618、該第二連接器 622、該封裝件內封裝件連接器 638、以及該封裝件內封裝件引線 636 之部分。該第一封裝膠體表面 606 以及相對該第二積體電路 618 之晶片隱藏器 620 的表面可與藉由封裝件內封裝件封裝膠體 640 之封裝件內封裝件安裝表面 642 以及封裝件內封裝件引線 636 之封裝件內封裝件引線表面 644 所形成之平面實質上共面。

現在參考第 7 圖，顯示本發明之第五實施例中積體電

路封裝件內封裝件系統 700 之剖面圖。類似於該積體電路封裝件內封裝件系統 100，該積體電路封裝件內封裝件系統 700 較佳地包含具有第一封裝膠體 704 之第一積體電路封裝件 702。該第一積體電路封裝件 702 之第一封裝膠體 704 可包含較佳地形成具有實質上平面表面之第一封裝膠體表面 706。

該第一封裝膠體表面 706 可形成於第一封裝件積體電路 708、第一封裝件晶片墊 710、以及第一封裝件引線 712 上。第一封裝件積體電路 708 可隨著第一封裝件安裝層 714(如黏著劑層)安裝於該第一封裝件晶片墊 710 上。該第一封裝件積體電路 708 可隨著第一封裝件連接器 716(如結合導線)電性連接至該第一封裝件引線 712。

該積體電路封裝件內封裝件系統 700 也較佳地包含第二積體電路 718。該第二積體電路 718 可隨著第二安裝層 720(如黏著劑)安裝於該第一積體電路封裝件 702 上。該第二積體電路 718 可隨著第二連接器 722(如結合導線)電性連接至該第一積體電路封裝件 702。

對於無黏性封裝件固接來說，該第一積體電路封裝件 702 可較佳地固接於該積體電路封裝件內封裝件系統 700 而不需要黏著劑。該第一積體電路封裝件 702 以及因此該第二積體電路 718 可隨著封裝件內封裝件連接器 726(如焊凸塊(solder bump)或焊球)電性連接至封裝件內封裝件引線 724。該封裝件內封裝件引線 724 較佳地提供連接點給下一層級的系統(如另一封裝件或印刷電路板)。

該積體電路封裝件內封裝件系統 700 較佳地包含封裝件內封裝件封裝膠體 728。該封裝件內封裝件封裝膠體 728 可提供結構上的完整與保護給該第一積體電路封裝件 702、該第二積體電路 718、該第二連接器 722、該封裝件內封裝件連接器 726、以及該封裝件內封裝件引線 724 之部分。該第一封裝膠體表面 706 可與藉由封裝件內封裝件封裝膠體 728 之封裝件內封裝件安裝表面 730 以及封裝件內封裝件引線 724 之封裝件內封裝件引線表面 732 所形成之平面實質上共面。

現在參考第 8 圖，顯示本發明之第六實施例中積體電路封裝件內封裝件系統 800 之剖面圖。該積體電路封裝件內封裝件系統 800 較佳地包含具有封裝件封裝膠體 804 之積體電路封裝件 802。該積體電路封裝件 802 之封裝件封裝膠體 804 可包含較佳地形成具有實質上平面表面之封裝件封裝膠體表面 806。

該封裝件封裝膠體表面 806 可形成於封裝件積體電路 808、封裝件晶片墊 810、以及封裝件引線 812 上。封裝件積體電路 808 可隨著封裝件安裝層 814(如黏著劑層)安裝於該封裝件晶片墊 810 上。該封裝件積體電路 808 可隨著封裝件連接器 816(如結合導線)電性連接至該封裝件引線 812。

互連線 818(如結合導線)可連接兩個或更多個積體電路封裝件 802。該互連線 818 可提供於兩個或更多個積體電路封裝件 802 間的電性連接或經由一個或多個積體電路

封裝件 802 的電性連接。

對於無黏性封裝件固接來說，該積體電路封裝件 802 可較佳地固接於該積體電路封裝件內封裝件系統 800 而不需要黏著劑。該積體電路封裝件 802 可隨著封裝件內封裝件連接器 822(如結合導線)電性地連接至封裝件內封裝件引線 820。該封裝件內封裝件引線 820 較佳地提供連接點給下一層級的系統(如另一封裝件或印刷電路板)。

該積體電路封裝件內封裝件系統 800 較佳地包含封裝件內封裝件封裝膠體 824。該封裝件內封裝件封裝膠體 824 可提供結構上的完整與保護給該積體電路封裝件 802、該互連線 818、該封裝件內封裝件連接器 822、以及該封裝件內封裝件引線 820 之部分。該封裝件封裝膠體表面 806 可與藉由封裝件內封裝件封裝膠體 824 之封裝件內封裝件安裝表面 826 以及封裝件內封裝件引線 820 之封裝件內封裝件引線表面 828 所形成之平面實質上共面。

雖然了解到可使用任何數量的積體電路封裝件 802，但為了描述的目的，該積體電路封裝件內封裝件顯示具有兩個積體電路封裝件 802。

現在參考第 9 圖，顯示本發明之第七實施例中積體電路封裝件內封裝件系統 900 之剖面圖。類似於該積體電路封裝件內封裝件系統 800，該積體電路封裝件內封裝件系統 900 較佳地包含具有封裝件封裝膠體 904 之積體電路封裝件 902。該積體電路封裝件 902 之封裝件封裝膠體 904 可包含較佳地形成具有實質上平面表面之封裝件封裝膠體

表面 906。

該封裝件封裝膠體表面 906 可形成於封裝件積體電路 908 以及封裝件引線 912 上。對於無黏性封裝件固接來說，封裝件積體電路 908 可安裝鄰近於該封裝件引線 912 而不需黏著劑。該封裝件積體電路 908 可隨著封裝件連接器 916(如結合導線)電性地連接至該封裝件引線 912。

互連線 918(如結合導線)可連接兩個或更多個積體電路封裝件 902。該互連線 918 可提供於兩個或更多個積體電路封裝件 902 間的電性連接或經由一個或多個積體電路封裝件 902 的電性連接。

對於無黏性封裝件固接來說，該積體電路封裝件 902 可較佳地固接於該積體電路封裝件內封裝件系統 900 而不需要黏著劑。該積體電路封裝件 902 可隨著封裝件內封裝件連接器 922(如結合導線)電性地連接至封裝件內封裝件引線 920。該封裝件內封裝件引線 920 較佳地提供連接點給下一層級的系統(如另一封裝件或印刷電路板)。

該積體電路封裝件內封裝件系統 900 較佳地包含封裝件內封裝件封裝膠體 924。該封裝件內封裝件封裝膠體 924 可提供結構上的完整與保護給該積體電路封裝件 902、該互連線 918、該封裝件內封裝件連接器 922、以及該封裝件內封裝件引線 920 之部分。該封裝件封裝膠體表面 906 可與藉由封裝件內封裝件封裝膠體 924 之封裝件內封裝件安裝表面 926 以及封裝件內封裝件引線 920 之封裝件內封裝件引線表面 928 所形成之平面實質上共面。

雖然了解到可使用任何數量的積體電路封裝件 902，但為了描述的目的，該積體電路封裝件內封裝件顯示具有兩個積體電路封裝件 902。

現在參考第 10 圖，顯示於覆蓋(coverlay)應用面中之積體電路封裝件內封裝件系統 800 之剖面圖。覆蓋層 1002(如覆蓋帶)實施於該封裝件內封裝件引線 820 之兩個或更多個封裝件內封裝件引線表面 828 上。該覆蓋層 1002 提供與藉由兩個或更多個封裝件內封裝件引線表面 828 形成的表面實質上平面之覆蓋安裝表面 1004。

現在參考第 11 圖，顯示於無黏性封裝件固接面中之積體電路封裝件內封裝件系統 800 之剖面圖。兩個積體電路封裝件 802 安裝於該覆蓋層 1002 之覆蓋安裝表面 1004 上。該積體電路封裝件 802 之封裝件封裝膠體表面 806 與藉由該封裝件內封裝件引線 820 之兩個或更多個封裝件內封裝件引線表面 828 形成的表面實質上平面。

現在參考第 12 圖，顯示於電性連接面中之積體電路封裝件內封裝件系統 800 之剖面圖。該互連線 818 可將該積體電路封裝件 802 電性地連接至另一積體電路封裝件 802。該封裝件內封裝件 822 可較佳地將一個或多個積體電路封裝件 802 連接至該覆蓋層 1002 上之封裝件內封裝件引線 820。

現在參考第 13 圖，顯示於封裝件內封裝件封裝膠體面中之積體電路封裝件內封裝件系統 800 之剖面圖。該封裝件內封裝件封裝膠體 824 可較佳地實施於該積體電路封裝

件 802、該互連線 818、以及該封裝件內封裝件引線 820 上作為蓋子及用於保護。該封裝件內封裝件封裝膠體 824 可實施於該封裝件內封裝件引線 820 之部分以及該覆蓋層 1002 之覆蓋安裝表面 1004 上。

現在參考第 14 圖，顯示於覆蓋移除面中之積體電路封裝件內封裝件系統 800 之剖面圖。該覆蓋層 1002 可從該積體電路封裝件 802、該封裝件內封裝件引線 820、以及該封裝件內封裝件封裝膠體 824 移除。該積體電路封裝件 802 之封裝件封裝膠體表面 806、該封裝件內封裝件引線 820 之封裝件內封裝件引線表面 828、以及該封裝件內封裝件封裝膠體 824 之封裝件內封裝件安裝表面 826 形成積體電路封裝件內封裝件系統 800 的實質上平面之表面。行尾 (End of line, EOL) 製程可實施於該積體電路封裝件內封裝件系統 800。

現在參考第 15 圖，顯示本發明之第八實施例中積體電路封裝件內封裝件系統 1500 之剖面圖。該積體電路封裝件內封裝件系統 1500 較佳地包含具有第一封裝膠體 1504 之第一積體電路封裝件 1502。該第一積體電路封裝件 1502 之第一封裝膠體 1504 可包含較佳地形成具有實質上平面表面之第一封裝膠體表面 1506。

該第一封裝膠體表面 1506 可形成於第一封裝件積體電路 1508、第一封裝件晶片墊 1510、以及第一封裝件引線 1512 上。第一封裝件積體電路 1508 可隨著第一封裝件安裝層 1514 (如黏著劑層) 安裝於該第一封裝件晶片墊 1510

上。該第一封裝件積體電路 1508 可隨著第一封裝件連接器 1516(如結合導線)電性連接至該第一封裝件引線 1512。

該積體電路封裝件內封裝件系統 1500 也較佳地包含第二積體電路 1518。該第二積體電路 1518 可安裝鄰近於該第一積體電路封裝件 1502 而不需安裝層(如黏著劑)。晶片隱藏器 1520 可實施於該第二積體電路 1518。該第二積體電路 1518 可隨著第二連接器 1522(如結合導線)電性地連接至該第一積體電路封裝件 1502。

對於無黏性封裝件固接來說，該第一積體電路封裝件 1502 可較佳地固接於該積體電路封裝件內封裝件系統 1500 而不需要黏著劑。該第一積體電路封裝件 1502 以及該第二積體電路 1518 可隨著封裝件內封裝件連接器 1526(如結合導線)電性地連接至封裝件內封裝件引線 724(如彎頭(J-bend))。該封裝件內封裝件引線 1524 較佳地提供連接點給下一層級的系統(如另一封裝件或印刷電路板)。

該積體電路封裝件內封裝件系統 1500 較佳地包含封裝件內封裝件封裝膠體 1528。該封裝件內封裝件封裝膠體 1528 可提供結構上的完整與保護給該第一積體電路封裝件 1502、該第二積體電路 1518、該第二連接器 1522、該封裝件內封裝件連接器 1526、以及該封裝件內封裝件引線 1524 之部分。該第一封裝膠體表面 1506 以及相對於該第二積體電路 1518 之晶片隱藏器 1520 的表面可與藉由封裝件內封裝件封裝膠體 1528 之封裝件內封裝件較低表面 1530 以及

封裝件內封裝件引線 1524 之封裝件內封裝件引線表面 1532 所形成之平面實質上共面。

雖然了解到可使用任何數量的第一積體電路封裝件 1502，但為了描述的目的，該積體電路封裝件內封裝件系統 1500 顯示具有一個第一積體電路封裝件 1502。對於本技術領域中具有通常知識者將很明顯，該積體電路封裝件內封裝件系統 1500 之任何實施例可包含封裝件內封裝件引線 1524(如彎頭)。

現在參考第 16 圖，顯示本發明之第九實施例中積體電路封裝件內封裝件系統 1600 之剖面圖。該積體電路封裝件內封裝件系統 1600 較佳地包含具有第一封裝膠體 1604 之第一積體電路封裝件 1602。該第一積體電路封裝件 1602 之第一封裝膠體 1604 可包含較佳地形成具有實質上平面表面之第一封裝膠體表面 1606。

該第一封裝膠體表面 1606 可形成於第一封裝件積體電路 1608、第一封裝件晶片墊 1610、以及第一封裝件引線 1612 上。第一封裝件積體電路 1608 可隨著第一封裝件安裝層 1614(如黏著劑層)安裝於該第一封裝件晶片墊 1610 上。該第一封裝件積體電路 1608 可隨著第一封裝件連接器 1616(如結合導線)電性連接至該第一封裝件引線 1612。

該積體電路封裝件內封裝件系統 1600 也較佳地包含第二積體電路 1618。該第二積體電路 1618 可安裝鄰近於該第一積體電路封裝件 1602 而不需安裝層(如黏著劑)。晶片隱藏器 1620 可實施於該第二積體電路 1618。該第二積

體電路 1618 可隨著第二連接器 1622(如結合導線)電性地連接至該第一積體電路封裝件 1602。

對於無黏性封裝件固接來說，該第一積體電路封裝件 1602 可較佳地固接於該積體電路封裝件內封裝件系統 1600 而不需要黏著劑。該第一積體電路封裝件 1602 以及該第二積體電路 1618 可隨著封裝件內封裝件連接器 1626(如結合導線)電性地連接至封裝件內封裝件引線 1624(如具有上端與下端之可堆疊引線)。該封裝件內封裝件引線 1624 較佳地提供連接點給下一層級的系統(如另一封裝件或印刷電路板)。

該積體電路封裝件內封裝件系統 1600 較佳地包含封裝件內封裝件封裝膠體 1628。該封裝件內封裝件封裝膠體 1628 可提供結構上的完整與保護給該第一積體電路封裝件 1602、該第二積體電路 1618、該第二連接器 1622、該封裝件內封裝件連接器 1626、以及該封裝件內封裝件引線 1624 之部分。該第一封裝膠體表面 1606 以及相對於該第二積體電路 1618 之晶片隱藏器 1620 的表面可與藉由封裝件內封裝件封裝膠體 1628 之封裝件內封裝件安裝表面 1630 以及封裝件內封裝件引線 1624 之封裝件內封裝件引線表面 1632 所形成之平面實質上共面。

雖然了解到可使用任何數量的第一積體電路封裝件 1602，但為了描述的目的，該積體電路封裝件內封裝件系統 1600 顯示具有一個第一積體電路封裝件 1602。對於本技術領域中具有通常知識者將很明顯，該積體電路封裝件

內封裝件系統 1600 之任何實施例可包含封裝件內封裝件引線 1624(如具有上端與下端之可堆疊引線)。

現在參考第 17 圖，顯示本發明之實施例中用於製作積體電路封裝件內封裝件系統 100 之積體電路封裝件內封裝方法 1700 之流程圖。該方法 1700 包含於方塊 1702 中提供具有實質上平面的封裝件內封裝件引線表面之封裝件內封裝件引線；於方塊 1704 中固接與該封裝件內封裝件引線表面實質上共面之具有第一封裝膠體表面之第一積體電路封裝件；於方塊 1706 中固接鄰近該第一積體電路封裝件之第二積體電路封裝件；以及，於方塊 1708 中於第一積體電路封裝件與第二積體電路上方形成封裝件內封裝件封裝膠體。

更詳細說明，於本發明之實施例中，一種用以提供積體電路封裝件內封裝件系統 100 的方法與設備之系統係呈現如下：

1. 形成具有與另一封裝件內封裝件引線呈實質上平面的封裝件內封裝件引線表面之封裝件內封裝件引線。
2. 安裝具有與該封裝件內封裝件引線表面以及另一封裝件內封裝件引線表面實質上共面之第一封裝膠體表面的第一積體電路封裝件。
3. 隨著第二連接器將第二積體電路連接至該第一積體電路封裝件。
4. 將封裝件內封裝件封裝膠體實施於該第一積體電路封裝件與該第二積體電路上，該封裝件內封裝件封裝膠體

具有與該第一封裝膠體表面以及該封裝件內封裝件引線表面實質上共面之封裝件內封裝件安裝表面的平面。

因此，已發現本發明之積體電路封裝件系統方法與設備提供重要的與迄今為止不了解且無法獲得的解決方案、能力與功能性態樣。所產生的製程與配置係簡單明確的、具成本效益的、不複雜的、高性能、準確、敏感以及有效率，且能藉由採用習知元件來實施用於預備好、有效率與經濟之製造、應用與利用。

雖然本發明係以特定的最佳模式而描述，但應了解到鑑於前述說明，對於熟悉此項技藝的人士而言眾多替代的、修改的及各種變化將是顯而易見的。據此，本發明係傾向包含所有落在申請專利範圍之範疇內的這類替代的、修改的及各種變化。在此提出或顯示於附圖中的所有事項係為示範之說明而非用於限制。

【圖式簡單說明】

第 1 圖是本發明之實施例中沿著第 2 圖的線 1-1 之積體電路封裝件內封裝件系統之剖面圖；

第 2 圖是積體電路封裝件內封裝件系統之上平面視圖；

第 3 圖是本發明之第一實施例中積體電路封裝件內封裝件系統之剖面圖；

第 4 圖是本發明之第二實施例中積體電路封裝件內封裝件系統之剖面圖；

第 5 圖是本發明之第三實施例中積體電路封裝件內封裝件系統之剖面圖；

第 6 圖是本發明之第四實施例中積體電路封裝件內封裝件系統之剖面圖；

第 7 圖是本發明之第五實施例中積體電路封裝件內封裝件系統之剖面圖；

第 8 圖是本發明之第六實施例中積體電路封裝件內封裝件系統之剖面圖；

第 9 圖是本發明之第七實施例中積體電路封裝件內封裝件系統之剖面圖；

第 10 圖是於覆蓋應用面中之積體電路封裝件內封裝件系統之剖面圖；

第 11 圖是於無黏性封裝件固接面中之積體電路封裝件內封裝件系統之剖面圖；

第 12 圖是於電性連接面中之積體電路封裝件內封裝件系統之剖面圖；

第 13 圖是於封裝件內封裝件封裝膠體面中之積體電路封裝件內封裝件系統之剖面圖；

第 14 圖是於覆蓋移除面中之積體電路封裝件內封裝件系統之剖面圖；

第 15 圖是本發明之第八實施例中積體電路封裝件內封裝件系統之剖面圖；

第 16 圖是本發明之第九實施例中積體電路封裝件內封裝件系統之剖面圖；以及

第 17 圖是本發明之實施例中用於製作積體電路封裝件內封裝件系統之積體電路封裝件內封裝方法之流程圖。

【主要元件符號說明】

100、300、400、500、600、700、800、900、1500、1600

積體電路封裝件內封裝件系統

102、302、402、502、602、702、1502、1602 第一積體

電路封裝件

104、304、404、504、604、704、1504、1604 第一封裝膠體

106、306、406、506、606、706、1506、1606 第一封裝

膠體表面

108、308、408、508、608、708、1508、1608 第一封裝

件積體電路

110、310、410、510、610、710、1510、1610 第一封裝

件晶片墊

112、312、412、512、612、712、1512、1612 第一封裝

件引線

114、314、414、514、614、714、1514、1614 第一封裝

件安裝層

116、316、416、516、616、716、1516、1616 第一封裝

件連接器

118、318、418、518、618、718、1518、1618 第二積體電路

120、320、520、720 第二安裝層

122、322、422、522、622、722、1522、1622 第二連接器

124、324、424、536、636、724、820、920、1524、1624

封裝件內封裝件引線

126、326、426、538、638、726、822、922、1526、1626

封裝件內封裝件連接器

128、328、428、540、640、728、824、924、1528、1628

封裝件內封裝件封裝膠體

130、330、430、542、642、730、826、926 封裝件內封
裝件安裝表面

132、332、432、544、644、732、828、928、1532、1632

封裝件內封裝件引線表面

202 暴露部分

420、620、1520、1620 晶片隱藏器

524、624 第三積體電路 526、626 第四積體電路

528、628 第三安裝層 530、630 第四安裝層

532、632 第三連接器 534、634 第四連接器

802、902 積體電路封裝件

804、904 封裝件封裝膠體

806、906 封裝件封裝膠體表面

808、908 封裝件積體電路

810 封裝件晶片墊 812、912 封裝件引線

814 封裝件安裝層 816、916 封裝件連接器

818、918 互連線 1002 覆蓋層

1004 覆蓋安裝表面

1530、1630 封裝件內封裝件較低表面

1700 積體電路封裝件內封裝方法

1702、1704、1706、1708 流程方塊

七、申請專利範圍：

1. 一種積體電路封裝件內封裝方法(1700)，包括：

提供封裝件內封裝引線(124)，其具有實質上為平面之封裝件內封裝件引線表面(132)；

固接第一積體電路封裝件(102)，其具有第一封裝件引線(112)以及與該封裝件內封裝件引線表面(132)實質上共面之具有第一封裝膠體表面(106)的第一封裝膠體(104)，該第一封裝件引線(112)突出於該第一封裝膠體(104)；

固接鄰近該第一積體電路封裝件(102)之第二積體電路(118)；以及

於該第一積體電路封裝件(102)與該第二積體電路(118)上方，形成封裝件內封裝件封裝膠體(128)。

2. 如申請專利範圍第 1 項之方法(1700)，其中，固接該第一積體電路封裝件(102)包含將該第一積體電路封裝件(102)電性連接至該封裝件內封裝件引線(124)。

3. 如申請專利範圍第 1 項之方法(1700)，其中，固接該第二積體電路(718)包含將該第二積體電路(718)固接於該第一積體電路封裝件(702)上方。

4. 如申請專利範圍第 1 項之方法(1700)，其中，固接該第二積體電路(318)包含將該第二積體電路(318)固接於鄰近該第一積體電路封裝件(302)。

5. 如申請專利範圍第 1 項之方法(1700)，其中，固接該第二積體電路(808)包含將具有該第二積體電路(808)之

第二積體電路封裝件(802)固接於鄰近該第一積體電路封裝件(802)。

6. 一種積體電路封裝件內封裝件系統(100)，包括：

封裝件內封裝件引線(124)，係具有實質上為平面之封裝件內封裝件引線表面(132)；

第一積體電路封裝件(102)，具有第一封裝件引線(112)以及具有與該封裝件內封裝件引線表面(132)實質上共面之第一封裝膠體表面(106)的第一封裝膠體(104)，該第一封裝件引線(112)突出於該第一封裝膠體(104)；

第二積體電路(118)，係鄰近於該第一積體電路封裝件(102)；以及

封裝件內封裝件封裝膠體(128)，係位於該第一積體電路封裝件(102)與該第二積體電路(118)上方。

7. 如申請專利範圍第 6 項之系統(100)，其中，該第一積體電路封裝件(102)包含電性連接於該封裝件內封裝件引線(124)之該第一積體電路封裝件(102)。

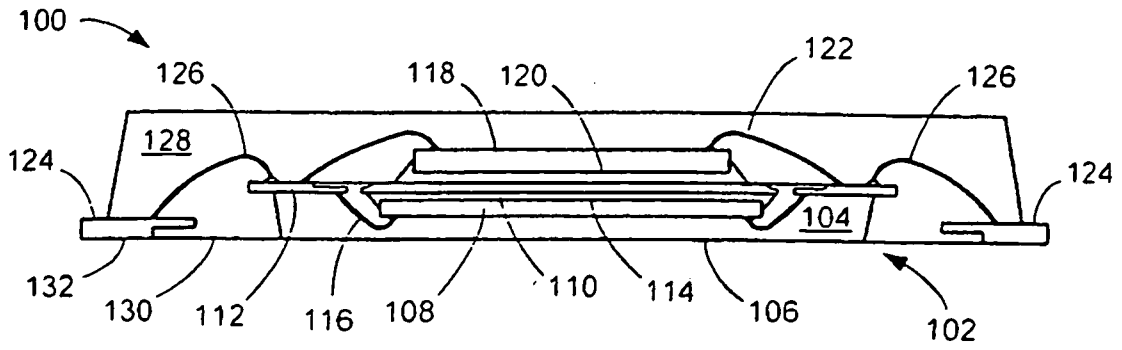
8. 如申請專利範圍第 6 項之系統(700)，其中，該第二積體電路(718)包含位於該第一積體電路封裝件(702)上方之該第二積體電路(718)。

9. 如申請專利範圍第 6 項之系統(300)，其中，該第二積體電路(318)包含鄰近於該第一積體電路封裝件(302)之該第二積體電路(318)。

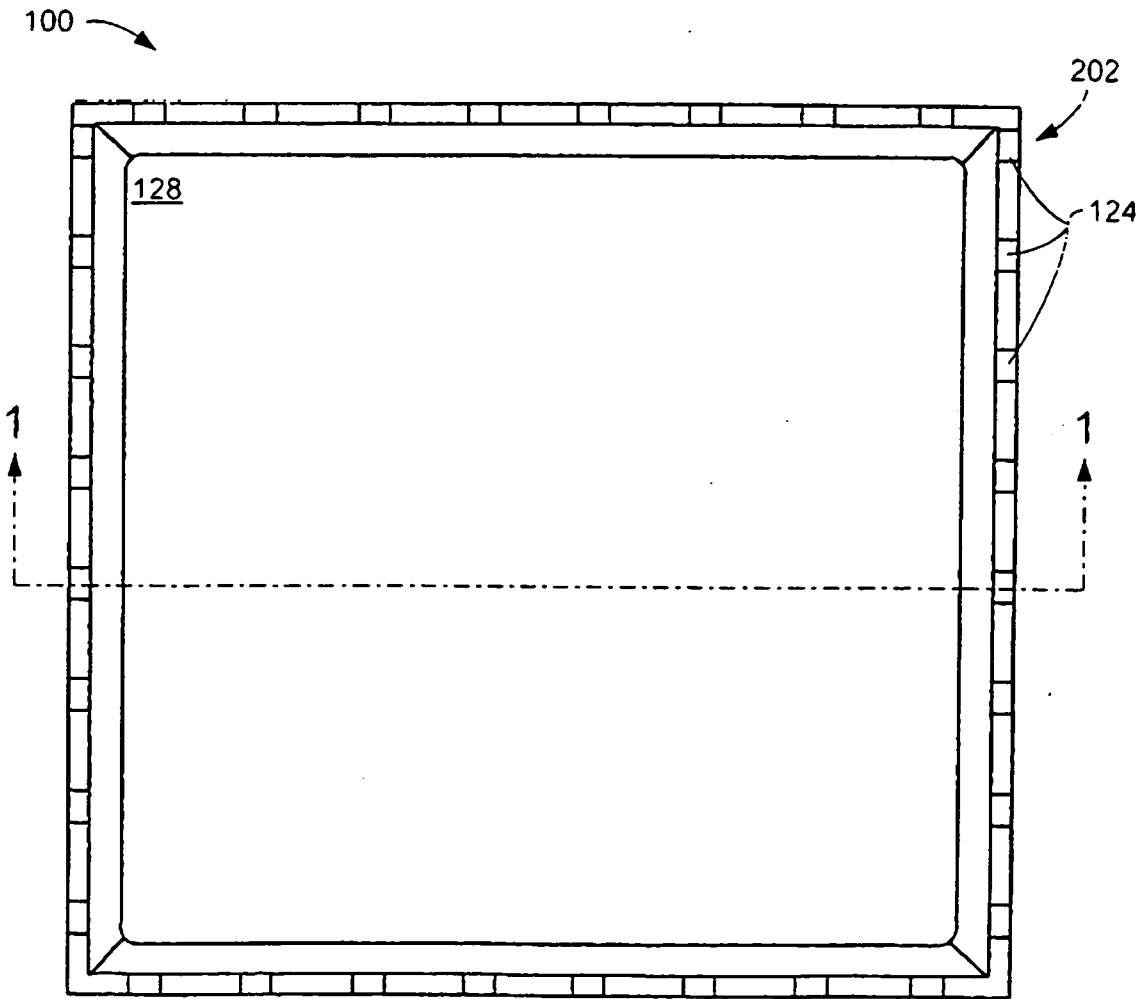
10. 如申請專利範圍第 6 項之系統(800)，其中，該第二積

體電路(808)包含具有鄰近於該第一積體電路封裝件(802)之該第二積體電路(808)之第二積體電路封裝件(802)。

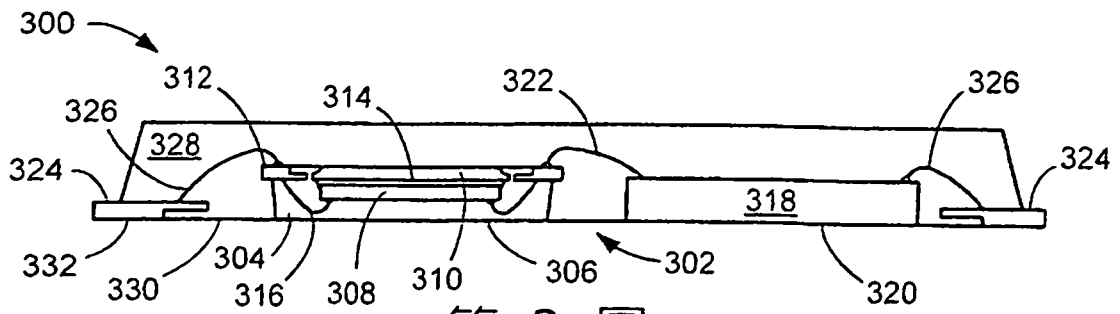
八、圖式：



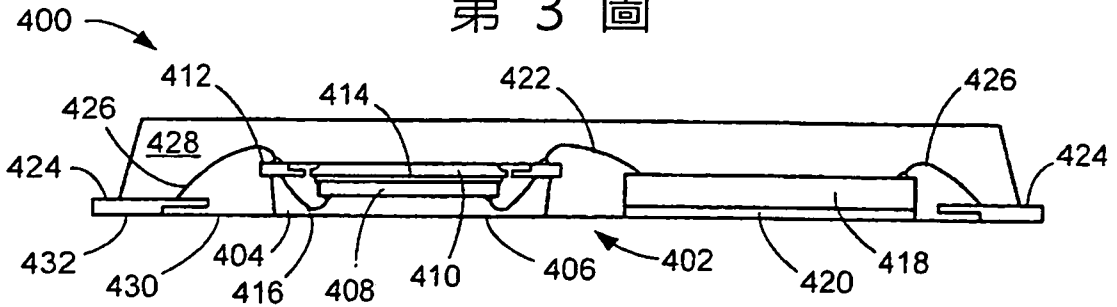
第 1 圖



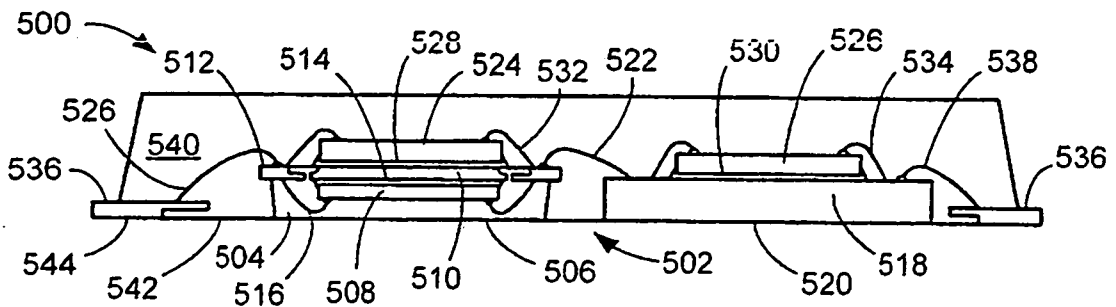
第 2 圖



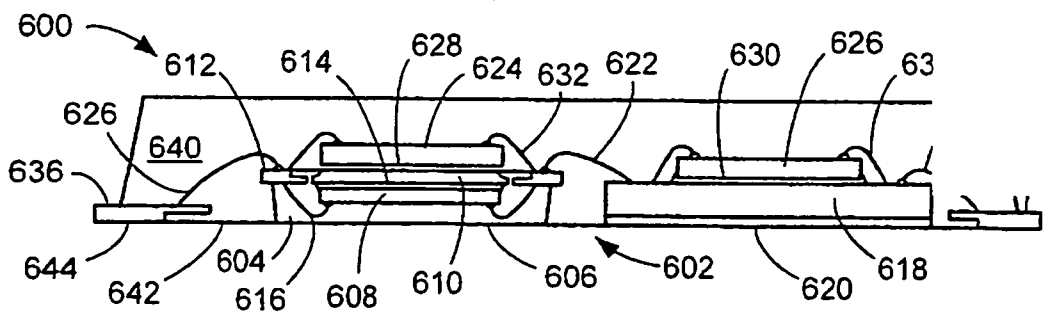
第 3 圖



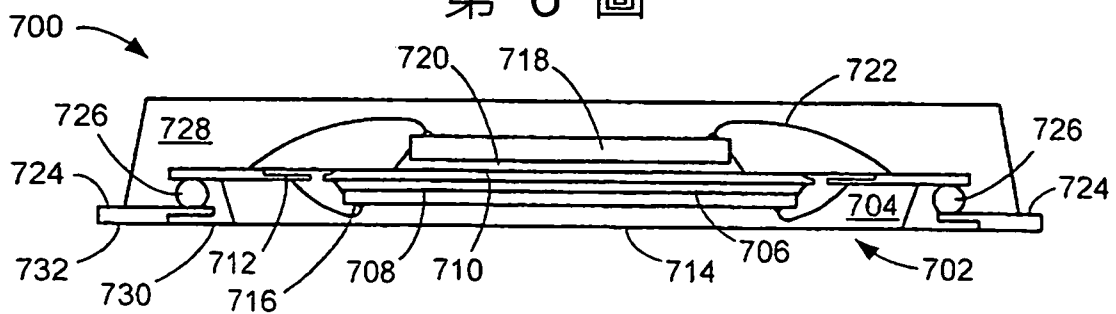
第 4 圖



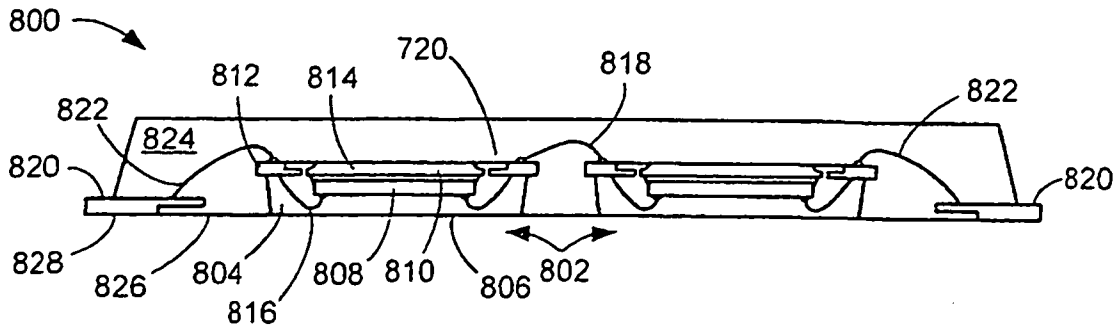
第 5 圖



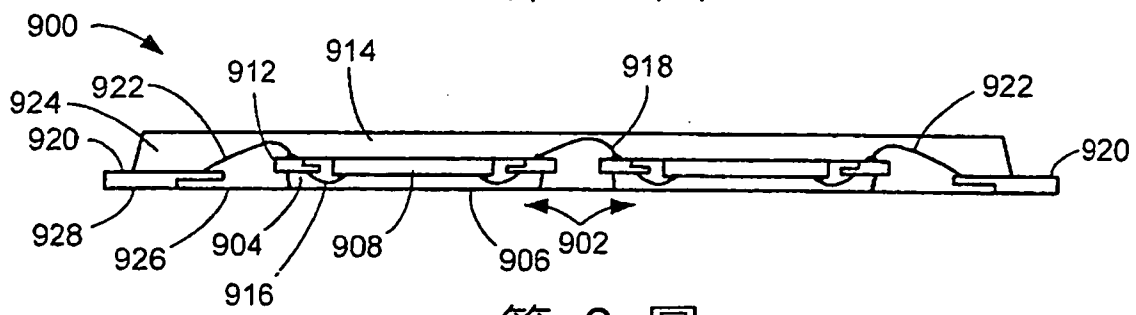
第 6 圖



第 7 圖



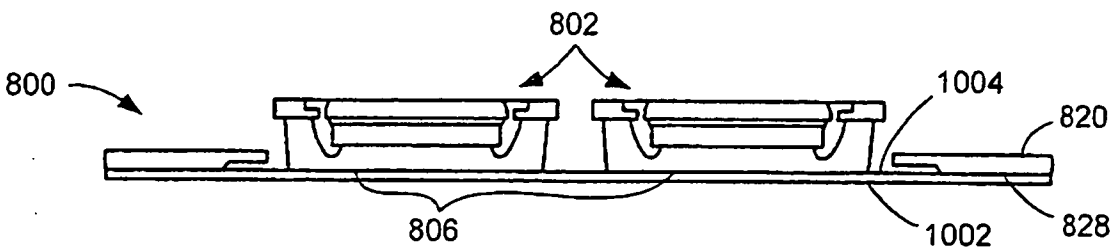
第 8 圖



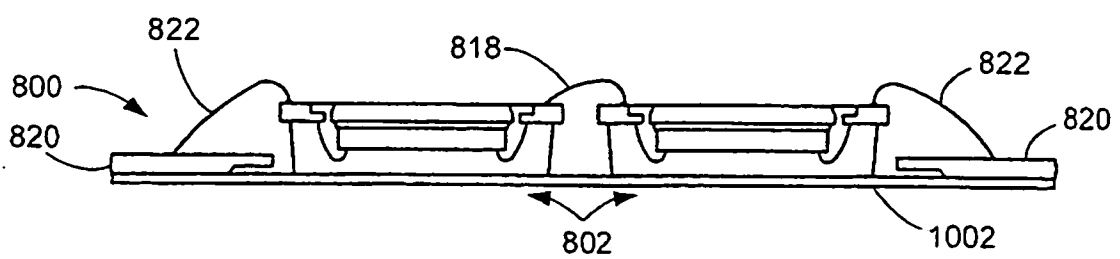
第 9 圖



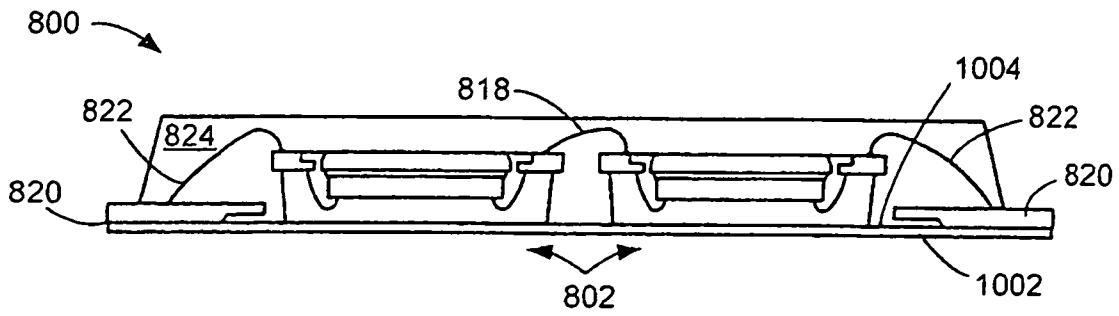
第 10 圖



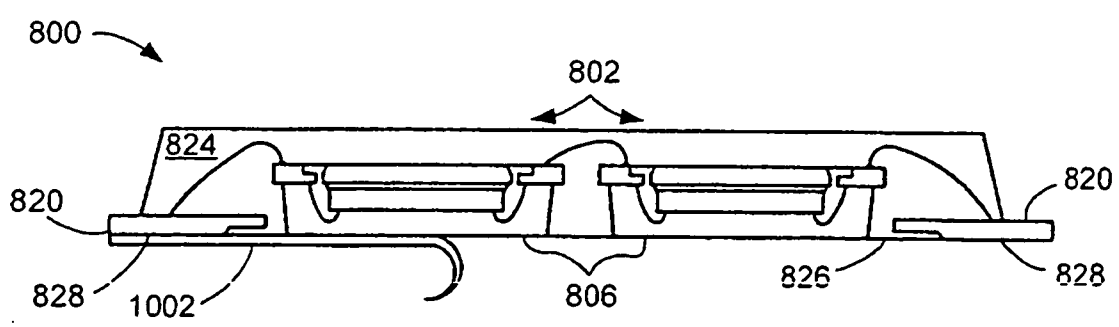
第 11 圖



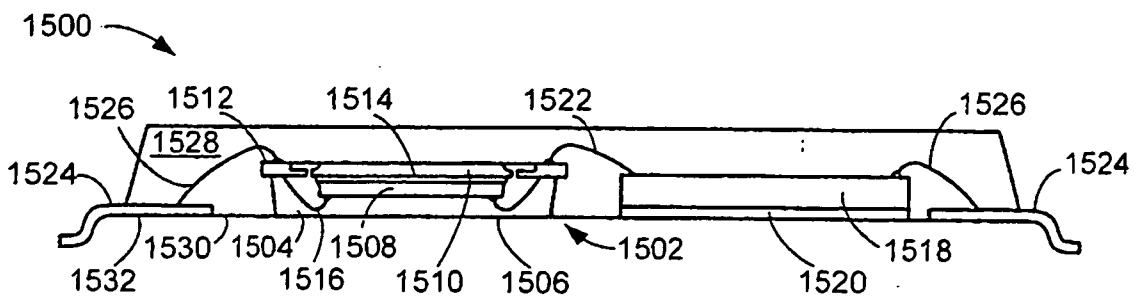
第 12 圖



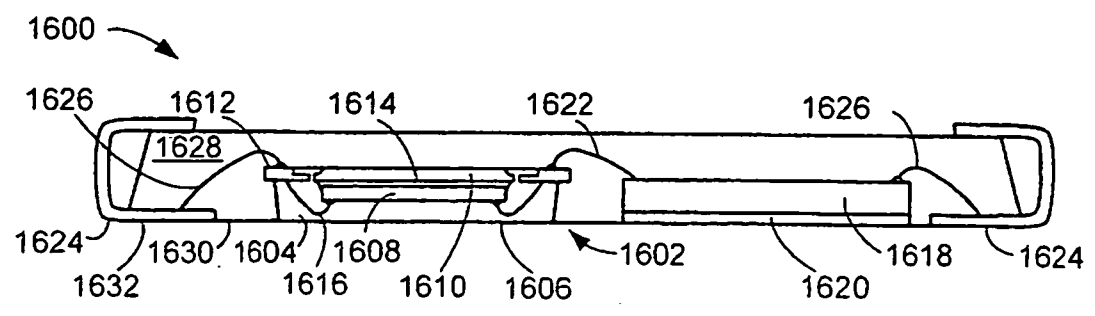
第 13 圖



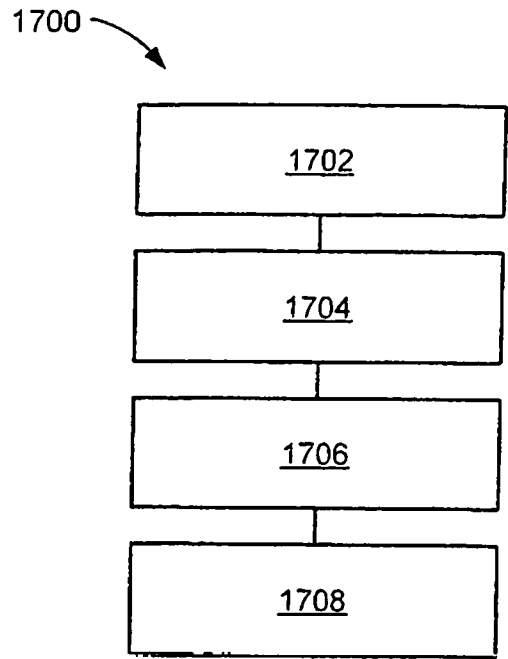
第 14 圖



第 15 圖



第 16 圖



第 17 圖