

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第3939132号

(P3939132)

(45) 発行日 平成19年7月4日(2007.7.4)

(24) 登録日 平成19年4月6日(2007.4.6)

(51) Int. Cl.	F I
HO 1 L 21/027 (2006.01)	HO 1 L 21/30 5 3 1 M
GO 2 B 5/00 (2006.01)	GO 2 B 5/00 B
GO 2 B 5/08 (2006.01)	GO 2 B 5/08 A
GO 2 B 5/22 (2006.01)	GO 2 B 5/22
GO 2 B 5/26 (2006.01)	GO 2 B 5/26

請求項の数 10 (全 16 頁) 最終頁に続く

(21) 出願番号	特願2001-351650 (P2001-351650)	(73) 特許権者	000113263
(22) 出願日	平成13年11月16日(2001.11.16)		HOYA株式会社
(65) 公開番号	特開2002-222764 (P2002-222764A)		東京都新宿区中落合2丁目7番5号
(43) 公開日	平成14年8月9日(2002.8.9)	(74) 代理人	100091362
審査請求日	平成16年3月24日(2004.3.24)		弁理士 阿仁屋 節雄
(31) 優先権主張番号	特願2000-356292 (P2000-356292)	(74) 代理人	100090136
(32) 優先日	平成12年11月22日(2000.11.22)		弁理士 油井 透
(33) 優先権主張国	日本国(JP)	(74) 代理人	100105256
			弁理士 清野 仁
		(72) 発明者	笑喜 勉
			東京都新宿区中落合2丁目7番5号 ホー
			ヤ株式会社内
		(72) 発明者	細谷 守男
			東京都新宿区中落合2丁目7番5号 ホー
			ヤ株式会社内

最終頁に続く

(54) 【発明の名称】 多層膜付き基板、露光用反射型マスクブランク、露光用反射型マスクおよびその製造方法、並びに半導体の製造方法

(57) 【特許請求の範囲】

【請求項1】

基板上に光を反射する多層膜を有し、前記多層膜上に前記光を吸収する光吸収層を有する露光用反射型マスクブランクであって、

前記基板の反りと、前記多層膜の有する応力とにより形成される前記多層膜表面の反りとを補正するための応力補正膜を前記基板と前記多層膜の間に、又は前記多層膜が成膜されている側と反対側の前記基板の背面に形成し、

前記応力補正膜が、Taを主成分とし、少なくともBを含む材料であることを特徴とする露光用反射型マスクブランク。

【請求項2】

基板上に光を反射する多層膜を有し、前記多層膜上に前記光を吸収する光吸収層を有する露光用反射型マスクブランクであって、

前記基板の反りと、前記多層膜の有する応力とにより形成される前記多層膜表面の反りとを補正するための応力補正膜を前記基板と前記多層膜の間に、又は前記多層膜が成膜されている側と反対側の前記基板の背面に形成し、

前記応力補正膜が、CrとNとを含む材料であって、Nの割合が5～35at%であることを特徴とする露光用反射型マスクブランク。

【請求項3】

前記多層膜が圧縮応力を有するものであり、前記基板と前記多層膜との間に、引っ張り応力を有する前記応力補正膜を設けたことを特徴とする請求項1又は2記載の露光用反射

10

20

型マスクブランク。

## 【請求項 4】

前記多層膜が圧縮応力を有するものであり、前記多層膜が形成されている側と反対側の前記基板の背面に、圧縮応力を有する前記応力補正膜を設けたことを特徴とする請求項1又は2記載の露光用反射型マスクブランク。

## 【請求項 5】

前記多層膜表面の平坦度が100nm以下であることを特徴とする請求項1乃至4のいずれかに記載の露光用反射型マスクブランク。

## 【請求項 6】

前記光はEUV光であり、前記露光用反射型マスクブランクがEUV露光用反射型マスクブランクであることを特徴とする請求項1乃至5のいずれかに記載の露光用反射型マスクブランク。

10

## 【請求項 7】

請求項1乃至6の何れかに記載の露光用反射型マスクブランクを用い、前記光吸収層をパターンングして、前記多層膜上にパターン状の光吸収層が形成されたことを特徴とする露光用反射型マスク。

## 【請求項 8】

請求項7に記載した露光用反射型マスクを用いて基板上にパターンを転写することを特徴とする半導体の製造方法。

## 【請求項 9】

基板上に光を反射する多層膜を有する多層膜付き基板であって、前記基板の反りと、前記多層膜の有する応力とにより形成される前記多層膜表面の反りとを補正するための応力補正膜を前記基板と前記多層膜の間に、又は前記多層膜が成膜されている側と反対側の前記基板の背面に形成し、前記応力補正膜が、Taを主成分とし、少なくともBを含む材料であることを特徴とする多層膜付き基板。

20

## 【請求項 10】

基板上に光を反射する多層膜を有する多層膜付き基板であって、前記基板の反りと、前記多層膜の有する応力とにより形成される前記多層膜表面の反りとを補正するための応力補正膜を前記基板と前記多層膜の間に、又は前記多層膜が成膜されている側と反対側の前記基板の背面に形成し、前記応力補正膜が、CrとNとを含む材料であって、Nの割合が5～35at%であることを特徴とする多層膜付き基板。

30

## 【発明の詳細な説明】

## 【0001】

## 【発明の属する技術分野】

本発明は、半導体製造等に使用される光の制御に用いる、多層膜付き基板、露光用反射型マスクブランク、露光用反射型マスクおよびその製造方法、並びに半導体の製造方法に関する。

尚、本発明に記載するEUV(Extreme Ultra Violet)光とは、軟X線領域または真空紫外領域の波長帯の光を指し、具体的には波長が0.2～100nm程度の光のことである。

40

## 【0002】

## 【従来の技術】

従来、半導体産業において、Si基板等に微細なパターンからなる集積回路を形成する上で必要な微細パターンの転写技術として、可視光や紫外光を用いたフォトリソグラフィ法が用いられてきた。しかし、半導体デバイスの微細化が加速している一方で、従来の光露光の短波長化は露光限界に近づいてきた。

パターンの解像限界は、光露光の場合、露光波長の1/2と言われ、F<sub>2</sub>レーザー(157nm)を用いても70nm程度が限界と予想される。そこで70nm以降の露光技術と

50

して、F<sub>2</sub>レーザーよりさらに短波長のEUV光(13nm)を用いた露光技術であるEUVリソグラフィ(以下、「EUVL」と記す。)が有望視されている。

【0003】

EUVLの像形成原理は、フォトリソグラフィと同じであるが、EUV光に対する、あらゆる物質の吸収は大きく、また屈折率が1に近い為、光露光のような屈折光学系は使用できず、すべて反射光学系を用いる。

また、その際用いられるマスクとしては、メンブレンを用いた透過型マスクが提案されてきているが、EUV光に対するメンブレンの吸収が大きいため露光時間が長くなり、スループットが確保できないという問題がある。その為、現状では露光用反射型マスクが一般的に使用されている。

10

【0004】

例えば、特公平7-27198号、特開平8-213303号には基板上に多層膜構造を有する反射層が設けられ、反射層上に軟X線または真空紫外線を吸収する吸収体がパターン状に設けられている露光用反射型マスクが開示されている。

図3は、このような従来の露光用反射型マスクブランクおよび露光用反射型マスクの一例を示す模式図である。図3(A)に示す露光用反射型マスクブランクは基板21上に多層膜構造を有する反射膜22が成膜され、反射膜22上にエッチングストッパー層23が成膜され、エッチングストッパー23上に吸収層24が成膜された構造になっている。この露光用反射型マスクブランクの吸収層24にパターンを形成し、多層膜上の不要なエッチングストッパー23を除去して図3(B)に示す露光用反射型マスクが製造される。

20

露光用反射型マスクに入射した軟X線等は、反射膜22では反射され、吸収体24のパターンが形成された部分では、反射されずに吸収される。この結果、反射部分と吸収部分の高いコントラストでパターンを形成することができる。

【0005】

【発明が解決しようとする課題】

しかし、上述したような基板21上に多層膜22を成膜した露光用反射型マスクにおいては、高反射率を得るために多層膜22の各層の膜密度を高くする必要がある。すると、必然的に多層膜22は高い圧縮応力を有することになる。この高い圧縮応力のため、基板21は図4に示すように凸面に大きく反って(変形)しまう。この結果、EUV光の反射面である多層膜22の表面にも反りが生じてしまう。

30

例えば、6インチ角、6.35mm厚の石英ガラス基板上の0.3μm厚の多層膜22に対し、200MPa程度の圧縮応力がかかった場合、140×140mmのエリアにおいて500nm程度の反り(変形)が起きてしまう。

【0006】

このように、従来の技術においては、多層膜22表面の反りが原因となって、ウエハへのパターン転写時に転写精度の低下(位置ずれ)が起こり、高精度の転写ができないという問題があった。

この問題に対し、多層膜22の応力低減を図ることが考えられる。しかしこれは膜の密度を低下させEUV光の反射率低下を招くため、実用上の観点から好ましくない。

さらに加えて、多層膜22表面の反りには、上述した多層膜22の有する圧縮応力による基板21の変形のみならず、基板21が元来有している反りも影響を与えている。従って、単に多層膜22の応力低減を図るのみでは、多層膜22の表面の反りを効果的に補正することは困難なのである。

40

【0007】

本発明は、上述した背景の下になされたものであり、前記多層膜22の有する応力および基板自身21の反り(変形)によって形成される多層膜表22面の反り(変形)を補正し、高い平坦度をもった多層膜22表面を有する可視光よりEUV光にわたる波長領域において適用可能な多層膜付き基板、露光用反射型マスクブランクおよび露光用反射型マスク等の提供を目的とする。

【0008】

50

## 【課題を解決するための手段】

第1の発明は、基板上にEUV光を反射する多層膜を有し、前記多層膜上に前記EUV光を吸収する光吸収層を有するEUV露光用反射型マスクブランクであって、前記多層膜表面の平坦度が100nm以下であることを特徴とするEUV露光用反射型マスクブランクである。

## 【0009】

ここで、本発明に記載する平坦度とはTIR (Total Indicated Reading) で表される表面の反り(変形量)を表す値で、次のように定義される。

すなわち、図5において基板表面31を基に最小自乗法で定められる平面を焦平面32とし、次にこの焦平面32を基準として焦平面32より上にある基板表面31の最も高い位置Aと、焦平面32より下にある基板表面31のもっとも低い位置Bとの間にある高低差の絶対値を平坦度と定義した。故に平坦度は常に正の数となる。

なお、本発明においては140×140mmのエリア内の測定値をもって平坦度とする。例えば、6インチ基板の中心における140×140mmのエリア内の測定値である。

## 【0010】

第2の発明は、基板上にEUV光を反射する多層膜を有し、前記多層膜上に前記EUV光を吸収する光吸収層を有するEUV露光用反射型マスクブランクであって、前記基板の反りと、前記多層膜の有する応力とにより形成される前記多層膜表面の反りとを補正するための応力補正膜を有することを特徴とするEUV露光用反射型マスクブランクである。

## 【0011】

第3の発明は、前記基板と前記多層膜の間に、引っ張り応力を有する前記応力補正膜を設けたことを特徴とする第2の発明に記載のEUV露光用反射型マスクブランクである。

## 【0012】

第4の発明は、前記基板の背面に、圧縮応力を有する前記応力補正膜を設けたことを特徴とする第2の発明に記載のEUV露光用反射型マスクブランクである。

## 【0013】

第5の発明は、前記応力補正膜が、Taを含む材料であることを特徴とする第2ないし第4のいずれかの発明に記載のEUV露光用反射型マスクブランクである。

## 【0014】

第6の発明は、前記応力補正膜が、Taを主成分とし少なくともBを含む材料であることを特徴とする第5の発明に記載のEUV露光用反射型マスクブランクである。

## 【0015】

第7の発明は、第1ないし第6のいずれかの発明に記載のEUV露光用反射型マスクブランクを用いて製作したことを特徴とするEUV露光用反射型マスクである。

## 【0016】

第8の発明は、第1ないし第6のいずれかの発明に記載のEUV露光用反射型マスクブランクを用いて製作したことを特徴とするEUV露光用反射型マスクの製造方法である。

## 【0017】

第9の発明は、第7の発明に記載したEUV露光用反射型マスクを用いて基板上にパターンを転写することを特徴とする半導体の製造方法である。

## 【0018】

第10の発明は、基板上にEUV光を反射する多層膜を有する多層膜付き基板であって、前記多層膜表面の平坦度が100nm以下であることを特徴とする多層膜付き基板である。

## 【0019】

第11の発明は、基板上にEUV光を反射する多層膜を有する多層膜付き基板であって、前記基板の反りと前記多層膜の有する応力とにより形成される前記多層膜表面の反りを補正する、応力補正膜を有することを特徴とする多層膜付き基板である。

なお、この多層膜付き基板はEUV露光用反射型マスクブランク、EUV露光用反射型マ

10

20

30

40

50

スクおよびEUV反射ミラー等の製造等に用いることが出来るものである。

【0020】

第12の発明は、第10または第11の発明に記載した多層膜付き基板を用いて製作したことを特徴とするEUV反射ミラーである。

【0021】

第13の発明は、基板上に光を反射する多層膜を有し、前記多層膜上に前記光を吸収する光吸収層を有する露光用反射型マスクブランクであって、前記多層膜表面の平坦度が100nm以下であることを特徴とする露光用反射型マスクブランクである。

【0022】

第14の発明は、基板と、前記基板上に形成されて光を反射する多層膜と、前記多層膜上に形成されて前記光を吸収する光吸収層と、応力補正膜とを有する露光用反射型マスクブランクであって、前記応力補正膜は、前記応力補正膜が形成されない場合に多層膜表面に生じる反りを補正するものであることを特徴とする露光用反射型マスクブランクである。

【0023】

第15の発明は、第13または第14の発明に記載の露光用反射型マスクブランクを用いて製作したことを特徴とする露光用反射型マスクである。

【0024】

【発明の実施の形態】

図1、2は本発明の実施の形態1、2にかかる露光用反射型マスク（以下、EUV光にも適用可能な露光用反射型マスクは「EUVマスク」、EUV光にも適用可能な露光用反射型マスクブランクは「EUVマスクブランク」と記載する。）の製造の概略を示すフロー図であり、図6は製造されたEUVマスクを用いて、例えばSiウエハ基板上にパターンの露光転写を行っている概念図である。

【0025】

（実施の形態 - 1）

以下、図1、6を参照しながら本発明の一実施の形態にかかるEUVマスクの製造、および前記EUVマスクによる半導体基板上へのパターン転写について説明する。

EUVマスクの製造、および前記EUVマスクによる半導体基板上へのパターン転写は（1）基板の準備工程、（2）基板上への応力補正膜の成膜工程、（3）基板上への多層膜の成膜工程、（4）エッチングストッパーの成膜工程、（5）EUV吸収層の成膜工程、（6）EBレジスト塗布工程、（7）EB描画工程、（8）ドライエッチング工程、（9）EUVマスクによる半導体基板上へのパターン転写、の各工程からなる。

【0026】

（1）基板の準備工程。

基板11としては、低熱膨張係数を有し、平滑性、平坦度、およびEUVマスクの洗浄等に用いる洗浄液への耐性に優れたものが好ましく、低熱膨張係数を有するガラス、例えばSiO<sub>2</sub>-TiO<sub>2</sub>系ガラス等を用いるが、これに限定されず、石英固溶体を析出した結晶化ガラスや石英ガラスやシリコンや金属などの基板を用いることも出来る。

金属基板の例としては、インバー合金（Fe-Ni系合金）等を用いることができる。基板11は0.2nmRms以下の平滑な表面と100nm以下の平坦度を有していることが高反射率および転写精度を得るために好ましい。

【0027】

尚、本発明において、平滑性を示す単位Rmsは、二乗平均平方根粗さのことであり原子間力顕微鏡（AFM）で測定することができる。

具体的な測定は、例えば10μm角の範囲内で行うが、マスクの有効エリア内で均一にこの平滑性を有していることが好ましい。ここでマスクの有効エリアとは、EUV光露光用マスクの場合、例えば142mm角程度の範囲を有効エリアとして考えればよい。

【0028】

10

20

30

40

50

(2) 基板上への応力補正膜の成膜工程。

前述した本発明の目的を達成するために本発明者らは、鋭意研究を重ねた結果、多層膜12の有する応力などにより形成される基板11の反り(変形)を補正するための応力補正膜15を、後述する条件で成膜することにより、高応力を有する多層膜12を成膜しても基板11の反り(変形)を補正し、多層膜表面を平坦に保つことができることに想達した。

【0029】

加えて好ましいことには、たとえ基板11自身の反り(変形)が大きくても、前記応力補正膜15の有する応力値を適宜に調整することで、基板11自身の反り(変形)をも含めて、多層膜表面の反りを補正することが可能であることを見出したのである。

10

すなわち、多層膜表面の反り(変形)とは、多層膜12が有する応力(通常は圧縮応力)により発生する反り(変形)と、基板11自体が本来有していた反り(基板製造中に発生した反りも含む)との合計で形成されるのである。

そうであるなら、基板11の反りと多層膜12の有する応力によって形成される多層膜表面の反りを補正するような応力補正膜15を成膜すればよいことに想達したのである。この応力補正膜は、基板と多層膜の間または基板の背面(多層膜が成膜されていない側の面)に成膜することができる。

【0030】

これにより、多層膜表面の反りを補正し平坦度を上げることで、例えば、本発明のEUV光マスクにおいて、ウエハへのパターン転写の際の位置ずれを抑え、精度を上げることができる。具体的には、多層膜表面の平坦度を100nmとした場合、転写における位置ずれは2.2nm程度となり、50nmとした場合には1.1nm程度に抑えることができ、高精度のパターン転写が可能となる。

20

【0031】

多層膜の応力は、多層膜の成膜前後の基板の反りを計測し、成膜前後の反りの差から算出することができる。ここで圧縮応力はマイナス符号、引っ張り応力はプラス符号となる。また多層膜の応力はその材料、成膜条件からある程度予想できるため、実験的に得られたデータ等から多層膜の応力を予測し、応力補正膜に与える応力・膜厚を決定することもできる。

また必要に応じてモニターをおこない、応力補正膜に与える応力・膜厚を適宜補正してもよい。

30

【0032】

実施の形態-1においては、前記応力補正膜を基板と多層膜の間に成膜した実施の形態について説明し、後述する実施の形態-2においては、前記応力補正膜を基板の背面に成膜した実施の形態について説明する。

【0033】

もし、基板11として反り(変形)のない基板を用いることができる場合には、多層膜12が有する応力を打ち消すような応力および膜厚で、応力補正膜15を成膜すれば良い。ここで、一般に応力は単位厚さ当たりの値で表されるので、成膜される膜が有する単位厚さ当たりの応力×厚さ、が互いにつり合うように応力補正膜15の材料、成膜条件、厚さを決定すればよい。

40

実施の形態-1においては、基板11と多層膜12の間に応力補正膜15を成膜するので、図1に示すように、多層膜12が有する応力と大きさが同じで向きが反対の応力補正膜15を成膜すればよい。

【0034】

一方、予め、反りを与えた基板11を用いる場合もある。このとき(イ)基板11の反りの向きと多層膜12が有する応力の向きが同じである場合と、(ロ)基板11の反りの向きと多層膜12が有する応力の向きが逆である場合とがある。

【0035】

(イ) 基板11の反りの向きと多層膜12が有する応力の向きが同じである場合

50

この場合、基板 1 1 の反り（変形）と、多層膜 1 2 が有する応力との合計が多層膜表面の反りの原因となる。従って、これらの応力の合計を打ち消すように応力補正膜 1 5 を成膜すればよい。

【 0 0 3 6 】

（口）基板 1 1 の反りの向きと多層膜 1 2 が有する応力の向きが逆である場合  
多層膜 1 2 が有する応力を、予め与えた基板 1 1 の反り（変形）で低減・相殺することが出来る。

多層膜 1 2 は通常圧縮応力を有するので、多層膜 1 2 を成膜した基板 1 1 は多層膜 1 2 が成膜された側が凸になるような反りが生じる。そこで、予め多層膜 1 2 が成膜される側が凹になる反りを与えた基板 1 1 上に多層膜 1 2 を成膜すれば、基板 1 1 の反りと、多層膜 1 2 の有する応力による反りとが相殺され、多層膜表面の反りを減少させることができる。そしてこの減少した反りに対し、応力補正膜 1 5 を成膜してこの反りを打ち消せばよい。

10

【 0 0 3 7 】

尚、多層膜 1 2 が有する応力を、予め与えた基板 1 1 の反り（変形）で完全に相殺することが出来るのなら、応力補正膜 1 5 を成膜せずに平坦な多層膜表面を得ることも可能である。

前記予め反りを与えた基板 1 1 を調製するには、例えば、基板の初期スライス時に、所望の面（反り）を有するように加工すること等の方法がある。

【 0 0 3 8 】

ここで、前記応力補正膜 1 5 の成膜方法について説明する。

前記応力補正膜表面は平滑な膜であることが必要であることから、アモルファス材料が好ましい。また、T a を主成分とした材料が好ましい。T a を主成分としたアモルファス材料が好ましい。

前記応力補正膜表面の平滑性は、0.2 nm R m s 以下であることが好ましく、さらに好ましくは 0.15 nm R m s 以下である。

前記応力補正膜 1 5 の成膜例として T a B 膜（T a と B を含む膜）を用いる場合、D C マグネトロンスパッタ法を用いて、室温、A r ガス雰囲気下で成膜することが好ましい。

そして応力補正膜 1 5 の有する応力は、成膜方法や成膜条件（スパッタガス圧、投入パワー、膜厚、等）を適宜制御することによって所望の値に調整することができる。

20

30

【 0 0 3 9 】

例えば、T a B 膜の場合、投入パワー一定の下でスパッタガス圧を変化させると、低圧側では圧縮応力を示し、ガス圧を上げると応力は減少し、ついには 0 を示す、さらにガス圧を上げると引っ張り応力を示しその応力はガス圧と伴に増加する、というようにスパッタガス圧に応じた応力変化を示す。

この効果を用い、応力補正膜 1 5 の有する応力を用いて、多層膜 1 2 の有する応力や基板 1 1 の反りを打ち消し合うことができる。応力補正膜 1 5 の有する応力値と方向はスパッタ条件（スパッタガス圧、投入パワー、膜厚、等）を制御して調整すればよい。

ここで T a と B を含む膜においては、B が 10 ~ 30 a t % であるのが好ましい。また、T a と B と N を含む膜においては、N が 5 ~ 30 a t % であり N 以外の成分を 100 a t % としたときに、B が 10 ~ 30 a t % であるのが好ましい。

40

【 0 0 4 0 】

応力補正膜 1 5 の材料として、前記 T a B 以外の例として、S i を主成分とした材料を用いることもできる。具体的には S i 単体または S i に添加物をドーブしたものであり、添加剤としては N や O が挙げられる。

S i を主成分とした材料は、アモルファス状態であることが好ましく、半導体的な性質を持たせておくことが好ましい。

なんとなれば、実施の形態 - 2 に後述するように、応力補正膜を基板と多層膜の間、または基板の背面（多層膜が成膜されていない側の面）に成膜する場合、基板 1 1 の裏面に導電性を持つ材料で応力補正膜 1 5 が設けられていれば、前記 E U V マスクブランクおよび

50

EUVマスク、等を取り扱う際に、それらの基板11裏面を静電チャックでチャックしたいとの要請があったとき、前記チャック性が改善されるからである。

【0041】

さらに応力補正膜15の材料として、Crを含む材料を用いることもできる。

このCrを含む材料として、例えばCrとNとを含む材料を用いることもできる。このCrとNとを含む材料において、Nの割合は5～35at%が好ましく、10～25at%はさらに好ましい。さらに、CrとNとを含む材料が、Oおよび/またはCを含んでいることも好ましい。

これらCrを含む材料は、平滑性、耐洗浄性に優れており応力の制御性も良好である。

そして、これらCrを含む材料は、DCスパッタリング法等で成膜することができる。

以上、応力補正膜15の例として、TaB膜、Si系膜、Cr系膜を挙げたが、それに限定されず、応力の制御が容易な平滑な膜であれば良く、TaGe、TaGeN、TaSi、TaSiN、WN等も使用できる。

【0042】

(3) 基板上への多層膜の成膜工程。

多層膜12としては、MoとSiからなる多層膜が多用されているが、特定の波長域で高い反射率が得られる材料として、Ru/Si、Mo/Be、Mo化合物/Si化合物、Si/Nb周期多層膜、Si/Mo/Ru周期多層膜、Si/Mo/Ru/Mo周期多層膜およびSi/Ru/Mo/Ru周期多層膜、等でも良い。ただし、材料によって最適な膜厚は異なる。

MoとSiからなる多層膜の場合、DCマグネトロンスパッタ法により、まずSiターゲットを用いて、Arガス雰囲気下でSi膜を成膜し、その後、Moターゲットを用いて、Arガス雰囲気下でMo膜を成膜し、これを1周期として、30～60周期、好ましくは40周期積層した後、最後にSi膜を成膜する。

ここで、多層膜12の有する応力の例としては、0.2μm厚で-500MPaであった。

この工程により、多層膜付き基板が得られる。

【0043】

(4) エッチングストッパーの成膜工程。

エッチングストッパー膜13の材料としてはSiO<sub>2</sub>が多用されるが、吸収層13をエッチングする条件によっては、耐エッチング性の高い材料としてAl<sub>2</sub>O<sub>3</sub>、CrN等を用いても良い。

SiO<sub>2</sub>を用いる場合は、RFマグネトロンスパッタ法によりSiO<sub>2</sub>ターゲットを用いてArガス雰囲気下で、前記多層膜付き基板上へSiO<sub>2</sub>膜を成膜するのが好ましい。

【0044】

(5) EUV吸収層の成膜工程。

EUV吸収層13の材料としては、

Taを主成分とする材料。

Taを主成分とし少なくともBを含む材料。

Taを主成分とするアモルファス構造の材料。

Taを主成分とし少なくともBを含んだアモルファス構造の材料。(例えば、Ta<sub>4</sub>Bで表されるBを25%程度含んだアモルファス構造の材料)

TaとBとNを含む材料(例えば、Taを主成分としBを15%、Nを10%程度含んだアモルファス構造の材料)

Crを主成分としN、O、Cから選ばれる少なくとも1つの成分を含有する材料。(例えば、CrN、CrNにO、Cを添加した材料)

等が、好ましいことを見出した。

しかし、これに限定されず、TaSi、TaSiN、TaGe、TaGeN、WN、Cr、TiN、等も使用可能である。

【0045】

10

20

30

40

50

EUV吸収層13の材料としてTaB化合物薄膜を用いる例では、DCマグネトロンスパッタ法により、まずTa<sub>4</sub>Bターゲットを用いて、Arガス雰囲気下でTa<sub>4</sub>B膜を成膜することが好ましい。

この際、スパッタ条件(ガス圧、DCパワー等)を最適化することによりEUV吸収層13の応力を50MPa以下としておくことが好ましい。

この工程により、EUVマスクブランクが得られる。

【0046】

なお、本発明のEUVマスクブランクおよび、後述するEUVマスクは上述したように多層膜基板の反りを補正する応力補正膜を設けたことを特徴としている。ここで、多層膜表面の反りの原因としては、基板自身が有する反りと基板上に成膜された多層膜の有する応力により生じる反りが主なものとなるが、他に中間層として、例えば保護層やエッチングストッパー、等を有する構造の場合にはこれら中間層などの応力も考慮して、最終的に所望の平坦度が得られるように応力補正膜の応力・膜厚を決定すればよい。

10

【0047】

(6)EBレジスト塗布工程。

得られたEUVマスクブランクの吸収層にパターンを形成することによりEUVマスクを製造することができる。

工程(5)で得られたEUVマスクブランクにEBレジストを塗布し200でベーキングを行う。

【0048】

(7)EB描画工程。

EBレジストを塗布したEUVマスクブランクに30keVのEB描画機を用いてレジストパターン作成を実施した。

20

【0049】

(8)ドライエッチング工程。

ICP-RIE装置を用い、このレジストパターンをマスクとして、EUV吸収層14を塩素を用いて基板温度20にてドライエッチングし吸収層をパターン形成した。その際、下地のSiO<sub>2</sub>膜は、希フッ酸液を用いて除去した。さらに吸収層パターン上に残ったレジストを100の熱濃硫酸で除去した。

この工程により、EUVマスクが得られる。

30

【0050】

なお、ここでは吸収層へのパターン形成方法について、エッチング法を用いる例で説明したが、これに限られるものではなく、例えばリフトオフ法、等も用いることができる。

【0051】

(9)EUVマスクによる半導体基板上へのパターン転写。

図6に示すように、レーザープラズマX線源41からえられたEUV光(軟X線)を前記EUVマスク42に入射し、ここで反射された光を縮小光学系43を通して例えばSiウエハ基板44上に転写する。

【0052】

縮小光学系43としてはX線反射ミラーを用いることができる、縮小光学系によりEUVマスク42で反射されたパターンは通常1/4程度に縮小される。

40

例えばSiウエハ基板44へのパターンの転写は、Si基板44上に形成させたレジスト層にパターンを露光しこれを現像することによって行うことができる。

露光波長として13~14nmの波長帯を使用する場合には、通常光路が真空中になるように転写が行われる。13~14nmの波長帯域における多層膜の材料として、この波長帯域にピーク波長を有するMo/Si多層膜を用いることができる。

このようにして本実施の形態で得られたEUVマスクを用いて、例えばSiウエハ基板上にパターンを形成することにより、例えば集積度の高いLSI、等の半導体装置を製造することができる。

【0053】

50

(実施の形態 - 2)

次に図2、6を参照しながら、本発明の異なる実施の形態にかかるEUVマスクの製造、および前記EUVマスクによる半導体基板上へのパターン転写について説明する。

EUVマスクの製造、および前記EUVマスクによる半導体基板上へのパターン転写は(1)基板の準備工程、(2)基板裏面(多層膜を成膜しない側)への応力補正膜の成膜工程、(3)基板上への多層膜の成膜工程、(4)エッチングストッパーの成膜工程、(5)EUV吸収層の成膜工程、(6)EBレジスト塗布工程、(7)EB描画工程、(8)ドライエッチング工程、(9)EUVマスクによる半導体基板上へのパターン転写の各工程からなる。

【0054】

本実施の形態を実施の形態-1と比較すると、「(2)基板裏面(多層膜を成膜しない側)への応力補正膜の成膜工程」が異なるのでこの工程を中心に説明する。

【0055】

(2)基板裏面への応力補正膜の成膜工程。

多層膜12は通常圧縮応力を有する。そこで、基板11裏面に応力補正膜16を成膜する際、基板11として実質的に反りのないものを用いるのであれば、成膜される応力補正膜16は多層膜12の有する応力によって生じる反りを、打ち消すような応力および膜厚を持つものとすればよい。

特に材料は限定されないが、前述したように導電性のある半導体膜または金属膜であれば、静電チャックを用いる際のハンドリングにも効果的で好ましい。

ここで、一般に膜が基板の反りに与える力は、膜材料の有する応力と膜厚との積になるため、応力補正膜16の材料、成膜法および膜厚は、応力補正膜材料16の有する応力と、膜厚の積が基板11の反りと多層膜12の有する応力による反りとの合計を相殺するように決定すればよい。例えば、応力補正膜16が膜厚0.28 $\mu\text{m}$ で応力-500MPaの場合、0.14 $\mu\text{m}$ の半分に薄くするなら応力は倍の-1000MPaを有する材料を選択する。

もし実質的に基板11自身に反りが無い場合なら、多層膜12の厚さと応力補正膜16の厚さを同値とし、多層膜12と同じ大きさの応力を応力補正膜16にも与えるように成膜するのが簡便である。

【0056】

基板11の裏面(多層膜を成膜しない側)上に、応力補正膜16としてTaB膜を成膜する場合、DCマグネトロンスパッタ法を用いて、室温、Arガス雰囲気下で成膜するのが好ましい。この際、応力補正膜16の膜厚は成膜する多層膜12と同じ膜厚とし、応力は多層膜12の応力と打ち消し合わせるため、多層膜12の応力と同程度となるようにスパッタ条件を制御する。

ここでTaB膜においては、前述したように、スパッタ条件のうちガス圧とDCパワーを制御することで応力を容易に変えられるので、前記ガス圧とDCパワーの制御により引っ張り応力から圧縮応力まで任意に制御可能である。

【0057】

この実施の形態によっても実施の形態-1と同様の特性を有する多層膜付き基板、EUVマスクブランク及びEUVマスクを得ることができた。

このようにして実施の形態-2で得られたEUVマスクを用いて、例えばSiウエハ基板上にパターンを形成することにより、例えば集積度の高いLSI、等の半導体装置を製造することができる。

【0058】

なお、本実施の形態においては基板11裏面への応力補正膜16の成膜を多層膜12の成膜工程の前におこなう例を説明したが、これに限らず多層膜12の成膜後の各工程間でおこなってもよい。例えば、多層膜12の成膜後、吸収層14の成膜後、吸収層14へのパターン形成後でも良い。

【0059】

10

20

30

40

50

(多層膜付き基板のEUV用反射ミラー、等への適用)

本発明に記載した多層膜付き基板は、EUVマスク、EUVマスクブランクおよびEUV用反射ミラー、等への適用が可能である。

【0060】

しかし、EUV用反射ミラーにおいては、光の反射面として曲面を求められる場合が多い。

そこで、本発明に記載した多層膜付き基板を適用する場合は、応力補正膜の応力の大きさおよび向きを調整し、反射面の反りを所望の曲率に合わせるように補正すればよい。

【0061】

(実施例1)

図1を参照しながら本発明の第1の実施例を説明する。

ガラス基板11として、外径6インチ角、厚さが6.3mmである低膨張のSiO<sub>2</sub>-TiO<sub>2</sub>系のガラス基板を用いた。また、ガラス基板11は、機械研磨により、0.2nmRms以下の平滑な表面と90nmの凹面の平坦度とした。

【0062】

ガラス基板11の表面上に、応力補正膜15としてTaB膜(但し、Ta:B=75:15(原子数比))を成膜した。TaB膜は、DCマグネトロンスパッタ法を用いて、室温、Arガス圧0.6Paで、0.28μmの厚さに形成した。この結果、応力補正膜15の有する応力は、多層膜12の有する応力を打ち消し合うように多層膜12と反対の引張り応力を有し、応力値は同程度の+480MPaであった。

【0063】

多層膜12として、MoとSiを積層した。DCマグネトロンスパッタ法により、まずSiターゲットを用いて、Arガス0.1PaでSi膜を4.2nm成膜し、その後、Moターゲットを用いて、Arガス圧0.1PaでMo膜を2.8nm成膜し、これを1周期として、40周期積層した後、最後にSi膜を4nm成膜した。ここで、多層膜12の有する応力は、-500MPaであった。

ここで得られた多層膜付き基板の平坦度は40nmであった。

【0064】

次に、多層膜12上にSiO<sub>2</sub>ターゲットを用いて、スパッタガスとして、Arガスを用いて、SiO<sub>2</sub>膜より構成されるエッチングストッパー13をRFマグネトロンスパッタ法によって、0.05μmの厚さに成膜した。ここでエッチングストッパー13の応力は-50MPaであった。

【0065】

最後に、前記SiO<sub>2</sub>膜より構成されるエッチングストッパー13の上に、EUV吸収層14として、Ta及びBを含む膜(但し、Ta:B=75:15(原子数比))をDCマグネトロンスパッタ法によって、0.1μmの厚さで成膜した。この際、スパッタ条件を制御することで前記EUV吸収層14の有する応力を+50MPaとした。

この結果、多層膜表面の平坦度が50nmという特徴を有するEUVマスクブランクを得ることができた。

【0066】

次に、このEUVマスクブランクを用いて、デザインルールが0.07μmの16Gbit-DRAM用のパターンを有するEUVマスクを、次に記載する方法により作製した。

【0067】

まず、前記EUVマスクブランク上にEBレジストをコートし、EB描画によりレジストパターンを形成した。

【0068】

このレジストパターンをマスクとして、TaB吸収層14を、塩素を用いてドライエッチングし、EUVマスクブランク上に吸収パターンを形成した。下地のSiO<sub>2</sub>膜より構成されるエッチングストッパー13は、希フッ酸で除去し、吸収パターン上に残ったレジストを除去してEUVマスクを作製した。

10

20

30

40

50

## 【0069】

上記で作製した、EUVマスクについて、干渉計により多層膜表面の平坦度を測定した結果、50nmの高い平坦度を有していることを確認した。さらに、EUVLにおいて露光転写を行った結果、十分高精度なEUV反射特性を有していることを確認した。

## 【0070】

(実施例2)

図2を参照して本発明の第2の実施例について説明する。

基板11として、実施例1と同様の平坦度を有するガラス基板を用いた。

ガラス基板11の裏面(多層膜を成膜しない側)上に、応力補正膜16としてTaB膜を成膜する。TaB膜(但し、Ta:B=75:15(原子数比))は、DCマグネトロンスパッタ法を用いて、室温、Arガス圧0.2Paで、0.28μmの厚さに成膜した。この際、応力補正膜16の膜厚は、成膜する多層膜12と同じ0.28μmとし、応力は、多層膜12の有する応力と打ち消し合うように、同方向で、同じ大きさの-500MPaとした。

ここで得られた多層膜付き基板の平坦度は90nmであった。

## 【0071】

ガラス基板11の表面上に、実施例1と同様の多層膜12を成膜し、前記多層膜上に、実施例1と同様のSiO<sub>2</sub>膜より構成されるエッチングストッパー13を成膜した。

前記SiO<sub>2</sub>上に、実施例1と同様のTa及びBを含むEUV吸収層14を成膜した。

この結果、多層膜表面の平坦度が100nmという特性を有するEUVマスクブランク得ることができた。

## 【0072】

このEUVマスクブランクを用いて、実施例1と同様にEUVマスクを作製した。

上記で作製した、EUVマスクについて、干渉計により多層膜表面の平坦度を測定した結果、100nmの高い平坦度を有していることを確認した。さらに、EUVLにおいて露光転写を行った結果、十分高精度なEUV反射特性を有していることを確認した。

## 【0073】

(実施例3)

図2を参照して本発明の第3の実施例について説明する。

基板11として、実施例1と同様のガラス基板11を用いた。ただし、このガラス基板11は機械研磨により0.2nm以下の平滑な表面と500nmの凸面の平坦度を有している。

## 【0074】

ガラス基板11の裏面(多層膜を成膜しない側)上に、応力補正膜16としてTaB膜を成膜する。TaB膜(但し、Ta:B=75:15(原子数比))は、DCマグネトロンスパッタ法を用いて、室温、Arガス圧0.15Paで、0.3μmの厚さに成膜した。この応力補正膜16の膜厚は、ガラス基板11の反り(変形)と多層膜12の有する応力の両方を解消するように-700MPaが得られる値である。

## 【0075】

ガラス基板11の表面上に、実施例1と同様の多層膜12を成膜した。ここで多層膜12の応力は-500MPaであった。

ここで得られた多層膜付き基板の平坦度は50nmであった。

次に、前記多層膜12上に、実施例1と同様のSiO<sub>2</sub>膜より構成されるエッチングストッパー13を成膜した。

最後に、前記SiO<sub>2</sub>膜より構成されるエッチングストッパー13上に、実施例1と同様のTa及びBを含むEUV吸収層14を成膜した。

この結果、多層膜表面の平坦度が60nmという特性を有するEUVマスクブランク得ることができた。

## 【0076】

このEUVマスクブランクを用いて、実施例1と同様にEUVマスクを作製した。

10

20

30

40

50

上記で作製した、EUVマスクについて、干渉計により多層膜表面の平坦度を測定した結果、60nmの高い平坦度を有していることを確認した。さらに、EUVLにおいて露光転写を行った結果、十分高精度なEUV反射特性を有していることを確認した。

#### 【0077】

以上、実施例1～3に記載した結果からも明らかなように、本発明によれば、EUVマスクブランク、多層膜付き基板において、多層膜表面の平坦度を100nm以下としたことで、これから製造されたEUVマスクを用いれば、パターン転写の際に位置ずれの小さい、高精度なパターン転写をおこなうことが可能になる。

また本発明によれば、応力補正膜を成膜したことで、多層膜の有する応力および基板自身の反りによって形成される多層膜表面の反りを補正することができ、可視光からEUV光にわたる広い波長領域において適用可能な、高い平坦度をもった多層膜表面を有する多層膜付き基板、マスクブランク、マスク、および所望の曲率を有する多層膜ミラーを得ることができる。

#### 【0078】

##### 【発明の効果】

以上、詳述したように本発明は、基板の反りと多層膜の有する応力とにより形成される多層膜表面の反りを補正する応力補正膜を成膜したことで、前記多層膜の有する応力および基板自身の反りによって形成される多層膜表面の反りを補正し、高い平坦度をもった多層膜表面を有する多層膜付き基板、マスクブランクおよびマスク等を実現したものである。

##### 【図面の簡単な説明】

【図1】実施の形態-1に係る、多層膜付き基板、マスクブランクおよびマスクの製造フロー

【図2】実施の形態-2に係る、多層膜付き基板、マスクブランクおよびマスクの製造フロー

【図3】従来の実施の形態に係る、マスクブランクおよびマスクの概念図（断面図）

【図4】従来の実施の形態に係るマスクの概念図（断面図）

【図5】本発明における平坦度の定義を説明するための概念図

【図6】本発明に係るマスクを用いて、Si基板上にEUV光によるパターン転写をおこなっている概念図

##### 【符号の説明】

- 1 1 ガラス基板
- 1 2 多層膜
- 1 3 エッチングストッパー
- 1 4 吸収層
- 1 5 応力補正膜
- 1 6 応力補正膜
- 2 1 基板
- 2 2 多層膜
- 2 3 エッチングストッパー
- 2 4 吸収層
- 3 1 基板表面
- 3 2 焦平面
- 4 1 レーザープラズマX線源
- 4 2 マスク
- 4 3 縮小反射光学系
- 4 4 ウエハ

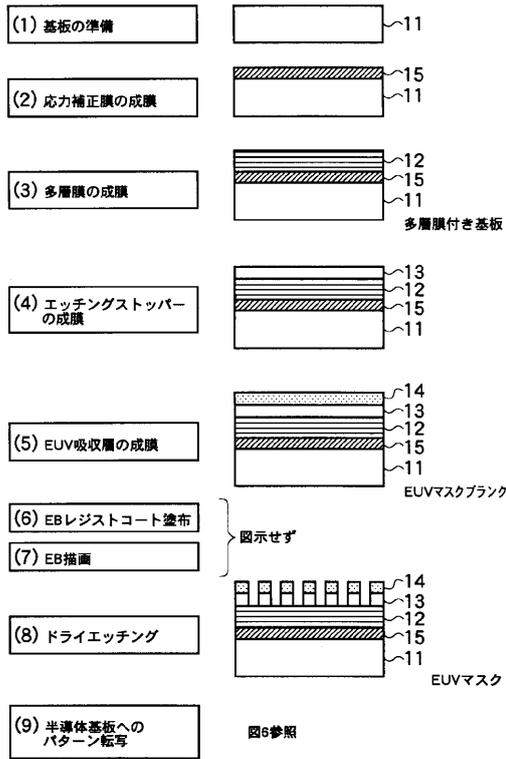
10

20

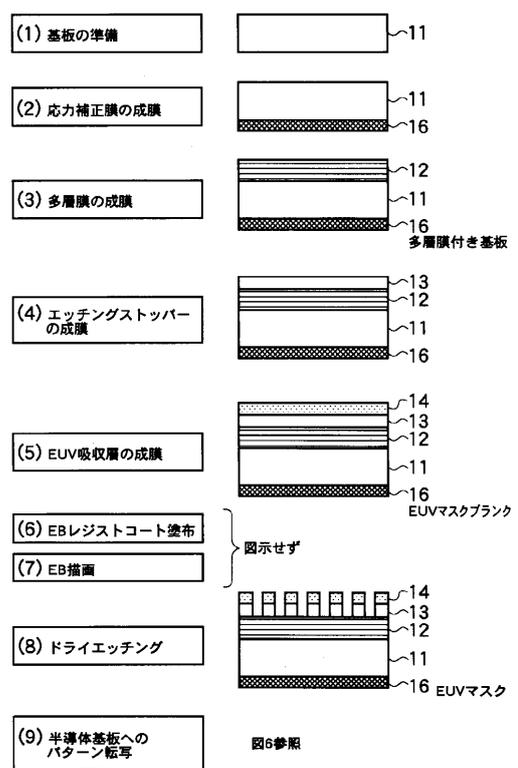
30

40

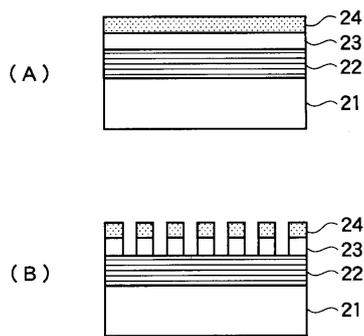
【 図 1 】



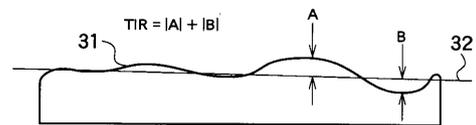
【 図 2 】



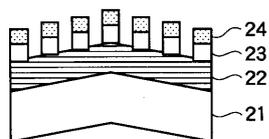
【 図 3 】



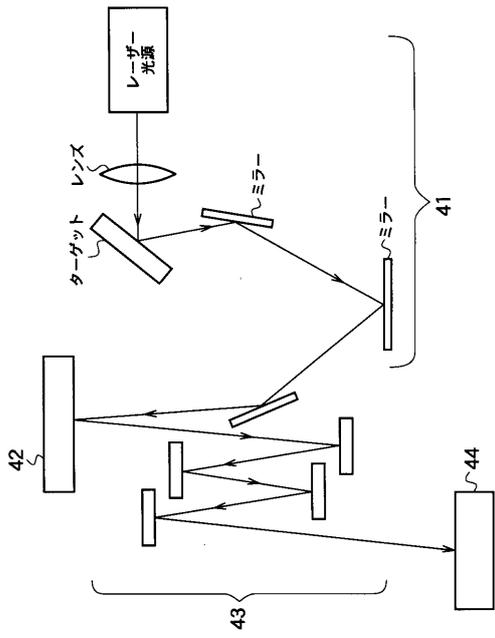
【 図 5 】



【 図 4 】



【 図 6 】



## フロントページの続き

(51) Int.Cl.			F I		
<b>G 0 2 B</b>	<b>5/28</b>	<b>(2006.01)</b>	G 0 2 B	5/28	
<b>G 0 3 F</b>	<b>1/16</b>	<b>(2006.01)</b>	G 0 3 F	1/16	A
<b>G 0 3 F</b>	<b>7/20</b>	<b>(2006.01)</b>	G 0 3 F	7/20	5 0 3

審査官 新井 重雄

(56) 参考文献 特開2002-015981(JP, A)  
特表2003-501823(JP, A)  
国際公開第00/075727(WO, A1)  
特開2002-122981(JP, A)  
特開平07-153679(JP, A)  
特開平03-204919(JP, A)  
特開2001-237174(JP, A)  
特開2000-077305(JP, A)

(58) 調査した分野(Int.Cl., DB名)

H01L 21/027  
G02B 5/00  
G03F 1/16  
G03F 7/20