



(19)대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) 。 Int. Cl. G02F 1/136 (2006.01)	(45) 공고일자 (11) 등록번호 (24) 등록일자	2006년12월15일 10-0658058 2006년12월08일
---	-------------------------------------	--

(21) 출원번호 (22) 출원일자 심사청구일자	10-2000-0036491 2000년06월29일 2004년08월27일	(65) 공개번호 (43) 공개일자	10-2002-0002054 2002년01월09일
----------------------------------	---	------------------------	--------------------------------

(73) 특허권자 비오이 하이디스 테크놀로지 주식회사
 경기도 이천시 부발읍 아미리 산 136-1

(72) 발명자 정연학
 경기도이천시부발읍아미3리148-1번지현대사원임대아파트102동204호

 최경희
 경기도이천시대월면사동리441-1번지현대사원아파트103동1206호

 이승희
 경기도이천시창전동49-1번지현대아파트102동1206호

(74) 대리인 강성배

심사관 : 윤병수

전체 청구항 수 : 총 3 항

(54) 프린지 필드 구동 모드 액정 표시 장치 및 그 제조방법

(57) 요약

본 발명은 프린지 필드 구동 모드 액정 표시 장치 및 그 제조방법을 개시한다. 개시된 본 발명의 제조방법은, 하부 기판 상에 다수개의 게이트 버스 라인을 형성하는 단계; 상기 게이트 버스 라인이 형성된 하부 기판 상부에 게이트 절연막을 형성하는 단계; 상기 게이트 버스 라인의 일부분을 포함하도록 게이트 절연막 상부에 채널층을 형성하는 단계; 상기 게이트 절연막 상에 카운터 전극 및 상기 카운터 전극의 가장자리 부분과 콘택되는 공통 전극선을 형성하는 단계; 상기 채널층 양측에 배치되는 소오스 및 드레인과 상기 게이트 버스 라인과 교차하는 데이터 버스 라인을 형성하는 단계; 상기 소오스 및 드레인과 데이터 버스 라인이 형성된 하부 기판 결과물 상부에 보호막을 형성하는 단계; 상기 드레인이 노출되도록 보호막을 식각하는 단계; 및 상기 드레인과 콘택되도록 보호막 상부에 화소 전극을 형성하는 단계;를 포함하며, 상기 카운터 전극 및 공통 신호선은 해당 전단 게이트 버스 라인(previous gate bus line)과 오버랩되도록 형성하는 것을 특징으로 한다.

대표도

도 3

특허청구의 범위

청구항 1.

하부 기판;

상기 하부 기판 상에 교차 배열되어 단위 화소를 한정하는 다수개의 게이트 버스 라인 및 데이터 버스 라인;

상기 게이트 버스 라인과 데이터 버스 라인을 절연시키는 게이트 절연막;

상기 게이트 버스 라인과 데이터 버스 라인의 교차점에 배치되는 박막 트랜지스터;

상기 단위 화소 내의 게이트 절연막 상부에 각각 배치되는 카운터 전극;

상기 카운터 전극의 가장자리 부분과 콘택되어 상기 카운터 전극에 공통 신호를 전달하는 공통 신호선;

상기 카운터 전극과 오버랩되며, 상기 박막 트랜지스터와 콘택되고, 상기 카운터 전극과 함께 프린지 필드를 유발하는 화소 전극; 및

상기 카운터 전극과 화소 전극간을 절연시키는 보호막;을 포함하며,

상기 카운터 전극 및 공통 신호선은 전단 게이트 버스 라인(previous gate bus line)과 오버랩되도록 연장 배치되는 것을 특징으로 하는 FFS-LCD.

청구항 2.

하부 기판 상에 다수개의 게이트 버스 라인을 형성하는 단계;

상기 게이트 버스 라인이 형성된 하부 기판 상부에 게이트 절연막을 형성하는 단계;

상기 게이트 버스 라인의 일부분을 포함하도록 게이트 절연막 상부에 채널층을 형성하는 단계;

상기 게이트 절연막 상에 카운터 전극 및 상기 카운터 전극의 가장자리 부분과 콘택되는 공통 전극선을 형성하는 단계;

상기 채널층 양측에 배치되는 소오스 및 드레인과 상기 게이트 버스 라인과 교차하는 데이터 버스 라인을 형성하는 단계;

상기 소오스 및 드레인과 데이터 버스 라인이 형성된 하부 기판 결과물 상부에 보호막을 형성하는 단계;

상기 드레인이 노출되도록 보호막을 식각하는 단계; 및

상기 드레인과 콘택되도록 보호막 상부에 화소 전극을 형성하는 단계;를 포함하며,

상기 카운터 전극 및 공통 신호선은 해당 전단 게이트 버스 라인(previous gate bus line)과 오버랩되도록 형성하는 것을 특징으로 하는 FFS-LCD의 제조방법.

청구항 3.

제 2 항에 있어서, 상기 카운터 전극 및 공통 신호선을 형성하는 단계는, 상기 게이트 절연막 상부에 투명 도전층과 금속층을 순차적으로 증착하는 단계; 상기 금속층 상부에 포토레지스트막을 도포하는 단계; 상기 포토레지스트막 상부에 차광영역, 반투과 영역 및 투과 영역을 포함하는 위상 반전 마스크를 정렬시킨다음, 노광 및 현상하여, 높이가 다른 포토레지스트 패턴을 형성하는 단계; 상기 포토레지스트 패턴을 마스크로 하여 금속층 및 투명 도전층을 패터닝하여 카운터 전극을 형성

하는 단계; 상기 포토레지스트 패턴에서 상대적으로 높이가 작은 부분을 제거하여, 상대적으로 높이가 큰 부분의 포토레지스트 패턴을 남기는 단계; 잔류하는 포토레지스트 패턴을 마스크로 하여, 금속층을 식각하여 공통 신호선을 형성하는 단계를 포함하며,

상기 위상 반전 마스크를 정렬시킬때, 차광 영역은 공통 신호선 예정 영역에 배치하고, 반투과 영역은 카운터 전극 예정 영역에 배치하고,

상기 차광 영역과 대응되는 포토레지스트 패턴 부분은 반투과 영역과 대응되는 포토레지스트 패턴 부분보다 상대적으로 큰 두께를 갖는 것을 특징으로 하는 FFS-LCD의 제조방법.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 프린지 필드 구동 액정 표시 장치 및 그 제조방법에 관한 것으로, 보다 구체적으로는 마스크를 증대시키지 않고도 개구율을 증대시킬 수 있는 프린지 필드 구동 액정 표시 장치 및 그 제조방법에 관한 것이다.

일반적으로 프린지 필드 구동 액정 표시 장치(fringe field switching mode LCD: 이하, FFS-LCD)는 일반적인 IPS(in-plane switching) LCD의 낮은 개구율 및 투과율을 개선시키기 하여 제안된 것으로, 이에 대하여 대한민국 특허출원 제 98-9243호로 출원되었다.

이러한 FFS-LCD는 소정 셀갭을 가지고 이격된 상하 기관, 상하 기관 사이에 개재된 액정 및 하부 기관의 내측면에 형성된 카운터 전극 및 화소 전극을 포함한다. 카운터 전극 및 화소 전극은 투명 전도체로 형성되고, 카운터 전극과 화소 전극과의 간격을 셀갭보다 좁다. 이에 따라, 전극들 사이 및 전극 상부에 프린지 필드가 형성된다.

도 1은 FFS-LCD의 하부 기관 구조를 나타낸 평면도이다.

도 1을 참조하여, 게이트 버스 라인(3) 및 데이터 버스 라인(7)은 하부 기관(1) 상부에 교차 배열되어, 단위 화소(Pix)를 한정한다. 박막 트랜지스터(TFT)는 게이트 버스 라인(3)과 데이터 버스 라인(7)의 교차점 부근에 배치된다. 카운터 전극(2)은 투명한 도전체로 형성되고, 단위 화소(pixel)별로 각각 형성된다. 이때, 카운터 전극(2)은 사각 플레이트 형상으로 형성되거나, 빗(comb) 형태로 형성될 수 있다. 공통 신호선(30)은 카운터 전극(2)에 지속적으로 공통 신호를 공급하기 위하여, 카운터 전극(2)과 콘택되도록 배치된다. 이때, 공통 신호선(30)은 신호 전달 특성이 우수한 금속막으로 형성되며, 일반적으로는 게이트 버스 라인용 금속막으로 게이트 버스 라인(3)과 동시에 형성된다. 아울러, 공통 신호선(30)은 게이트 버스 라인(3)과 평행하면서 카운터 전극(2)의 소정 부분과 콘택되는 제 1 부분(30a)과, 제 1 부분(30a)으로부터 데이터 버스 라인(7)과 평행하게 연장되면서 카운터 전극(2)과 데이터 버스 라인(7) 사이에 각각 배치되는 제 2 부분(30b)을 포함한다. 화소 전극(9)은 게이트 절연막(도시되지 않음)을 사이에 두고 카운터 전극(2)과 오버랩되도록, 단위 화소(pixel)에 형성된다. 이때, 화소 전극(9) 역시 플레이트 형태로 형성되면서, 카운터 전극(2)을 노출시키는 다수개의 슬릿(9a)을 포함한다. 슬릿(9a)은 등간격으로 배치되며, 슬릿(9a)의 폭은, 슬릿(9a)에 의하여 노출되는 카운터 전극(2)과 슬릿(9a) 사이의 화소 전극(9) 사이에 프린지 필드가 형성될 수 있는 범위에서 결정된다. 또한, 화소 전극(9)은 공통 신호선(30)의 제 1 부분(30a)의 소정 부분과 오버랩되어, 스토리지 캐패시턴스(Cst)가 형성된다.

아울러, 화소 전극(9)의 소정 부분은 박막 트랜지스터(TFT)의 소정 부분과 콘택되어, 게이트 버스 라인(3)의 선택시 데이터 버스 라인 신호가 화소 전극(9)에 스위칭된다. 한편, 도면에는 도시되지 않았지만, 하부 기관(1)과 대향하는 상부 기관은 화소 전극(9)과 노출된 카운터 전극(2)과의 거리 보다 큰 폭으로 대향,대치된다.

이러한 구성을 갖는 FFS-LCD는 다음과 같이 동작한다.

카운터 전극(2)과 화소 전극(9) 사이에 전계가 형성되면, 카운터 전극(2)과 화소 전극(9) 사이의 거리가 상하부 기관 사이의 거리 보다 작으므로, 슬릿(9a) 사이의 화소 전극(9)과 슬릿(9a)에 의하여 노출된 카운터 전극(2) 사이 및 전극 상부에 프린지 필드가 형성된다. 이에 따라, 카운터 전극(2) 및 화소 전극(9) 사이는 물론, 전극 상부에도 프린지 필드가 인가되어, 화소내의 대부분의 액정 분자들(도시되지 않음)을 동작시킨다. 이에 따라, 고개구율 및 고투과율을 실현할 수 있다.

발명이 이루고자 하는 기술적 과제

그러나, 종래의 FFS-LCD는 다음과 같은 문제점이 있다.

현재 카운터 전극(2)과 게이트 버스 라인(3) 및 공통 신호선(30)이 모두 하부 기관(1)의 표면에 형성되기 때문에, 게이트 버스 라인(3)과 공통 신호선(30)의 절연이 반드시 요구되고 있다. 이에 따라, 종래에는 도 1에서와 같이, 게이트 버스 라인(3)과 공통 신호선(30)을 소정 간격(d) 만큼 이격, 배치시키고 있다.

그러나, 게이트 버스 라인(3)과 공통 신호선(30) 사이의 부분에서, 액정 분자들은 전계 인가시 동작되지 않으므로, 상부 기관에 형성되는 블랙 매트릭스에 의하여 차폐되는 영역이 된다. 그러므로, FFS-LCD의 개구율을 잠식시키는 요인이 된다.

또한, 카운터 전극(2)을 구성하는 ITO물질은 식각 특성이 그리 우수하지 않기 때문에, 카운터 전극(2)을 형성하기 위한 식각 공정시, 식각 잔재물이 발생되기 쉽다. 특히, 이러한 식각 잔재물들이 게이트 버스 라인(3)과 공통 신호선(30) 사이 부분에 잔류할 경우, 게이트 버스 라인(3)과 공통 신호선(30)을 쇼트시키게 된다.

따라서, 본 발명은 상기한 종래의 문제점을 해결하기 위해 안출된 것으로서, 본 발명의 목적은 개구율을 확보하면서 게이트 버스 라인 및 공통 신호선의 쇼트를 방지할 수 있는 FFS-LCD를 제공하는 것이다.

또한, 본 발명의 다른 목적은 상기한 FFS-LCD의 제조방법을 제공하는 것이다.

발명의 구성

상기한 본 발명의 목적을 달성하기 위하여, 본 발명의 일 견지에 의하면, 하부 기관; 상기 하부 기관 상에 교차 배열되어 단위 화소를 한정하는 다수개의 게이트 버스 라인 및 데이터 버스 라인; 상기 게이트 버스 라인과 데이터 버스 라인을 절연시키는 게이트 절연막; 상기 게이트 버스 라인과 데이터 버스 라인의 교차점에 배치되는 박막 트랜지스터; 상기 단위 화소 내의 게이트 절연막 상부에 각각 배치되는 카운터 전극; 상기 카운터 전극의 가장자리 부분과 콘택되어 상기 카운터 전극에 공통 신호를 전달하는 공통 신호선; 상기 카운터 전극과 오버랩되며, 상기 박막 트랜지스터와 콘택되고, 상기 카운터 전극과 함께 프린지 필드를 유발하는 화소 전극; 및 상기 카운터 전극과 화소 전극간을 절연시키는 보호막;을 포함하며, 상기 카운터 전극 및 공통 신호선은 전단 게이트 버스 라인(previous gate bus line)과 오버랩되도록 연장 배치되는 것을 특징으로 하는 FFS-LCD를 제공한다.

또한, 본 발명의 다른 견지에 의하면, 하부 기관 상에 다수개의 게이트 버스 라인을 형성하는 단계; 상기 게이트 버스 라인이 형성된 하부 기관 상부에 게이트 절연막을 형성하는 단계; 상기 게이트 버스 라인의 일부분을 포함하도록 게이트 절연막 상부에 채널층을 형성하는 단계; 상기 게이트 절연막 상에 카운터 전극 및 상기 카운터 전극의 가장자리 부분과 콘택되는 공통 전극선을 형성하는 단계; 상기 채널층 양측에 배치되는 소오스 및 드레인과 상기 게이트 버스 라인과 교차하는 데이터 버스 라인을 형성하는 단계; 상기 소오스 및 드레인과 데이터 버스 라인이 형성된 하부 기관 결과물 상부에 보호막을 형성하는 단계; 상기 드레인이 노출되도록 보호막을 식각하는 단계; 및 상기 드레인과 콘택되도록 보호막 상부에 화소 전극을 형성하는 단계;를 포함하며, 상기 카운터 전극 및 공통 신호선은 해당 전단 게이트 버스 라인(previous gate bus line)과 오버랩되도록 형성하는 것을 특징으로 하는 FFS-LCD의 제조방법을 제공한다.

여기서, 카운터 전극 및 공통 신호선을 형성하는 단계는, 상기 게이트 절연막 상부에 투명 도전층과 금속층을 순차적으로 증착하는 단계; 상기 금속층 상부에 포토레지스트막을 도포하는 단계; 상기 포토레지스트막 상부에 차광영역, 반투과 영역 및 투과 영역을 포함하는 위상 반전 마스크를 정렬시킨다음, 노광 및 현상하여, 높이가 다른 포토레지스트 패턴을 형성하는 단계; 상기 포토레지스트 패턴을 마스크로 하여 금속층 및 투명 도전층을 패터닝하여 카운터 전극을 형성하는 단계; 상기 포토레지스트 패턴에서 상대적으로 높이가 작은 부분을 제거하여, 상대적으로 높이가 큰 부분의 포토레지스트 패턴을 남기는 단계; 잔류하는 포토레지스트 패턴을 마스크로 하여, 금속층을 식각하여 공통 신호선을 형성하는 단계를 포함하며,

상기 위상 반전 마스크를 정렬시킬때, 차광 영역은 공통 신호선 예정 영역에 배치하고, 반투과 영역은 카운터 전극 예정 영역에 배치하고, 상기 차광 영역과 대응되는 포토레지스트 패턴 부분은 반투과 영역과 대응되는 포토레지스트 패턴 부분보다 상대적으로 큰 두께를 갖는 것을 특징으로 한다.

(실시예)

이하, 첨부한 도면에 의거하여, 본 발명의 바람직한 실시예를 설명하도록 한다.

첨부 도면 도 2a 내지 도 2f는 본 발명에 따른 FFS-LCD의 제조방법을 설명하기 위한 단면도이고, 도 3은 본 발명에 따른 FFS-LCD의 평면도이다.

먼저, 도 2a를 참조하여, 하부 기판(11) 상부에 금속막을 증착하고, 소정 부분 패터닝하여, 게이트 버스 라인(12)을 형성한다. 게이트 버스 라인(12)이 형성된 하부 기판(11) 상부에 게이트 절연막으로서 실리콘 산화막(13)과 실리콘 질화막(14), 채널층으로서 비정질 실리콘층(15) 및 도핑된 반도체층(16)을 순차적으로 적층한다.

그후, 도 2b에서와 같이, 도핑된 반도체층(16), 비정질 실리콘층(15) 및 실리콘 질화막(14)을 게이트 버스 라인(12)의 소정 부분을 감싸도록 패터닝하여, 액티브 영역을 한정한다. 이때, 공지의 백 노광(back exposing) 방식에 의하여, 도 2b와 같이 소오스, 드레인 영역을 한정할 수 있다.

그 다음, 도 2c에 도시된 바와 같이, 액티브 영역이 형성된 하부 기판(11) 상부에 카운터 전극용 ITO층(17)과 공통 신호선용 금속층(18)을 순차적으로 적층한다. 금속층(18) 상부에 포토레지스트막을 도포한다. 그 다음, 빛을 소정량 만큼만 투과시키는 영역을 구비한 하프톤(half tone) 마스크(100)를 이용하여, 포토레지스트막을 노광한다. 이때, 하프톤 마스크(100)는 광을 차단하는 영역(100a: 이하, 차광 영역), 입사광의 일정량만큼만 투과시키는 영역(100b: 이하, 반투과 영역) 및 빛을 100% 투과시키는 영역(100c:이하, 투과 영역)을 포함한다. 여기서, 차광 영역(100a)은 공통 신호선을 한정할 수 있는 위치에 배치되고, 반투과 영역(100b)은 카운터 전극을 한정할 수 있는 위치에 배치된다. 이러한 하프톤 마스크(100)를 이용하여 포토레지스트막을 노광 및 현상하면, 포토레지스트막이 포지티브 타입인 경우, 차광 영역(100a)에 대응하는 부분의 포토레지스트 패턴(19a)은 제 1 두께를 갖도록 형성되고, 반투과 영역(100b)에 대응하는 부분의 포토레지스트 패턴(19b)은 상대적으로 적은량의 빛에 노출되었으므로 제 1 두께보다 작은 제 2 두께를 갖도록 형성된다. 이에 따라, 반투과 영역(100b)을 구비하는 마스크(100)를 사용하여, 높이가 다른 포토레지스트 패턴(19)을 형성한다.

그 다음, 도 2d에 도시된 바와 같이, 제 1 및 제 2 포토레지스트 패턴(19a,19b)을 이용하여, 금속층(18) 및 ITO층(17)을 패터닝함으로써, 카운터 전극(170)을 형성한다. 그 다음, 제 1 및 제 2 포토레지스트 패턴(19a,19b)을 제 2 포토레지스트 패턴(19b)의 두께만큼 제거한다. 이에 따라, 제 1 포토레지스트 패턴(19a)이 형성되었던 부분에는 제 1 포토레지스트 패턴(19a)과 제 2 포토레지스트 패턴(19b)의 두께차 만큼의 제 3 포토레지스트 패턴(19c)이 잔류하게 된다.

이어서, 도 2e에 도시된 바와 같이, 잔류하는 제 3 포토레지스트 패턴(19c)을 마스크로 하여, 노출된 금속층(17)을 패터닝함으로써, 공통 신호선(170)을 형성한다. 이와같이, 하프톤 마스크를 이용함으로써, 하나의 마스크로서 공통 신호선 및 카운터 전극을 형성할 수 있다. 아울러, 본 발명의 카운터 전극(170)과 공통 신호선(180)은 종래와 달리 게이트 절연막인 실리콘 산화막(13) 상부에 형성되므로, 카운터 전극(170) 및 공통 신호선(180)을 전단 게이트 버스 라인(12:previous gate line)과 오버랩되도록 배치시킨다. 이와같이, 카운터 전극(170) 및 공통 신호선(180)을 전단 게이트 버스 라인(12)과 오버랩되도록 배치시켜도, 그 사이에 실리콘 산화막(13)이 개재되어 있으므로, 절연에 전혀 지장이 없다.

그후, 결과물 상부에는 데이터 버스 라인용 금속막을 증착하고, 도핑된 반도체층(16)이 위치한 채널층(15) 양측에 배치되도록 금속막을 패터닝하여, 소오스 및 드레인(20a, 20b)을 형성한다. 이때, 소오스 및 드레인(20a,20b)의 형성과 동시에, 게이트 버스 라인(12)과 교차하도록 데이터 버스 라인(20, 도 3 참조)이 형성된다. 이에 따라, 박막 트랜지스터(TFT)가 완성된다.

그 다음, 도 2f에 도시된 바와 같이, 박막 트랜지스터(TFT)가 완성된 하부 기판(11) 상부에 보호막(21)을 형성한다. 이어서, 박막 트랜지스터(TFT)의 드레인(20b)이 오픈되도록 보호막(21)을 식각한다. 그후에, 노출된 드레인(20b)과 콘택되면서 카운터 전극(170)과 오버랩되도록 ITO층으로 화소 전극(22)을 형성한다. 이때, 화소 전극(22)은 등간격으로 카운터 전극(170)을 오픈시키는 슬릿(22a)을 구비하며, 화소 전극(22)은 노출된 카운터 전극(170)과 프린지 필드를 형성할 수 있도록 형성된다.

도 3은 본 발명의 제조방법에 따라 완성된 FFS-LCD의 평면도이다. 도 3에 도시된 바와 같이, 카운터 전극(170) 및 공통 신호선(180)이 게이트 절연막인 실리콘 산화막(13) 상부에 형성되므로, 카운터 전극(170) 및 공통 신호선(180)을 전단 게이트 버스 라인(12)까지 연장시켜도 절연에 지장을 받지 않는다. 이에 따라, 종래의 게이트 버스 라인(12)과 공통 신호선(180)과의 절연을 위하여 이격시켜 두었던 부분이 개구 면적이 되어, 개구율을 높일 수 있다. 여기서, 카운터 전극(170) 및 공통 신호선(180)은 전체적으로 사각 플레이트 형태를 갖지만, 박막 트랜지스터의 배치에 따라, 그 형태가 일부 변경될 수 있다.

발명의 효과

이상에서 자세히 설명한 바와 같이, 본 발명에 의하면, 카운터 전극과 공통 신호선을 게이트 절연막 상부에 형성하면서, 전단 게이트 버스 라인과 오버랩되도록 연장,배치한다. 이에 따라, 게이트 버스 라인과 공통 신호선사이의 절연을 위하여 이격시켜두었던 부분을 개구 영역으로 환원시킬 수 있어, 개구율이 크게 증가된다.

더욱이, 카운터 전극 및 공통 신호선을 하나의 위상 반전 마스크를 사용하여 형성하므로, 마스크 공정이 추가되지 않는다.

도면의 간단한 설명

도 1은 일반적인 프린지 필드 구동 모드 액정 표시 장치의 평면도.

도 2a 내지 도 2f는 본 발명에 따른 FFS-LCD의 제조방법을 설명하기 위한 단면도.

도 3은 본 발명에 따른 FFS-LCD의 평면도.

(도면의 주요 부분에 대한 부호의 설명)

11 - 유리 기판 12 - 게이트 버스 라인

13 - 실리콘 산화막 14 - 실리콘 질화막

15 - 채널층 16 - 도핑된 반도체층

17 - ITO층 18 - 금속층

19a,19b,19c,19 - 포토레지스트 패턴 20 - 데이터 버스 라인

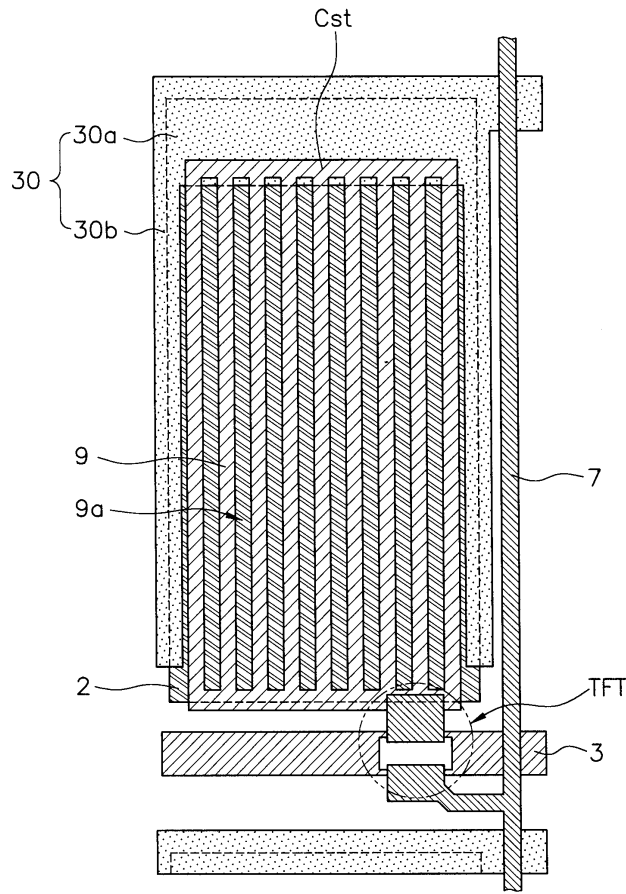
20a,20b - 소오스, 드레인 21 - 보호막

22 - 화소 전극 22a - 슬릿

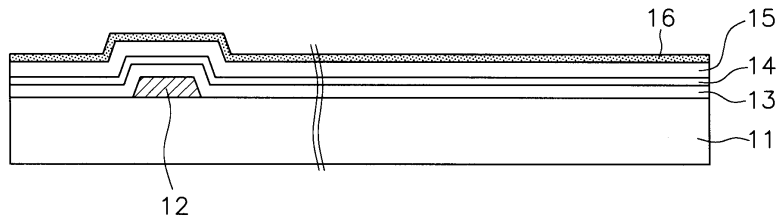
170 - 카운터 전극 180 - 공통 신호선

도면

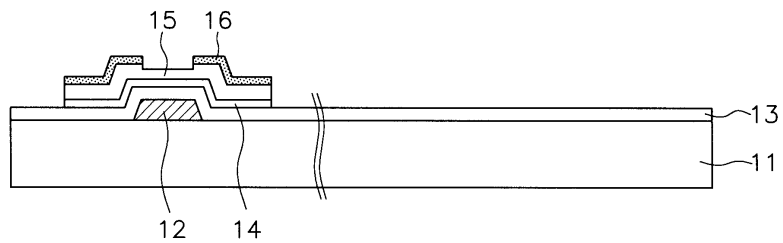
도면1



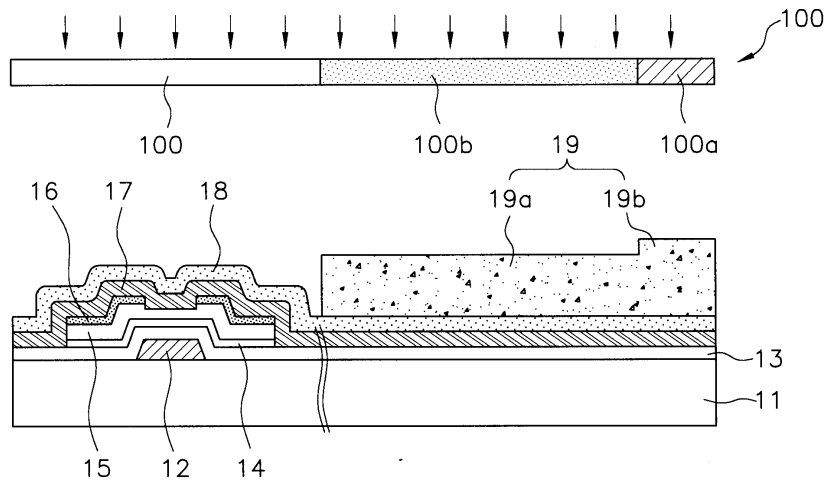
도면2a



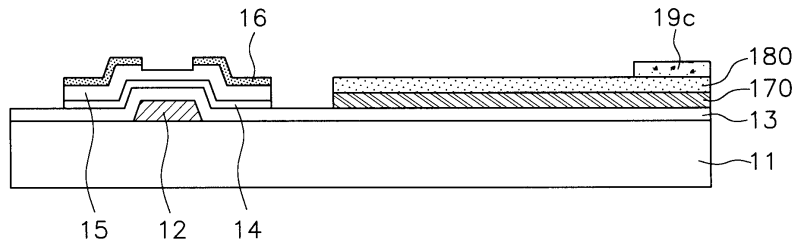
도면2b



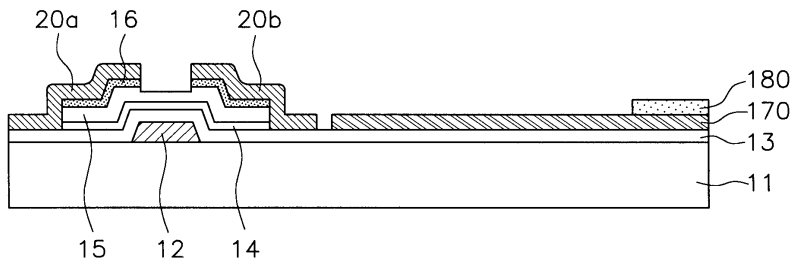
도면2c



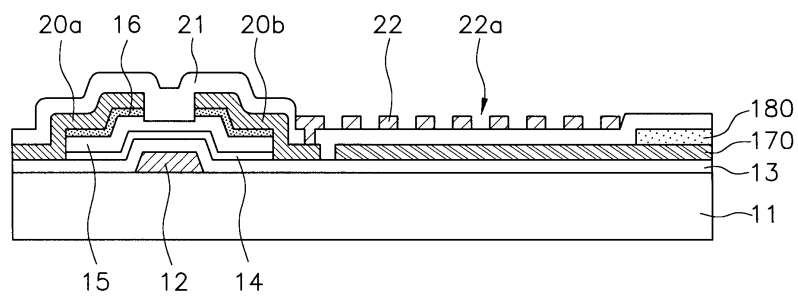
도면2d



도면2e



도면2f



도면3

