



(12) 发明专利

(10) 授权公告号 CN 102868291 B

(45) 授权公告日 2015. 08. 19

(21) 申请号 201210349131. 1

CN 102624273 A, 2012. 08. 01,

(22) 申请日 2012. 09. 19

US 2004124805 A1, 2004. 07. 01,

CN 102386754 A, 2012. 03. 21,

(73) 专利权人 华为技术有限公司

审查员 伍春燕

地址 518129 广东省深圳市龙岗区坂田华为
总部办公楼

(72) 发明人 刘克雷 王富洲 吕艺行

(74) 专利代理机构 深圳市深佳知识产权代理事
务所(普通合伙) 44285

代理人 唐华明

(51) Int. Cl.

H02M 1/32(2007. 01)

H02M 7/487(2007. 01)

(56) 对比文件

CN 101588124 A, 2009. 11. 25,

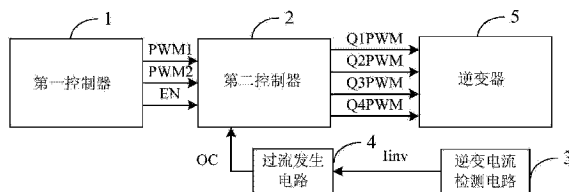
权利要求书3页 说明书9页 附图11页

(54) 发明名称

二极管中点箝位型三电平逆变器限流控制方法及相关电路

(57) 摘要

本申请公开了一种二极管中点箝位型三电平逆变器限流控制方法及相关电路,具体的,当开关管中电流降低至不大于第一电流预设值时,二极管中点箝位型三电平逆变器限流控制方法及相关电路驱动处于所述桥臂内侧的开关管中的一个开关管导通,经过第一延时时间后,驱动所述内侧开关管中的另一开关管导通;经过第二延时时间后,控制所述内侧开关管中的一个开关管关断,另一开关管常通;控制所有的开关管以所述二极管中点箝位型三电平逆变电路的控制时序导通或关断,通过此种控制方式,控制二极管中点箝位型三电平逆变器电路中的开关管的开关顺序,降低了开关管的电压应力,保证了出限流时开关管的电压应力不会超标。



1. 一种二极管中点箝位型三电平逆变器限流方法,所述二极管中点箝位型三电平逆变器电路至少包括依次串联的四个开关管构成的桥臂,其特征在于,所述方法包括:

当所述开关管中的电流降低至不大于第一电流设定值时,驱动处于所述桥臂内侧的开关管中的一个开关管导通,经过第一延时时间后,驱动所述内侧开关管中的另一开关管导通;

经过第二延时时间后,控制所述内侧开关管中的一个开关管关断,另一开关管常通;

控制所有的开关管以所述二极管中点箝位型三电平逆变电路的控制时序导通或关断;

在控制所有的开关管以正常的时序导通或关断时,还包括:

判断所述第二延时时间的结束时刻是否处于内侧开关管和外侧开关管的死区时间内,若是,则经过第三延时时间后再恢复所有开关管的正常驱动时序脉冲,所述第三延时时间用于保证内侧开关管与外侧开关管之间的死区时间。

2. 根据权利要求 1 所述的二极管中点箝位型三电平逆变器限流方法,其特征在于:

当输出电压处于电压正半周时,驱动所述逆变器电路中与正母线连接的开关管支路中的内侧开关管导通,经过第一延时时间后,驱动所述逆变器电路中与负母线连接的开关管支路中的内侧开关管导通,经过第二延时时间后,关断所述逆变器电路中与负母线连接的开关管支路中的内侧开关管;

当输出电压处于电压负半周时,驱动所述逆变器电路中与负母线连接的开关管支路中的内侧开关管导通,经过第一延时时间后,驱动位于所述逆变器电路中与正母线连接的开关管支路中的内侧开关管导通,经过第二延时时间后,关断所述逆变电路中与正母线连接的开关管支路中的内侧开关管。

3. 根据权利要求 1 所述的二极管中点箝位型三电平逆变器限流方法,其特征在于:

当输出电压处于电压正半周,且输出电流处于电流正半周时,驱动位于所述逆变器电路中与正母线连接的开关管支路中的内侧开关管导通,经过第一延时时间后,驱动位于所述逆变器电路中与负母线连接的开关管支路中的内侧开关管导通,经过第二延时时间后,关断所述位于所述逆变器电路中与负母线连接的开关管支路中的内侧开关管;

当输出电压处于电压负半周,且输出电流处于电流负半周时,驱动位于所述逆变器电路中与负母线连接的开关管支路中的内侧开关管导通,经过第一延时时间后,驱动位于所述逆变器电路中与正母线连接的开关管支路中的内侧开关管导通,经过第二延时时间后,关断位于所述逆变电路中与正母线连接的开关管支路中的内侧开关管;

当输出电压处于电压正半周,且输出电流处于电流负半周时,驱动位于所述逆变器电路中与负母线连接的开关管支路中的内侧开关管导通,经过第一延时时间后,关断该内侧开关管,并驱动位于所述逆变器电路中与正母线连接的开关管支路中的内侧开关管导通,经过第二延时时间后,控制所有的开关管以正常的时序导通或关断;

当输出电压处于电压负半周,且输出电流处于电流正半周时,驱动位于所述逆变器电路中与正母线连接的开关管支路中的内侧开关管导通,经过第一延时时间后,关断该内侧开关管,并驱动位于所述逆变器电路中与负母线连接的开关管支路中的内侧开关管导通,经过第二延时时间后,控制所有的开关管以正常的时序导通或关断。

4. 根据权利要求 1 所述的二极管中点箝位型三电平逆变器限流方法,其特征在于:

当输出电压处于电压正半周,且输出电流处于电流正半周时,驱动位于所述逆变器电路中与正母线连接的开关管支路中的内侧开关管导通,经过第一延时时间后,驱动位于所述逆变器电路中与负母线连接的开关管支路中的内侧开关管导通,经过第二延时时间后,关断所述位于所述逆变器电路中与负母线连接的开关管支路中的内侧开关管;

当输出电压处于电压负半周,且输出电流处于电流负半周时,驱动位于所述逆变器电路中与负母线连接的开关管支路中的内侧开关管导通,经过第一延时时间后,驱动位于所述逆变器电路中与正母线连接的开关管支路中的内侧开关管导通,经过第二延时时间后,关断位于所述逆变电路中与正母线连接的开关管支路中的内侧开关管;

当输出电压处于电压正半周,且输出电流处于电流负半周时,驱动位于所述逆变器电路中与负母线连接的开关管支路中的内侧开关管导通,经过第一延时时间后,驱动位于所述逆变器电路中与正母线连接的开关管支路中的内侧开关管导通,经过第二延时时间后,关断所述位于所述逆变器电路中与负母线连接的开关管支路中的内侧开关管,随后控制所有的开关管以正常的时序导通或关断;

当输出电压处于电压负半周,且输出电流处于电流正半周时,驱动位于所述逆变器电路中与正母线连接的开关管支路中的内侧开关管导通,经过第一延时时间后,驱动位于所述逆变器电路中与负母线连接的开关管支路中的内侧开关管导通,经过第二延时时间后,关断所述位于所述逆变器电路中与正母线连接的开关管支路中的内侧开关管,随后控制所有的开关管以正常的时序导通或关断。

5. 一种二极管中点箝位型三电平逆变器电路,至少包括:四个依次串联的开关管构成的桥臂和检测控制电路,其特征在于:

所述检测控制电路包括:第一控制器、第二控制器、逆变电流采集电路和过流发生检测电路,其中:

所述逆变电流采集电路,用于采集开关管中的电流,并提供给所述过流发生检测电路;

所述过流发生检测电路,用于检测所述逆变电流采集电路采集到的所述开关管中的电流是否超过电流设定值,产生相应的过流检测信号,并提供给所述第二控制器;

所述第一控制器,用于产生至少两路带死区时间的正弦脉冲宽度调节脉冲 SPWM 脉冲信号;

所述第二控制器,用于当接收到所述开关管中的电流由大于电流设定值的数值降低至不大于所述电流设定值的过流无效信号时,驱动处于所述桥臂的内侧开关管中的一个开关管导通,经过第一延时时间后,驱动所述内侧开关管中的另一开关管导通;经过第二延时时间后,控制所述内侧开关管中的一个开关管关断,另一开关管常通,最后控制所有的开关管以正常的时序导通或关断。

6. 根据权利要求 5 所述的二极管中点箝位型三电平逆变器电路,其特征在于,所述二极管中点箝位型三电平逆变器为二极管中点箝位型三电平逆变器,所述桥臂包括依次串联的第一开关管、第二开关管、第三开关管和第四开关管,其中,所述第一开关管和所述第四开关管位于所述桥臂的外侧,所述第二开关管和第三开关管位于所述桥臂的内侧;

当输出电压处于电压正半周时,所述第二控制器具体用于:驱动第二开关管导通,经过第一延时时间后,驱动第三开关管导通,经过第二延时时间后,关断所述第三开关管,最后

恢复所有开关管正常驱动时序脉冲；

当输出电压处于电压负半周时,所述第二控制器具体用于:驱动所述第三开关管导通,经过第一延时时间后,驱动所述第二开关管导通,经过第二延时时间后,关断所述第二开关管,最后恢复所有的开关管正常驱动时序脉冲。

7. 根据权利要求5所述的二极管中点箝位型三电平逆变器电路,其特征在于,所述二极管中点箝位型三电平逆变器为二极管中点箝位型三电平逆变器,所述桥臂包括依次串联的第一开关管、第二开关管、第三开关管和第四开关管,其中,所述第一开关管和所述第四开关管位于所述桥臂的外侧,所述第二开关管和第三开关管位于所述桥臂的内侧;

当输出电压处于输出电压正半周,且输出电流处于输出电流正半周时,所述第二控制器具体用于:驱动第二开关管导通,经过第一延时时间后,驱动第三开关管导通,经过第二延时时间后,关断所述第三开关管,最后恢复所有开关管正常驱动时序脉冲;

当输出电压处于输出电压负半周,且输出电流处于输出电流负半周时,所述第二控制器具体用于:驱动第三开关管导通,经过第一延时时间后,驱动第二开关管导通,经过第二延时时间后,关断第二开关管,最后恢复所有开关管正常驱动时序脉冲;

当输出电压处于输出电压正半周,且输出电流处于输出电流负半周时,所述第二控制器具体用于:驱动第三开关管导通,经过第一延时时间后,关断所述第三开关管,并驱动第二开关管导通,经过第二延时时间后,恢复所有开关管正常驱动时序脉冲;

当输出电压处于输出电压负半周,且输出电流处于输出电流正半周时,所述第二控制器具体用于:驱动第二开关管导通,经过第一延时时间后,关断所述第二开关管,并驱动第三开关管导通,经过第二延时时间后,恢复所有开关管正常驱动时序脉冲。

8. 根据权利要求5所述的二极管中点箝位型三电平逆变器电路,其特征在于,所述二极管中点箝位型三电平逆变器为二极管中点箝位型三电平逆变器,所述桥臂包括依次串联的第一开关管、第二开关管、第三开关管和第四开关管,其中,所述第一开关管和所述第四开关管位于所述桥臂的外侧,所述第二开关管和第三开关管位于所述桥臂的内侧;

当输出电压处于输出电压正半周,且输出电流处于输出电流正半周时,所述第二控制器具体用于:驱动第二开关管导通,经过第一延时时间后,驱动第三开关管导通,经过第二延时时间后,关断所述第三开关管,最后恢复所有开关管正常驱动时序脉冲;

当输出电压处于输出电压负半周,且输出电流处于输出电流负半周时,所述第二控制器具体用于:驱动第三开关管导通,经过第一延时时间后,驱动第二开关管导通,经过第二延时时间后,关断第二开关管,最后恢复所有开关管正常驱动时序脉冲;

当输出电压处于输出电压正半周,且输出电流处于输出电流负半周时,所述第二控制器具体用于:驱动第三开关管导通,经过第一延时时间后,驱动第二开关管导通,经过第二延时时间后,关断第三开关管,最后恢复所有开关管正常驱动时序脉冲;

当输出电压处于输出电压负半周,且输出电流处于输出电流正半周时,所述第二控制器具体用于:驱动第二开关管导通,经过第一延时时间后,驱动第三开关管导通,经过第二延时时间后,关断所述第二开关管,最后恢复所有开关管正常驱动时序脉冲。

二极管中点箝位型三电平逆变器限流控制方法及相关电路

技术领域

[0001] 本申请涉及逆变器限流技术领域,特别是涉及二极管中点箝位型三电平逆变器限流控制方法及相关电路。

背景技术

[0002] 逆变器用来把直流电能转变为交流电能,其电路主要包括逆变桥、控制逻辑电路和滤波电路。

[0003] 请参见图 1,示出了一种典型的二极管中点箝位型三电平逆变器的主电路示意图,主要包括四个开关管分别为第一开关管 Q1、第二开关管 Q2、第三开关管 Q3、第四开关管 Q4,以及二极管 D5、D6,而且,每个开关管两端均反并联有二极管,如图 1 所示的二极管 D1、D2、D3、D4;其中,四个开关管分别由四路驱动信号控制导通、关断状态,其中,开关管 Q1 和 Q4 处于桥臂的外侧,称为外管(下文同),Q2 和 Q3 处于桥臂的内侧,称为内管(下文同)。

[0004] 具体的,在该二极管中点箝位型三电平逆变器输出电压处于正半周时,开关管 Q2 常通、开关管 Q4 常闭,开关管 Q1 和 Q3 以互补方式导通并保证死区时间;在该二极管中点箝位型三电平逆变器输出电压处于负半周时,开关管 Q3 常通,开关管 Q1 常闭,开关管 Q2 和 Q4 以互补方式导通并保证死区时间。所述死区时间是在桥式电路中开关管的控制过程中,为保证桥臂的上下管不会因为开关管的开关延时问题而发生同时导通而设置的保护时段。

[0005] 请参见图 2,示出了图 1 所示的电路的控制逻辑电路的示意图,主要包括第一控制器 1、第二控制器 2、逆变电流检测电路 3、过流发生电路 4,其中,基本的控制策略是:由第一控制器 1 产生两路带死区的 SPWM (Sinusoidal Pulse Width Modulation,正弦脉冲宽度调制) 驱动脉冲,即 PWM1 和 PWM2,以及输出电压正负半周使能信号 EN,当 EN 为低电平时,三电平逆变器的输出电压处于正半周;当 EN 为高电平时,输出电压处于负半周;所述 PWM1、PWM2 和 EN 由第二控制器 2 按照三电平逆变逻辑产生四路驱动脉冲,分别为 Q1PWM、Q2PWM、Q3PWM、Q4PWM,分别驱动开关管 Q1、Q2、Q3、Q4。

[0006] 所述逆变电流检测电路 3 实时检测流过开关管的电流,将检测到的逆变电流信号 I_{inv} 发送给过流发生电路 4,当检测到的逆变电流大于一电流设定值时,过流发生电路产生过流信号 OC,并提供给第二控制器 2,第二控制器 2 封锁逆变器 5 中的所有开关管的驱动脉冲,将所述开关管关闭;当过流消失后,过流发生电路 4 输出过流信号 OC 翻转,从而使第二控制器 2 产生正常的驱动脉冲,使逆变器中的开关管恢复正常的开关状态。

[0007] 请参见图 3,示出了现有技术中一种限流方案的驱动脉冲波形示意图,如图 3 所示,过流信号 OC 为高电平时,表明逆变电流大于电流设定值,进入限流状态,过流信号 OC 为低电平时,表明逆变电流小于电流设定值,为出限流状态。

[0008] 如图 3 所示, t_1 时刻过流 OC 翻转,进入限流逻辑,延时至 t_2 时刻,确认过流信号 OC 并非干扰信号产生翻转后,关闭外管 Q1 和 Q4,延时至 t_3 再关闭内管 Q2 和 Q3; t_4 时刻过流信号 OC 翻转,同时打开内管 Q2、Q3,延时至 t_5 ,若输出电压处于正半周,则关闭 Q3,若输出电压处于负半周,则关闭 Q2,延时至 t_6 ,同时恢复四管驱动逻辑。在出限流时,两个内侧

开关管(下文简称内管)Q2、Q3同时由关断状态转换为导通状态,此时,外侧开关管(下文简称外管)Q1或Q4将承受一倍母线电压与线路寄生参数产生的附加电压之和,极易引起外管承受的电压应力较大进而导致失效。

发明内容

[0009] 为解决上述技术问题,本申请实施例提供一种二极管中点箝位型三电平逆变器限流控制方法及相关电路,以保证出限流时开关管的电压应力不会超标,技术方案如下:

[0010] 本申请的方面提供了一种二极管中点箝位型三电平逆变器限流方法,所述二极管中点箝位型三电平逆变器电路至少包括依次串联的四个开关管构成的桥臂,所述方法包括:

[0011] 当所述开关管中的电流降低至不大于第一电流设定值时,驱动处于所述桥臂内侧的开关管中的一个开关管导通,经过第一延时时间后,驱动所述内侧开关管中的另一开关管导通;

[0012] 经过第二延时时间后,控制所述内侧开关管中的一个开关管关断,另一开关管常通;

[0013] 控制所有的开关管以所述二极管中点箝位型三电平逆变电路的控制时序导通或关断。

[0014] 本申请另一方面还提供了一种二极管中点箝位型三电平逆变器电路,至少包括:四个依次串联的开关管构成的桥臂和检测控制电路;

[0015] 所述检测控制电路包括:第一控制器、第二控制器、逆变电流采集电路和过流发生检测电路,其中:

[0016] 所述逆变电流采集电路,用于采集开关管中的电流,并提供给所述过流发生检测电路;

[0017] 所述过流发生检测电路,用于检测所述逆变电流采集电路采集到的所述开关管中的电流是否超过电流设定值,产生相应的过流检测信号,并提供给所述第二控制器;

[0018] 所述第一控制器,用于产生至少两路带死区时间的正弦脉冲宽度调节脉冲 SPWM 脉冲信号;

[0019] 所述第二控制器,用于当接收到所述开关管中的电流由大于电流设定值的数值降低至不大于所述电流设定值的过流无效信号时,驱动处于所述桥臂的内侧开关管中的一个开关管导通,经过第一延时时间后,驱动所述内侧开关管中的另一开关管导通;经过第二延时时间后,控制所述内侧开关管中的一个开关管关断,另一开关管常通,最后控制所有的开关管以正常的时序导通或关断。

[0020] 由以上本申请实施例提供的技术方案可见,所述二极管中点箝位型三电平逆变器限流控制方法,在过流信号由有效转为无效时,只先导通桥臂中的一组内侧开关管,经过一定时间后,再导通桥臂中的另一组内侧开关管,最后,恢复所有开关管的正常驱动时序脉冲。此种导通方式,在过流信号由有效转为无效的瞬间,仅导通一组内侧开关管,使得该内侧开关管与到导通的外侧开关管两个开关管承受一倍母线电压,与现有的两个开关管共同承受两倍母线电压相比,降低了开关管的电压应力,保证了出限流时开关管的电压应力不会超标,进而避免了开关管由于电压应力过大而失效的现象发生。

附图说明

[0021] 为了更清楚地说明本申请实施例或现有技术中的技术方案,下面将对实施例或现有技术描述中所需要使用的附图作简单地介绍,显而易见地,下面描述中的附图仅仅是本申请中记载的一些实施例,对于本领域普通技术人员来讲,在不付出创造性劳动的前提下,还可以根据这些附图获得其他的附图。

[0022] 图 1 为现有技术中一种典型的二极管中点箝位型三电平逆变器的主电路示意图;

[0023] 图 2 为图 1 所示的电路的控制逻辑电路的示意图;

[0024] 图 3 为现有技术中图 1 所示的电路对应的一种限流方式的驱动脉冲波形示意图;

[0025] 图 4a 为本申请实施例一种二极管中点箝位型三电平逆变器出限流时各开关管驱动脉冲的电压波形示意图;

[0026] 图 4b 为本申请实施例另一种二极管中点箝位型三电平逆变器出限流时各开关管驱动脉冲的电压波形示意图;

[0027] 图 5a 为本申请实施例一种二极管中点箝位型三电平逆变器出限流控制时各开关管的驱动脉冲波形示意图;

[0028] 图 5b 示出了另一种二极管中点箝位型三电平逆变器出限流控制时各开关管的驱动脉冲波形示意图;

[0029] 图 5c 示出了一种二极管中点箝位型三电平逆变器出限流控制时各开关管的驱动脉冲波形示意图;

[0030] 图 5d 示出了一种二极管中点箝位型三电平逆变器出限流控制时各开关管的驱动脉冲波形示意图;

[0031] 图 6a 示出了二极管中点箝位型三电平逆变器出限流控制时各开关管的一种驱动脉冲波形示意图;

[0032] 图 6b 示出了二极管中点箝位型三电平逆变器出限流控制时各开关管的另一种驱动脉冲波形示意图;

[0033] 图 6c 示出了二极管中点箝位型三电平逆变器出限流控制时各开关管的另一种驱动脉冲波形示意;

[0034] 图 6d 示出了二极管中点箝位型三电平逆变器出限流控制时各开关管的另一种驱动脉冲波形示意;

[0035] 图 7a 示出了二极管中点箝位型三电平逆变器出限流控制时各开关管的一种驱动脉冲波形示意图;

[0036] 图 7b 示出了二极管中点箝位型三电平逆变器出限流控制时各开关管的另一种驱动脉冲波形示意图;

[0037] 图 7c 示出了二极管中点箝位型三电平逆变器出限流控制时各开关管的另一种驱动脉冲波形示意;

[0038] 图 7d 示出了二极管中点箝位型三电平逆变器出限流控制时各开关管的另一种驱动脉冲波形示意;

[0039] 图 8 示出了本申请实施例一种二极管中点箝位型三电平逆变器电路的结构示意图。

具体实施方式

[0040] 本申请实施例提供一种二极管中点箝位型三电平逆变器限流控制方法,请参见图1,所述二极管中点箝位型三电平逆变器电路包括依次串联的四个开关管第一开关管 Q1、第二开关管 Q2、第三开关管 Q3、第四开关管 Q4 构成的桥臂,其中,两个内管 Q2 和 Q3 形成的串联支路两端并联有两个串联的二极管 D5 和 D6,且每个开关管两端均反并联一个二极管。

[0041] 本申请提供的二极管中点箝位型三电平逆变器限流控制方法,通过采集开关管中的电流,并判断采集到的开关管中的电流与电流设定值之间的大小关系,从而产生过流检测信号,具体的,当采集到的所述开关管中的电流低于第一电流设定值(即出限流电流值)时,产生过流无效信号,进行出限流控制逻辑,即在过流信号由有效转为无效时,只先导通桥臂中的一个内管,经过一定时间后,再导通桥臂中的另一个内侧开关管,最后,恢复所有开关管正常驱动时序脉冲。这样,在过流信号由有效转为无效的瞬间,仅导通一个内侧开关管,使得该内侧开关管与到导通的外侧开关管两个开关管承受一倍母线电压,与现有的两个开关管承受两倍母线电压相比,降低了开关管的电压应力。

[0042] 为了使本技术领域的人员更好地理解本申请中的技术方案,下面将结合本申请实施例中的附图,对本申请实施例中的技术方案进行清楚、完整地描述,显然,所描述的实施例仅仅是本申请一部分实施例,而不是全部的实施例。基于本申请中的实施例,本领域普通技术人员在没有做出创造性劳动前提下所获得的所有其他实施例,都应当属于本申请保护的范围。

[0043] 下面以图1所示的二极管中点箝位型三电平逆变器主电路为例对本申请提供的二极管中点箝位型三电平逆变器限流方法进行详细说明。

[0044] 请参见图4a-图4b,图4a示出了一种二极管中点箝位型三电平逆变器出限流时各开关管驱动脉冲的电压波形示意图;图4b示出了另一种二极管中点箝位型三电平逆变器出限流时各开关管驱动脉冲的电压波形示意图;

[0045] 本实施例中的正负半周使能信号为输出电压正负半周使能信号 EN,当输出电压正负半周使能信号 EN 为低电平时,表明二极管中点箝位型三电平逆变器的输出电压处于正半周;当输出电压正负半周使能信号 EN 为高电平时,表明二极管中点箝位型三电平逆变器的输出电压处于负半周。过流信号 OC 为高电平时,开关管中的电流不小于电流设定值,为限流阶段;过流信号 OC 为低电平时,开关中的电流小于电流设定值,为非限流阶段。Q1PWM 为第一开关管 Q1 的驱动脉冲,Q2PWM 为第二开关管 Q2 的驱动脉冲,Q3PWM 为第三开关管 Q3 的驱动脉冲,Q4PWM 为第四开关管 Q4 的驱动脉冲。

[0046] 如图4a所示,输出电压正负半周使能信号 EN 为低电平,即输出电压处于正半周时,此时,需要第二开关管 Q2 常通,第四开关管 Q4 常闭,第一开关管 Q1 和第三开关管 Q3 按互补方式导通,并保证死区时间。

[0047] t1时刻,过流信号 OC 由有效转为无效,即过流现象消失,此时进行出限流逻辑控制,Q2PWM 由低电平转为高电平,驱动第二开关管 Q2 导通;

[0048] t2时刻,Q3PWM 由低电平转为高电平,驱动第三开关管 Q3 导通,延时至 t3时刻,Q3PWM 由高电平转为低电平使第三开关管 Q3 关断;

[0049] t3时刻,Q3PWM 由高电平转为低电平时刻,同时,Q1PWM 由低电平转为高电平,Q1 和

Q3 的驱动脉冲之间的时间差不能满足 Q1 和 Q3 之间的死区时间,为保证第一开关管 Q1 和第三开关管 Q3 之间的死区时间, t_4 时刻后恢复四个开关管的正常驱动时序,即削掉了 $t_3\sim t_4$ 时间段内的 Q1PWM 的驱动脉冲。

[0050] 第四开关管 Q4 的驱动脉冲 Q4PWM 始终为低电平,使第四开关管 Q4 常闭。

[0051] 具体的,如图 1 所示,所述二极管中点箝位型三电平逆变器主电路中,在 t_1 时刻, Q2 导通, Q1、Q3 和 Q4 均处于关断状态,以输出正相电流为例进行说明,电流从输出点 B 点输出,经过电感 L、电容 C、二极管 D5 和第二开关管 Q2,从而使 B 点电位箝位于中性线 N 线电位(即图中的接地点的电位),此时,第三开关管 Q3 和第四开关管 Q4 共同分担负母线 -BUS 的电压,与现有的限流方法相比,降低了开关管承受的电压应力。

[0052] 如图 4b 所示,输出电压正负半周使能信号 EN 为高电平,即输出电压处于负半周时,此种情况下,需要第一开关管 Q1 常闭、第三开关管 Q3 常通,第二开关管 Q2 和第四开关管 Q4 以互补方式导通,并保证死区时间。

[0053] t_1 时刻,过流信号 OC 由有效转为无效,即过流现象消失,此时进行出限流逻辑控制, Q3PWM 由低电平转为高电平,驱动第三开关管 Q3 导通;

[0054] t_2 时刻,第二开关管 Q2 的驱动脉冲 Q2PWM 由低电平转为高电平,驱动第二开关管 Q2 导通,延时至 t_3 时刻, Q2PWM 由高电平转为低电平使第二开关管 Q2 关断,

[0055] 如图 4b 所示, Q2PWM 由高电平转为低电平时刻的时刻,即 t_3 时刻,此时 Q4PWM 由低电平转为高电平, Q2 的关断时刻与 Q4 的开通时刻之间的时间差不能满足 Q2 和 Q4 之间的死区时间要求,因此,为保证第二开关管 Q2 和第四开关管 Q4 之间的死区时间,延时至 t_4 时刻后,恢复四个开关管的正常驱动时序,也即削掉了 $t_3\sim t_4$ 时间段内的 Q4PWM 的驱动脉冲。

[0056] 第一开关管 Q1 的驱动脉冲 Q1PWM 始终为低电平,使第四开关管 Q4 常闭。

[0057] 如图 1 所示,所述二极管中点箝位型三电平逆变器主电路中,在 t_1 时刻 Q3 导通, Q1、Q2 和 Q4 均处于关断状态,以输出负向电流为例进行说明,电流从 N 线经过电容 C、电感 L、第三开关管 Q3、二极管 D6 最后流回 N 线,此时, B 点的电位箝位在 N 线电位,第一开关管 Q1 和第二开关管 Q2 共同分担正母线 +BUS 的电压,与现有的限流方法相比,降低了开关管承受的电压应力。

[0058] 本实施例提供的二极管中点箝位型三电平逆变器限流方法,在出限流时,即过流信号 OC 由有效转为无效时,只先导通桥臂中的一组内侧开关管,经过一定时间后,再导通桥臂中的另一组内侧开关管,最后,恢复所有开关管正常驱动时序脉冲。这样,仅导通一组内侧开关管,使得外侧开关管与未导通的内管共同分担一倍母线电压,与现有的一个开关管承受一倍母线电压相比,降低了开关管的电压应力,保证了出限流时开关管的电压应力不会超标,进而避免了开关管由于电压应力过大而失效的现象发生。

[0059] 请参见图 5a-图 5d,分别示出了二极管中点箝位型三电平逆变器各种出限流情况下各开关管的脉冲驱动波形图。

[0060] 如图 5a 所示,与图 4a 所示的波形示意图不同的是, Q3PWM 由高电平转为低电平时刻的时刻,即 t_3 时刻位于第一开关管 Q1 和第三开关管 Q3 的死区时间之间,此情况下,能够保证第一开关管 Q1 和第三开关管 Q3 的死区时间,因此, t_3 时刻后,立即恢复四个开关管的正常驱动时序即可保证 Q1 和 Q3 之间的死区时间。

[0061] 如图 5b 所示,与图 4b 不同的是, Q3PWM 由高电平转为低电平时刻的时刻,即 t_3 时

刻位于第三开关管 Q3 的导通区间内,由于正常的脉冲驱动时序即可保证,此情况下, t3 时刻立即恢复四个开关管的正常驱动时序即可保证 Q1 和 Q3 之间的死区时间。

[0062] 如图 5c 所示,与图 4c 不同的是,Q3PWM 由高电平转为低电平时刻的时刻,即 t3 时刻,此时也是第一开关管 Q1 的导通时刻,即 Q3 的关断时刻与 Q1 的导通时刻重合,此时, Q3 的关断时刻与 Q1 的导通时刻之间的时间差不能保证 Q1 和 Q3 之间的死区时间,因此,需延时至 t4 时刻才恢复四个开关管的正常驱动时序,即将 t3~t4 时段内的 Q1PWM 的脉宽削掉,从而保证 Q1 和 Q3 之间的死区时间。

[0063] 如图 5d 所示,与图 4d 不同的是,Q3PWM 由高电平转为低电平时刻的时刻,即 t3 时刻,此时, Q1 和 Q3 之间没有死区时间,因此,需延时至 t4 时刻才恢复四个开关管的正常驱动时序,即将 t3~t4 时段内的 Q1PWM 的脉宽削掉,从而保证 Q1 和 Q3 之间的死区时间。

[0064] 请参见图 6a-图 6d,分别示出了二极管中点箝位型三电平逆变器出限流控制时各开关管的一种驱动脉冲波形示意图。

[0065] 如图 6a 所示,输出电压正负半周使能信号 EN 为低电平,且输出电流正负半周使能信号 ENI 也为低电平,表明输出电压处于正半周,输出电流也处于正半周,即输出电流与输出电压同相。

[0066] t1 时刻,过流信号 OC 由有效转为无效,即过流现象消失,此时进行出限流逻辑控制, Q2PWM 由低电平转为高电平,驱动第二开关管 Q2 导通;

[0067] t2 时刻, Q3PWM 由低电平转为高电平,驱动第三开关管 Q3 导通,延时至 t3 时刻, Q3PWM 由高电平转为低电平使第三开关管 Q3 关断;

[0068] 由于 t3 时刻,即 Q3 的关断时刻,位于 Q1 的开始导通时刻, Q3 的关断时刻与 Q1 开通时刻之间的不能满足 Q1 和 Q3 之间的死区时间要求,故延时至 t4 时刻,才恢复四个开关管的正常驱动脉冲时序,即削掉 Q1PWM 处于 t3~t4 时间段内的驱动脉冲,以保证 Q1 和 Q3 之间的死区时间。

[0069] 具体的,在 t1 时刻,图 1 所示的二极管中点箝位型三电平逆变器主电路中的输出电流流经的路径为:L-C-N 线 -D5-Q2-L,此时,输出点 B 点的电位箝位至 N 线电位, Q3 和 Q4 共同承受负母线 -BUS 的电压,与现有的限流方法相比,降低了开关管承受的电压应力。

[0070] 如图 6b 所示,输出电压正负半周使能信号 EN 为高电平,且输出电流正负半周使能信号 ENI 也为高电平,表明输出电压处于负半周,输出电流也处于负半周,即输出电流与输出电压同相。

[0071] t1 时刻,过流信号 OC 由有效转为无效,即过流现象消失,此时进行出限流逻辑控制, Q3PWM 由低电平转为高电平,驱动第三开关管 Q3 导通;

[0072] t2 时刻, Q2PWM 由低电平转为高电平,驱动第二开关管 Q2 导通,延时至 t3 时刻, Q2PWM 由高电平转为低电平使第二开关管 Q2 关断;

[0073] 由于 t3 时刻,即 Q2 的关断时刻,位于 Q4 的开始导通时刻, Q2 的关断时刻与 Q4 的开通时刻之间的时间差不能满足 Q2 和 Q4 之间的死区时间要求,故延时至 t4 时刻才恢复四个开关管的正常驱动脉冲时序,即削掉 Q4PWM 处于 t3~t4 时间段内的驱动脉冲,以保证 Q2 和 Q4 之间的死区时间。

[0074] 具体的,在 t1 时刻,图 1 所示的二极管中点箝位型三电平逆变器主电路中的输出电流流经的路径为:N 线 -C-L-Q3-D6-N 线,此时,输出点 B 点的电位箝位至 N 线电位, Q1 和

Q2 共同承受正母线 +BUS 的电压,与现有的限流方法相比,降低了开关管的电压应力。

[0075] 如图 6c 所示,输出电压正负半周使能信号 EN 为低电平,且输出电流正负半周使能信号 ENI 为高电平,表明输出电压处于正半周,输出电流处于负半周;

[0076] t1 时刻,过流信号 OC 由有效转为无效,即过流现象消失,此时进行出限流逻辑控制,Q3PWM 由低电平转为高电平,驱动第三开关管 Q3 导通,延时至 t2 时刻;

[0077] t2 时刻,Q3PWM 由高电平转为低电平,关断第三开关管 Q3,同时,Q2PWM 由低电平转为高电平,驱动第二开关管 Q2 导通,延时至 t3 时刻,恢复四个开关管的正常驱动脉冲时序;

[0078] 具体的,在 t1 时刻,图 1 所示的二极管中点箝位型三电平逆变器主电路中的输出电流流经的路径为:N 线-C-L-D2-D1-C1-N 线,输出点 B 点的电位箝位至 N 线电位,Q3 和 Q4 共同承担负母线 -BUS 的电压,与现有的限流方法相比,降低了开关管的电压应力。为保证 Q1 和 Q3 之间的死区时间,延时至 t4 时刻后才恢复四个开关管的正常驱动脉冲时序。

[0079] 如图 6d 所示,输出电压正负半周使能信号 EN 为高电平,且输出电流正负半周使能信号 ENI 为低电平,表明输出电压处于负半周,输出电流处于正半周;

[0080] t1 时刻,过流信号 OC 由有效转为无效,即过流现象消失,此时进行出限流逻辑控制,Q2PWM 由低电平转为高电平,驱动第二开关管 Q2 导通,延时至 t2 时刻;

[0081] t2 时刻,Q2PWM 由高电平转为低电平,关断 Q2,同时,Q3PWM 由低电平转为高电平,驱动 Q3 导通,延时至 t3 时刻,之后,恢复四个开关管的正常驱动脉冲时序;

[0082] 具体的,在 t1 时刻,图 1 所示的二极管中点箝位型三电平逆变器主电路中的输出电流流经的路径为:N 线-C2-D4-D3-L-C-N 线,此时,输出点 B 点的电位箝位至 N 线电位,Q1 和 Q2 共同承担正母线电压 +BUS 的电压,与现有的限流方法相比,降低了开关管的电压应力。

[0083] 为保证 Q2 和 Q4 之间的死区时间,延时至 t4 时刻后才恢复四个开关管的正常驱动脉冲时序。

[0084] 请参见图 7a-图 7d,分别示出了二极管中点箝位型三电平逆变器出限流控制时各开关管的另一种驱动脉冲波形示意图

[0085] 如图 7a 所示,输出电压正负半周使能信号 EN 为低电平,且输出电流正负半周使能信号 ENI 也为低电平,表明输出电压处于正半周,输出电流也处于正半周,即输出电流与输出电压同相。

[0086] t1 时刻,过流信号 OC 由有效转为无效,即过流现象消失,此时进行出限流逻辑控制,Q2PWM 由低电平转为高电平,驱动第二开关管 Q2 导通;

[0087] t2 时刻,Q3PWM 由低电平转为高电平,驱动第三开关管 Q3 导通,延时至 t3 时刻,Q3PWM 由高电平转为低电平使第三开关管 Q3 关断;

[0088] 由于 t3 时刻,即 Q3 的关断时刻,位于 Q1 的开始导通时刻,Q3 的关断时刻与 Q1 的导通时刻间的时间差不能满足 Q1 和 Q3 之间的死区时间要求,故延时至 t4 时刻才恢复四个开关管的正常驱动脉冲时序,即削掉 Q1PWM 处于 t3~t4 时间段内的驱动脉冲,以保证 Q1 和 Q3 之间的死区时间。

[0089] 具体的,在 t1 时刻,图所示的二极管中点箝位型三电平逆变器主电路中的输出电流流经的路径为:L-C-N 线-D5-Q2-L,此时,输出点 B 点的电位箝位至 N 线电位,Q3 和 Q4 共

同承受负母线 -BUS 的电压,与现有的限流方法相比,降低了开关管承受的电压应力。

[0090] 如图 7b 所示,输出电压正负半周使能信号 EN 为高电平,且输出电流正负半周使能信号 ENI 也为高电平,表明输出电压处于负半周,输出电流也处于负半周,即输出电流与输出电压同相。

[0091] t_1 时刻,过流信号 OC 由有效转为无效,即过流现象消失,此时进行出限流逻辑控制,Q3PWM 由低电平转为高电平,驱动第三开关管 Q3 导通;

[0092] t_2 时刻,Q2PWM 由低电平转为高电平,驱动第二开关管 Q2 导通,延时至 t_3 时刻,Q2PWM 由高电平转为低电平使第二开关管 Q2 关断;

[0093] 由于 t_3 时刻,即 Q2 的关断时刻,位于 Q4 的开始导通时刻,Q2 的关断时刻与 Q4 的开通时刻之间的时间差不能满足 Q2 和 Q4 之间的死区时间要求,故延时至 t_4 时刻才恢复四个开关管的正常驱动脉冲时序,即削掉 Q4PWM 处于 $t_3\sim t_4$ 时间段内的驱动脉冲,以保证 Q2 和 Q4 之间的死区时间。

[0094] 具体的,在 t_1 时刻,图所示的二极管中点箝位型三电平逆变器主电路中的输出电流流经的路径为:N 线 -C-L-Q3-D6-N 线,此时,输出点 B 点的电位箝位至 N 线电位,Q1 和 Q2 共同承受正母线 +BUS 的电压,与现有的限流方法相比,降低了开关管的电压应力。

[0095] 如图 7c 所示,输出电压正负半周使能信号 EN 为低电平,且输出电流正负半周使能信号 ENI 为高电平,表明输出电压处于正半周,输出电流处于负半周;

[0096] t_1 时刻,过流信号 OC 由有效转为无效,即过流现象消失,此时进行出限流逻辑控制,Q3PWM 由低电平转为高电平,驱动第三开关管 Q3 导通,延时至 t_2 时刻;

[0097] t_2 时刻,Q2PWM 由低电平转为高电平,驱动第二开关管 Q2 导通,延时至 t_3 时刻;

[0098] t_3 时刻,Q3PWM 由高电平转为低电平,关断第三开关管 Q3,之后,恢复四个开关管的正常驱动脉冲时序;

[0099] 由于 t_3 时刻,即 Q3 的关断时刻,位于 Q1 的开始导通时刻,即 t_3 时刻与 Q1PWM 的上升沿重合,Q3 的关断时刻与 Q1 的开通时刻之间的时间差不能满足 Q1 和 Q3 之间的死区时间要求,故延时至 t_4 时刻才恢复四个开关管的正常驱动脉冲时序,即削掉 Q1PWM 处于 $t_3\sim t_4$ 时间段内的驱动脉冲,以保证 Q1 和 Q3 之间的死区时间。

[0100] 具体的,在 t_1 时刻,图所示的二极管中点箝位型三电平逆变器主电路中的输出电流流经的路径为:N 线 -C-L-D2-D1-C1-N 线,输出点 B 点的电位箝位至 N 线电位,Q3 和 Q4 共同承担负母线 -BUS 的电压,与现有的限流方法相比,降低了开关管的电压应力。

[0101] 如图 7d 所示,输出电压正负半周使能信号 EN 为高电平,且输出电流正负半周使能信号 ENI 为低电平,表明输出电压处于负半周,输出电流处于正半周;

[0102] t_1 时刻,过流信号 OC 由有效转为无效,即过流现象消失,此时进行出限流逻辑控制,Q2PWM 由低电平转为高电平,驱动第二开关管 Q2 导通,延时至 t_2 时刻;

[0103] t_2 时刻,Q3PWM 由低电平转为高电平,驱动 Q3 导通,延时至 t_3 时刻;

[0104] t_3 时刻,Q2PWM 由高电平转为低电平,关断 Q2,之后,恢复四个开关管的正常驱动脉冲时序;

[0105] 由于 t_3 时刻,即 Q2 的关断时刻,位于 Q4 的开始导通时刻,Q2 的关断时刻与 Q4 的开通时刻之间的时间差不能满足 Q2 和 Q4 之间的死区时间要求,故延时至 t_4 时刻才恢复四个开关管的正常驱动脉冲时序,即削掉 Q4PWM 处于 $t_3\sim t_4$ 时间段内的驱动脉冲,以保证 Q2

和 Q4 之间的死区时间。

[0106] 具体的,在 t_1 时刻,图所示的二极管中点箝位型三电平逆变器主电路中的输出电流流经的路径为:N 线-C2-D4-D3-L-C-N 线,此时,输出点 B 点的电位箝位至 N 线电位,Q1 和 Q2 共同承担正母线电压 +BUS 的电压,与现有的限流方法相比,降低了开关管的电压应力。

[0107] 相应于上述的二极管中点箝位型三电平逆变器限流方法,本申请还提供一种二极管中点箝位型三电平逆变器电路。

[0108] 请参见图 8,示出了本申请实施例一种二极管中点箝位型三电平逆变器电路的结构示意图。

[0109] 该电路至少包括:依次串联的四个开关管构成的桥臂和检测控制电路,其中,所述检测控制电路包括:第一控制器 801、第二控制器 802、逆变电流采集电路 803 和过流发生检测电路 804,其中:

[0110] 所述逆变电流采集电路 803,用于采集开关管中的电流,并提供给所述过流发生检测电路;

[0111] 所述过流发生检测电路 804,用于检测所述逆变电流采集电路采集到的所述开关管中的电流是否超过电流设定值,产生相应的过流检测信号 OC,并提供给所述第二控制器;

[0112] 所述第一控制器 801,用于产生两路带死区时间的正弦脉冲宽度调节脉冲 SPWM 脉冲信号 PWM1 和 PWM2,以及正负半周使能信号 EN,所述正负半周使能信号用于表明所述电路输出电信号的正负半周状态;

[0113] 所述第二控制器 802,当接收到所述开关管中的电流由大于电流设定值的数值降低至不大于所述电流设定值的过流无效信号时,所述第二控制器,用于依据所述过流无效信号和正负半周使能信号,驱动处于所述桥臂的内侧开关管中的一个开关管导通,经过第一延时时间后,驱动所述内侧开关管中的另一开关管导通,所述正负半周使能信号表明所述逆变器电路输出电信号的正负半周状态;经过第二延时时间后,控制所述内侧开关管中的一个开关管关断,另一开关管常通,随后控制所有的开关管以正常的时序导通或关断。

[0114] 具体的,若图 8 对应的二极管中点箝位型三电平逆变器为二极管中点箝位型三电平逆变器,则第二控制器输出的驱动脉冲的时序与上述的二极管中点箝位型三电平逆变器限流电路的出限流逻辑控制时序相同,此处不再赘述。

[0115] 需要说明的是,在本文中,诸如第一和第二等之类的关系术语仅仅用来将一个实体或者操作与另一个实体或操作区分开来,而不一定要求或者暗示这些实体或操作之间存在任何这种实际的关系或者顺序。而且,术语“包括”、“包含”或者其任何其他变体意在涵盖非排他性的包含,从而使得包括一系列要素的过程、方法、物品或者设备不仅包括那些要素,而且还包括没有明确列出的其他要素,或者是还包括为这种过程、方法、物品或者设备所固有的要素。在没有更多限制的情况下,由语句“包括一个……”限定的要素,并不排除在包括所述要素的过程、方法、物品或者设备中还存在另外的相同要素。

[0116] 以上所述仅是本申请的具体实施方式,应当指出,对于本技术领域的普通技术人员来说,在不脱离本申请原理的前提下,还可以做出若干改进和润饰,这些改进和润饰也应视为本申请的保护范围。

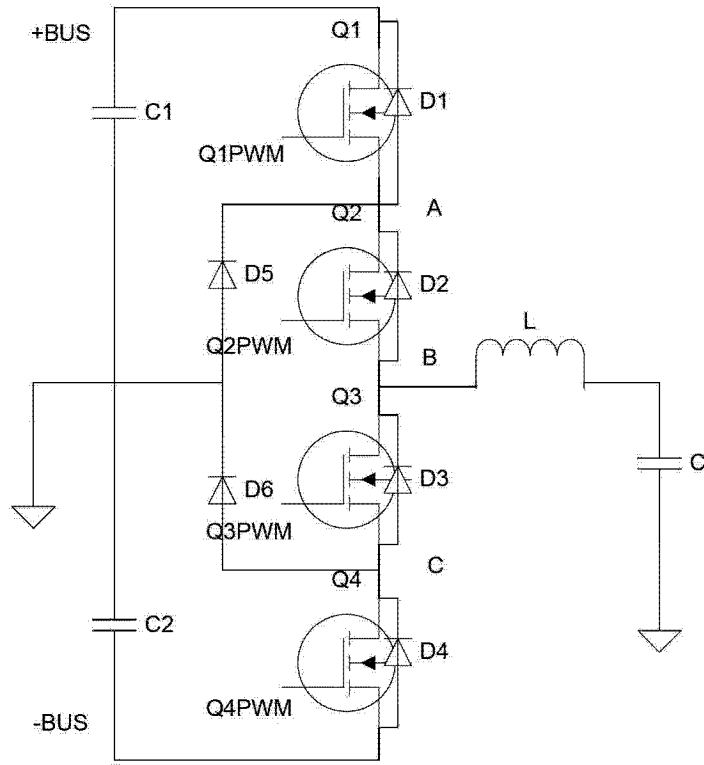


图 1

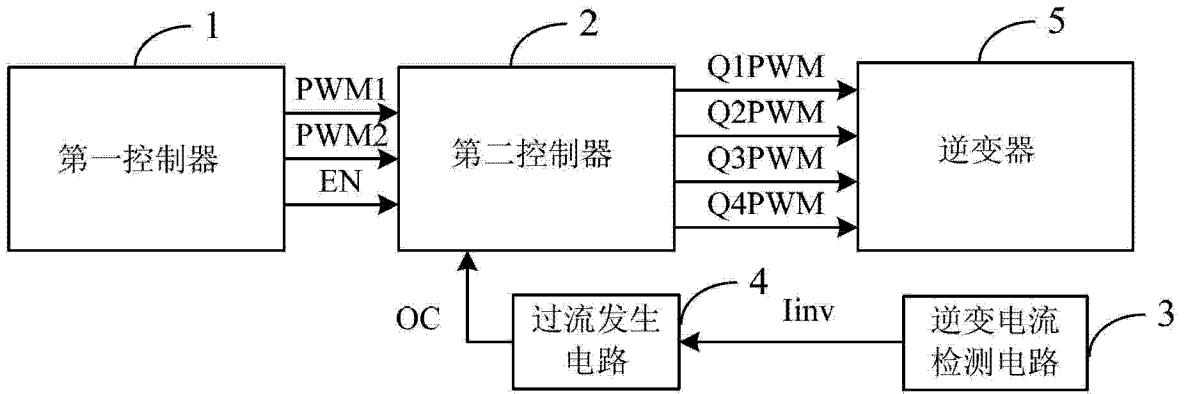


图 2

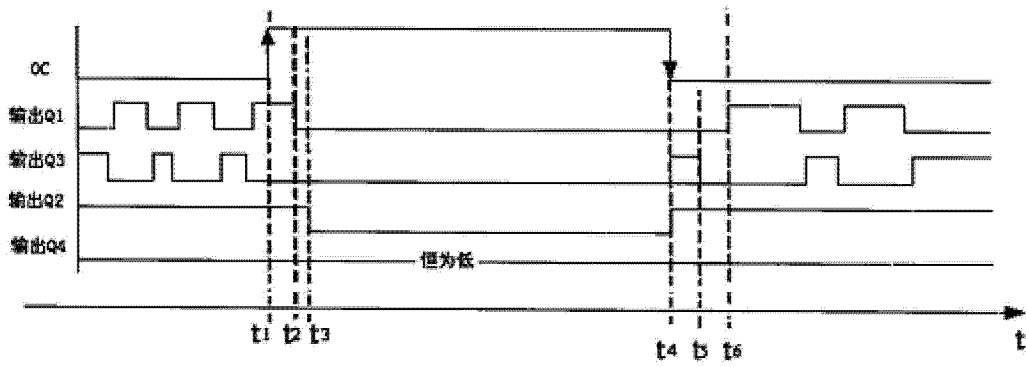


图 3

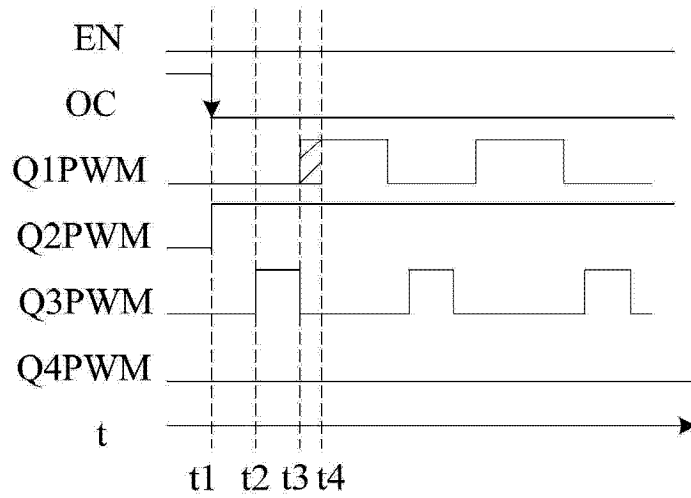


图 4a

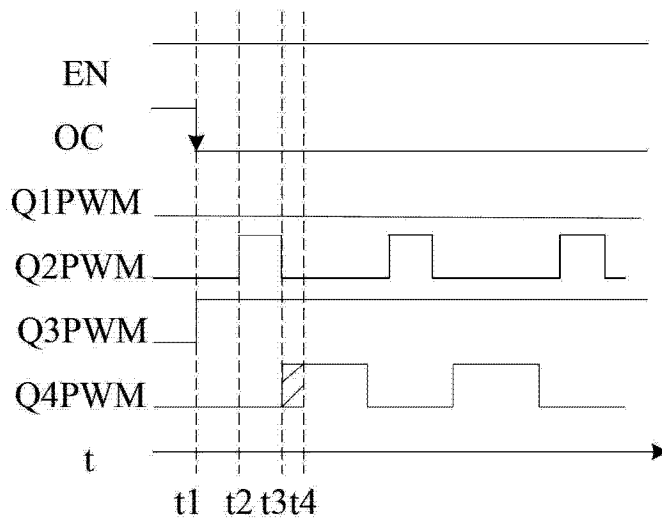


图 4b

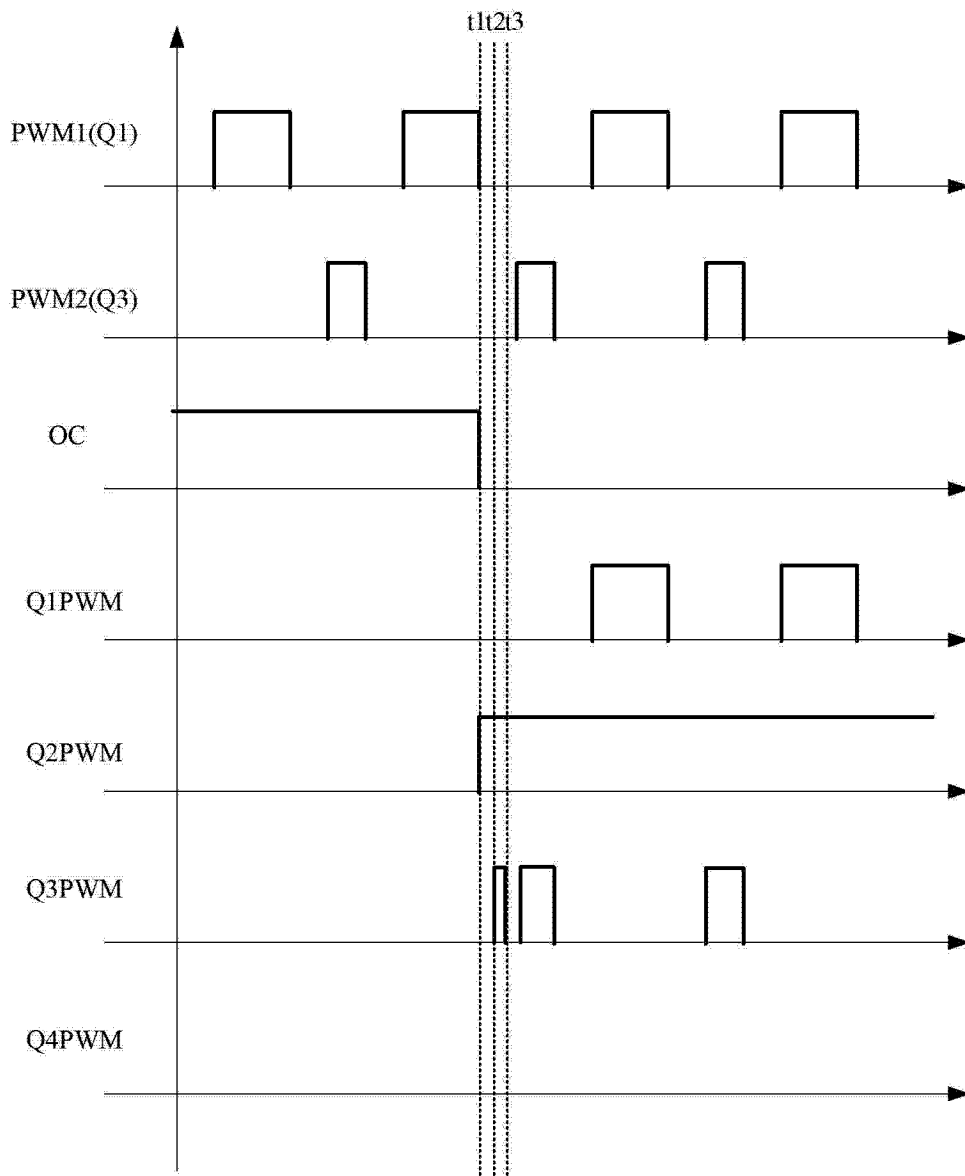


图 5a

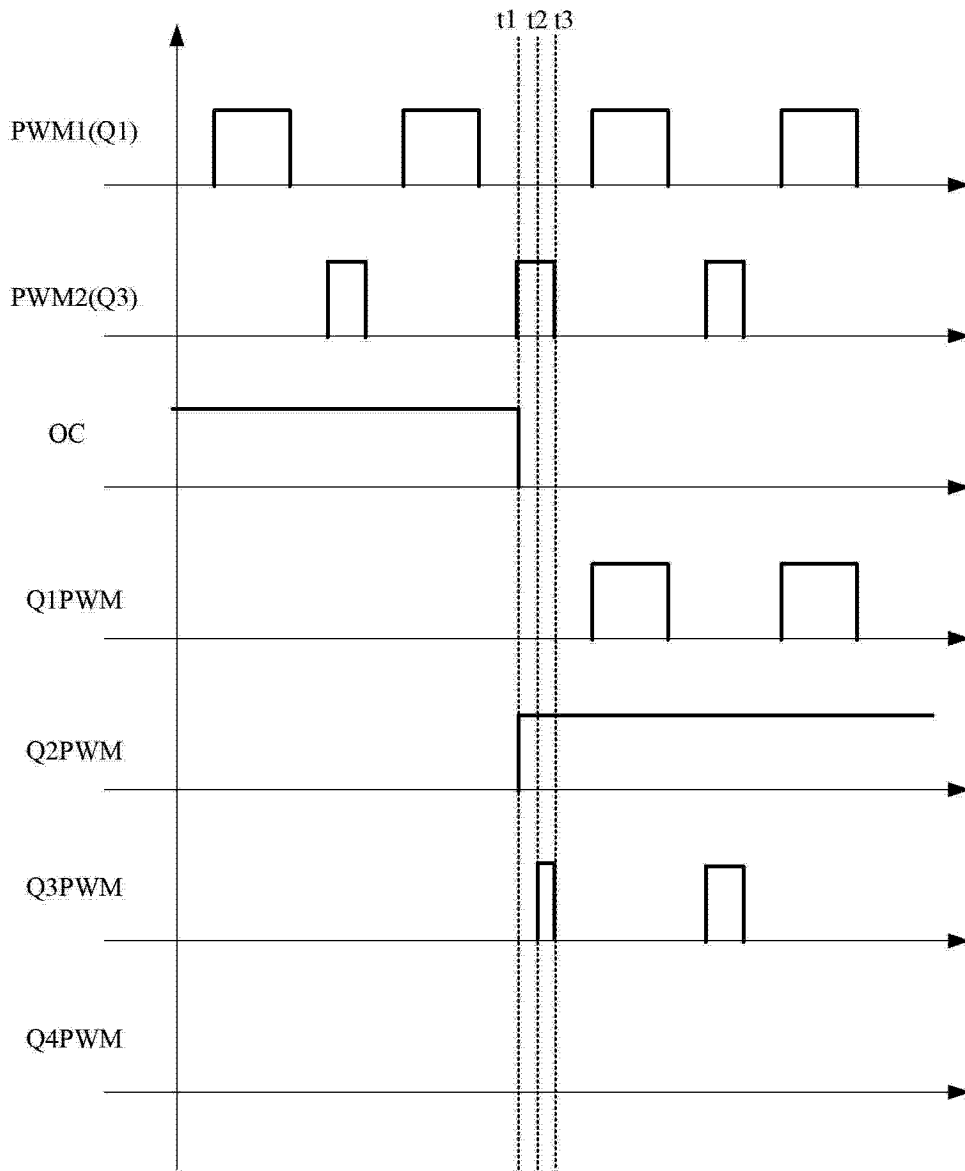


图 5b

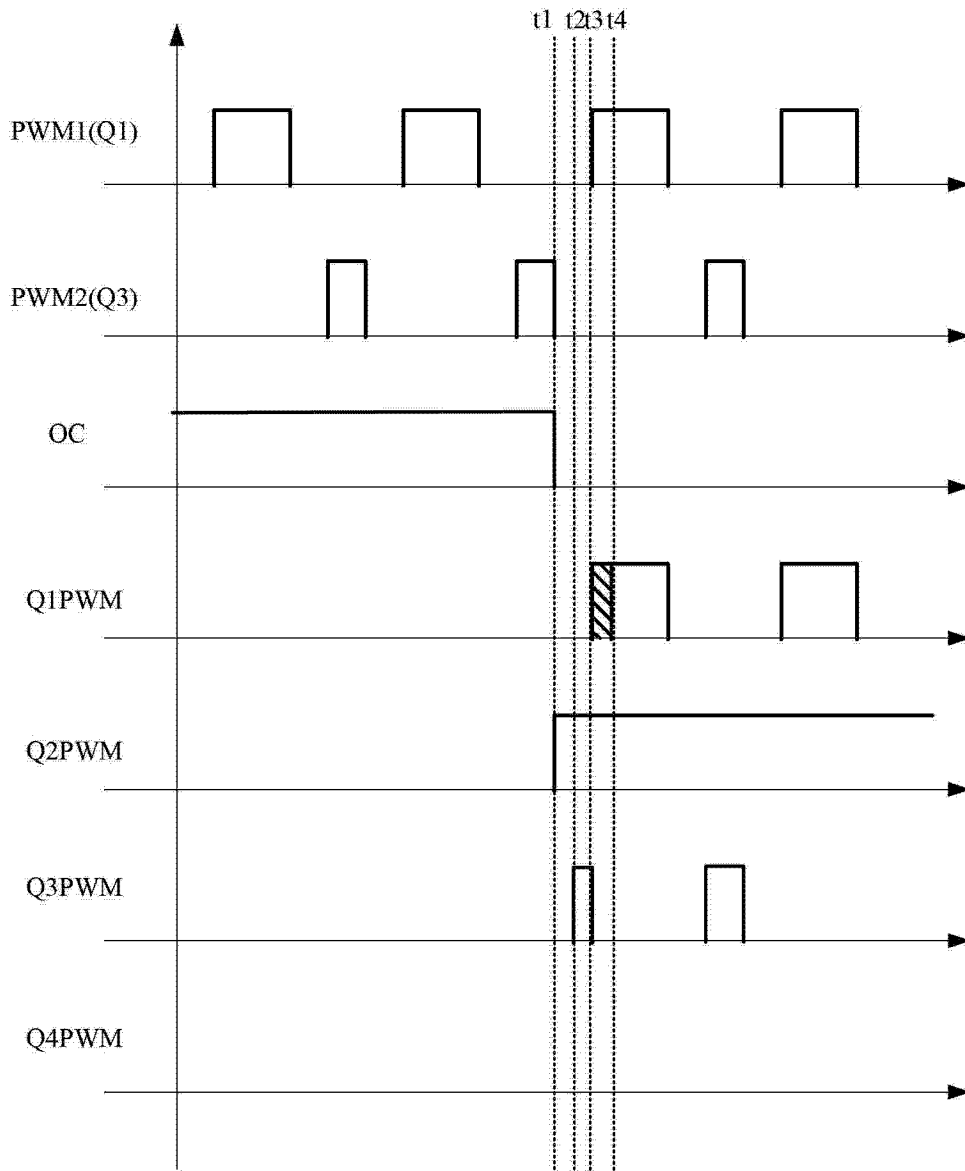


图 5c

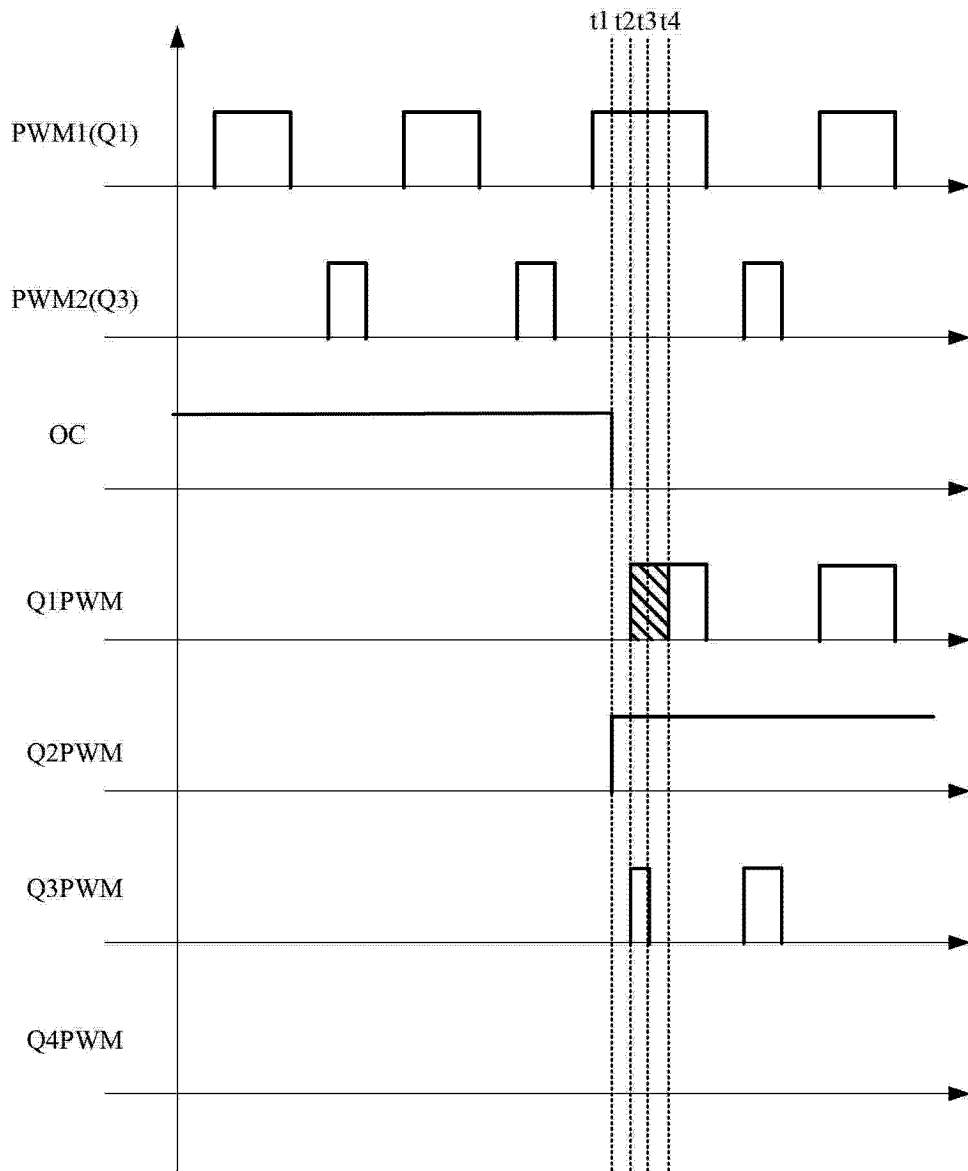


图 5d

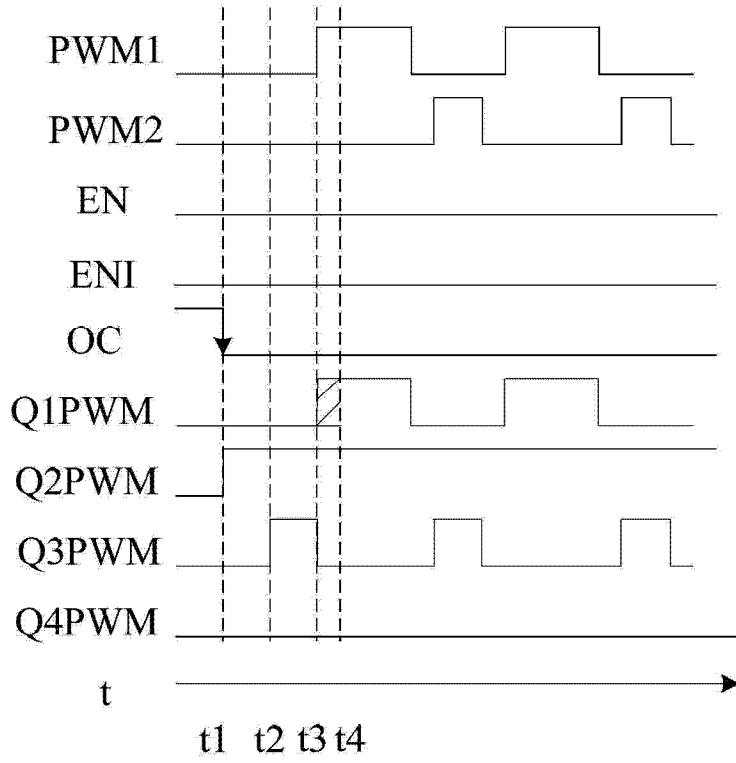


图 6a

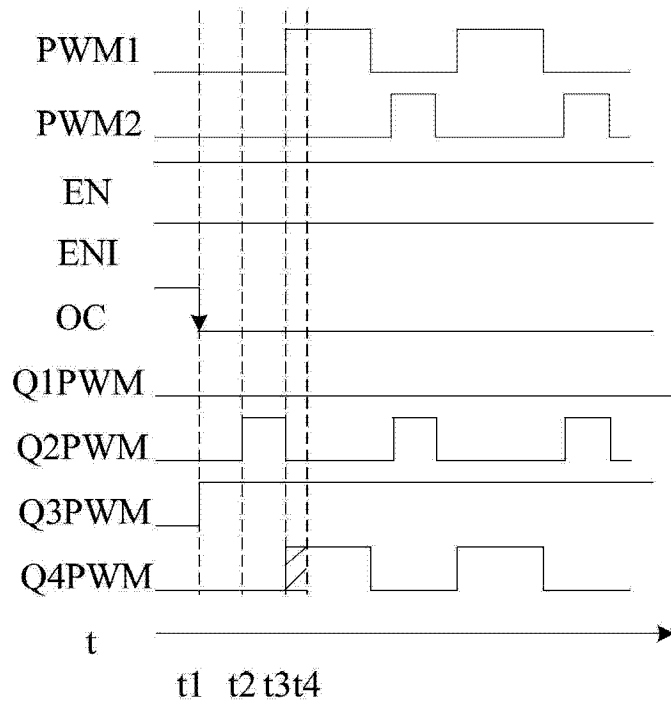


图 6b

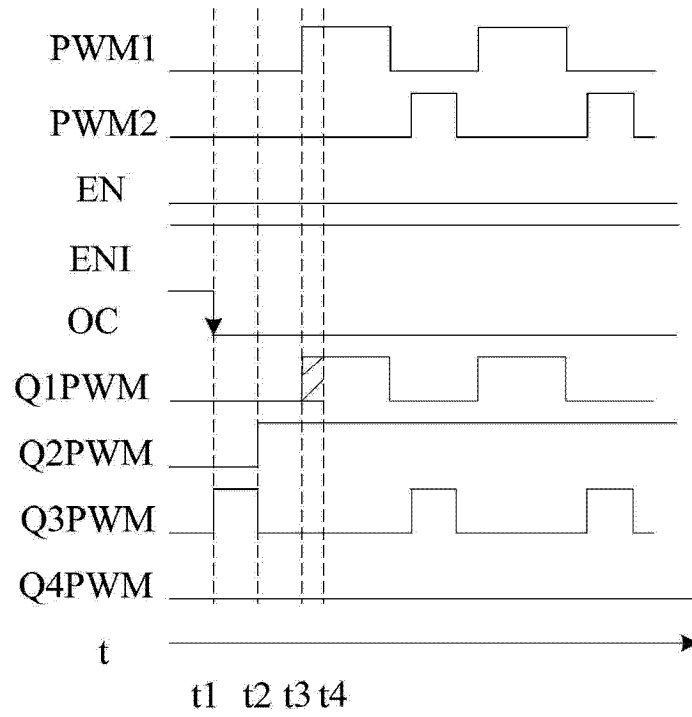


图 6c

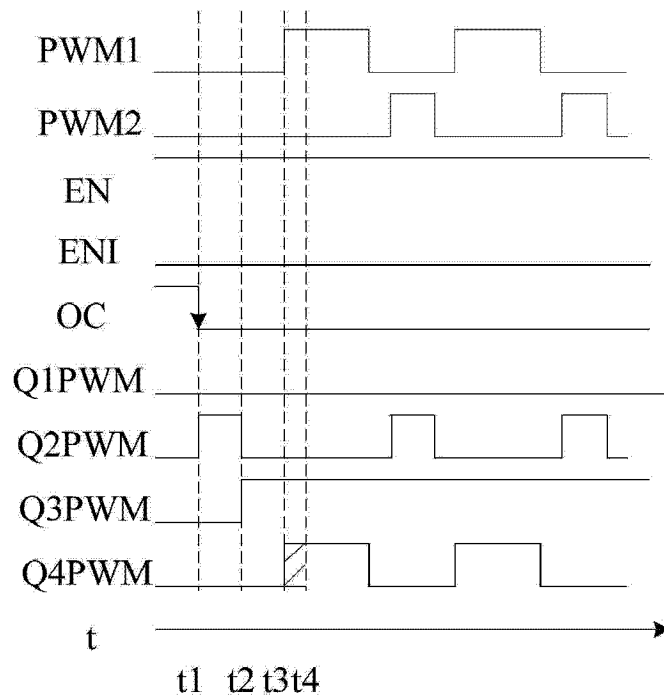


图 6d

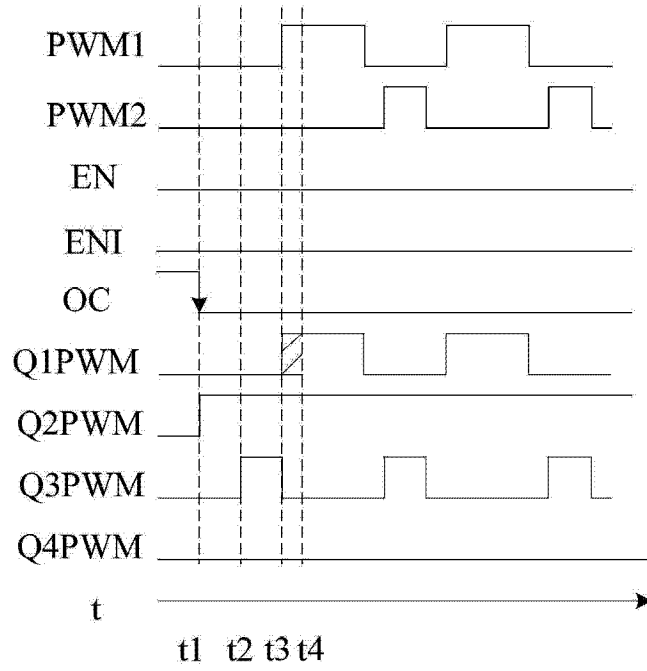


图 7a

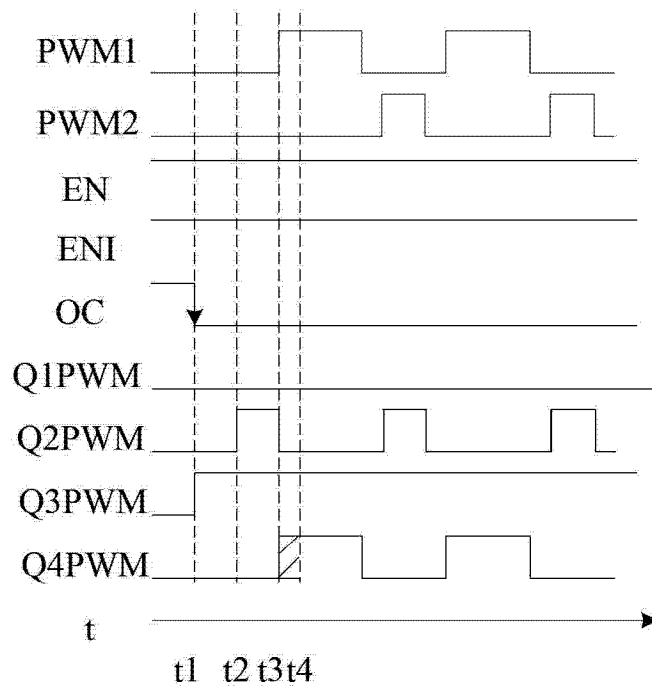


图 7b

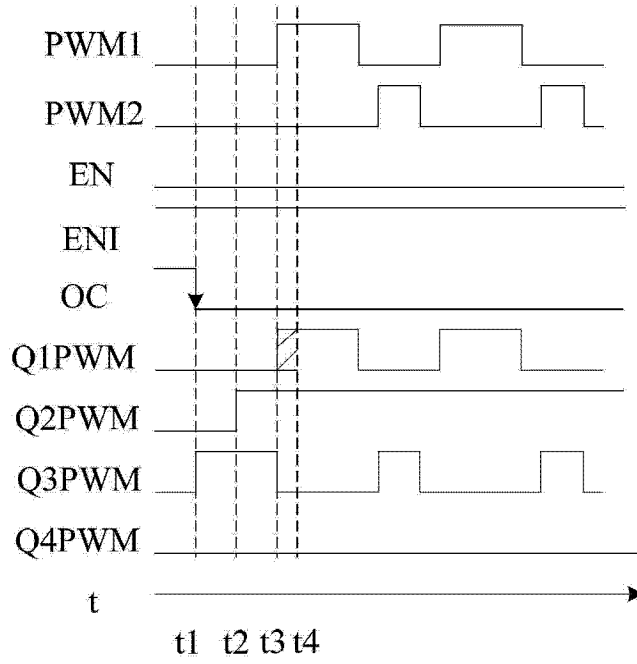


图 7c

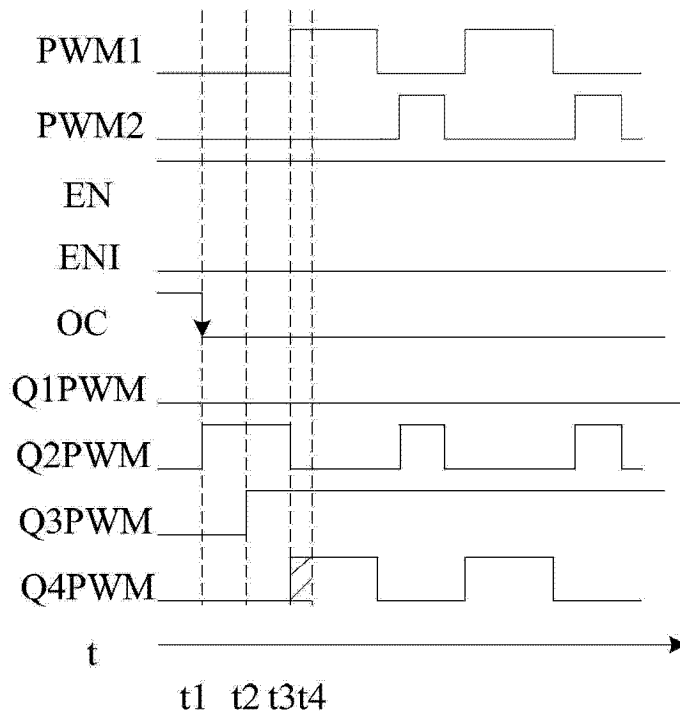


图 7d

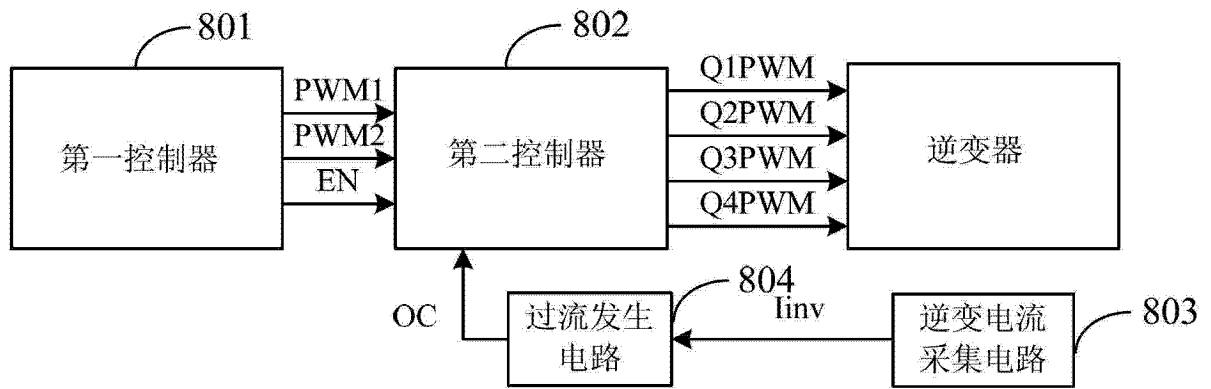


图 8