

MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ,
NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT,
QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL,
SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA,
UG, US, UZ, VC, VN, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類 :

- 一 国際調査報告 (条約第21条(3))

and a light-shielding conductive film 38 which is provided to an array substrate 22, has light-shielding properties, and is arranged on the liquid crystal layer 23 side relative to the TFTs 43, the light-shielding conductive film 38 being arranged so as to overlap with the boundary portion between two adjacent coloring units among the plurality of coloring units 50R, 50G, 50B, and being electrically connected to the common electrode 40.

(57) 要約 : 一对の基板 21, 22 と、液晶層 23 と、複数の TFT 43 と、複数の画素電極 42 と、画素電極 42 に対して絶縁膜 41 を介して重畳する形で配される共通電極 40 と、 TFT 43 と画素電極 42 の間に配されるカラーフィルタ 50 であって、複数の画素電極 42 とそれぞれ重畳する形で配されると共に互いに異なる色を呈する複数の着色部 50R, 50G, 50B を備えるカラーフィルタ 50 と、アレイ基板 22 に設けられ、遮光性を有すると共に TFT 43 に対して液晶層 23 側に配される遮光性導電膜 38 であって、複数の着色部 50R, 50G, 50B のうち隣り合う 2 つの着色部の境界部分と重なる形で配されると共に、共通電極 40 と電氣的に接続される遮光性導電膜 38 と、を備えることに特徴を有する。

明 細 書

発明の名称：液晶表示装置

技術分野

[0001] 本発明は、液晶表示装置に関する。

背景技術

[0002] 従来、液晶表示装置として、TFT基板にカラーフィルタが設けられ、対向基板にブラックマトリクスが設けられた構成のものが知られている（下記特許文献1）。カラーフィルタは複数の着色部を備えており、各着色部が各画素に対応する形で配されている。

先行技術文献

特許文献

[0003] 特許文献1：特開2014-41268号公報

[0004] （発明が解決しようとする課題）

上記構成では、TFT基板を通過して液晶層に向かう光において、隣り合う2つの着色部のうち一方の着色部に対して斜めに入射した光が、液晶層において他方の着色部に対応する箇所に向かう事態が懸念される。これにより、例えば、赤色の着色部を通過した光が緑色の着色部に対応する画素から出射される事態などが生じ、画素間の混色が起こることが懸念される。

発明の概要

[0005] 本発明は上記のような事情に基づいて完成されたものであって、画素間の混色を抑制することを目的とする。

[0006] （課題を解決するための手段）

上記課題を解決するために、本発明の液晶表示装置は、対向状に配される一对の基板と、前記一对の基板の間に配される液晶層と、前記一对の基板のうち、前記一方の基板に設けられる複数のスイッチング素子と、前記一方の基板に設けられ、前記複数のスイッチング素子に対してそれぞれ電氣的に接続されると共に、前記複数のスイッチング素子に対して前記液晶層側に配さ

れる複数の画素電極と、前記一方の基板に設けられ、前記画素電極に対して絶縁膜を介して少なくとも一部が重畳する形で配される共通電極と、前記一方の基板に設けられ、前記スイッチング素子と前記画素電極の間に配されるカラーフィルタであって、前記複数の画素電極とそれぞれ重畳する形で配されると共に互いに異なる色を呈する複数の着色部を備えるカラーフィルタと、前記一方の基板に設けられ、遮光性を有すると共に前記スイッチング素子に対して前記液晶層側に配される遮光性導電膜であって、前記複数の着色部のうち隣り合う2つの着色部の境界部分と重なる形で配されると共に、前記共通電極と電氣的に接続される遮光性導電膜と、を備えることに特徴を有する。

[0007] カラーフィルタに対して液晶層と反対側から光が入射した場合において、隣り合う2つの着色部のうち一方の着色部に対して斜めに入射した光のうち、液晶層において他方の着色部に対応する箇所に向かう光を遮光性導電膜によって遮ることができ、画素間の混色を抑制することができる。また、遮光性導電膜は、共通電極と電氣的に接続されていることから、例えば、共通電極の低抵抗化を図ったり、共通電極に信号を伝送するための配線として用いたりすることが可能となる。

[0008] また、前記遮光性導電膜は、前記カラーフィルタに対して前記液晶層側に配されるものとすることができる。仮に遮光性導電膜をカラーフィルタに対して液晶層とは反対側に配した場合には、液晶層側に向かう光において、遮光性導電膜付近の領域を通過した光が着色部に向かうことになる。この結果、遮光性導電膜付近を通過した光が、一方の着色部を通過した後、液晶層において他方の着色部に対応する箇所に向かう事態が懸念される。これに対して、上記構成によれば、着色部を通過した光を遮光性導電膜で遮ることができるから、画素間の混色をより確実に抑制することができる。

[0009] また、前記遮光性導電膜は、前記共通電極に対して面当たりするものとすることができる。遮光性導電膜を共通電極に対して面当たりさせることで遮光性導電膜の厚さ分だけ導電部分の厚さを大きくすることができ、低抵抗化

を図ることができる。

[0010] また、前記共通電極は、位置入力を行う位置入力体との間で静電容量を形成し、前記位置入力体による入力位置を検出する位置検出電極とされ、前記遮光性導電膜は、前記位置検出電極に対して信号を伝送することが可能な配線であるものとすることができる。遮光性導電膜を位置検出電極用の配線として用いることができる。

[0011] また、前記スイッチング素子は、ソース電極を備え、前記一方の基板には、前記ソース電極と電氣的に接続されるソース配線が設けられ、前記遮光性導電膜は、前記ソース配線と重なる形で配されているものとすることができる。遮光性導電膜とソース配線とが、重ならない形で配されている構成と比べて、光の利用効率を高くすることができる。

[0012] 前記スイッチング素子は、酸化物半導体を備えたTFTであるものとすることができる。酸化物半導体は、移動度が高いため、スイッチング素子をより小型化することができ、高精細化及び高開口率化に有利であり、またリーク電流が低減されることで低消費電力化にも有利である。また、前記酸化物半導体は、インジウム（In）、ガリウム（Ga）、亜鉛（Zn）、酸素（O）を含んでいてもよい。

[0013] （発明の効果）

本発明によれば、画素間の混色を抑制することができる。

図面の簡単な説明

[0014] [図1]本発明の実施形態1に係る液晶表示装置を長手方向（Y軸方向）に沿う切断線で切断した断面図

[図2]液晶パネルを示す断面図

[図3]液晶パネルのアレイ基板の一部を示す平面図

[図4]アレイ基板において画素を示す平面図

[図5]実施形態2に係るアレイ基板を示す平面図

[図6]実施形態2に係るアレイ基板を示す断面図

[図7]実施形態3に係るアレイ基板を示す断面図

[図8]実施形態3に係るアレイ基板を示す平面図

[図9]実施形態4に係るアレイ基板を示す断面図

[図10]実施形態5に係るアレイ基板を示す断面図

[図11]実施形態5の変形例を示す断面図

発明を実施するための形態

[0015] <実施形態1>

本発明の実施形態1を図1から図4によって説明する。なお、各図面の一部にはX軸、Y軸及びZ軸を示しており、各軸方向が各図面で示した方向となるように描かれている。液晶表示装置10は、図1に示すように、液晶パネル11（表示パネル）と、液晶パネル11を駆動するドライバ17（パネル駆動部）と、ドライバ17に対して各種入力信号を外部から供給する制御回路基板12（外部の信号供給源）と、液晶パネル11と制御回路基板12とを電氣的に接続するフレキシブル基板13（外部接続部品）と、液晶パネル11に光を供給する外部光源であるバックライト装置14（照明装置）と、を備える。バックライト装置14は、図1に示すように、表側（液晶パネル11側）に向けて開口した略箱形をなすシャーシ14Aと、シャーシ14A内に配された図示しない光源（例えば冷陰極管、LED、有機ELなど）と、シャーシ14Aの開口部を覆う形で配される光学部材（図示せず）とを備える。光学部材は、光源から発せられる光を面状に変換するなどの機能を有している。

[0016] また、液晶表示装置10は、相互に組み付けた液晶パネル11及びバックライト装置14を収容且つ保持するための表裏一对の外装部材15、16を備えており、このうち表側の外装部材15には、液晶パネル11の表示領域AAに表示された画像を外部から視認させるための開口部15Aが形成されている。本実施形態に係る液晶表示装置10は、携帯電話（スマートフォンなどを含む）、ノートパソコン（タブレット型ノートパソコンなどを含む）、ウェアラブル端末（スマートウォッチなどを含む）、携帯型情報端末（電子ブックやPDAなどを含む）、携帯型ゲーム機、デジタルフォトフレーム

などの各種電子機器（図示せず）に用いられるものである。このため、液晶表示装置 10 を構成する液晶パネル 11 の画面サイズは、数インチ～10 数インチ程度とされ、一般的には小型または中小型に分類される大きさとされている。

[0017] 液晶パネル 11 は、画像を表示可能な表示領域 AA と、表示領域 AA を取り囲む形で外周側に配される非表示領域 NAA を有する。液晶パネル 11 は、全体として縦長な方形状（矩形状）をなしており、長辺方向（図 1 の左右方向）における一端部にはドライバ 17 が取り付けられている。ドライバ 17 は、内部に駆動回路を有する LSI チップからなるものとされ、信号供給源である制御回路基板 12 から供給される信号に基づいて作動することで、信号供給源である制御回路基板 12 から供給される入力信号を処理して出力信号を生成し、その出力信号を液晶パネル 11 の表示領域へ向けて出力するものとされる。

[0018] 液晶パネル 11 は、図 2 に示すように、対向状に配される一对の基板 21, 22 と、一对の基板 21, 22 間に配されて電界印加に伴って光学特性が変化する物質である液晶分子を含む液晶層 23（媒質層）と、一对の基板 21, 22 の間に配されると共に液晶層 23 を囲むことで液晶層 23 を封止するシール部材（図示せず）と、を備える。一对の基板 21, 22 のうち表側（正面側）の基板が対向基板 21 とされ、裏側（背面側）の基板がアレイ基板 22（アクティブマトリクス基板、素子基板）とされる。対向基板 21 及びアレイ基板 22 は、いずれもガラス製のガラス基板の内面側に各種の膜が積層形成されてなるものとされる。なお、両基板 21, 22 の外面側には、それぞれ図示しない偏光板が貼り付けられている。対向基板 21 における内面側（液晶層 23 側）には、配向膜（図示せず）が設けられている。

[0019] アレイ基板 22 における内面側（液晶層 23 側、対向基板 21 側）には、図 2 に示すように、各種の膜が積層されている。アレイ基板 22 には、下層側から順にゲート用導電膜 31（ゲートメタル）、ゲート絶縁膜 32、半導体膜 33、ソース用導電膜 34（ソースメタル）、絶縁膜 35、平坦化膜 3

6、カラーフィルタ50、共通電極40、遮光性導電膜38、絶縁膜41、画素電極42が積層形成されている。このようなアレイ基板22は、フォトリソグラフィ工程及びエッチング工程を複数回繰り返すことによって製造される。

[0020] ゲート用導電膜31は、1種類の金属材料からなる単層膜または異なる種類の金属材料からなる積層膜や合金とされることで導電性及び遮光性を有していて、アレイ基板22に設けられたTFT43のゲート電極31Gやゲート配線(図示せず)を構成する。ゲート用導電膜31としては、例えば銅(Cu)、チタン(Ti)、モリブデン(Mo)、アルミニウム(Al)、マグネシウム(Mg)、コバルト(Co)、クロム(Cr)、タングステン(W)等の金属又はその合金、若しくはその金属窒化物を含む膜を適宜用いることができる。ゲート絶縁膜32は、主にゲート用導電膜31と半導体膜33とを絶縁状態に保つ。半導体膜33は、材料として例えば酸化物半導体を用いた薄膜からなり、TFT43においてソース電極34Sとドレイン電極34Dとに接続されるチャネル部(半導体部)などを構成する。なお、半導体膜33に用いる酸化物半導体としては、In(インジウム)、Ga(ガリウム)、Zn(亜鉛)、O(酸素)を含有する酸化物半導体(In-Ga-Zn-O系の半導体)を例示することができる。なお、酸化物半導体は、電子移動度が高いため、TFT43をより小型化することができ、高精細化及び高開口率化に有利である。またリーク電流が低減されることで低消費電力化にも有利である。なお、TFT43として、アモルファスシリコンTFTやポリシリコンTFTを適用することも可能である。

[0021] ソース用導電膜34は、1種類または複数種類の金属材料からなる単層膜または積層膜や合金とされることで導電性及び遮光性を有していて、ソース配線34A(図4参照)やTFT43のソース電極34S及びドレイン電極34Dなどを構成する。つまり、ソース用導電膜34は、ドレイン用導電膜と呼ぶこともでき、ソース配線34A、ソース電極34S、ドレイン電極34Dは同じ層に配されている。なお、ソース用導電膜34としては、例えば

銅 (Cu)、チタン (Ti)、モリブデン (Mo)、アルミニウム (Al)、マグネシウム (Mg)、コバルト (Co)、クロム (Cr)、タングステン (W) 等の金属又はその合金、若しくはその金属窒化物を含む膜を適宜用いることができる。絶縁膜 35 は、少なくともソース用導電膜 34 上に配されている。平坦化膜 36 は、絶縁膜 35 上に配されており、例えば有機樹脂材料であるアクリル系樹脂材料 (例えばポリメタクリル酸メチル樹脂 (PMMA)) からなる。平坦化膜 36 は有機絶縁膜であり、その膜厚が他の無機絶縁膜 (絶縁膜 32, 35, 41) に比べて厚いものとされ、表面を平坦化する機能を有する。

[0022] カラーフィルタ 50 は、平坦化膜 36 と共通電極 40 との間、ひいては、TF T 43 と画素電極 42 の間に配されている。カラーフィルタ 50 は、図 3 に示すように、マトリクス状に配列される複数の着色部 50R, 50G, 50B を備える。各着色部 50R, 50G, 50B は互いに異なる色を呈するものとされ、具体的には、赤色 (R) の着色部 50R, 緑色 (G) の着色部 50G, 青色 (B) の着色部 50B の三色からなる。各着色部 50R, 50G, 50B は図 3 に示すように、平面視方形状をなしており、各画素電極 42 と対向配置されている。つまり、複数の着色部 50R, 50G, 50B は、複数の画素電極 42 とそれぞれ重畳する形で配されている。対向配置された一組の着色部と画素電極 42 によって画素が構成されている。共通電極 40 は、カラーフィルタ 50 上に配されている。共通電極 40 及び画素電極 42 は、透明電極膜 (例えば ITO (Indium Tin Oxide) など) からなる。共通電極 40 は、画素電極 42 に対して絶縁膜 41 を介して重畳する形で配される。

[0023] 遮光性導電膜 38 としては、例えば銅 (Cu)、チタン (Ti)、モリブデン (Mo)、アルミニウム (Al)、マグネシウム (Mg)、コバルト (Co)、クロム (Cr)、タングステン (W) 等の金属又はその合金、若しくはその金属窒化物を含む膜を適宜用いることができる。遮光性導電膜 38 は、遮光性を有すると共に TF T 43 に対して液晶層 23 側に配される。ま

た、遮光性導電膜 38 は、カラーフィルタ 50 に対して液晶層 23 側に配され、図 2 及び図 3 に示すように、複数の着色部 50R, 50G, 50B のうち隣り合う 2 つの異なる色の着色部（図 2 では、着色部 50R, 50G）の境界部分 51 と重なる形で配されている。遮光性導電膜 38 は、共通電極 40 上に配されており、共通電極 40 に対して面当たりすることで電氣的に接続されている。また、図 4 に示すように、遮光性導電膜 38 は、ソース電極 34S と電氣的に接続されるソース配線 34A と重なる形で配されている。

[0024] 絶縁膜 41 は、共通電極 40 及び遮光性導電膜 38 を覆う形で配されている。画素電極 42 は、絶縁膜 41 上に配されている。なお、ゲート絶縁膜 32、絶縁膜 35、絶縁膜 41 は、窒化ケイ素 (SiN_x)、酸化ケイ素 (SiO_2) 等の無機材料からなる無機絶縁膜であり、防湿性を有している。画素電極 42 は、表示領域においてマトリクス状に複数個配置されている。また、表示領域においては、スイッチング素子である TFT 43 が画素電極 42 に対応してマトリクス状に複数個配置されている。TFT 43 は、ゲート電極 31G、半導体膜 33、ソース電極 34S、ドレイン電極 34D を備える。画素電極 42 は、TFT 43 に対して液晶層 23 側に配されると共に絶縁膜 35 に形成されたコンタクトホール CH1 を介して、ドレイン電極 34D に対して電氣的に接続されている。

[0025] TFT 43 は、ゲート配線（図示せず）及びソース配線 34A が交差する箇所に設けられ、ゲート配線及びソース配線 34A にそれぞれ供給される各種信号に基づいて駆動され、その駆動に伴って画素電極 42 への電位の供給が制御されるようになっている。画素電極 42 は、図 4 の 2 点鎖線で示すように、複数のスリット 42A を有している。画素電極 42 と共通電極 40 の間に電位差が生じると、共通電極 40 と画素電極 42 との間には、アレイ基板 22 の板面に沿う成分に加えて、アレイ基板 22 の板面に対する法線方向の成分を含むフリンジ電界（斜め電界）が生じる。これにより、そのフリンジ電界を利用して液晶層 23 に含まれる液晶分子の配向状態を制御することで、表示領域において画像を表示することができる。つまり、本実施形態に

係る液晶パネル 11 は、動作モードが FFS (Fringe Field Switching) モードとされている。

[0026] 次に、本実施形態の効果について説明する。本実施形態では、バックライト装置 14 から出射された光がカラーフィルタ 50 に対して液晶層 23 と反対側から入射する。このような場合において、隣り合う 2 つの着色部のうち一方の着色部 (図 2 では着色部 50R を例示) に対して斜めに入射した光のうち、液晶層において他方の着色部 (図 2 では着色部 50G を例示) に対応する箇所に向かう光 (図 2 の矢線 A1) を遮光性導電膜 38 によって遮ることができ、画素間の混色を抑制することができる。また、遮光性導電膜 38 は、共通電極 40 と電氣的に接続されていることから、共通電極の低抵抗化を図ることができる。

[0027] また、遮光性導電膜 38 は、カラーフィルタ 50 に対して液晶層 23 側に配されている。仮に遮光性導電膜 38 をカラーフィルタ 50 に対して液晶層 23 とは反対側に配した場合 (図 2 に 2 点鎖線で示す遮光性導電膜 38A 参照) には、液晶層 23 側に向かう光において、遮光性導電膜 38A 付近の領域を通過した光が着色部に向かうことになる。この結果、遮光性導電膜 38A 付近を通過した光が、一方の着色部を通過した後、液晶層 23 において他方の着色部に対応する箇所に向かう事態が懸念される。これに対して、上記構成によれば、着色部を通過した光を遮光性導電膜 38 で遮ることができるから、画素間の混色をより確実に抑制することができる。

[0028] また、遮光性導電膜 38 は、共通電極 40 に対して面当たりする構成となっている。遮光性導電膜 38 を共通電極 40 に対して面当たりさせることで遮光性導電膜 38 の厚さ分だけ導電部分 (共通電極 40 及び遮光性導電膜 38) の厚さを大きくすることができ、低抵抗化を図ることができる。また、スイッチング素子である TFT 43 は、ソース電極 34S を備え、アレイ基板 22 には、ソース電極 34S と電氣的に接続されるソース配線 34A が設けられ、遮光性導電膜 38 は、ソース配線 34A と重なる形で配されている。遮光性導電膜 38 とソース配線 34A とが重ならない形 (例えば X 軸方向

について互いにずれている形)で配されている構成と比べて、光の利用効率を高くすることができる。

[0029] <実施形態2>

次に、本発明の実施形態2を図5及び図6によって説明する。上記実施形態と同一部分には、同一符号を付して重複する説明を省略する。本実施形態では、アレイ基板122上に2種類のTFT(結晶質シリコンTFT110A及び酸化物半導体TFT110B)が設けられている点が上記実施形態と相違する。アレイ基板122には、画素毎に酸化物半導体TFT110Bが設けられている。また、本実施形態では、画素用TFTである酸化物半導体TFT110Bと同一基板上に、周辺駆動回路の一部または全体が一体的に形成されている。このようなアレイ基板は、ドライバモノリシックのアレイ基板と呼ばれる。ドライバモノリシックのアレイ基板では、周辺駆動回路は、複数の画素を含む領域(表示領域)以外の領域(非表示領域または額縁領域)に設けられる。周辺駆動回路を構成するTFT(回路用TFT)は、例えば、多結晶シリコン膜を活性層とした結晶質シリコンTFT110Aが用いられる。このように、画素用TFTとして酸化物半導体TFT110Bを用い、回路用TFTとして結晶質シリコンTFT110Aを用いると、表示領域では消費電力を低くすることが可能となり、さらに、額縁領域を小さくすることが可能となる。

[0030] 次に、本実施形態のアレイ基板122のより具体的な構成を、図面を用いて説明する。図5は、本実施形態のアレイ基板122の平面構造の一例を示す模式的な平面図であり、図6は、アレイ基板122における結晶質シリコンTFT110A及び酸化物半導体TFT110Bの断面構造を示す断面図である。図5に示すように、アレイ基板122は、複数の画素を含む表示領域102と、表示領域102以外の領域(非表示領域)とを有している。非表示領域は、駆動回路が設けられる駆動回路形成領域101を含んでいる。駆動回路形成領域101には、例えばゲートドライバ140、検査回路170などが設けられている。表示領域102には、行方向に延びる複数のゲー

ト配線（図示せず）と、列方向に延びる複数のソース配線 134A とが形成されている。ゲート配線は、それぞれ、ゲートドライバ 140 の各端子に接続されている。ソース配線 134A は、それぞれ、アレイ基板 122 に実装されるドライバ 150 の各端子に接続されている。図 6 に示すように、アレイ基板 122 において、表示領域 102 の各画素には画素用 TFT として酸化物半導体 TFT 110B が設けられ、駆動回路形成領域 101 には回路用 TFT として結晶質シリコン TFT 110A が設けられている。

[0031] 結晶質シリコン TFT 110A は、結晶質シリコンを主として含む活性領域を有している。酸化物半導体 TFT 110B は、酸化物半導体を主として含む活性領域を有している。ここでいう「活性領域」とは、TFT の活性層となる半導体層のうちチャネルが形成される領域を指すものとする。結晶質シリコン TFT 110A は、結晶質シリコン半導体膜 113（例えば低温ポリシリコン膜）と、結晶質シリコン半導体膜 113 を覆う絶縁膜 114 と、絶縁膜 114 上に設けられたゲート電極 115A と、を有している。絶縁膜 114 のうち結晶質シリコン半導体膜 113 とゲート電極 115A との間に位置する部分は、結晶質シリコン TFT 110A のゲート絶縁膜として機能する。結晶質シリコン半導体膜 113 は、チャネルが形成される領域（活性領域） 113C と、活性領域の両側にそれぞれ位置するソース領域 113S 及びドレイン領域 113D とを有している。この例では、結晶質シリコン半導体膜 113 のうち、絶縁膜 114 を介してゲート電極 115A と重なる部分が活性領域 113C となる。結晶質シリコン TFT 110A は、また、ソース領域 113S 及びドレイン領域 113D にそれぞれ接続されたソース電極 118SA 及びドレイン電極 118DA を有している。ソース電極 118SA 及びドレイン電極 118DA は、ゲート電極 115A を覆う絶縁膜 116 上に設けられ、絶縁膜 114, 116 に形成されたコンタクトホールを介して結晶質シリコン半導体膜 113 と接続されている。

[0032] 酸化物半導体 TFT 110B は、ゲート電極 115B と、ゲート電極 115B を覆う絶縁膜 116 と、絶縁膜 116 上に配置された酸化物半導体膜 1

17とを有している。酸化物半導体膜117は絶縁膜116上に形成されている。絶縁膜116のうちゲート電極115Bと酸化物半導体膜117との間に位置する部分は、酸化物半導体TFT110Bのゲート絶縁膜として機能する。酸化物半導体膜117は、チャンネルが形成される領域（活性領域117C）と、活性領域の両側にそれぞれ位置するソースコンタクト領域117S及びドレインコンタクト領域117Dとを有している。酸化物半導体膜117のうち、絶縁膜116を介してゲート電極115Bと重なる部分が活性領域117Cとなる。また、酸化物半導体TFT110Bは、ソースコンタクト領域117S及びドレインコンタクト領域117Dにそれぞれ接続されたソース電極118SB及びドレイン電極118DBを有している。

[0033] TFT110A, 110Bは、絶縁膜119及び平坦化膜120で覆われている。酸化物半導体TFT110Bにおいては、ゲート電極115Bはゲート配線（図示せず）に接続され、ソース電極118SBはソース配線134A（図5参照）に接続され、ドレイン電極118DBは画素電極123に接続されている。ドレイン電極118DBは、絶縁膜119及び平坦化膜120に形成されたコンタクトホールCH2を介して、対応する画素電極123と接続されている。ソース電極118SBにはソース配線134Aを介して画像信号が供給され、ゲート配線からの信号に基づいて画素電極123に必要な電荷が書き込まれる。また、平坦化膜120上に共通電極121が形成され、共通電極121と画素電極123との間に絶縁膜124が形成されている。

[0034] 結晶質シリコンTFT110Aは、ゲート電極115Aとアレイ基板122との間に結晶質シリコン半導体膜113が配置されたトップゲート構造を有している。一方、酸化物半導体TFT110B（スイッチング素子）は、酸化物半導体膜117とアレイ基板122との間にゲート電極115Bが配置されたボトムゲート構造を有している。このような構造を採用することにより、アレイ基板122上に、2種類のTFT110A、110Bを一体的に形成する際に、製造工程数や製造コストをより少なくすることが可能であ

る。結晶質シリコンTFT110A及び酸化物半導体TFT110BのTFT構造は上記に限定されない。例えば、これらのTFT110A、110Bが同じTFT構造を有していてもよい。あるいは、結晶質シリコンTFT110Aがボトムゲート構造、酸化物半導体TFT110Bがトップゲート構造を有していてもよい。また、ボトムゲート構造の場合、結晶質シリコンTFT110Aのようにチャネルエッチ型でも良いし、エッチストップ型でも良い。また、ソース電極及びドレイン電極が半導体層の下方に位置するボトムコンタクト型でも良い。

[0035] 酸化物半導体TFT110Bのゲート絶縁膜である絶縁膜116は、結晶質シリコンTFT110Aが形成される領域まで延設され、結晶質シリコンTFT110Aのゲート電極115A及び結晶質シリコン半導体膜113を覆う層間絶縁膜として機能する。結晶質シリコンTFT110Aのゲート電極115Aと、酸化物半導体TFT110Bのゲート電極115Bとは、同じ種類の導電膜を用いて形成されていてもよい。また、結晶質シリコンTFT110Aのソース電極118SA及びドレイン電極118DAと、酸化物半導体TFT110Bのソース電極118SB及びドレイン電極118DBとは、同じ種類の導電膜を用いて形成されていてもよい。同じ種類の導電膜を用いて形成することで製造工程の数をより少なくすることができる。

[0036] 本実施形態における酸化物半導体層117は、例えばIn-Ga-Zn-O系の半導体（以下、「In-Ga-Zn-O系半導体」と称する。）を含む。ここで、In-Ga-Zn-O系半導体は、In（インジウム）、Ga（ガリウム）、Zn（亜鉛）の三元系酸化物であって、In、Ga及びZnの割合（組成比）は特に限定されず、例えばIn:Ga:Zn=2:2:1、In:Ga:Zn=1:1:1、In:Ga:Zn=1:1:2等を含む。In-Ga-Zn-O系の半導体は、アモルファスでもよいし、結晶質でもよい。結晶質In-Ga-Zn-O系の半導体としては、c軸が層面に概ね垂直に配向した結晶質In-Ga-Zn-O系の半導体が好ましい。このようなIn-Ga-Zn-O系半導体の結晶構造は、例えば、特開2012

− 1 3 4 4 7 5 号公報に開示されている。参考のために、特開 2 0 1 2 − 1 3 4 4 7 5 号公報の開示内容の全てを本明細書に援用する。

[0037] 酸化物半導体層 1 1 7 は、 In-Ga-Zn-O 系半導体の代わりに、他の酸化物半導体を含んでいてもよい。例えば Zn-O 系半導体、 In-Zn-O 系半導体、 Zn-Ti-O 系半導体、 Cd-Ge-O 系半導体、 Cd-Pb-O 系半導体、 CdO （酸化カドニウム）、 Mg-Zn-O 系半導体、 In-Sn-Zn-O 系半導体（例えば $\text{In}_2\text{O}_3\text{-SnO}_2\text{-ZnO}$ ）、 In-Ga-Sn-O 系半導体などを含んでいてもよい。本実施形態において、カラーフィルタ 5 0 は、平坦化膜 1 2 0 上に配されている。遮光性導電膜 1 3 8 は、カラーフィルタ 5 0 に対して液晶層側（図 6 の上側）に配され、複数の着色部 5 0 R, 5 0 G, 5 0 B のうち隣り合う 2 つの着色部（図 6 では着色部 5 0 R, 5 0 G）の境界部分 5 1 と重なる形で配されている。遮光性導電膜 1 3 8 は、共通電極 1 2 1 とカラーフィルタ 5 0 の間に介在され、共通電極 1 2 1 に対して面当たりすることで、電氣的に接続されている。つまり、上記実施形態 1 では、遮光性導電膜が共通電極の上層側に配されている構成を例示したが、本実施形態のように、遮光性導電膜 1 3 8 が共通電極 1 2 1 の下層側に配されていてもよい。

[0038] <実施形態 3>

次に、本発明の実施形態 3 を図 7 から図 8 によって説明する。上記実施形態と同一部分には、同一符号を付して重複する説明を省略する。本実施形態では、アレイ基板 2 2 2 上の積層構造が上記各実施形態と相違する。本実施形態のアレイ基板 2 2 2 上においては、図 7 に示すように、カラーフィルタ 5 0 上に絶縁膜 2 4 1、画素電極 2 4 2、絶縁膜 2 4 3、共通電極 2 4 0 の順番で積層されている。画素電極 2 4 2 は、絶縁膜 3 5, 2 4 1 及び平坦化膜 3 6 に貫通形成されたコンタクトホール CH 3 を介して、ドレイン電極 3 4 D と接続されている。本実施形態に係る液晶パネル 2 1 1 は、画像を表示する表示機能と、表示される画像に基づいて使用者が入力する位置（入力位置）を検出するタッチパネル機能（位置入力機能）と、を併有しており、こ

のうちのタッチパネル機能を発揮するためのタッチパネルパターンを一体化（インセル化）している。このタッチパネルパターンは、いわゆる投影型静電容量方式とされており、その検出方式が自己容量方式とされる。タッチパネルパターンは、図8に示すように、アレイ基板222の板面内にマトリクス状に並んで複数配された位置検出電極240Aによって構成されている。

[0039] 液晶表示装置の使用者が、液晶パネル211の表面（表示面）に導電体である指（位置入力体、図示せず）を近づけると、その指と位置検出電極240Aとの間で静電容量が形成されることになる。これにより、指の近くにある位置検出電極240Aにて検出される静電容量は、指から遠くにある位置検出電極240Aの静電容量とは異なるものとなるので、それに基づいて入力位置を検出することが可能となる。そして、位置検出電極240Aは、アレイ基板222に設けられた共通電極240によって構成されている。遮光性導電膜238は、複数の着色部50R、50G、50Bのうち隣り合う2つの着色部（図7では着色部50R、50G）の境界部分51と重なる形で配されている。また、図7に示すように、遮光性導電膜238とカラーフィルタ50の間に両部材の密着性を向上させるための導電膜239が介在されていてもよい。

[0040] 絶縁膜241、243において、遮光性導電膜238と重なる箇所には、絶縁膜241、243を貫通する形でコンタクトホールCH4が形成されている。共通電極240は、コンタクトホールCH2を介して、遮光性導電膜238と接続されている。遮光性導電膜238は、図8に示すように、ソース配線34Aの延設方向（Y軸方向）に沿って延びており、ドライバ17に対して電氣的に接続されている。なお、共通電極240は、平面視の大きさが画素電極242（画素部）よりも遙かに大きくなっており、X軸方向及びY軸方向について複数（例えば数十または数百程度）ずつの画素電極242に跨る範囲に配置されている。

[0041] これにより、遮光性導電膜238を、位置検出電極240Aに対して信号を伝送することが可能な配線として用いることができる。なお、ソース配線

34Aはドライバ17に接続され、ゲート配線31Aは、例えばアレイ基板222に設けられたゲートドライバ218に接続されている。遮光性導電膜238は、表示機能に係る基準電位信号と、タッチ機能に係るタッチ信号（位置検出信号）と、を異なるタイミングでもって位置検出電極240Aに供給する。この基準電位信号は、同じタイミングで全ての遮光性導電膜238に伝送され、全ての位置検出電極240Aが基準電位となることで、共通電極240として機能する。

[0042] <実施形態4>

次に、本発明の実施形態4を図9によって説明する。上記実施形態と同一部分には、同一符号を付して重複する説明を省略する。本実施形態では、アレイ基板322上の積層構造が上記各実施形態と相違する。本実施形態のアレイ基板322上においては、図9に示すように、カラーフィルタ50上に画素電極242、絶縁膜243、共通電極240（位置検出電極240A）の順番で積層されている。画素電極242は、絶縁膜35及び平坦化膜36に貫通形成されたコンタクトホールCH5を介して、ドレイン電極34Dと接続されている。遮光性導電膜238は、上記実施形態3と同様に複数の着色部50R、50G、50Bのうち隣り合う2つの着色部（図9では着色部50R、50Gを図示）の境界部分51と重なる形で配されている。

[0043] 絶縁膜243において、遮光性導電膜238と重なる箇所には、絶縁膜243を貫通する形でコンタクトホールCH6が形成されている。共通電極240は、コンタクトホールCH6を介して、遮光性導電膜238と接続されている。また、本実施形態では、画素電極242が遮光性導電膜238の下層に配されている点が上記実施形態3（図7参照）と相違する。本実施形態では、遮光性導電膜238とカラーフィルタ50の間に透明電極膜339が介在されている。透明電極膜339は、画素電極242と同じ層に配されると共に同じ材質であり、画素電極242を形成する工程で画素電極242と同時に形成される。なお、透明電極膜339は、遮光性導電膜238とカラーフィルタ50の密着性を向上させる機能を担っている。また、透明電極膜

339と遮光性導電膜238とを積層させることで配線抵抗を低下させることができる。なお、遮光性導電膜238とカラーフィルタ50の間に、透明電極膜339が介在されていなくてもよい。

[0044] <実施形態5>

次に、本発明の実施形態5を図10によって説明する。上記実施形態と同一部分には、同一符号を付して重複する説明を省略する。本実施形態では、図10に示すように、透明電極膜339の下層に遮光性導電膜238が配されている点が上記実施形態4と相違する。透明電極膜339の下層に遮光性導電膜238を配することで、コンタクトホールCH6形成後に行われるアニール処理による熱の影響を遮光性導電膜238が受け難くなる。この結果、上記アニール処理をより高温で行うことができ、透明電極膜339の低抵抗化を図ることができる。また、遮光性導電膜238の上層に透明電極膜339を配することで、遮光性導電膜238の腐食をより確実に抑制することができる。

[0045] なお、上記実施形態4では、図9に示すように、透明電極膜339（及び画素電極242）の上層に遮光性導電膜238を配する構成としている。このようにすれば、透明電極膜339（及び画素電極242）を構成する導電膜と、遮光性導電膜238を構成する導電膜とを続けて形成し、その後、エッチングによって、遮光性導電膜238、透明電極膜339（及び画素電極242）の順番でこれらを形成することができる。これに対して実施形態5では、遮光性導電膜238を構成する導電膜の形成及びエッチングによる遮光性導電膜238の形成を行った後、透明電極膜339（及び画素電極242）を構成する導電膜の形成及びエッチングによる透明電極膜339（及び画素電極242）の形成を行う必要がある。つまり、実施形態4は、実施形態5に対して作業工数を削減できる点で有利であり、実施形態5は、透明電極膜339の低抵抗化及び遮光性導電膜238の腐食防止を図ることができる点で有利である。

[0046] また、図11の変形例で示すように、透明電極膜339が遮光性導電膜2

38の側面を覆う形で配されていてもよい。このようにすれば、遮光性導電膜238の腐食及び熱に対する耐性をより高くすることができる。なお、図10に示す構成では、遮光性導電膜238と透明電極膜339とを同じマスクでエッチングすることができる点や、透明電極膜339の幅をより小さくすることができる点で図11の構成に比べて有利である。

[0047] <他の実施形態>

本発明は上記記述及び図面によって説明した実施形態に限定されるものではなく、例えば次のような実施形態も本発明の技術的範囲に含まれる。

(1) 各導電膜及び各絶縁膜の材質は、上記実施形態で例示した材質に限定されず、適宜変更可能である。

(2) 上記各実施形態において、遮光性導電膜をカラーフィルタに対して液晶層とは反対側に配し、カラーフィルタに貫通形成されたコンタクトホールを介して、遮光性導電膜と共通電極とを接続する構成としてもよい。なお、実施形態3、4において、遮光性導電膜238をカラーフィルタ50に対して液晶層とは反対側に配する構成とすれば、配線である遮光性導電膜238と、その遮光性導電膜238とは非接続の共通電極240との間のZ軸方向についての距離がカラーフィルタ50の厚さ分だけ大きくなるから、これらの間に生じ得る寄生容量がより小さくなり、位置検出に係る感度が良好なものとなる。

符号の説明

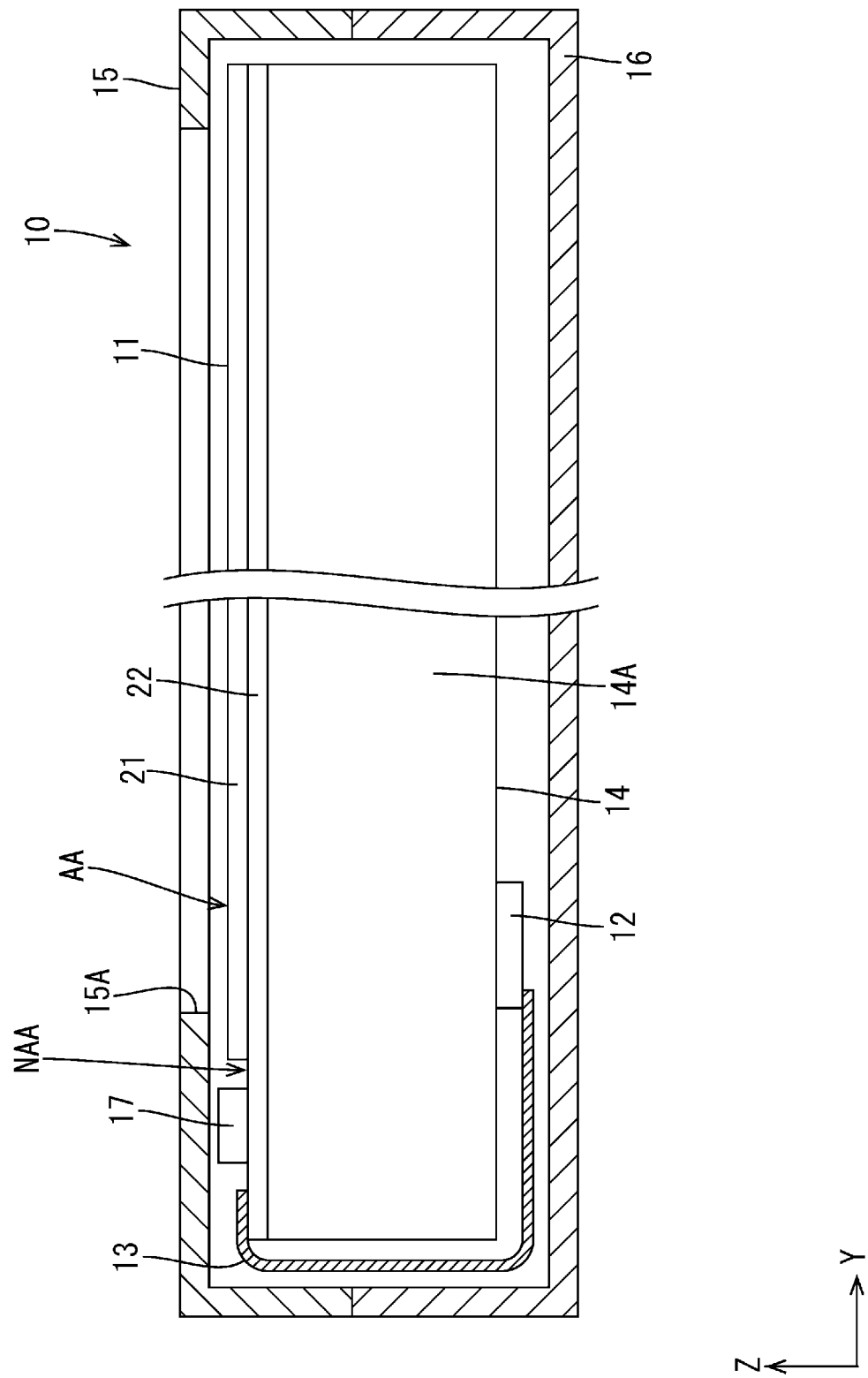
[0048] 10…液晶表示装置、21…対向基板（一对の基板を構成）、22, 122, 222…アレイ基板（一方の基板）、23…液晶層、34A…ソース配線、34S…ソース電極、38, 138, 238…遮光性導電膜、40…共通電極、41…絶縁膜、42, 242…画素電極、43…TFT（スイッチング素子）、50…カラーフィルタ、50R, 50G, 50B…着色部、110B…酸化物半導体TFT（スイッチング素子）、240A…位置検出電極（共通電極）

請求の範囲

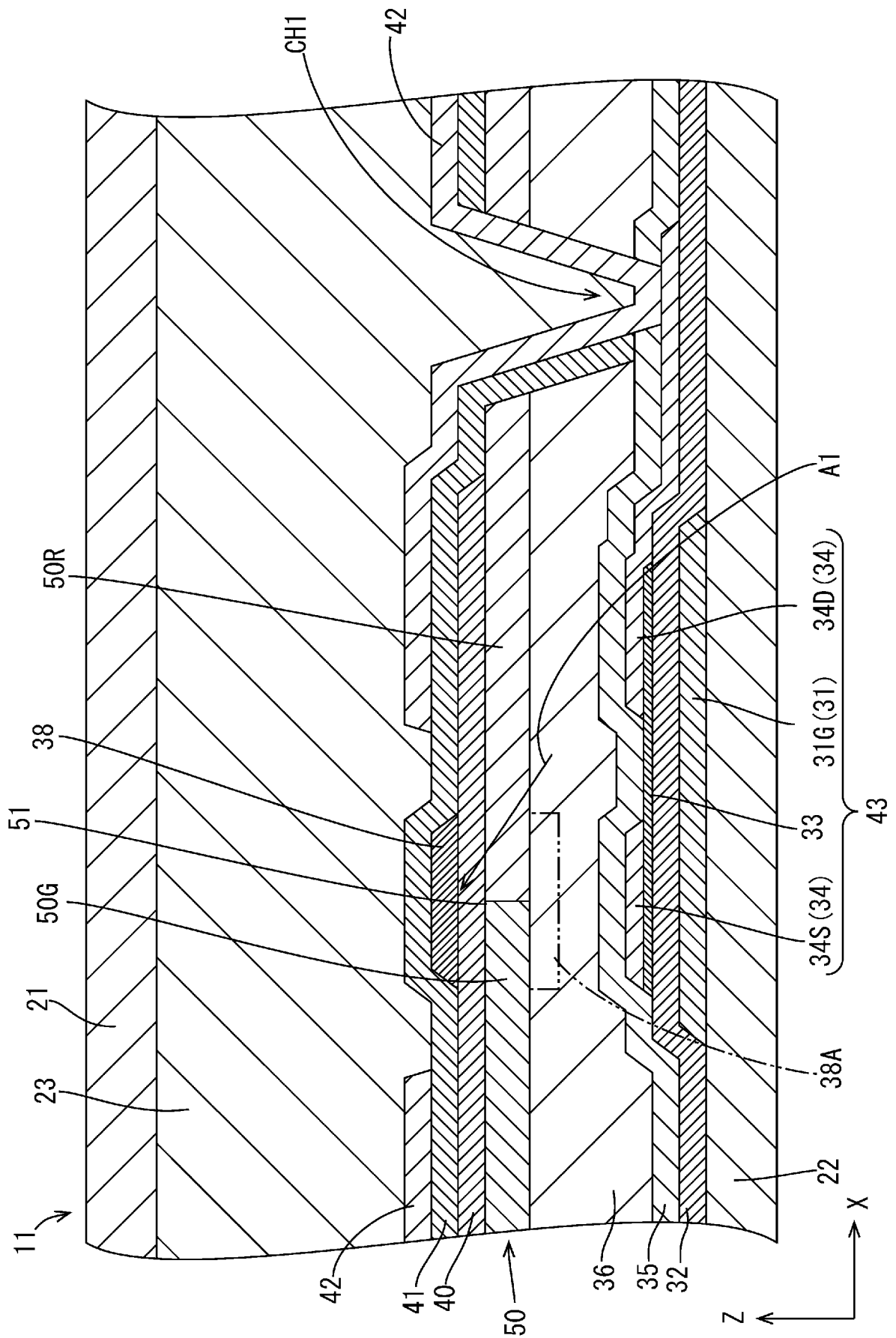
- [請求項1] 対向状に配される一対の基板と、
前記一対の基板の間に配される液晶層と、
前記一対の基板のうち、一方の基板に設けられる複数のスイッチング素子と、
前記一方の基板に設けられ、前記複数のスイッチング素子に対してそれぞれ電氣的に接続されると共に、前記複数のスイッチング素子に対して前記液晶層側に配される複数の画素電極と、
前記一方の基板に設けられ、前記画素電極に対して絶縁膜を介して少なくとも一部が重畳する形で配される共通電極と、
前記一方の基板に設けられ、前記スイッチング素子と前記画素電極の間に配されるカラーフィルタであって、前記複数の画素電極とそれぞれ重畳する形で配されると共に互いに異なる色を呈する複数の着色部を備えるカラーフィルタと、
前記一方の基板に設けられ、遮光性を有すると共に前記スイッチング素子に対して前記液晶層側に配される遮光性導電膜であって、前記複数の着色部のうち隣り合う2つの着色部の境界部分と重なる形で配されると共に、前記共通電極と電氣的に接続される遮光性導電膜と、
を備える液晶表示装置。
- [請求項2] 前記遮光性導電膜は、前記カラーフィルタに対して前記液晶層側に配される請求項1に記載の液晶表示装置。
- [請求項3] 前記遮光性導電膜は、前記共通電極に対して面当たりする請求項1又は請求項2に記載の液晶表示装置。
- [請求項4] 前記共通電極は、位置入力を行う位置入力体との間で静電容量を形成し、前記位置入力体による入力位置を検出する位置検出電極とされ、
前記遮光性導電膜は、前記位置検出電極に対して信号を伝送することが可能な配線である請求項1又は請求項2に記載の液晶表示装置。

- [請求項5] 前記スイッチング素子は、ソース電極を備え、
前記一方の基板には、前記ソース電極と電氣的に接続されるソース配線が設けられ、
前記遮光性導電膜は、前記ソース配線と重なる形で配されている請求項1から請求項4のいずれか1項に記載の液晶表示装置。
- [請求項6] 前記スイッチング素子は、酸化物半導体を備えたTFTである請求項1から請求項5のいずれか1項に記載の液晶表示装置。
- [請求項7] 前記酸化物半導体は、インジウム（In）、ガリウム（Ga）、亜鉛（Zn）、酸素（O）を含んでいる請求項6に記載の液晶表示装置。
- 。

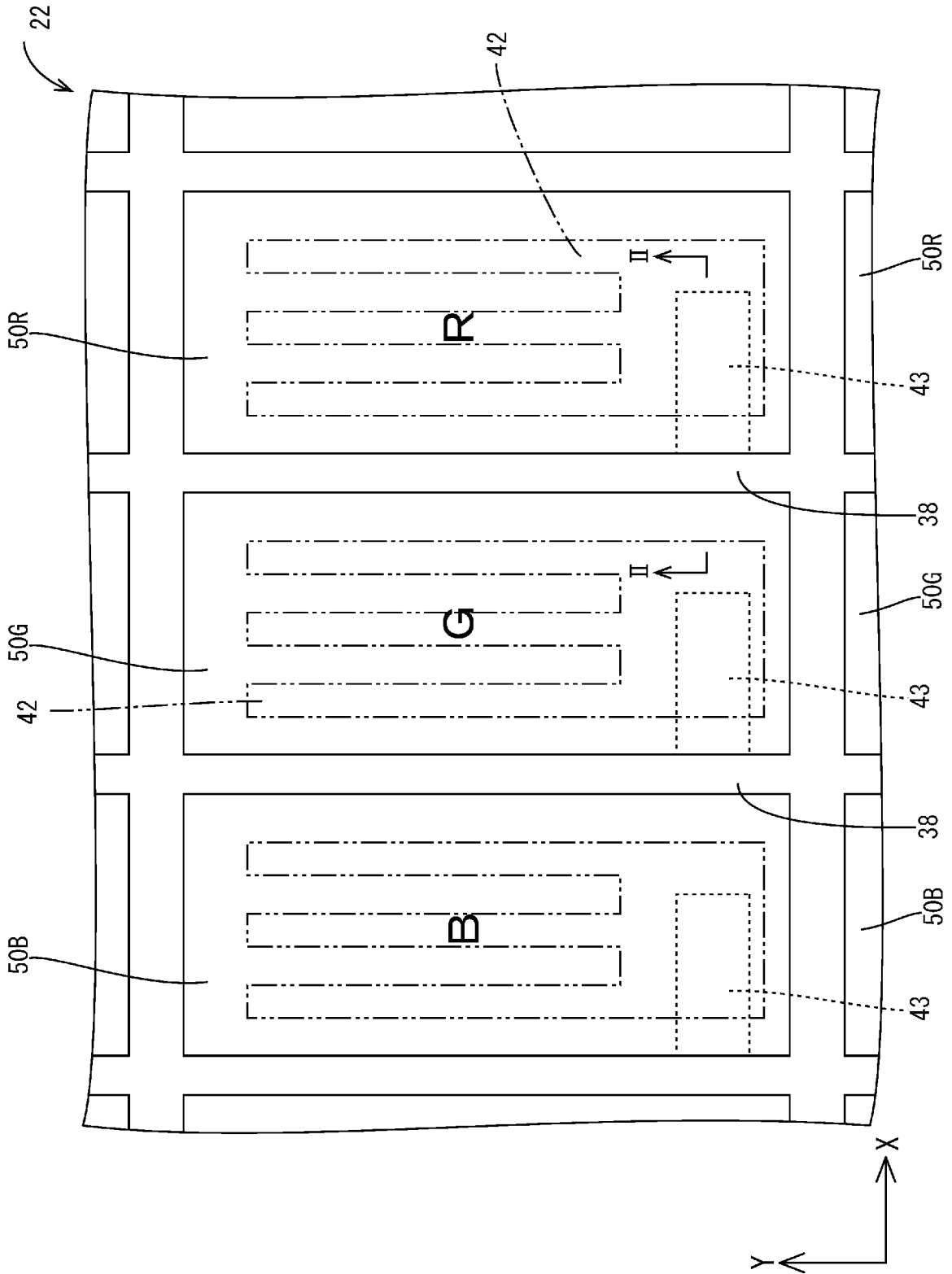
[図1]



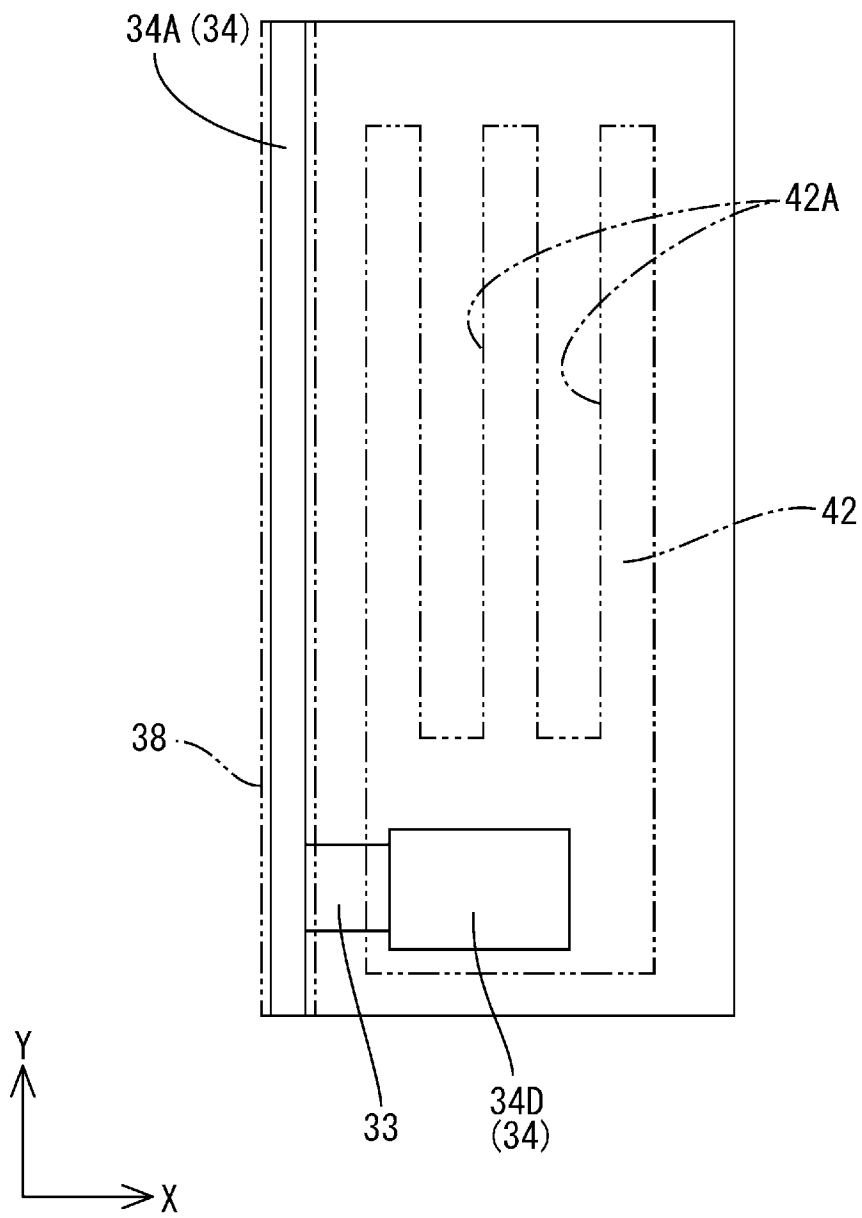
[図2]



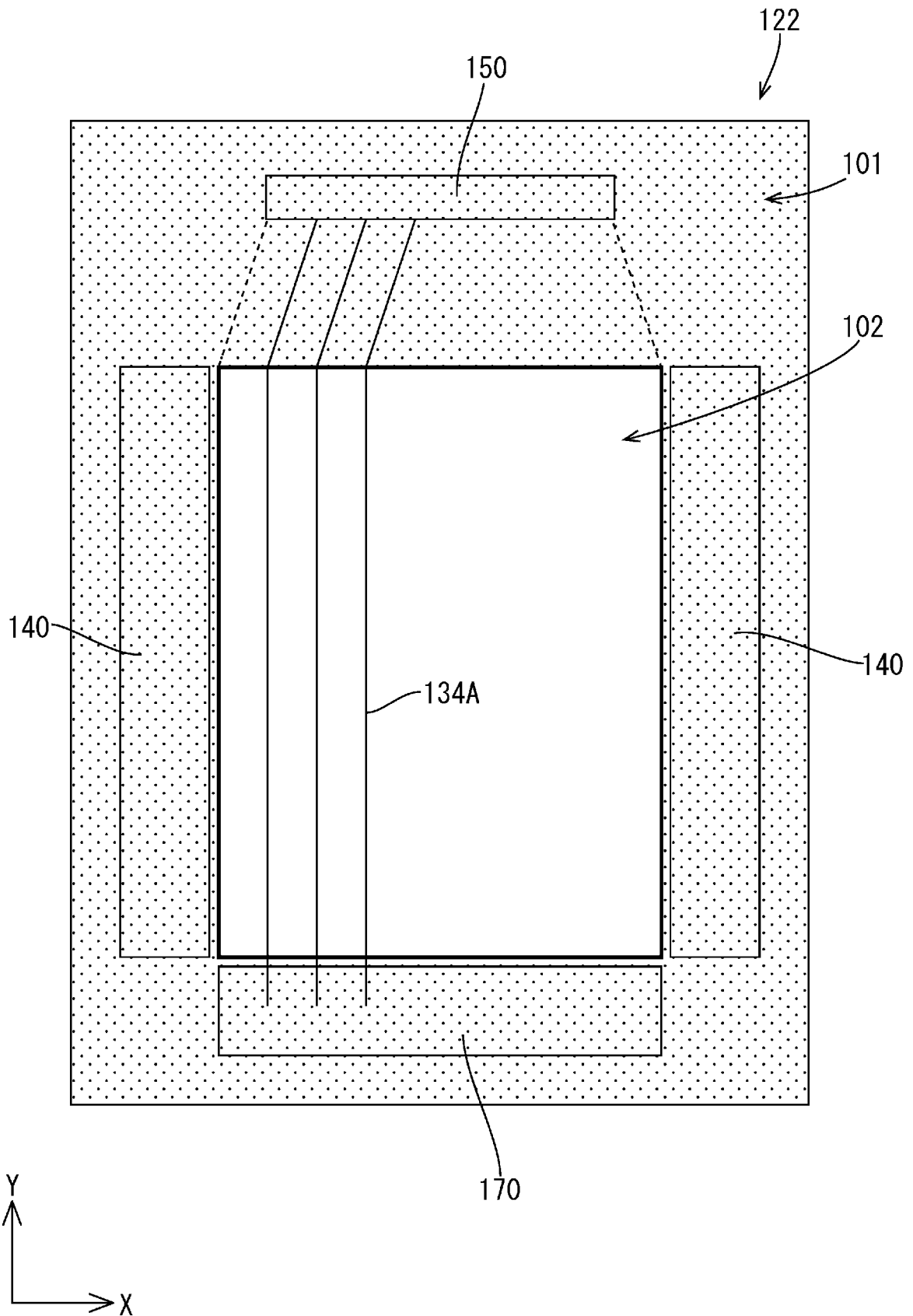
[図3]



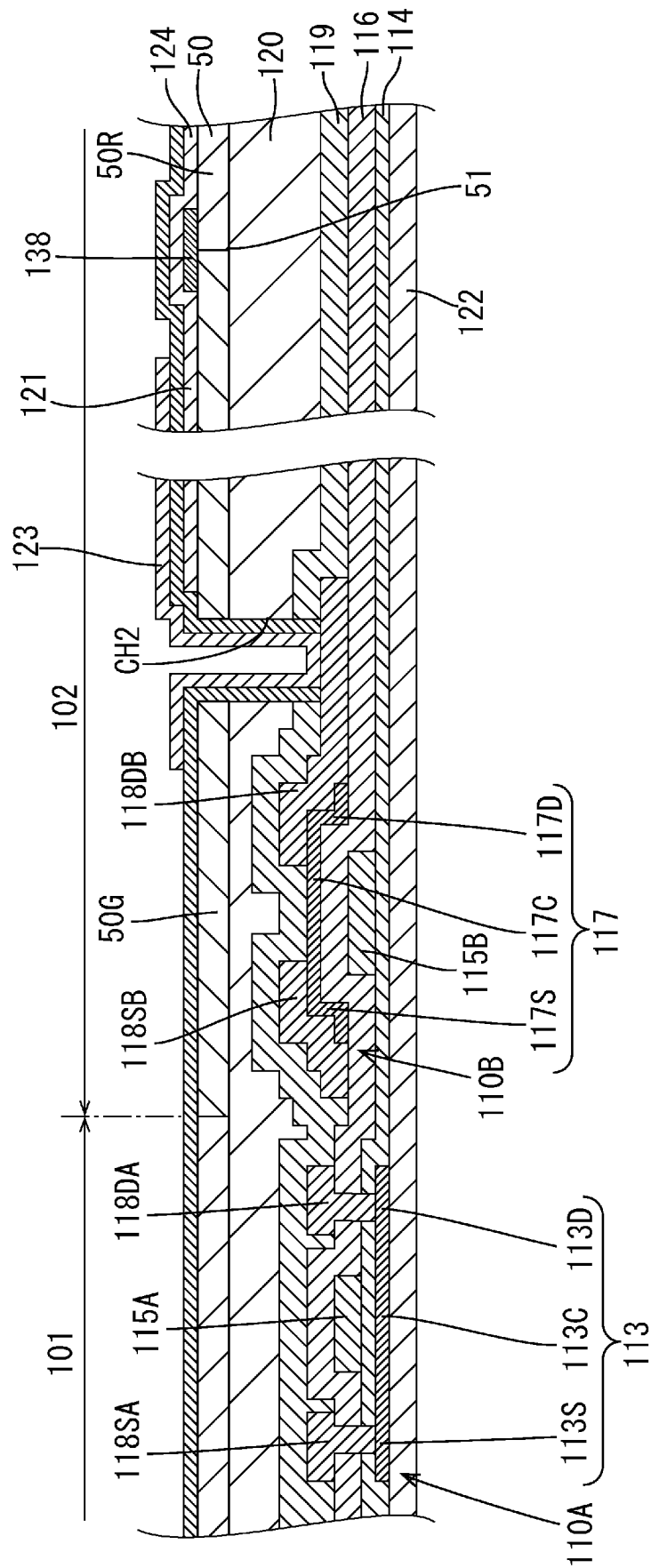
[図4]



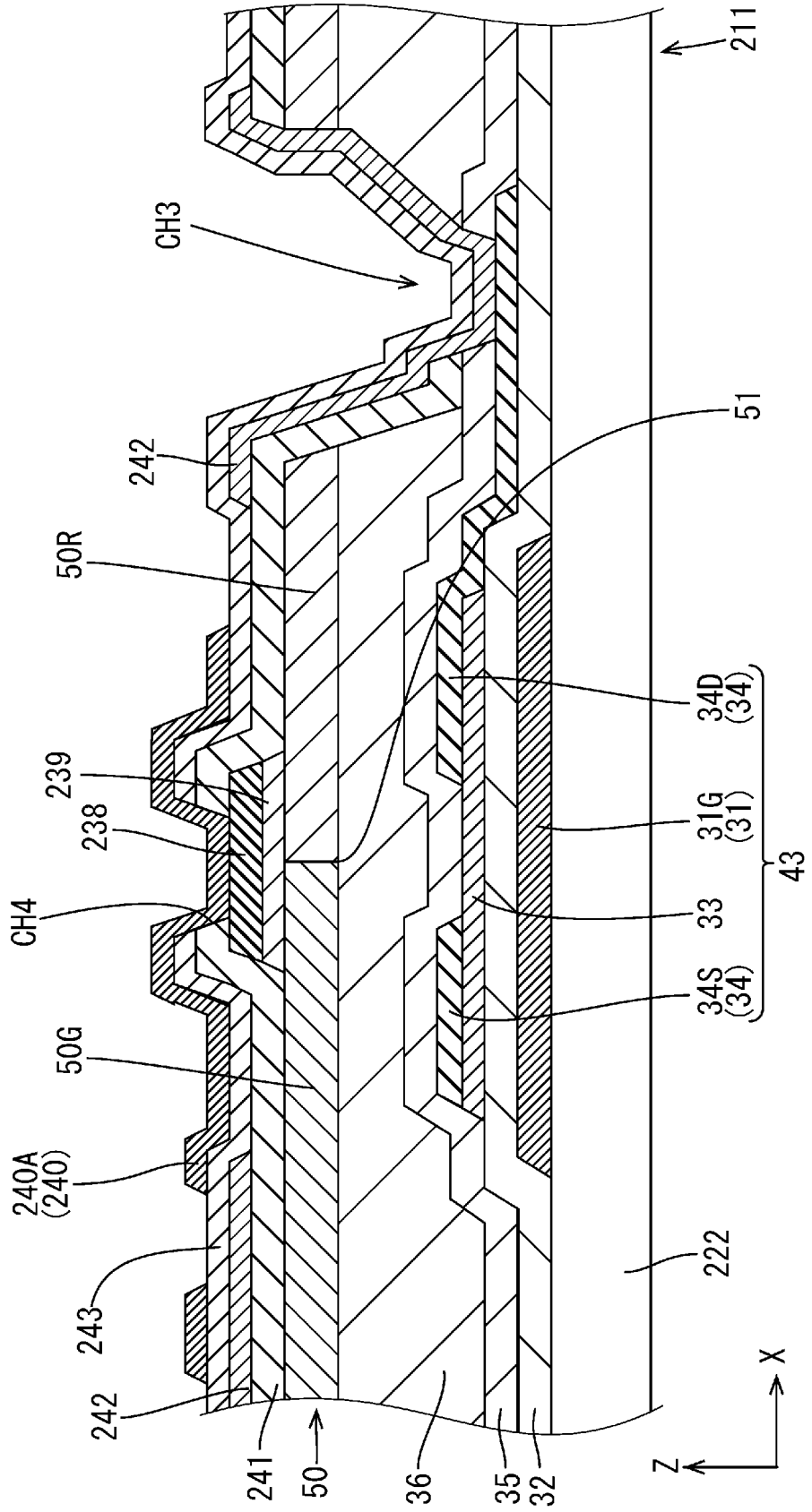
[図5]



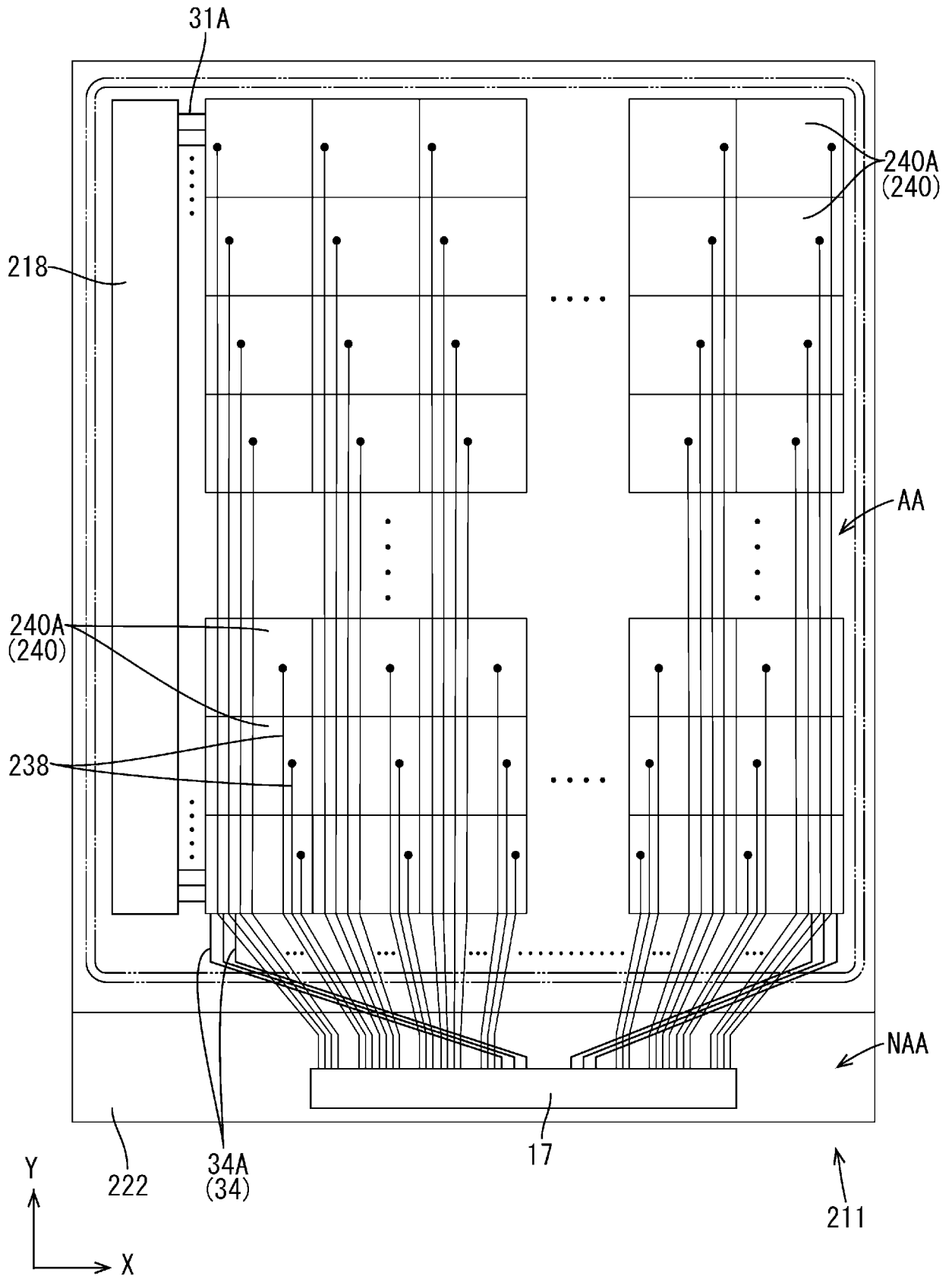
[図6]



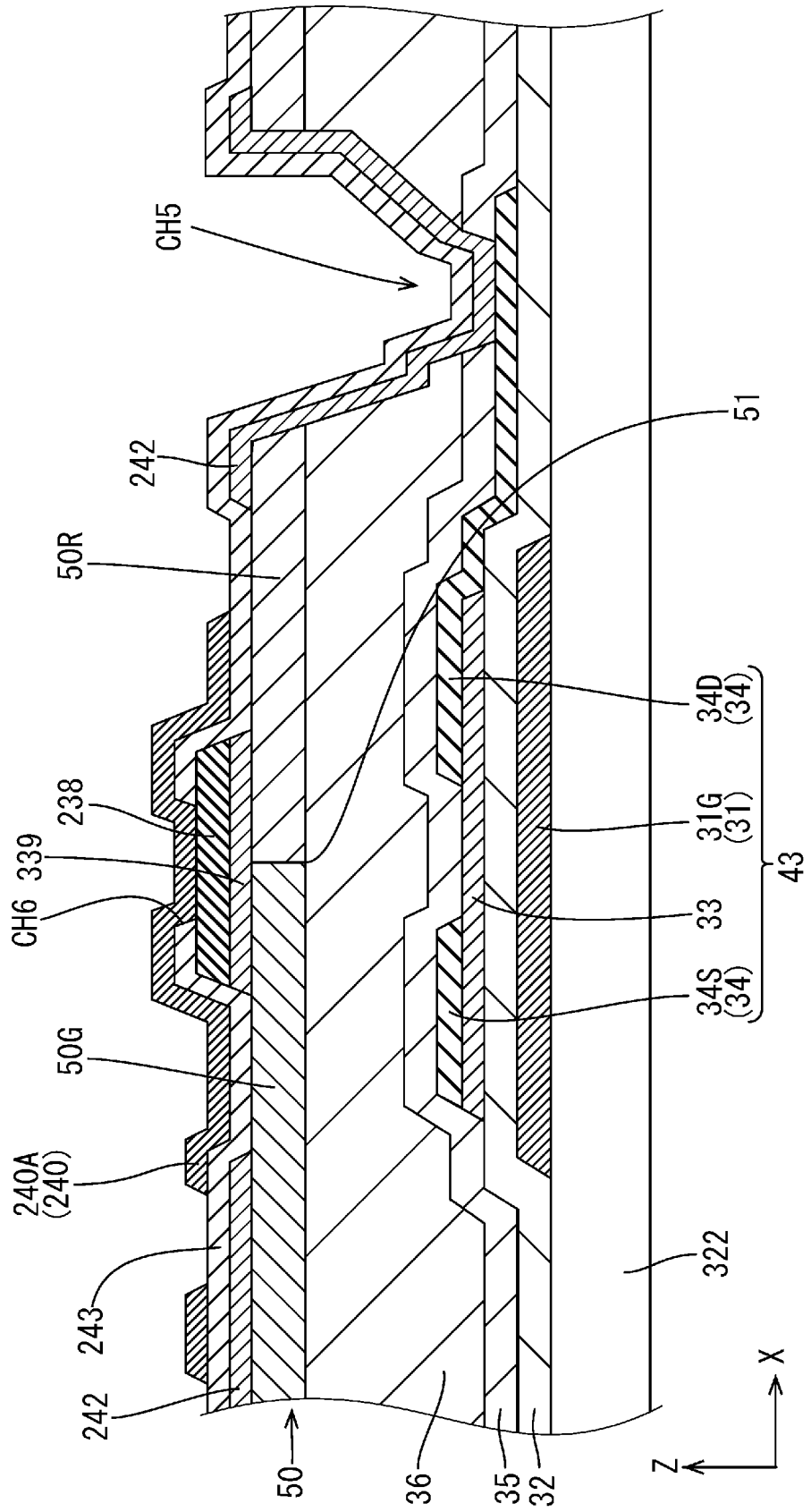
[図7]



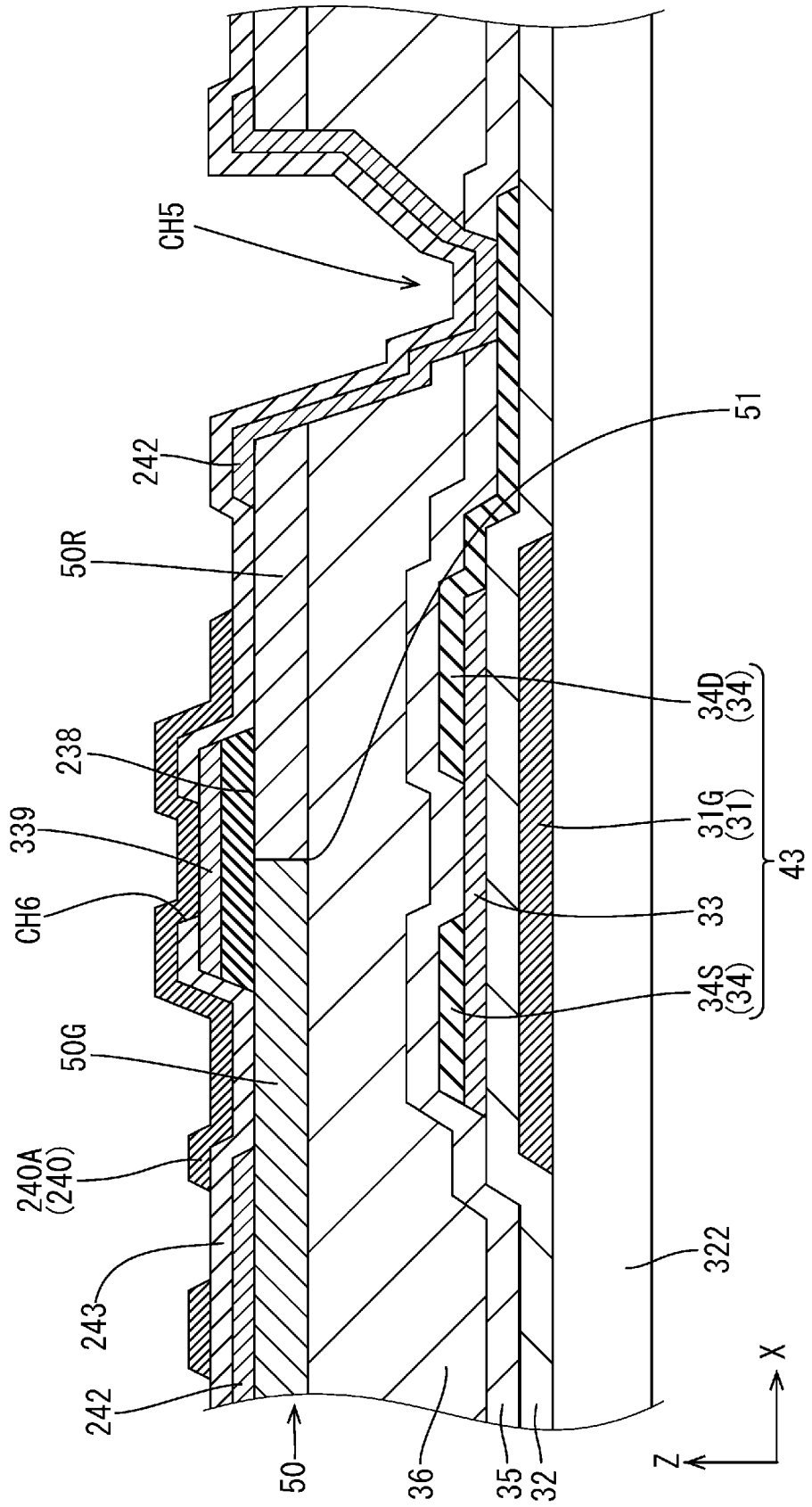
[図8]



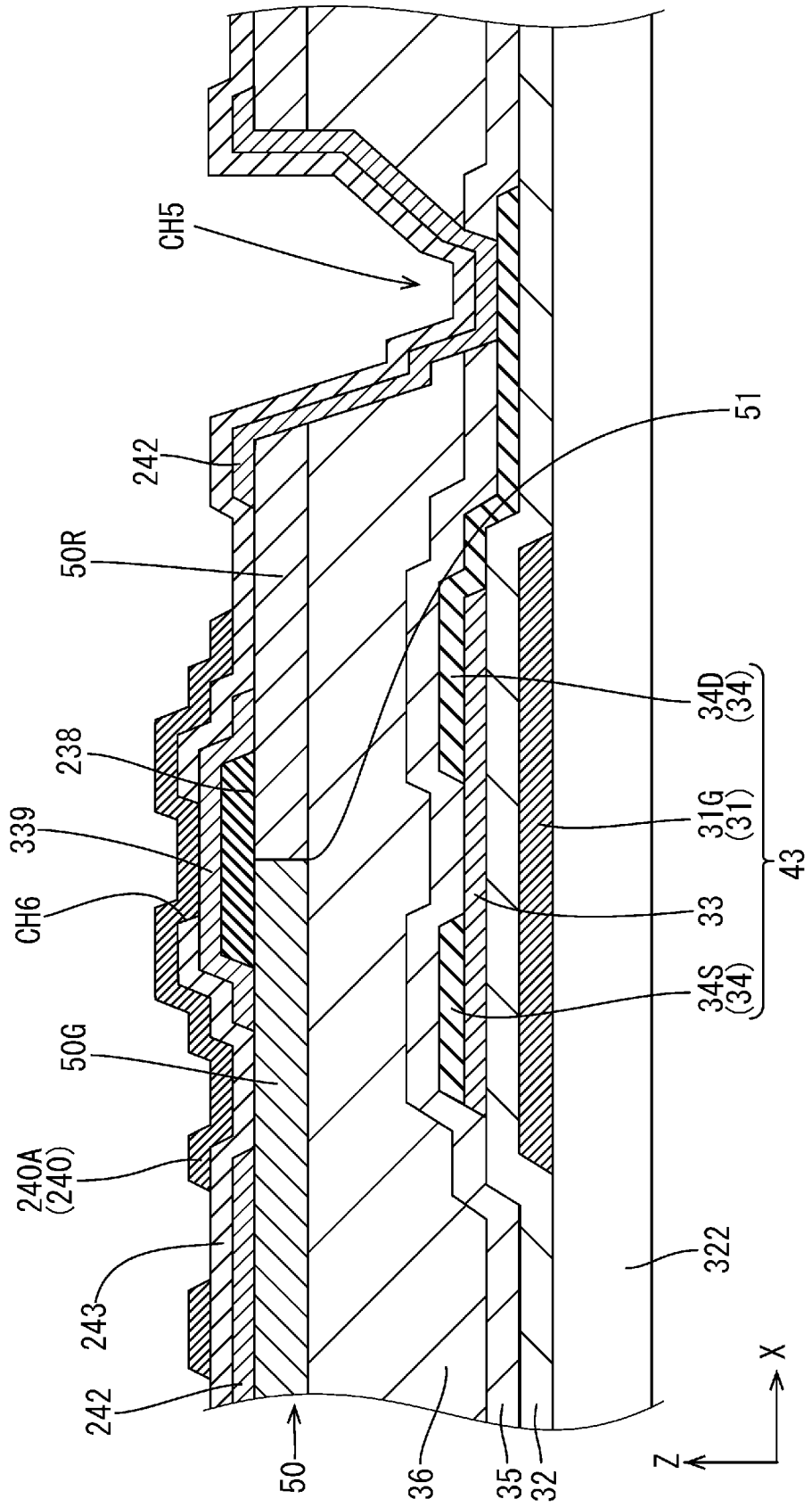
[図9]



[図10]



[図11]



INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2018/021180

A. CLASSIFICATION OF SUBJECT MATTER
Int.Cl. G02F1/1368 (2006.01) i, G06F3/041 (2006.01) i, G06F3/044 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED
Minimum documentation searched (classification system followed by classification symbols)
Int.Cl. G02F1/1368, G06F3/041, G06F3/044

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan	1922-1996
Published unexamined utility model applications of Japan	1971-2018
Registered utility model specifications of Japan	1996-2018
Published registered utility model applications of Japan	1994-2018

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y	JP 2016-191891 A (JAPAN DISPLAY INC.) 10 November 2016, claims, paragraphs [0004]-[0083] (directly shown in paragraphs [0034]-[0036]), fig. 1-31 (directly shown in fig. 7-8) (Family: none)	1-3, 5 4, 6-7
X Y	JP 2016-191893 A (JAPAN DISPLAY INC.) 10 November 2016, claims, paragraphs [0001]-[0086] (directly shown in paragraphs [0034]-[0036]), fig. 1-31 (directly shown in fig. 7-8) (Family: none)	1-3, 5 4, 6-7
Y	WO 2017/077994 A1 (SHARP CORP.) 11 May 2017, claims, paragraphs [0045]-[0047] (Family: none)	4
Y	WO 2016/093127 A1 (SHARP CORP.) 16 June 2016, claims, paragraph [0018] & US 2017/0263201 A1, all claims, and paragraph [0032] & CN 107004393 A	6-7

Further documents are listed in the continuation of Box C. See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier application or patent but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 23 August 2018 (23.08.2018)	Date of mailing of the international search report 04 September 2018 (04.09.2018)
--	--

Name and mailing address of the ISA/ Japan Patent Office 3-4-3, Kasumigaseki, Chiyoda-ku, Tokyo 100-8915, Japan	Authorized officer Telephone No.
--	---

A. 発明の属する分野の分類 (国際特許分類 (IPC))
 Int.Cl. G02F1/1368(2006.01)i, G06F3/041(2006.01)i, G06F3/044(2006.01)i

B. 調査を行った分野
 調査を行った最小限資料 (国際特許分類 (IPC))
 Int.Cl. G02F1/1368, G06F3/041, G06F3/044

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2018年
日本国実用新案登録公報	1996-2018年
日本国登録実用新案公報	1994-2018年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X Y	JP 2016-191891 A (株式会社ジャパンディスプレイ) 2016. 11. 10, 特許請求の範囲、段落【0004】 - 【0083】 (端的に【0034】 - 【0036】)、第1図-第31図 (端的に第7-8図) (ファミリーなし)	1-3, 5 4, 6-7
X Y	JP 2016-191893 A (株式会社ジャパンディスプレイ) 2016. 11. 10, 特許請求の範囲、段落【0001】 - 【0086】 (端的に【0034】 - 【0036】) 第1図-第31図 (端的に第7-8図) (ファミリーなし)	1-3, 5 4, 6-7

C欄の続きにも文献が列挙されている。

パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー	の日の後に公表された文献
「A」 特に関連のある文献ではなく、一般的技術水準を示すもの	「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの	「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)	「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「O」 口頭による開示、使用、展示等に言及する文献	「&」 同一パテントファミリー文献
「P」 国際出願日前で、かつ優先権の主張の基礎となる出願	

国際調査を完了した日
 23. 08. 2018

国際調査報告の発送日
 04. 09. 2018

国際調査機関の名称及びあて先
 日本国特許庁 (ISA/J P)
 郵便番号 100-8915
 東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員) 越河 勉	2 L	9 3 1 3
電話番号 03-3581-1101 内線 3295		

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	WO 2017/077994 A1 (シャープ株式会社) 2017. 05. 11, 請求の範囲、 段落【0045】 - 【0047】 (ファミリーなし)	4
Y	WO 2016/093127 A1 (シャープ株式会社) 2016. 06. 16, 請求の範囲、 段落【0018】 & US 2017/0263201 A1, all claims, and paragraph 【0032】 & CN 107004393 A	6-7