

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4798254号  
(P4798254)

(45) 発行日 平成23年10月19日(2011.10.19)

(24) 登録日 平成23年8月12日(2011.8.12)

(51) Int.Cl.		F I			
<b>HO 1 L</b>	<b>27/146</b>	<b>(2006.01)</b>	<b>HO 1 L</b>	27/14	A
<b>HO 4 N</b>	<b>5/355</b>	<b>(2011.01)</b>	<b>HO 4 N</b>	5/335	5 5 0
<b>HO 4 N</b>	<b>5/369</b>	<b>(2011.01)</b>	<b>HO 4 N</b>	5/335	6 9 0
<b>HO 4 N</b>	<b>5/374</b>	<b>(2011.01)</b>	<b>HO 4 N</b>	5/335	7 4 0

請求項の数 16 (全 36 頁)

(21) 出願番号	特願2009-116682 (P2009-116682)	(73) 特許権者	000004260
(22) 出願日	平成21年5月13日(2009.5.13)		株式会社デンソー
(65) 公開番号	特開2010-267720 (P2010-267720A)		愛知県刈谷市昭和町1丁目1番地
(43) 公開日	平成22年11月25日(2010.11.25)	(74) 代理人	110000578
審査請求日	平成22年8月31日(2010.8.31)		名古屋国際特許業務法人
		(72) 発明者	立野 善英
			愛知県刈谷市昭和町1丁目1番地 株式会
			社デンソー内
		(72) 発明者	菅原 良一
			愛知県刈谷市昭和町1丁目1番地 株式会
			社デンソー内
		審査官	恩田 春香

最終頁に続く

(54) 【発明の名称】 受光デバイス及びその制御方法

(57) 【特許請求の範囲】

【請求項1】

導電型の半導体基板表面に形成された導電型の素子形成領域と、  
 前記素子形成領域の表面に設けられた逆導電型のウェル領域と、  
 前記ウェル領域の表面に設けられ、前記ウェル領域内に発生した電子又は正孔を保持する逆導電型の電荷保持領域と、  
 前記電荷保持領域内の表面に設けられ、電子又は正孔を保持する導電型の第1電荷保持領域と、  
 前記第1電荷保持領域とは別に、前記電荷保持領域内の表面に設けられ、電子又は正孔を保持する導電型の第2電荷保持領域と、  
 前記素子形成領域の表面に設けられ、電子又は正孔を蓄積する、少なくとも1つ以上の逆導電型の電荷蓄積領域と、  
 前記素子形成領域の表面に設けられ、電子又は正孔の排出に用いられる、少なくとも1つ以上の逆導電型の電荷排出領域と、  
 前記第1電荷保持領域における電子又は正孔の保持を制御するために、前記第1電荷保持領域上に光を透過可能な絶縁膜を介して設けられた光を透過可能な第1制御電極と、  
 前記第2電荷保持領域における電子又は正孔の保持を制御するために、前記第2電荷保持領域上に光を透過可能な絶縁膜を介して設けられた光を透過可能な第2制御電極と、  
 前記ウェル領域と電荷蓄積領域とにわたって設けられ、前記両領域間の電子又は正孔の通過を制御する少なくとも1つ以上の電荷転送電極と、

前記ウェル領域と電荷排出領域とにわたって設けられ、前記両領域間の電子又は正孔の通過を制御する電荷排出電極と、

前記電荷蓄積領域と電荷排出領域とにわたって設けられ、前記両領域間の電子又は正孔の通過を制御する電荷リセット電極と、

を備えたことを特徴とする受光デバイス。

【請求項 2】

前記導電型の第 1 電荷保持領域及び第 2 電荷保持領域は、等価に形成されることを特徴とする請求項 1 に記載の受光デバイス。

【請求項 3】

前記第 1 制御電極及び第 2 制御電極は、等価に形成されることを特徴とする請求項 1 又は 2 に記載の受光デバイス。

10

【請求項 4】

前記受光デバイスを、1 次元又は 2 次元状に複数配置してなることを特徴とする請求項 1 ~ 3 のいずれかに記載の受光デバイス。

【請求項 5】

前記導電型は P 型又は N 型からなり、逆導電型は N 型又は P 型からなることを特徴とする請求項 1 ~ 4 のいずれかに記載の受光デバイス。

【請求項 6】

請求項 1 ~ 5 のいずれかに記載の受光デバイスの制御方法であって、

光源の消灯期間にウェル領域に発生した電子又は正孔のどちらか一方が電荷保持領域に、もう一方が均等に第 1 電荷保持領域及び第 2 電荷保持領域に分離されるように、第 1 制御電極及び第 2 制御電極を制御した後、

20

電荷排出電極を反転することで電荷保持領域から電荷排出領域に電子又は正孔を完全に廃棄させた後、電荷排出電極を反転させ、

光源の点灯期間にウェル領域に発生した電子又は正孔のどちらか一方が電荷保持領域に、もう一方が第 1 電荷保持領域及び第 2 電荷保持領域に分離されるように、第 1 制御電極及び第 2 制御電極を制御した後、

第 1 制御電極又は第 2 制御電極のどちらか一方のみ反転させることで、電荷保持領域に保持された電子又は正孔と反転された電極が備わった第 1 電荷保持領域又は第 2 電荷保持領域に保持された正孔又は電子とを再結合させた後、

30

電荷転送電極を反転することで、電荷保持領域に残存した電子又は正孔を、電荷保持領域から電荷蓄積領域に完全に移動させ、これを受光出力として取り出すことを特徴とする受光デバイスの制御方法。

【請求項 7】

請求項 6 に記載の受光デバイスの制御方法であって、

前記ウェル領域に発生した電子又は正孔のどちらか一方が前記電荷保持領域に、もう一方が前記第 1 電荷保持領域及び前記第 2 電荷保持領域の少なくとも一方に分離されることを特徴とする受光デバイスの制御方法。

【請求項 8】

請求項 6 又は 7 に記載の受光デバイスの制御方法であって、

40

前記第 1 電荷保持領域及び第 2 電荷保持領域に光に応じた同個数の電子又は正孔を発生させるように、前記第 1 制御電極及び第 2 制御電極に印加する電圧を完全に一致させるように制御することを特徴とする受光デバイスの制御方法。

【請求項 9】

請求項 6 ~ 8 のいずれかに記載の受光デバイスの制御方法であって、

前記第 1 電荷保持領域又は第 2 電荷保持領域に保持された正孔又は電子のうち、少なくともどちらか一方が、前記電荷保持領域に保持された電子又は正孔と再結合するように、前記第 1 制御電極又は第 2 制御電極を制御することを特徴とする受光デバイスの制御方法。

【請求項 10】

50

請求項 6 ~ 9 のいずれかに記載の受光デバイスの制御方法であって、

前記光源の消灯期間と点灯期間を同期間にし、光源の点灯期間中に前記電荷保持領域に保持された電子又は正孔の個数から、光源の消灯期間及び点灯期間中に第 1 電荷保持領域又は第 2 電荷保持領域に保持された正孔又は電子の個数のうち、どちらか一方のみを再結合させることで、光源の点灯期間中に発生した電子又は正孔の個数の  $1/2$  を電荷保持領域に残存させることを特徴とする受光デバイスの制御方法。

【請求項 11】

請求項 6 ~ 10 のいずれかに記載の受光デバイスの制御方法であって、

前記光源の消灯期間と点灯期間を同期間にし、光源の消灯期間に、外光に応じた個数でウェル領域に発生した電子又は正孔のどちらか一方が電荷保持領域に、もう一方が均等に第 1 電荷保持領域及び第 2 電荷保持領域に分離されるように、第 1 制御電極及び第 2 制御電極に印加する電圧を完全に一致させるように制御した後、

電荷排出電極に印加する電圧を反転させることで電荷保持領域から電荷排出領域に電子又は正孔が完全に廃棄された後、

電荷排出電極に印加する電圧を反転させ、光源の点灯期間に、外光及び光源に応じた個数でウェル領域に発生した電子又は正孔のどちらか一方が電荷保持領域に、もう一方が均等に第 1 電荷保持領域及び第 2 電荷保持領域に分離されるように、再び第 1 制御電極及び第 2 制御電極に印加する電圧を完全に一致させるように制御した後、

第 1 制御電極又は第 2 制御電極のどちらか一方のみ印加する電圧を反転させることで、光源の点灯期間中に、電荷保持領域に保持された外光及び光源に応じた電子又は正孔と、光源の消灯期間及び点灯期間中に、電圧が反転された電極が備わった第 1 電荷保持領域又は第 2 電荷保持領域に保持された外光及び光源に応じた正孔又は電子とを再結合させることで、光源の消灯期間及び点灯期間中に外光に応じて発生した電子又は正孔の個数を相殺し、光源の点灯期間中に光源に応じて発生した電子又は正孔の個数の  $1/2$  を電荷保持領域に残存させ、

電荷転送電極に印加する電圧を反転させることで、電荷保持領域に残存した電子又は正孔を、電荷保持領域から電荷蓄積領域に完全に移動させ、これを受光出力として取り出すことを特徴とする受光デバイスの制御方法。

【請求項 12】

前記請求項 6 ~ 11 のいずれかに記載の受光デバイスの制御方法であって、

1 次元又は 2 次元に複数配置してなる受光デバイス群のうち、各々隣接する 2 つの受光デバイスをセットとして、それぞれを第 1 の受光デバイス及び第 2 の受光デバイスと定義した時、

測定対象物との距離を測定する測距モードでは、

第 1 の受光デバイスは、光源の第 1 消灯期間中に、外光に応じた個数でウェル領域に発生した電子又は正孔のどちらか一方が電荷保持領域に、もう一方が均等に第 1 電荷保持領域及び第 2 電荷保持領域に分離されるように、第 1 制御電極及び第 2 制御電極に印加する電圧を完全に一致させるように制御した後、

電荷排出電極に印加する電圧を反転させることで電荷保持領域から電荷排出領域に電子又は正孔を完全に廃棄し、

電荷排出電極に印加する電圧を反転させた後、光源からパルス変調されたパルス光を照射し、光源の第 1 点灯期間中に、外光及び対象物からの反射光に応じた個数でウェル領域に発生した電子又は正孔のどちらか一方が電荷保持領域に、もう一方が均等に第 1 電荷保持領域及び第 2 電荷保持領域に分離されるように、再び第 1 制御電極及び第 2 制御電極に印加する電圧を完全に一致させるように制御した後、

第 1 制御電極又は第 2 制御電極のどちらか一方のみ印加する電圧を反転させることで、光源の第 1 点灯期間中に、電荷保持領域に保持された外光及び対象物からの反射光に応じた電子又は正孔と、光源の第 1 消灯期間及び第 1 点灯期間中に、電圧が反転された電極が備わった第 1 電荷保持領域又は第 2 電荷保持領域に保持された外光及び対象物からの反射光に応じた正孔又は電子とを再結合させることで、光源の第 1 消灯期間及び第 1 点灯期間

10

20

30

40

50

中に外光に応じて発生した電子又は正孔の個数を相殺し、光源の第1点灯期間中に対象物からの反射光に応じて発生した電子又は正孔の個数の1/2を電荷保持領域に残存させ、

電荷転送電極に印加する電圧を反転させることで、電荷保持領域に残存した電子又は正孔を、電荷保持領域から電荷蓄積領域に完全に移動させ、これを第1受光出力として取り出すことを特徴とし、

第2の受光デバイスは、光源の第2消灯期間に、外光に応じた個数でウェル領域に発生した電子又は正孔のどちらか一方が電荷保持領域に、もう一方が均等に第1電荷保持領域及び第2電荷保持領域に分離されるように、第1制御電極及び第2制御電極に印加する電圧を完全に一致させるように制御した後、

電荷排出電極に印加する電圧を反転させることで電荷保持領域から電荷排出領域に電子又は正孔を完全に廃棄し、

電荷排出電極に印加する電圧を反転させた後、光源からパルス変調されたパルス光を照射し、光源の第2点灯期間に、外光及び対象物からの反射光に応じた個数でウェル領域に発生した電子又は正孔のどちらか一方が電荷保持領域に、もう一方が均等に第1電荷保持領域及び第2電荷保持領域に分離されるように、再び第1制御電極及び第2制御電極に印加する電圧を完全に一致させるように制御した後、

第1制御電極又は第2制御電極のどちらか一方のみ印加する電圧を反転させることで、光源の第2点灯期間中に、電荷保持領域に保持された外光及び対象物からの反射光に応じた電子又は正孔と、光源の第2消灯期間及び第2点灯期間中に、電圧が反転された電極が備わった第1電荷保持領域又は第2電荷保持領域に保持された外光及び対象物からの反射光に応じた正孔又は電子とを再結合させることで、光源の第2消灯期間及び第2点灯期間中に外光に応じて発生した電子又は正孔の個数を相殺し、光源の第2点灯期間中に対象物からの反射光に応じて発生した電子又は正孔の個数の1/2を電荷保持領域に残存させ、

電荷転送電極に印加する電圧を反転させることで、電荷保持領域に残存した電子又は正孔を、電荷保持領域から電荷蓄積領域に完全に移動させ、これを第2受光出力として取り出すことを特徴とし、

第1受光出力及び第2受光出力をもとに、光源から対象物までの距離を算出することを特徴とする受光デバイスの制御方法。

#### 【請求項13】

前記請求項12に記載の受光デバイスの制御方法であって、

前記第1消灯期間、第1点灯期間及びパルス光の長さは等価であり、第1点灯期間及びパルス光の照射期間は一致しており、前記第2消灯期間と第2点灯期間の長さは等価であり、第2消灯期間及び第2点灯期間の長さは、第1消灯期間、第1点灯期間及びパルス光の長さよりも長いことを特徴とする受光デバイスの制御方法。

#### 【請求項14】

請求項6～13のいずれかに記載の受光デバイスの制御方法であって、

1次元又は2次元に複数配置してなる受光デバイス群のうち、各々隣接する2つの受光デバイスをセットとして、それぞれを第1の受光デバイス及び第2の受光デバイスと定義した時、

測定対象物を撮像する撮像モードでは、

第1の受光デバイス及び第2の受光デバイスともに、光源の消灯期間中に、外光に応じた個数でウェル領域に発生した電子又は正孔のどちらか一方が電荷保持領域に、もう一方が均等に第1電荷保持領域及び第2電荷保持領域に分離されるように、第1制御電極及び第2制御電極に印加する電圧を完全に一致させるように制御した後、電荷転送電極に印加する電圧を反転させることで、電荷保持領域に保持された電子又は正孔を、電荷保持領域から電荷蓄積領域に完全に移動させ、これを受光出力として取り出すことを特徴とする受光デバイスの制御方法。

#### 【請求項15】

請求項12又は13に記載の受光デバイスの制御方法であって、

前記第1受光出力及び第2受光出力をもとに、光源から測定対象物までの距離を算出す

10

20

30

40

50

る測距モードに加え、

更に、前記第 1 の受光デバイス及び第 2 の受光デバイスともに、光源の消灯期間中に、外光に応じた個数でウェル領域に発生した電子又は正孔のどちらか一方が電荷保持領域に、もう一方が均等に第 1 電荷保持領域及び第 2 電荷保持領域に分離されるように、第 1 制御電極及び第 2 制御電極に印加する電圧を完全に一致させるように制御した後、電荷転送電極に印加する電圧を反転させることで、電荷保持領域に保持された電子又は正孔を、電荷保持領域から電荷蓄積領域に完全に移動させ、これを受光出力として取り出すことにより、前記測定対象物を撮像する撮像モードを有することを特徴とする受光デバイスの制御方法。

【請求項 16】

請求項 15 に記載の受光デバイスの制御方法であって、  
前記測距モードと前記撮像モードとは、選択的に切り替え可能であることを特徴とする受光デバイスの制御方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、受光デバイス及びその制御方法に関するものである。

【背景技術】

【0002】

従来から、受光デバイスとして、フォトトランジスタ、CCD/CMOS イメージセンサ等が知られている。これらの受光デバイスは、光の受光強度を電圧変化として読み出すビデオカメラやデジタルカメラ等の撮像素子として、又は、光を伝送媒体とする光通信として、又は、アクティブ光を用いて被写体までの距離に応じた画素値を配列して距離画像データを生成する画像データ生成装置用センサとして、多岐多様にわたって幅広く用いられている。

【0003】

なお、距離画像とは、撮像された被写体までの距離を、画像の濃淡（画素値）にて表したものであり、距離画像を用いることで、広い範囲に位置する複数の被写体までの距離を一度に測定することが可能となる。

【0004】

ところで、これらの用途において、光源による信号光を検出する場合、例えば、周辺監視用センサや、赤外線通信、ロボットビジョン用の距離センサなど、光源による信号光に加えて外光も同時に入射する。このような状況においては、受光強度が外光の分だけ大きくなり、本来得られる信号光出力に上乗せされてしまい、信号光出力が正確に得られなくなる。

【0005】

一方、この種の受光デバイスでは、受光量に応じた電荷を発生蓄積させているが、蓄積できる受光量には限界があるため、受光量が増加するとともに飽和する。すなわち、信号光に加えて強烈な外光が入射した場合には、背景光による受光量だけで、受光デバイスが飽和してしまい、信号光を取り出せなくなってしまう。

【0006】

また、信号光と外光とが混在していると、外光が時間的に変動する場合は、上乗せされる受光強度も変動する。この結果、信号光と外光を分離できなくなってしまう。

以上のような問題を解決するために、受光デバイスの出力から信号光と外光を分離する技術（特許文献 1、2 参照）が提案されている。

【0007】

特許文献 1 の技術では、光源を間欠的に点灯させ、光源の点灯期間と光源の消灯期間との受光出力の差分をとることにより、外光のみの成分を除去することが考えられている。つまり、外光が変動しない微小期間において、信号光と外光との成分を含む点灯期間の受光出力から、外光に対応する成分のみを含む消灯期間の受光出力を減算することにより、

10

20

30

40

50

受光出力の差分を求める。これにより、外光の成分の割合を落として、信号光の成分の割合を高めることが可能になる。

【0008】

特許文献2の技術では、受光デバイス内部で、電子及び正孔を目的キャリア、非目的キャリアとして別々に蓄積させ、光源の点灯期間と消灯期間との受光出力の差分を選択的に再結合させることによって、外光のみの成分を除去することが考えられている。この技術では、電子正孔対レベルで電荷をキャンセルさせることが可能であると同時に、受光デバイスの外に読み出す前に外光の成分の除去を完了させることが可能であるため、外光による飽和を防止して信号光の成分を抽出することができ、光のダイナミックレンジを大幅に向上させることが可能になる。

10

【先行技術文献】

【特許文献】

【0009】

【特許文献1】特開2004-294420号公報

【特許文献2】特開2005-303268号公報

【発明の概要】

【発明が解決しようとする課題】

【0010】

しかしながら、特許文献1に記載の受光デバイスでは、信号光と光源本来の位相差を検出するためには、1個の受光デバイスに対して最低でも2つの電荷蓄積ノードを必要とするので、画素内部の処理回路が大きくなってしまふ。

20

【0011】

また、信号光と外光とを分離し、外光の影響を除去するためには、外光による電荷を蓄積するための電荷蓄積ノードがもう一つ余分に必要となり、さらに画素内部の処理回路が大きくなってしまふ。この結果、1画素あたりに占めるトランジスタ数が大幅に増大し、高画素化には不向きな構成となることが予想される。

【0012】

更に、外光の影響を除去するためには、信号光と外光の成分を含む、光源の点灯期間の受光出力と、外光のみの成分を含む、光源の消灯期間の受光出力というように、最低2回の出力動作を要するため、1回の信号光成分を検出するまでの応答性が低下する。

30

【0013】

しかも、遠方からの反射光や、黒の被写体又は反射率の低い被写体からの反射光のように、微弱な信号を取り扱う場合には、信号の受光量を増加させるために、受光デバイスへの受光における積分時間を増加させなければならない。この場合、1回の信号光成分を検出するまでの応答性がさらに低下するだけでなく、外光成分の受光出力の時間遅れが大きくなってしまひ、外光の受光強度が変動してしまふ可能性がある。この結果、正確に外光の成分を除去できなくなることが予想される。

【0014】

更に、外光の成分を効率よく除去するためには、各電荷蓄積ノードは飽和してはいけない。つまり、受光した電荷を各電荷蓄積ノードに転送させ、その時の受光出力を電圧値として画素の外へ読み出すため、強烈な光が入射した場合は、転送後に電荷蓄積ノード自体が飽和してしまひ、本来の正しい受光出力が得られなくなる。この結果、各電荷蓄積ノードの飽和限界を超える外光のもとでは、信号光の成分の検出ができなくなってしまう。

40

【0015】

そこで、前記特許文献1に記載の受光デバイスの問題を解決するために、特許文献2に記載の受光デバイスでは、画素内の電荷蓄積ノードの飽和を防止するために、受光部内に電子正孔対を別々に保持させ、受光部内の制御電極を制御することによって、電子と正孔を別々に保持、廃却、再結合といった操作を与えることが可能な構成をとっている。

【0016】

つまり、光源の消灯期間である外光の成分の電荷を電子と正孔に分けて保持させ、一旦

50

、電子のみを廃却した後、続いて、光源の点灯期間である信号光と外光の成分の電子と正孔に分けて保持させ、その後、電子正孔対を再結合させて残った残存電荷を信号光の成分のみである受光強度として電荷蓄積ノードへ転送させることによって、外光の成分が存在しない本来の信号光成分として出力可能としている。

【0017】

しかしながら、特許文献2に記載の受光デバイスでは、上記の再結合後の残存電荷を信号光とするためには、光強度による電子正孔対の発生個数比を2:1に調整しなければならず、これをデバイスの機能として追加しなければ成立しない。この発生個数比は、素子構造(例えば、電子保持領域と正孔保持領域との配置関係、形状、寸法、不純物濃度など)及び電子と正孔との移動度の差に依存するため、プロセスの荒さ精度で決まってくる。

10

【0018】

また、電子正孔対を制御するための制御電極の配置や印加する電圧の大きさによっても、ポテンシャル障壁の高さやポテンシャル井戸の深さが変化するため、発生個数比が変化してしまい、そのため、電子正孔対の発生個数をデバイス上で正確に2:1とすることは現実的にきわめて困難である。

【0019】

更に、受光デバイス自体の断面構造が複雑であり、特殊プロセスを用いないと形成できない。このため、工程が複雑になり開発コスト及び開発期間が増大してしまい、競争力が低下する。また、自社プロセスを有しないメーカがデバイスのチューニングを実施することは極めて困難であり、敷居が高く市場発展の妨げとなる。

20

【0020】

本発明は、かかる問題を鑑みてなされたもので、外光による画素蓄積ノードの飽和を防止して、信号光のみ分離抽出できるようにすることで、信号光に対するダイナミックレンジを向上させる受光デバイス及びその制御方法を提供するとともに、特殊プロセスを用いず、安価で構造が単純なデバイスを提供することを目的とする。

【課題を解決するための手段】

【0021】

請求項1の発明では、導電型の半導体基板表面に形成された導電型の素子形成領域と、前記素子形成領域の表面に設けられた逆導電型のウェル領域と、前記ウェル領域の表面に設けられ、前記ウェル領域内に発生した電子又は正孔を保持する逆導電型の電荷保持領域と、前記電荷保持領域内の表面に設けられ、電子又は正孔を保持する導電型の第1電荷保持領域と、前記第1電荷保持領域とは別に、前記電荷保持領域内の表面に設けられ、電子又は正孔を保持する導電型の第2電荷保持領域と、前記素子形成領域の表面に設けられ、電子又は正孔を蓄積する、少なくとも1つ以上の逆導電型の電荷蓄積領域と、前記素子形成領域の表面に設けられ、電子又は正孔の排出に用いられる、少なくとも1つ以上の逆導電型の電荷排出領域と、前記第1電荷保持領域における電子又は正孔の保持を制御するために、前記第1電荷保持領域上に光を透過可能な絶縁膜を介して設けられた光を透過可能な第1制御電極と、前記第2電荷保持領域における電子又は正孔の保持を制御するために、前記第2電荷保持領域上に光を透過可能な絶縁膜を介して設けられた光を透過可能な第2制御電極と、前記ウェル領域と電荷蓄積領域とにわたって設けられ、前記両領域間の電子又は正孔の通過を制御する少なくとも1つ以上の電荷転送電極と、前記ウェル領域と電荷排出領域とにわたって設けられ、前記両領域間の電子又は正孔の通過を制御する電荷リセット電極と、を備えたことを特徴とする。

30

40

【0022】

ここで、素子形成領域とは、Sトランジスタなどの半導体素子を形成するための領域のことであり、ウェル領域とは、極性の異なる半導体素子を同一基板上に形成するために設けられた領域のことである。

【0023】

また、導電性及び逆導電性とは、半導体の極性が異なることを示しており、例えばp型

50

を導電性とした場合は、その逆導電性とはn型のことであり、逆に、n型を導電性とした場合は、その逆導電性とはp型のことである。従って、例えば逆導電型の電荷保持領域をn型とした場合、保持する電荷は電子(-)であり、導電型の第1、第2電荷保持領域をp型とした場合、保持する電荷は正孔(+ )である。

【0024】

この構成によれば、光源の点灯及び消灯期間で生じる信号光及び外光が半導体基板表面に入射した場合、第1制御電極及び第2制御電極、電荷保持領域、第1電荷保持領域及び第2電荷保持領域を備えることで、例えば、電荷保持領域に電子を、第1電荷保持領域及び第2電荷保持領域に正孔をそれぞれ分離して保持又は再結合することが可能となる。よって、必要な信号光成分の電荷のみ分離できるので、外光成分によるノイズ電荷を極力排除できるようになる。

10

【0025】

また、電荷排出電極及び電荷排出領域を備えることによって、外光で生じる電荷を電荷排出領域へ排出することが可能となり、外光による飽和を極力抑えられるから、高照度環境下においても精度の良い信号光を得ることが可能となる。

【0026】

更に、電荷転送電極及び電荷転送領域を備えることによって、電荷保持領域で分離した信号光成分の例えば電子を電荷転送領域へ取り出すことを可能とすることで、たった1つの蓄積ノードで外光成分を取り除いた信号光成分を検出可能となり、画素の回路規模を抑えることが可能である。

20

【0027】

しかも、光源の点灯及び消灯期間を連続して受光デバイス内で処理できるため、たった1回の出力動作で信号光出力を得られるので、応答性が向上し、高速移動体のような変動の大きい対象物の信号出力を精度よく得ることが可能となる。

【0028】

その上、受光デバイスの構造が単純で、かつ困難なデバイスのチューニングを施す必要が無いので、工程数減少による開発期間の短縮及び低コスト化を実現できる。

この様に、本発明によれば、外光による画素蓄積ノードの飽和を防止して、信号光のみ分離抽出できるようにすることで、信号光に対するダイナミックレンジを向上させる受光デバイスを実現できるとともに、特殊プロセスを用いず、安価で構造が単純なデバイスを実現できる。

30

【0029】

請求項2の発明では、前記導電型の第1電荷保持領域及び第2電荷保持領域は、等価に形成されることを特徴とする。

ここで、等価とは、各領域の平面形状や深さ等の領域の寸法形状が同一で、同様に電荷を保持できる機能を有することをいう。

【0030】

この構成によれば、第1及び第2電荷保持領域の大きさや深さを等価にすることによって、電荷の蓄積容量が同じとなるため、光源の点灯及び消灯期間に生じる信号光及び外光成分の正孔を1:1で振り分けることが可能となる。そのため、複雑な受光デバイスのチューニングがなくとも発生電荷を等価に振り分けられるから、複雑なプロセス開発を必要とせず開発期間を短縮できる。

40

【0031】

請求項3の発明では、前記第1制御電極及び第2制御電極は、等価に形成されることを特徴とする。

この構成によれば、第1及び第2制御電極の大きさや深さを等価にし、更には第1電荷保持領域及び第2電荷保持領域との配置関係を等価(即ち、対応する各電極と各領域との配置を同じ)にすることで、それぞれの制御電極に加える電圧(印加電圧)をまったく同じように制御できる。よって、光源の点灯及び消灯期間に生じた信号光及び外光成分の電子正孔対を1:1で分離及び保持できるから、複雑な受光デバイスのチューニングがなく

50

とも発生電荷を等価に振り分けられ、複雑なプロセス開発を必要とせず開発期間を短縮できる。

【0032】

請求項4の発明では、前記受光デバイスを、1次元又は2次元状に複数配置してなることを特徴とする。

この構成によれば、受光デバイスを複数配列するから、外光を取り除いた信号光出力を複数得られることになり、高画素数の画像表示や領域内の測距センサの出力として扱うことが可能となる。

【0033】

請求項5の発明では、前記導電型はP型又はN型からなり、逆導電型はN型又はP型からなることを特徴とする。

この構成によれば、半導体基板の導電型を選ぶことなく受光デバイスを形成することができるから、使用分野の用途に合った受光デバイスを選択することができ、半導体基板の制約なく幅広く取り扱うことが可能となる。

【0034】

請求項6の発明では、請求項1～5のいずれかに記載の受光デバイスの制御方法であって、光源の消灯期間にウェル領域に発生した電子又は正孔のどちらか一方が電荷保持領域に、もう一方が均等に第1電荷保持領域及び第2電荷保持領域に分離されるように、第1制御電極及び第2制御電極を制御した後、電荷排出電極を反転することで電荷保持領域から電荷排出領域に電子又は正孔を完全に廃棄させた後、電荷排出電極を反転させ、光源の点灯期間にウェル領域に発生した電子又は正孔のどちらか一方が電荷保持領域に、もう一方が第1電荷保持領域及び第2電荷保持領域に分離されるように、第1制御電極及び第2制御電極を制御した後、第1制御電極又は第2制御電極のどちらか一方のみ反転させることで、電荷保持領域に保持された電子又は正孔と反転された電極が備わった第1電荷保持領域又は第2電荷保持領域に保持された正孔又は電子とを再結合させた後、電荷転送電極を反転することで、電荷保持領域に残存した電子又は正孔を、電荷保持領域から電荷蓄積領域に完全に移動させ、これを受光出力として取り出すことを特徴とする。

【0035】

この方法によれば、光源の消灯期間で生じる外光が半導体基板表面に入射した場合、第1制御電極及び第2制御電極を制御することで、電荷保持領域に電子又は正孔を、第1電荷保持領域及び第2電荷保持領域に正孔又は電子をそれぞれ分離して保持した後に、電荷排出電極を反転して電荷保持領域の電子又は正孔を電荷排出領域に排出できる。よって、外光成分の電子正孔対のうち一方を保持しながら、もう一方を効率よく除去することが可能となり、外光電荷の情報を記憶しながら外光による飽和を極力防止することが可能となる。

【0036】

続いて、光源の点灯期間で生じる信号光及び外光が半導体基板表面に入射した場合、制御電極のどちらか一方のみを反転制御することで、保持された電子正孔対が2：1の比率で再結合される。よって、消灯期間に保持された外光成分の正孔又は電子と合わさって、外光成分の電子正孔対を効率よく除去しながら信号光成分の電子又は正孔を残存させることができるため、効率よく信号電荷を受光出力して取り出すことが可能となる。

【0037】

また、たった1つの蓄積ノードで、外光成分を取り除いた信号光成分を検出可能となり、画素の回路規模を抑えることが可能である。

更に、光源の点灯及び消灯期間を連続して受光デバイス内で処理できるため、たった1回の出力動作で信号光出力を得られる。よって、応答性が向上し、高速移動体のような変動の大きい対象物の信号出力を精度よく得られることが可能となる。

【0038】

その上、受光デバイスの構造が単純で、かつ困難なデバイスのチューニングを施す必要が無い場合、工程数減少による開発期間の短縮及び低コスト化を実現できる。

請求項7の発明では、請求項6に記載の受光デバイスの制御方法であって、前記ウェル領域に発生した電子又は正孔のどちらか一方が前記電荷保持領域に、もう一方が前記第1電荷保持領域及び前記第2電荷保持領域の少なくとも一方に分離されることを特徴とする。

【0039】

この方法によれば、第1制御電極又は第2制御電極に印加する電圧制御のみで電子又は正孔を別々に保持又は再結合することが可能となるため、受光デバイス内に2つの独立したメモリ機能と消去機能を両立させることが可能となるので、電圧として出力することなく受光デバイス内で電荷レベルの演算を実現できる。よって、周辺回路として余分なメモリが不要で、回路規模を抑えることが可能である。

10

【0040】

請求項8の発明では、請求項6又は7に記載の受光デバイスの制御方法であって、前記第1電荷保持領域及び第2電荷保持領域に光に応じた同個数の電子又は正孔を発生させるように、前記第1制御電極及び第2制御電極に印加する電圧を完全に一致させるように制御することを特徴とする。

【0041】

この方法によれば、それぞれの制御電極の電圧制御のみで、同個数の電子又は正孔を発生させることが可能となり、複雑な受光デバイスのチューニングがなくとも発生電荷を等価に振り分けられるから、複雑なプロセス開発を必要とせず開発期間を短縮できる。

【0042】

請求項9の発明では、請求項6～8のいずれかに記載の受光デバイスの制御方法であって、前記第1電荷保持領域又は第2電荷保持領域に保持された正孔又は電子のうち、少なくともどちらか一方が、前記電荷保持領域に保持された電子又は正孔と再結合するように、前記第1制御電極又は第2制御電極を制御することを特徴とする。

20

【0043】

この方法によれば、それぞれの制御電極を独立制御することで、メモリ機能と消去機能を独立に扱うことが可能となり、電圧として出力することなく受光デバイス内で電荷レベルの演算を実現できる。よって、周辺回路として余分なメモリが不要で、回路規模を抑えることが可能である。

【0044】

請求項10の発明では、請求項6～9のいずれかに記載の受光デバイスの制御方法であって、前記光源の消灯期間と点灯期間を同期にし、光源の点灯期間中に前記電荷保持領域に保持された電子又は正孔の個数から、光源の消灯期間及び点灯期間中に第1電荷保持領域又は第2電荷保持領域に保持された正孔又は電子の個数のうち、どちらか一方のみを再結合させることで、光源の点灯期間中に発生した電子又は正孔の個数の1/2を電荷保持領域に残存させることを特徴とする。

30

【0045】

この方法によれば、それぞれの制御電極を等価（即ち同じ様に）に制御することで、第1電荷保持領域及び第2電荷保持領域に生じる正孔又は電子と、電荷保持領域に生じる電子又は正孔の発生個数は、1：1：2の比率となる。よって、2回の受光動作で外光成分の電子正孔対の発生個数を同個数にしながら、信号光成分の電子正孔対の発生個数を2：1にすることができる。そのため、外光を効率よく除去しながら、信号光の電子又は正孔の個数の1/2を残存させることが可能となり、かつ外光の飽和を極力抑えることが可能となる。

40

【0046】

請求項11の発明では、請求項6～10のいずれかに記載の受光デバイスの制御方法であって、前記光源の消灯期間と点灯期間を同期にし、光源の消灯期間に、外光に応じた個数でウェル領域に発生した電子又は正孔のどちらか一方が電荷保持領域に、もう一方が均等に第1電荷保持領域及び第2電荷保持領域に分離されるように、第1制御電極及び第2制御電極に印加する電圧を完全に一致させるように制御した後、電荷排出電極に印加す

50

る電圧を反転させることで電荷保持領域から電荷排出領域に電子又は正孔が完全に廃棄された後、電荷排出電極に印加する電圧を反転させ、光源の点灯期間に、外光及び光源に応じた個数でウェル領域に発生した電子又は正孔のどちらか一方が電荷保持領域に、もう一方が均等に第1電荷保持領域及び第2電荷保持領域に分離されるように、再び第1制御電極及び第2制御電極に印加する電圧を完全に一致させるように制御した後、第1制御電極又は第2制御電極のどちらか一方のみ印加する電圧を反転させることで、光源の点灯期間中に、電荷保持領域に保持された外光及び光源に応じた電子又は正孔と、光源の消灯期間及び点灯期間中に、電圧が反転された電極が備わった第1電荷保持領域又は第2電荷保持領域に保持された外光及び光源に応じた正孔又は電子とを再結合させることで、光源の消灯期間及び点灯期間中に外光に応じて発生した電子又は正孔の個数を相殺し、光源の点灯期間中に光源に応じて発生した電子又は正孔の個数の $1/2$ を電荷保持領域に残存させ、電荷転送電極に印加する電圧を反転させることで、電荷保持領域に残存した電子又は正孔を、電荷保持領域から電荷蓄積領域に完全に移動させ、これを受光出力として取り出すことを特徴とする。

10

## 【0047】

この方法によれば、それぞれの制御電極を等価（即ち同様）に制御することで、第1電荷保持領域及び第2電荷保持領域に生じる正孔又は電子と、電荷保持領域に生じる電子又は正孔の発生個数は、 $1:1:2$ の比率となる。よって、2回の受光動作で外光成分の電子正孔対の発生個数を同個数にしながら、信号光成分の電子正孔対の発生個数を $2:1$ にすることができる。そのため、外光を効率よく除去しながら、信号光の電子あるは正孔の個数の $1/2$ を残存させることが可能となり、かつ外光の飽和を極力抑えることが可能となる。

20

## 【0048】

また、精度よく信号光成分の電子又は正孔を受光出力として取り出すことが可能となるため、S/N向上につながられる。

更に、たった1つの蓄積ノードで、外光成分を取り除いた信号光成分を検出可能となり、画素の回路規模を抑えることが可能である。

## 【0049】

しかも、光源の点灯及び消灯期間を連続して受光デバイス内で処理できるため、たった1回の出力動作で信号光出力を得られる。よって、応答性が向上し、高速移動体のような変動の大きい対象物の信号出力を精度よく得られることが可能となる。

30

## 【0050】

その上、受光デバイスの構造が単純で、かつ困難なデバイスのチューニングを施す必要が無い場合、工程数減少による開発期間の短縮及び低コスト化を実現できる。

請求項12の発明では、前記請求項6～11のいずれかに記載の受光デバイスの制御方法であって、1次元又は2次元に複数配置してなる受光デバイス群のうち、各々隣接する2つの受光デバイスをセットとして、それぞれを第1の受光デバイス及び第2の受光デバイスと定義した時、測定対象物との距離を測定する測距モードでは、第1の受光デバイスは、光源の第1消灯期間中に、外光に応じた個数でウェル領域に発生した電子又は正孔のどちらか一方が電荷保持領域に、もう一方が均等に第1電荷保持領域及び第2電荷保持領域に分離されるように、第1制御電極及び第2制御電極に印加する電圧を完全に一致させるように制御した後、電荷排出電極に印加する電圧を反転させることで電荷保持領域から電荷排出領域に電子又は正孔を完全に廃棄し、電荷排出電極に印加する電圧を反転させた後、光源からパルス変調されたパルス光を照射し、光源の第1点灯期間中に、外光及び対象物からの反射光に応じた個数でウェル領域に発生した電子又は正孔のどちらか一方が電荷保持領域に、もう一方が均等に第1電荷保持領域及び第2電荷保持領域に分離されるように、再び第1制御電極及び第2制御電極に印加する電圧を完全に一致させるように制御した後、第1制御電極又は第2制御電極のどちらか一方のみ印加する電圧を反転させることで、光源の第1点灯期間中に、電荷保持領域に保持された外光及び対象物からの反射光に応じた電子又は正孔と、光源の第1消灯期間及び第1点灯期間中に、電圧が反転された

40

50

電極が備わった第1電荷保持領域又は第2電荷保持領域に保持された外光及び対象物からの反射光に応じた正孔又は電子とを再結合させることで、光源の第1消灯期間及び第1点灯期間中に外光に応じて発生した電子又は正孔の個数を相殺し、光源の第1点灯期間中に対象物からの反射光に応じて発生した電子又は正孔の個数の1/2を電荷保持領域に残存させ、電荷転送電極に印加する電圧を反転させることで、電荷保持領域に残存した電子又は正孔を、電荷保持領域から電荷蓄積領域に完全に移動させ、これを第1受光出力として取り出すことを特徴とし、第2の受光デバイスは、光源の第2消灯期間に、外光に応じた個数でウェル領域に発生した電子又は正孔のどちらか一方が電荷保持領域に、もう一方が均等に第1電荷保持領域及び第2電荷保持領域に分離されるように、第1制御電極及び第2制御電極に印加する電圧を完全に一致させるように制御した後、電荷排出電極に印加する電圧を反転させることで電荷保持領域から電荷排出領域に電子又は正孔を完全に廃棄し、電荷排出電極に印加する電圧を反転させた後、光源からパルス変調されたパルス光を照射し、光源の第2点灯期間に、外光及び対象物からの反射光に応じた個数でウェル領域に発生した電子又は正孔のどちらか一方が電荷保持領域に、もう一方が均等に第1電荷保持領域及び第2電荷保持領域に分離されるように、再び第1制御電極及び第2制御電極に印加する電圧を完全に一致させるように制御した後、第1制御電極又は第2制御電極のどちらか一方のみ印加する電圧を反転させることで、光源の第2点灯期間中に、電荷保持領域に保持された外光及び対象物からの反射光に応じた電子又は正孔と、光源の第2消灯期間及び第2点灯期間中に、電圧が反転された電極が備わった第1電荷保持領域又は第2電荷保持領域に保持された外光及び対象物からの反射光に応じた正孔又は電子とを再結合させることで、光源の第2消灯期間及び第2点灯期間中に外光に応じて発生した電子又は正孔の個数を相殺し、光源の第2点灯期間中に対象物からの反射光に応じて発生した電子又は正孔の個数の1/2を電荷保持領域に残存させ、電荷転送電極に印加する電圧を反転させることで、電荷保持領域に残存した電子又は正孔を、電荷保持領域から電荷蓄積領域に完全に移動させ、これを第2受光出力として取り出すことを特徴とし、第1受光出力及び第2受光出力をもとに、光源から対象物までの距離を算出することを特徴とする。

#### 【0051】

この方法によれば、受光デバイスを測距センサとして扱うことが可能となり、利用分野の幅を広げることが可能となる。また、外光による飽和を極力抑えることが可能になるから、測距センサの大きな技術課題である、高照度環境下での測距にも適用することができ、使用範囲の拡大が期待できる。更に、信号光電荷を精度よく検出できるため、S/Nを向上させることができるから、測距センサの検知距離の拡大又は距離分解能の向上が期待できる。しかも、1フレーム期間で測距動作を完了させることができるから、高応答な測距センサが実現でき、高速移動体のような対象物の測距にも適用できるので、使用用途を拡大できる。

#### 【0052】

請求項13の発明では、前記請求項12に記載の受光デバイスの制御方法であって、前記第1消灯期間、第1点灯期間及びパルス光の長さは等価(等しい)であり、第1点灯期間及びパルス光の照射期間は一致しており、前記第2消灯期間と第2点灯期間の長さは等価(等しい)であり、第2消灯期間及び第2点灯期間の長さは、第1消灯期間、第1点灯期間及びパルス光の長さよりも長いことを特徴とする。

#### 【0053】

この方法によれば、外光成分の電荷を効率よく除去しながら、信号光成分の電荷のみ残存させるとともに、第1点等期間に発生した信号光成分の電荷と、第2点等期間に発生した信号光成分の電荷の比率から、対象物の距離を精度よく計測することができる。

#### 【0054】

なお、第2消灯期間及び第2点灯期間の長さは、第1消灯期間、第1点灯期間及びパルス光の長さよりも長いのが、その程度は、例えば第1消灯期間、第1点灯期間及びパルス光の長さに対して、第2消灯期間及び第2点灯期間の長さが2倍以上のように、測定対象物との距離によるパルス光の時間遅れを包含できるぐらい、十分に長いことが好ましい。

【0055】

請求項14の発明では、請求項6～13のいずれかに記載の受光デバイスの制御方法であって、1次元又は2次元に複数配置してなる受光デバイス群のうち、各々隣接する2つの受光デバイスをセットとして、それぞれを第1の受光デバイス及び第2の受光デバイスと定義した時、測定対象物を撮像する撮像モードでは、第1の受光デバイス及び第2の受光デバイスともに、光源の消灯期間中に、外光に応じた個数でウェル領域に発生した電子又は正孔のどちらか一方が電荷保持領域に、もう一方が均等に第1電荷保持領域及び第2電荷保持領域に分離されるように、第1制御電極及び第2制御電極に印加する電圧を完全に一致させるように制御した後、電荷転送電極に印加する電圧を反転させることで、電荷保持領域に保持された電子又は正孔を、電荷保持領域から電荷蓄積領域に完全に移動させ、これを受光出力として取り出すことを特徴とする。

10

【0056】

この方法によれば、受光デバイスを撮像画像センサとして扱うことが可能となり、利用分野の幅を広げることが可能となる。

請求項15の発明では、請求項12又は13に記載の受光デバイスの制御方法であって、前記第1受光出力及び第2受光出力をもとに、光源から測定対象物までの距離を算出する測距モードに加え、更に、前記第1の受光デバイス及び第2の受光デバイスともに、光源の消灯期間中に、外光に応じた個数でウェル領域に発生した電子又は正孔のどちらか一方が電荷保持領域に、もう一方が均等に第1電荷保持領域及び第2電荷保持領域に分離されるように、第1制御電極及び第2制御電極に印加する電圧を完全に一致させるように制御した後、電荷転送電極に印加する電圧を反転させることで、電荷保持領域に保持された電子又は正孔を、電荷保持領域から電荷蓄積領域に完全に移動させ、これを受光出力として取り出すことにより、前記測定対象物を撮像する撮像モードを有することを特徴とする。

20

この方法によれば、測距モードにおける制御と、撮像モードにおける制御とを行うことができる。

請求項16の発明では、請求項15に記載の受光デバイスの制御方法であって、前記測距モードと前記撮像モードとは、選択的に切り替え可能であることを特徴とする。

【0057】

この方法によれば、受光デバイスの構造を変更しなくても、測距センサ又は撮像画像センサとして選択的に扱うことが可能になり、利用分野の幅が拡大するとともに、2つの機能を1チップで実現できるから、低コストかつ省スペースなセンサが実現できる。

30

【図面の簡単な説明】

【0058】

【図1】第1の実施形態に係わる、距離画像生成装置の全体構成を示すブロック図である。

【図2】撮像部の概略構成を示す説明図である。

【図3】単位2画素アレイ回路の構成を示す回路図である。

【図4】単位画素回路の構成を示す回路図である。

40

【図5】第1の実施形態に係わる、受光デバイス（P型半導体基板）の全体構造を破断して示す説明図である。

【図6】第1の実施形態に係わる、制御信号生成部の動作等を示すタイミングチャート図である。

【図7】第1の実施形態に係わる、受光デバイスの動作等を示す説明図である。

【図8】第1の実施形態に係わる、受光デバイスの動作等を示す説明図である。

【図9】第1の実施形態に係わる、受光デバイスの動作等を示す説明図である。

【図10】第1の実施形態に係わる、受光デバイスの動作等を示す説明図である。

【図11】第1の実施形態に係わる、受光デバイスの動作等を示す説明図である。

【図12】第1の実施形態に係わる、受光デバイスの動作等を示す説明図である。

50

【図 1 3】第 1 の実施形態に係わる、受光デバイスの動作の要部を示す説明図である。

【図 1 4】隣り合う 2 画素単位回路 8 0 - 1、8 0 - 2 を用いた距離の算出方法を示す説明図である。

【図 1 5】( a ) パルス光を示す説明図、( b ) パルス光の刻み時間幅  $t$  を示す説明図、( c ) 補正係数テーブルを示す説明図である。

【図 1 6】パルス光の理想と実測との違いを示す説明図である。

【図 1 7】距離  $d$  の補正処理を示すフローチャートである。

【図 1 8】第 2 の実施形態に係わる、制御信号生成部の動作等を示すタイミングチャート図である。

【図 1 9】第 3 の実施形態に係わる、受光デバイス (  $n$  型半導体基板 ) の全体構造である

10

【図 2 0】単位 2 画素アレイ回路の構成を示す回路図である。

【図 2 1】単位画素回路の構成を示す回路図である。

【発明を実施するための形態】

【 0 0 5 9 】

以下、本発明の受光デバイス及びその制御方法の実施形態について、図面を参照しながら説明する。

( 第 1 の実施形態 )

図 1 に、本実施形態の受光デバイス 2 0 0 を用いた画像生成装置 ( ここでは距離画像生成装置 ) 1 の全体構成を表すブロック図を示す。

20

【 0 0 6 0 】

同図に示すように、画像生成装置 1 は、測定対象物  $M$  を撮像して距離画像を生成する装置であり、発光信号  $FL$  に従って周波数変調された光を発生させる発光部 2 と、電荷転送信号  $TG$  と電荷排出信号  $DEG$  に従って測定エリア内を撮像する撮像部 3 と、発光信号  $FL$ 、4 本の独立した電荷保持信号  $PL1$ 、 $PL2$ 、 $PR1$ 、 $PR2$ 、2 本の独立した電荷転送信号  $TG1$ 、 $TG2$  及び 2 本の独立した電荷排出信号  $DEG1$ 、 $DEG2$  を生成する制御信号生成部 4 と、制御信号生成部 4 で画素毎に発光信号  $FL$  と電荷転送信号  $TG1$ 、 $TG2$  と電荷排出信号  $DEG1$ 、 $DEG2$  の開始タイミングや継続時間を制御することにより、撮像部 3 から得られる画素出力に基づいて距離画像又は通常画像を生成したり、測距手段又は撮像手段を選択的に切替えるモード切替え信号を生成する画像生成部 5 とを備

30

【 0 0 6 1 】

このうち、発光部 2 は、近赤外線光を発生させる発光ダイオード (  $LED$  ) 又はレーザーダイオード (  $LD$  ) からなり、発光信号  $FL$  に従って駆動される発光素子 6 と、発光素子 6 の放射光を拡散して、ある測定エリアを照射する拡散レンズ 7 とを備えている。

【 0 0 6 2 】

また、撮像部 3 は、入射された光を電気信号に変換する光電センサ 8 と、測定エリア内から到来する光を集光して光電センサ 8 に入射する集光レンズ 9 とを備えている。

そして、光電センサ 8 は、図 2 ~ 図 4 に示すように、後述する画素回路 1 1 0、1 2 0 の 2 画素を単位回路として、受光面がアレイ状に配置されるように設けられた複数の 2 画素単位回路 8 0 と、各 2 画素単位回路 8 0 から出力される複数の出力を順番に読み出して、画像生成部 5 に供給する読み出し制御回路 8 2 とからなる。

40

【 0 0 6 3 】

ここで、図 3 は 2 画素単位回路 8 1 の構成を示す回路図である。図 3 に示すように、2 画素単位回路 8 0 は、画素回路 1 1 0、1 2 0 の 2 つの画素回路から構成される。便宜上、2 画素単位回路 8 0 にある画素回路 1 1 0、1 2 0 を別名で記載しているが、それぞれの画素回路 1 1 0、1 2 0 の回路構成は同じものである。

【 0 0 6 4 】

また、2 画素単位回路 8 0 内にある画素回路 1 1 0 には、2 本の電荷保持信号  $PL1$  と  $PR1$ 、電荷転送信号  $TG1$  と電荷排出信号  $DEG1$  が供給され、画素回路 1 2 0 には、

50

2本の電荷保持信号PL2とPR2、電荷転送信号TG2と電荷排出信号DEG2が供給されることにより、それぞれの画素回路に独立した電荷保持信号、電荷転送信号及び電荷排出信号のセットが供給される。

#### 【0065】

ここで、図4は、画素回路110の構成を示す回路図である。上述したように、画素回路110、120の回路構成は同じであるため、ここでは、代表して画素回路110について説明する。

#### 【0066】

図4に示すように、画素回路110は、受光強度に応じた電荷を発生させる光電変換素子111と、トランジスタ112、113、114、115、116と、フローティングディフュージョン117とを含んでいる。光電変換素子111は、カソード側がGNDに接続され、アノード側がトランスファトランジスタ112のソースに接続されている。トランスファトランジスタ112のドレインは、リセットトランジスタ113のソース及びソースフォロワトランジスタ114のゲートに接続されている。リセットトランジスタ113及びソースフォロワトランジスタ114のドレインは、VDDに接続されている。ソースフォロワトランジスタ114のソースは、行選択トランジスタ115のドレインに接続されている。また、光電変換素子111のアノード側は、エキゾーストトランジスタ116のソースとも接続されている。エキゾーストトランジスタ116のドレインは、VDDに接続されている。ここで、画素回路110の中で、破線で示した回路を受光デバイス200と呼ぶことにする。

#### 【0067】

図5は、受光デバイス200の断面構造を示している。この受光デバイス200は、同図に示すように、p形の半導体（例えば、シリコン）からなる基板201の表面に積層されたp形の素子形成領域202を備える。また、素子形成領域202の表面には、n形のウェル領域203が形成される。ウェル領域は、素子形成領域202とほぼ厚みが等しいn形の領域であり、ウェル領域203内の表面にn形の電子保持領域204（電荷保持領域）が形成される。

#### 【0068】

さらに、電子保持領域204の表面に、2つの等価な（即ち平面形状や深さが全く等しい）p形の第1正孔保持領域205（第1電荷保持領域）及び第2正孔保持領域206（第2電荷保持領域）が形成される。第1正孔保持領域205及び第2正孔保持領域206の表面には、酸化膜（例えば、シリコン酸化膜）からなる絶縁層215を介して、それぞれ2つの等価で透明な第1制御電極207及び第2制御電極208が形成される。第1制御電極207には電荷保持信号PLが接続されており、第2制御電極208には電荷保持信号PRが接続されている。ウェル領域203を除く素子形成領域202の上方には、遮光層216が形成されている。ウェル領域203には遮光層216が形成されていないため、感光部として作用する。

#### 【0069】

なお、ウェル領域203、電子保持領域204、第1正孔保持領域205、第2正孔保持領域206、絶縁層215を介した第1制御電極207及び第2制御電極208の全体の構成は、前記図4に示す光電変換素子111と対応している。

#### 【0070】

素子形成領域202の表面において、ウェル領域203の一方（図5左側）には、n形のドレイン領域209（電荷排出領域）が形成され、ウェル領域203及びドレイン領域209の間の素子形成領域202の表面には、絶縁層215を介して電荷排出電極210が形成される。電荷排出電極210には電荷排出信号DEGが接続されている。ドレイン領域209の表面には、コンタクトを介してVDDに接続されている。これは前記図4に示すエキゾーストトランジスタ116と対応している。

#### 【0071】

また、素子形成領域202の表面において、ウェル領域のもう一方（図5左側）には、

10

20

30

40

50

n形のドレイン - ソース領域 2 1 1 (電荷蓄積領域) が形成され、ウェル領域 2 0 3 及びドレイン - ソース領域 2 1 1 の間の素子形成領域 2 0 2 の表面には、絶縁層 2 1 5 を介して電荷転送電極 2 1 2 が形成される。電荷転送電極 2 1 2 には電荷転送信号 T G が接続されている。これは前記図 4 に示すトランスファトランジスタ 1 1 2 と対応している。

【 0 0 7 2 】

また、素子形成領域 2 0 2 の表面において、ドレイン - ソース領域 2 1 1 の一方 (図 5 右側) には、n形のドレイン領域 2 1 4 (電荷排出領域) が形成され、ドレイン - ソース領域 2 1 1 とドレイン領域 2 1 4 の間の素子形成領域 2 0 2 の表面には、絶縁層 2 1 5 を介して電荷リセット電極 2 1 3 が形成される。電荷リセット電極 2 1 3 には、電荷リセット信号 R S T が接続されている。ドレイン領域 2 1 4 の表面には、コンタクトを介して V D D に接続されている。これは、前記図 4 に示すリセットトランジスタ 1 1 3 に対応している。また、ドレイン - ソース領域 2 1 1 は、前記図 4 に示すフローティングディフュージョン 1 1 7 と対応している。

【 0 0 7 3 】

なお、ドレイン領域 2 0 9 及びドレイン領域 2 1 4 は、便宜上、別々の領域として定義したが、コンタクトを介して共通で接続するため、デバイス面積の最適化のため、ドレイン領域 2 0 9 及びドレイン領域 2 1 4 は一つのドレイン領域として取り扱ってもよい。

【 0 0 7 4 】

また、本実施形態では、p形の半導体基板からなるn形素子を形成することを例として挙げたが、後述する様に、n形の半導体基板からなるp形素子を形成しても、本実施形態は実現できるため、導電型はp形又はn形どちらで形成してもよい。

【 0 0 7 5 】

次に、第 1 の実施形態の画像生成装置 1 の動作について説明する。

図 6 は、画像生成装置 1 の測距モードにおける、制御信号生成部 4 から生成される発光信号 F L と、4 本の独立した電荷保持信号 P L 1、P L 2、P R 1、P R 2、2 本の独立した電荷転送信号 T G 1、T G 2、及び 2 本の独立した電荷排出信号 D E G 1、D E G 2 の動作タイミングの例を簡単に示したチャートである。

【 0 0 7 6 】

図 6 に示すように、ここでは、制御信号生成部 4 から生成される発光信号 F L に従って、パルス幅 T f l を有するパルス光を測定対象物 M に向かって照射し、光源から測定対象物 M までの距離に応じてある時間遅れ T d で返ってくる反射光、及び定常的に存在する外光があると考える。

【 0 0 7 7 】

図 6 に従って、動作タイミングを説明する。

まず、電荷リセット信号 R S T 及び電荷保持信号 P L 1、P L 2、P R 1、P R 2 をアクティブレベル (+) にし、電荷排出信号 D E G 1、D E G 2 及び電荷転送信号 T G 1、T G 2 を非アクティブレベル (-) にすることで、電荷蓄積領域 2 1 1 に蓄積された電荷を V D D にリセットする。電荷リセット信号 R S T は画素回路 1 1 0、1 2 0 に共通で信号を与えても良いし、それぞれ独立して信号を与えても良い。

【 0 0 7 8 】

また、外光によって電子保持領域 2 0 4 に発生した電子、第 1 正孔保持領域 2 0 5 及び第 2 正孔保持領域 2 0 6 に発生した正孔は、電荷保持信号 P L 1、P L 2、P R 1、P R 2 がアクティブレベルであるため、再結合され、ただちに消失する。

【 0 0 7 9 】

時刻 t 1 になると、電荷リセット信号 R S T を非アクティブレベルにすることで、電荷蓄積領域 2 1 1 がフローティング状態となる。電荷リセット信号 R S T は、便宜上、時刻 t 1 を境に非アクティブレベルに設定したが、電子保持領域 2 0 4 から電子が転送される直前まで V D D にリセットしていてもよい。

【 0 0 8 0 】

時刻 t 2 になると、画素回路 1 2 0 の電荷保持信号 P L 2、P R 2 を非アクティブレベ

10

20

30

40

50

ルにすることで、外光の強さに応じた個数で、画素回路 1 2 0 の第 1 正孔保持領域 2 0 5 及び第 2 正孔保持領域 2 0 6 には正孔が、電子保持領域 2 0 4 には電子が別々に保持される(図 7 の状態)。この時、第 1 正孔保持領域 2 0 5 及び第 2 正孔保持領域 2 0 6 に保持されるそれぞれの正孔の個数と、電子保持領域 2 0 4 に保持される電子の個数比は 1 : 1 : 2 となる。

【 0 0 8 1 】

時刻  $t_3$  になると、今度は画素回路 1 1 0 の電荷保持信号 P L 1、P R 1 を非アクティブレベルにすることで、外光の強さに応じた個数で、画素回路 1 1 0 の第 1 正孔保持領域 2 0 5 及び第 2 正孔保持領域 2 0 6 には正孔が、電子保持領域 2 0 4 には電子が別々に保持される。同様に、第 1 正孔保持領域 2 0 5 及び第 2 正孔保持領域 2 0 6 に保持されるそれぞれの正孔の個数と、電子保持領域 2 0 4 に保持される電子の個数比は 1 : 1 : 2 となる。

10

【 0 0 8 2 】

時刻  $t_4$  になると、画素回路 1 1 0、1 2 0 の電荷排出信号 D E G 1、D E G 2 をアクティブレベルにすることで、画素回路 1 1 0、1 2 0 それぞれの電子保持領域 2 0 4 に保持されていた電子が、電荷排出電極 2 1 0 下に形成されたチャンネルを通して電荷排出領域 2 0 9 へ排出される。この時、画素回路 1 1 0、1 2 0 の第 1 正孔保持領域 2 0 5 及び第 2 正孔保持領域 2 0 6 にそれぞれ保持されている正孔は保持され続けた状態であり、変動しない(図 8 の状態)。

【 0 0 8 3 】

20

時刻  $t_5$  になると、画素回路 1 1 0、1 2 0 の電荷排出信号 D E G 1、D E G 2 を非アクティブレベルにすることで、画素回路 1 1 0、1 2 0 の電子保持領域 2 0 4 にそれぞれ保持されていた電子の排出を完了する。さらに、発光信号 F L をアクティブレベルにすることで、光源であるパルス光の照射を開始する。なお、時刻  $t_3$  から時刻  $t_5$  までの期間を、第 1 消灯期間、時刻  $t_2$  から時刻  $t_5$  までの期間を第 2 消灯期間と定義する。

【 0 0 8 4 】

時刻  $t_6$  は、光源と測定対象物 M との距離に応じた時間遅れ  $T_d$  でパルス光の反射光が返ってくる時刻とする。つまり、時刻  $t_6$  以降は、外光と同時に光源であるパルス光の反射光も加算された光が画素回路 1 1 0、1 2 0 に入射することになる(図 9 の状態)。

【 0 0 8 5 】

30

時刻  $t_7$  になると、発光信号 F L を非アクティブレベルにすることで、光源であるパルス光の照射を終了する。なお、時刻  $t_5$  から時刻  $t_7$  までの期間を、第 1 点灯期間と定義する。それと同時に、画素回路 1 1 0 の電荷保持信号 P R 1 をアクティブレベルにすることで、画素回路 1 1 0 の第 2 正孔保持領域 2 0 6 に保持された正孔及び電子保持領域 2 0 4 に保持された電子が再結合する(図 1 0 の状態)。

【 0 0 8 6 】

この時、第 2 正孔保持領域 2 0 6 に発生した正孔の個数は、第 1 消灯期間及び第 1 点灯期間に入射した外光と、第 1 点灯期間に入射したパルス光の反射光の一部の和で決まる。また、電子保持領域 2 0 4 に発生した電子の個数は、第 1 点灯期間に入射した外光と、第 1 点灯期間に入射したパルス光の反射光の和で決まる。今、第 1 消灯期間及び第 1 点灯期間を同じ長さとする、外光により発生した正孔及び電子の個数は等価となるため、再結合により完全に相殺されることになる。

40

【 0 0 8 7 】

また、パルス光の反射光により第 2 正孔保持領域 2 0 6 及び電子保持領域 2 0 4 に発生した正孔及び電子の個数比は 1 : 2 であるため、再結合により、電子保持領域 2 0 4 には、第 1 点灯期間に入射したパルス光の反射光で決まる電子の個数の  $1/2$  が残存する(図 1 1 の状態)。

【 0 0 8 8 】

さらに、画素回路 1 1 0 の電荷転送信号 T G 1 をアクティブレベルにすることで、画素回路 1 1 0 の電子保持領域 2 0 4 に保持されていた電子に対して、電荷転送電極 2 1 2 下

50

に形成されたチャネルを通して電荷蓄積領域 2 1 1 への転送を開始する。

【 0 0 8 9 】

時刻  $t_8$  になると、画素回路 1 1 0 の電荷転送信号 T G 1 を非アクティブレベルにすることで、画素回路 1 1 0 の電子保持領域 2 0 4 に保持されていた電子の転送を完了する（図 1 2 の状態）。さらに、電荷保持信号 P L 1 をアクティブレベルにすることで、第 1 正孔保持領域 2 0 5 に保持されていた正孔が電子保持領域 2 0 4 へ押し出され自然消滅する。

【 0 0 9 0 】

時刻  $t_9$  は、光源と測定対象物 M との距離に応じた時間遅れ T d で返ってくるパルス光の反射光が終了する時刻とする。つまり、時刻  $t_9$  以降は、外光のみが画素回路 1 1 0 及び 1 2 0 に入射することになる。

【 0 0 9 1 】

時刻  $t_{10}$  になると、画素回路 1 2 0 の電荷保持信号 P R 2 をアクティブレベルにすることで、画素回路 1 2 0 の第 2 正孔保持領域 2 0 6 に保持された正孔及び電子保持領域 2 0 4 に保持された電子が再結合する。なお、時刻  $t_5$  から時刻  $t_{10}$  までの期間を、第 2 点灯期間と定義する。

【 0 0 9 2 】

この時、第 2 消灯期間及び第 2 点灯期間を第 1 消灯期間及び第 1 点灯期間に対してパルス光の時間遅れ T d よりも十分長く設定しておけば、第 2 点灯期間中にすべてのパルス光の反射光が返ってくるようになる。第 2 正孔保持領域 2 0 6 に発生した正孔の個数は、第 2 消灯期間及び第 2 点灯期間に入射した外光と、第 2 点灯期間に入射したパルス光の反射光の全ての和で決まる。また、電子保持領域 2 0 4 に発生した電子の個数は、第 2 点灯期間に入射した外光と、第 2 点灯期間に入射したパルス光の反射光の全ての和で決まる。

【 0 0 9 3 】

今、第 2 消灯期間及び第 2 点灯期間を同じ長さとする、外光により発生した正孔及び電子の個数は等価となるため、再結合により完全に相殺されることになる。また、パルス光の反射光により第 2 正孔保持領域 2 0 6 及び電子保持領域 2 0 4 に発生した正孔及び電子の個数比は 1 : 2 であるため、再結合により、電子保持領域 2 0 4 には、第 2 点灯期間に入射したパルス光の反射光で決まる電子の個数の  $1/2$  が残存する。

【 0 0 9 4 】

さらに、画素回路 1 2 0 の電荷転送信号 T G 2 をアクティブレベルにすることで、画素回路 1 2 0 の電子保持領域 2 0 4 に保持されていた電子に対して、電荷転送電極 2 1 2 下に形成されたチャネルを通して電荷蓄積領域 2 1 1 への転送を開始する。

【 0 0 9 5 】

時刻  $t_{11}$  になると、画素回路 1 2 0 の電荷転送信号 T G 2 を非アクティブレベルにすることで、画素回路 1 2 0 の電子保持領域 2 0 4 に保持されていた電子の転送を完了する。さらに、電荷保持信号 P L 2 をアクティブレベルにすることで、第 1 正孔保持領域 2 0 5 に保持されていた正孔が電子保持領域 2 0 4 へ押し出され自然消滅する。

【 0 0 9 6 】

以上の時刻  $t_1$  ~ 時刻  $t_{11}$  までの操作が、当該装置 1 における、それぞれの画素回路 1 1 0、1 2 0 のフローティングディフュージョン 1 1 7（電荷蓄積領域 2 1 1）へ電荷を蓄積するための 1 サイクルである。なお、微弱信号を取り扱う場合は、1 サイクルあたりの電荷量が小さいため、この 1 サイクルを基準として、複数回にわたって同様の操作を実行し、フローティングディフュージョン 1 1 7 へ電荷を積算してもよい。

【 0 0 9 7 】

ここで、時刻  $t_1$  ~ 時刻  $t_{11}$  までの操作の要部を、図 1 3 に基づいて簡単に説明する。

まず、光電変換素子 1 1 1 に外光が入力すると、その外光に対応して、電子保持領域 2 0 4 には電子が保持されるとともに、第 1 正孔保持領域 2 0 5 及び第 2 正孔保持領域 2 0 6 には正孔が保持される。このとき、第 1 正孔保持領域 2 0 5 と第 2 正孔保持領域 2 0 6

10

20

30

40

50

とでは正孔が等しく分割されるので、電子保持領域 204 と第 1 正孔保持領域 205 と第 2 正孔保持領域 206 とおける電荷の割合（電子と各正孔の個数比）は、2 : 1 : 1 である。

【0098】

次に、電子保持領域 204 に保持された電子は、電荷排出領域 209 に排出される。従って、この時の電荷の割合（電子：正孔：正孔）は、0 : 1 : 1 となる。

次に、光電変換素子 111 に外光及び信号光が入力すると、その外光及び信号光に対応して、電子保持領域 204 には（外光及び信号光に対応した）電子が保持されるとともに、第 1 正孔保持領域 205 及び第 2 正孔保持領域 206 には（外光及び信号光の合計の半分に対応した）正孔が加算される。従って、この時の電荷の割合（電子：正孔：正孔）は、（2 + 信号）：（2 + 信号 / 2）：（2 + 信号 / 2）となる。

10

【0099】

次に、電子保持領域 204 に保持された電子と第 2 正孔保持領域 206 との電荷が再結合することにより、結合した電荷が消失するので、第 2 正孔保持領域 206 の近傍の電子保持領域 204 内には、信号光の 1 / 2 に対応した電荷（電子）のみが残留する。

【0100】

従って、この残余の電子を電荷蓄積領域 211 へ転送するのである。

以上のタイミング動作により、それぞれの画素回路 110、120 のそれぞれのフローティングディフュージョン 117 に蓄積される電荷量をもとに、ソースフォロワトランジスタ 114 にて電圧変換され、リードトランジスタ 115 を介して読み出される受光出力 V110、V120（図 4 参照）は、以下の（1）、（2）式に比例した値で簡単に表すことが可能である。

20

【0101】

$$V110 \quad T_{f1} - T_d \quad \dots (1)$$

$$V120 \quad T_{f1} \quad \dots (2)$$

但し、パルス光の時間遅れ  $T_d$  はパルス光のパルス幅  $T_{f1}$  以下のもので成立するものとする。受光出力  $V110$  は、光源となるパルス光と測定対象物 M との距離に応じて反射したパルス光の時間遅れ  $T_d$  によって決まり、受光出力  $V120$  は、パルス光の全反射光で決まる。

【0102】

30

上式の関係から、光源から測定対象物 M までの距離  $d$  は、光の速度  $c$ 、光源のパルス幅  $T_{f1}$ 、受光出力  $V110$  及び  $V120$  を用いて、以下の式で求めることができる。

$$d = c \times (T_{f1} / 2) \times (1 - V110 / V120) \quad \dots (3)$$

前記（3）式の計算は、画像生成部 5 にて行われる。画像生成部 5 は、CPU、ROM、RAM からなる周知のマイクロコンピュータを中心に構成されている。読出し制御回路 82 より出力された受光出力  $V110$ 、 $V120$  が画像生成部 5 に入力される。画像生成部 5 では、この受光出力  $V110$ 、 $V120$  から、外光やパルス光の反射光の振幅に関係なく、距離  $d$  の計算が実行される。

【0103】

また、上記実施形態では、電荷転送信号  $TG1$ 、 $TG2$ 、電荷排出信号  $DEG1$ 、 $DEG2$  及び電荷保持信号  $PL1$ 、 $PR1$ 、 $PL2$ 、 $PR2$  を、因果関係がはっきりと分かるように、左右方向に隣接した画素回路 110、120 に対応させたが、与える信号と画素回路の位置関係や順番は自由に変更してもよい（上下方向に隣接した画素回路など）。

40

【0104】

更に、上記実施形態では、2 画素単位回路 80 内にある画素回路 110、120 のみで距離  $d$  の計算を実行するように示したが、これに制限されるものではなく、例えば、隣り合う 2 画素単位回路 80 に備わった、別の画素回路 110、120 を用いて距離  $d$  の計算を実行するように、読出し制御回路 88 で読み出し方を変更しても同様の計算が実行できるように工夫してもよい。

【0105】

50

例えば図14に示す様に、隣り合う任意の2つの2画素単位回路80-1、80-2があったとする。それぞれには、画素回路110、120がある。

この場合、2画素単位回路80-1内の画素回路120と2画素単位回路80-2内の画素回路110とを使用して、距離dの計算を行ってもよい。

【0106】

つまり、上述した実施形態で示した様な動作は、光電センサ8内の全ての2画素単位回路80で同時に行われるので、本例の様に、空間的に隣り合う画素単位であれば、計算精度を損なわずに、距離dを算出できる。

【0107】

また、2つの2画素単位回路80-1、80-2から得られる距離値は、2つ(距離値 $d_1$ 、距離値 $d_2$ )であるが、本例による方法を加味すると、両2画素単位回路80-1、80-2間の位置に対応する距離値 $d_{12}$ も算出できるため、距離の空間的な分解能が向上するという効果もある。

10

【0108】

また、上記(3)式において、精度よく距離dを算出するためには、発光パルスの形状が理想的な方形波をとっていなければならない。しかしながら、パルスの光源として用いられる発光ダイオードやレーザダイオードなどの発光素子は、寄生素子の影響や、発光素子を駆動するためのパワーMOSFETの電流能力等の制約により、高速性を犠牲にすることなく出力パワーを増大させることは困難であるため、画像生成部5に、パルス光の立ち上がり時間及び立ち下がり時間に考慮した、距離dの補正処理を追加してもよい。

20

【0109】

以下、この補正処理について説明する。

図15(a)に示す様に、パルス幅を $T_{fl}$ としたとき、実際には、立ち上がり時間 $T_r$ 、立ち下がり時間 $T_f$ をもっている。

【0110】

従って、下記に示す様な、補正係数テーブルを使った距離dの補正処理を行うことができる。

<事前準備>

- ・ 予め発光波形をモニタする(最初の1回のみで可)
- ・ 図15(b)に示す様に、発光パルス幅 $T_{fl}$ +立ち下がり時間 $T_f$ を、刻み時間幅 $t$ で $n$ 分割する。

30

【0111】

- ・ 理想パルスの場合の時間遅れ $t_n$ それぞれについて、受光出力の比( $V_{110}/V_{120}$ =理想値 $A_n$ )を求める。
- ・ 0~ $n$ 番目までの微小時間 $t_n$ の全ての出力電圧 $V_n$ をチェックする。

【0112】

- ・ 測定値を基にした受光出力の比( $V_{110}/V_{120}$ =測定値 $B_n$ )を求める。
  - ・ 補正係数 $=A_n/B_n$ を求め、図15(c)に示す様な補正係数テーブルを得る。
- つまり、理想のパルス光と実測されるパルス光の間には、図16に示す様なずれがあるので、そのズレを補正する補正係数を求めるのである。

40

【0113】

<補正処理>

図17のフローチャートは、距離dの補正処理を示すものである。同図に示す様に、ステップ(S)11では、受光出力 $V_{110}$ 、 $V_{120}$ を取得する。

【0114】

続くステップ22では、 $V_{110}/V_{120}$ を算出する。

続くステップ23では、算出した $V_{110}/V_{120}$ を、補正係数テーブルの測定値 $B_n$ ( $n=0\cdots n$ )と比較し、最も近い値を採用する。なお、最も近い値は、正負反転でも何でも良い。

【0115】

50

続くステップ24では、前記比較の結果得られた測定値 $B_n$ の補正係数 $A_n / B_n$ を補正係数とする。

続くステップ25では、下記(4)式を用いて、距離 $d$ を算出する。

【0116】

$$d = c \times (T_{f1} / 2) \times (1 - (V_{110} / V_{120}) \times \dots) \quad \dots (4)$$

本実施形態では、上述した構成を備えるとともに上述した制御を行うことによって、光源の時間遅れを検出に際して、1つの受光デバイス200に対し、たった1つの電荷蓄積領域211のみしか必要としないため、受光デバイス200を含む画素回路規模を小さくさせることが可能となる。

【0117】

また、外光による電荷を蓄積するための余分な電荷蓄積領域も必要としないため、さらに画素回路を小さくすることが可能となり、高画素化に有利な回路構成とすることが可能となる。

【0118】

しかも、光源の消灯期間及び点灯期間に対し、1回の受光出力動作しか必要としないため、距離計算を完了するまでの応答性が飛躍的に向上する。さらに、微弱信号を取り扱う場合に問題となった、外光成分の受光出力の時間遅れも解消され、外光成分の時間による変動を受けることなく、全て受光デバイス200内部でほぼ同時に外光成分をキャンセルさせることが可能となる。

【0119】

その上、電荷蓄積領域211へは、一切の外光成分による電荷が転送されず信号光成分のみが転送されることにより電荷蓄積領域211が非常に飽和しにくい構成となるため、強烈な外光のもとでの信号光成分の検出が可能となる。

【0120】

さらに、電子保持領域1個に対して、正孔保持領域を2つ設けることにより、光強度による電子正孔対の発生個数比を2:1に簡単に調整することが可能となり、受光デバイス200内部の素子構造(例えば、電子保持領域と正孔保持領域との配置関係、形状、寸法不純物濃度など)及び電子と正孔との移動度の差や、デバイスの荒さ精度などを厳密に制御する必要がないため、特殊なプロセス操作に要する時間やコストがかからず、非常に簡単に形作ることが可能となる。

(第2の実施形態)

次に、第2の実施形態について説明する。

【0121】

第2の実施形態は、第1の実施形態によるものと共通するところが多いので、以下、共通部分についての詳しい説明は省略し、異なる部分を重点的に説明する。

第1の実施形態は、測距モードにおける距離画像生成手段について言及したが、第2の実施形態は、撮像モードにおける通常画像生成手段に関して示している。本実施形態は、第1の実施形態にそれぞれ共通に包括されるべき内容である。

【0122】

図18は、第2の実施形態である画像生成装置(ここでは通常画像生成装置)1の撮像モードにおける、制御信号生成部4から生成される発光信号 $FL$ と、4本の独立した電荷保持信号 $PL1$ 、 $PL2$ 、 $PR1$ 、 $PR2$ 、2本の独立した電荷転送信号 $TG1$ 、 $TG2$ 、及び2本の独立した電荷排出信号 $DEG1$ 、 $DEG2$ の動作タイミングの例を簡単に示したチャートである。

【0123】

図18に示すように、撮像モード時は、制御信号生成部4から出力される発光信号 $FL$ は常時非アクティブレベルに保ち、光源からのパルス光は全域にわたって照射しないため、全ての画素回路110、120を構成する各々の受光デバイス200の電子保持領域204、第1正孔保持領域205及び第2正孔保持領域206に保持される電子及び正孔には、パルス光の反射光に依存した電子及び正孔は一切蓄積されないものとする。

10

20

30

40

50

## 【 0 1 2 4 】

図 1 8 に基づいて、動作タイミングを説明する。

まず、電荷リセット信号 R S T 及び電荷保持信号 P L 1、P R 1、P L 2、P R 2 をアクティブレベルに設定し、電荷転送信号 T G 1、T G 2 及び電荷排出信号 D E G 1、D E G 2 を非アクティブレベルに設定することで、電荷蓄積領域 2 1 1 に蓄積された電荷を V D D にリセットする。電荷リセット信号 R S T は画素回路 1 1 0、1 2 0 に共通で信号を与えても良いし、それぞれ独立して信号を与えても良い。

## 【 0 1 2 5 】

また、外光によって電子保持領域 2 0 4 に発生した電子、第 1 正孔保持領域 2 0 5 及び第 2 正孔保持領域 2 0 6 に発生した正孔は、電荷保持信号 P L 1、P L 2、P R 1、P R 2 がアクティブレベルであるため、再結合され、ただちに消失する。

10

## 【 0 1 2 6 】

時刻 t 1 になると、電荷リセット信号 R S T を非アクティブレベルにすることで、電荷蓄積領域 2 1 1 がフローティング状態となる。電荷リセット信号 R S T は、便宜上、時刻 t 1 を境に非アクティブレベルに設定したが、電子保持領域 2 0 4 から電子が転送される直前まで V D D にリセットしていてもよい。

## 【 0 1 2 7 】

時刻 t 2 になると、画素回路 1 1 0、1 2 0 の電荷保持信号 P L 1、P R 1、P L 2、P R 2 を非アクティブレベルにすることで、外光の強さに応じた個数で、画素回路 1 1 0、1 2 0 の第 1 正孔保持領域 2 0 5 及び第 2 正孔保持領域 2 0 6 には正孔が、電子保持領域 2 0 4 には電子が別々に保持される。この時、第 1 正孔保持領域 2 0 5 及び第 2 正孔保持領域 2 0 6 に保持されるそれぞれの正孔の個数と、電子保持領域 2 0 4 に保持される電子の個数比は 1 : 1 : 2 となる。

20

## 【 0 1 2 8 】

時刻 t 3 になると、画素回路 1 1 0、1 2 0 の電荷転送信号 T G 1、T G 2 をアクティブレベルにすることで、画素回路 1 1 0、1 2 0 の電子保持領域 2 0 4 に保持されていた電子に対して、電荷転送電極 2 1 2 下に形成されたチャネルを通して電荷蓄積領域 2 1 1 への転送を開始する。

## 【 0 1 2 9 】

時刻 t 4 になると、画素回路 1 1 0、1 2 0 の電荷転送信号 T G 1、T G 2 を非アクティブレベルにすることで、画素回路 1 1 0、1 2 0 の電子保持領域 2 0 4 に保持されていた電子の転送を完了する。さらに、電荷保持信号 P L 1、P R 1、P L 2、P R 2 をアクティブレベルにすることで、第 1 正孔保持領域 2 0 5 及び第 2 正孔保持領域にそれぞれ保持されていた正孔が電子保持領域 2 0 4 へ押し出され自然消滅する。なお、時刻 t 2 から時刻 t 4 までの期間が、撮像モードにおける露光期間と定義する。

30

## 【 0 1 3 0 】

以上の時刻 t 1 ~ 時刻 t 4 までの操作が、この画像生成装置 1 における、それぞれの画素回路 1 1 0、1 2 0 のフローティングディフュージョン 1 1 7 (電荷蓄積領域 2 1 1) へ電荷を蓄積するための 1 サイクルである。

## 【 0 1 3 1 】

以上のタイミング動作により、それぞれの画素回路 1 1 0、1 2 0 のそれぞれのフローティングディフュージョン 1 1 7 に蓄積される電荷量をもとに、ソースフォロワトランジスタ 1 1 4 にて電圧変換され、リードトランジスタ 1 1 5 を介し、これを受光出力として読み出される。

40

## 【 0 1 3 2 】

本実施形態では、簡単のため、制御信号生成部 4 から生成される電荷転送信号 T G 1、T G 2 及び電荷保持信号 P L 1、P R 1、P L 2、P R 2 を同タイミングで制御したが、これだけに制限されることはなく、例えば、ローリングシャッタ動作のように、ある時間差をもって電荷転送信号 T G 1、T G 2 及び電荷保持信号 P L 1、P R 1、P L 2、P R 2 をずらして動作させるように制御してもよい。

50

## 【 0 1 3 3 】

また、本実施形態では、画素回路 1 1 0、1 2 0 を構成するそれぞれの電子保持領域 2 0 4 に発生した電荷を、それぞれのフローティングディフュージョン 1 1 7 を通過して V D D へ排出するように動作させたが、これだけに制限されることはなく、例えば、電荷排出信号 D E G 1、D E G 2 をアクティブレベルにすることで、画素回路 1 1 0、1 2 0 のエキゾーストトランジスタ 1 1 6 (電荷排出電極 2 1 0) を通じて、電子保持領域 2 0 4 で発生した電子を V D D へ排出するように制御してもよい。

## 【 0 1 3 4 】

そして、このように構成される第 1 及び第 2 の実施形態において、測距モード時は、2 画素単位回路 8 0 を 1 セットとして、パルス光の反射光に依存した電荷に比例した受光出力 V 1 1 0、V 1 2 0 を出力し、これをもとに 1 つの距離画素値を生成することができ、撮像モード時は、2 画素単位回路 8 0 を構成する単位画素を単独で利用して、外光に依存した電荷に比例した受光出力を単位画素毎に 1 つ出力する。そして、これをそのまま 1 つの通常画素値として扱うことで、測距モード時は、画素分解能は 1 / 2 になるが、1 回の撮影で距離画像を生成できるため、高速移動体等、高応答性を要する測距に好適である。

## 【 0 1 3 5 】

また、撮像モード時は、単位画素を単独で利用するため、高画素数の通常画像を出力することが可能になるため、従来のように、距離画像の取得には、単位あたりの画素サイズを大きくするために、高画素数の配置は困難で、かつ通常画像の画素分解能まで落ちるといった問題を回避できる。

## 【 0 1 3 6 】

さらに、第 1 及び第 2 の実施形態において、画像生成部 5 から制御信号生成部 4 へモード切替え信号を自在に与えるようにしておけば、測距モード及び撮像モードを選択的に切替えることが可能になるため、当実施形態を同じ受光デバイスで共有することができる。(第 3 の実施形態)

次に、第 3 の実施形態について説明する。

## 【 0 1 3 7 】

第 3 の実施形態は、第 1 の実施形態によるものと共通するところが多いので、以下、共通部分についての詳しい説明は省略し、異なる部分を重点的に説明する。

本実施形態は、前記第 1 の実施形態の図 5 に示す受光デバイス 2 0 0 において、半導体の極性を逆にしたものである。即ち、P 形の半導体に代わりに n 形の半導体を使用し、n 形の半導体の代わりに p 形の半導体を使用したものである。なお、第 1 の実施形態の部材と対応する部材には、同じ番号を付した。

## 【 0 1 3 8 】

本実施形態では、受光デバイス 2 0 0 は、図 1 9 に示すように、n 形の半導体からなる基板 2 0 1 の表面に積層された n 形の素子形成領域 2 0 2 を備える。また、素子形成領域 2 0 2 の表面には、p - 形のウェル領域 2 0 3 が形成される。ウェル領域は、素子形成領域 2 0 2 とほぼ厚みが等しい p - 形の領域であり、ウェル領域 2 0 3 内の表面に p 形の正孔保持領域 2 0 4 (電荷保持領域) が形成される。

## 【 0 1 3 9 】

さらに、正孔保持領域 2 0 4 の表面に、2 つの等価な n 形の第 1 電子保持領域 2 0 5 (第 1 電荷保持領域) 及び第 2 電子保持領域 2 0 6 (第 2 電荷保持領域) が形成される。第 1 電子保持領域 2 0 5 及び第 2 電子保持領域 2 0 6 の表面には、酸化膜からなる絶縁層 2 1 5 を介して、それぞれ 2 つの等価で透明な第 1 制御電極 2 0 7 及び第 2 制御電極 2 0 8 が形成される。第 1 制御電極 2 0 7 には電荷保持信号 P L が接続されており、第 2 制御電極 2 0 8 には電荷保持信号 P R が接続されている。ウェル領域 2 0 3 を除く素子形成領域 2 0 2 の上方には、遮光層 2 1 6 が形成されている。

## 【 0 1 4 0 】

なお、受光デバイス 2 0 0 が変更になると、第 1 の実施形態における図 3 及び図 4 も、P と N が逆の図 2 0 及び図 2 1 に示す様に変更になる (N M O S が P M O S となる)。

ここで、図 21 は、画素回路 110 の構成を示す回路図である。上述したように、画素回路 110 及び 120 の回路構成は同じであるため、ここでは、代表して画素回路 110 について説明する。

#### 【0141】

図 21 に示すように、画素回路 110 は、受光強度に応じた電荷を発生させる光電変換素子 111 と、トランジスタ 112、113、114、115 及び 116 と、フローティングディフュージョン 117 とを含んでいる。光電変換素子 111 は、アノード側が VDD に接続され、カソード側がトランスファトランジスタ 112 のソースに接続されている。トランスファトランジスタ 112 のドレインは、リセットトランジスタ 113 のソース及びソースフォロワトランジスタ 114 のゲートに接続されている。リセットトランジスタ 113 のドレインは GND に接続されている。ソースフォロワトランジスタ 114 のソースは、VDD に接続されている。ソースフォロワトランジスタ 114 のドレインは、行選択トランジスタ 115 のソースに接続されている。また、光電変換素子 111 のカソード側は、エキゾーストトランジスタ 116 のソースとも接続されている。エキゾーストトランジスタ 116 のドレインは、GND に接続されている。

10

#### 【0142】

なお、電子と正孔は極性をもっているため、各電極に印加する電圧動作も下記に様にて正負反対となる。

アクティブレベル	非アクティブレベル
非アクティブレベル	アクティブレベル
VDD	GND
GND	VDD

20

本実施形態においても、前記第 1 の実施形態と同様な効果を奏する。

#### 【0143】

尚、本発明は前記実施形態になんら限定されるものではなく、本発明を逸脱しない範囲において種々の態様で実施しうることはいうまでもない。

#### 【符号の説明】

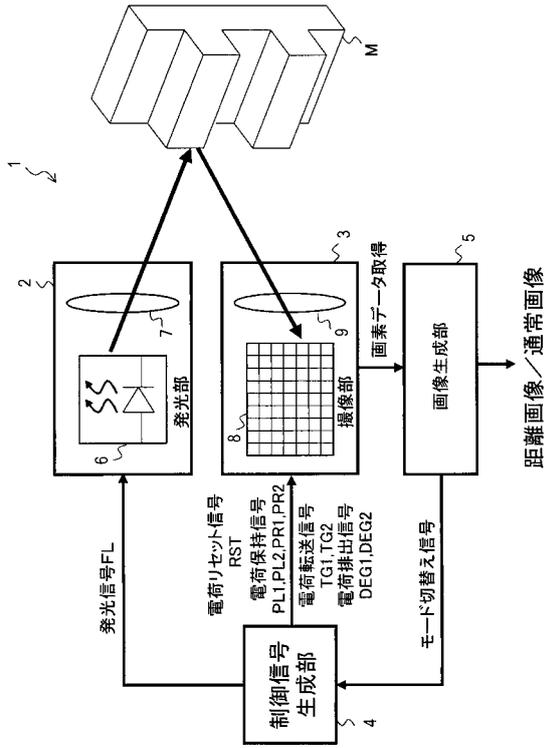
#### 【0144】

1 ... 画像生成装置、2 ... 発光部、3 ... 撮像部、4 ... 制御信号生成部、  
 5 ... 距離画像データ生成部、6 ... 発光素子、7 ... 拡散レンズ、8 ... 光電センサ、  
 9 ... 集光レンズ、80 ... 単位 2 画素アレイ回路、82 ... 読出し制御回路、  
 110 ... 第 1 単位画素回路、111 ... 光電変換素子、  
 112 ... トランスファトランジスタ、113 ... リセットトランジスタ、  
 114 ... ソースフォロワトランジスタ、115 ... リードトランジスタ、  
 116 ... エキゾーストトランジスタ、117 ... フローティングディフュージョン、  
 120 ... 第 2 単位画素回路、200 ... 受光デバイス、201 ... 半導体基板、  
 202 ... 素子形成領域、203 ... ウェル領域、  
 204 ... 電子（正孔）保持領域（電荷保持領域）、  
 205 ... 第 1 正孔（電子）保持領域（第 1 電荷保持領域）、  
 206 ... 第 2 正孔（電子）保持領域（第 2 電荷保持領域）、  
 207 ... 第 1 制御電極、208 ... 第 2 制御電極、  
 209 ... ドレイン領域（電荷排出領域）、210 ... 電荷排出電極、  
 211 ... ドレイン - ソース領域（電荷蓄積領域）、212 ... 電荷転送電極、  
 213 ... 電荷リセット電極、214 ... ドレイン領域（電荷排出領域）、  
 215 ... 絶縁層、216 ... 遮光層

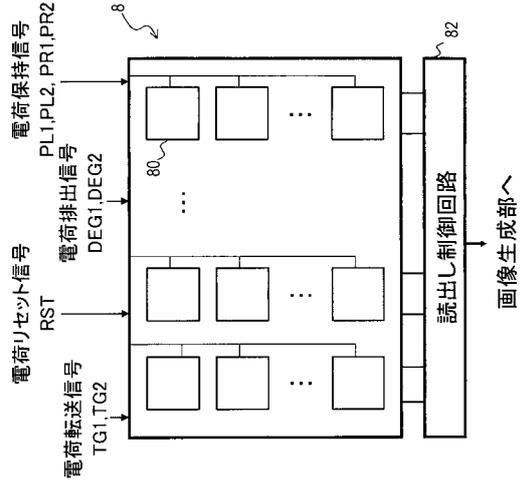
30

40

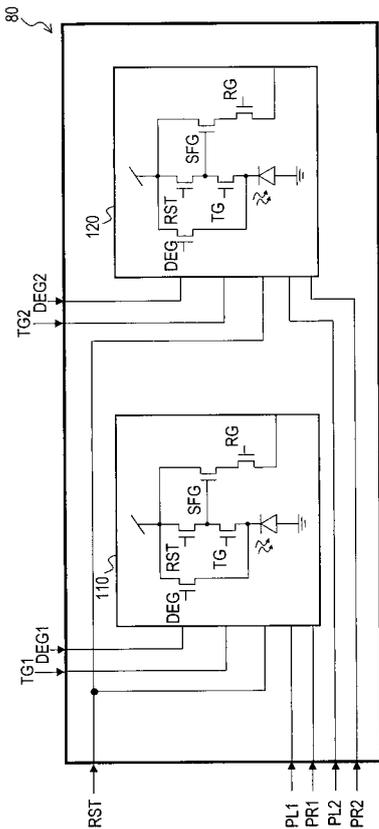
【図1】



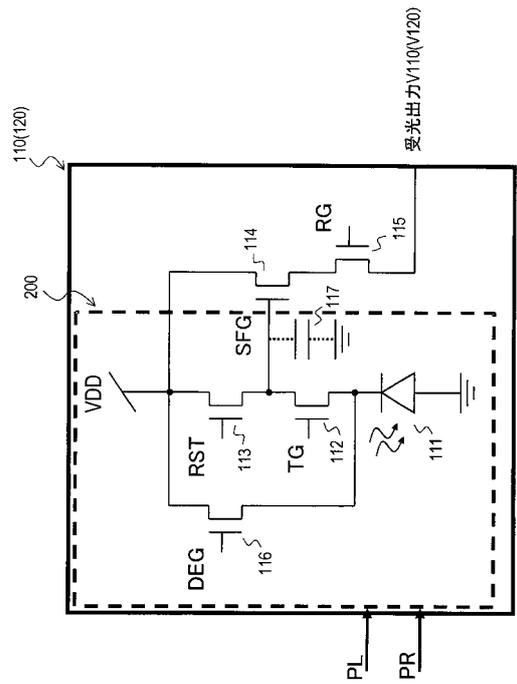
【図2】



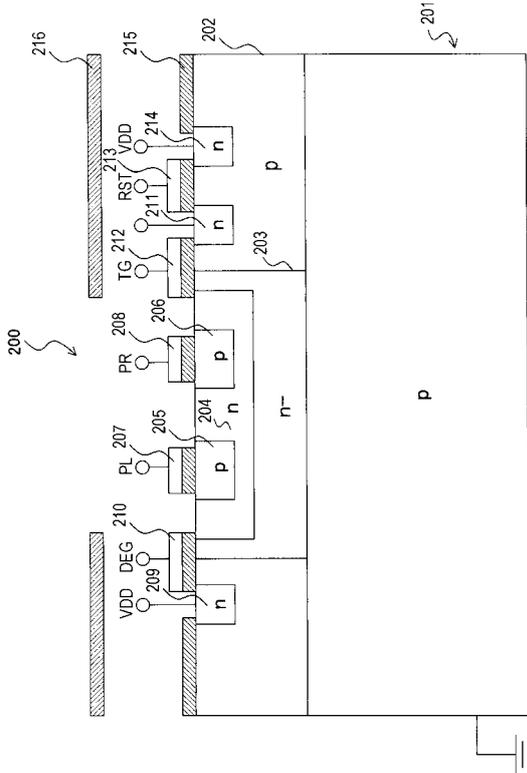
【図3】



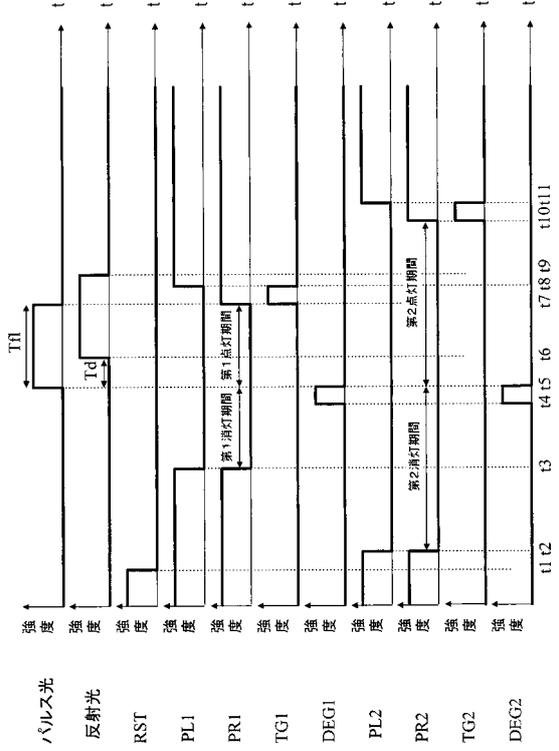
【図4】



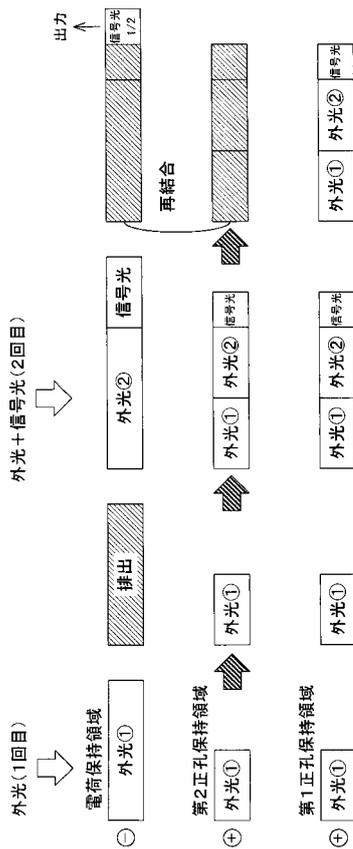
【図5】



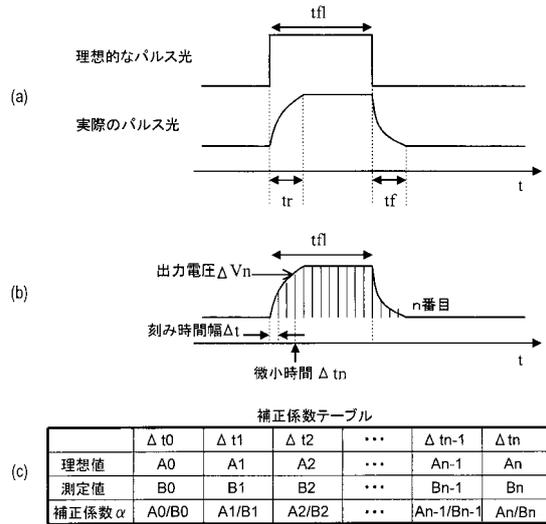
【図6】



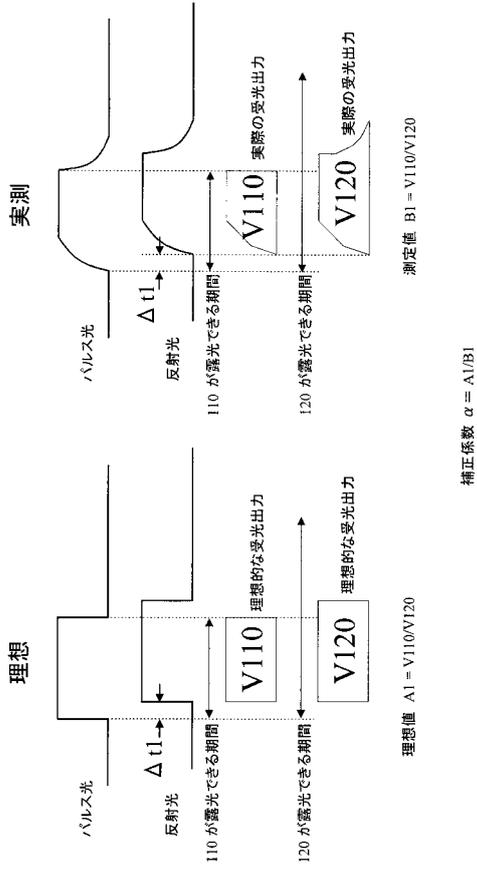
【図13】



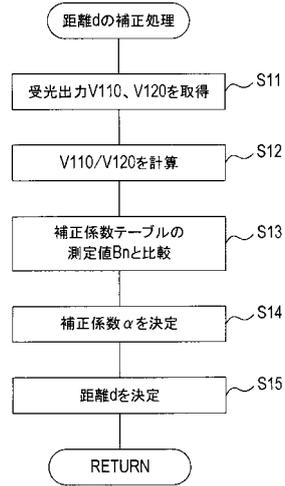
【図15】



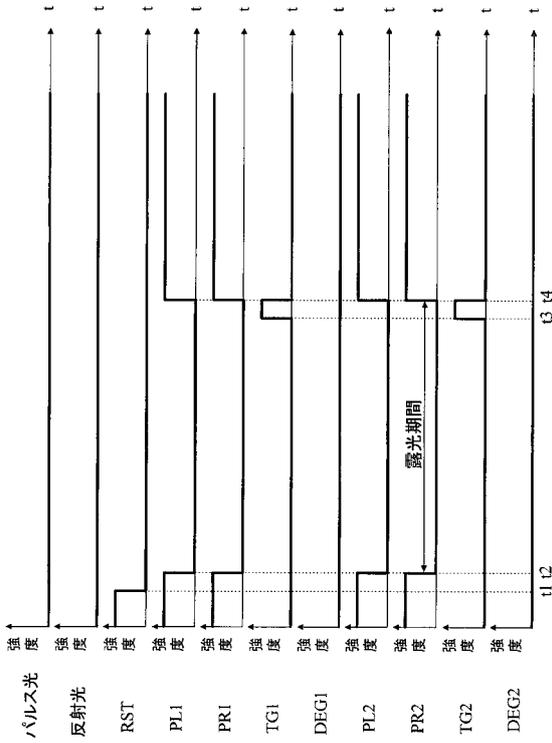
【図16】



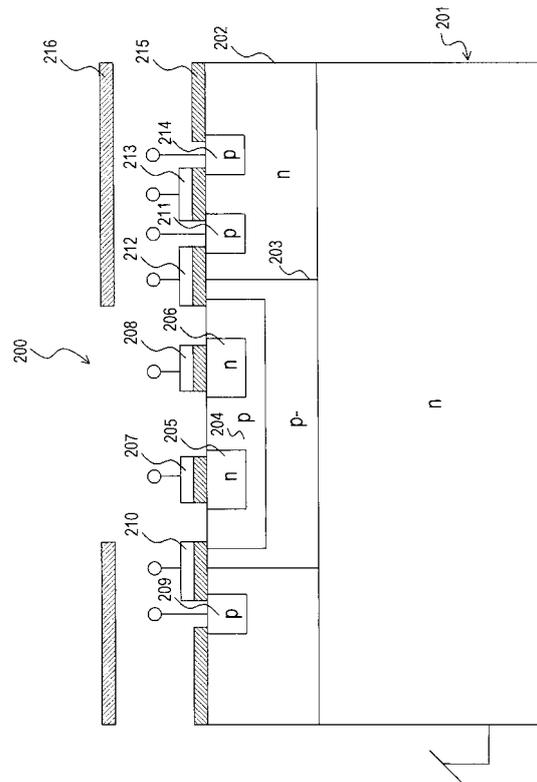
【図17】



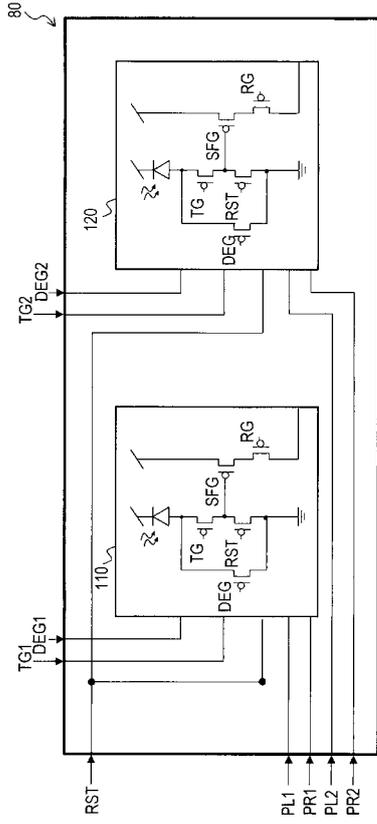
【図18】



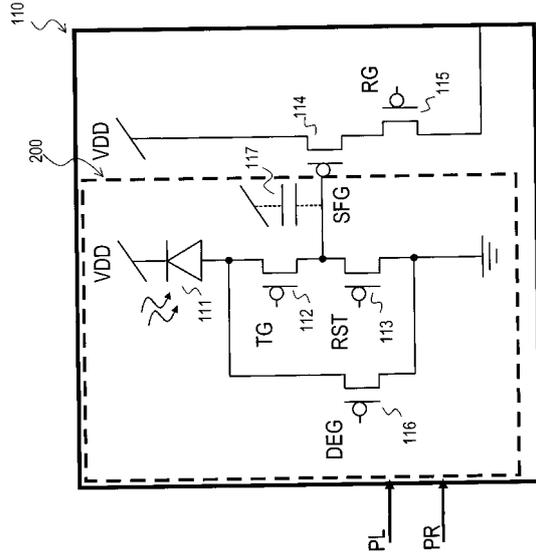
【図19】



【図20】

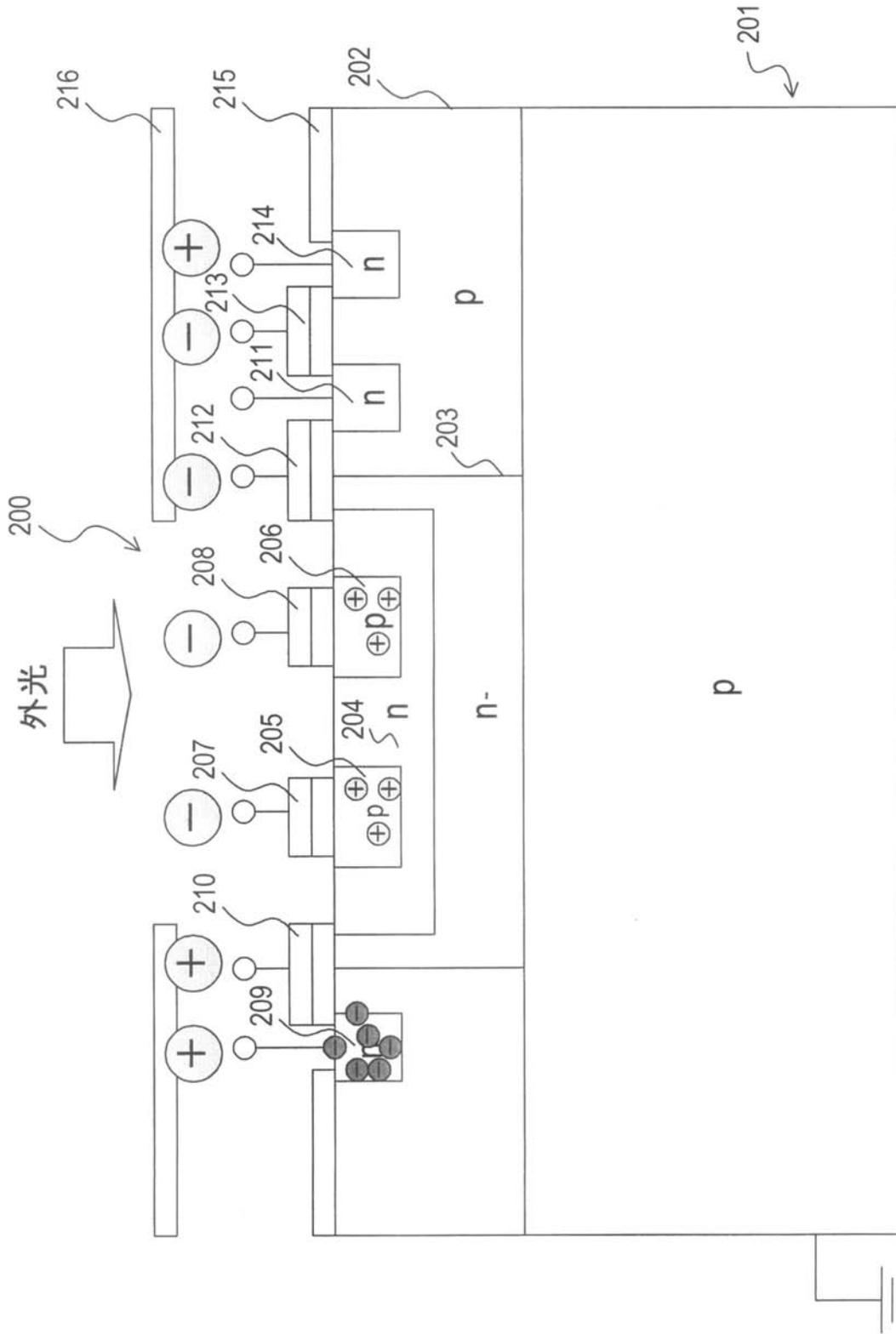


【図21】

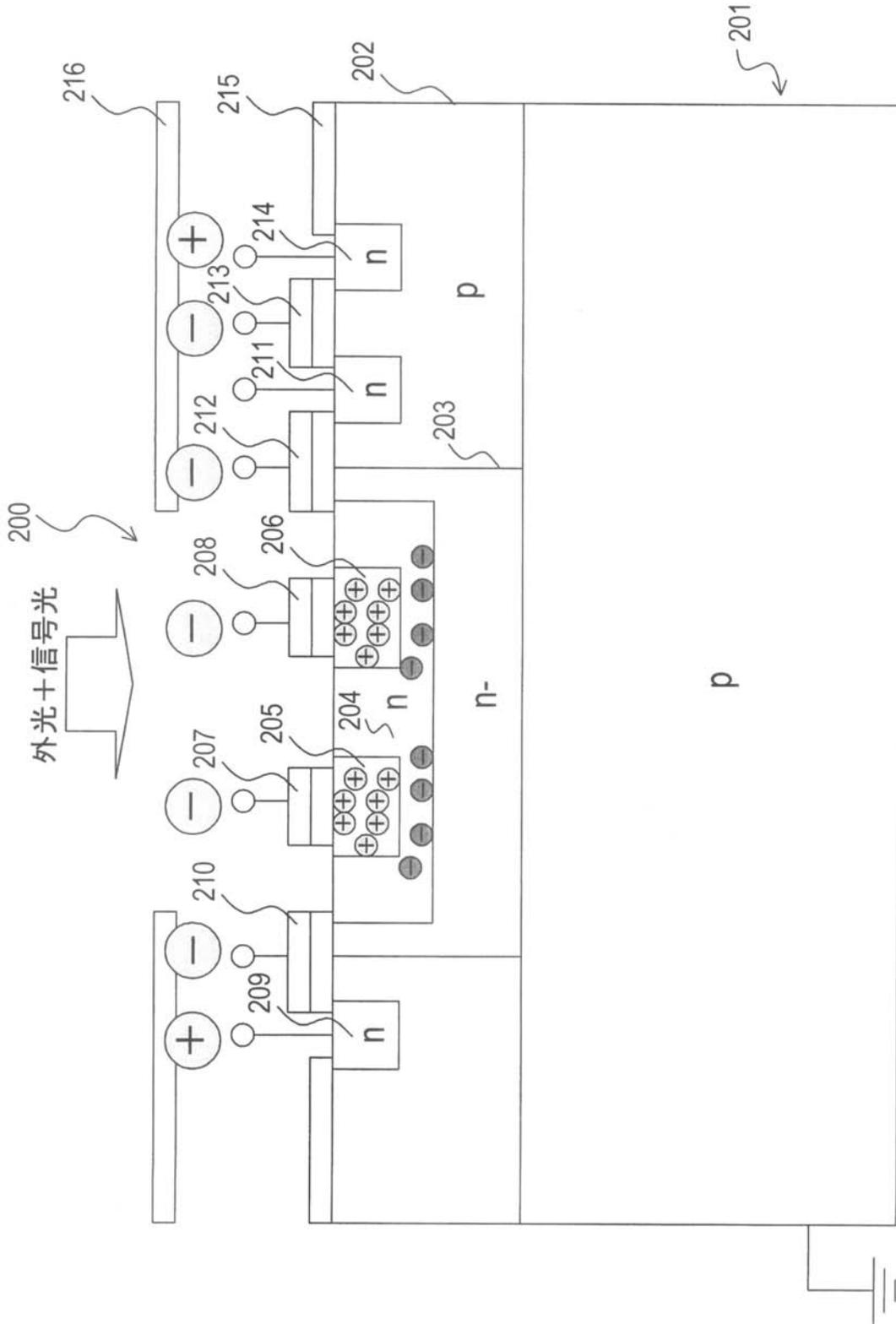




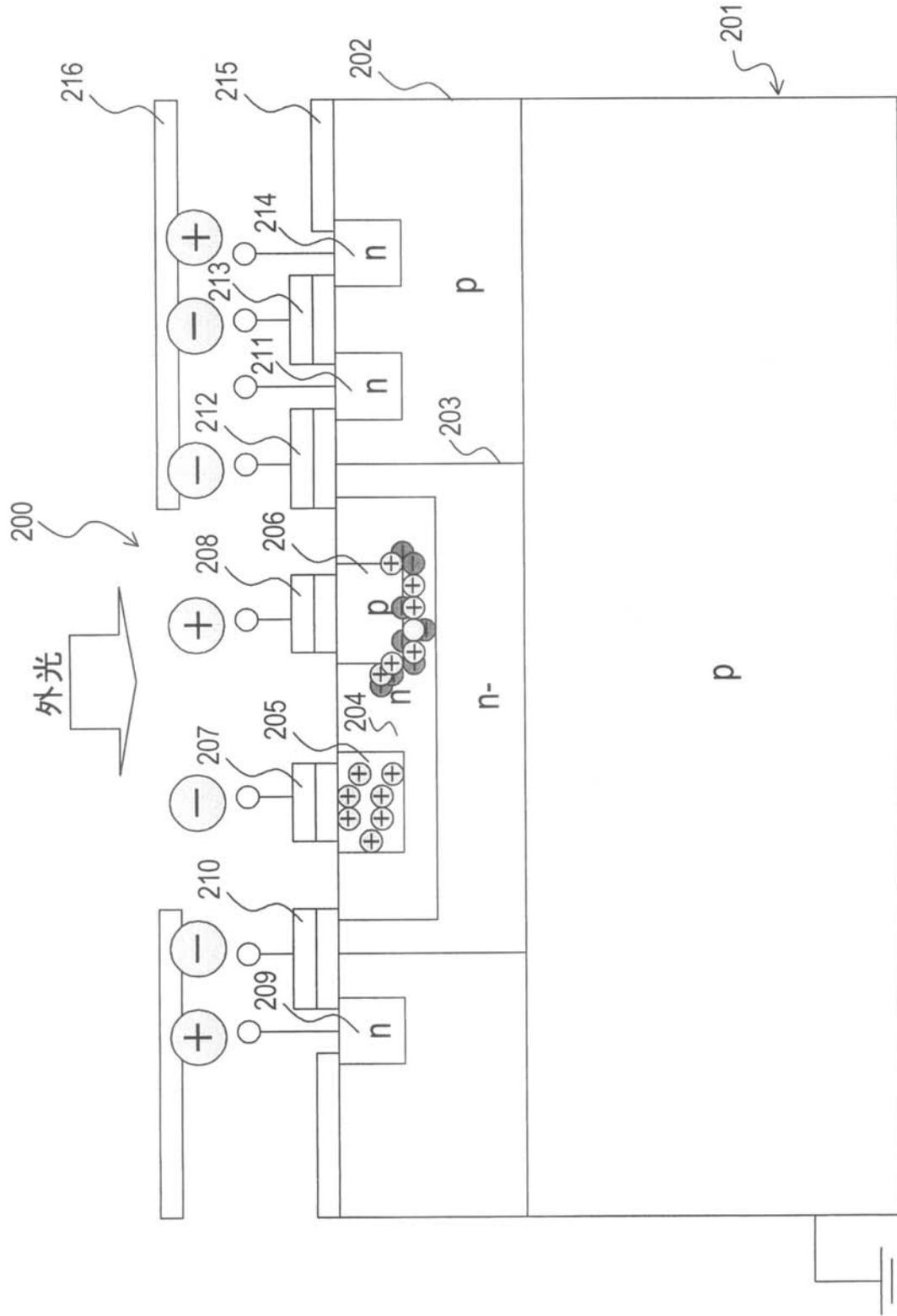
【 図 8 】



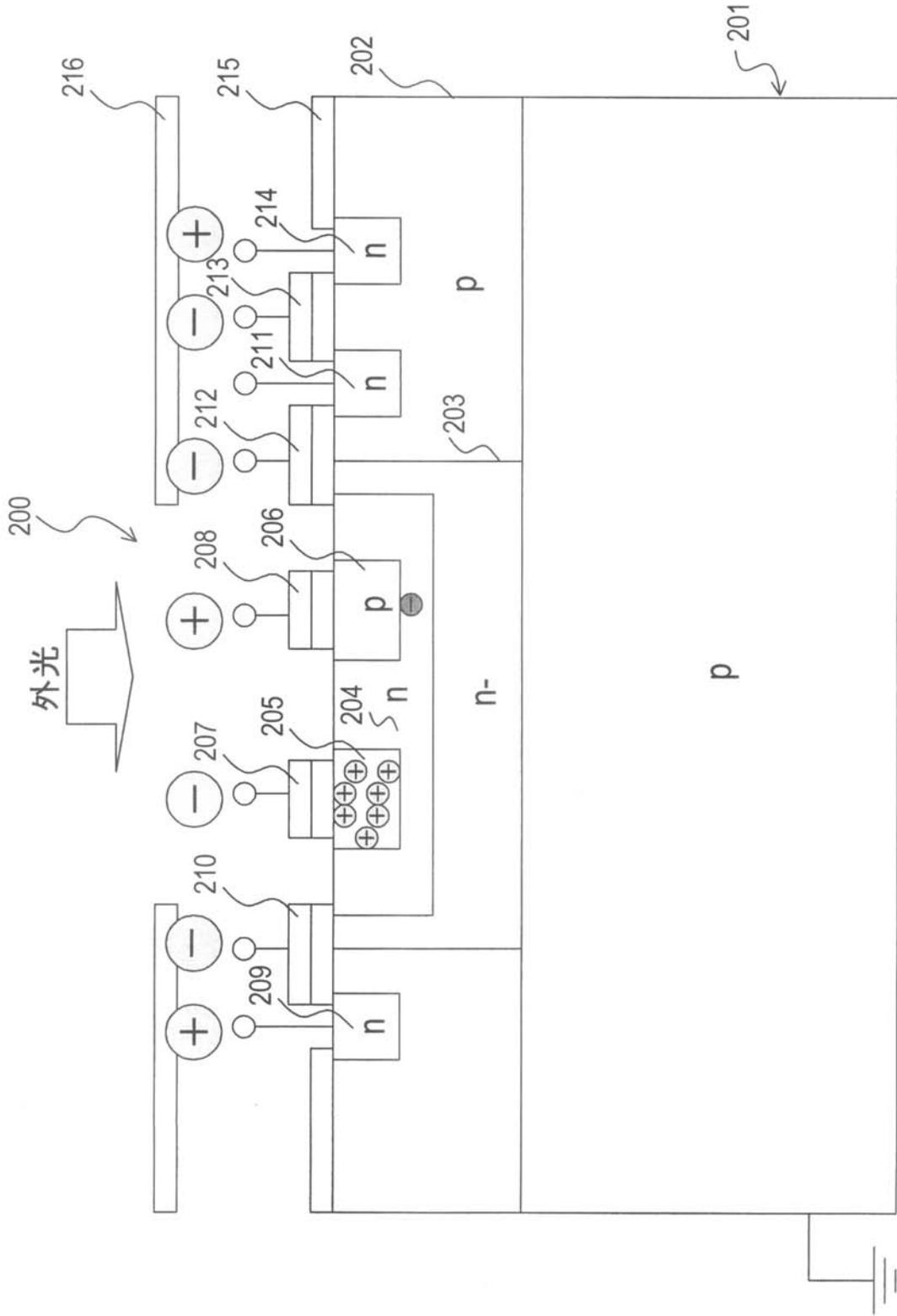
【図9】



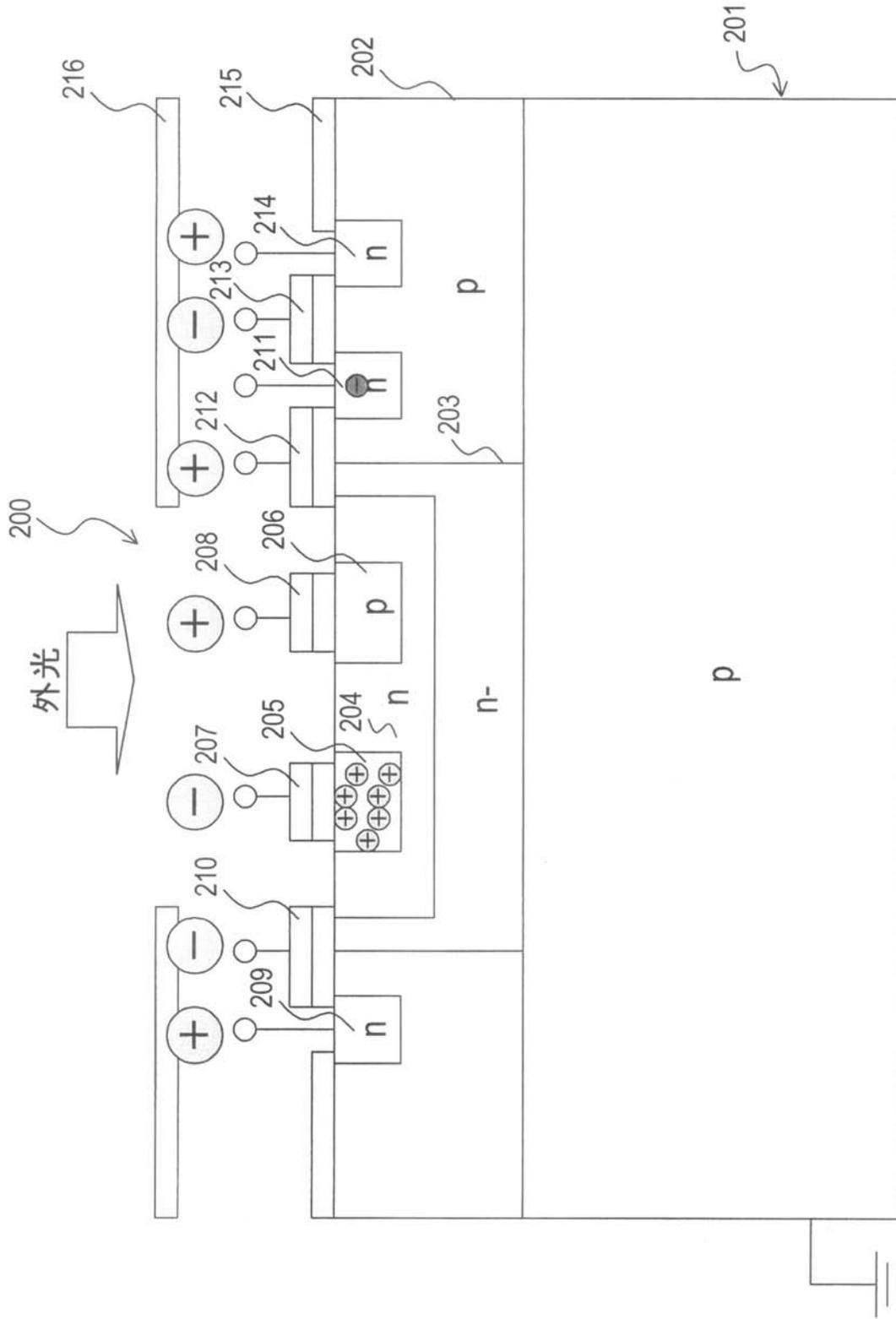
【図10】



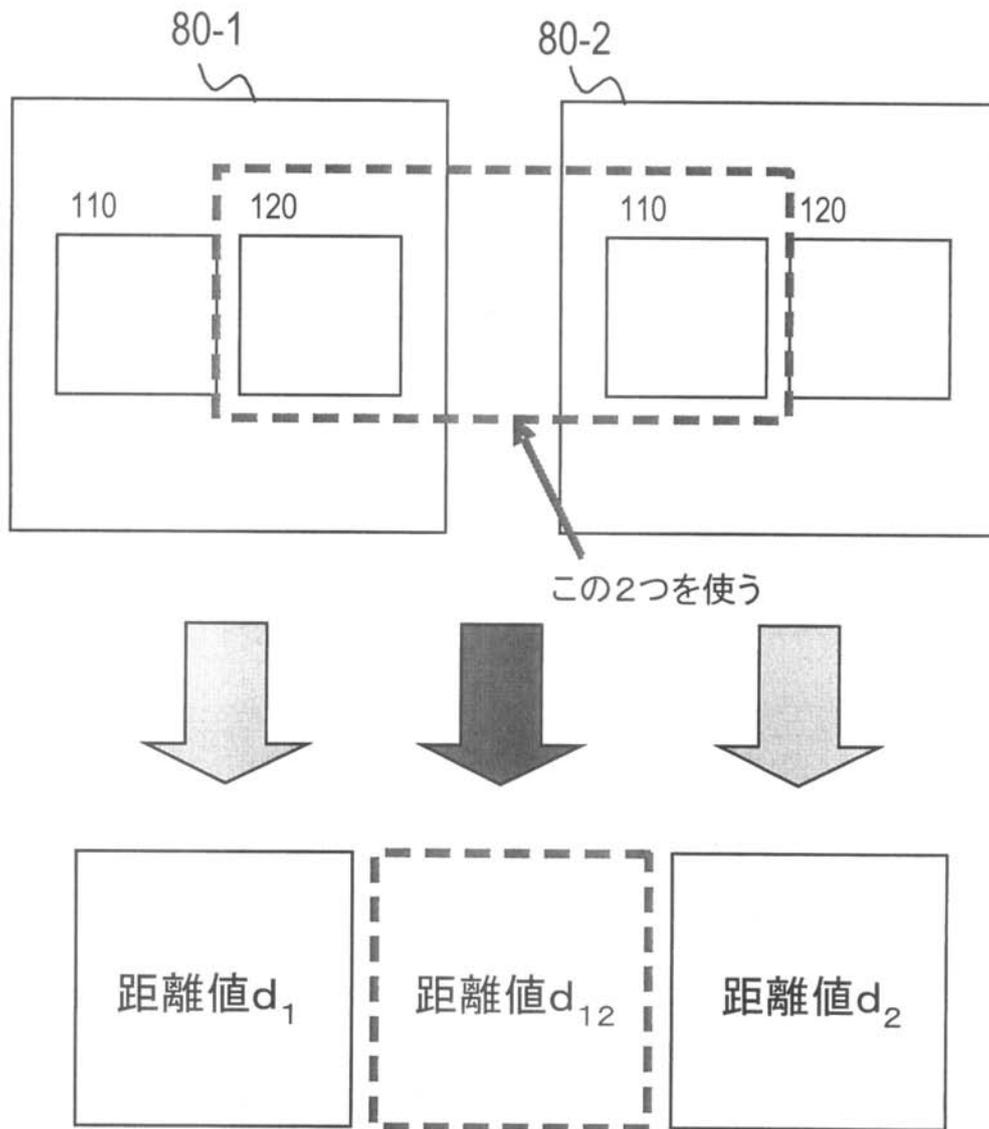
【図11】



【図12】



【図14】



---

フロントページの続き

(56)参考文献 特開2008-193527(JP,A)  
特開2005-303628(JP,A)  
特開2004-056048(JP,A)

(58)調査した分野(Int.Cl., DB名)  
H01L 27/14 - 27/148