



(12) 发明专利

(10) 授权公告号 CN 110291574 B

(45) 授权公告日 2022. 07. 12

(21) 申请号 201780086310.1

(22) 申请日 2017.02.24

(65) 同一申请的已公布的文献号
申请公布号 CN 110291574 A

(43) 申请公布日 2019.09.27

(85) PCT国际申请进入国家阶段日
2019.08.13

(86) PCT国际申请的申请数据
PCT/JP2017/007188 2017.02.24

(87) PCT国际申请的公布数据
W02018/154728 JA 2018.08.30

(73) 专利权人 堺显示器制品株式会社
地址 日本国大阪府堺市堺区匠町1番地

(72) 发明人 矢吹治人

(74) 专利代理机构 深圳市赛恩倍吉知识产权代
理有限公司 44334

专利代理师 郝家欢

(51) Int.Cl.
G09G 3/36 (2006.01)
G09G 3/20 (2006.01)

(56) 对比文件
US 2011242148 A1, 2011.10.06
US 2002067324 A1, 2002.06.06
WO 2016171069 A1, 2016.10.27
CN 101425266 A, 2009.05.06
CN 1530901 A, 2004.09.22
WO 2007097173 A1, 2007.08.30
US 2003080983 A1, 2003.05.01

审查员 潘岱

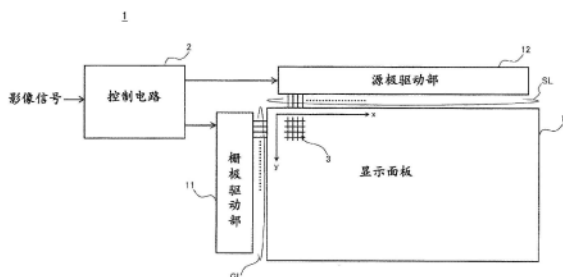
权利要求书2页 说明书14页 附图10页

(54) 发明名称

显示装置

(57) 摘要

显示装置(1)具有多个像素(3)、多个栅极线(GL)、多个源极线(SL)、以及控制部(2)。多个像素以矩阵状配置。栅极线与在行方向上排列的像素组连接,以规定周期按顺序选择各行的像素组。源极线与在列方向上排列的像素组连接,向所选择的行的像素组供给与规定的灰度对应的电压。控制部基于表示在1帧的影像中包含的灰度的灰度数据(D(x,y,n)),对使影像中的1行量的灰度依次显示于各行的像素组的定时进行控制。控制部将显示对象的像素作为基准,基于表示在将来的1帧量的期间(Tp)向连接到该像素的源极线施加的电压的积分的累积值(A(x,y,n)),对表示使该像素显示的灰度的灰度数据进行校正。



1. 一种显示装置,其特征在于,包括:

多个像素,其以矩阵状配置;

多个栅极线,其与在所述像素的矩阵的行方向上排列的像素组连接,且以规定的帧周期按顺序选择各行的像素组;

多个源极线,其与在所述像素的矩阵的列方向上排列的像素组连接,且向所述选择的行的像素组供给与规定的灰度对应的电压;以及

控制部,其基于表示在1帧的影像中包含的灰度的灰度数据,对使所述影像中的1行量的灰度依次显示于各行的像素组中的定时进行控制,

所述控制部具备将显示对象的像素作为基准,并基于累积值对表示使所述像素显示的灰度的灰度数据进行校正的数据校正部,所述累积值表示在将来的1帧量的期间向连接到所述像素的源极线施加的电压的积分、或者在将来的1帧量的期间使连接到与所述像素相同的源极线的其它像素显示的灰度的灰度数据的总和,

所述数据校正部基于表示使连接到与所述显示对象的像素相同的源极线的其它像素显示的灰度的灰度数据,计算所述累积值,

所述数据校正部使用与校正了所述灰度数据的像素相关的累积值的计算结果,并基于规定的递推公式,对与连接到与该像素相同的源极线的下一行的像素相关的累积值进行计算,

所述控制部在电源接通时开始的规定期间无论来自于外部的影像信号如何,均生成全部的灰度数据具有灰度值“0”的影像数据,向所述数据校正部输入,

所述数据校正部基于表示第n帧及第(n+1)帧的影像中的灰度的灰度数据计算累积值,并在表示第n帧的影像中的灰度的灰度数据的校正中使用所述累积值。

2. 一种显示装置,其特征在于,

多个像素,其以矩阵状配置;

多个栅极线,其与在所述像素的矩阵的行方向上排列的像素组连接,且以规定的帧周期按顺序选择各行的像素组;

多个源极线,其与在所述像素的矩阵的列方向上排列的像素组连接,且向所述选择的行的像素组供给与规定的灰度对应的电压;以及

控制部,其基于表示在1帧的影像中包含的灰度的灰度数据,对使所述影像中的1行量的灰度依次显示于各行的像素组中的定时进行控制,

所述控制部具备将显示对象的像素作为基准,并基于累积值对表示使所述像素显示的灰度的灰度数据进行校正的数据校正部,所述累积值表示在将来的1帧量的期间向连接到所述像素的源极线施加的电压的积分,

所述数据校正部基于表示使与所述显示对象的像素相同的源极线连接的其他像素显示的灰度的灰度数据,计算所述累积值,

所述数据校正部基于表示过去的灰度数据即第(n-1)帧及第n帧的影像中的灰度的灰度数据近似地计算累积值,并在表示第n帧的影像中的灰度的灰度数据的校正中使用所述累积值,

所述数据校正部利用与校正了所述灰度数据的像素相关的累积值的计算结果,根据以下的式(A)和式(B)所示的递推公式,计算与跟该像素连接在同一源线上的下一行的像素相

关的累积值，

此处式(A)表示 $y > 1$ 的情况下的递推公式，式(B)表示 $y = 1$ 的情况下的递推公式， $A'(x, y, n-1)$ 表示 y 行 x 列的像素的近似累积值， $D'(x, y, n)$ 表示压缩及展开后的第 n 帧的影像数据中的 y 行 x 列的像素的灰度数据， f_1 及 f_2 表示系数， Y 表示 y 的最大值，

$$A'(x, y, n-1) = A'(x, y-1, n-1) - f_1 \cdot D'(x, y, n-1) + f_2 \cdot D'(x, y-1, n) \quad (A),$$

$$A'(x, 1, n-1) = A'(x, Y, n-2) - f_1 \cdot D'(x, 1, n-1) + f_2 \cdot D'(x, Y, n-1) \quad (B),$$

还包括对第 $(n-1)$ 帧的影像数据进行存储的帧存储器，

所述帧存储器存储由规定的算式压缩后的影像数据，

所述数据校正部基于压缩及展开后的第 $(n-1)$ 帧的影像数据 $D'(n-1)$ 和压缩及展开后的第 n 帧的影像数据 $D'(n)$ 来计算所述累积值，使用所述累积值对未进行所述压缩及展开的第 n 帧的影像数据 $D(n)$ 中的灰度数据进行修正，其中，所述压缩及展开后的第 $(n-1)$ 帧的影像数据 $D'(n-1)$ 是所述帧存储器中存储的影像数据以与所述规定的算式对应的算式展开的数据，所述压缩及展开后的第 n 帧的影像数据 $D'(n)$ 是与所述规定的算式相同的算式压缩后不经由所述帧存储器而以与所述对应的算式相同的算式展开的数据。

3. 根据权利要求2所述的显示装置，其特征在于，

所述控制部，

参照在所述帧存储器中存储的影像数据，进行针对第 n 帧的影像数据的规定的过驱动转换，且

所述数据校正部，

参照在所述帧存储器中存储的影像数据，基于表示所述第 n 帧及第 $(n-1)$ 帧的影像中的灰度的灰度数据计算累积值，并在所述灰度数据的校正中使用所述累积值，

所述帧存储器在所述过驱动转换和所述灰度数据的校正中共享。

4. 根据权利要求2所述的显示装置，其特征在于，

所述数据校正部除了所述累积值，还使用表示在所述将来的1帧量的期间向与所示对象的像素相邻的源极线施加的电压的积分的其他累积值，对所述灰度数据进行校正，

所述数据校正部根据表示近似过去的灰度数据即第 $(n-1)$ 帧和第 n 帧的影像中的灰度的灰度数据计算所述其他累积值，用于对第 n 帧的影像中的灰度进行灰度数据的校正。

5. 根据权利要求1至4中的任意一项所述的显示装置，其特征在于，

所述帧周期包含规定的垂直回扫期间，

所述控制部基于包含所述垂直回扫期间在内的1帧量的期间内的累积值的有效值，对所述灰度数据进行校正。

显示装置

技术领域

[0001] 本发明涉及一种液晶显示装置等的显示装置。

背景技术

[0002] 作为使在液晶显示装置中显示的影像的画质降低的现象之一,已知一种被称为竖纹的现象。

[0003] 专利文献1公开了一种以防止竖纹为目的的有源矩阵型的显示装置。在专利文献1的显示装置中,基于在所输入的图像数据中包含的各列的数据求出规定的电压,并基于求出的电压,在由该图像数据进行的图像显示的有效期间后的垂直回扫期间内,进行连接有显示元件(像素)的数据信号线(源极线)的电压驱动。由此,在供给图像数据后的垂直回扫期间内,一次性地调整被各显示元件保持的电压,实现竖纹的抑制。

[0004] 现有技术文献

[0005] 专利文献

[0006] 专利文献1:日本特开2008-58345号公报

发明内容

[0007] 本发明所要解决的技术问题

[0008] 竖纹由显示装置中的像素与源极线间的Csd寄生电容引起而产生。Csd寄生电容在显示装置中显示的影像中还会导致灰度倾斜等问题。

[0009] 本发明的目的在于,提供一种显示装置,其可以抑制在显示装置中显示影像时的Csd寄生电容的影响。

[0010] 用于解决问题的方案

[0011] 本发明涉及的显示装置具有多个像素、多个栅极线、多个源极线、以及控制部。多个像素以矩阵状配置。多个栅极线与在像素的矩阵的行方向上排列的像素组连接,以规定的帧周期依次选择各行的像素组。多个源极线与在像素的矩阵的列方向上排列的像素组连接,向所选择的行的像素组供给与规定的灰度对应的电压。控制部基于表示在1帧的影像中包含的灰度的灰度数据,对使影像中的1行量的灰度依次在各行的像素组中显示的定时进行控制。控制部将显示对象的像素作为基准,基于在将来的1帧量的期间向与该像素连接的源极线施加的电压的积分、或者表示在将来的1帧量的期间使连接与该像素相同的源极线的其它像素显示的灰度的灰度数据的总和的累积值,对表示使该像素显示的灰度的灰度数据进行校正。

[0012] 发明效果

[0013] 根据本发明涉及的显示装置,将显示对象的像素作为基准,针对该像素的灰度数据对应于将来的1帧量中的源极线的电压的积分等而被校正。由此,可以抑制在显示装置中显示影像时的Csd寄生电容的影响。

附图说明

- [0014] 图1是表示本发明的实施方式一涉及的显示装置的结构图。
- [0015] 图2是表示显示装置的显示面板中的像素的结构图。
- [0016] 图3是表示显示装置中的控制电路的结构框图。
- [0017] 图4是表示实施方式一中的数据校正部的结构框图。
- [0018] 图5是表示实施方式一中的Csd校正电路的结构例的框图。
- [0019] 图6是用于对显示面板中的竖纹进行说明的图。
- [0020] 图7是用于对由数据校正部进行的Csd校正的运算方法进行说明的图。
- [0021] 图8是用于对实施方式二涉及的显示装置的概要进行说明的图。
- [0022] 图9是表示实施方式二中的数据校正部的结构例的框图。
- [0023] 图10是表示实施方式二中的Csd校正电路的结构例的框图。

具体实施方式

[0024] 以下,参照附图对本发明涉及的显示装置的实施方式进行说明。此外,在以下的各实施方式中,针对同样的结构要素附加相同的附图标记。

[0025] (实施方式一)

[0026] 1. 结构

[0027] 以下对实施方式一涉及的显示装置的结构进行说明。

[0028] 关于实施方式一涉及的显示装置的结构,使用图1进行说明。图1是表示本实施方式涉及的显示装置1的结构图。

[0029] 本实施方式涉及的显示装置1,例如构成液晶电视等的液晶显示装置。显示装置1如图1所示,具有显示面板10、栅极驱动部11、源极驱动部12、控制电路2。

[0030] 显示面板10是例如具有8K或者4K、2K等规定规格的有源矩阵方式的液晶面板。如图1所示,显示面板10具有多个像素3、多个栅极线GL、多个源极线SL。另外,显示面板10例如包含具有像素电极的TFT(薄膜晶体管)基板、具有相对电极的CF(彩色滤光片)基板、在两个基板之间封入的液晶层、以及偏光板等。

[0031] 显示面板10针对每个像素3,例如对R、G、B内的1种颜色的灰度进行显示。在显示面板10中,多个像素3以矩阵状配置。以下,将像素3的矩阵的行方向设为“水平方向”,由水平坐标x表示。另外,将像素3的矩阵的列方向设为“垂直方向”,由垂直坐标y表示。另外,有时候将垂直方向的正的一侧称为下侧,将负的一侧称为上侧。

[0032] 多个像素3具有有源元件的TFT等。各像素3的TFT中,栅极与栅极线GL连接,源极与源极线SL连接(参照图2)。关于像素3的结构的内容如后所述。

[0033] 各栅极线GL沿显示面板10的水平方向延伸,与像素3的矩阵中的1行量的像素3分别连接。多个栅极线GL与所连接的像素3的垂直坐标y对应,在显示面板10的垂直方向上排列而配置。栅极线GL是对具有共同的垂直坐标y的像素组进行选择信号线。

[0034] 各源极线SL沿显示面板10的垂直方向延伸,与像素3的矩阵中的1列量的像素3分别连接。多个源极线SL与所连接的像素3的水平坐标x对应,在显示面板10的水平方向上排列而配置。源极线SL是向具有共同的水平坐标x的像素组依次供给规定电压的信号线。

[0035] 栅极驱动部11由连接多个栅极线GL的IC等构成。栅极驱动部11利用控制电路2

的控制,以规定的帧周期(例如1/60秒),将用于对与各垂直坐标 y 对应的1行量的像素组依次进行选择的信号向栅极线GL供给。

[0036] 源极驱动部12由连接有多个源极线SL的IC等构成。源极驱动部12通过由控制电路2进行的控制,与栅极驱动部11的动作同步地,向经由源极线SL选择出的行的像素组,供给与要显示的灰度对应的电压。

[0037] 控制电路2由例如LSI等的一个或者多个半导体集成电路构成。控制电路2作为定时控制器,生成用于对显示装置1的各部分的动作定时进行控制的各种信号。控制电路2也可以对显示装置1的整体动作进行控制。

[0038] 例如,控制电路2基于从外部输入的影像信号,以使得影像信号所示的帧单位的影像中的1行量的灰度依次显示于各行的像素组中的方式,生成栅极驱动部11及源极驱动部12的控制信号。另外,控制电路2在这种栅极驱动部11及源极驱动部12的动作定时的控制的基础上,还进行规定的影像信号处理等。关于控制电路2的结构的内容如后所述。

[0039] 1-1. 显示面板的像素结构

[0040] 关于显示装置1的显示面板10中的像素3的结构的内容,参照图2进行说明。图2是表示显示装置1的显示面板10中的像素3的结构的内容的图。

[0041] 在图2中,示出显示面板10上的具有特定的坐标 (x,y) 的像素3的结构。在例如4K、2K规格的RGB面板中,像素3的水平坐标 x 处于 $1\sim 11520 (=3840 \times 3)$ 的范围内,垂直坐标 y 处于 $1\sim 2160$ 的范围内。

[0042] 像素3如图2所示,具有TFT31和液晶电容C1c。在坐标 (x,y) 的像素3的TFT31中,栅极与对应于垂直坐标 y 的栅极线GL(y)连接,源极与对应于水平坐标 x 的源极线SL(x)连接,漏极与液晶电容C1c的一端(像素电极)连接。液晶电容C1c的另一端与例如显示面板10中的相对电极连接。

[0043] TFT31基于来自于的栅极线GL(y)的信号,在向栅极施加的电压大于或等于规定的阈值电压时设为接通,在低于阈值电压时进行断开。TFT31的阈值电压例如是 $2\sim 3V$ 。TFT31是与栅极线GL(y)连接的有源元件的一个例子。

[0044] 液晶电容C1c由像素电极、相对电极、及液晶层构成,与所充电的电压对应而使液晶层的配向状态变化。液晶电容C1c基于在TFT31为接通的期间从源极信号线SL输入的信号的电压,对电荷进行充电或者放电。液晶电容C1c在TFT31为断开的期间,对通过TFT31切换为断开之前的充放电获得的充电电压进行保持。

[0045] 如图2所示,像素3具有所连接的源极线SL(x)与像素电极间、即TFT31的源极与漏极间的寄生电容Csd1。另外,像素3具有相邻的源极线SL($x+1$)与像素电极间的寄生电容Csd2。各寄生电容Csd分别是源极线SL(x)、SL($x+1$)与像素3间的Csd寄生电容的一个例子。为了降低这种Csd寄生电容的电容值,也可以在像素3中设置CRE(Capacity Reduction Electrode)结构。

[0046] 根据如上所述构成的像素3,在从栅极线GL(y)施加大于或等于TFT31的阈值电压的电压时,可以进行液晶电容C1c的充放电,像素3被选择。与从源极线SL(x)向选择中的像素3输入的信号的电压对应,用于在影像中对对应的像素的灰度进行显示的充电电压被充放电。

[0047] 1-2. 控制电路的结构

[0048] 关于控制电路2的结构的全部内容,参照图3进行说明。图3是表示显示装置1中的控制电路2的结构框图。

[0049] 控制电路2如图3所示,具有信息接收部21、伽马转换部22、过驱动转换部23、数据校正部24、抖动处理部25、信息发送部26。控制电路2是本实施方式中的显示装置1的控制部的一个例子。

[0050] 信息接收部21是按照规定的通信规格的输入接口电路。信息接收部21接收从外部输入的影像信号。在来自于外部的影像信号中,包含表示每一帧的影像的影像数据、以及各种同步信号等。

[0051] 伽马转换部22针对接收到的影像信号中的影像数据,执行实施伽马校正的伽马转换处理。

[0052] 过驱动转换部23例如针对伽马转换处理后的影像数据,进行过驱动转换处理。过驱动转换处理是下述处理,即,为了对显示面板10的像素3进行过冲驱动,参照过去的影像数据,对当前的影像数据实施转换。

[0053] 数据校正部24例如针对过驱动转换处理后的影像数据,进行用于抑制显示面板10中的Csd寄生电容的影响的运算校正(Csd校正)。关于本实施方式中的数据校正部24的结构如后所述。

[0054] 抖动处理部25针对由数据校正部24校正后的影像数据,进行实施与显示面板10的可发色颜色数量等对应的抖动的抖动处理。

[0055] 信息发送部26是按照规定的通信规格的输出接口电路。信息发送部26将上述的各种处理结果的影像数据向显示面板10的源极驱动部12发送。另外,信息发送部26还输出源极驱动部12的控制信号或栅极驱动部11的控制信号、使各部分的动作定时同步的同步信号等。

[0056] 控制电路2也可以是设计为实现上述的伽马转换部22、过驱动转换部23及数据校正部24等规定的功能的专用的电子电路、或可以再构成的电子电路等硬件电路。另外,控制电路2也可以包含使上述各种功能与软件协同动作而实现的CPU等。控制电路2也可以由CPU、MPU、微机、DSP、FPGA、ASIC等各种半导体集成电路构成。

[0057] 1-3.关于数据校正部

[0058] 关于本实施方式中的数据校正部24的结构,参照图4、5进行说明。

[0059] 图4是表示本实施方式中的数据校正部24的结构框图。数据校正部24如图4所示,具有帧存储器40和Csd校正电路4。

[0060] 在本实施方式中,在数据校正部24中,将经由帧存储器40以1帧量延迟而输入至Csd校正电路4的影像数据 $D(n)$,作为当前的影像数据进行处理。另外,未经由帧存储器40而向Csd校正电路4输入的影像数据 $D(n+1)$,相对地以1帧量作为未来的影像数据而参照。

[0061] 帧存储器40在本实施方式中,不特别地进行压缩等,而对1帧的影像数据 $D(n)$ 进行存储。由此,不会损失作为当前的帧(当前帧)进行处理的影像数据 $D(n)$ 的显示品质地进行数据校正部24中的运算校正。

[0062] Csd校正电路4从帧存储器40读出当前帧的影像数据 $D(n)$,参照下一帧的影像数据 $D(n+1)$,执行针对当前帧的影像数据 $D(n)$ 的运算校正。由此,数据校正部24从Csd校正电路4对当前帧的校正后的影像数据 $D(n)$ 进行输出。在图5中示出本实施方式中的Csd校正电路4

的结构例。

[0063] 图5所例示的Csd校正电路4,具有系数乘法部41、42、加法器43、51、52、减法器44、行存储器45、清零判定部46、触发器47、48、函数运算部49、50。

[0064] Csd校正电路4,针对每个灰度数据 $D(x,y,n)$ 而输入1帧的影像数据 $D(n)$ 。灰度数据 $D(x,y,n)$ 是表示影像数据 $D(n)$ 所示的影像中的每个像素的灰度的数据,规定向在显示面板10上对应的坐标 (x,y) 的像素3供给的电压。灰度数据 $D(x,y,n)$ 可以与帧反转等驱动方式对应,设定(绝对值为灰度值的)正值及负值。另外,灰度数据 $D(x,y,n)$ 例如也可以为了规定垂直回描期间(后述)的源极线 $SL(x)$ 的电压,具有与显示面板10的外部对应的这种垂直坐标 y (参照图7)。

[0065] Csd校正电路4,在1帧的影像数据 $D(n)$ 中包含的规定的灰度数据 $\{D(x,y,n)\}$ 中,将水平方向 (x) 作为主扫描方向,将垂直方向 (y) 作为副扫描方向,以二维扫描的方式,输入各灰度数据 $D(x,y,n)$ 。另外,Csd校正电路4利用规定的同步信号等,将当前帧的灰度数据 $D(x,y,n)$ 和下一帧的灰度数据 $D(x,y,n+1)$ 同步地输入。

[0066] 系数乘法部41、42包含用于对后述的系数 $f1$ 、 $f2$ (或者系数 $f1$ 、 $f2$ 与灰度数据的乘法值)进行计算的LUT等。系数乘法部41基于当前帧的灰度数据 $D(x,y,n)$,参照LUT对乘法值 $f1 \cdot D(x,y,n)$ 进行输出。同样地,系数乘法部42基于下一帧的灰度数据 $D(x,y,n+1)$ 对乘法值 $f2 \cdot D(x,y,n+1)$ 进行输出。例如,各系数乘法部41、42基于输入值“0”而对乘法值“0”进行输出。

[0067] 加法器43对来自于行存储器45的读出值 $R(x)$,加上系数乘法部42的乘法值 $f2 \cdot D(x,y,n+1)$ 。减法器44对加法器42的输出值,减去系数乘法部41的乘法值 $f1 \cdot D(x,y,n)$ 。该运算结果(减法器44的输出值)相当于后述的累积值 $A(x,y,n)$ 。Csd校正电路4将运算结果的累积值 $A(x,y,n)$ 作为写入值 $W(x)$ 而写入行存储器45。

[0068] 行存储器45对与显示面板10中的像素3的水平方向1行量相当的写入值 $\{W(x) \mid x=1 \sim X\}$ 进行存储(X 是水平坐标 x 的最大值)。各写入值 $W(x)$ 适当地作为读出值 $R(x)$ 而读出。清零判定部46例如基于电源启动时的触发信号等,生成用于将在行存储器45中存储的信息删除的清零信号。

[0069] 触发器47对上述运算结果的累积值 $A(x,y,n)$ 进行保持。触发器48对当前帧的灰度数据 $D(x,y,n)$ 进行保持。各触发器47、48以1个动作周期量(相当于水平坐标 x 的增量“1”)使各数据延迟。

[0070] 函数运算部49、50包含用于对后述的函数 $f3$ 、 $f4$ 进行计算的LUT等。函数运算部49基于分别延迟了的灰度数据 $D(x-1,y,n)$ 及累积值 $A(x-1,y,n)$,输出函数 $f3$ 的运算值。函数运算部 $f4$ 基于延迟了的灰度数据 $D(x-1,y,n)$ 以及不延迟的累积值 $A(x,y,n)$,输出函数 $f4$ 的运算值。各函数运算部49、50设定为,例如在所输入的各数据为“0”的情况下,将函数 $f3$ 、 $f4$ 的运算值设为“0”。

[0071] 加法器51、52在延迟了的灰度数据 $D(x-1,y,n)$ 上,加上函数 $f3$ 的运算值和函数 $f4$ 的运算值,输出对该灰度数据 $D(x-1,y,n)$ 校正后的灰度数据 $O(x-1,y,n)$ 。

[0072] 根据如上所述构成的Csd校正电路4,执行后述的式(2)~(5)的计算,实现灰度数据 $D(x,y,n)$ 的运算校正。

[0073] 2.动作

[0074] 关于如上所述构成的显示装置1的动作,以下进行说明。

[0075] 2-1.关于竖纹

[0076] 首先,对于在显示装置中可能产生的竖纹,参照图6进行说明。图6是用于对显示面板中的竖纹进行说明的图。

[0077] 图6(a)例示1帧的影像数据 $D(n)$ 。图6(b)表示在基于图6(a)的影像数据 $D(n)$ 的影像显示中产生了竖纹的情况下的显示面板的显示例。

[0078] 图6(a)的影像数据 $D(n)$ 中包含具有规定的灰度的背景区域 R_b 、和被背景区域 R_b 包围的对象区域 R_a 。对象区域 R_a 具有与背景区域 R_b 的灰度不同的灰度。在将这种影像数据 $D(n)$ 向显示面板输入的情况下,如图6(b)所示,在对象区域 R_a 的垂直方向上侧及下侧,有时会出现具有从背景区域 R_b 偏移后的灰度(或者颜色)的区域 R_{b1} 、 R_{b2} ,即“竖纹”。

[0079] 上述的这种竖纹,是由于区域 R_{b1} 、 R_{b2} 中的像素3(图1)和对象区域 R_a 中的像素3与相同的源极线 SL 连接,因此由源极线 SL 与像素3之间的 C_{sd} 寄生电容引起而产生。如果为了抑制竖纹,例如在各像素3设置用于使寄生电容 C_{sd1} 、 C_{sd2} (图2)的电容值充分小的 CRE 结构,则像素3的透过率减少,影像的画质可能会降低。例如在8K规格的显示面板的情况下,像素3的尺寸小,认为透过率的减少会成为严重的问题。

[0080] 因此,在本实施方式中,在显示装置1的控制电路2中的数据校正部24中,为了抑制 C_{sd} 寄生电容的影响而进行影像数据 $D(n)$ 的运算校正(即 C_{sd} 校正)。以下,对本实施方式涉及的显示装置1的动作的详细内容进行说明。

[0081] 2-2.关于 C_{sd} 校正

[0082] 关于由本实施方式涉及的显示装置1的数据校正部24进行的 C_{sd} 校正的运算方法,使用图7进行说明。图7是用于对由数据校正部24进行的 C_{sd} 校正的运算方法进行说明的图。

[0083] 图7例示了针对连续的2帧的影像数据 $D(n)$ 、 $D(n+1)$ 的由显示装置1进行的影像显示的动作定时。如图7所示,用于对1帧的影像进行显示的帧周期 T_1 ,包含垂直显示期间 T_2 、垂直回描期间 T_3 。

[0084] 垂直显示期间 T_2 是在显示面板10(图1)中选择所有行的像素组而使1帧的影像显示的期间。垂直回描期间 T_3 是在当前的帧的垂直显示期间 T_2 的末端与下一帧的始端之间空出规定间隔的期间。例如,垂直显示期间 T_2 使1行的像素组的充电期间包含2160行量。垂直回描期间 T_3 例如相当于90行量的充电期间。

[0085] 显示装置1利用控制电路2(图1)的控制,在图7的例子中,从时刻 t_1 开始由第 n 帧的影像数据 $D(n)$ 进行的影像的显示。在从时刻 t_1 起的垂直显示期间 T_2 ,控制电路2基于第 n 帧的影像数据 $D(n)$ 中的每一行的灰度数据 $D(1,y,n) \sim D(X,y,n)$,从 $y=1$ 开始按顺序使对应的各行的像素3(的液晶电容 C_{1c})充电。各像素3通过保持与灰度数据 $D(x,y,n)$ 对应的充电电压,从而对灰度数据 $D(x,y,n)$ 所示的灰度进行显示。

[0086] 例如,在显示面板10(图1)中具有坐标 (x,y) 的点 $P(x,y)$ 的像素3,在从时刻 t_1 起的垂直显示期间 T_2 内的时刻 t_2 ,基于第 n 帧的影像数据 $D(n)$ 中对应的灰度数据 $D(x,y,n)$ 被充电。所充电的点 $P(x,y)$ 的像素3,在直至进行由之后的第 $(n+1)$ 帧的灰度数据 $D(x,y,n+1)$ 的充电的时刻 t_3 为止的1帧量的期间 T_p ,为了显示第 n 帧的灰度数据 $D(x,y,n)$ 所示的灰度,对充电电压进行保持。

[0087] 向在上述的期间 T_p 连接有点 $P(x,y)$ 的像素3的源极线 $SL(x)$,依次施加以在第 n 帧

或者第(n+1)帧的影像数据D(n)、D(n+1)中对应的列的灰度数据为基础的电压。此时,该源极线SL(x)及相邻的源极线SL(x+1)与点P(x,y)的像素3间的寄生电容Csd1,Csd2(图2),依赖于向各源极线SL(x)、SL(x+1)施加的电压,可能使该像素3的充电电压变动。

[0088] 根据以上所述,本发明人考虑到对像素3的充电电压的Csd寄生电容的影响,可以由与各列的灰度数据D(x,y,n)对应而向对应的源极线SL(x)在期间Tp施加的电压的积分推定。因此,在本实施方式中,求出表示在当前时刻以后的将来的1帧量的期间Tp向共同的源极线SL(x)依次施加的电压的积分的累积值(A(x,y,n)),在当前时刻的灰度数据D(x,y,n)的Csd校正中使用。

[0089] 2-2-1.关于累积值的理论式

[0090] 以下,示出在本实施方式中采用的累积值A(x,y,n)的理论式(1)。

[0091] [式1]

$$A(x, y, n) = \underbrace{\sum_{y_1=y+1}^Y f_1 \cdot D(x, y_1, n)}_{A1} + \underbrace{\sum_{y_2=1}^{y-1} f_2 \cdot D(x, y_2, n+1)}_{A2} \dots(1)$$

[0092]

[0093] 在这里,图7的点P(x,y)与累积值A(x,y,n)的计算对象的时刻对应。如上式(1)所示,本实施方式中的累积值A(x,y,n),通过对在连续2帧间具有与点P(x,y)共同的水平坐标x的1帧量的灰度数据D(x,y+1,n)~D(x,y-1,n+1)进行累积,从而求出。

[0094] 在式(1)中,第1项A1表示在当前帧(n帧),在点P(x,y)的像素3的充电后向源极线SL(x)施加的电压的积分量。第1项A1的累积通过加权加法运算从而运算出,该加权加法运算是与点P(x,y)的垂直坐标y相比较大的范围内的灰度数据{D(x,y1,n)|y1=y+1~Y},乘以系数f1而取得总和。总和的上限值Y与垂直回描期间T3的末端对应,例如是Y=2250(=2160+90)。系数f1例如是点P(x,y)的坐标(x,y)和/或坐标(x,y1)的函数,表示显示面板10的显示面内的波动。系数f1包含将灰度数据转换为电压的成分。

[0095] 第2项A2表示在下一帧((n+1)帧),在点P(x,y)的像素3的充电开始前向源极线SL(x)施加的电压的积分量。第2项A2的累积通过基于相对于小于点P(x,y)的垂直坐标y的范围内的灰度数据{D(x,y2,n+1)|y2=1~y-1}的系数f2的加权加法运算来运算。系数f2例如是与系数f1同样的函数。

[0096] 例如,作为y=1的情况下的累积值A(x,1,n),由于在下一帧的开始时刻P(x,y)的像素3被充电,因此成为A2=0,由第1项A1计算。同样地,y=Y的情况下的累积值A(x,Y,n),成为A1=0,由第2项A2计算。此外,考虑到在点P(x,y)的像素3自身的充电中,该像素3不会受到Csd寄生电容的影响,因此在式(1)的累积值A(x,y,n)中,在累积的对象点P(x,y)中不包含灰度数据D(x,y,n)。

[0097] 2-2-2.关于Csd校正的计算式

[0098] 使用以上的这种累积值A(x,y,n),本实施方式涉及的显示装置1的数据校正部24针对每个像素3而对灰度数据D(x,y,n)进行运算校正。由数据校正部24进行的Csd校正的计算式如以下所示。

[0099] [式2]

$$[0100] \quad O(x, y, n) = D(x, y, n) + \Delta D(x, y, n) \cdots (2)$$

$$[0101] \quad \Delta D(x, y, n) = f_3 \left(D(x, y, n), \frac{A(x, y, n)}{Y-1} \right) + f_4 \left(D(x, y, n), \frac{A(x+1, y, n)}{Y-1} \right) \cdots (3)$$

$$[0102] \quad A(x, y, n) = A(x, y-1, n) - f_1 \cdot D(x, y, n) + f_2 \cdot D(x, y-1, n+1) \cdots (4)$$

$$[0103] \quad A(x, 1, n) = A(x, Y, n-1) - f_1 \cdot D(x, 1, n) + f_2 \cdot D(x, Y, n) \cdots (5)$$

[0104] 如式(2)所示,校正后的灰度数据 $O(x, y, n)$,通过在校正前的灰度数据 $D(x, y, n)$ 上加上校正量 $\Delta D(x, y, n)$ 从而求出。式(3)是基于上述的累积值 $A(x, y, n)$ 的校正量 $\Delta D(x, y, n)$ 的计算式。针对点 $P(x, y)$ 的灰度数据 $D(x, y, n)$ 的校正量 $\Delta D(x, y, n)$,由式(3)的右边的第1项与第2项之和计算。

[0105] 式(3)的第1项,由以点 $P(x, y)$ 的灰度数据 $D(x, y, n)$ 、和点 $P(x, y)$ 的累积值 $A(x, y, n)$ 的有效值 $A(x, y, n)/(Y-1)$ 作为参数的函数 f_3 表示。作为函数 f_3 ,为了对由与连接点 $P(x, y)$ 的像素3自身连接的源极线 $SL(x)$ 引起的寄生电容 C_{sd1} (图2)的影响进行校正,对应于该像素3的液晶电容 C_{lc} 与寄生电容 C_{sd1} 之比而设定。函数 f_3 包含将电压转换为灰度数据的成分。

[0106] 式(3)的第2项,由以点 $P(x, y)$ 的灰度数据 $D(x, y, n)$ 的灰度值、和点 $P(x, y)$ 的相邻的点 $P'(x+1, y)$ 的累积值 $A(x+1, y, n)$ 的有效值 $A(x+1, y, n)/(Y-1)$ 作为参数的函数 f_4 表示。作为函数 f_4 ,为了对与点 $P(x, y)$ 的像素3相邻的源极线 $SL(x+1)$ 引起的寄生电容 C_{sd2} 的影响进行校正,对应于该像素3的液晶电容 C_{lc} 与寄生电容 C_{sd2} 之比而设定。函数 f_4 包含将电压转换为灰度数据的成分。

[0107] 式(3)的第1及第2项的函数 f_3 、 f_4 ,为了对由各自的寄生电容 C_{sd1} 、 C_{sd2} 引起的影响分别进行校正而独立地设定。各函数 f_3 、 f_4 与上述的系数 f_1 、 f_2 同样地,也可以是考虑显示面板10的显示面内的波动等而依赖于坐标 (x, y) 的函数。

[0108] 另外,由于像素3中的液晶电容 C_{lc} 对应于充电电压而电容值发生变动,因此各函数 f_3 、 f_4 依赖于对液晶电容 C_{lc} 的充电电压进行规定的灰度数据 $D(x, y, n)$ 。

[0109] 另外, C_{sd} 寄生电容的影响,即使在垂直显示期间 T_2 显示的影像相同,在垂直回描期间 T_3 的长度不同的情况下也会变动。因此,考虑由垂直回描期间 T_3 的长度产生的影响,将由累积值 $A(x, y_1, t)$ 除以 $(Y-1)$ 后的有效值 $A(x, y_1, t)/(Y-1)$ 用于函数 f_3 、 f_4 的参数。由此,例如在60Hz系的影像信号和50Hz系的影像信号中,垂直回描期间 T_3 的长度(Y 的值)不同的这种情况下,也可以实质上相同地对 C_{sd} 寄生电容的影响进行校正。

[0110] 在针对每个像素3求出以上的这种校正量 $\Delta D(x, y, n)$ 时,在本实施方式中,使用式(4)、(5)所示的这种递推公式对累积值 $A(x, y, n)$ 进行计算。以下,针对累积值 $A(x, y, n)$ 的递推公式进行说明。

[0111] 2-2-3. 关于累积值的递推公式

[0112] 在本实施方式中,数据校正部24对从每个像素3的充电时直至1帧量的将来的累积值 $A(x, y, n)$ 进行计算,对各像素3的灰度数据 $D(x, y, n)$ 依次进行校正。此时,在针对全部像素3而独立地执行使理论式(1)的这种取得1列的灰度数据 $D(x, y+1, n) \sim D(x, y-1, n+1)$ 的总和的运算的运算方式中,电路规模变得庞大。因此,在本实施方式中,为了求出各自的累积值 $A(x, y)$,采用式(4)、(5)所示的这种递推公式。

[0113] 式(4)是在 $y > 1$ 的情况下将式(1)等价变形为递推公式形式的式子。式(5)是在 $y =$

1的情况下与式(4)同样地对式(1)进行等价变形后的式子。在采用式(4)、(5)的情况下,为了防止递推公式的重复计算的发散,系数 f_1 和系数 f_2 设定为相同的函数形。

[0114] 式(4)的右边包含与点 $P(x,y)$ 水平坐标 x 相同且垂直坐标 y 仅为1的较小的点 $P''(x,y-1)$ 的累积值 $A(x,y-1,n)$ 。由于点 $P''(x,y-1)$ 的像素3与点 $P(x,y)$ 的像素3相比,在1行量之前(过去)被充电,因此在点 $P(x,y)$ 的累积值 $A(x,y,n)$ 的计算时,可以使用点 $P''(x,y-1)$ 的累积值 $A(x,y-1,n)$ 。

[0115] 具体地说,数据校正部24在 $y>1$ 的情况下,对点 $P''(x,y-1)$ 的累积值 $A(x,y-1,n)$ 减去式(4)的第2项 $f_1 \cdot D(x,y,n)$,并且加上第3项 $f_2 \cdot D(x,y-1,n+1)$ 。第2项 $f_1 \cdot D(x,y,n)$ 受累积值 $A(x,y-1,n)$ 中的当前帧的点 $P(x,y)$ 的灰度数据 $D(x,y,n)$ 的影响(参照式(1)的A1)。第3项 $f_2 \cdot D(x,y-1,n+1)$ 受下一帧的点 $P''(x,y-1)$ 的灰度数据 $D(x,y-1,n+1)$ 的影响(参照式(1)的A2)。

[0116] 另外,在 $y=1$ 的情况下,通过取代点 $P''(x,y-1)$ 的累积值 $A(x,y-1,n)$ 而使用1帧前的 $y=Y$ 中的累积值 $A(x,Y,n-1)$,从而可以与上述同样地计算累积值 $A(x,1,n)$ (式(5),参照图7)。

[0117] 根据以上的这种式(4)、(5),通过预先将1行量的累积值 $A(1,y-1,n) \sim A(X,y-1,n)$ 存储于行存储器45(图5)中,从而可以从 $y=1$ 开始逐次地利用简单的运算对累积值 $A(x,y,n)$ 进行计算,可以抑制电路面积的增大。

[0118] 2-2-4.关于初始显示模式

[0119] 为了容易求出以上的这种递推公式的初始值,在本实施方式中,使用初始显示模式,即,在显示装置1中从控制电路2电源接通时开始的规定期间(例如1帧以上),显示使全部像素3显示成为灰度值“0”的黑色画面的影像。以下,针对显示装置1中的使用了初始显示模式的动作进行说明。

[0120] 在显示装置1的启动时,Csd校正电路4中的清零判定部46(图5)生成清零信号,将在行存储器45中存储的信息删除。在行存储器45中设定初始值“0”。

[0121] 在显示装置1中,控制电路2(图1)从电源接通时起的规定期间(例如1帧以上),以初始显示模式进行动作。在初始显示模式中,控制电路2无论来自于外部的影像信号如何,均生成全部的灰度数据具有灰度值“0”的影像数据,向数据校正部24输入。

[0122] 在本实施方式中,数据校正部24中的各系数乘法部41、42(图5)基于输入值“0”,输出输出值“0”的数据。另外,各函数运算部49、50也基于输入值“0”,输出输出值“0”。通过以上所述,在初始显示模式的继续中,数据校正部24输出的灰度数据变为灰度值“0”,在显示装置1中显示黑色画面的影像。

[0123] 如果解除初始显示模式,则控制电路2在通常的显示模式下动作,将与来自于外部的影像信号对应的影像数据向数据校正部24输入。以下,将表示解除初始显示模式时的最后1帧的黑色画面的影像数据,设为 $n=1$ 的影像数据 $D(1)$ 。在该情况下, $n=1$ 的灰度数据 $D(x,y,1)$ 全部是灰度值“0”, $n=2$ 的灰度数据 $D(x,y,2)$ 具有与影像信号对应的灰度值。

[0124] 在数据校正部24中,Csd校正电路4(图5)从 $n=1$ 的影像数据 $D(1)$ 中的第1行($y=1$)的灰度数据 $D(x,1,1)$ 开始,按顺序执行按照式(2)~(5)的运算校正。根据式(5),与第1行的灰度数据 $D(x,1,1)$ 对应的累积值 $A(x,1,1)$ 由下式(11)计算。

[0125] $A(x,1,1) = A(x,Y,0) - f_1 \cdot D(x,1,1) + f_2 \cdot D(x,Y,1) \cdots (11)$

[0126] 在上式(11)中,右边的第1项 $A(x, Y, 0)$ 是 $n=1$ 的各灰度数据 $D(x, y, 1)$ 的累积值(参照图7的A2),与行存储器45的初始值“0”一致。另外,由于右边的第2项及第3项也变为“0”,因此在 $n=1, y=1$ 中,累积值 $A(x, 1, 1)=0$ 。在该情况下,校正量 $\Delta D(x, 1, 1)=0$,校正后的灰度数据 $0(x, 1, 1)=0$ 。在行存储器45中,在读出累积值 $A(x, Y, 0)(=0)$ 后,进行新的累积值 $A(x, 1, 1)(=0)$ 的写入。

[0127] 然后,Csd校正电路4执行 $n=1$ 的影像数据 $D(1)$ 中的第2行($y=2$)的灰度数据 $D(x, 2, 1)$ 的校正运算。根据式(4),与第2行的灰度数据 $D(x, 2, 1)$ 对应的累积值 $A(x, 2, 1)$ 由下式(12)计算。

[0128] $A(x, 2, 1)$

[0129] $=A(x, 1, 1) - f1 \cdot D(x, 2, 1) + f2 \cdot D(x, 1, 2)$

[0130] \dots (12)

[0131] 在上式(12)中,右边的第1项及第2项与第1行的情况同样地是“0”,另一方面,上式(12)的第3项具有基于通常的显示模式中的灰度数据 $D(x, 1, 2)$ 的值。由此, $n=1, y=2$ 的累积值 $A(x, 2, 1)$ 通过上式(12)的第3项的运算而被容易地计算出。

[0132] Csd校正电路4基于以上这样的累积值 $A(x, 2, 1)$ 的计算结果,求出校正量 $\Delta D(x, 2, 1)$,并对校正后的灰度数据 $0(x, 2, 1)$ 进行计算。在行存储器45中,在读出累积值 $A(x, 1, 1)(=0)$ 后,写入新的累积值 $A(x, 2, 1)$ 。所写入的累积值 $A(x, 2, 1)$ 在 $y=3$ 的灰度数据 $D(x, 3, 1)$ 的校正运算中使用。还逐次地与上述同样地执行 $y=3$ 以后及后续的帧中的校正运算。

[0133] 3. 总结

[0134] 如上所述,本实施方式涉及的显示装置1具有多个像素3、多个栅极线GL、多个源极线SL、控制电路2。多个像素3以矩阵状配置。多个栅极线GL与在像素3的矩阵的行方向上排列的像素3群连接,以规定的帧周期 $T1$ 按顺序选择各行的像素3群。多个源极线SL与在像素3的矩阵的列方向上排列的像素3群连接,向所选择的行的像素3群供给与规定的灰度对应的电压。控制电路2基于表示在1帧的影像中包含的灰度的灰度数据 $D(x, y, n)$,对将影像中的1行量的灰度依次显示于各行的像素3群中的定时进行控制。控制电路2在数据校正部24中,以显示对象(点P(x, 作为y))的像素3为基准,基于表示在将来的1帧量的期间 Tp 向与该像素3连接的源极线SL(x)施加的电压的积分的累积值 $A(x, y, n)$,对表示使该像素3显示的灰度的灰度数据 $D(x, y, n)$ 进行校正。

[0135] 此外,控制电路2也可以在数据校正部24中,以显示对象(点P(x, 作为y))的像素3为基准,基于表示在将来的1帧量的期间使与该像素3相同的源极线连接的其它像素3显示的灰度的灰度数据的总和的累积值 $A(x, y, n)$,对表示使该像素3显示的灰度的灰度数据 $D(x, y, n)$ 进行校正。在该情况下,Csd校正电路4中的系数 $f1$ 及系数 $f2$,不包含将灰度数据转换为电压的成分,函数 $f3$ 及函数 $f4$ 不包含将电压转换为灰度数据的成分。系数乘法部41、42(参照图5)的输出值、即乘法值 $f1 \cdot D(x, y, n)$ 及乘法值 $f2 \cdot D(x, y, n+1)$,例如成为乘以用于考虑显示面板10的显示面内的波动(具体地说,显示面内的各位置的时间常数的不同)的系数后的灰度数据。

[0136] 根据以上的显示装置1,将点P(x, y)的像素3作为基准,针对该像素3的灰度数据 $D(x, y, n)$,对应于将来的1帧量中的源极线SL(x)的电压的积分或者灰度数据的总和而被校正。由此,可以抑制在显示装置1上显示影像时的、竖纹或灰度倾斜等Csd寄生电容的影响。

[0137] 在本实施方式中,控制电路2(的数据校正部24),基于表示使连接与显示对象的像素3相同的源极线SL(x)的其它像素3显示的灰度的灰度数据 $D(x,y+1,n) \sim D(x,y-1,n+1)$,对累积值 $A(x,y,n)$ 进行计算(式(1))。由此,可以基于灰度数据 $D(x,y+1,n) \sim D(x,y-1,n+1)$ 求出用于对Csd寄生电容的影响进行抑制的累积值 $A(x,y,n)$ 。

[0138] 另外,在本实施方式中,控制电路2使用与对灰度数据 $D(x,y-1,n)$ 进行校正后的像素3相关的累积值 $A(x,y-1,n)$ 的计算结果,基于递推公式(4)、(5),对与连接与该像素3相同的源极线SL(x)的下一行的像素3相关的累积值 $A(x,y,n)$ 进行计算。由此,可以高效地计算累积值 $A(x,y,n)$,容易地实现Csd校正。

[0139] 另外,在本实施方式中,控制电路2的数据校正部24,对基于表示第n帧及第(n+1)帧的影像中的灰度的灰度数据 $D(x,y+1,n) \sim D(x,y-1,n+1)$ 的累积值 $A(x,y,n)$ 进行计算,将计算出的累积值 $A(x,y,n)$ 在表示第n帧的影像中的灰度的灰度数据 $D(x,y,n)$ 的校正中使用(式(3)~(5))。由此,可以求出基于未来的影像数据的累积值 $A(x,y,n)$,作为完全解而获得校正后的灰度数据 $0(x,y,n)$ 。

[0140] 另外,在本实施方式中,控制电路2使用表示在将来的1帧量的期间 T_p 向与显示对象的像素3相邻的源极线SL(x+1)施加的电压的积分的累积值 $A(x+1,y,n)$,对灰度数据 $D(x,y,n)$ 进行校正(参照式(3)的f4)。由此,可以抑制由像素3附近的源极线SL(x)、SL(x+1)引起的Csd寄生电容的影响。

[0141] 另外,在本实施方式中,帧周期 T_1 包含规定的垂直回描期间 T_3 。控制电路2基于包含垂直回描期间 T_3 在内的1帧量的期间 T_p 的累积值的有效值 $A(x,y,n)/(Y-1)$,对灰度数据 $D(x,y,n)$ 进行校正(式(3))。由此,可以与垂直回描期间 T_3 的设定对应而适当地进行Csd校正。

[0142] (实施方式二)

[0143] 在实施方式一中,求出基于未来的影像数据的累积值而进行Csd校正。在实施方式二中,针对使用过去的影像数据近似地求出上述累积值而进行Csd校正的显示装置进行说明。

[0144] 1. 概要

[0145] 对于本实施方式涉及的显示装置的概要,使用图8进行说明。图8是用于对实施方式二涉及的显示装置1的数据校正部24A的概要进行说明的图。

[0146] 图8(a)表示实施方式一的数据校正部24的安装例。图8(b)表示实施方式二中的数据校正部24A的(包含过驱动转换部23在内的)一个例子。

[0147] 如图8(a)所示,实施方式一的数据校正部24,例如安装于过驱动转换部23的后段。过驱动转换部23具有对1帧的影像数据 $D(n-1)$ 进行存储的帧存储器60、和执行过驱动转换的过驱动转换电路6。在过驱动转换部23中,针对当前帧的影像数据 $D(n)$ 的过驱动转换,以经由帧存储器60的1帧量,参照过去的影像数据 $D(n-1)$ 而执行。

[0148] 另一方面,实施方式一的数据校正部24中的Csd校正,将经由帧存储器40的影像数据 $D(n-1)$ 作为当前的影像数据进行处理,以不经由帧存储器40的1帧量,参照未来的影像数据 $D(n)$ 而执行。因此,在实施方式一的数据校正部24和过驱动转换部23中,所参照的影像数据成为其它的帧,需要各自的帧存储器40、60。另外,在实施方式一的数据校正部24中,将经由了帧存储器40的影像数据 $D(n-1)$ 作为当前的影像数据进行处理,因此会产生影像显示

的帧延迟。

[0149] 因此,在本实施方式中的数据校正部24A的Csd校正电路4A中,近似地使用过去的影像数据D(n-1)而进行与实施方式一同样的Csd校正。由此,如图8(b)所示,在Csd校正电路4A和过驱动转换电路6中共享帧存储器60,可以缩小电路规模。另外,可以避免显示装置1的影像显示中的帧延迟。本实施方式中的数据校正部24A与Csd校正电路4A一起,包含过驱动转换部23。以下,对本实施方式中的数据校正部24A的详细内容进行说明。

[0150] 2. 详情

[0151] 图9是表示本实施方式中的数据校正部24A的结构例的框图。在本例中,数据校正部24A包含Csd校正电路4A、与上述过驱动转换部23对应的过驱动转换电路6、帧存储器60、压缩器61、63、解压器62、64。如上所述,在本实施方式中的数据校正部24A中,Csd校正电路4A和过驱动转换电路6共享帧存储器60。另外,在图9的例子中,作为更实用的例子,进行影像数据D(n)的压缩及展开。

[0152] 具体地说,压缩器61以规定的计算式对影像数据D(n)进行压缩,记录于帧存储器60中。解压器62读出在帧存储器60中压缩而记录的影像数据,利用与上述计算式对应的计算式展开,将获得的过去的影像数据D'(n-1)向过驱动转换电路6输出。由此,可以缩小帧存储器60的电路规模。

[0153] 另外,压缩器63以例如与压缩器61相同的计算式,对当前帧的影像数据D(n)进行压缩。解压器64例如以与解压器62相同的计算式,将压缩后的当前帧的影像数据D(n)展开,将所获得的当前的影像数据D'(n)向过驱动转换电路6输出。

[0154] 过驱动转换电路6参照各帧的压缩及展开后的影像数据D'(n)、D'(n-1),进行针对未特别地压缩等的当前帧的影像数据D(n)的过驱动转换。由此,在过驱动转换中,可以抑制由数据压缩引起的显示品质的降低。

[0155] 本实施方式中的Csd校正电路4A,与上述的过驱动转换电路6同样地,参照各帧的压缩及展开后的影像数据D'(n)、D'(n-1),执行当前帧的影像数据D(n)的Csd校正。由此,即使在Csd校正中,也可以抑制由数据压缩引起的显示品质的降低。

[0156] 图10是表示本实施方式中的Csd校正电路4A的结构例的框图。

[0157] 图10所例示的Csd校正电路4A,是在与实施方式一的Csd校正电路4(图5)同样的结构中,将过去的灰度数据D'(x,y,n-1)输入至系数乘法部41A,将当前时刻的灰度数据D'(x,y,n)向系数乘法部42A输入。各灰度数据D'(x,y,n-1)、D'(x,y,n)包含于分别压缩及展开后的影像数据D'(n-1)、D'(n)中。

[0158] 根据本例的Csd校正电路4A,可以实现基于以下的式(21)~(23)的运算校正。

$$[0159] \quad \Delta D(x, y, n-1) = f_3 \left(D(x, y, n), \frac{A'(x, y, n-1)}{Y-1} \right) + f_4 \left(D(x, y, n), \frac{A'(x+1, y, n-1)}{Y-1} \right) \dots (21)$$

$$[0160] \quad A'(x, y, n-1) = A'(x, y-1, n-1) - f_1 \cdot D'(x, y, n-1) + f_2 \cdot D'(x, y-1, n) \dots (22)$$

$$[0161] \quad A'(x, 1, n-1) = A'(x, Y, n-2) - f_1 \cdot D'(x, 1, n-1) + f_2 \cdot D'(x, Y, n-1) \dots (23)$$

[0162] 式(21)是本实施方式中的校正量 $\Delta D(x, y, n)$ 的计算式。式(22)、(23)是用于求出本实施方式中的累积值 $A'(x, y, n-1)$ 的递推公式。

[0163] 实施方式一中的校正量 $\Delta D(x, y, n)$ 如式(3)所示,对函数 f_3 、 f_4 的参数,使用当前时刻以后的将来的灰度数据D(x,y,n)的累积值A(x,y,n)。本实施方式中的校正量 $\Delta D(x, y,$

n) 如式 (21) 所示, 取代上述的累积值 $A(x, y, n)$ 而使用从 1 帧前的时刻起的累积值 $A'(x, y, n-1)$ 。

[0164] 另外, 本实施方式中的累积值 $A'(x, y, n-1)$, 通过将压缩及展开后的灰度数据 $D'(x, y, n-1)$ 、 $D'(x, y, n)$ 与实施方式一同样地进行累积而得到 (参照式 (1))。此外, 在式 (22)、(23) 中使帧编号 n 移位, 但累积值 $A'(x, y, n-1)$ 的递推公式形式与实施方式一相同 (参照式 (4)、(5))。

[0165] 另外, 在基于式 (22)、(23) 而在 Csd 校正电路 4A 中开始 Csd 校正时, 例如可以与实施方式一同样地使用初始显示模式。

[0166] 如上所述, 在本实施方式中, 将从 1 帧前的时刻起的累积值 $A'(x, y, n-1)$, 作为表示在将来的 1 帧量的期间向源极线 SL 施加的电压的积分的累积值的近似值而使用, 进行各灰度数据 $D(x, y, n)$ 的 Csd 校正。即, 校正量 $\Delta D(x, y, n)$ 与实施方式一相比较, 会产生以 1 帧量延迟的这种误差, 但根据以下的观点, 认为这种误差在实用上不会产生特别的障碍。

[0167] 即, 例如在显示装置 1 中对静止画面进行显示的情况下, 不会发生上述的这种误差, 而是适当地进行各灰度数据 $D(x, y, n)$ 的 Csd 校正。另外, 即使在动画的情况下, 根据像素 3 中的液晶电容 C_{lc} 的响应速度, 从控制电路 2 输出的灰度的反映需要时间。另外, 一般地, 作为人类的眼睛, 与静止画面相比, 在动画的情况下, 亮度或色度的识别精度变得粗糙。Csd 寄生电容的影响, 通常是小到可以忽略上述这种误差的程度。

[0168] 另外, 根据与上述同样的观点, 即使在 Csd 校正中使用压缩及展开后的灰度数据 $D'(x, y, n-1)$ 、 $D'(x, y, n)$, 也可以在实用上充分高精度地抑制 Csd 寄生电容的影响。

[0169] 3. 总结

[0170] 如上所述, 本实施方式涉及的显示装置 1 中, 控制电路 2 的数据校正部 24A 对基于表示第 $(n-1)$ 帧及第 n 帧的影像中的灰度的灰度数据 $D(x, y+1, n-1) \sim D(x, y-1, n)$ 的累积值 $A(x, y, n-1)$ 进行计算, 并将计算出的累积值 $A(x, y, n-1)$ 在表示第 n 帧的影像中的灰度的灰度数据 $D(x, y, n)$ 的校正中使用 (式 (21) ~ (23))。由此, 可以由过去的灰度数据 $D(x, y+1, n) \sim D(x, y-1, n)$ 近似地求出用于 Csd 校正的将来的累积值, 可以避免由 Csd 校正引起的帧延迟。

[0171] 在本实施方式中, 显示装置 1 还具有对第 $(n-1)$ 帧的影像数据 $D(n-1)$ 进行存储的帧存储器 60。控制电路 2 在过驱动转换电路 6 中, 参照在帧存储器 60 中存储的影像数据 $D(n-1)$, 进行针对第 n 帧的影像数据 $D(n)$ 的规定的过驱动转换。控制电路 2 在 Csd 校正电路 4A 中, 参照在帧存储器 60 中存储的影像数据 $D(n-1)$ 对累积值 $A(x, y, n-1)$ 进行计算, 并将计算出的累积值 $A(x, y, n-1)$ 在灰度数据 $D(x, y, n)$ 的校正中使用所述累积值。由此, 在过驱动转换和 Csd 校正中共享帧存储器 60, 并可以抑制用于 Csd 校正的电路面积增大。

[0172] 另外, 在本实施方式中, 帧存储器 60 对压缩后的影像数据 $D(n-1)$ 进行存储。控制电路 2 基于将在帧存储器 60 中存储的影像数据展开后的数据 $D'(n-1)$ 、和将第 n 帧的影像数据 $D(n)$ 压缩而展开的数据 $D'(n)$, 对累积值 $A'(x, y, n-1)$ 进行计算, 将计算出的累积值 $A'(x, y, n-1)$ 在灰度数据 $D(x, y, n)$ 的校正中使用所述累积值。由此, 可以在削减帧存储器 60 的电路规模的同时, 高精度地对 Csd 寄生电容的影响进行抑制。

[0173] 如上所述, 针对本发明的具体实施方式及变形例进行了说明, 但本发明并不限定于上述方式, 在本发明的范围内可以进行各种变更而实施。例如, 也可以将上述各个实施方

式的内容适当组合而作为本发明的一个实施方式。

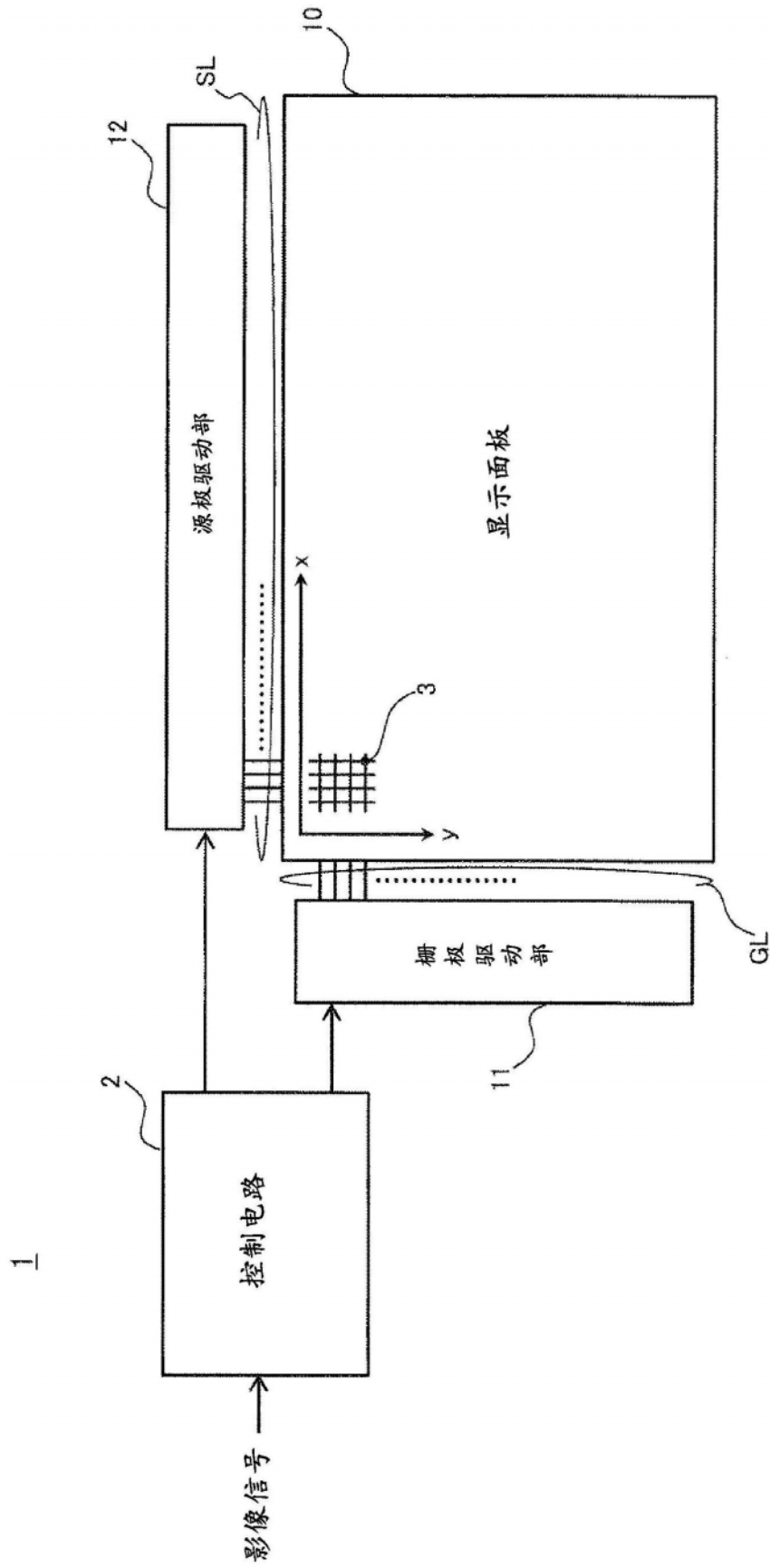


图1

3

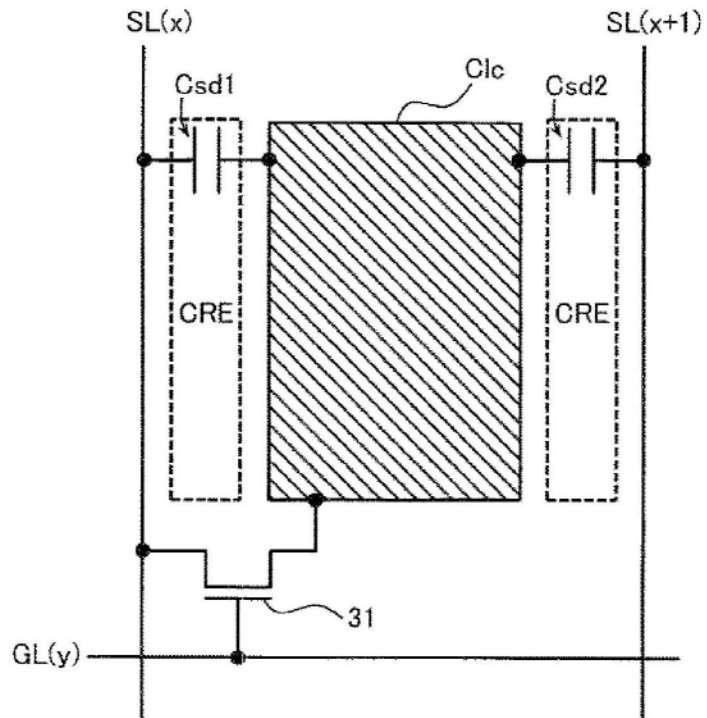


图2

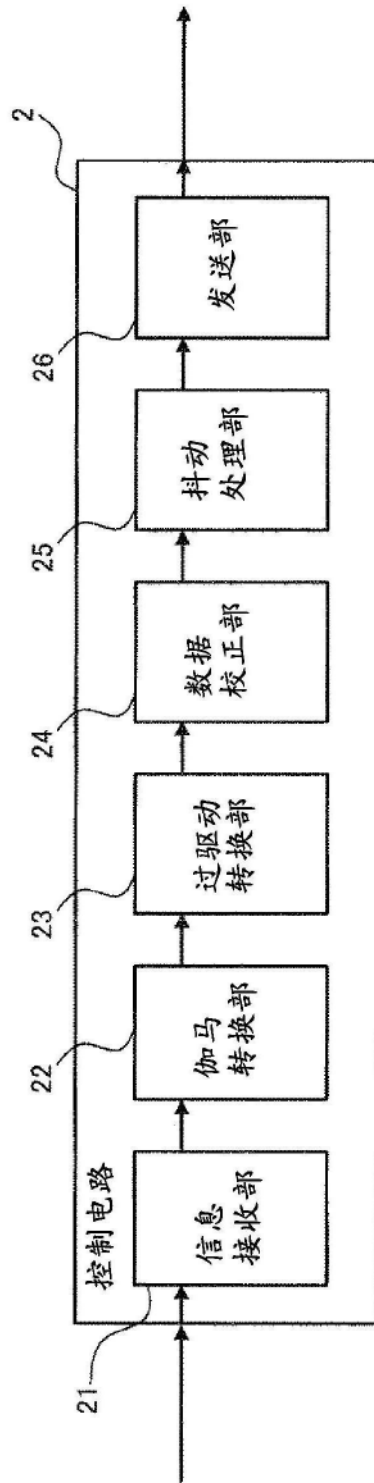
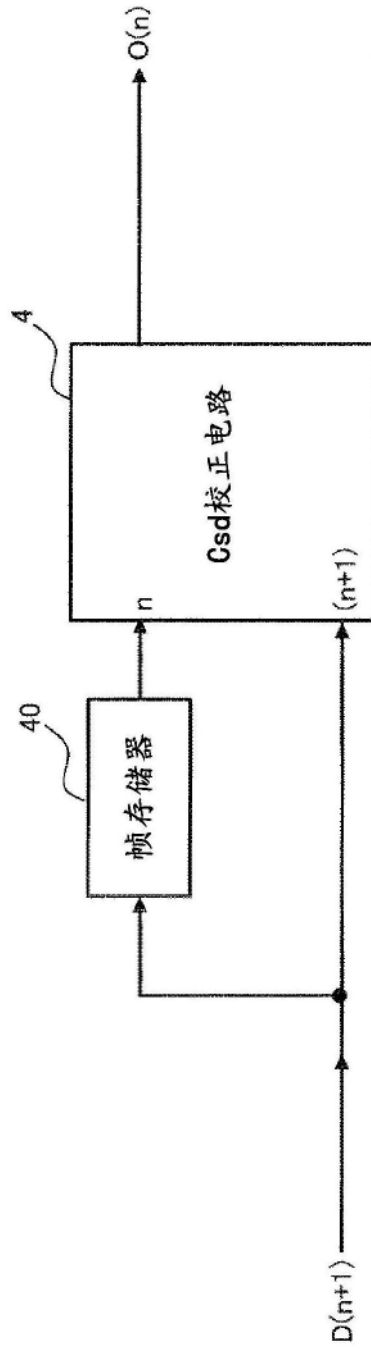


图3



24

图4

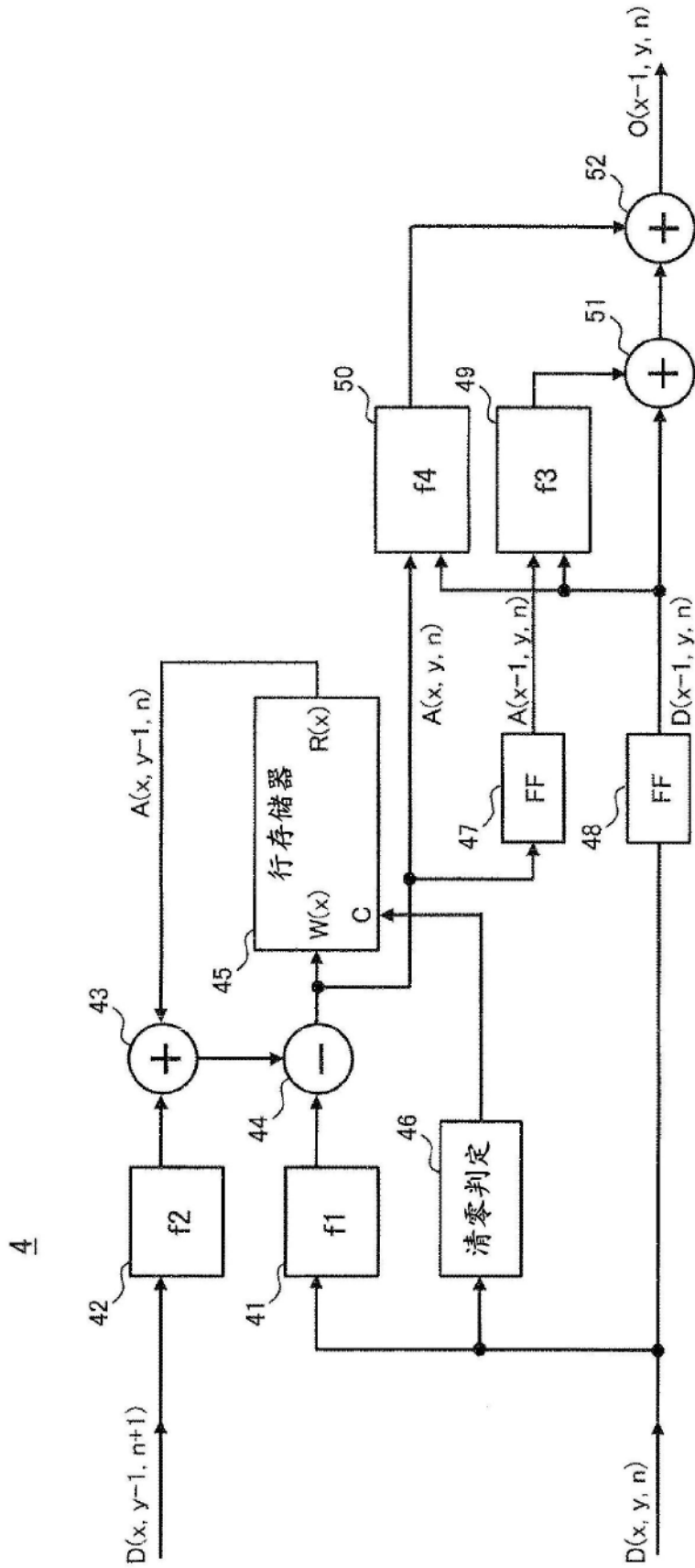


图5

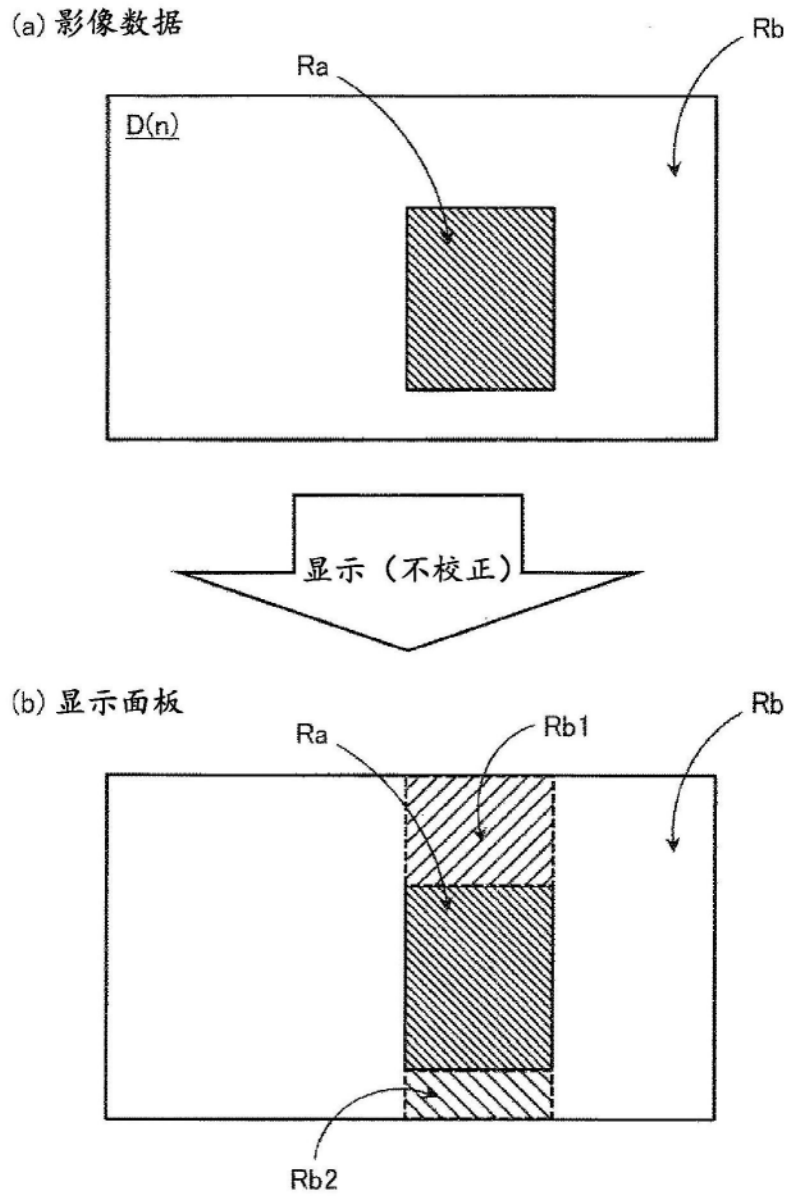


图6

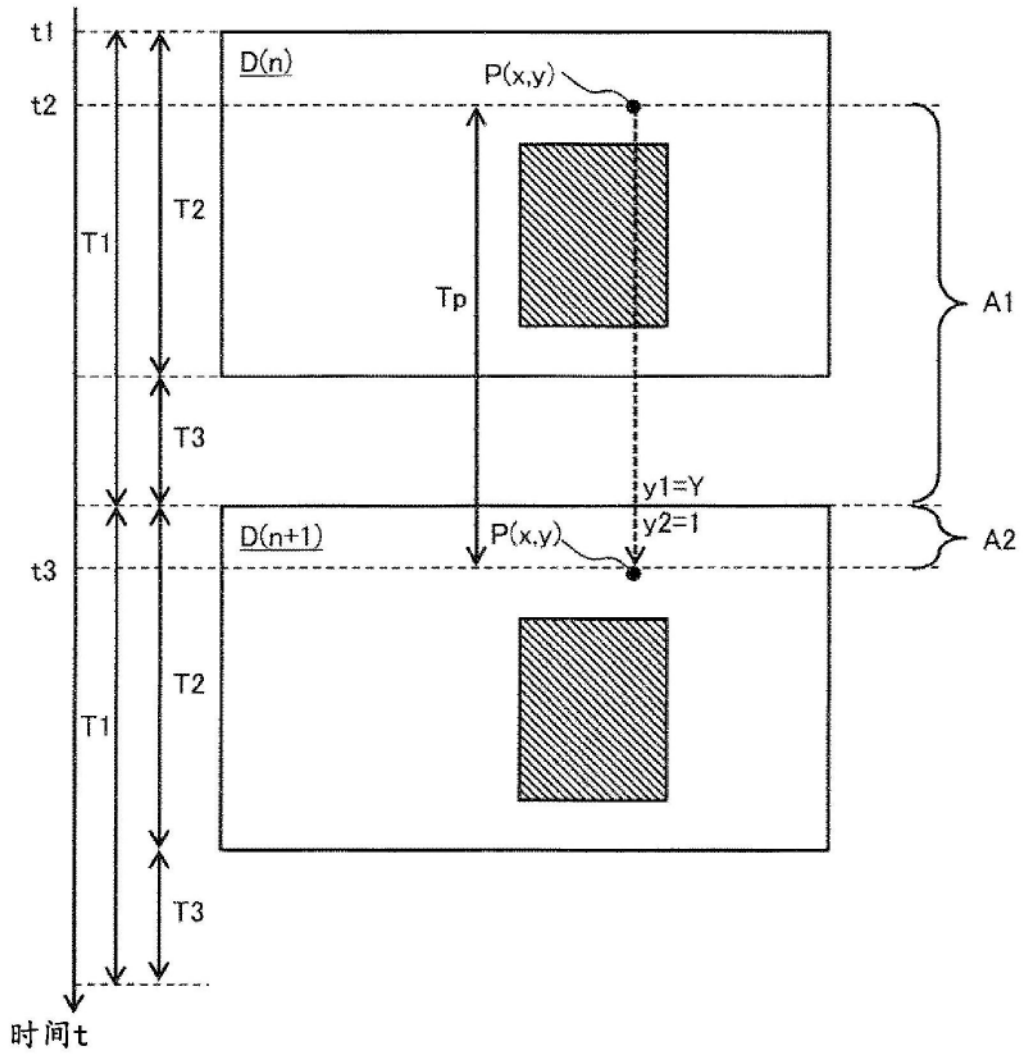


图7

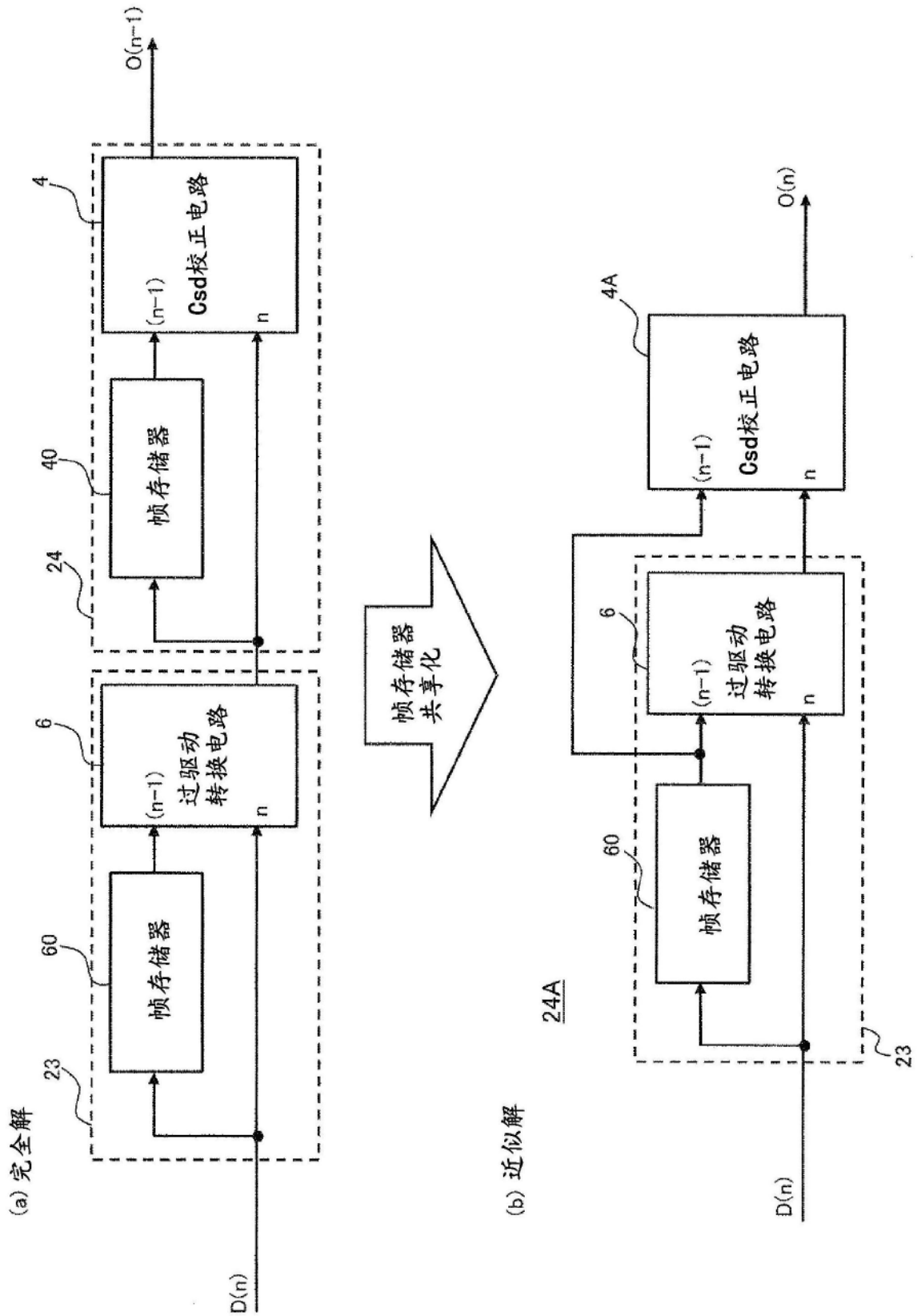


图8

24A

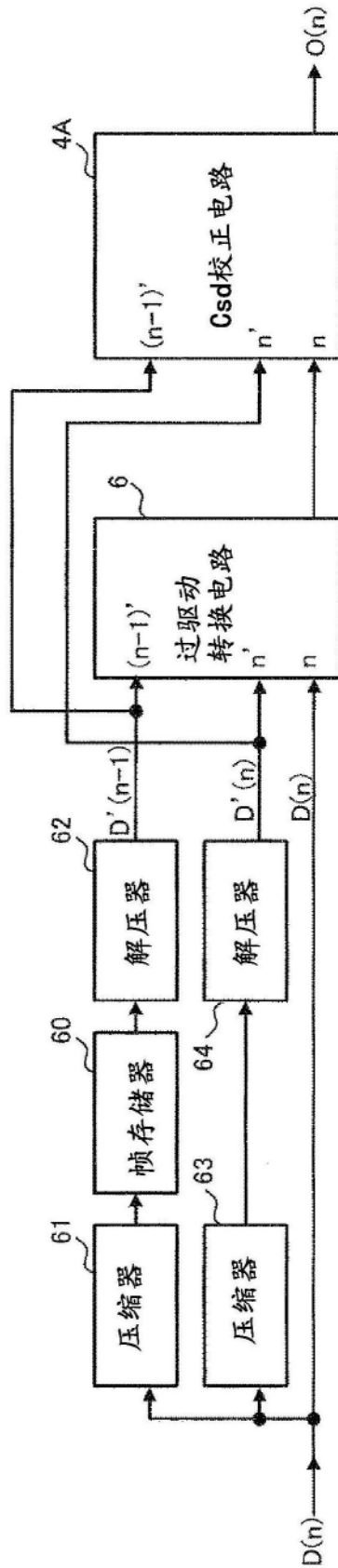


图9

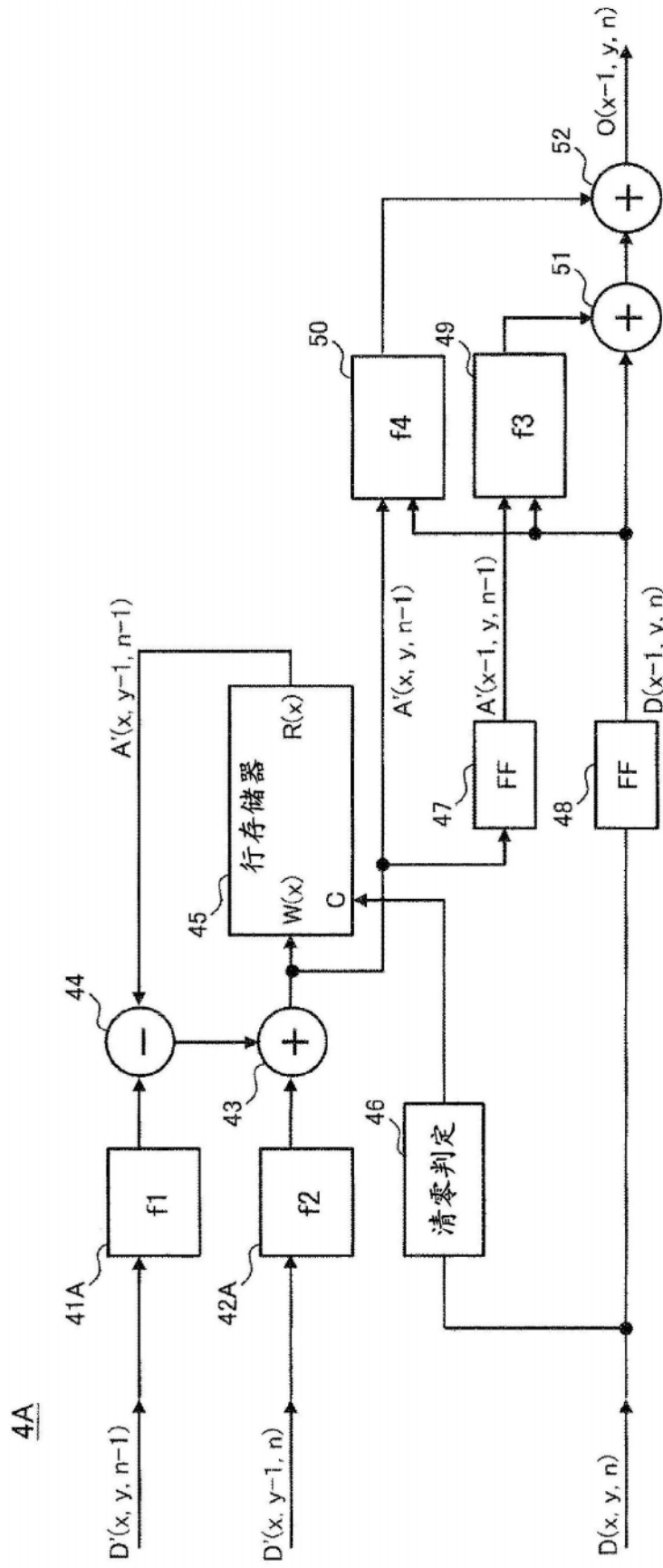


图10