

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4678031号  
(P4678031)

(45) 発行日 平成23年4月27日(2011.4.27)

(24) 登録日 平成23年2月10日(2011.2.10)

(51) Int.Cl. F 1  
G 0 2 F 1/1343 (2006.01) G 0 2 F 1/1343

請求項の数 4 (全 25 頁)

<p>(21) 出願番号 特願2008-4015 (P2008-4015)                  (22) 出願日 平成20年1月11日(2008.1.11)                  (65) 公開番号 特開2009-168878 (P2009-168878A)                  (43) 公開日 平成21年7月30日(2009.7.30)                  審査請求日 平成20年11月20日(2008.11.20)</p>	<p>(73) 特許権者 000002185                  ソニー株式会社                  東京都港区港南1丁目7番1号                  (74) 代理人 100092152                  弁理士 服部 毅巖                  (72) 発明者 西村 城治                  長野県安曇野市豊科田沢6925 エプソ                  ンイメージングデバイス株式会社内                  審査官 奥田 雄介</p>
---	--

最終頁に続く

(54) 【発明の名称】 液晶装置および電子機器

(57) 【特許請求の範囲】

【請求項1】

素子基板に形成された下側電極からなる画素電極と、  
 前記下側電極に積層された絶縁膜と、  
 前記絶縁膜に積層されたフリンジ電界形成用の互いに平行な複数のスリットが形成され  
 た上側電極からなる共通電極と、  
 前記素子基板に対して対向配置された対向基板と、  
 該対向基板と前記素子基板との間に保持された液晶と、  
 前記対向基板において前記素子基板と対向する内面側全体に形成されたシールド電極と  
 、  
 前記対向基板側から前記シールド電極および樹脂層の順に積層された前記樹脂層と、を  
 有し、  
 前記シールド電極は、前記共通電極に印加されている共通電位と同じ電位が印加され、  
 前記樹脂層は、厚さが2 μm以上で、誘電率が6以下である液晶装置。

【請求項2】

前記シールド電極は、前記素子基板と前記対向基板との間に介在する導電材を介して前  
 記素子基板に形成された配線に電氣的に接続されている請求項1に記載の液晶装置。

【請求項3】

前記樹脂層は、カラーフィルタ層を含む請求項1または2に記載の液晶装置。

【請求項4】

請求項 1 乃至 3 の何れか一項に記載の液晶装置を備えている電子機器。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、いわゆるフリンジフィールドスイッチング（以下、FFS（Fring Field Switching）という）モードの液晶装置、および当該液晶装置を備えた電子機器に関するものである。

【背景技術】

【0002】

携帯電話機やモバイルコンピュータなどに用いられる液晶装置では、広視野角化を実現することを目的に、FFS方式やインプレンススイッチング（以下、IPS（In Plane Switching）という）方式等、横電界により液晶を駆動するタイプの液晶装置が実用化されつつある。なお、IPS方式を採用した液晶装置では、図15（a）に示すように、素子基板510上において画素電極507および共通電極509の縁同士が横方向で離間しているのに対して、FFS方式を採用した液晶装置では、画素電極および共通電極のうち、上層側に形成した電極の縁が下層側に形成した電極に対して絶縁膜を介して平面視で重なっているという違いがある。

【0003】

このようなIPS方式の液晶装置において、対向基板520には液晶を駆動するための電極が形成されておらず、それ故、対向基板520が静電気で帯電しやすい。かかる静電気の帯電は、液晶550の配向を乱すため、高画質の表示を行うことができない。また、静電気によって一度、帯電してしまうと、静電気を容易に除去することはできない。

【0004】

そこで、IPS方式を採用した液晶装置において、図15（a）に示すように、対向基板520における素子基板510との対向面側とは反対側の面（外面側）にシールド電極529を形成し、かかるシールド電極529に所定の電位を印加しておくことが提案されている。また、図15（b）に示すように、対向基板520における素子基板510との対向面側（内面側）において、カラーフィルタ524の上にシールド電極529を形成しておき、かかるシールド電極529に所定の電位を印加しておくことが提案されている（特許文献1参照）。

【特許文献1】特開2001-25263号公報の図2（a）、（b）

【発明の開示】

【発明が解決しようとする課題】

【0005】

しかしながら、図15（a）に示すように、対向基板520の外面側にシールド電極529を形成する場合には、液晶パネルを組み立てた後、シールド電極529を形成するための成膜工程や、シールド電極529を素子基板510の配線に電氣的に接続する導通工程を行なう必要があるため、生産性が低いとともに、液晶パネルまで組み立てた後、不具合品が発生すると、大きな損失となる。これに対して、図15（b）に示すように、対向基板520の内面側にシールド電極529を形成するのであれば、かかる問題の発生を回避することができる。

【0006】

しかしながら、IPS方式を採用した液晶装置では、図15（c）を参照して説明するように、対向基板520の内面側にシールド電極529を形成すると、コントラストが低下するなどの問題点がある。例えば、対向基板520の内面側にシールド電極529を形成し、かかるシールド電極529をグランド電位に固定しておくこと、図15（c）に線L51（CF上GND）で示すように、シールド電極529を形成しない場合（線L50で示す特性/Ref）と比較して透過率が大きく低下してしまう。ここで、図15（c）は、ノーマリブラックモードの液晶装置において、液晶に対する駆動電圧と透過率との関係を示す

10

20

30

40

50

グラフである。また、対向基板 520 の内面側にシールド電極 529 を形成し、かかるシールド電極 529 を電位的にフローティング状態にした場合、図 15 (c) に線 L 52 (CF上Fl0) で示すように、シールド電極 529 をグランド電位に固定した場合と比較して透過率は向上するが、シールド電極 529 を形成しない場合と比較して透過率がかなり低い。

【0007】

ここに、本願発明者は、同じ横電界を利用する場合でも、FFS方式の液晶装置の方が対向基板側の電位の影響を受けにくいと考え、図 16 (a)、(b) に示すように、FFS方式の液晶装置において、対向基板 20 の内面側 20a にシールド電極 29 を形成することを提案するものである。

10

【0008】

しかしながら、図 16 (a) に示すように、素子基板 10 上に画素電極 7a、絶縁膜 8、および共通電極 9a を形成する一方、対向基板 20 の内面側 20a にカラーフィルタ 24 およびシールド電極 29 を順に積層し、シールド電極 29 に対して、共通電極 9a と同一の電位 (共通電 VCom) を印加すると、図 1 に線 L 3 (Com上CF上VCom) で示すように、シールド電極 29 を形成しない場合 (図 1 に線 L 0 で示すデータ (ITO無)) に比較して透過率が低く、コントラストが低下してしまうという知見を得た。また、図 16 (b) に示すように、素子基板 10 上において、画素電極 7a を上層側に形成し、共通電極 9a を下層側に形成する一方、対向基板 20 の内面側にカラーフィルタ 24 およびシールド電極 29 を順に積層し、シールド電極 29 に対して、共通電極 9a と同一の電位 (共通電 VCom) を印加した場合も、図 1 に線 L 7 (Com下CF上VCom) で示すように、シールド電極 29 を形成しない場合 (図 1 に線 L 0 で示すデータ) に比較して透過率が低く、コントラストが低下してしまうという知見を得た。

20

【0009】

以上の問題点に鑑みて、本発明の課題は、対向基板において素子基板との対向する内面側に静電気に対するシールド電極を形成した場合でも、品位の高い画像を表示することができる液晶装置、および該液晶装置を備えた電子機器を提供することにある。

【課題を解決するための手段】

【0010】

上記課題を解決するために、本発明の液晶装置では、素子基板に形成された下側電極と、前記下側電極に積層された絶縁膜と、前記絶縁膜に積層されたフリンジ電界形成用のスリットが形成された上側電極と前記素子基板に対して対向配置された対向基板と、該対向基板と前記素子基板との間に保持された液晶と、前記対向基板において前記素子基板と対向する内面側に形成された電位的にフローティング状態のシールド電極と、前記対向基板の前記内面側に形成された樹脂層とを備えることを特徴とする。

30

【0011】

本発明において、対向基板には液晶を駆動するための電極が形成されていないが、シールド電極が形成されているため、対向基板は、静電気による帯電が起こりにくく、たとえ帯電しても液晶の配向を乱さない。また、シールド電極は、対向基板の内面側に形成されているため、液晶パネルを組み立てる前の基板の状態ですり電極を形成することができる。また、対向基板において素子基板と対向する内面側において、シールド電極は、樹脂層の下層側に形成され、かつ、シールド電極は電位的にフローティング状態にある。このため、対向基板において素子基板と対向する内面側にシールド電極が形成されている場合でも、シールド電極が液晶の配向を乱さないため、コントラストが高い等、品位の高い画像を表示することができる。

40

【0012】

本発明の別の形態の液晶装置では、素子基板に形成された下側電極と、前記下側電極に積層された絶縁膜と、前記絶縁膜に積層されたフリンジ電界形成用のスリットが形成された上側電極と前記素子基板に対して対向配置された対向基板と、該対向基板と前記素子基板との間に保持された液晶と、前記対向基板において前記素子基板と対向する内面側に

50

形成されたシールド電極と、前記対向基板側から前記シールド電極および樹脂層の順に積層された前記樹脂層と、を有し、画素電極は、前記下側電極および前記上側電極のうち的一方により構成され、共通電極は他方により構成され、前記シールド電極は、前記共通電極に対向し該共通電極に印加されている共通電位と同極性で該共通電圧より絶対値が高い電位が印加されることを特徴とする。

**【 0 0 1 3 】**

本発明において、対向基板には液晶を駆動するための電極が形成されていないが、シールド電極が形成されているため、対向基板は、静電気による帯電が起こりにくく、たとえ帯電しても液晶の配向を乱さない。また、シールド電極は、対向基板の内面側に形成されているため、液晶パネルを組み立てる前の基板の状態ですりもろくシールド電極を形成することができる。また、対向基板において素子基板と対向する内面側において、シールド電極は、樹脂層の下層側に形成され、かつ、シールド電極は所定の電位が印加された状態にある。このため、対向基板において素子基板と対向する内面側にシールド電極が形成されている場合でも、シールド電極が液晶の配向を乱さないで、コントラストが高い等、品位の高い画像を表示することができる。

10

**【 0 0 1 4 】**

本発明において、前記シールド電極は、前記素子基板と前記対向基板との間に介在する導電材を介して前記素子基板に形成された配線に電気的に接続されていることが好ましい。このように構成すると、シールド電極に対して容易に電位を印加することができる。

20

**【 0 0 1 5 】**

本発明において、前記シールド電極には、当該シールド電極と対向する前記共通電極と同一電位が印加されている構成を採用することができる。

**【 0 0 1 6 】**

本発明において、前記シールド電極には、当該シールド電極と対向する前記共通電極に印加されている共通電位と同極性で該共通電圧より絶対値が高い電位が印加されている構成を採用してもよい。

**【 0 0 1 7 】**

本発明において、前記共通電極および前記シールド電極は、水平方向または垂直方向に配列された画素に沿って帯状に延在し、延在方向と交差する方向では分割されており、隣接する共通電極に対しては異なる電位の共通電位が印加される構成を採用してもよい。

30

**【 0 0 1 8 】**

本発明において、前記樹脂層は、厚さが2 μm以上で、誘電率が6以下であることが好ましい。このように構成すると、シールド電極が液晶の配向を乱すことを確実に防止することができる。

**【 0 0 1 9 】**

本発明の別の形態では、下側電極、絶縁膜、およびフリンジ電界形成用の複数のスリットが形成された上側電極が順に積層された素子基板と、該素子基板に対して対向配置された対向基板と、該対向基板と前記素子基板との間に保持された液晶と、を有し、前記下側電極および前記上側電極のうち的一方により画素電極が構成され、他方により共通電極が構成された液晶装置において、前記対向基板において前記素子基板と対向する内面側には前記液晶を駆動するための電極が形成されておらず、当該内面側には、樹脂層、および電位的にフローティング状態のシールド電極が前記対向基板側から順に積層されていることを特徴とする。

40

**【 0 0 2 0 】**

本発明において、対向基板には液晶を駆動するための電極が形成されていないが、シールド電極が形成されているため、対向基板は、静電気による帯電が起こりにくく、たとえ帯電しても液晶の配向を乱さない。また、シールド電極は、対向基板の内面側に形成されているため、液晶パネルを組み立てる前の基板の状態ですりもろくシールド電極を形成することができる。また、対向基板において素子基板と対向する内面側において、シールド電極は、樹脂層の上層側に形成されているが、シールド電極は電位的にフローティング状態にある。

50

このため、対向基板において素子基板と対向する内面側にシールド電極が形成されている場合でも、シールド電極が液晶の配向を乱さないので、コントラストが高い等、品位の高い画像を表示することができる。

【 0 0 2 1 】

本発明において、前記樹脂層は、カラーフィルタ層を含むことが好ましい。このように構成すると、カラーフィルタ自身を前記樹脂層あるいは前記樹脂層の一部として利用することができる。

【 0 0 2 2 】

本発明において、前記下側電極は画素電極であり、前記上側電極は、複数の画素に跨る共通電極であることが好ましい。このように構成すると、素子基板において上層側に位置する電極の電位に対応する電位をシールド電極に容易に印加することができ、シールド電極が液晶の配向を乱すことを確実に防止することができる。

10

【 0 0 2 3 】

本発明において、前記上側電極は画素電極であり、前記下側電極は、複数の画素に跨る共通電極であってもよい。

【 0 0 2 4 】

本発明を適用した液晶装置は、携帯電話機やモバイルコンピュータなどといった電子機器に用いられる。

【 発明を実施するための最良の形態 】

【 0 0 2 5 】

20

以下、本発明の実施の形態を説明する。以下の説明で参照する図においては、各層や各部材を図面上で認識可能な程度の大きさとするため、各層や各部材毎に縮尺を異ならしめてある。また、配向膜などの図示は省略してある。また、液晶装置の場合、画素スイッチング素子として用いた薄膜トランジスタでは、印加する電圧によってソースとドレインが入れ替わるが、以下の説明では、説明の便宜上、画素電極が接続されている側をドレインとして説明する。さらに、以下の説明において、「上側電極と下側電極とが重なる」との説明は、「上側電極と下側電極とが平面視で重なる」ことを意味する。

【 0 0 2 6 】

[ 概要 ]

図 1 および表 1 を参照して、各実施の形態の説明に先立って、本発明に係る液晶装置の概要を説明しておく。図 1 は、本発明および比較例に係る各構成例の液晶装置において、液晶に対する駆動電圧を変化させた場合の透過率の変化を示すグラフである。

30

【 0 0 2 7 】

本発明では、表 1 に示すように、FFS方式を採用したノーマリブラックモードの液晶装置において、液晶駆動用の画素電極および共通電極の素子基板上における上下位置、カラーフィルタおよびシールド電極の対向基板上における上下位置、シールド電極の電位（共通電位 VCom の印加、あるいは電位的にフローティング状態（Floating））を種々組み合わせ、各々における駆動電圧と透過率との関係を、シールド電極を形成しない場合と比較した。その結果を図 1 に線 L0 ~ L8 で示すとともに、各液晶装置の透過率の最高値を、シールド電極を形成しない場合の比率（Tmax比較（Ref）比）として表 1 に示した。

40

【 0 0 2 8 】

【表 1】

試料	駆動電極構成	シールド電極位置	シールド電極電位	Tmax Ref 比	評価	本発明との関係	図 1 との対応
構成例 1	共通電極上 画素電極下	カラーフィルタの下	VCOM	98.0%	◎	本発明の実施の形態 4	L1
構成例 2			Floating	98.0%	◎	本発明の実施の形態 3	L2
構成例 3		カラーフィルタの上	VCOM	56.2%	×	比較例	L3
構成例 4			Floating	97.0%	◎	本発明の実施の形態 6	L4
構成例 5	共通電極下 画素電極上	カラーフィルタの下	VCOM	89.3%	○	本発明の実施の形態 2	L5
構成例 6			Floating	89.3%	○	本発明の実施の形態 1	L6
構成例 7		カラーフィルタの上	VCOM	47.1%	×	比較例	L7
構成例 8			Floating	96.0%	◎	本発明の実施の形態 5	L8

10

20

## 【 0 0 2 9 】

表 1 に示す構成例 1 ~ 8 は各々、本発明における以下の形態

- 構成例 1・・・本発明の実施の形態 4
- 構成例 2・・・本発明の実施の形態 3
- 構成例 3・・・比較例（図 1 6（a）参照）
- 構成例 4・・・本発明の実施の形態 6
- 構成例 5・・・本発明の実施の形態 2
- 構成例 6・・・本発明の実施の形態 1
- 構成例 7・・・比較例（図 1 6（b）参照）
- 構成例 8・・・本発明の実施の形態 5

30

に対応する。以下、表 1 および図 1 も参照しながら、各実施の形態を説明する。

## 【 0 0 3 0 】

[ 実施の形態 1 ]  
( 全体構成 )

図 2（a）、（b）、（c）、（d）は各々、本発明を適用した液晶装置をその上に形成された各構成要素と共に対向基板の側から見た平面図、その H - H 断面図、対向基板のシールド電極と素子基板の配線との間での電気的な導通構造を示す拡大断面図、および当該導通構造の平面図である。

40

## 【 0 0 3 1 】

図 2（a）、（b）において、本形態の液晶装置 100 は、透過型のアクティブマトリクス型液晶装置であり、素子基板 10 と対向基板 20 とはシール材 107 によって所定の隙間を介して貼り合わされている。対向基板 20 は、シール材 107 とほぼ同じ輪郭を備えており、素子基板 10 と対向基板 20 との間において、シール材 107 で区画された領域内にホモジニアス配向された液晶 50 が保持されている。液晶 50 は、配向方向の誘電率がその法線方向よりも大きい正の誘電率異方性を示す液晶組成物であり、広い温度範囲においてネマチック相を示す。

50

## 【0032】

素子基板10において、シール材107の外側の領域には、データ線駆動回路101および実装端子102が素子基板10の一辺に沿って設けられており、実装端子102が配列された辺に隣接する2辺に沿っては、走査線駆動回路104が形成されている。素子基板10の残る一辺には、画像表示領域10aの両側に設けられた走査線駆動回路104間をつなぐための複数の配線105が設けられており、さらに、額縁108の下などを利用して、プリチャージ回路や検査回路などの周辺回路が設けられることもある。

## 【0033】

詳しくは後述するが、素子基板10には、ITO(Indium Tin Oxide)膜やIZO(Indium Zinc Oxide)膜などからなる透光性の画素電極7aがマトリクス状に形成されている。これに対して、対向基板20には、シール材107の内側領域に遮光性材料からなる額縁108(図2(b)では図示せず)が形成され、その内側が画像表示領域10aとされている。対向基板20では、素子基板10の画素電極7aの縦横の境界領域と対向する領域にブラックマトリクス、あるいはブラックストライプなどと称せられる遮光膜(図示せず)が形成され、画素電極7aと対向する領域に所定色のカラーフィルタ(図2(b)には図示せず)が形成されている。

10

## 【0034】

本形態の液晶装置100は、液晶50をFFS方式で駆動する。このため、素子基板10の上には、画素電極7aに加えて共通電極(図示せず)も形成されており、対向基板20において素子基板10と対向する内面側20aには、画素電極7aや共通電極などといった液晶駆動用の電極が一切形成されていない。このため、対向基板20の側からは静電気が侵入しやすい。そこで、詳しくは後述するが、本形態の液晶装置100では、対向基板20において素子基板10と対向する内面側20aの全体にITO膜やIZO膜などの透光性導電膜からなるシールド電極29が形成されている。

20

## 【0035】

かかるシールド電極29は、電位的にフローティング状態とされる場合の他、所定の電位が印加される場合もある。シールド電極29に所定の電位を印加するにあたっては、図2(c)、(d)に示すように、シール材107の一部あるいはその全体を、導電粒子109aを含む基板間導通材109とし、対向基板20の内面側20aに形成したシールド電極29と、素子基板10に形成した配線19とを電氣的に接続する。これに対して、シールド電極29がフローティング状態とされる場合、かかる基板間の導通を省略する。

30

## 【0036】

再び図2(b)において、本形態の液晶装置100においては、対向基板20が表示光の出射側に位置するように配置されており、素子基板10に対して対向基板20と反対側にはバックライト装置(図示せず)が配置される。また、対向基板20側および素子基板10側の各々に偏光板91、92や位相差板などの光学部材が配置される。なお、液晶装置100は反射型あるいは半透過反射型として構成される場合があり、半透過反射型の場合、対向基板20において素子基板10と対向する面には、反射表示領域に位相差層が形成される場合もある。

## 【0037】

(液晶装置100の詳細な構成)

図3を参照して、本発明を適用した液晶装置100およびそれに用いた素子基板の構成を説明する。図3は、本発明を適用した液晶装置100に用いた素子基板10の画像表示領域10aの電氣的な構成を示す等価回路図である。

40

## 【0038】

図3に示すように、液晶装置100の画像表示領域10aには複数の画素100aがマトリクス状に形成されている。複数の画素100aの各々には、画素電極7a、および画素電極7aを制御するための薄膜トランジスタ30(画素トランジスタ)が形成されており、データ信号(画像信号)を線順次で供給するデータ線5aが薄膜トランジスタ30のソースに電氣的に接続されている。薄膜トランジスタ30のゲートには走査線3aが電気

50

的に接続されており、所定のタイミングで、走査線 3 a に走査信号を線順次で印加するように構成されている。画素電極 7 a は、薄膜トランジスタ 3 0 のドレインに電氣的に接続されており、薄膜トランジスタ 3 0 を一定期間だけそのオン状態とすることにより、データ線 5 a から供給されるデータ信号を各画素 1 0 0 a に所定のタイミングで書き込む。このようにして画素電極 7 a を介して、図 2 ( b ) に示す液晶 5 0 に書き込まれた所定レベルの画素信号は、素子基板 1 0 に形成された画素電極 7 a と共通電極 9 a との間で一定期間保持される。ここで、画素電極 7 a と共通電極 9 a との間には保持容量 6 0 が形成されており、画素電極 7 a の電圧は、例えば、ソース電圧が印加された時間よりも 3 桁も長い時間だけ保持される。これにより、電荷の保持特性は改善され、コントラスト比の高い表示を行うことのできる液晶装置 1 0 0 が実現される。

10

## 【 0 0 3 9 】

図 3 では、共通電極 9 a が配線のように示してあるが、素子基板 1 0 の画像表示領域 1 0 a の全面あるいは略全面に形成されており、共通電位 V Com に保持される。また、共通電極 9 a は、複数の画素 1 0 0 a に跨って、あるいは複数の画素 1 0 0 a 毎に形成される場合もあるが、いずれの場合も共通の電位が印加される。

## 【 0 0 4 0 】

(各画素の詳細な構成)

図 4 ( a )、( b ) は各々、本発明の実施の形態 1 に係る液晶装置 1 0 0 の画素 1 つ分の断面図、および素子基板 1 0 において相隣接する画素の平面図であり、図 4 ( a ) は、図 4 ( b ) の A - A 線に相当する位置で液晶装置 1 0 0 を切断したときの断面図に相当する。また、図 4 ( b ) では、画素電極 7 a は長い点線で示し、データ線 5 a およびそれと同時に形成された薄膜は一点鎖線で示し、走査線 3 a は二点鎖線で示し、共通電極 9 a において部分的に除去された部分は実線で示してある。

20

## 【 0 0 4 1 】

図 4 ( a )、( b ) に示すように、素子基板 1 0 上には、透光性の画素電極 7 a (長い点線で囲まれた領域) が各画素 1 0 0 a 毎に形成され、画素電極 7 a の縦横の境界領域に沿ってデータ線 5 a (一点鎖線で示す領域)、および走査線 3 a (二点鎖線で示す領域) が延在している。また、素子基板 1 0 の画像表示領域 1 0 a の略全面には透光性の共通電極 9 a が形成されている。画素電極 7 a および共通電極 9 a はいずれも I T O 膜からなる。

30

## 【 0 0 4 2 】

本形態では、共通電極 9 a が下側電極として形成され、画素電極 7 a が上側電極として形成されている。このため、上側の画素電極 7 a には、フリンジ電界形成用の複数のスリット 7 b が互いに平行に形成され、複数のスリット 7 b で挟まれた部分は、複数の線状電極部 7 e になっている。ここで、スリット 7 b の幅寸法は例えば 3 ~ 1 0 μ m であり、線状電極部 7 e の幅寸法は例えば 2 ~ 8 μ m である。かかるスリット 7 b は、走査線 3 a に対して 5 度の傾きをもって延びている。

## 【 0 0 4 3 】

図 4 ( a ) に示す素子基板 1 0 の基体は、石英基板や耐熱性のガラス基板などの透光性基板 1 0 b からなり、対向基板 2 0 の基体は、石英基板や耐熱性のガラス基板などの透光性基板 2 0 b からなる。本形態では、透光性基板 1 0 b、2 0 b のいずれについてもガラス基板が用いられている。素子基板 1 0 には、透光性基板 1 0 b の表面にシリコン酸化膜などからなる下地保護膜 (図示せず) が形成されているとともに、その表面側において、各画素電極 7 a に対応する位置にトップゲート構造の薄膜トランジスタ 3 0 が形成されている。

40

## 【 0 0 4 4 】

図 4 ( a )、( b ) に示すように、薄膜トランジスタ 3 0 は、島状の半導体層 1 a に対して、チャンネル領域 1 b、ソース領域 1 c、ドレイン領域 1 d が形成された構造を備えており、チャンネル領域 1 b の両側に低濃度領域を備えた L D D (Lightly Doped Drain) 構造を有するように形成されることもある。本形態において、半導体層 1 a は、素子基板 1

50



0 に対してアモルファスシリコン膜を形成した後、レーザアニールやランプアニールなどにより多結晶化されたポリシリコン膜である。半導体層 1 a の上層には、シリコン酸化膜、シリコン窒化膜、あるいはそれらの積層膜からなるゲート絶縁膜 2 が形成され、ゲート絶縁膜 2 の上層には、走査線 3 a の一部がゲート電極として重なっている。本形態では、半導体層 1 a がコの字形状に屈曲しており、ゲート電極がチャネル方向における 2 箇所形成されたツインゲート構造を有している。

【 0 0 4 5 】

ゲート電極（走査線 3 a）の上層にはシリコン酸化膜、シリコン窒化膜、あるいはそれらの積層膜からなる層間絶縁膜 4 が形成されている。層間絶縁膜 4 の表面にはデータ線 5 a が形成され、このデータ線 5 a は、層間絶縁膜 4 に形成されたコンタクトホール 4 a を介して最もデータ線 5 a 側に位置するソース領域に電氣的に接続している。層間絶縁膜 4 の表面にはドレイン電極 5 b が形成されており、ドレイン電極 5 b は、データ線 5 a と同時形成された導電膜である。データ線 5 a およびドレイン電極 5 b の上層側には、層間絶縁膜 6 が形成されている。本形態において、層間絶縁膜 6 は、厚さが 1 . 5 ~ 2 . 0 μ m の厚い感光性樹脂からなる平坦化膜として形成されている。

【 0 0 4 6 】

層間絶縁膜 6 の表面には I T O 膜からなる共通電極 9 a が形成されており、共通電極 9 a においてドレイン電極 5 b と重なり部分には切り欠き 9 c が形成されている。共通電極 9 a の表面にはシリコン酸化膜、シリコン窒化膜、あるいはそれらの積層膜からなる絶縁膜 8 が形成されている。絶縁膜 8 の上層には、I T O 膜からなる画素電極 7 a が島状に形成されている。層間絶縁膜 6 にはコンタクトホール 6 a が形成されるとともに、絶縁膜 8 にはコンタクトホール 6 a 内にコンタクトホール 8 a が形成されている。このため、画素電極 7 a は、コンタクトホール 6 a、8 a の底部でドレイン電極 5 b に電氣的に接続し、このドレイン電極 5 b は、層間絶縁膜 4 およびゲート絶縁膜 2 に形成されたコンタクトホール 4 b を介してドレイン領域 1 d に電氣的に接続している。また、画素電極 7 a の下層側には、平坦化膜としての層間絶縁膜 6 が形成されており、データ線 5 a 付近も平坦化されている。このため、画素電極 7 a の端部は、データ線 5 a の近傍に位置している。

【 0 0 4 7 】

画素電極 7 a にはフリンジ電界形成用のスリット 7 b が形成されており、画素電極 7 a と共通電極 9 a との間には、スリット 7 b を介してフリンジ電界を形成することができる。また、共通電極 9 a と画素電極 7 a とは、絶縁膜 8 を介して対向しており、画素電極 7 a と共通電極 9 a との間には、絶縁膜 8 を誘電体膜とする容量成分が形成されており、かかる容量成分は、図 3 に示す保持容量 6 0 として利用されている。

【 0 0 4 8 】

（対向基板 2 0 などの構成）

これに対して、対向基板 2 0 には、素子基板 1 0 と対向する内面側 2 0 a の全体に、I T O 膜からなるシールド電極 2 9 が形成されており、このシールド電極 2 9 の上層に各色に対応するカラーフィルタ 2 4 が形成されている。カラーフィルタ 2 4 は、所定色の色材を含有する樹脂層 2 6 からなり、本形態において、カラーフィルタ 2 4 は、厚さが 2 μ m 以上、誘電率は 6 以下である。本形態において、シールド電極 2 9 は電位的にフローティング状態にある。なお、素子基板 1 0 および対向基板 2 0 には配向膜（図示せず）が形成されており、対向基板 2 0 側の配向膜に対しては走査線 3 a と平行にラビング処理が施され、素子基板 1 0 側の配向膜に対しては、対向基板 2 0 の配向膜に対するラビング方向と逆向きのラビング処理が施されている。このため、液晶 5 0 をホモジニアス配向することができる。ここで、素子基板 1 0 の画素電極 7 a に形成されたスリット 7 b は、互いに平行に形成されているが、走査線 3 a に対して 5 度の傾きをもって延びている。このため、配向膜に対しては、スリット 7 b が延びている方向に 5 度の角度をもってラビング処理が施されていることになる。また、偏光板 9 1、9 2 は、互いの偏光軸が直交するように配置されており、対向基板 2 0 側の偏光板 9 1 の偏光軸は、配向膜に対するラビング方向と直交し、素子基板 1 0 側の偏光板の偏光軸 9 2 は、配向膜に対するラビング方向と平行で

ある。

【 0 0 4 9 】

( 本形態の主な効果 )

このように構成した液晶装置 1 0 0 において、対向基板 2 0 には液晶 5 0 を駆動するための電極が形成されていないが、シールド電極 2 9 が形成されている。このため、対向基板 2 0 は、静電気による帯電が起こりにくく、たとえ帯電しても液晶 5 0 の配向を乱さない。また、シールド電極 2 9 は、対向基板 2 0 の内面側 2 0 a に形成されているため、液晶パネルを組み立てる前の基板の状態ですり電極 2 9 を形成することができる。

【 0 0 5 0 】

また、本形態では、対向基板 2 0 において素子基板 1 0 と対向する内面側 2 0 a に、ITO 膜からなるシールド電極 2 9、およびカラーフィルタ 2 4 ( 樹脂層 2 6 ) が順に積層され、シールド電極 2 9 は、カラーフィルタ 2 4 の下層側に形成されている。しかも、カラーフィルタ 2 4 は、誘電率が低くて膜厚の厚い樹脂層 2 6 からなる。また、シールド電極 2 9 は電位的にフローティング状態にある。このため、対向基板 2 0 において素子基板 1 0 と対向する内面側 2 0 a にシールド電極 2 9 が形成されている場合でも、シールド電極 2 9 が液晶 5 0 の配向を乱さないため、図 1 に線 L 6 ( Com 下 C F 下 Floating ) で示し、表 1 に「 T max Ref 比」が 8 9 . 3 % と示してあるように、かなり高い透過率を示す。それ故、対向基板 2 0 において素子基板 1 0 と対向する内面側 2 0 a に静電気に対するシールド電極 2 9 を形成した場合でも、コントラストが高い等、品位の高い画像を表示することができる。

【 0 0 5 1 】

[ 実施の形態 2 ]

実施の形態 1 では、シールド電極 2 9 が電位的にフローティング状態にあったが、本形態では、図 2 ( c )、( d ) に示す基板間導通を利用して、シールド電極 2 9 を素子基板 1 0 の共通電極 9 a 自身からなる配線 1 9、または共通電極 9 a から延びた配線 1 9 に電気的に接続することにより、シールド電極 2 9 には、共通電極 9 a と同じく、共通電位 V Com が印加されている。その他の構成は実施の形態 1 と同一であるため、説明を省略するが、本形態の液晶装置 1 0 0 においても、対向基板 2 0 にシールド電極 2 9 が形成されているため、対向基板 2 0 は、静電気による帯電が起こりにくく、たとえ帯電しても液晶 5 0 の配向を乱さない。

【 0 0 5 2 】

また、本形態では、素子基板 1 0 と対向する内面側 2 0 a の全体に、ITO 膜からなるシールド電極 2 9、およびカラーフィルタ 2 4 ( 樹脂層 2 6 ) が順に積層され、シールド電極 2 9 は、カラーフィルタ 2 4 の下層側に形成されている。しかも、カラーフィルタ 2 4 は、誘電率が低くて膜厚の厚い樹脂層 2 6 からなる。また、シールド電極 2 9 には共通電位 V Com が印加されている。このため、対向基板 2 0 において素子基板 1 0 と対向する内面側 2 0 a にシールド電極 2 9 が形成されている場合でも、シールド電極 2 9 が液晶 5 0 の配向を乱さないため、図 1 に線 L 5 ( Com 下 C F 下 V Com ) で示し、表 1 に「 T max Ref 比」が 8 9 . 3 % と示してあるように、かなり高い透過率を示す。それ故、対向基板 2 0 において素子基板 1 0 と対向する内面側 2 0 a に静電気に対するシールド電極 2 9 を形成した場合でも、コントラストが高い等、品位の高い画像を表示することができる。

【 0 0 5 3 】

[ 実施の形態 3 ]

図 5 ( a )、( b ) は各々、本発明の実施の形態 3 に係る液晶装置 1 0 0 の画素 1 つ分の断面図、および素子基板 1 0 において相隣接する画素の平面図であり、図 5 ( a ) は、実施の形態 1 の説明で用いた図 4 ( b ) の A - A 線に相当する位置で液晶装置 1 0 0 を切断したときの断面図に相当する。なお、本形態の基本的な構成は、実施の形態 1 と同様であるため、共通する部分には同一の符号を付して図示し、それらの説明を省略する。

【 0 0 5 4 】

実施の形態 1、2 では、素子基板 1 0 において、絶縁膜 8 の上層側に画素電極 7 a が形

10

20

30

40

50

成され、絶縁膜 8 の下層側に共通電極 9 a が形成されている構成であったが、図 5 ( a )、( b ) に示すように、本形態の液晶装置 1 0 0 において、素子基板 1 0 では、絶縁膜 8 の上層側に I T O 膜からなる共通電極 9 a が上側電極として形成され、絶縁膜 8 の下層側に I T O 膜からなる画素電極 7 a が下側電極として形成されている。このため、画素電極 7 a は、層間絶縁膜 6 のコンタクトホール 6 a を介してドレイン電極 5 b に電氣的に接続されている。なお、共通電極 9 a において、コンタクトホール 6 a の形成領域には切り欠き 9 c が形成されている。

#### 【 0 0 5 5 】

このように構成した液晶装置 1 0 0 でも、実施の形態 1 と同様、F F S 方式が採用されており、上側の共通電極 9 a にはフリンジ電界形成用の複数のスリット 9 g が形成され、複数のスリット 9 g で挟まれた部分は、複数の線状電極部 9 e になっている。ここで、スリット 9 g の幅寸法は例えば 3 ~ 1 0  $\mu\text{m}$  であり、線状電極部 9 e の幅寸法は例えば 2 ~ 8  $\mu\text{m}$  である。

10

#### 【 0 0 5 6 】

これに対して、対向基板 2 0 には、実施の形態 1 と同様、素子基板 1 0 と対向する内面側 2 0 a の全体に、I T O 膜からなるシールド電極 2 9 が形成されており、このシールド電極 2 9 の上層に各色に対応するカラーフィルタ 2 4 が形成されている。カラーフィルタ 2 4 は、所定色の色材を含有する樹脂層 2 6 からなり、本形態においても、実施の形態 1 と同様、カラーフィルタ 2 4 は、厚さが 2  $\mu\text{m}$  以上、誘電率は 6 以下である。ここで、シールド電極 2 9 は電位的にフローティング状態にある。

20

#### 【 0 0 5 7 】

このように構成した液晶装置 1 0 0 において、対向基板 2 0 には液晶を駆動するための電極が形成されていないが、シールド電極 2 9 が形成されている。このため、対向基板 2 0 は、静電気による帯電が起こりにくく、たとえ帯電しても液晶 5 0 の配向を乱さない。

#### 【 0 0 5 8 】

また、本形態では、対向基板 2 0 において素子基板 1 0 と対向する内面側 2 0 a に、I T O 膜からなるシールド電極 2 9、およびカラーフィルタ 2 4 (樹脂層 2 6) が順に積層され、シールド電極 2 9 は、カラーフィルタ 2 4 の下層側に形成されている。しかも、カラーフィルタ 2 4 は、誘電率が低くて膜厚の厚い樹脂層 2 6 からなる。また、シールド電極 2 9 は電位的にフローティング状態にある。このため、対向基板 2 0 において素子基板 1 0 と対向する内面側 2 0 a にシールド電極 2 9 が形成されている場合でも、シールド電極 2 9 が液晶 5 0 の配向を乱さないため、図 1 に線 L 2 (Com上CF下Floating) で示し、表 1 に「Tmax Ref比」が 9 8 . 0 % と示してあるように、実施の形態 1 と比較しても、かなり高い透過率を示す。それ故、対向基板 2 0 において素子基板 1 0 と対向する内面側 2 0 a に静電気に対するシールド電極 2 9 を形成した場合でも、コントラストが高い等、品位の高い画像を表示することができる。

30

#### 【 0 0 5 9 】

##### [ 実施の形態 4 ]

実施の形態 3 では、シールド電極 2 9 が電位的にフローティング状態にあったが、本形態では、図 2 ( c )、( d ) に示す基板間導通を利用して、シールド電極 2 9 を素子基板 1 0 の共通電極 9 a 自身からなる配線 1 9、または共通電極 9 a から延びた配線 1 9 に電氣的に接続することにより、シールド電極 2 9 には、共通電極 9 a と同じく、共通電位 V Com が印加されている。その他の構成は実施の形態 2 と同一であるため、説明を省略するが、本形態の液晶装置 1 0 0 においても、対向基板 2 0 にシールド電極 2 9 が形成されているため、対向基板 2 0 は、静電気による帯電が起こりにくく、たとえ帯電しても液晶 5 0 の配向を乱さない。

40

#### 【 0 0 6 0 】

また、本形態では、対向基板 2 0 において素子基板 1 0 と対向する内面側 2 0 a の全体に、I T O 膜からなるシールド電極 2 9、およびカラーフィルタ 2 4 (樹脂層 2 6) が順に積層され、シールド電極 2 9 は、カラーフィルタ 2 4 の下層側に形成されている。しか

50

も、カラーフィルタ 24 は、誘電率が低くて膜厚の厚い樹脂層 26 からなる。また、シールド電極 29 には共通電位 VCom が印加されている。このため、対向基板 20 において素子基板 10 と対向する内面側 20a にシールド電極 29 が形成されている場合でも、シールド電極 29 が液晶 50 の配向を乱さないのので、図 1 に線 L1 (Com上CF下VCom) で示し、表 1 に「Tmax Ref比」が 98.0% と示してあるように、実施の形態 2 と比較しても、かなり高い透過率を示す。それ故、対向基板 20 において素子基板 10 と対向する内面側 20a に静電気に対するシールド電極 29 を形成した場合でも、コントラストが高い等、品位の高い画像を表示することができる。

【0061】

[実施の形態 5]

図 6(a)、(b) は各々、本発明の実施の形態 5 に係る液晶装置 100 の画素 1 つ分の断面図、および素子基板 10 において相隣接する画素の平面図であり、図 6(a) は、実施の形態 1 の説明で用いた図 4(b) の A-A 線に相当する位置で液晶装置 100 を切断したときの断面図に相当する。なお、本形態の基本的な構成は、実施の形態 1 と同様であるため、共通する部分には同一の符号を付して図示し、それらの説明を省略する。

【0062】

図 6(a)、(b) に示すように、本形態では、実施の形態 1 と同様、絶縁膜 8 の下層側に共通電極 9a が形成され、絶縁膜 8 の上層側に画素電極 7a が形成されている。

【0063】

一方、対向基板 20 には、実施の形態 1 と同様、素子基板 10 と対向する内面側 20a の全体に、ITO 膜からなるシールド電極 29 が形成されている。但し、本形態では、実施の形態 1 と違って、シールド電極 29 の下層側に各色に対応するカラーフィルタ 24 (樹脂層 26) が形成され、シールド電極 29 がカラーフィルタ 24 (樹脂層 26) の上に位置する。ここで、シールド電極 29 は電位的にフローティング状態にある。

【0064】

このように構成した液晶装置 100 において、対向基板 20 には液晶を駆動するための電極が形成されていないが、シールド電極 29 が形成されている。このため、対向基板 20 は、静電気による帯電が起こりにくく、たとえ帯電しても液晶 50 の配向を乱さない。

【0065】

また、本形態では、素子基板 10 と対向する内面側 20a に、カラーフィルタ 24 (樹脂層 26) の上にシールド電極 29 が積層されているが、シールド電極 29 が電位的にフローティング状態にある。このため、対向基板 20 において素子基板 10 と対向する内面側 20a にシールド電極 29 が形成されている場合でも、シールド電極 29 が液晶 50 の配向を乱さないのので、図 1 に線 L8 (Com下CF上Floating)、表 1 に「Tmax Ref比」が 96.0% と示してあるように、実施の形態 1 と比較しても、かなり高い透過率を示す。それ故、対向基板 20 において素子基板 10 と対向する内面側 20a に静電気に対するシールド電極 29 を形成した場合でも、コントラストが高い等、品位の高い画像を表示することができる。

【0066】

[実施の形態 6]

図 7(a)、(b) は各々、本発明の実施の形態 6 に係る液晶装置 100 の画素 1 つ分の断面図、および素子基板 10 において相隣接する画素の平面図であり、図 7(a) は、実施の形態 1 の説明で用いた図 4(b) の A-A 線に相当する位置で液晶装置 100 を切断したときの断面図に相当する。なお、本形態の基本的な構成は、実施の形態 1 と同様であるため、共通する部分には同一の符号を付して図示し、それらの説明を省略する。

【0067】

図 7(a)、(b) に示すように、本形態では、実施の形態 3 と同様、絶縁膜 8 の下層側に画素電極 7a が形成され、絶縁膜 8 の上層側に共通電極 9a が形成されている。

【0068】

一方、対向基板 20 には、実施の形態 3 と同様、素子基板 10 と対向する内面側 20a

10

20

30

40

50

の全体に、ITO膜からなるシールド電極29が形成されている。但し、本形態では、実施の形態3と違って、シールド電極29の下層側に各色に対応するカラーフィルタ24(樹脂層26)成され、シールド電極29がカラーフィルタ24(樹脂層26)の上に位置する。ここで、シールド電極29は電位的にフローティング状態にある。

【0069】

このように構成した液晶装置100において、対向基板20には液晶を駆動するための電極が形成されていないが、シールド電極29が形成されている。このため、対向基板20は、静電気による帯電が起こりにくく、たとえ帯電しても液晶50の配向を乱さない。

【0070】

また、本形態では、素子基板10と対向する内面側20aに、カラーフィルタ24(樹脂層26)の上にシールド電極29が積層されているが、シールド電極29が電位的にフローティング状態にある。このため、対向基板20において素子基板10と対向する内面側20aにシールド電極29が形成されている場合でも、シールド電極29が液晶50の配向を乱さないので、図1に線L4(Com下CF上Vcom)で示し、表1に「Tmax Ref比」が97.0%と示してあるように、実施の形態3と同等のかなり高い透過率を示す。それ故、対向基板20において素子基板10と対向する内面側20aに静電気に対するシールド電極29を形成した場合でも、コントラストが高い等、品位の高い画像を表示することができる。

【0071】

[実施の形態1~4の変形例]

図8は、本発明の実施の形態1~4の変形例に係る液晶装置100の画素1つ分の断面図である。

【0072】

実施の形態1~4では、対向基板20の内面側20aにシールド電極29およびカラーフィルタ24が積層され、カラーフィルタ24のみが、シールド電極29を覆う樹脂層26を構成していたが、図8に示すように、本形態では、対向基板20の内面側20aに対して、シールド電極29、カラーフィルタ24、および樹脂層からなるオーバーコート層25(カラーフィルタ24に対する保護層)を形成し、カラーフィルタ24およびオーバーコート層25を樹脂層26として利用する。このように構成した場合も、シールド電極29が液晶50の配向に影響を及ぼすことを防止できる。なお、図8に示す構成は、図5に示す実施の形態3をベースに樹脂層26の構成を変更した例であったが、実施の形態1、2、4において、カラーフィルタ24、およびオーバーコート層25によって樹脂層26を構成してもよい。

【0073】

[実施の形態1~4における樹脂層26の構成]

図9(a)、(b)は、本発明の実施の形態1~4に係る液晶装置100において、樹脂層26の膜厚、および誘電率を変えた場合において、液晶に対する駆動電圧と透過率との関係を示すグラフである。

【0074】

本発明の実施の形態1~4では、樹脂層26(カラーフィルタ24)は、厚さが2 $\mu$ m以上、誘電率は6以下としたが、例えば、樹脂層26の厚さを例えば2 $\mu$ mとし、樹脂層26の誘電率を2~5の範囲で変化させた場合の結果を、図9(a)に線L11~L14で示すように、誘電率が低い方が、電界の乱れを抑制できるので、透過率が向上する。それ故、樹脂層26の誘電率が低い方が好ましいが、使用できる材料の種類や、透過率のレベルからすると、樹脂層26の誘電率は6以下であれば十分である。

【0075】

また、樹脂層26の誘電率を例えば3とし、樹脂層26の厚さを1~5 $\mu$ mの範囲で変化させた場合の結果を、図9(b)に線L21~L25で示すように、樹脂層26は厚い方が好ましいが、樹脂層26の厚さが2 $\mu$ m以上では、シールド電極の遮蔽効果が強く電界の乱れを抑制できる。それ故、概ね同等の透過率を得ることができるという観点、もし

10

20

30

40

50

くは透過率の低下を非常に小さく抑えることができるという観点からすると、樹脂層 26 の厚さは 2  $\mu\text{m}$  以上であれば十分である。

【0076】

[実施の形態 2、4 でのライン反転の採用例]

図 10 (a)、(b)、(c) は各々、本発明の実施の形態 2、4 に係る液晶装置 100 において、水平ライン反転を行なう場合のブロック図、その画素構成を示す平面図、および画素断面を模式的に示す説明図であり、図 10 (c) には画素をデータ線が延在している方向に切断した様子を示してある。図 11 (a)、(b)、(c) は、本発明の実施の形態 2、4 に係る液晶装置 100 において、垂直ライン反転を行なう場合のブロック図、その画素構成を示す平面図、および画素断面を模式的に示す説明図であり、図 11 (c)

10

【0077】

図 10 (a)、(b)、(c) に示すように、本形態の液晶装置 100 において、低消費電力化を目的に、水平ライン反転を行なう場合があり、この場合、共通電極 9a は、水平方向（走査線 3a が延在している方向）に配列された複数の画素 100a に沿って帯状に延在し、かかる延在方向と交差する方向では分割された構成となる。そして、隣接する共通電極 9a については、ライン反転回路 103 によって異なる電位で駆動する。

【0078】

このような構成に対応して、図 10 (b)、(c) に示すように、対向基板 20 の内面側に形成されたシールド電極 29 についても、水平方向に配列された複数の画素 100a に沿って帯状に延在させ、延在方向と直交する方向では分割した構成とする。このように構成した場合も、図 2 (c)、(d) に示す基板間導通を利用して、対向し合うシールド電極 29 と共通電極 9a とを電気的に接続することにより、シールド電極 29 には、常に対向する共通電極 9a と同じく、共通電位 VCom が印加されることになる。

20

【0079】

また、図 11 (a)、(b)、(c) に示すように、本形態の液晶装置 100 において、垂直ライン反転を行なう場合、共通電極 9a については、垂直方向（データ線 6a の延在方向）に配列された複数の画素 100a に沿って帯状に延在し、かかる延在方向と交差する方向では分割された構成となる。そして、隣接する共通電極 9a については、ライン反転回路 103 によって異なる電位で駆動する。

30

【0080】

このような構成に対応して、図 11 (b)、(c) に示すように、対向基板 20 の内面側に形成されたシールド電極 29 についても、垂直方向に配列された複数の画素 100a に沿って帯状に延在させ、延在方向と直交する方向では分割した構成とする。このように構成した場合も、図 2 (c)、(d) に示す基板間導通を利用して、対向し合うシールド電極 29 と共通電極 9a とを電気的に接続することにより、シールド電極 29 には、常に対向する共通電極 9a と同じく、共通電位 VCom が印加されることになる。

【0081】

なお、図 10 (b)、(c) および図 11 (b)、(c) は、図 5 に示す形態を変形したが、図 4 に示す形態でも同様である。

40

【0082】

[実施の形態 2、4 におけるシールド電極 29 への印加電圧]

図 12 は、本発明の実施の形態 2 に係る液晶装置 100 におけるシールド電極 29 への印加電圧を変化させた場合のグラフである。

【0083】

実施の形態 2 では、実施の形態 4 と違って、画素電極 7a が共通電極 9a の上層側に形成されており、かかる上層側の画素電極 7a と同一の電位をシールド電極 29 に印加することが不可能である。従って、実施の形態 2 では、共通電位 VCom を印加したが、シールド電極 29 に印加する電圧としては、シールド電極 29 と対向する共通電極 9a に印加されている共通電位 VCom と同極性で該共通電圧 VCom より絶対値が高い電位を印加すること

50

が好ましい。すなわち、図 12 には、シールド電極 29 を形成しない場合の特性を線 L0 で表すとともに、共通電位 VCom に対して -1 V、+1 V、-2 V、+2 V の電位を印加した場合の特性を各々線 L31、L32、L33、L34 で表してあり、かかる結果を比較すると、共通電位 VCom に対して -2 V、-1 V、+1 V、+2 V の順に透過率が向上することが分る。

【0084】

なお、実施の形態 4 においても、シールド電極 29 に印加する電圧としては、シールド電極 29 と対向する共通電極 9a に印加されている共通電位 VCom と同極性で該共通電圧より絶対値が高い電位を印加してもよい。

【0085】

[他の実施の形態]

図 13(a)、(b) は各々、本発明の他の実施の形態に係る液晶装置 100 の画素 1 つ分の断面図、および素子基板 10 において相隣接する画素の平面図であり、図 13(a) は、図 13(b) の A4-A4 線に相当する位置で液晶装置 100 を切断したときの断面図に相当する。なお、本形態の基本的な構成は、実施の形態 1 と同様であるため、対応関係が分りやすいように、可能な限り、共通する部分には同一の符号を付して説明する。

【0086】

上記実施の形態では、画素トランジスタとして、トップゲート構造の薄膜トランジスタ 30 が用いたが、本形態では、図 13(a)、(b) を参照して以下に説明するように、画素トランジスタとして、ボトムゲート構造の薄膜トランジスタ 30 が用いられ、かかる液晶装置 100 に本発明を適用してもよい。図 13(a)、(b) に示す液晶装置 100 において、素子基板 10 上には、ITO 膜からなる透光性の画素電極 7a が各画素 100a 毎に形成されている。画素電極 7a の縦横の境界領域に沿っては、薄膜トランジスタ 30 に電氣的に接続されたデータ線 5a および走査線 3a が形成されている。また、走査線 3a と並列するように共通配線 3c が形成されており、共通配線 3c は、走査線 3a と同時形成された配線層である。共通配線 3c の下層側には、ITO 膜からなる透光性の共通電極 9a が走査線 3a および共通配線 3c の延在方向と同一方向に帯状に延びており、共通配線 3c と共通電極 9a の端部とは電氣的に接続されている。従って、共通電極 9a は複数の画素 100a に跨るように形成されている。但し、共通電極 9a は複数の画素 100a 毎に形成される場合もある。いずれの場合、共通電極 9a は、共通電極 9a に電氣的に接続され、画素 100a 毎に共通の電位が印加される。

【0087】

本形態において、薄膜トランジスタ 30 はボトムゲート構造を有しており、薄膜トランジスタ 30 では、走査線 3a の一部からなるゲート電極、ゲート絶縁膜 2、薄膜トランジスタ 30 の能動層を構成するアモルファスシリコン膜からなる半導体層 1a、およびコンタクト層（図示せず）がこの順に積層されている。半導体層 1a のうち、ソース側の端部には、コンタクト層を介してデータ線 5a が重なっており、ドレイン側の端部には、コンタクト層を介してドレイン電極 5b が重なっている。データ線 5a およびドレイン電極 5b は同時形成された導電膜からなる。データ線 5a およびドレイン電極 5b の表面側にはシリコン窒化膜などからなる絶縁保護膜 11 が形成されている。絶縁保護膜 11 の上層には、ITO 膜からなる画素電極 7a が形成されている。

【0088】

画素電極 7a にはフリンジ電界形成用の複数のスリット 7b が互いに平行に形成されており、スリット 7b の間には線状電極部 7e が形成されている。絶縁保護膜 11 においてドレイン電極 5b と重なる領域にはコンタクトホール 11a が形成されており、画素電極 7a は、コンタクトホール 11a を介してドレイン電極 5b に電氣的に接続されている。

【0089】

素子基板 10 において、ゲート絶縁膜 2 の下層側には共通配線 3c が形成されている。また、共通配線 3c の下層には、ITO 膜からなる共通電極 9a が形成されており、共通

10

20

30

40

50

電極 9 a の端部は共通配線 3 c に電氣的に接続されている。共通電極 9 a の表面には、ゲート絶縁膜 2 および絶縁保護膜 1 1 が形成されている。従って、共通電極 9 a と画素電極 7 a との間には、ゲート絶縁膜 2 および絶縁保護膜 1 1 からなる絶縁膜 1 8 が介在し、かかる絶縁膜 1 8 を誘電体膜とする保持容量 6 0 ( 図 3 参照 ) が形成されている。

【 0 0 9 0 】

なお、本形態は、図 5 に示す形態において、薄膜トランジスタ 3 0 にアモルファスシリコンを用いた例であるが、図 4、図 6、図 7、図 8 に示す形態において、薄膜トランジスタ 3 0 にアモルファスシリコンを用いてもよい。

【 0 0 9 1 】

[ 電子機器への搭載例 ]

次に、上述した実施形態に係る液晶装置 1 0 0 を適用した電子機器について説明する。図 1 4 ( a ) に、液晶装置 1 0 0 を備えたモバイル型のパーソナルコンピュータの構成を示す。パーソナルコンピュータ 2 0 0 0 は、表示ユニットとしての液晶装置 1 0 0 と本体部 2 0 1 0 を備える。本体部 2 0 1 0 には、電源スイッチ 2 0 0 1 及びキーボード 2 0 0 2 が設けられている。図 1 4 ( b ) に、液晶装置 1 0 0 を備えた携帯電話機の構成を示す。携帯電話機 3 0 0 0 は、複数の操作ボタン 3 0 0 1 及びスクロールボタン 3 0 0 2、並びに表示ユニットとしての液晶装置 1 0 0 を備える。スクロールボタン 3 0 0 2 を操作することによって、液晶装置 1 0 0 に表示される画面がスクロールされる。図 1 4 ( c ) に、液晶装置 1 0 0 を適用した情報携帯端末 ( P D A : Personal Digital Assistants ) の構成を示す。情報携帯端末 4 0 0 0 は、複数の操作ボタン 4 0 0 1 及び電源スイッチ 4 0 0 2、並びに表示ユニットとしての液晶装置 1 0 0 を備える。電源スイッチ 4 0 0 2 を操作すると、住所録やスケジュール帳といった各種の情報が液晶装置 1 0 0 に表示される。

【 0 0 9 2 】

なお、液晶装置 1 0 0 が適用される電子機器としては、図 1 4 に示すものの他、デジタルスチルカメラ、液晶テレビ、ビューファインダ型、モニタ直視型のビデオテープレコーダ、カーナビゲーション装置、ページャ、電子手帳、電卓、ワードプロセッサ、ワークステーション、テレビ電話、POS 端末、タッチパネルを備えた機器等などが挙げられる。そして、これらの各種電子機器の表示部として、前述した液晶装置 1 0 0 が適用可能である。

【 図面の簡単な説明 】

【 0 0 9 3 】

【 図 1 】 本発明および比較例に係る各構成例の液晶装置において、液晶に対する駆動電圧を変化させた場合の透過率の変化を示すグラフである。

【 図 2 】 ( a )、( b )、( c )、( d ) は各々、本発明を適用した液晶装置をその上に形成された各構成要素と共に対向基板の側から見た平面図、その H - H 断面図、対向基板のシールド電極と素子基板の配線との間での電氣的な導通構造を示す拡大断面図、および当該導通構造の平面図である。

【 図 3 】 本発明を適用した液晶装置に用いた素子基板の画像表示領域の電氣的な構成を示す等価回路図である。

【 図 4 】 ( a )、( b ) は各々、本発明の実施の形態 1 に係る液晶装置の画素 1 つ分の断面図、および素子基板において相隣接する画素の平面図である。

【 図 5 】 ( a )、( b ) は各々、本発明の実施の形態 3 に係る液晶装置の画素 1 つ分の断面図、および素子基板において相隣接する画素の平面図である。

【 図 6 】 ( a )、( b ) は各々、本発明の実施の形態 5 に係る液晶装置の画素 1 つ分の断面図、および素子基板において相隣接する画素の平面図である。

【 図 7 】 ( a )、( b ) は各々、本発明の実施の形態 6 に係る液晶装置の画素 1 つ分の断面図、および素子基板において相隣接する画素の平面図である。

【 図 8 】 本発明の実施の形態 1 ~ 4 の変形例に係る液晶装置の画素 1 つ分の断面図である。

【 図 9 】 ( a )、( b ) は、本発明の実施の形態 1 ~ 4 に係る液晶装置において、樹脂層

10

20

30

40

50



の膜厚、および誘電率を変えた場合において、液晶に対する駆動電圧と透過率との関係を示すグラフである。

【図10】(a)、(b)、(c)は各々、本発明の実施の形態2、4に係る液晶装置において、水平ライン反転を行なう場合のブロック図、その画素構成を示す平面図、および画素断面を模式的に示す説明図である。

【図11】(a)、(b)、(c)は各々、本発明の実施の形態2、4に係る液晶装置において、垂直ライン反転を行なう場合のブロック図、その画素構成を示す平面図、および画素断面を模式的に示す説明図である。

【図12】本発明の実施の形態2に係る液晶装置におけるシールド電極29への印加電圧を変化させた場合のグラフである。

【図13】(a)、(b)は各々、本発明の他の実施の形態に係る液晶装置の画素1つ分の断面図、および素子基板10において相隣接する画素の平面図である。

【図14】本発明に係る液晶装置を用いた電子機器の説明図である。

【図15】従来の液晶装置の説明図である。

【図16】本発明の比較例に係る液晶装置の説明図である。

【符号の説明】

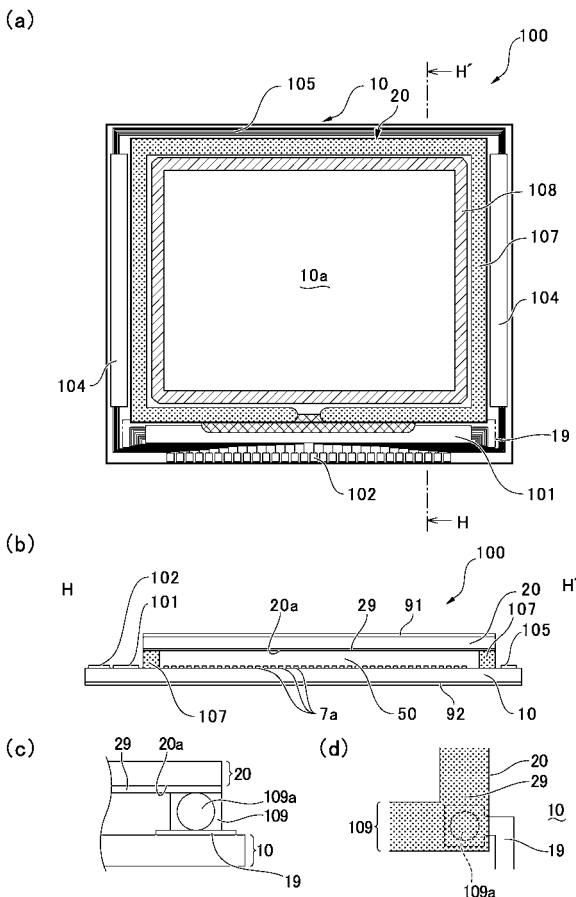
【0094】

3a・・・走査線、6a・・・データ線、7a・・・画素電極、8・・・絶縁膜、9a・・・共通電極、10・・・素子基板、20・・・対向基板、20a・・・対向基板の内面側、24・・・カラーフィルタ、26・・・樹脂層、29・・・シールド電極、50・・・液晶、30・・・薄膜トランジスタ(画素トランジスタ)、100・・・液晶装置

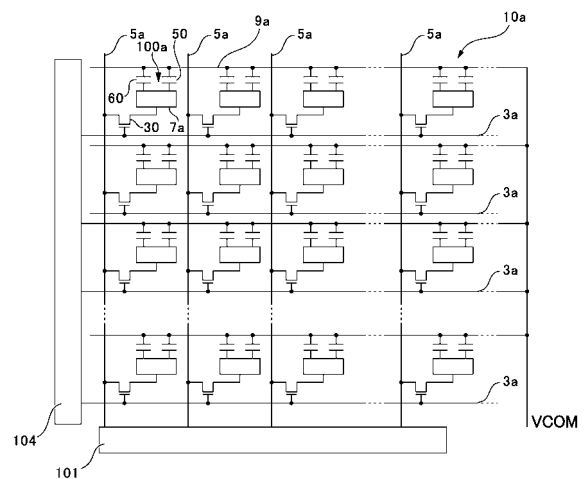
10

20

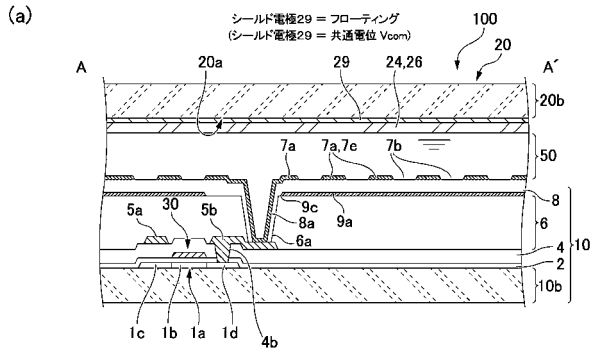
【図2】



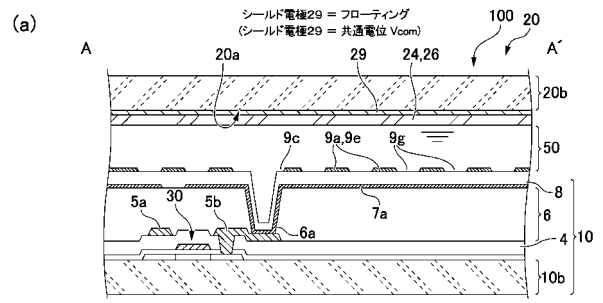
【図3】



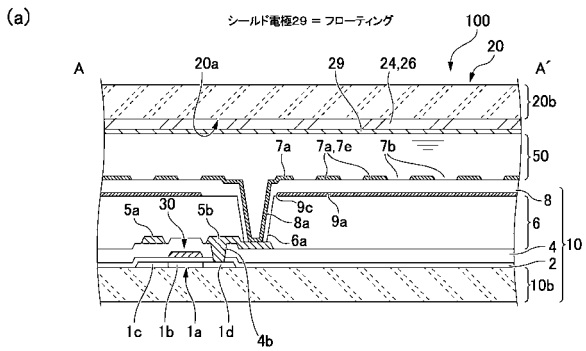
【図4】



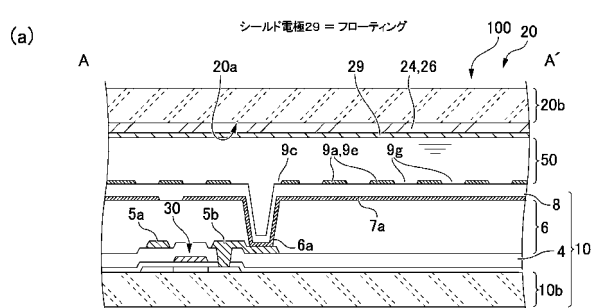
【図5】



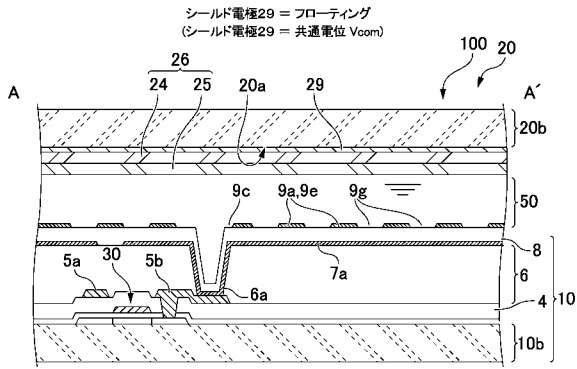
【図6】



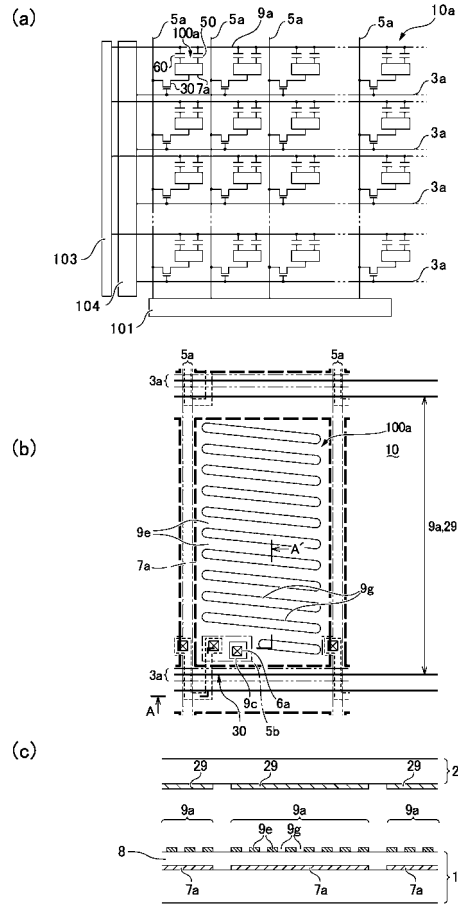
【図7】



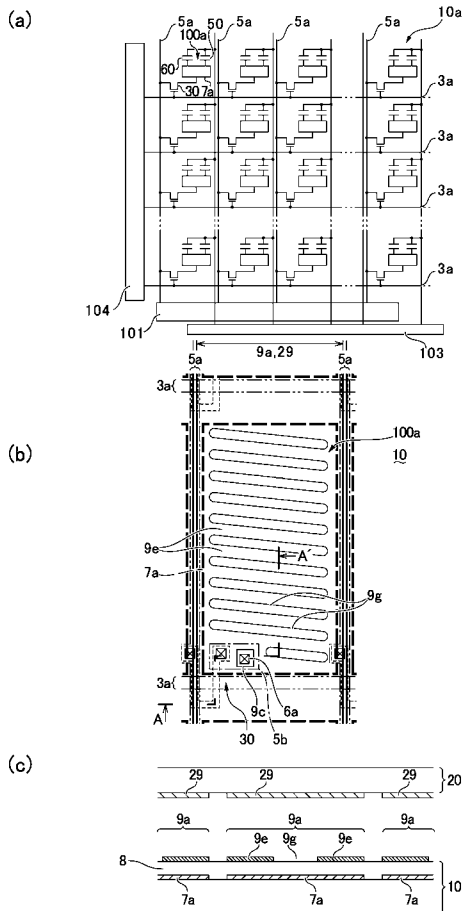
【図 8】



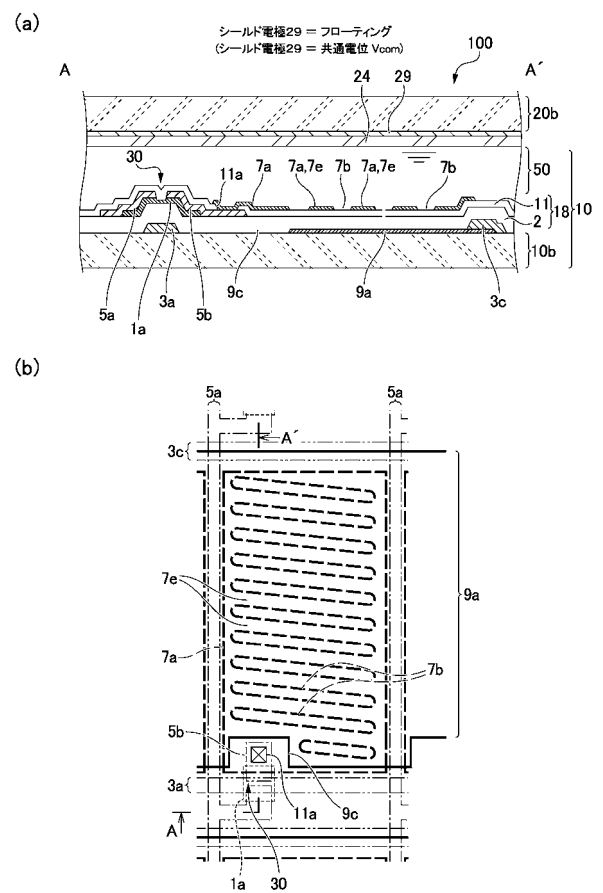
【図 10】



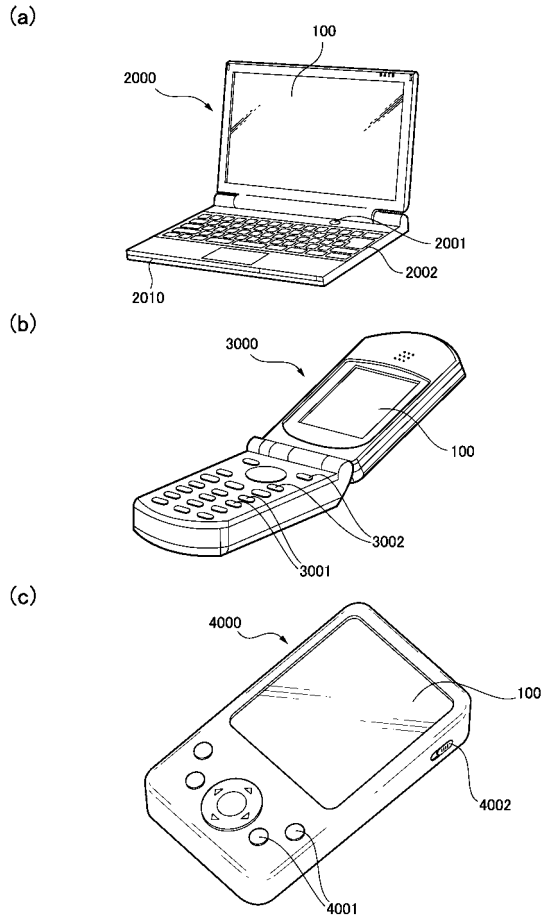
【図 11】



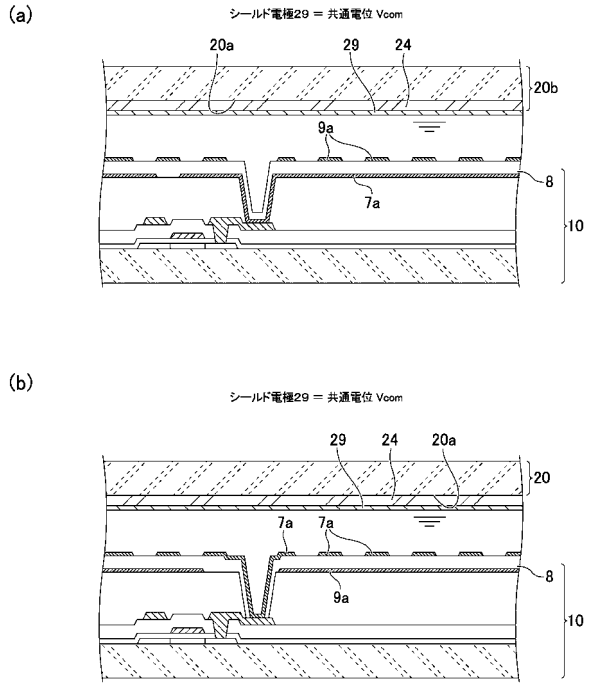
【図 13】



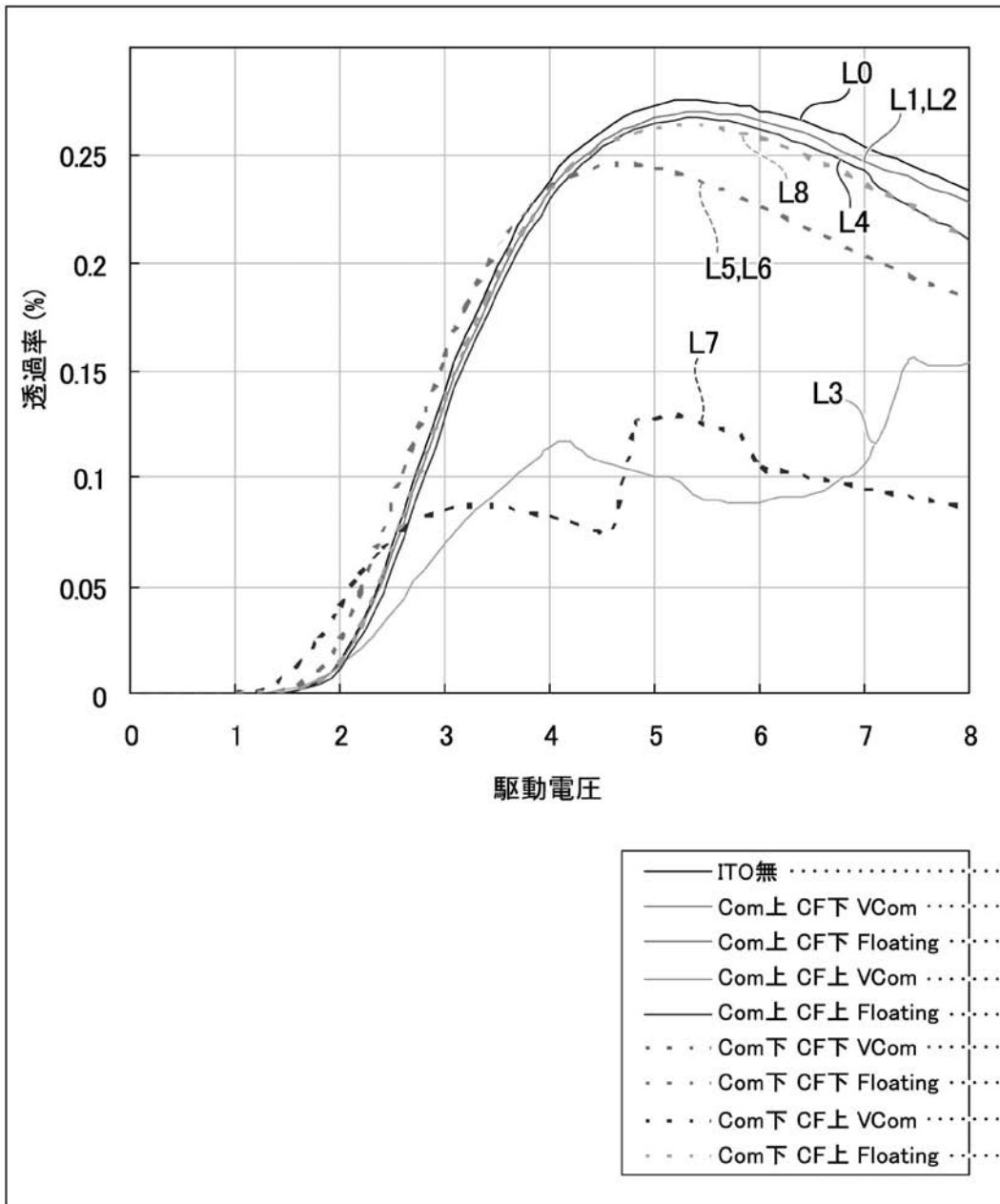
【図14】



【図16】

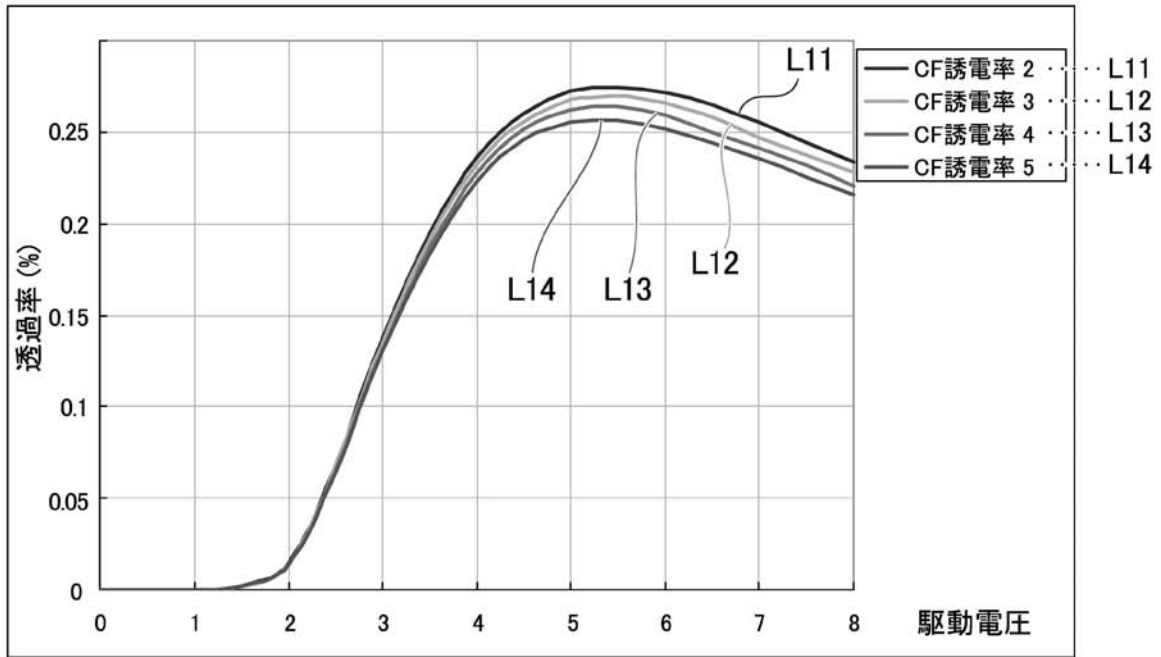


【 図 1 】

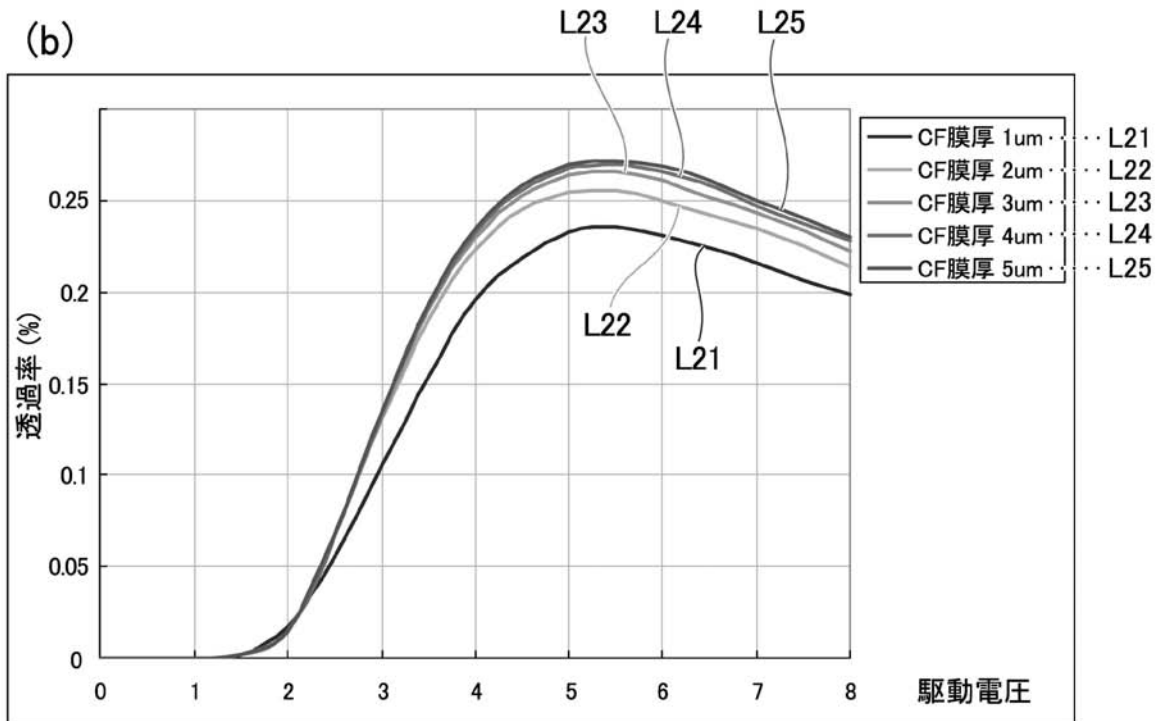


【 図 9 】

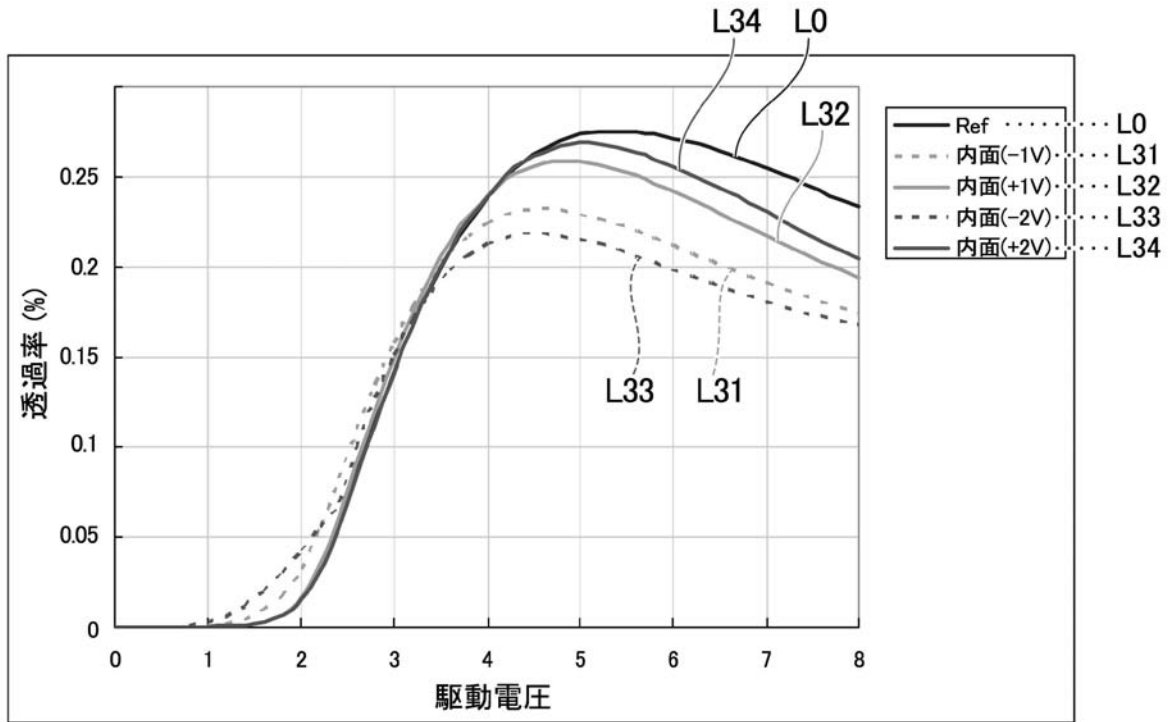
(a)



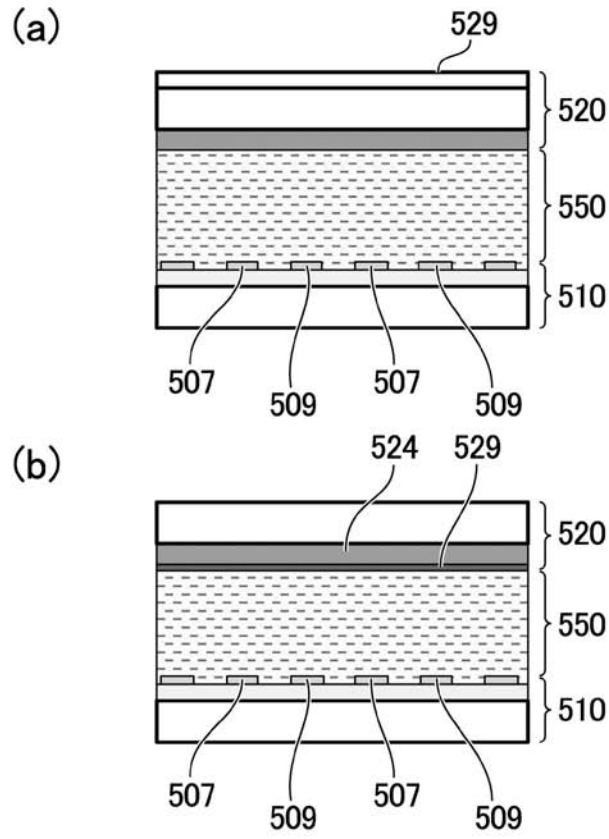
(b)



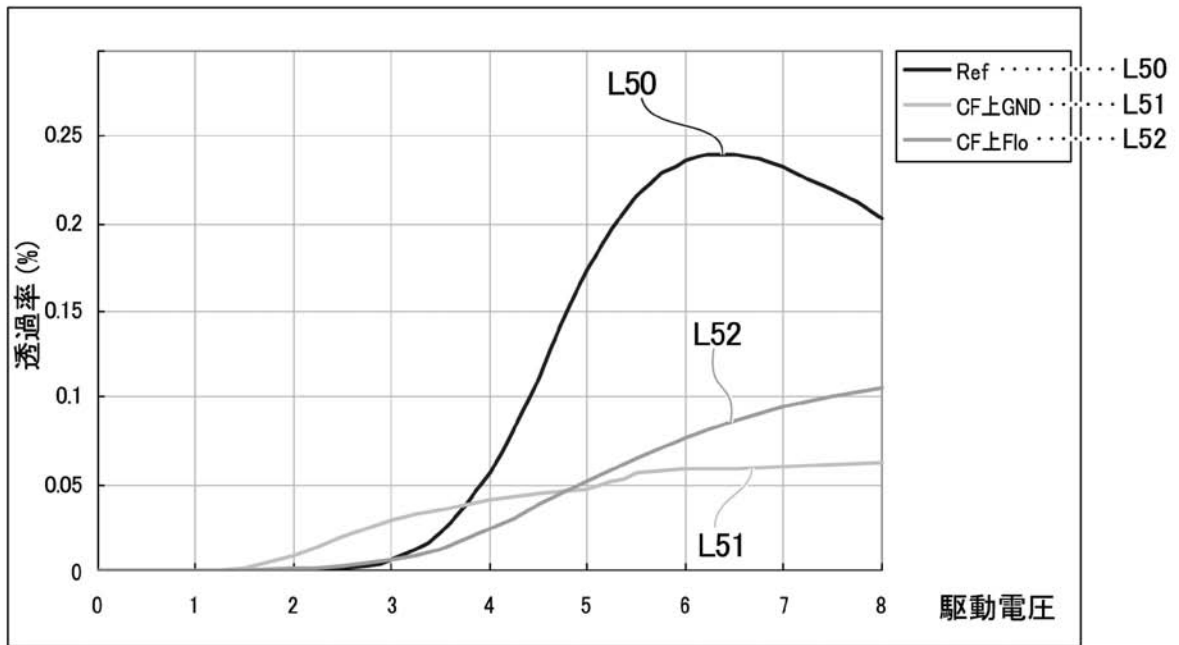
【 図 1 2 】



【 図 1 5 】



(c)





---

フロントページの続き

- (56)参考文献 特開2001-051263(JP,A)  
特開2007-271800(JP,A)  
特開2007-334177(JP,A)  
特開2007-304392(JP,A)  
特開2009-053414(JP,A)  
特開2008-129405(JP,A)  
特開2007-086205(JP,A)  
特開2006-053592(JP,A)  
特開2004-354407(JP,A)  
特開2001-091974(JP,A)  
特開2005-196126(JP,A)

(58)調査した分野(Int.Cl., DB名)

G02F 1/1343