

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2005-331958

(P2005-331958A)

(43) 公開日 平成17年12月2日(2005.12.2)

(51) Int. Cl. ⁷	F I	テーマコード (参考)
G09G 3/28	G09G 3/28 J	5C080
G09G 3/20	G09G 3/20 611C	5C580
G09G 3/288	G09G 3/20 622B	
	G09G 3/20 622C	
	G09G 3/20 624M	
審査請求 未請求 請求項の数 11 O L (全 14 頁) 最終頁に続く		

(21) 出願番号 特願2005-147335 (P2005-147335)
 (22) 出願日 平成17年5月19日 (2005.5.19)
 (31) 優先権主張番号 10-2004-0035570
 (32) 優先日 平成16年5月19日 (2004.5.19)
 (33) 優先権主張国 韓国 (KR)

(71) 出願人 590001669
 エルジー電子株式会社
 大韓民国, ソウル特別市永登浦区汝矣島洞
 20
 (74) 代理人 110000165
 グローバル・アイピー東京特許業務法人
 (72) 発明者 ムン ソンハク
 大韓民国 ソウル クログ シンドリムド
 ン デリムアパート2チャ 201-10
 02
 Fターム(参考) 5C080 AA05 BB05 DD05 DD12 EE28
 HH02 HH04 HH05 JJ02 JJ03
 JJ04
 5C580 AA03 BA01 BA02 BA03 BA10
 BA13 BA14 BA18 BA19 CA06
 CA07 CA09 CB10

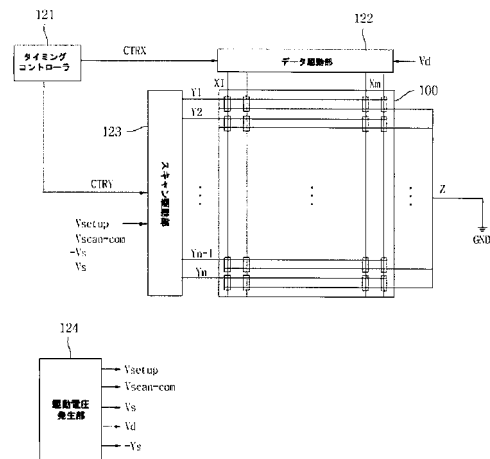
(54) 【発明の名称】 プラズマディスプレイ装置及びその駆動方法

(57) 【要約】 (修正有)

【課題】 プラズマディスプレイ装置及びその駆動方法を提供する。

【解決手段】 プラズマディスプレイ装置はスキャン電極及びサステイン電極が形成されたプラズマディスプレイパネルと前記スキャン電極に絶対値が等しい電圧の大きさであるスキャン電圧及びサステイン電圧を供給するスキャン駆動部を含み、前記サステイン電極はグラウンドで維持されることを特徴とする。

【選択図】 図4



【特許請求の範囲】

【請求項 1】

スキャン電極及びサステイン電極が形成されたプラズマディスプレイパネルと、
前記スキャン電極に絶対値が等しい電圧の大きさであるスキャン電圧及びサステイン電圧を供給するスキャン駆動部とを含み、

前記サステイン電極はグラウンドで維持されることを特徴とするプラズマディスプレイ装置。

【請求項 2】

前記スキャン駆動部は、

前記スキャン電極を駆動させるための駆動ドライバーと、

前記駆動ドライバーを通じて選択されたスキャン電極に負のスキャン電圧を供給して前記駆動ドライバーを通じて全体スキャン電極に負のサステイン電圧を供給する第 1 電圧印加部と、

前記負のスキャン電圧による電流をシンク(s i n k)させる第 1 グラウンド部と、

前記駆動ドライバーを通じて全体スキャン電極に正のサステイン電圧を供給する第 2 電圧印加部と、

を含むことを特徴とする請求項 1 記載のプラズマディスプレイ装置。

10

【請求項 3】

前記駆動ドライバー、前記第 1 電圧印加部、前記グラウンド部、前記第 2 電圧印加部は一つのボードに形成されることを特徴とする、請求項 2 記載のプラズマディスプレイ装置。

20

【請求項 4】

前記駆動ドライバーは第 1 スイッチと第 2 スイッチとを含み、

前記第 1 スイッチと第 2 スイッチとはスキャン過程で第 1 電圧印加部によって負のスキャン電圧が供給される時、両方共ターンオンされ、

前記第 1 スイッチは、サステイン過程で第 2 電圧印加部によって正のサステイン電圧が印加される時ターンオンされて、

前記第 2 スイッチは、サステイン過程で第 1 電圧印加部によって負のサステイン電圧が印加される時ターンオンされることを特徴とする、請求項 2 記載のプラズマディスプレイ装置。

30

【請求項 5】

前記スキャン駆動部は、

前記スキャン電極を駆動させるための駆動ドライバーと、

前記駆動ドライバーを通じて選択されたスキャン電極に負のスキャン電圧を供給する第 3 電圧印加部と、

前記駆動ドライバーを通じて全体スキャン電極に負のサステイン電圧を供給する第 1 電圧印加部と、

前記負のスキャン電圧による電流をシンク(s i n k)させる第 1 グラウンド部とを、

前記駆動ドライバーを通じて全体スキャン電極に正のサステイン電圧を供給する第 2 電圧印加部を含むことを特徴とする、請求項 1 記載のプラズマディスプレイ装置。

40

【請求項 6】

前記第 1 電圧印加部は、

前記第 3 電圧印加部がスキャン過程で選択されたスキャン電極に前記負のスキャン電圧を供給する時、ターンオフされることを特徴とする、請求項 5 記載のプラズマディスプレイ装置。

【請求項 7】

前記スキャン駆動部は、

前記負のサステイン電圧に発生された負のサステインパルスでグラウンドレベルまたは前記正のサステイン電圧に発生された正のサステインパルスに転移される時パルスが早くグラウンドレベルになるようにする第 2 グラウンド部をさらに含むことを特徴とする、請

50

求項 2 または 5 記載のプラズマディスプレイ装置。

【請求項 8】

複数のサブフィールドがリセット期間、アドレス期間、サステイン期間で分けて画像をプラズマディスプレイ装置の駆動方法において、

前記アドレス期間に選択されたスキャン電極に負の第 1 電圧を供給する段階と、

前記サステイン期間において、スキャン電極全部に、正の第 1 電圧を供給した後、前記負の第 1 電圧を供給する段階と、

を含むプラズマディスプレイ装置の駆動方法。

【請求項 9】

前記負の第 1 電圧と前記正の第 1 電圧の大きさは等しいことを特徴とする、請求項 8 記載のプラズマディスプレイ装置の駆動方法。 10

【請求項 10】

複数のサブフィールドがリセット期間、アドレス期間、サステイン期間で分けて画像を具現するプラズマディスプレイ装置の駆動方法において、

前記アドレス期間に選択されたスキャン電極に負の第 1 電圧を供給する段階と、

前記サステイン期間において、スキャン電極全部に、正の第 1 電圧を供給した後、前記負の第 2 電圧を供給する段階と、

を含むプラズマディスプレイ装置の駆動方法。

【請求項 11】

前記正の第 1 電圧と前記負の第 2 電圧の大きさは等しいことを特徴とする、請求項 10 記載のプラズマディスプレイ装置の駆動方法。 20

【発明の詳細な説明】

【技術分野】

【0001】

本発明はプラズマディスプレイ装置及びその駆動方法に関する。

【背景技術】

【0002】

一般的にプラズマディスプレイパネル(Plasma Display Panel: 以下"PD P"だとする)はHe+XeまたはNe+Xe不活性混合ガスの放電の時発生する 147nmの紫外線によって蛍光体を発光させることで文字またはグラフィックを含んだ画像を表示するようになる。 30

【0003】

図1は従来マトリクス形態に配列された放電セル構造を持つ3電極交流面放電型PD Pの構造を示す斜視図である。

図1を参照すれば、3電極交流面放電型PD Pは、上部基板10上に形成されたスキャン電極11a及びサステイン電極12aと、下部基板20上に形成されたアドレス電極22とを備える。スキャン電極11aとサステイン電極12aそれぞれは、透明電極、例えば、インジウムティンオキサイド(Indium-Tin-Oxide: ITO)により形成される。スキャン電極11aとサステイン電極12aそれぞれには、抵抗を減らすための金属バス電極(11b、12b)が形成される。スキャン電極11aとサステイン電極12aが形成された上部基板10には上部誘電体層13aと保護膜14が積層される。上部誘電体層13aには、プラズマ放電の時発生された壁電荷が蓄積される。保護膜14は、プラズマ放電の時発生されたスパッタリング(Sputtering)による上部誘電体層13aの損傷を防止することと同時に、2次電子の放出効率を高めるようになる。保護膜14には通常酸化マグネシウム(MGO)が利用される。 40

【0004】

一方、アドレス電極22が形成された下部基板20上には、下部誘電体層13b、隔壁21が形成されて、下部誘電体層13bと隔壁21の表面には蛍光体層23が塗布される。アドレス電極22は、スキャン電極11a及びサステイン電極12aと交差される方向 50

に形成される。隔壁 21 は、アドレス電極 22 と並んで形成され、放電によって生成された紫外線及び可視光が接した放電セルに漏洩することを防止する。蛍光体層 23 は、プラズマ放電の時発生された紫外線によって励起されて、赤色(R)、緑(G)または青色(B)中何れか一つの可視光線を発生するようになる。上部基板 10 と下部基板 20 との間において隔壁 21 によって区画された放電セルの放電空間には、放電のための $He+Xe$ または $Ne+Xe$ などの不活性混合ガスが注入される。このような構造を持つ従来 PDP の駆動方法をよく見れば図 2 のようである。

【0005】

図 2 は、従来 PDP の駆動方法を説明するための駆動波形である。図 2 をよく見れば、従来 PDP は全画面を初期化させるためのリセット期間、セルを選択するためのアドレス期間、及び、選択されたセルの放電を維持させるためのサステイン期間で分けられて駆動される。

10

【0006】

先ず、リセット期間は、セットアップ期間(SU)とセットダウン期間(SD)とに分けられて駆動され、セットアップ期間(SU)にはすべてのスキャン電極(Y)に上昇ランプ波形(Ramp-up)が同時に印加される。この上昇ランプ波形によって全画面のセル内には放電が起きる。このセットアップ放電によってアドレス電極(X)とサステイン電極(Z)上には正極性壁電荷が積もるようになって、スキャン電極(Y)上には負極性の壁電荷が積もるようになる。上昇ランプ波形が供給された後、セットダウン期間(SD)には、上昇ランプ波形のピーク電圧より低い正極性電圧から落ち始めて基底電圧(GND)または負極性の特定電圧レベルまで落ちる下降ランプ波形(Ramp-down)がセル内に微弱な消去放電を起こすことで、過度に形成された壁電荷を一部消去させるようになる。このセットダウン放電によってアドレス放電が安定に起きることができるよう壁電荷がセル内に均一に残留される。

20

【0007】

アドレス期間は、負極性スキャンパルス(Scan)がスキャン電極(Y)に順に印加されることと同時に、スキャンパルスに同期されてアドレス電極(X)に正極性のデータパルス(data)が印加される。このスキャンパルスとデータパルスとの電圧差と、リセット期間に生成された壁電圧とが加わりながら、データパルスが印加されるセル内にはアドレス放電が発生される。アドレス放電によって選択されたセル内にはサステイン電圧が印加される時に放電が起きることができるよう壁電荷が形成される。サステイン電極(Z)には、セットダウン期間及びアドレス期間の間には、スキャン電極(Y)との電圧差を減らしてスキャン電極(Y)との誤放電が起きないようにするために、正極性直流電圧(Zdc)が供給される。

30

【0008】

サステイン期間は、スキャン電極(Y)とサステイン電極(Z)に交互にサステインパルス(sus)が印加される。アドレス放電によって選択されたセルは、セル内の壁電圧とサステインパルスとが加わりながら、毎サステインパルスが印加される毎にスキャン電極(Y)とサステイン電極(Z)の間にサステイン放電すなわち、表示放電が起きるようになる。また、サステイン放電が完了する後には、パルス幅と電圧レベルが小さなランプ波形(Ramp-ers)がサステイン電極(Z)に供給されて全画面のセル内に残る壁電荷を消去させるようになる。

40

【0009】

一方、アドレス期間とサステイン期間とにおけるプラズマ表示パネルの駆動装置の動作をさらに詳細に見れば図 3 のようである。

【0010】

図 3 は、従来プラズマディスプレイパネルのアドレス期間とサステイン期間で動作されるスキャン電極(Y)駆動部とサステイン電極(Y)駆動部の回路図である。

【0011】

先ず、アドレス期間のスキャン過程で初番目スキャン電極(Y1)に相当するチャンネル

50

が選択されれば、残りスキャン電極(Y 2、Y 3、... Y n)に相当するチャンネルは選択されない。

【0012】

このようにチャンネルが選択されれば、選択されたチャンネルに相当する初番目スキャンドライバ-110-1の第2スイッチング素子113-1がターンオンされて、スキャン用スイッチング素子120がターンオンされる。

【0013】

これと同時に、選択されないチャンネルに相当するスキャンドライバ-(110-2乃至110-n)の第1スイッチング素子(111-2乃至111-n)とグラウンド用スイッチング素子130がターンオンされる。

10

【0014】

このようにスイッチング素子が動作して、アドレス電極(X 1乃至X m)にデータパルスが印加されると、アドレス電極(X)、選択されたチャンネルに相当するスキャン電極(Y)、選択されたチャンネルのスキャンドライバ-の第2スイッチ(第2スイッチング素子113-1)及びスキャン電圧源(-V y s c a n)で経路が形成されて電流が流れる。このような経路が形成されれば、一番目ラインに位置するセルに書き取り動作が成り立つ。

【0015】

また、サステイン過程では、第1サステイン用スイッチング素子140とすべてのスキャン電極(Y)に繋がれたスキャンドライバ-(110-1乃至110-n)の第2スイッチング素子(113-1乃至113-n)及びグラウンド用スイッチング素子160がターンオンされる。よって、サステイン電圧源(V s Y)、スキャン電極(Y 1乃至Y n)、サステイン電極(Z 1乃至Z n)及びグラウンド用スイッチング素子160で経路が形成されて帯電流が流れる。

20

【0016】

また、第2サステイン用スイッチング素子160、すべてのスキャンドライバ-(110-1乃至110-n)の第1スイッチング素子(111-1乃至111-n)及びグラウンド用スイッチング素子130がターンオンされる。よって、サステイン電圧源(V s Z)、Z電極(Z 1乃至Z n)、Y電極、スキャンドライバ-の第1スイッチング素子((111-1乃至111-n))、グラウンド用スイッチング素子130及びグラウンドの間に経路が形成されて帯電流が流れる。

30

【0017】

このようにサステイン過程で、スキャン電極(Y)とサステイン電極(Z)を通じて、画面の左側と右側にあるスキャン電極駆動部100とサステイン電極駆動部200の両方で帯電流が流れるため、EMI(Electro Magnetic Interference)によるノイズが発生し易い。また、電極駆動部が両方(両側)にあるので回路構成が複雑である。

【0018】

また、スキャン電極駆動部100とサステイン電極駆動部200が一つのPCB(Printed Circuit Board)にある場合には、右側のサステイン電極駆動部200を左側のスキャン電極駆動部100側に配置して、左側には相対的に多い量の回路が配置される。

40

【0019】

このようにスキャン電極駆動部100とサステイン電極駆動部200が一つのPCBに配置される場合も、図3で説明したように、スキャン電極駆動部100とサステイン電極駆動部200の間に帯電流が流れるので、電極駆動部間に干渉やノイズが発生して各電極駆動部で生じた熱が他の電極駆動部にも影響を及ぼすなど多くの問題点が発生する。

【0020】

また、スキャン電極駆動部100とサステイン電極駆動部200が一つのPCBに配置されれば、サステイン電極と右側の電極パッド(pad)が導線で繋がれるとか、その他導電性物質で繋がれなければならないので導線やその他導電性物質によってインピーダンス

50

が変化することがあり、電圧低下が発生して画面左側と右側の輝度が変わるなどの問題点が発生する。

【発明の開示】

【発明が解決しようとする課題】

【0021】

本発明の目的はアドレス期間及びサステイン期間に駆動する駆動回路を改善して駆動の時発生されるノイズと電圧低下による画面左、右側での輝度差発生を防止することができるプラズマディスプレイ装置及びその駆動方法を提供するのである。

【課題を解決するための手段】

【0022】

本発明によるプラズマディスプレイ装置はスキャン電極及びサステイン電極が形成されたプラズマディスプレイパネルと前記スキャン電極に絶対値が等しい電圧の大きさであるスキャン電圧及びサステイン電圧を供給するスキャン駆動部を含み、前記サステイン電極はグラウンドで維持されることを特徴とする。

10

【0023】

本発明によるプラズマディスプレイ装置の第1駆動方法はアドレス期間に選択されたスキャン電極に負の第1電圧を供給する段階と、前記サステイン期間に全体スキャン電極に正の第1電圧を供給した後、前記負の第1電圧を供給する段階を含むことを特徴とする。

【0024】

本発明によるプラズマディスプレイ装置の第2駆動方法はアドレス期間に選択されたスキャン電極に負の第1電圧を供給する段階と、サステイン期間に全体スキャン電極に正の第1電圧を供給した後、前記負の第2電圧を供給する段階を含むことを特徴とする。

20

【0025】

前記スキャン駆動部は前記スキャン電極を駆動させるための駆動ドライバー；前記駆動ドライバーを通じて選択されたスキャン電極に負のスキャン電圧を供給して前記駆動ドライバーを通じて全体スキャン電極に負のサステイン電圧を供給する第1電圧印加部；前記負のスキャン電圧による電流をシンク(sink)させる第1グラウンド部；及び前記駆動ドライバーを通じて全体スキャン電極に正のサステイン電圧を供給する第2電圧印加部を含むことを特徴とする。

【0026】

前記駆動ドライバー、前記第1電圧印加部、前記グラウンド部、前記第2電圧印加部は一つのボードに形成されることを特徴とする。

30

【0027】

前記駆動ドライバーは第1スイッチと第2スイッチを含んで、前記第1スイッチと第2スイッチはスキャン過程で第1電圧印加部によって負のスキャン電圧が供給される時皆ターンオンされて、前記第1スイッチはサステイン過程で第2電圧印加部によって正のサステイン電圧が印加される時ターンオンされて、前記第2スイッチはサステイン過程で第1電圧印加部によって負のサステイン電圧が印加される時ターンオンされることを特徴とする。

【0028】

前記スキャン駆動部は前記スキャン電極を駆動させるための駆動ドライバー；前記駆動ドライバーを通じて選択されたスキャン電極に負のスキャン電圧を供給する第3電圧印加部；前記駆動ドライバーを通じて全体スキャン電極に負のサステイン電圧を供給する第1電圧印加部；前記負のスキャン電圧による電流をシンク(sink)させる第1グラウンド部；ミッサングギ駆動ドライバーを通じて全体スキャン電極に正のサステイン電圧を供給する第2電圧印加部を含むことを特徴とする。

40

【0029】

前記第1電圧印加部は前記第3電圧印加部がスキャン過程で選択されたスキャン電極に前記負のスキャン電圧を供給する時、ターンオフされることを特徴とする。

【0030】

50

前記スキャン駆動部は前記負のサステイン電圧に発生された負のサステインパルスでグラウンドレベルまたは前記正のサステイン電圧に発生された正のサステインパルスに転移される時パルスが早くグラウンドレベルになるようにする第2グラウンド部をさらに含むことを特徴とする。

【0031】

前記負の第1電圧と前記正の第1電圧の大きさは等しいことを特徴とする。

【0032】

前記正の第1電圧と前記負の第2電圧の大きさは等しいことを特徴とする。

【発明の効果】

【0033】

このような本発明はプラズマディスプレイパネルを駆動するための駆動装置が簡単になって製造費用を減らすことができ、また、プラズマディスプレイパネル駆動の時発生されるノイズを減少させることができる効果がある。

【発明を実施するための最良の形態】

【0034】

以下、本発明の実施例を添付した図面を参照して詳細に説明する。

【0035】

図4は、本発明によるプラズマディスプレイ装置を示す図である。図4を参照すれば、本発明によるプラズマ表示装置は、プラズマディスプレイパネル100と、プラズマディスプレイパネル100の下部基板(未図示)に形成されたアドレス電極(X1乃至Xm)にデータを供給するためのデータ駆動部122と、スキャン電極(Y1乃至Yn)を駆動するためのスキャン駆動部123と、プラズマディスプレイパネル駆動の時データ駆動部122、スキャン駆動部123を制御するためのタイミングコントロール部121と、それぞれの駆動部(122、123)に必要な駆動電圧を供給するための駆動電圧発生部124とを含む。すなわち、本発明によるプラズマディスプレイ装置は、サステイン電極(Z)を駆動するためのサステイン駆動部を含まないで、サステイン電極(Z)はただグラウンド(GND)を維持するように形成される。

【0036】

プラズマディスプレイパネル100は、上部基板(未図示)と下部基板(未図示)が所定の間隔を置いて合着される。上部基板には、多数の電極、例えば、スキャン電極(Y1乃至Yn)及びサステイン電極(Z)が対を成して形成される。下部基板には、スキャン電極(Y1乃至Yn)及びサステイン電極(Z)と交差されるようにアドレス電極(X1乃至Xm)が形成される。

【0037】

データ駆動部122には、図示しない逆ガンマ補正回路、誤差拡散回路等によって逆ガンマ補正及び誤差拡散になった後、サブフィールドマッピング回路によって各サブフィールドにマッピングされたデータが供給される。このようなデータ駆動部122は、タイミングコントロール部121からのタイミング制御信号(CTRX)に应答してデータをサンプリングしてラッチした後、そのデータをアドレス電極(X1乃至Xm)に供給する。

【0038】

スキャン駆動部123は、タイミングコントロール部121の制御の下に、リセット期間の間、上昇ランプ波形(Ramp-up)と下降ランプ波形(Ramp-down)をスキャン電極(Y1乃至Yn)に供給する。また、スキャン駆動部123は、タイミングコントロール部121の制御の下に、アドレス期間の間、負のスキャン電圧(-Vs)のスキャンパルス(Sp)をスキャン電極(Y1乃至Yn)に順次に供給する。スキャン駆動部123は、サステイン期間の間には、負のスキャン電圧(-Vs)と等しい電圧の大きさを持つ正のサステイン電圧(Vs)及び負のサステイン電圧(-Vs)のサステインパルスをスキャン電極(Y1乃至Yn)に供給する。

【0039】

タイミングコントロール部121は、垂直/水平同期信号とクロック信号との入力を受

10

20

30

40

50

けて、リセット期間、アドレス期間、サステイン期間に、各駆動部(122、123)の動作タイミングと同期化とを制御するためのタイミング制御信号(CTRX、CTRY)を発生して、そのタイミング制御信号(CTRX、CTRY)を該当の駆動部(122、123)に供給することで各駆動部(122、123)を制御する。

【0040】

一方、データ制御信号(CTRX)には、データをサンプリングするためのサンプリングクロック信号、ラッチ制御信号、エネルギー回収回路と駆動スイッチ素子のオン/オフタイムを制御するためのスイッチ制御信号が含まれる。スキャン制御信号(CTRY)には、スキャン駆動部123内のエネルギー回収回路と駆動スイッチ素子のオン/オフタイムを制御するためのスイッチ制御信号が含まれる。

10

【0041】

駆動電圧発生部124は、セットアップ電圧(V_{setup})、スキャン共通電圧($V_{scan-com}$)、スキャン電圧($-V_s$)、サステイン電圧(V_s 、 $-V_s$)、データ電圧(V_d)などを発生する。このような駆動電圧は、放電ガスの組成や放電セル構造によって変わることができる。

【0042】

このような本発明のプラズマディスプレイ装置は、リセット期間、アドレス期間及びサステイン期間にアドレス電極、スキャン電極及びサステイン電極に駆動パルスが印加される少なくとも一つ以上のサブフィールドの組合によって、フレームからなる画像が具現される。

20

【0043】

一方、本発明によるプラズマディスプレイ装置がアドレス期間及びサステイン期間で動作される原理をよく見れば図5ないし図7のようである。

【0044】

図5は、アドレス期間における本発明によるプラズマディスプレイ装置の駆動方法を説明するための回路図である。図5を参照すれば、本発明によるプラズマディスプレイパネルに形成されたサステイン電極は、全てグラウンドと繋がれる。

【0045】

まず、アドレス期間において、第1電圧印加部210、駆動ドライバー220-1及び第1グラウンド部230のターンオンによって、負のサステイン電圧源($-V_s$)、駆動ドライバー220-1、第1グラウンド部230及びグラウンドがループ(loop)を形成する。これに従って、負のサステイン電圧源($-V_s$)が駆動ドライバー220-1に繋がれたスキャン電極(Y1)に印加されて、アドレス放電が発生してスキャンをするようになる。

30

【0046】

図6は、サステイン期間に本発明によるプラズマディスプレイ装置の駆動方法の時第1動作を説明するための回路図である。

【0047】

サステイン期間では、第2電圧印加部240及びすべての駆動ドライバー(220-1乃至220-n)の第1スイッチ(S1)がターンオンして、すべての駆動ドライバー(220-1乃至220-n)の第2スイッチ(S2)及び第1グラウンド部230がターンオフする。

40

【0048】

これによって、正のサステイン電圧源($+V_s$)、第2電圧印加部240、すべての駆動ドライバー(220-1乃至220-n)の第1スイッチ(S1)、各駆動ドライバーと繋がれた各スキャン電極(Y1、Y2、...Yn)、キャパシター(C1、C2、...Cn)、Z電極及びグラウンドがループを形成する。

【0049】

したがって、すべてのスキャン電極には正のサステイン電圧($+V_s$)が印加される。すなわち、スキャン電極にサステインパルスが印加される。

【0050】

50

図7は、サステイン期間において本発明によるプラズマディスプレイ装置の駆動方法の時第2動作を説明するための回路図である。

【0051】

先ず、図7では、サステイン期間に第1動作によってスキャン電極にサステインパルスを印加後、第1電圧印加部210及びすべての駆動ドライバー(220-1乃至220-n)の第2スイッチ(S2)がターンオンして、すべての駆動ドライバー(220-1乃至220-n)の第1スイッチ(S1)及び第1グラウンド部230がターンオフする。

【0052】

これによって、負のサステイン電圧源(-Vs)、第1電圧印加部210、すべての駆動ドライバー(220-1乃至220-n)の第2スイッチ(S2)、各駆動ドライバーと繋がれた各スキャン電極(Y1、Y2、... Yn)、各キャパシター(C1、C2、... Cn)、Z電極及びグラウンドがループを形成する。

10

【0053】

したがって、すべてのスキャン電極(Y1、Y2、... Yn)には、負のサステイン電圧(-Vs)が印加される。すなわち、スキャン電極にサステインパルスが印加される。この時、スキャン電極(Y1、Y2、... Yn)に負のサステイン電圧(-Vs)が印加されたことは、実質的にサステイン電極に正のサステイン電圧が印加されるのと等しい。

【0054】

このように、本発明によるプラズマディスプレイ装置は、サステイン電圧(-Vs)を利用して、スキャン電源とサステイン電源を一緒に使うから電源数を減らす効果を持つ。

20

【0055】

一方、図5乃至図7で、キャパシター(C1、C2、... Cn)は、Y電極とZ電極の間に存在する等価キャパシターである。

【0056】

図8aと図8bは、サステイン期間における本発明によるプラズマディスプレイ装置の動作による波形図である。図8aに示されたのは、gndを基準としたスキャン電極の電圧の波形図で、図8bは、図8aに示された波形図をスキャン電極サステイン電極それぞれで表した波形図である。即ち、図8bは、サステイン電極を基準としたスキャン電極の電圧、スキャン電極を基準としたサステイン電極の電圧である。

【0057】

図8bに示されたように、本発明のプラズマディスプレイ装置によって、スキャン電極とサステイン電極にサステインパルスが交番されるように印加されることが分かる。これによってサステイン放電が起きることが分かる。

30

【0058】

このような本発明によるプラズマディスプレイ装置は、従来の駆動装置で右側に位置するサステイン電極駆動部200を使わないで、ただサステイン電極パッド(pad)だけグラウンドと繋がれる。すなわち、本発明によるプラズマディスプレイ装置は、一つのPCB上に電極駆動部が形成されても導線が必要ないから電圧低下を阻むことができるし導電性物質による輝度層が生ずることを阻むことができる

【0059】

また、全体電極駆動部の構成が簡単になるだけでなく回路全体の電圧レベルが安定化されてノイズや電磁波干渉の影響を減らすことができるし帯電流によって発生する問題が解決される。

40

【0060】

一方、本発明において、他のプラズマディスプレイ装置は、スキャンからサステインの駆動マージンがない場合、電源をつけるわけ供給して別に駆動可能なのに、これに対して図9を参照して説明する事にする。

【0061】

図9は、アドレス期間及びサステイン期間における本発明によるプラズマディスプレイ装置の他の駆動方法を説明するための回路図である。図9を参照すれば、本発明によるプ

50

ラズマディスプレイ装置は、第3電圧印加部250、別途のスキャン電源(-V_{sy})と、第2グラウンド部260とをさらに含む。すなわち、第3電源印加部250は、スキャン過程でターンオンされて、選択されたスキャン電極にスキャン電源(-V_{sy})を印加する。この時、第1電圧印加部210はターンオフされる。

【0062】

また、追加する第2グラウンド部260は、負のサステインパルスでグラウンドレベル或いは正のパルスに転移される時、パルスが早くグラウンドレベルになるようにするためである。

【図面の簡単な説明】

【0063】

10

【図1】従来マトリックス形態に配列された放電セル構造を持つ3電極交流面放電型PDPの構造を示す斜視図。

【図2】従来PDPの駆動方法を説明するための駆動波形を示す図。

【図3】従来プラズマディスプレイパネルのアドレス期間とサステイン期間で動作されるスキャン電極(Y)駆動部とサステイン電極(Y)駆動部の回路図。

【図4】図4は本発明によるプラズマディスプレイ装置を示す図。

【図5】図5はアドレス期間に本発明によるプラズマディスプレイ装置の駆動方法を説明するための回路図。

【図6】サステイン期間に本発明によるプラズマディスプレイ装置の駆動方法の第1動作を説明するための回路図。

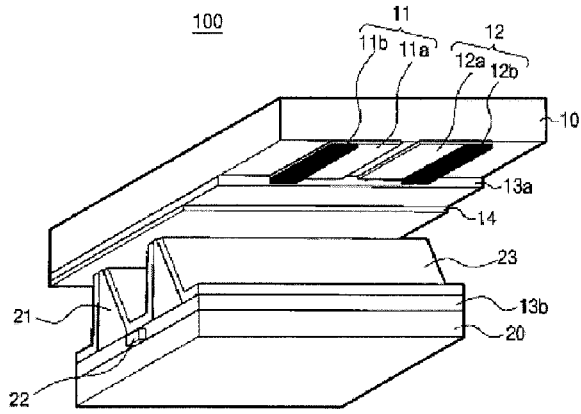
20

【図7】サステイン期間に本発明によるプラズマディスプレイ装置の駆動方法の第2動作を説明するための回路図。

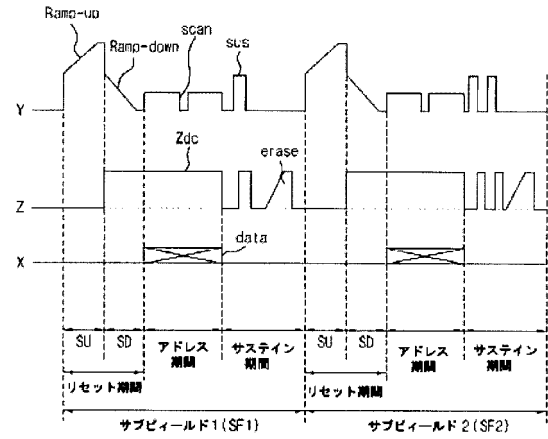
【図8】図8aと図8bはサステイン期間に本発明によるプラズマディスプレイ装置の動作による波形図であり、

【図9】図9はアドレス期間及びサステイン期間に本発明によるプラズマディスプレイ装置の他の駆動方法を説明するための回路図である。

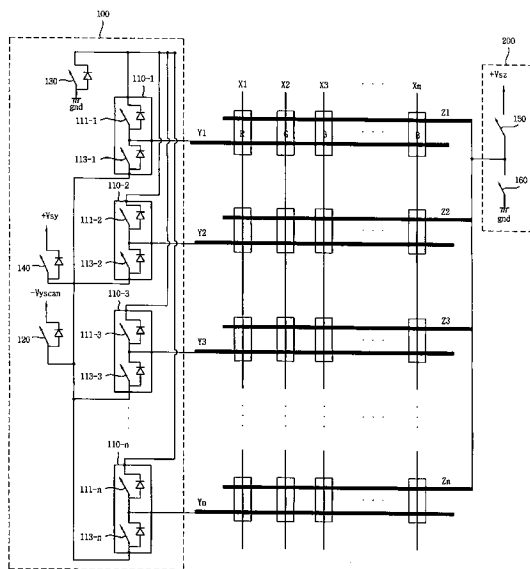
【図1】



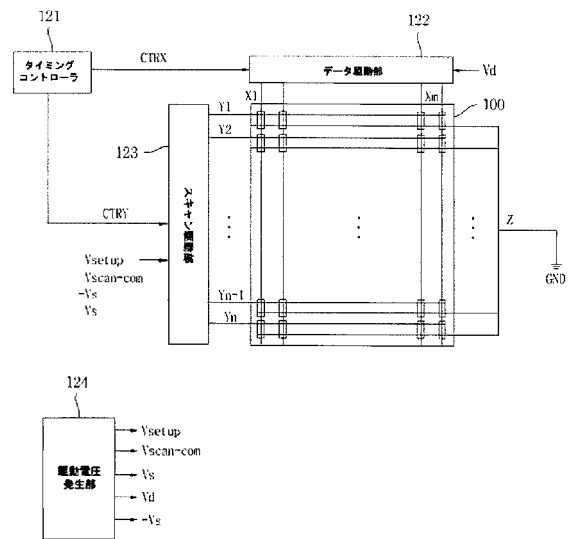
【図2】



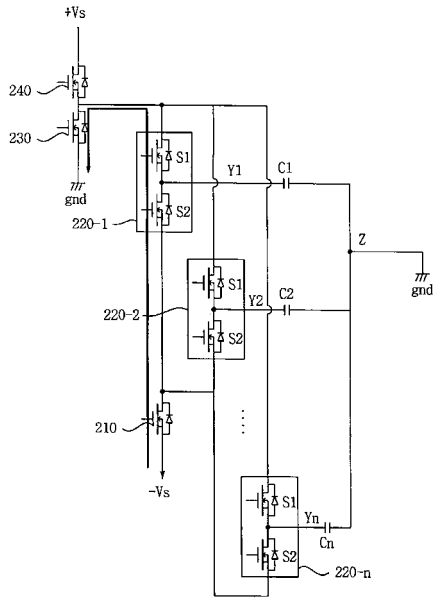
【図3】



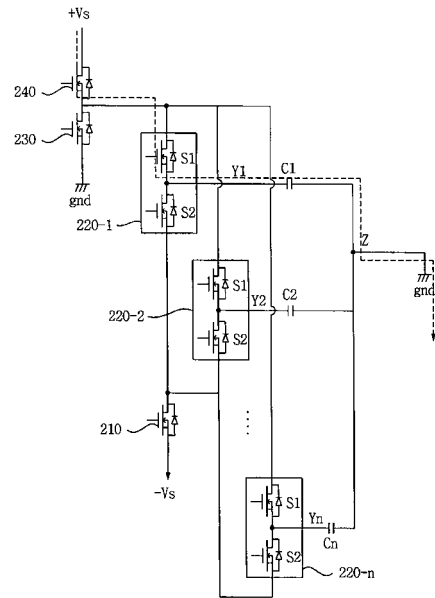
【図4】



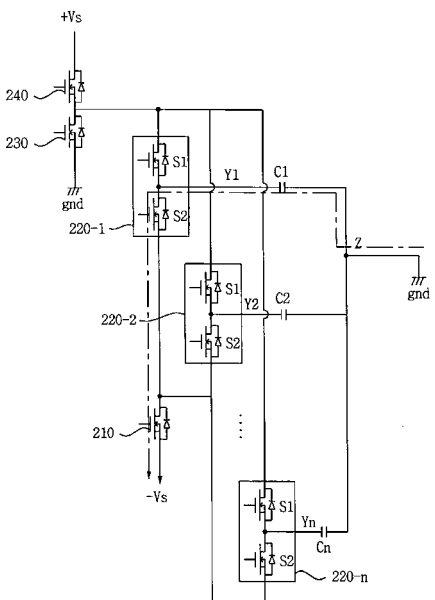
【 図 5 】



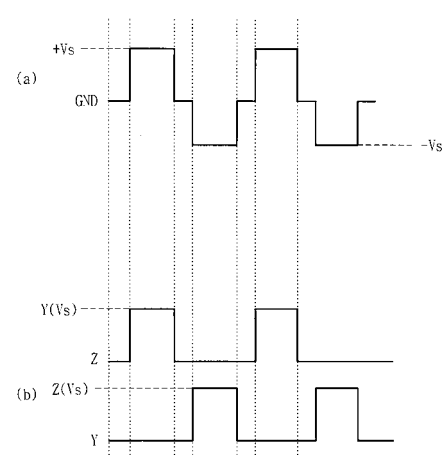
【 図 6 】



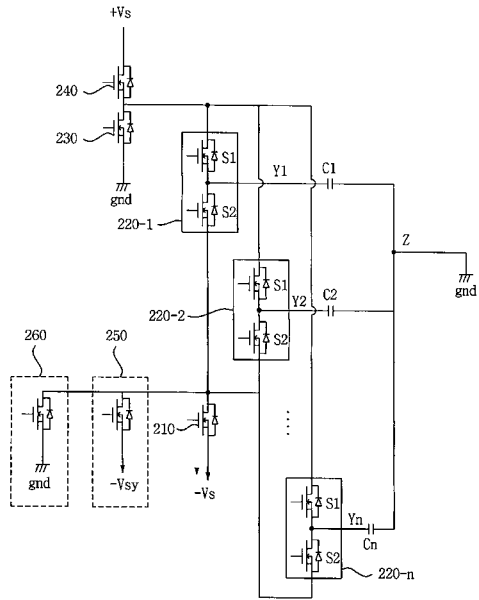
【 図 7 】



【 図 8 】



【 図 9 】



フロントページの続き

(51)Int.Cl.⁷

F I

テーマコード(参考)

G 0 9 G	3/20	6 4 1 E
G 0 9 G	3/20	6 4 2 A
G 0 9 G	3/28	B
G 0 9 G	3/28	E
G 0 9 G	3/28	K