

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4173346号
(P4173346)

(45) 発行日 平成20年10月29日(2008.10.29)

(24) 登録日 平成20年8月22日(2008.8.22)

| | | | | |
|--------------|-----------|--------------|--|---|
| (51) Int.Cl. | | F I | | |
| HO 1 L 23/50 | (2006.01) | HO 1 L 23/50 | | R |
| HO 1 L 21/56 | (2006.01) | HO 1 L 23/50 | | K |
| | | HO 1 L 23/50 | | U |
| | | HO 1 L 21/56 | | T |

請求項の数 13 (全 34 頁)

| | | | |
|--------------|-------------------------------|-----------|------------------------|
| (21) 出願番号 | 特願2002-291975 (P2002-291975) | (73) 特許権者 | 503121103 |
| (22) 出願日 | 平成14年10月4日(2002.10.4) | | 株式会社ルネサステクノロジ |
| (65) 公開番号 | 特開2003-243600 (P2003-243600A) | | 東京都千代田区大手町二丁目6番2号 |
| (43) 公開日 | 平成15年8月29日(2003.8.29) | (74) 代理人 | 100080001 |
| 審査請求日 | 平成17年9月28日(2005.9.28) | | 弁理士 筒井 大和 |
| (31) 優先権主張番号 | 特願2001-381427 (P2001-381427) | (72) 発明者 | 伊藤 富士夫 |
| (32) 優先日 | 平成13年12月14日(2001.12.14) | | 東京都小平市上水本町5丁目22番1号 |
| (33) 優先権主張国 | 日本国(JP) | | 株式会社日立超エル・エス・アイ・システムズ内 |
| | | (72) 発明者 | 鈴木 博通 |
| | | | 東京都小平市上水本町五丁目20番1号 |
| | | | 株式会社日立製作所 半導体グループ内 |
| | | 審査官 | 今井 淳一 |

最終頁に続く

(54) 【発明の名称】 半導体装置

(57) 【特許請求の範囲】

【請求項1】

半導体チップと、前記半導体チップが搭載されたダイパッド部と、前記半導体チップの周囲に配置された複数のリードと、前記半導体チップと前記リードを電気的に接続する複数のワイヤと、前記半導体チップ、前記ダイパッド部、前記複数のリードおよび前記複数のワイヤを封止する封止体とを有する半導体装置であって、

前記複数のリードは、前記半導体チップに近い一端部側のピッチが、前記一端部側とは反対側に位置する他端部側のピッチよりも小さくなるように形成され、

前記複数のリードのそれぞれには、前記封止体の裏面から外部に突出する端子が選択的に設けられ、

前記端子は、前記封止体の各辺に沿って千鳥状に2列ずつ配置されており、

前記複数のリードのうち、前記一端部側に近い方に前記端子が配置されたリードの幅は、前記他端部側に近い方に前記端子が配置されたリードの幅よりも広いことを特徴とする半導体装置。

【請求項2】

前記端子は、前記リードの一部を前記封止体の裏面から外部に突出させたものであることを特徴とする請求項1記載の半導体装置。

【請求項3】

前記端子は、前記リードとは異なる導電材料からなることを特徴とする請求項1記載の半導体装置。

【請求項 4】

前記ダイパッド部の裏面は、前記封止体の裏面から外部に露出していることを特徴とする請求項 1 記載の半導体装置。

【請求項 5】

前記ダイパッド部の面積は、前記半導体チップの面積よりも小さいことを特徴とする請求項 1 記載の半導体装置。

【請求項 6】

前記ダイパッド部は、複数の吊りリードによって支持されていることを特徴とする請求項 1 記載の半導体装置。

【請求項 7】

半導体チップと、前記半導体チップが搭載されたシート状のチップ支持体と、前記半導体チップの周囲に配置された複数のリードと、前記半導体チップと前記リードを電氣的に接続する複数のワイヤと、前記半導体チップ、前記チップ支持体、前記複数のリードおよび前記複数のワイヤを封止する封止体とを有する半導体装置であって、

前記複数のリードは、前記半導体チップに近い一端部側のピッチが、前記一端部側とは反対側に位置する他端部側のピッチよりも小さくなるように形成され、

前記複数のリードのそれぞれには、前記封止体の裏面から外部に突出する端子が選択的に設けられ、

前記端子は、前記封止体の各辺に沿って千鳥状に 2 列ずつ配置されており、

前記複数のリードのうち、前記一端部側に近い方に前記端子が配置されたリードの幅は、前記他端部側に近い方に前記端子が配置されたリードの幅よりも広いことを特徴とする半導体装置。

【請求項 8】

前記チップ支持体は、前記複数のリードによって支持されていることを特徴とする請求項 7 記載の半導体装置。

【請求項 9】

前記複数のリードは、前記一端部側の長さが交互に異なっていることを特徴とする請求項 1 記載の半導体装置。

【請求項 10】

前記複数のリードは、前記一端部側が前記封止体の厚さ方向に折り曲げられていることを特徴とする請求項 1 または 7 記載の半導体装置。

【請求項 11】

前記端子の径は、前記リードの幅よりも大であることを特徴とする請求項 1 または 7 記載の半導体装置。

【請求項 12】

前記端子の径は、前記リードの幅と同じであることを特徴とする請求項 1 または 7 記載の半導体装置。

【請求項 13】

前記チップ支持体は、ヒートスプレッドであることを特徴とする請求項 7 記載の半導体装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、半導体装置およびその製造技術に関し、特に、樹脂封止型半導体装置の多ピン化に適用して有効な技術に関する。

【0002】

【従来の技術】

リードフレームに搭載された半導体チップをモールド樹脂からなる封止体によって封止した樹脂パッケージの一種に QFN (Quad Flat Non-leaded package) がある。

【0003】

10

20

30

40

50

QFNは、ボンディングワイヤを介して半導体チップと電氣的に接続される複数のリードのそれぞれの一端部を封止体の外周部の裏面（下面）から露出させて端子を構成し、前記端子の露出面とは反対側の面、すなわち封止体の内部の端子面にボンディングワイヤを接続して前記端子と半導体チップとを電氣的に接続する構造となっている。そして、これらの端子を配線基板の電極（フットプリント）に半田付けすることによって実装される。この構造は、リードがパッケージ（封止体）の側面から横方向に延びて端子を構成するQFP (Quad Flat Package) に比べて、実装面積が小さくなるという利点を備えている。

【0004】

上記QFNについては、例えば特開2001-189410号公報や特許第3072291号などに記載がある。

【0005】

【発明が解決しようとする課題】

しかしながら、このようなQFNは、半導体チップに形成されるLSIの高機能化、高性能化に伴って端子数を増加（多ピン化）しようとする、次のような問題が生じる。

【0006】

すなわち、前述したように、QFNは、封止体の裏面に露出する端子面とは反対側の面にボンディングワイヤを接続するため、端子ピッチとリードのボンディングワイヤ接続箇所とのピッチとが同一となる。また、端子面積は、実装時の信頼性を確保するための所定の面積が必要であることから、あまり小さくすることができない。

【0007】

従って、パッケージサイズを変えずに多ピン化を図ろうとした場合、端子数をそれほど増やすことができないので、大幅な多ピン化ができない。他方、パッケージサイズを大きくして多ピン化を図ろうとすると、半導体チップとボンディングワイヤ接続箇所との距離が長くなり、ボンディングワイヤ長が長くなってしまいうため、ワイヤボンディング工程や樹脂モールド工程で隣り合ったワイヤ同士がショートするなどの問題が発生し、製造歩留まりが低下してしまう。

【0008】

さらに、製造コストを下げる目的で半導体チップをシュリンクした場合も、半導体チップとボンディングワイヤ接続箇所との距離が長くなり、ボンディングワイヤの接続ができなくなる、という問題も発生する。

【0009】

本発明の目的は、QFNの多ピン化を達成することのできる技術を提供することにある。

【0010】

本発明の他の目的は、チップシュリンクに対応したQFNを得ることのできる技術を提供することにある。

【0011】

本発明の前記ならびにその他の目的と新規な特徴は、本明細書の記述および添付図面から明らかになるであろう。

【0012】

【課題を解決するための手段】

本願において開示される発明のうち、代表的なものの概要を簡単に説明すれば、次のとおりである。

【0013】

本発明の半導体装置は、半導体チップと、前記半導体チップが搭載されたダイパッド部と、前記半導体チップの周囲に配置された複数のリードと、前記半導体チップと前記リードを電氣的に接続する複数のワイヤと、前記半導体チップ、前記ダイパッド部、前記複数のリードおよび前記複数のワイヤを封止する封止体とを有し、前記複数のリードは、前記半導体チップに近い一端部側のピッチが前記一端部側とは反対側に位置する他端部側のピッチよりも小さくなるように形成され、前記複数のリードのそれぞれには、前記封止体の裏面から外部に突出する端子が選択的に設けられ、前記端子は、前記封止体の各辺に沿っ

10

20

30

40

50

て千鳥状に2列ずつ配置されており、前記複数のリードのうち、前記一端部側に近い方に前記端子が配置されたリードの幅は、前記他端部側に近い方に前記端子が配置されたリードの幅よりも広いものである。

【0014】

また、本発明の半導体装置は、半導体チップと、前記半導体チップが搭載されたシート状のチップ支持体と、前記半導体チップの周囲に配置された複数のリードと、前記半導体チップと前記リードを電氣的に接続する複数のワイヤと、前記半導体チップ、前記チップ支持体、前記複数のリードおよび前記複数のワイヤを封止する封止体を有する半導体装置であって、前記複数のリードは、前記半導体チップに近い一端部側のピッチが、前記一端部側とは反対側に位置する他端部側のピッチよりも小さくなるように形成され、前記複数のリードのそれぞれには、前記封止体の裏面から外部に突出する端子が選択的に設けられ、前記端子は、前記封止体の各辺に沿って千鳥状に2列ずつ配置されており、前記複数のリードのうち、前記一端部側に近い方に前記端子が配置されたリードの幅は、前記他端部側に近い方に前記端子が配置されたリードの幅よりも広いものである。

10

【0015】

【発明の実施の形態】

以下、本発明の実施の形態を図面に基づいて詳細に説明する。なお、実施の形態を説明するための全図において、同一の機能を有する部材には同一の符号を付し、その繰り返しの説明は省略する。また、以下の実施の形態では、特に必要なとき以外は同一または同様な部分の説明を原則として繰り返さない。

20

【0016】

(実施の形態1)

図1は、本実施の形態のQFNの外観(表面側)を示す平面図、図2は、QFNの外観(裏面側)を示す平面図、図3は、QFNの内部構造(表面側)を示す平面図、図4は、QFNの内部構造(裏面側)を示す平面図、図5は、QFNの断面図である。

【0017】

本実施の形態のQFN1は、1個の半導体チップ2を封止体3によって封止した表面実装型のパッケージ構造を有しており、その外形寸法は、例えば縦×横=12mm×12mm、厚さ=1.0mmである。

【0018】

上記半導体チップ2は、金属製のダイパッド部4上に搭載された状態で封止体3の中央部に配置されている。この半導体チップ2の一辺のサイズは、例えば4mmである。上記ダイパッド部4は、例えば一辺のサイズが4mm~7mmの範囲内にある複数種類の半導体チップ2を搭載可能とするために、その径を半導体チップ2の径よりも小さくした、いわゆる小タブ構造になっており、本実施形態では、3mmの径を有している。ダイパッド部4は、これと一体に形成され、封止体3の四隅に延在する4本の吊りリード5bによって支持されている。

30

【0019】

上記ダイパッド部4の周囲には、ダイパッド部4および吊りリード5bと同一の金属からなる複数本(例えば116本)のリード5がダイパッド部4を囲むように配置されている。これらのリード5の一端部側(半導体チップ2に近い側)5aは、Auワイヤ6を介して半導体チップ2の主面のボンディングパッド7と電氣的に接続されており、それとは反対側の他端部側5cは、封止体3の側面で終端している。

40

【0020】

上記リード5のそれぞれは、半導体チップ2との距離を短くするために、一端部側5aがダイパッド部4の近傍まで引き回され、その先端のピッチ(P_3)は狭ピッチ(0.18mm~0.2mm)となっている。このため、隣接するリード5とのピッチは、一端部側5aの方が他端部側5cよりも小さくなっている。リード5の形状をこのようにすることにより、リード5の一端部側5aとボンディングパッド7を結線するAuワイヤ6の長さを短く(本実施形態では3mm以下)することができるので、多ピン化した場合でも、ま

50

た多ピン化に伴ってリード5のピッチ、すなわちAuワイヤ6の間隔が狭くなった場合でも、QFN1の製造工程（例えば、ワイヤボンディング工程や樹脂モールド工程）でAuワイヤ6同士が短絡する不良の発生を抑制することができる。

【0021】

図2に示すように、QFN1の裏面（基板実装面）には、複数個（例えば116個）の外部接続用端子8が設けられている。これらの端子8は、封止体3の各辺に沿って千鳥状に2列ずつ配置され、それぞれの端子8の先端部分は、封止体3の裏面から露出し、かつ外側に突出している。端子8の径（ d ）は、 0.3mm であり、隣接する端子8とのピッチは、同一列の端子8とのピッチ（ P_1 ）が 0.65mm 、他の列の端子とのピッチ（ P_2 ）が 0.325mm である。

10

【0022】

本実施形態の端子8は、リード5と一体に形成されており、端子8の厚さは、 $125\mu\text{m}$ ～ $150\mu\text{m}$ 程度である。また、リード5の端子8以外の部分、すなわち一端部側5aや他端部側5cなどの厚さは $65\mu\text{m}$ ～ $75\mu\text{m}$ 程度である。また、封止体3の外側に突出した端子8の先端部分には、メッキ法あるいは印刷法によって半田層9が被着されている。本実施形態のQFN1は、これらの端子8を配線基板の電極（フットプリント）に半田付けすることによって実装される。

【0023】

次に、上記QFN1の製造方法を説明する。最初に、図6に示すようなリードフレーム LF_1 を用意する。このリードフレーム LF_1 は、Cu、Cu合金またはFe-Ni合金などの金属板からなり、前述したダイパッド部4、リード5、吊りリード5bなどのパターンが縦および横方向に繰り返し形成された構成になっている。すなわち、リードフレーム LF_1 は、複数個（例えば24個）の半導体チップ2を搭載する多連構造になっている。

20

【0024】

上記リードフレーム LF_1 を製造するには、図7に示すような板厚 $125\mu\text{m}$ ～ $150\mu\text{m}$ 程度のCu、Cu合金またはFe-Ni合金などからなる金属板10を用意し、ダイパッド部4、リード5および吊りリード5bを形成する箇所をフォトリソ膜11で被覆する。また、外部接続用の端子8を形成する箇所は、両面をフォトリソ膜11で被覆する。そして、この状態で金属板10を薬液によってエッチングし、片面がフォトリソ膜11で被覆された領域の金属板10の板厚を半分程度（ $65\mu\text{m}$ ～ $75\mu\text{m}$ ）まで薄くする（ハーフエッチング）。このような方法でエッチングを行うことにより、両面共にフォトリソ膜11で被覆されていない領域の金属板10は完全に消失し、片面がフォトリソ膜11で被覆された領域に厚さ $65\mu\text{m}$ ～ $75\mu\text{m}$ 程度のダイパッド部4、リード5および吊りリード5bが形成される。また、両面がフォトリソ膜11で被覆された領域の金属板10は薬液によってエッチングされないので、エッチング前と同じ厚さ（ $125\mu\text{m}$ ～ $150\mu\text{m}$ 程度）を有する突起状の端子8が形成される。

30

【0025】

次に、フォトリソ膜11を除去し、続いてリード5の一端部側5aの表面にAgメッキを施すことによって、前記図6に示したリードフレーム LF_1 が完成する。なお、リード5の一端部側5aにAgメッキを施す手段に代えて、リードフレーム LF_1 の全面にPd（パラジウム）メッキを施してもよい。Pdメッキは、Agメッキに比べてメッキ層の膜厚が薄いので、リード5とAuワイヤ6の接合性を向上させることができる。また、リードフレーム LF_1 の全面にメッキを施すことにより、端子8の表面にも同時にメッキ層が形成されるので、メッキ工程を短縮することができる。

40

【0026】

このように、リードフレーム LF_1 の母材となる金属板10の一部の片面をフォトリソ膜11で被覆してハーフエッチングを施し、リード5の板厚を金属板10の半分程度まで薄くすることにより、一端部側5aのピッチが極めて狭い（本実施形態では 0.18mm ～ 0.2mm ピッチ）リード5を精度よく加工することができる。また、金属板10の一部の両面をフォトリソ膜11で被覆することにより、ダイパッド部4、リード5お

50

よび吊りリード5 bの形成と同時に端子8を形成することができる。

【0027】

次に、上記のようなリードフレームLF₁を使ってQFN1を製造するには、まず図8および図9に示すように、半導体チップ2の素子形成面を上に向けてダイパッド部4上に搭載し、Auペーストやエポキシ樹脂系の接着剤を使って両者を接着する。

【0028】

上記作業を行うときは、図9に示すように、リードフレームLF₁の裏面側に突起状の端子8が位置するので、リードフレームLF₁を支持する治具30Aの端子8と対向する箇所溝31を形成しておくことよい。このようにすると、リードフレームLF₁を安定して支持することができるので、ダイパッド部4上に半導体チップ2を搭載する際にリードフレームLF₁が変形したり、ダイパッド部4と半導体チップ2の位置がずれたりする不具合を防ぐことができる。

10

【0029】

また、本実施形態のQFN1は、半導体チップ2を金型に装着して樹脂モールドを行う際、半導体チップ2の上面側と下面側の樹脂の流れを均一化するために、吊りリード5 bの一部を折り曲げることによってダイパッド部4をリード5よりも高い位置に配置するタブ上げ構造としている。従って、図9に示すように、治具30Aのダイパッド部4と対向する箇所に突起32を形成することにより、リードフレームLF₁を安定して支持することができるので、ダイパッド部4上に半導体チップ2を搭載する際にリードフレームLF₁が変形したり、ダイパッド部4と半導体チップ2の位置がずれたりする不具合を防ぐことができる。

20

【0030】

次に、図10および図11に示すように、周知のボールボンディング装置を使って半導体チップ2のボンディングパッド7とリード5の一端部側5 aとの間をAuワイヤ6で結線する。この場合も図11に示すように、リードフレームLF₁を支持する治具30Bの端子8と対応する箇所に溝31を形成したり、ダイパッド部4と対応する箇所に突起32を形成したりしておくことにより、リードフレームLF₁を安定して支持することができるので、Auワイヤ6とリード5の位置ずれや、Auワイヤ6とボンディングパッド7の位置ずれを防ぐことができる。

30

【0031】

次に、上記リードフレームLF₁を図12に示す金型40に装着して半導体チップ2を樹脂封止する。図12は、金型40の一部(QFN約1個分の領域)を示す断面図である。

【0032】

この金型40を使って半導体チップ2を樹脂封止する際には、まず下型40Bの表面に薄い樹脂シート41を敷き、この樹脂シート41の上にリードフレームLF₁を載置する。リードフレームLF₁は、突起状の端子8が形成された面を下に向けて載置し、端子8と樹脂シート41とを接触させる。そしてこの状態で、樹脂シート41とリードフレームLF₁を上型40Aと下型40Bで挟み付ける。このようにすると、図に示すように、リード5の下面に位置する端子8が金型40(上型40Aおよび下型40B)の押圧力によって樹脂シート41を押さえ付けるので、その先端部分が樹脂シート41の中に食い込む。

40

【0033】

この結果、図13に示すように、上型40Aと下型40Bの隙間(キャビティ)に溶融樹脂を注入してモールド樹脂を成型することによって封止体3を形成した後、上型40Aと下型40Bを分離すると、樹脂シート41の中に食い込んでいた端子8の先端部分が封止体3の裏面から外側に突出する。

【0034】

なお、リードフレームLF₁の上面を上型40Aで押さえ付けると、リードフレームLF₁を構成する金属板のパネ力によって、リード5の先端側である一端部側5 aに上向きの力が作用する。そのため、本実施形態のリードフレームLF₁のように、端子8を2列に配置した場合は、リード5の一端部側5 aに近い方に端子8が形成されたリード5と、一端

50

部側 5 a から離れた方に端子 8 が形成されたリード 5 では、端子 8 が樹脂シート 4 1 を押さえ付ける力に差が生じる。すなわち、一端部側 5 a に近い方に形成された端子 8 は、一端部 5 a から離れた方 (= 上型 4 0 A とリード 5 の接触部分に近い方) に形成された端子 8 に比べて樹脂シート 4 1 を押さえ付ける力が弱くなる。この結果、一端部側 5 a に近い方に形成された端子 8 と、一端部側 5 a から離れた方に形成された端子 8 は、封止体 3 の裏面から外側に突出する高さに差が生じ、これらの端子 8 を配線基板の電極 (フットプリント) 上に半田付けした際に、一部の端子 8 と電極との間が非接触になるオープン不良が発生する虞れがある。

【 0 0 3 5 】

このような虞れがある場合は、図 1 4 に示すように、一端部側 5 a に近い方に端子 8 が形成されたリード 5 の幅 (W_1) を、一端部側 5 a から離れた方に端子 8 が形成されたリード 5 の幅 (W_2) よりも広くする ($W_2 < W_1$) とよい。このようにすると、端子 8 が樹脂シート 4 1 を押さえ付ける力がすべてのリード 5 でほぼ同じになるので、樹脂シート 4 1 の中に食い込む端子 8 の量、すなわち封止体 3 の裏面から外側に突出する端子 8 の先端部分の高さは、すべてのリード 5 でほぼ同じになる。

【 0 0 3 6 】

また、前述したように、本実施の形態で使用するリードフレーム LF_1 は、ハーフエッチングによってパターン (ダイパッド部 4、リード 5、吊りリード 5 b など) を形成するので、リード 5 の板厚が通常のリードフレームの半分程度まで薄くなっている。そのため、金型 4 0 (上型 4 0 A および下型 4 0 B) がリードフレーム LF_1 を押圧する力は、通常

【 0 0 3 7 】

のリードフレームを使用した場合に比べて弱くなるので、端子 8 が樹脂シート 4 1 を押さえ付ける力が弱くなる結果、封止体 3 の外側に突出する高さが低くなる。

【 0 0 3 8 】

そこで、封止体 3 の外側に突出する端子 8 の高さを大きくしたい場合は、図 1 5 に示すように、上型 4 0 A と接触する部分 (図の 印で囲んだ部分) のリードフレーム LF_1 をハーフエッチングせず、端子 8 と同じ厚さにしておく

【 0 0 3 9 】

とよい。

図 1 6 は、上記金型 4 0 の上型 4 0 A がリードフレーム LF_1 と接触する部分を斜線で示した平面図である。また、図 1 7 は、この金型 4 0 のゲートの位置と、キャビティに注入された樹脂の流れる方向を模式的に示した平面図である。

【 0 0 4 0 】

図 1 6 に示すように、上記金型 4 0 は、リードフレーム LF_1 の外枠部分、およびリード 5 とリード 5 の連結部分のみが上型 4 0 A と接触し、それ以外の全ての領域は、樹脂が注入されるキャビティとして有効に利用される構造になっている。

また、図 1 7 に示すように、上記金型 4 0 の一辺には複数のゲート $G_1 \sim G_{16}$ が設けられており、例えば図の左端の縦方向に並んだ 3 つのキャビティ $C_1 \sim C_3$ には、ゲート G_1 、 G_2 を通じて樹脂が注入され、これらに隣接する 3 つのキャビティ $C_4 \sim C_6$ には、ゲート G_3 、 G_4 を通じて樹脂が注入される構造になっている。一方、上記ゲート $G_1 \sim G_{16}$ と対向する他の一辺には、ダミーキャビティ $DC_1 \sim DC_8$ およびエアイベント 4 2 が設けられており、例えばゲート G_1 、 G_2 を通じてキャビティ $C_1 \sim C_3$ に樹脂が注入されると、キャビティ $C_1 \sim C_3$ 内のエアーがダミーキャビティ DC_1 に流入し、キャビティ C_3 内の樹脂にボイドが生じるのを防止する構造になっている。

【 0 0 4 1 】

図 1 8 は、上記キャビティ $C_1 \sim C_{18}$ に樹脂を注入してモールド樹脂を成型することにより封止体 3 を成形した後、金型 4 0 から取り外したリードフレーム LF_1 の平面図、図 1 9 は、図 1 8 の X - X' 線に沿った断面図、図 2 0 は、リードフレーム LF_1 の裏面側の平面図である。

【 0 0 4 2 】

次に、リードフレーム LF_1 の裏面に露出した端子 8 の表面に半田層 (9) を形成し、続

10

20

30

40

50

いて封止体 3 の表面に製品名などのマークを印刷した後、図 18 に示すダイシングライン L に沿ってリードフレーム L F₁ およびモールド樹脂の一部を切断することにより、前記図 1 ~ 図 5 に示した本実施形態の Q F N 1 が 24 個完成する。なお、Q F N 1 を配線基板に実装する際、Q F N 1 と配線基板との隙間を大きくしたい場合、すなわち Q F N 1 のスタンドオフ量を大きくしたい場合は、端子 8 の表面に形成する半田層 9 の膜厚を 50 μm 程度まで厚くする。このような厚い膜厚の半田層 9 を形成するには、例えばメタルマスクを用いて端子 8 の表面に半田ペーストを印刷する方法を用いる。

【0043】

このように、本実施の形態の Q F N 1 は、リード 5 の一端部側 5 a をダイパッド部 4 の近傍まで引き回しているため、一端部側 5 a と半導体チップ 2 との間の距離を短くすることができ、それら接続する Au ワイヤ 6 の長さも短くすることができる。また、端子 8 を千鳥状に配置してもリード 5 の一端部側 5 a の長さはほぼ等しいので、一端部側 5 a の先端が半導体チップ 2 の各辺に対してほぼ一列に並ぶ。従って、リード 5 の一端部側 5 a と半導体チップ 2 とを接続する Au ワイヤ 6 の長さをほぼ均等にすることができると共に、Au ワイヤ 6 のループ形状もほぼ均等にすることができる。

【0044】

これにより、隣接する Au ワイヤ 6 同士が短絡したり、特に半導体チップ 2 の四隅近傍で Au ワイヤ 6 同士が交差したりする不具合が生じないので、ワイヤボンディングの作業性が向上する。また、隣接する Au ワイヤ 6 間のピッチを狭くすることができるので、Q F N 1 の多ピン化を実現することができる。

【0045】

また、リード 5 の一端部側 5 a をダイパッド部 4 の近傍まで引き回したことにより、端子 8 からリード 5 の一端部側 5 a までの距離が長くなる。これにより、封止体 3 の外部に露出した端子 8 を通じて封止体 3 の内部に浸入する水分が半導体チップ 2 に到達し難くなるので、水分によるボンディングパッド 7 の腐食を防止することができ、Q F N 1 の信頼性が向上する。

【0046】

また、リード 5 の一端部側 5 a をダイパッド部 4 の近傍まで引き回すことにより、半導体チップ 2 をシュリンクしても Au ワイヤ 6 の長さの増加は極めて僅か（例えば半導体チップ 2 を 4 mm 角から 3 mm 角にシュリンクしても、Au ワイヤ 6 の長さの増加は、平均 0.7 mm 程度）であるため、半導体チップ 2 のシュリンクに伴うワイヤボンディングの作業性の低下を防止することができる。

【0047】

(実施の形態 2)

前記実施の形態 1 では、小タブ構造のリードフレーム L F₁ を使って製造した Q F N 1 について説明したが、例えば図 21 および図 22 に示すように、リード 5 の一端部側 5 a にシート状のチップ支持体 33 を貼り付けたリードフレーム L F₂ を使用して製造することも可能である。本実施形態では、上記チップ支持体 33 は、絶縁フィルムからなる。

【0048】

本実施形態で使用するリードフレーム L F₂ は、前記実施の形態 1 のリードフレーム L F₁ に準じた方法で製造することができる。すなわち、図 23 に示すような板厚 125 μm ~ 150 μm 程度の金属板 10 を用意し、リード 5 を形成する箇所をフォトリソ膜 11 で被覆する。また、外部接続用の端子 8 を形成する箇所には、両面にフォトリソ膜 11 を形成する。そして、前記実施の形態 1 で説明した方法で金属板 10 をハーフエッチングすることによって、厚さ 65 μm ~ 75 μm 程度のリード 5 と厚さ 125 μm ~ 150 μm 程度の端子 8 を同時に形成した後、リード 5 の一端部側 5 a の表面に Ag メッキを施し、最後に一端部側 5 a の上面に絶縁フィルム 33 を接着する。なお、絶縁フィルムに代えて、薄い金属板のような導電材料によってチップ支持体 33 を構成してもよい。この場合は、リード 5 同士のショートを防ぐために、絶縁性の接着剤を使ってリード 5 と接着すればよい。また、金属箔の表面に絶縁性の樹脂を塗布したシートなどによってチッ

10

20

30

40

50

ブ支持体 33 を構成することもできる。

【 0 0 4 9 】

上記のようなリードフレーム LF_2 を使用する場合も、金属板 10 の一部の片面をフォトレジスト膜 11 でマスクしてハーフエッチングを施すことにより、リード 5 の板厚を金属板 10 の半分程度まで薄くすることができるので、リード 5 の一端部側 5 a のピッチが極めて狭い（例えば $0.18\text{ mm} \sim 0.2\text{ mm}$ ピッチ）リード 5 を精度よく加工することができる。また、金属板 10 の一部の両面をフォトレジスト膜 11 でマスクすることにより、突起状の端子 8 をリード 5 と同時に形成することができる。

【 0 0 5 0 】

上記リードフレーム LF_2 は、実施の形態 1 で使用したリードフレーム LF_1 とは異なり、ダイパッド部 4 を支持する吊りリード 5 b が不要となるので、その分、リード 5 の一端部側 5 a の先端ピッチに余裕を持たせることができる。

10

【 0 0 5 1 】

また、チップ支持体 33 をリード 5 で支持することにより、リード 5 の一端部側 5 a と半導体チップ 2 の距離が短くなるので、Auワイヤ 6 の長さをさらに短くすることができる。さらに、ダイパッド部 4 を 4 本の吊りリード 5 B で支持する場合に比べてチップ支持体 33 を確実に支持できるので、モールド工程で金型内に溶融樹脂を注入した際、チップ支持体 33 の変位が抑制され、Auワイヤ 6 同士の短絡不良が防止できる。

【 0 0 5 2 】

このリードフレーム LF_2 を使った QFN1 の製造方法は、図 24 に示すように、前記実施の形態 1 で説明した方法と概略同一である。

20

【 0 0 5 3 】

（実施の形態 3）

前記実施の形態 1、2 では、外部接続用の端子 8 をリードフレーム材料で構成したが、次のような方法で端子を形成することもできる。

【 0 0 5 4 】

まず、図 25 に示すような板厚 $75\ \mu\text{m}$ 程度の金属板 10 を用意し、ダイパッド部 4、リード 5 および吊りリード 5 b を形成する箇所の両面をフォトレジスト膜 11 で被覆する。そして、この状態で金属板 10 をエッチングすることによって、ダイパッド部 4、リード 5 および吊りリード 5 b を形成する。次に、フォトレジスト膜 11 を除去し、続いてリード 5 の一端部側 5 a の表面に Ag メッキを施すことによって、リードフレーム LF_3 を作製する。このリードフレーム LF_3 は、外部接続用の端子 8 がない点を除けば、前記実施の形態 1 のリードフレーム LF_1 と同一の構成になっている。なお、リードフレーム LF_3 は、前記実施の形態 2 のリードフレーム LF_2 と同様、ダイパッド部をチップ支持体 33 で構成してもよい。また、リードフレーム LF_3 のダイパッド部 4、リード 5 および吊りリード 5 b は、金属板 10 をプレスすることによって形成してもよい。

30

【 0 0 5 5 】

次に、図 26 に示すように、リードフレーム LF_3 の一部に実際の端子としては使用されないダミー端子 12 を形成する。ダミー端子 12 を形成するには、まず、リードフレーム LF_3 の裏面にスクリーン印刷用のマスク 15 を重ね合わせ、後の工程で外部接続用の端子を形成する箇所にポリイミド樹脂 12 a を印刷した後、このポリイミド樹脂 12 a をベークする（図 26 (b) ~ (d)）。ダミー端子 12 の大きさは、後の工程で形成する実際の端子の大きさと同程度とする。なお、ここでは、ポリイミド樹脂 12 a をリード 5 の表面に印刷することによってダミー端子 12 を形成する場合について説明したが、これに限定されるものではなく、後の工程でリード 5 の表面から剥離することができるものであれば、その材質や形成方法は問わない。

40

【 0 0 5 6 】

次に、前記実施の形態 1 で説明した方法に従ってダイパッド部 4 上に半導体チップ 2 を搭載し、続いてボンディングパッド 7 とリード 5 を Auワイヤ 6 で接続する（図 26 (e)）。

50

【0057】

次に、図27(a)に示すように、前記実施の形態1で説明した方法に従い、半導体チップ2をモールド樹脂で成形することによって封止体3を形成する。このとき、リード5の一面に形成された前記ダミー端子12の先端部分が封止体3の裏面から外側に突出する。

【0058】

次に、図27(b)に示すように、上記ダミー端子12をリード5の一面から剥離する。ダミー端子12がポリイミド樹脂で構成されている場合は、ヒドラジンなどの有機溶剤でダミー端子12を溶解することによって剥離することができる。ダミー端子12を剥離すると、封止体3の裏面には窪み35が形成され、リード5の一面が露出する。

【0059】

次に、図28(a)に示すように、封止体3の裏面にスクリーン印刷用のマスク16を重ね合わせた後、図28(b)に示すように、窪み35の内部に半田ペースト13aを供給する。

【0060】

次に、マスク16を取り除いた後、半田ペースト13aを加熱炉内で溶融させる。これにより、図29に示すように、窪み35の内部に露出したリード5に電氣的に接続され、先端部分が封止体3の裏面から外側に突出する半田バンプ13が形成される。

【0061】

なお、ここでは、半田ペースト13aをリード5の表面に印刷することによって半田バンプ13を形成する場合について説明したが、あらかじめ球状に成形した半田ボールを窪み35の内部に供給した後、この半田ボールをリフローすることによって半田バンプ13を形成してもよい。

【0062】

なお、ダミー端子12を除去して半田バンプ13を形成する作業は、通常、モールド樹脂の成形が完了した直後に行い、その後、リードフレームLF₃を切断してQFN1を個片化するが、QFN1を個片化した後にダミー端子12を除去して半田バンプ13を形成することも可能である。

【0063】

上記した本実施形態の製造方法によれば、リードフレーム(LF₁)をハーフエッチングして端子(8)を形成する方法とは異なり、QFN1の用途や実装基板の種類などに適合した材料を使って端子を形成することができる。

【0064】

(実施の形態4)

外部接続用の端子は、次のような方法で形成することもできる。すなわち、図30に示すように、板厚が75μm程度の薄い金属板20を用意し、前記実施の形態3と同様の方法で金属板20をエッチングすることによって、ダイパッド部4、リード5および同図には示さない吊りリード5bを有するリードフレームLF₄を作製した後、各リード5の中途部を、断面形状が鋸歯状となるようにプレス成形する。吊りリード5bの一部を上方に折り曲げるタブ上げ構造を採用する場合は、吊りリード5bの折り曲げとリード5の成形を同時に行えばよい。なお、ダイパッド部4、リード5および吊りリード5bは、前記実施の形態1で用いたような厚い金属板10をハーフエッチングあるいはプレス成形して形成してもよい。

【0065】

次に、図31に示すように、上記リードフレームLF₄のダイパッド部4上に半導体チップ2を搭載し、続いてボンディングパッド7とリード5の一端部側5aをAuワイヤ6で結線した後、半導体チップ2をモールド樹脂で成形することによって封止体3を形成する。このようにすると、封止体3の裏面には、鋸歯状に成形されたリード5の凸部が露出する。

【0066】

次に、図32に示すように、封止体3の裏面に露出したリード5の下端部をグラインダな

10

20

30

40

50

どの工具で研磨して各リード5の中途部を切断することによって、1本のリード5を複数のリード5、5に分割する。

【0067】

次に、図33に示すように、1本のリード5から分割された複数のリード5、5のそれぞれに端子36を形成する。この端子36の形成には、導電性ペーストの印刷、半田ボール供給法あるいはメッキ法などを使用すればよい。また、端子36を形成する作業は、通常、モールド樹脂を成形して封止体3を形成した直後に行い、その後、リードフレームLF₄を切断してQFN1を個片化するが、QFN1を個片化した後に端子36を形成することも可能である。

【0068】

また、上記した本実施形態の端子形成方法を用いる場合は、例えば図34に示すように、半導体チップ2から離れた位置と半導体チップ2の近傍とに交互に一端部側5aを設けた幅の広いリード5を形成し、このリード5の各一端部側5aにAuワイヤをボンディングした後、図35に示すように、リード5の中途部を研磨、切断することによって、多数のリード5を分割形成することもできる。この方法によれば、隣接するリード5との間隔を実質的に無くすることができるので、QFN1の端子数を大幅に増やすことができる。

【0069】

(実施の形態5)

図36は、QFNの製造に用いるリードフレームLF₅の一部を示す平面図、図37は、このリードフレームLF₅を用いて製造したQFNの内部構造(表面側)を示す平面図である。

【0070】

本実施の形態のリードフレームLF₅は、ダイパッド部4の周囲を囲む複数本のリード5の先端(一端部側5a)の長さを交互に変えた構成になっている。また、このリードフレームLF₅を使用する場合は、ダイパッド部4に搭載する半導体チップ2として、その主面の各辺に沿ってボンディングパッド7を2列ずつ千鳥状に配置したものを使用する。

【0071】

このように、リードフレームLF₅のリード5の先端の長さを交互に変え、かつ半導体チップ2のボンディングパッド7を千鳥状に配置した場合は、図38に示すように、半導体チップ2の外側に近い列のボンディングパッド7と先端の長さが長いリード5とを、ループ高さが低くかつ長さが短いAuワイヤ6で接続し、内側の列のボンディングパッド7と先端の長さが短いリード5とを、ループ高さが高くかつ長さが長いAuワイヤ6で接続する。

【0072】

これにより、半導体チップ2の多ピン化に伴ってリード5のピッチ、すなわちAuワイヤ6の間隔が狭くなった場合でも、互いに隣接するAuワイヤ6同士の干渉を防ぐことができるので、QFNの製造工程(例えば、ワイヤボンディング工程や樹脂モールド工程)でAuワイヤ6同士が短絡する不良の発生を有効に抑制することができる。

【0073】

上記リードフレームLF₅は、図39に示すように、ボンディングパッド7が一列に配置された半導体チップ2を搭載する場合にも使用することができる。また、半導体チップ2を搭載するダイパッド部4の形状は、円形に限定されるものではなく、例えば図40に示すリードフレームLF₆や、図41に示すリードフレームLF₇のように、ダイパッド部4の幅を吊りリード5bの幅よりも広くする、いわゆるクロスタブ構造などを採用することもできる。この場合は、図40に示すように、ダイパッド部4上の複数箇所に接着剤14を塗布して半導体チップ2を接着することにより、半導体チップ2の回転方向のずれが有効に防止されるので、ダイパッド部4と半導体チップ2の相対的な位置精度が向上する。また、実質的に吊りリード5bの一部としても機能するダイパッド部4の幅が広いことにより、吊りリード5bの剛性が向上するという効果も得られる。なお、上記のようなクロスタブ構造のダイパッド部4においても、サイズの異なる複数種類の半導体チップ2を搭

10

20

30

40

50

載できることはいうまでもない。

【 0 0 7 4 】

(実施の形態 6)

QFNの端子は、次のような方法で形成することもできる。まず、図42(a)に示すように、例えば前記実施の形態3の図25に示した方法で作製したリードフレームLF₃を用意する。次に、図42(b)~(d)に示すように、リードフレームLF₃の裏面にスクリーン印刷用のマスク17を重ね合わせ、端子を形成する箇所にCuペースト18aを印刷した後、このCuペースト18aをバークすることによってCu端子18を形成する。

【 0 0 7 5 】

次に、図42(e)に示すように、前記実施の形態1で説明した方法に従ってダイパッド部4上に半導体チップ2を搭載し、続いてボンディングパッド7とリード5をAuワイヤ6で接続する。

【 0 0 7 6 】

次に、図43に示すように、前記実施の形態1で説明した方法に従い、半導体チップ2をモールド樹脂で成形することによって封止体3を形成する。これにより、リード5の一面に形成された前記Cu端子18の先端部分が封止体3の裏面から外側に突出する。

【 0 0 7 7 】

その後、必要に応じてCu端子18の表面に無電解メッキ法などを用いてSnやAuのメッキを施してもよい。

【 0 0 7 8 】

上記した本実施形態の製造方法によれば、リード5の一面にダミー端子12を形成した後、ダミー端子12を除去して半田パンプ13を形成する前記実施の形態3の方法に比べて、端子形成工程を簡略化することができる。

【 0 0 7 9 】

(実施の形態 7)

図44に示すQFN1は、リード5の一端部側(半導体チップ2に近い側)5aを上方に折り曲げた例である。このようにすると、リード5の一端部側5aと半導体チップ2の主面との段差が小さくなり、リード5とボンディングパッド7を接続するAuワイヤ6のループ高さを低くできるので、その分、封止体3の厚さを薄くすることができる。

【 0 0 8 0 】

また、図45に示すQFN1は、リード5の一端部側5aを上方に折り曲げると共に、ダイパッド部4をリード5の一端部側5aとほぼ同じ高さにし、このダイパッド部4の下面側に半導体チップ2をフェイスダウン方式で搭載した例である。このようにすると、リード5の一端部側5aおよびダイパッド部4のそれぞれの上面と封止体3の上面との間の樹脂厚を極めて薄くできるので、封止体3の厚さが0.5mm程度の超薄型QFNを実現することができる。

【 0 0 8 1 】

リード5の一端部側5aを上方に折り曲げる上記方式は、例えば図46および図47に示すように、リード5の一端部側5aに絶縁フィルムからなるチップ支持体33を貼り付けたリードフレームLF₂を使用する場合にも適用することができる。チップ支持体33と半導体チップ2との接着は、例えばチップ支持体33の片面に形成した接着剤19を介して行う。この場合も、前述した理由から、封止体3の厚さを薄くすることができる。

【 0 0 8 2 】

図48および図49は、例えばCuやAlのような熱伝導性の高い材料からなるヒートスプレッド23を使ってチップ支持体を構成した例である。ヒートスプレッド23をとチップ支持体を兼用することにより、放熱性の良好なQFNを実現することができる。また、ヒートスプレッド23を使ってチップ支持体を構成する場合は、図50に示すように、ヒートスプレッド23の一面を封止体3の表面に露出させることも可能であり、これにより、放熱性をさらに向上させることができる。

10

20

30

40

50

【0083】

なお、本実施の形態は、リードフレームをハーフエッチングして形成した端子8を有するQFNに適用したが、これに限定されるものではなく、前述した各種の方法で形成した端子を有するQFNに適用できることはもちろんである。

【0084】

(実施の形態8)

図51は、QFNの製造に用いるリードフレームLF₈の一部を示す平面図、図52は、このリードフレームLF₈を用いて製造したQFNの外観(裏面側)を示す平面図である。

【0085】

QFNのパッケージサイズを一定にしたままで多ピン化を進めた場合、端子8のピッチが極めて狭くなるため、前記実施の形態1で使用したリードフレームLF₁のように、端子8の幅をリード5の幅よりも広くしようとするとリードフレームの加工が非常に困難になる。

【0086】

その対策としては、本実施の形態のリードフレームLF₈のように、端子8の幅をリード5の幅と同じすることが望ましい。これにより、例えば端子8およびリード5の幅(d)が0.15~0.18mm、隣接する端子8とのピッチは、同一列の端子8とのピッチ(P₁)が0.5mm、他の列の端子とのピッチ(P₂)が0.25mmといった狭ピッチ超多ピンのQFNを実現することができる。

【0087】

この場合、端子8の幅が狭くなったことによって端子8と実装基板との接触面積が小さくなり、接続信頼性が低下するので、これを補償する手段として、端子8の長さを長くすることによって、面積の低下を防ぐことが望ましい。また、リード5の幅が狭くなったことによってリード5の強度も低下するため、リード5の先端にチップ支持体33を貼り付け、このチップ支持体33でリード5を支持することにより、リード5の変形を防ぐようにすることが望ましい。チップ支持体33は、図53に示すように、リード5の中途部に設けてもよい。端子8の幅をリード5の幅と同じする本実施の形態のリードフレームLF₈は、図54および図55に示すように、チップ支持体33を有しないものに適用できることはもちろんである。

【0088】

以上、本発明者によってなされた発明を発明の実施の形態に基づき具体的に説明したが、本発明は前記発明の実施の形態に限定されるものではなく、その要旨を逸脱しない範囲で種々変更可能であることは言うまでもない。

【0089】

例えば、前記実施の形態1で説明した金型40を使用して一枚のリードフレームLF₁に搭載された多数の半導体チップ2を同時に樹脂封止する場合は、リードフレームLF₁とモールド樹脂との熱膨張係数差に起因してダイシング前のリードフレームLF₁に反りや変形が生じる場合がある。

【0090】

これを防止するには、例えば図56に示すように、リードフレームLF₁の外枠部分にスリット22を設けることが有効である。また、封止体3を構成するモールド樹脂に含まれるフィラーなどの量を変えることによって、封止体3の熱膨張係数をリードフレームLF₁の熱膨張係数に近づけることも有効である。

【0091】

また、例えば図57に示すように、封止体3の裏面にダイパッド部4を露出させることによって、放熱性の高いQFN1を実現することができる。封止体3の裏面にダイパッド部4を露出させるには、例えば厚い板厚の金属板10をハーフエッチングして薄い板厚のリード5および吊りリード5bを形成する際、ダイパッド部4をフォトリソ膜で覆っておくことにより、厚い板厚のダイパッド部4を形成すればよい。

10

20

30

40

50

【 0 0 9 2 】

また、前記実施の形態 1 では、厚い板厚の金属板 1 0 をハーフエッチングして薄い板厚のダイパッド部 4、リード 5 および吊りリード 5 b を形成したが、薄い板厚の吊りリード 5 b に比較的大きいサイズの半導体チップ 2 を搭載した場合は、吊りリード 5 b の剛性が不足することがある。その対策としては、例えば図 5 8 に示すように、吊りリード 5 b の一部または全体をハーフエッチングせず、厚い板厚で形成することが有効である。また、この場合は、吊りリード 5 b の一部（または全体）が封止体 3 の裏面に露出するので、この露出部分を配線基板に半田付けすることによって、Q F N 1 と配線基板の接続信頼性や Q F N 1 の放熱性を向上させることができる。

【 0 0 9 3 】

また、前記実施の形態では、封止体 3 を形成する際、金型 4 0（上型 4 0 A および下型 4 0 B）の間に樹脂シート 4 1 を挟むモールド成形方法を用いたが、図 5 9 に示すように、樹脂シート 4 1 を使用しないモールド成形方法で封止体 3 を形成してもよい。この場合は、封止体 3 を金型 4 0 から取り出した際、図 6 0（a）に示すように、端子 8 の一部が樹脂で覆われたり、図 6 0（b）に示すように、端子 8 の全体が樹脂で覆われたりすることがあるので、図 6 1 に示すように、グラインダなどのバリ取り手段 3 7 を使って端子 8 の表面の樹脂バリを除去し、その後、端子 8 の表面に前述した印刷法やメッキ法で金属層を形成すればよい。

【 0 0 9 4 】

【発明の効果】

本願において開示される発明のうち、代表的なものによって得られる効果を簡単に説明すれば以下のとおりである。

【 0 0 9 5 】

半導体チップの周囲に配置された複数のリードのそれぞれの一端部側をダイパッド部の近傍まで引き回すことにより、リードとボンディングパッドを結線するワイヤの長さを短くすることができるので、多ピン化に伴ってリードのピッチ、すなわちワイヤの間隔が狭くなった場合でも、製造工程の途中でワイヤ同士が短絡する不良の発生を抑制することが可能となり、Q F N の多ピン化を推進することができる。

【図面の簡単な説明】

【図 1】本発明の一実施の形態である半導体装置の外観（表面側）を示す平面図である。

【図 2】本発明の一実施の形態である半導体装置の外観（裏面側）を示す平面図である。

【図 3】本発明の一実施の形態である半導体装置の内部構造（表面側）を示す平面図である。

【図 4】本発明の一実施の形態である半導体装置の内部構造（裏面側）を示す平面図である。

【図 5】本発明の一実施の形態である半導体装置の断面図である。

【図 6】本発明の一実施の形態である半導体装置の製造に用いるリードフレームの全体平面図である。

【図 7】図 6 に示すリードフレームの製造方法を示す要部断面図である。

【図 8】本発明の一実施の形態である半導体装置の製造方法を示すリードフレームの要部平面図である。

【図 9】本発明の一実施の形態である半導体装置の製造方法を示すリードフレームの要部断面図である。

【図 1 0】本発明の一実施の形態である半導体装置の製造方法を示すリードフレームの要部平面図である。

【図 1 1】本発明の一実施の形態である半導体装置の製造方法を示すリードフレームの要部断面図である。

【図 1 2】本発明の一実施の形態である半導体装置の製造方法を示すリードフレームおよび金型の要部断面図である。

【図 1 3】本発明の一実施の形態である半導体装置の製造方法を示すリードフレームおよ

10

20

30

40

50

び金型の要部断面図である。

【図 1 4】本発明の一実施の形態である半導体装置の製造方法を示すリードフレームの要部平面図である。

【図 1 5】本発明の一実施の形態である半導体装置の製造方法を示すリードフレームおよび金型の要部断面図である。

【図 1 6】本発明の一実施の形態である半導体装置の製造に用いる金型の上型がリードフレームと接触する部分を示した平面図である。

【図 1 7】本発明の一実施の形態である半導体装置の製造に用いる金型のゲートの位置と、キャピティに注入された樹脂の流れる方向を模式的に示した平面図である。

【図 1 8】本発明の一実施の形態である半導体装置の製造方法を示すリードフレームの全体平面図（表面側）である。

10

【図 1 9】本発明の一実施の形態である半導体装置の製造方法を示すリードフレームの断面図である。

【図 2 0】本発明の一実施の形態である半導体装置の製造方法を示すリードフレームの全体平面図（裏面側）である。

【図 2 1】本発明の他の実施の形態である半導体装置の製造に用いるリードフレームの要部平面図である。

【図 2 2】本発明の他の実施の形態である半導体装置の製造に用いるリードフレームの要部断面図である。

【図 2 3】本発明の他の実施の形態である半導体装置の製造に用いるリードフレームの製造方法を示す要部断面図である。

20

【図 2 4】図 2 1 および図 2 2 に示すリードフレームを使った半導体装置の製造方法を示す要部断面図である。

【図 2 5】本発明の他の実施の形態である半導体装置の製造方法を示す要部断面図である。

【図 2 6】(a) ~ (e) は、本発明の他の実施の形態である半導体装置の製造方法を示す要部断面図である。

【図 2 7】(a)、(b) は、本発明の他の実施の形態である半導体装置の製造方法を示す要部断面図である。

【図 2 8】(a)、(b) は、本発明の他の実施の形態である半導体装置の製造方法を示す要部断面図である。

30

【図 2 9】本発明の他の実施の形態である半導体装置の製造方法を示す要部断面図である。

【図 3 0】本発明の他の実施の形態である半導体装置の製造方法を示す要部断面図である。

【図 3 1】本発明の他の実施の形態である半導体装置の製造方法を示す要部断面図である。

【図 3 2】本発明の他の実施の形態である半導体装置の製造方法を示す要部断面図である。

【図 3 3】本発明の他の実施の形態である半導体装置の製造方法を示す要部断面図である。

40

【図 3 4】本発明の他の実施の形態である半導体装置の製造方法を示すリードフレームの要部平面図である。

【図 3 5】本発明の他の実施の形態である半導体装置の製造方法を示すリードフレームの要部平面図である。

【図 3 6】本発明の他の実施の形態である半導体装置の製造方法に用いるリードフレームの要部平面図である。

【図 3 7】本発明の他の実施の形態である半導体装置の内部構造（表面側）を示す平面図である。

【図 3 8】本発明の他の実施の形態である半導体装置の製造方法を示す説明図である。

50

【図 3 9】本発明の他の実施の形態である半導体装置の製造方法を示すリードフレームの要部平面図である。

【図 4 0】本発明の他の実施の形態である半導体装置の製造方法に用いるリードフレームの要部平面図である。

【図 4 1】本発明の他の実施の形態である半導体装置の製造方法に用いるリードフレームの要部平面図である。

【図 4 2】(a) ~ (e) は、本発明の他の実施の形態である半導体装置の製造方法を示す要部断面図である。

【図 4 3】本発明の他の実施の形態である半導体装置の製造方法を示す断面図である。

【図 4 4】本発明の他の実施の形態である半導体装置を示す断面図である。

10

【図 4 5】本発明の他の実施の形態である半導体装置を示す断面図である。

【図 4 6】本発明の他の実施の形態である半導体装置を示す断面図である。

【図 4 7】本発明の他の実施の形態である半導体装置を示す断面図である。

【図 4 8】本発明の他の実施の形態である半導体装置を示す断面図である。

【図 4 9】本発明の他の実施の形態である半導体装置を示す断面図である。

【図 5 0】(a)、(b) は、本発明の他の実施の形態である半導体装置を示す断面図である。

【図 5 1】本発明の他の実施の形態である半導体装置の製造方法に用いるリードフレームの要部平面図である。

【図 5 2】本発明の他の実施の形態である半導体装置の外観(裏面側)を示す平面図である。

20

【図 5 3】本発明の他の実施の形態である半導体装置の製造方法に用いるリードフレームの要部平面図である。

【図 5 4】本発明の他の実施の形態である半導体装置の製造方法に用いるリードフレームの要部平面図である。

【図 5 5】本発明の他の実施の形態である半導体装置の製造方法に用いるリードフレームの要部平面図である。

【図 5 6】本発明の他の実施の形態である半導体装置の製造に用いるリードフレームの要部平面図である。

【図 5 7】本発明の他の実施の形態である半導体装置の断面図である。

30

【図 5 8】本発明の他の実施の形態である半導体装置の内部構造(裏面側)を示す平面図である。

【図 5 9】本発明の他の実施の形態である半導体装置の製造方法を示す金型の要部断面図である。

【図 6 0】(a)、(b) は、金型から取り出した封止体の部分拡大断面図である。

【図 6 1】本発明の他の実施の形態である半導体装置の製造方法を示す断面図である。

【符号の説明】

1 QFN

2 半導体チップ

3 封止体

4 ダイパッド部

5 リード

5 a リードの一端部側

5 b 吊りリード

5 c リードの他端部側

6 Auワイヤ

7 ボンディングパッド

8 端子

9 半田層

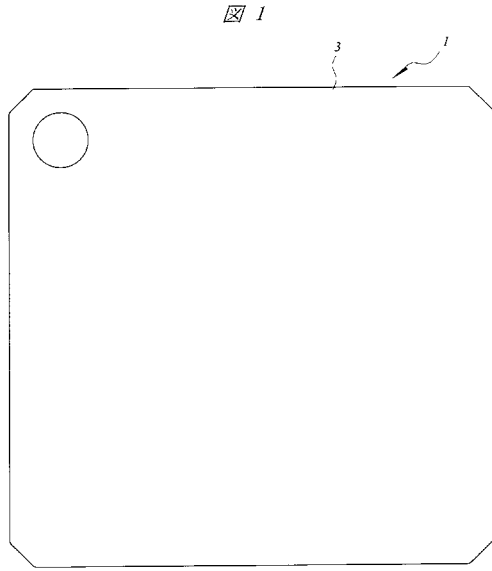
10 金属板

40

50

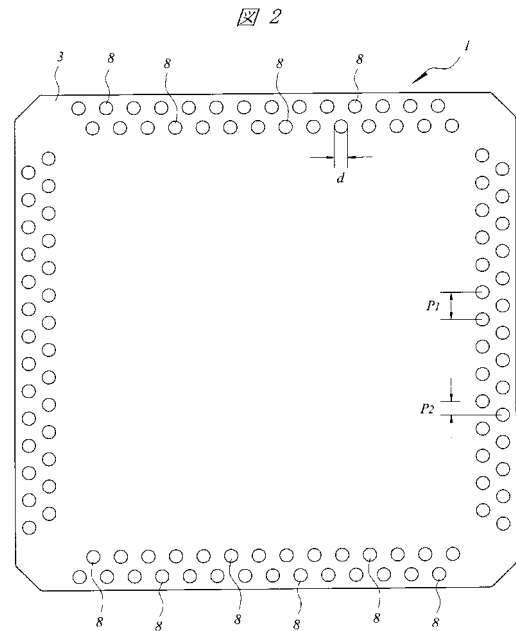
| | | |
|-------------------------------------|---------------|----|
| 1 1 | フォトレジスト膜 | |
| 1 2 | ダミー端子 | |
| 1 2 a | ポリイミド樹脂 | |
| 1 3 | 半田バンプ | |
| 1 3 a | 半田ペースト | |
| 1 4 | 接着剤 | |
| 1 5、1 6、1 7 | マスク | |
| 1 8 a | Cuペースト | |
| 1 8 | Cu端子 | |
| 1 9 | 接着剤 | 10 |
| 2 0 | 金属板 | |
| 2 1 | 端子 | |
| 2 2 | スリット | |
| 2 3 | ヒートスプレッタ | |
| 3 0 A、3 0 B | 治具 | |
| 3 1 | 溝 | |
| 3 2 | 突起 | |
| 3 3 | チップ支持体 | |
| 3 4 | ダミー端子 | |
| 3 5 | 窪み | 20 |
| 3 6 | 端子 | |
| 3 7 | バリ取り手段 | |
| 4 0 | 金型 | |
| 4 0 A | 上型 | |
| 4 0 B | 下型 | |
| 4 1 | 樹脂シート | |
| 4 2 | エアベント | |
| C 1 ~ C 2 4 | キャピティ | |
| d | 端子の径 | |
| D C 1 ~ D C 8 | ダミーキャピティ | 30 |
| G 1 ~ G 1 6 | ゲート | |
| L | ダイシングライン | |
| L F ₁ ~ L F ₈ | リードフレーム | |
| P ₁ | 端子間ピッチ (同一列) | |
| P ₂ | 端子間ピッチ (異なる列) | |
| P ₃ | リーダー端部側先端ピッチ | |

【図1】



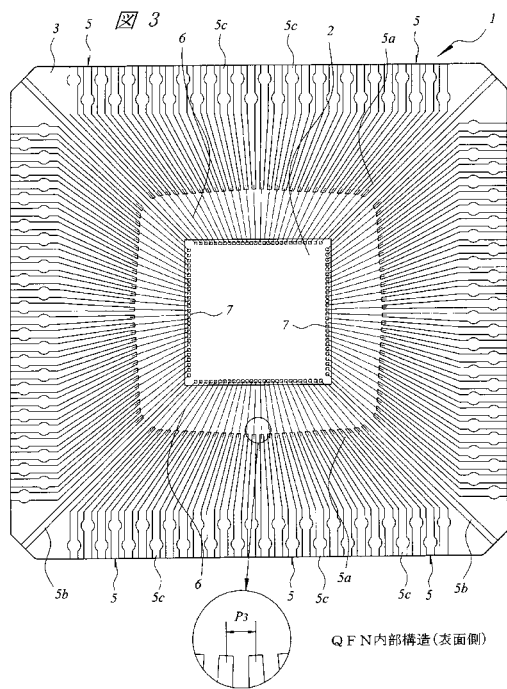
QFN外観(表面側)

【図2】



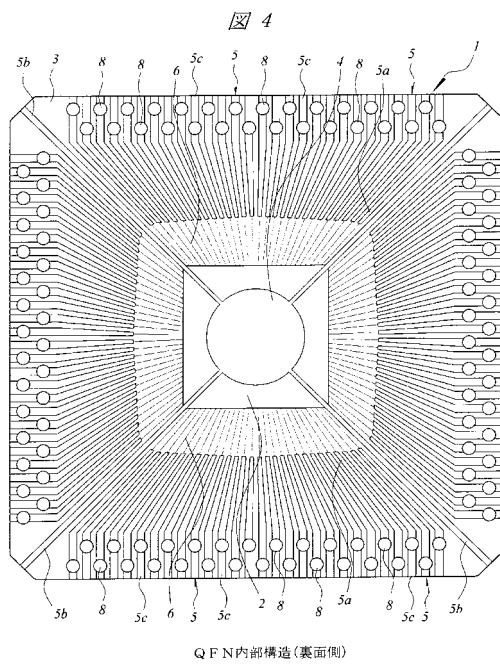
QFN外観(裏面側)

【図3】



QFN内部構造(表面側)

【図4】



QFN内部構造(裏面側)

【図5】

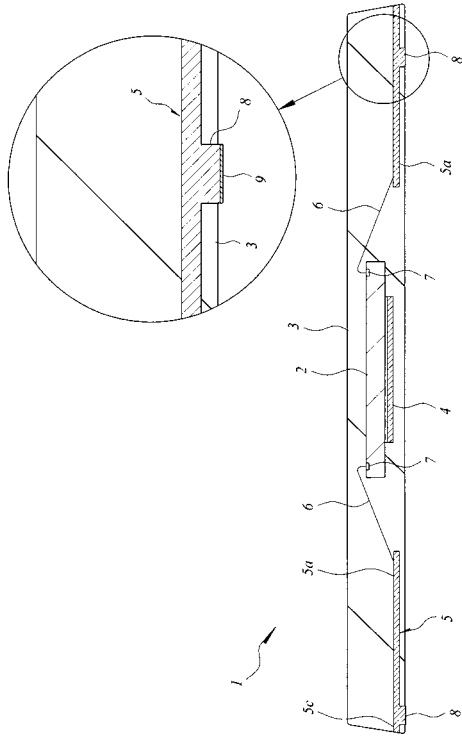


図 5

【図6】

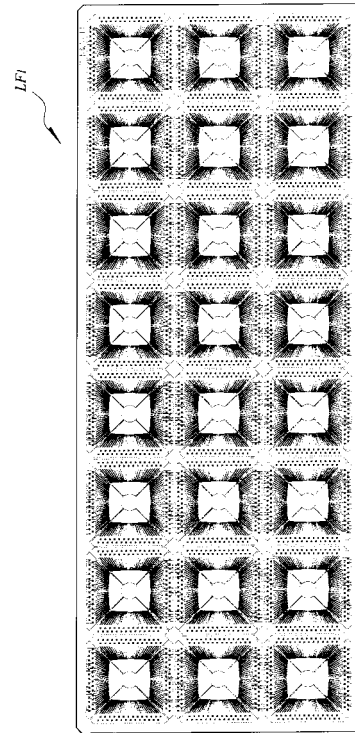


図 6

【図7】

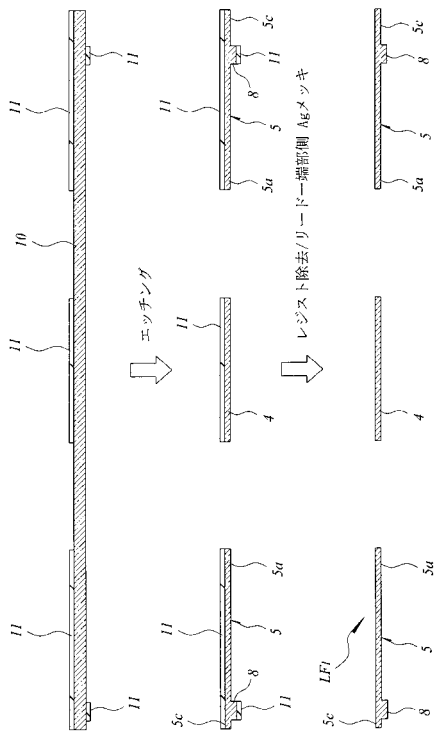


図 7

【図8】

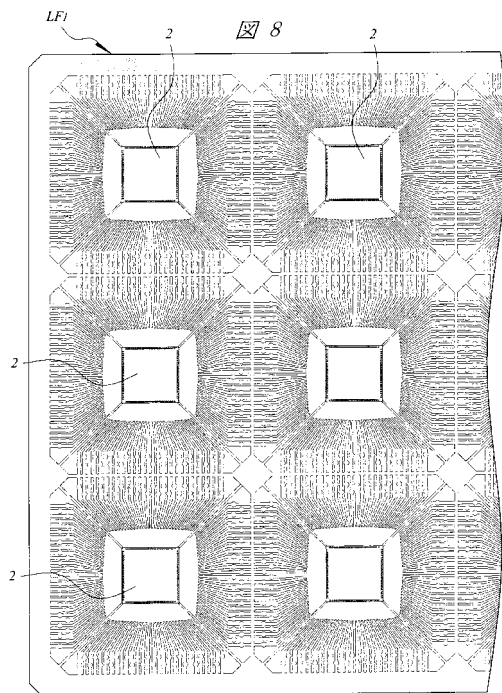
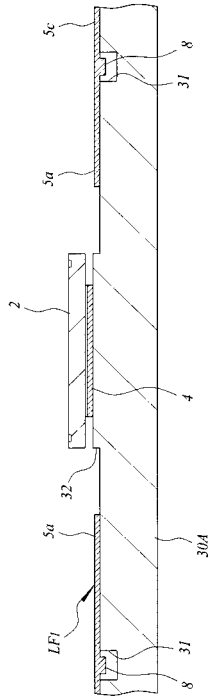


図 8

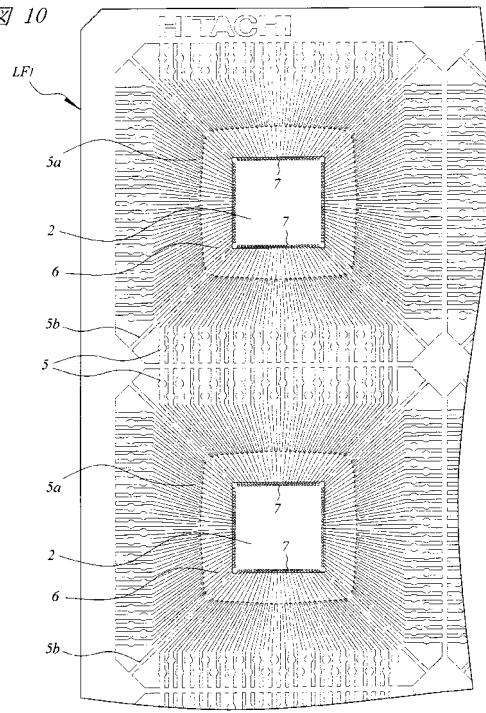
【図 9】

図 9



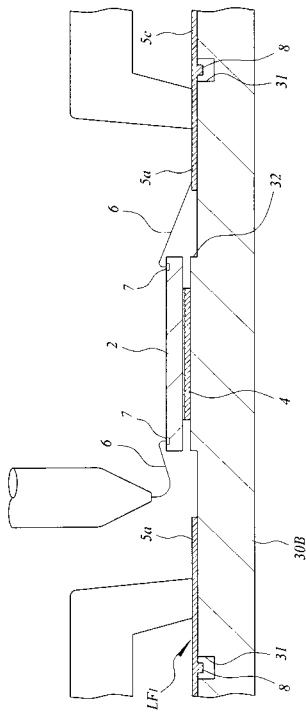
【図 10】

図 10



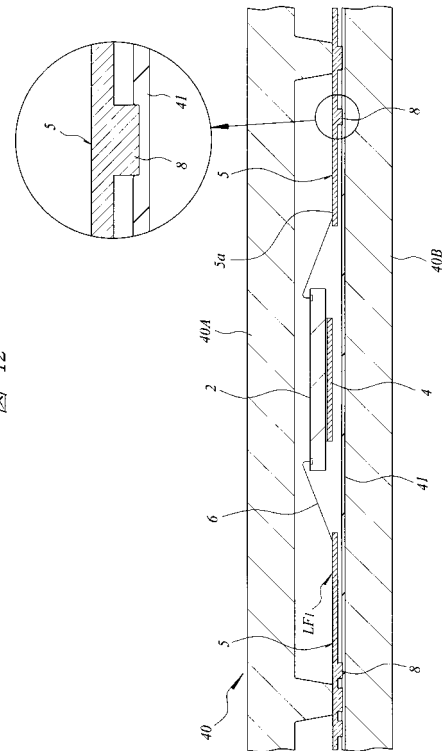
【図 11】

図 11

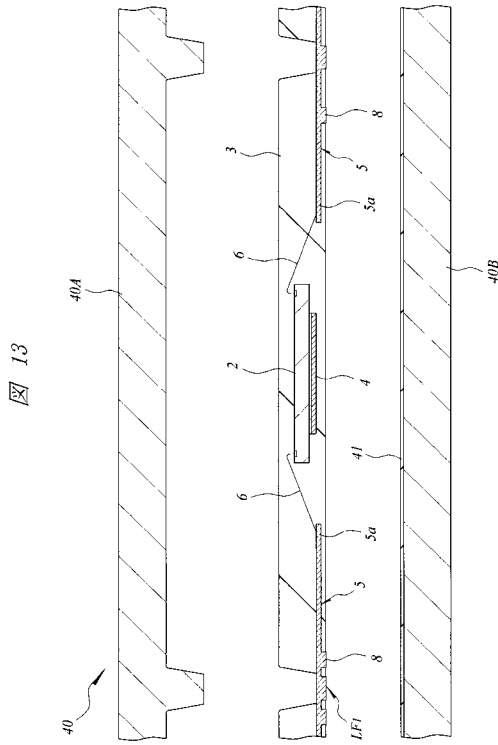


【図 12】

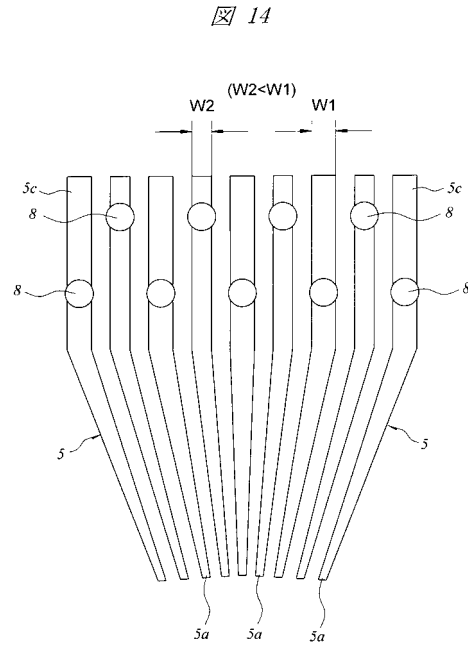
図 12



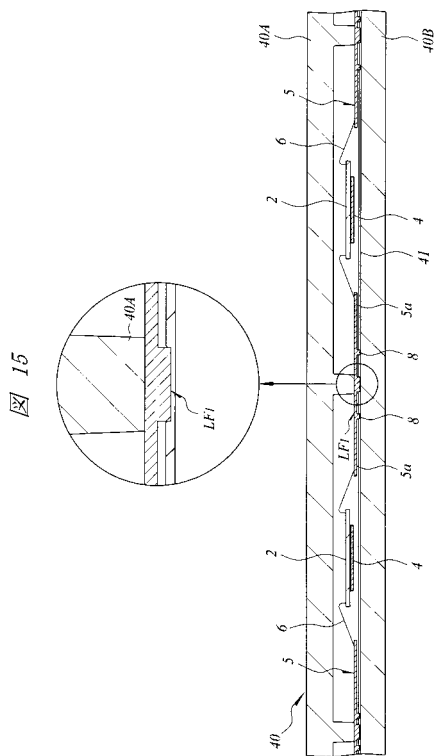
【図 13】



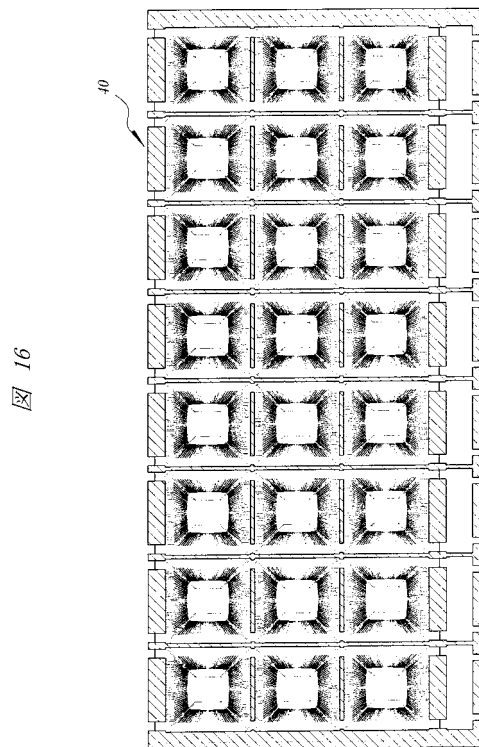
【図 14】



【図 15】

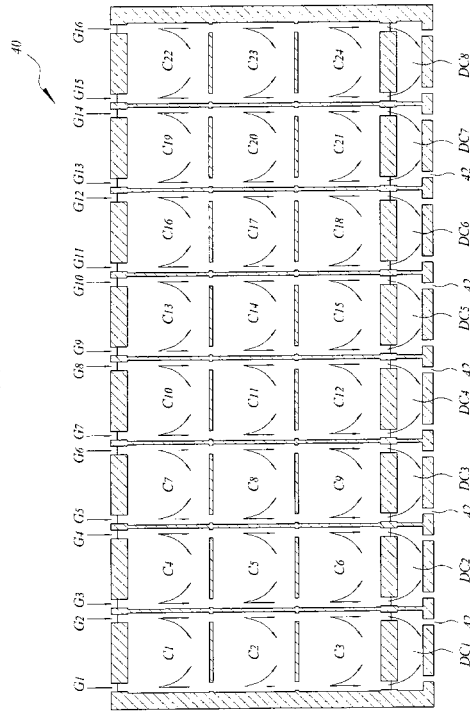


【図 16】



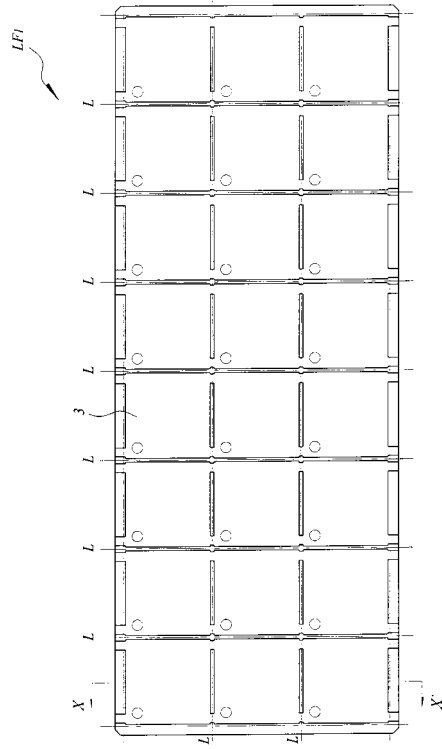
【 17 】

17



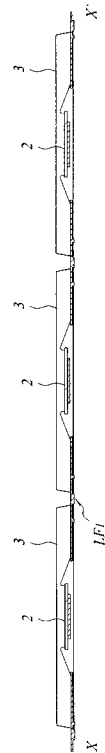
【 18 】

18



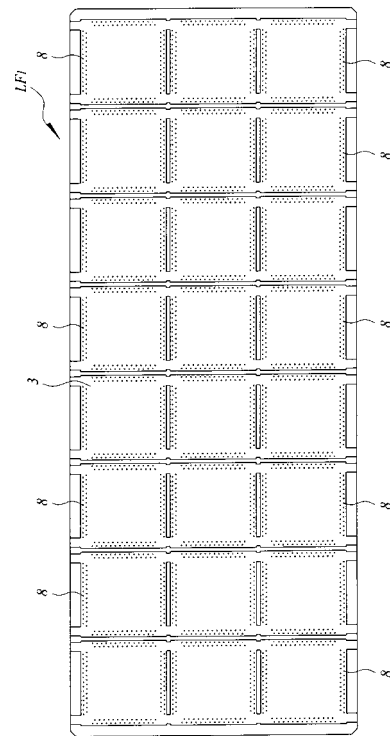
【 19 】

19

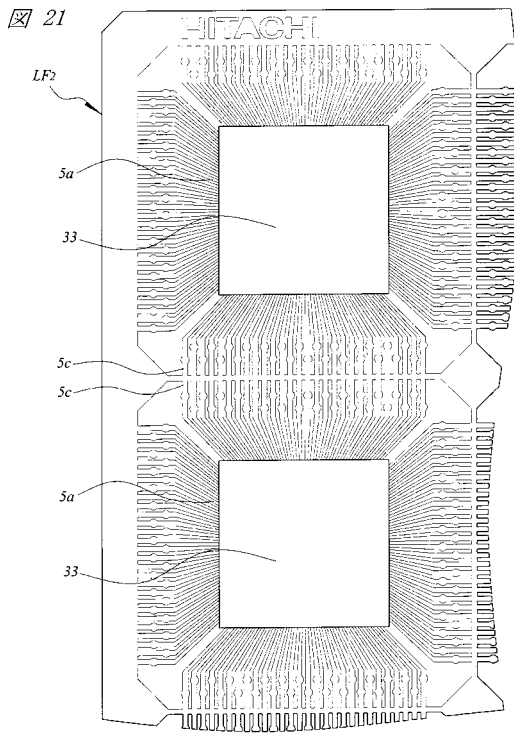


【 20 】

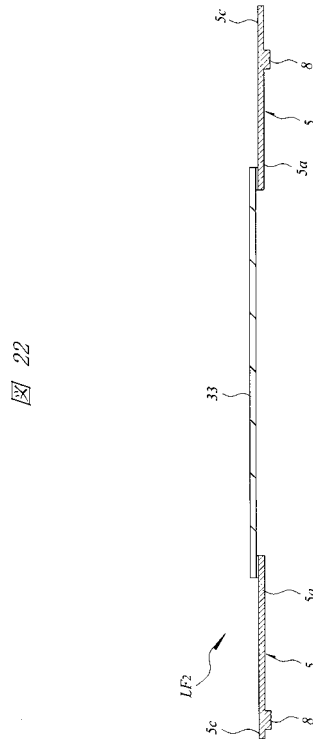
20



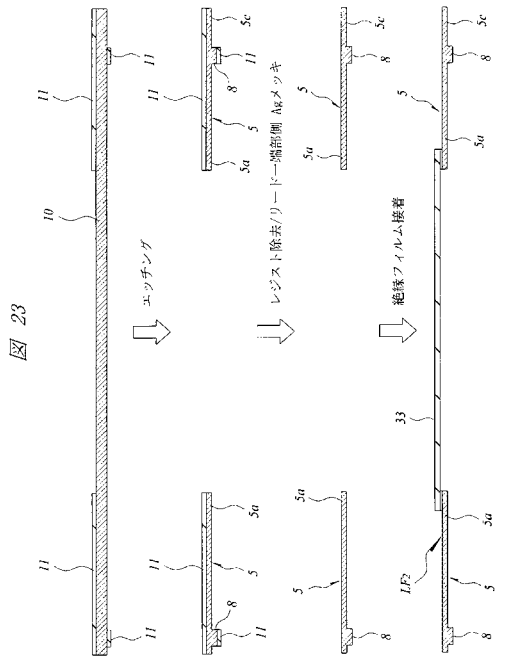
【図 21】



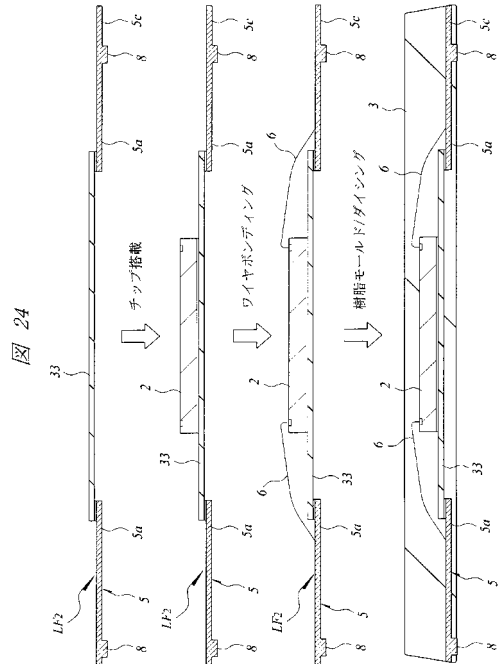
【図 22】



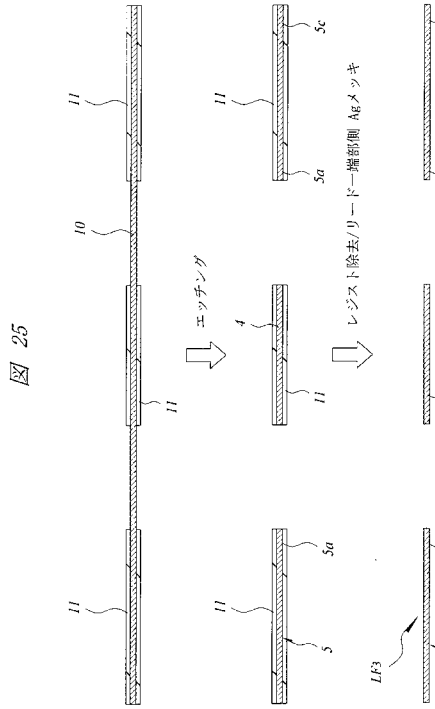
【図 23】



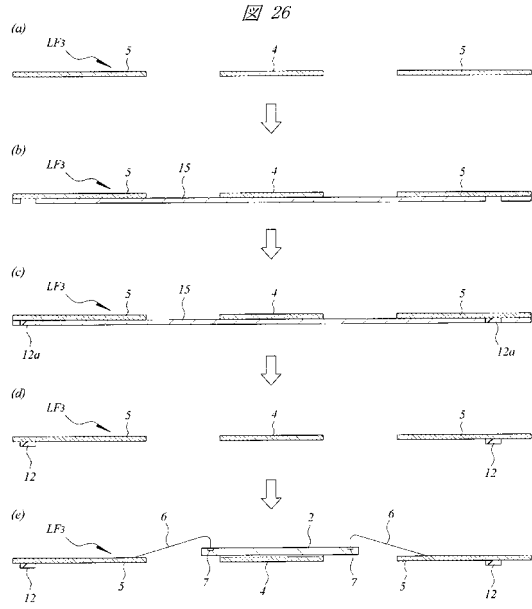
【図 24】



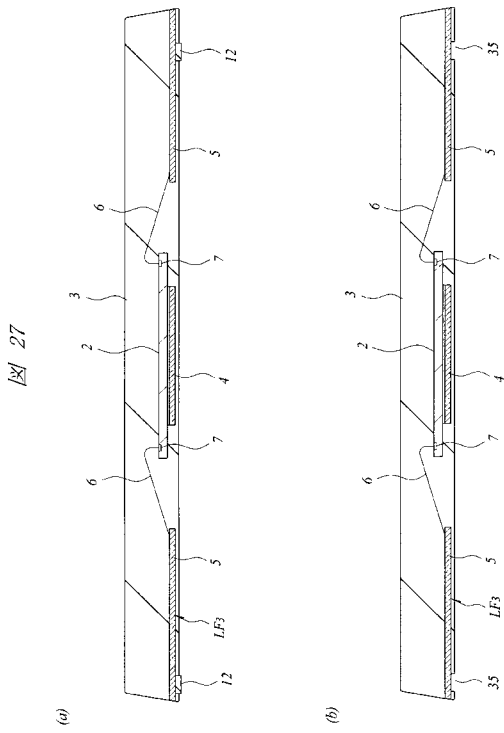
【図 25】



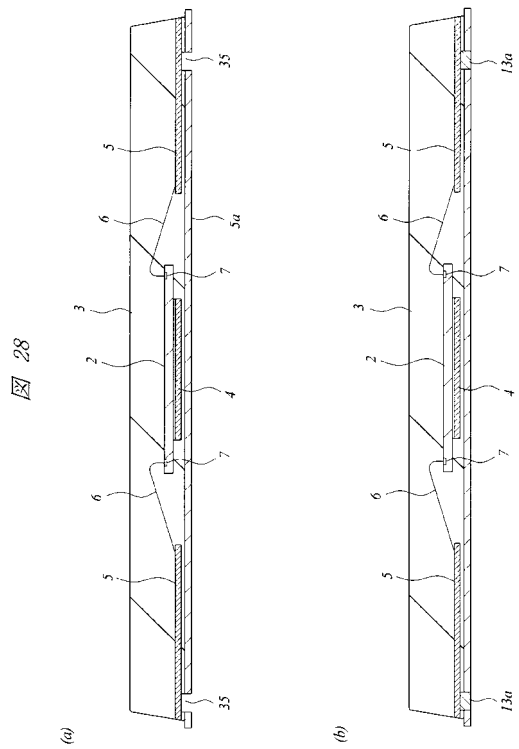
【図 26】



【図 27】

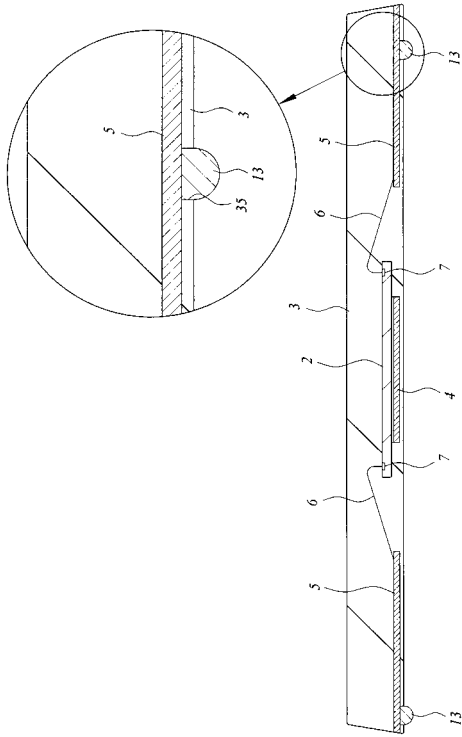


【図 28】



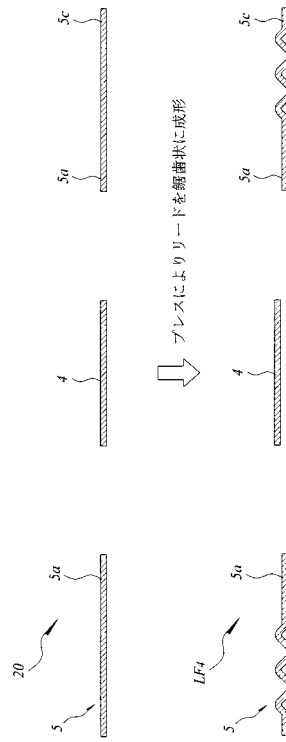
【図 29】

図 29



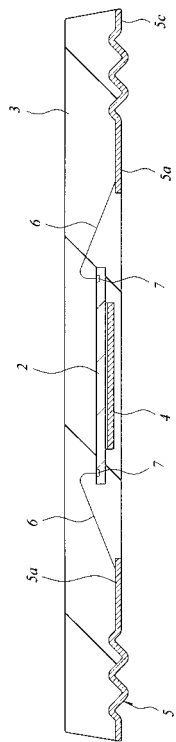
【図 30】

図 30



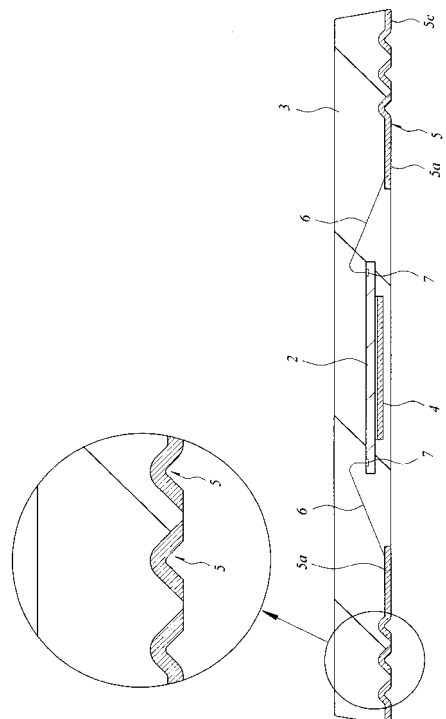
【図 31】

図 31



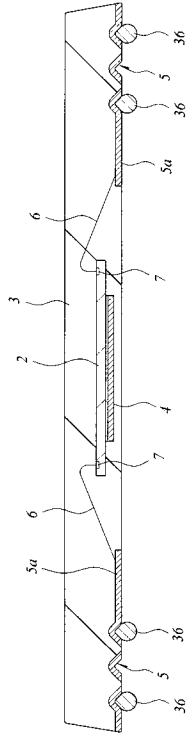
【図 32】

図 32



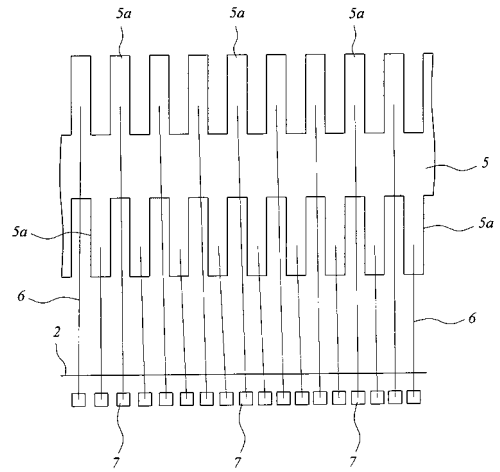
【 図 33 】

図 33



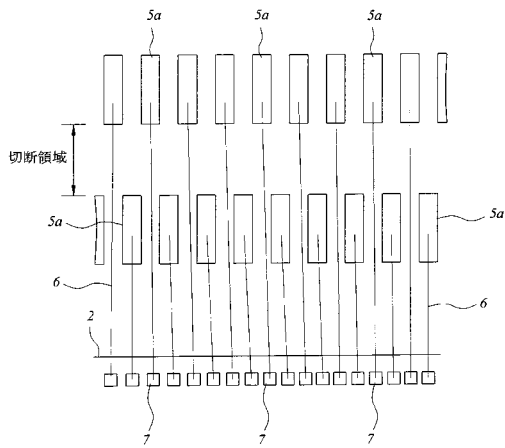
【 図 34 】

図 34



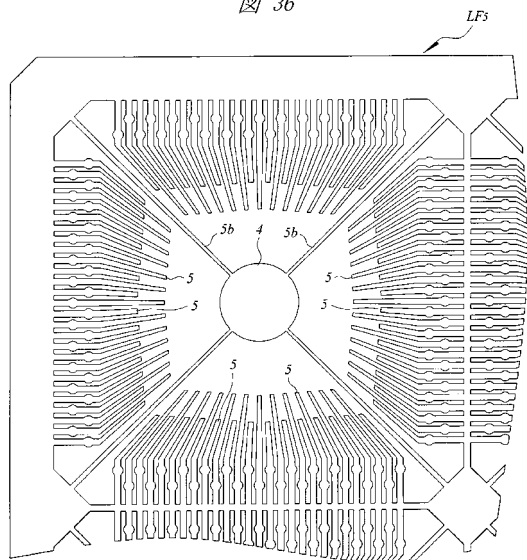
【 図 35 】

図 35

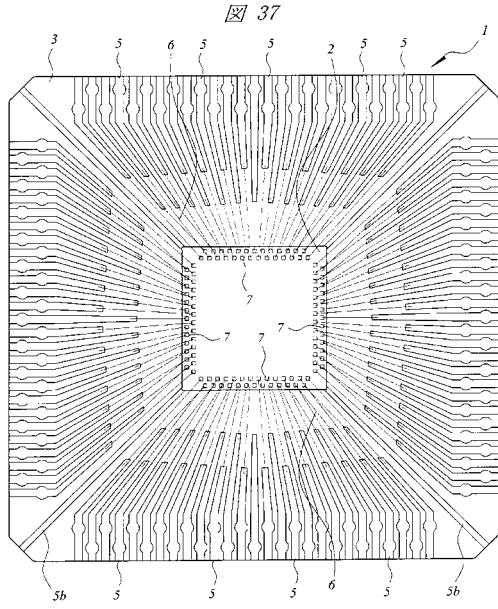


【 図 36 】

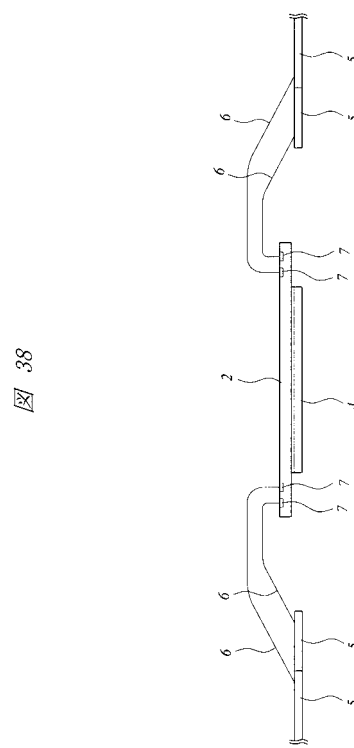
図 36



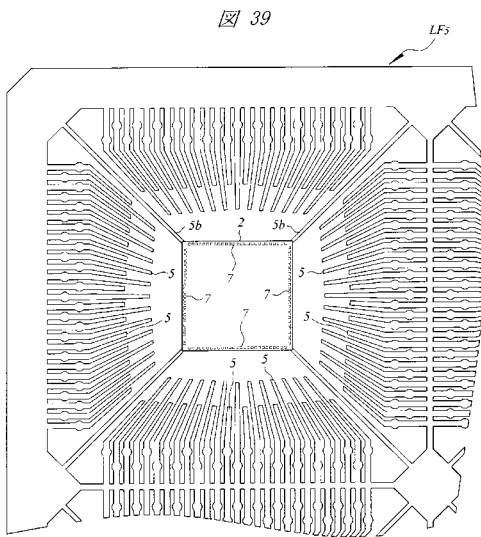
【図 37】



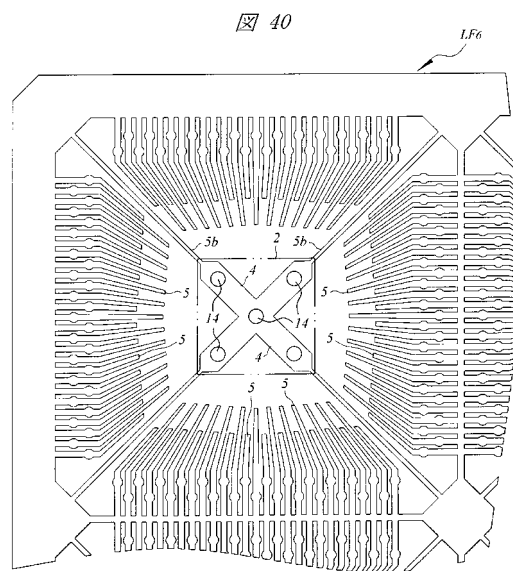
【図 38】



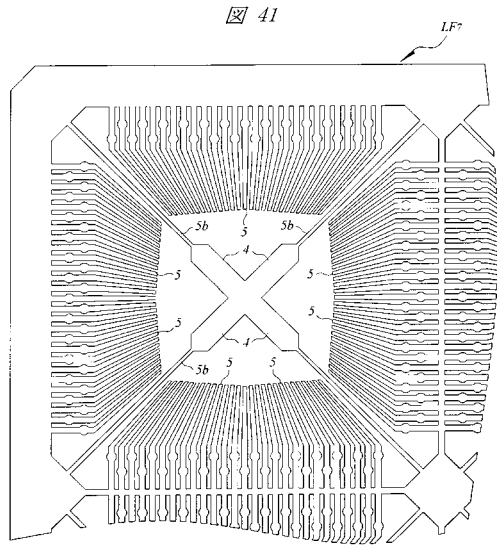
【図 39】



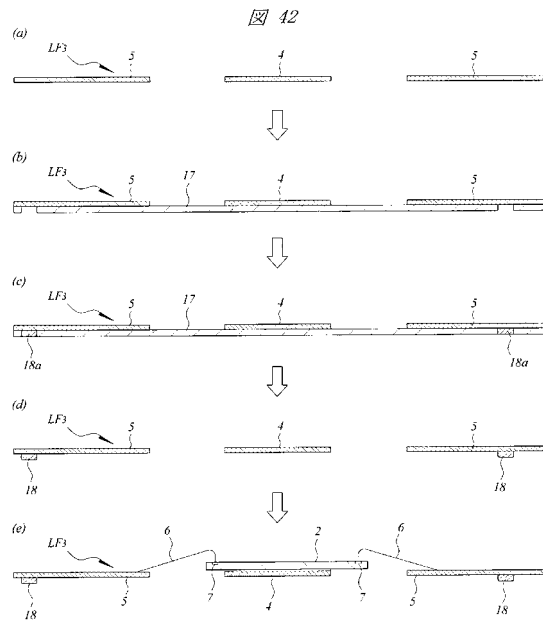
【図 40】



【 図 4 1 】

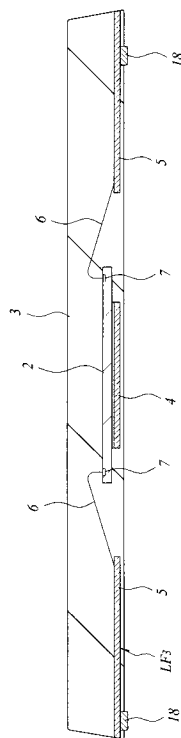


【 図 4 2 】



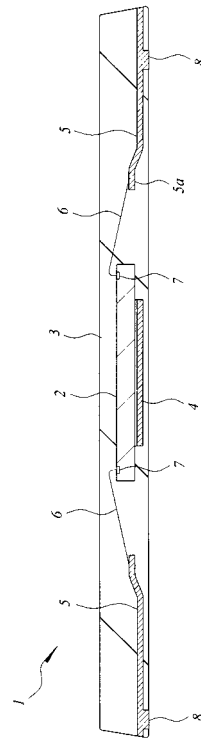
【 図 4 3 】

図 43



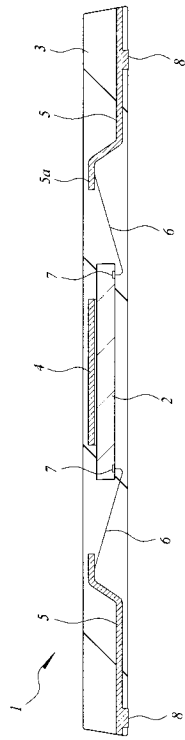
【 図 4 4 】

図 44



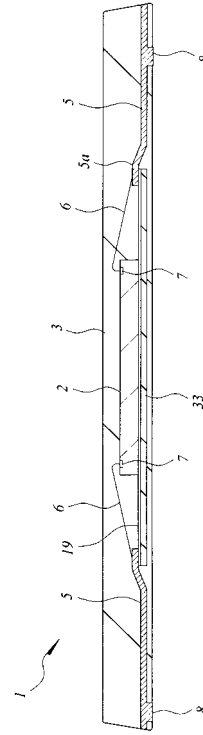
【 45 】

45



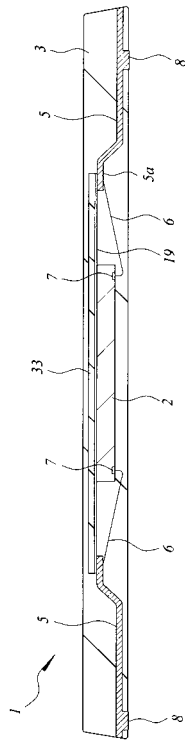
【 46 】

46



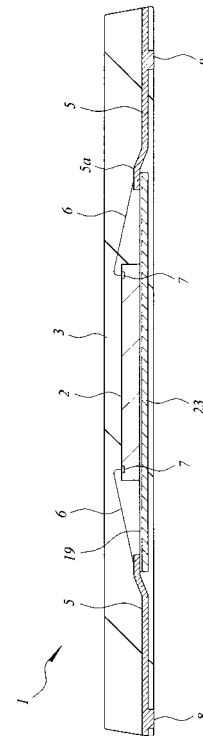
【 47 】

47



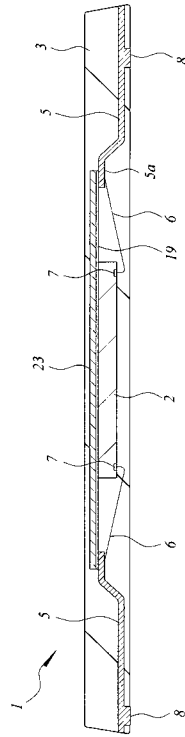
【 48 】

48



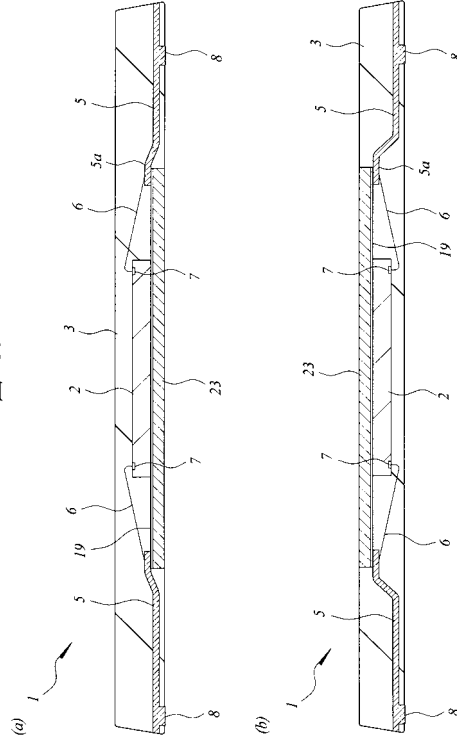
【図 49】

図 49



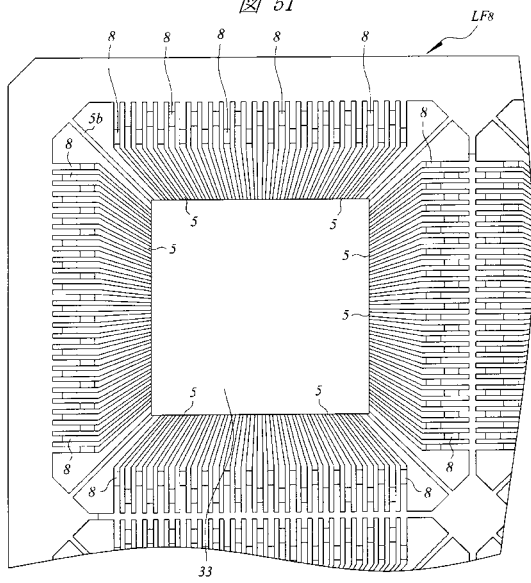
【図 50】

図 50



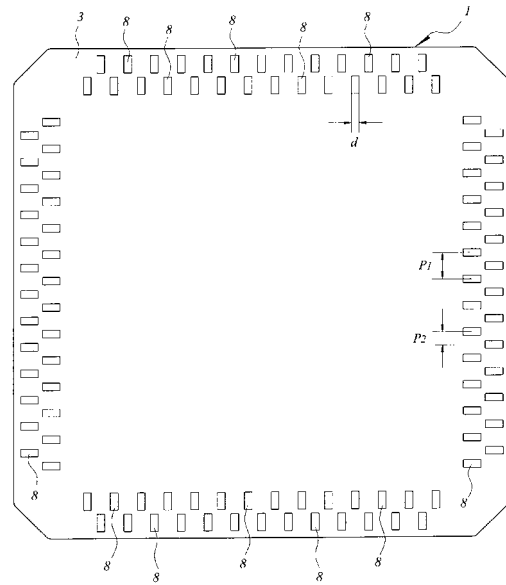
【図 51】

図 51

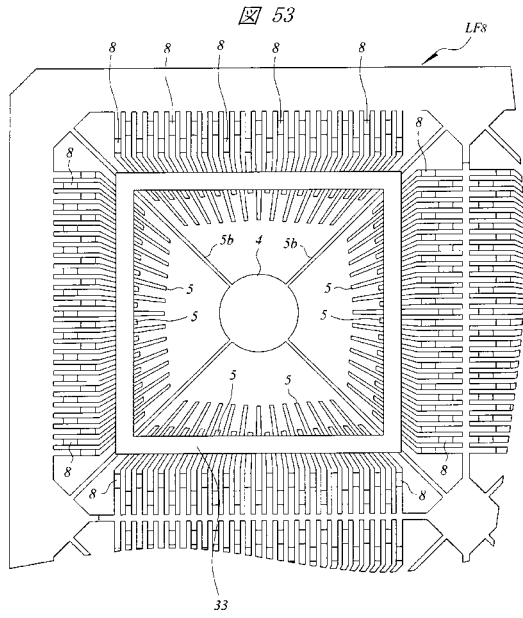


【図 52】

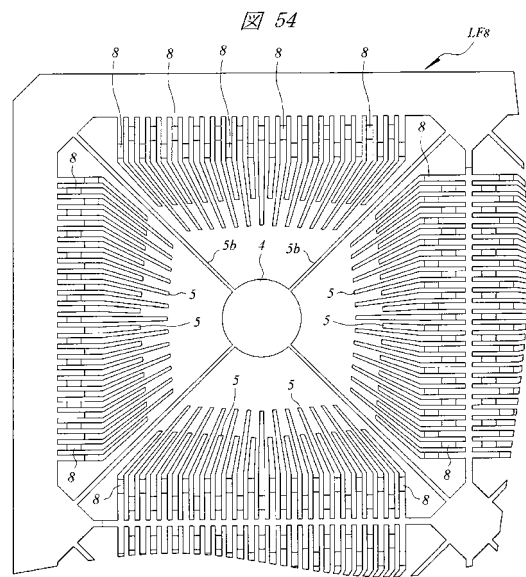
図 52



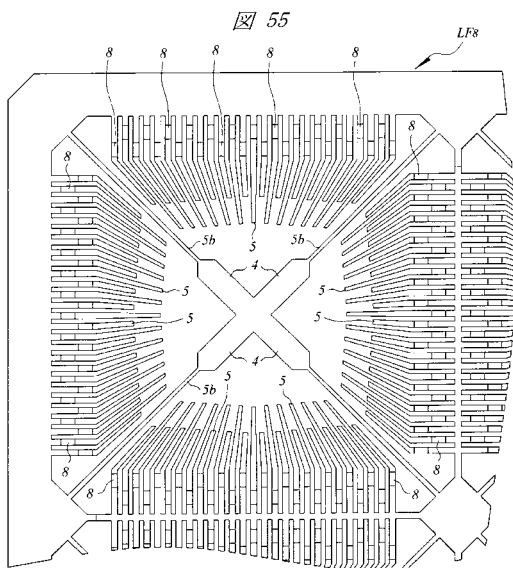
【図 53】



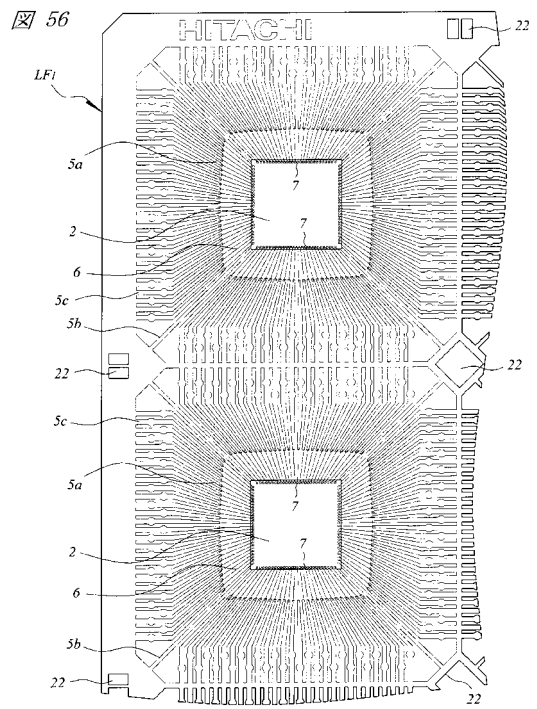
【図 54】



【図 55】

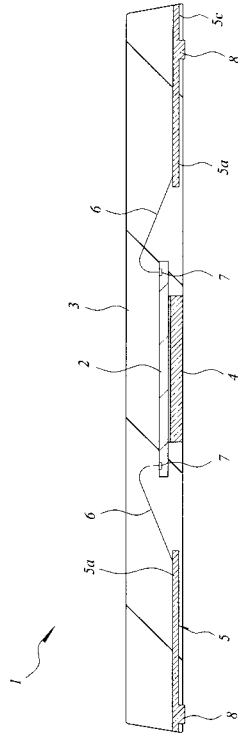


【図 56】



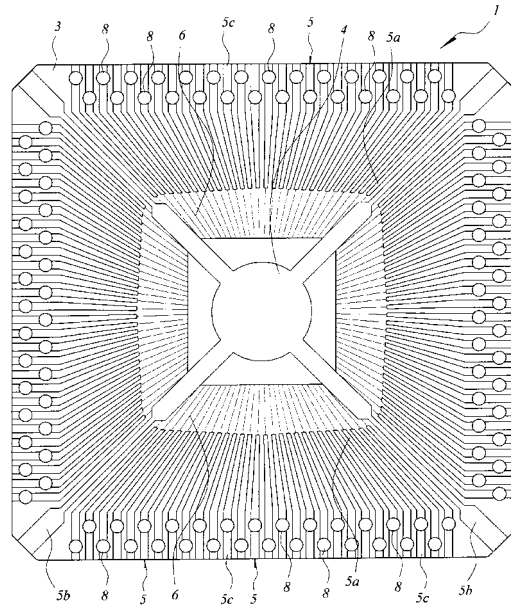
【 57 】

57



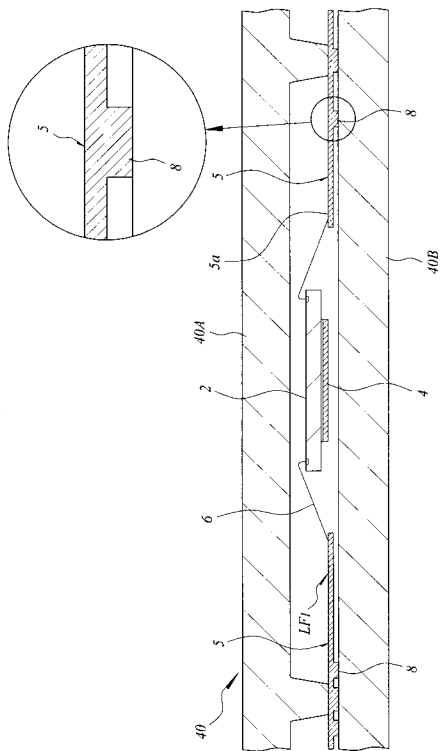
【 58 】

58



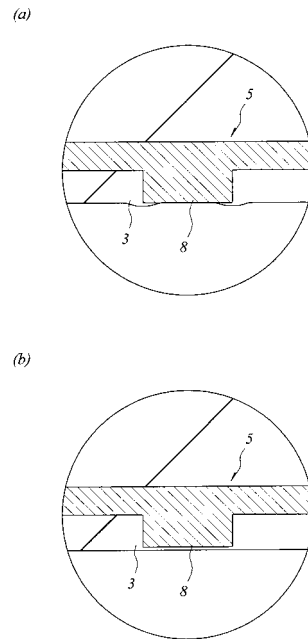
【 59 】

59

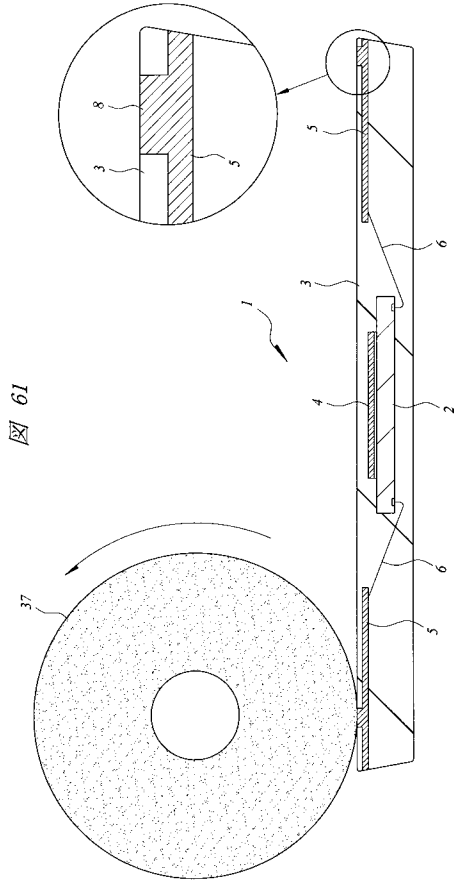


【 60 】

60



【図 61】



フロントページの続き

- (56)参考文献 特開平11-074404(JP,A)
特開2001-077287(JP,A)
特開平04-277636(JP,A)
国際公開第95/026047(WO,A1)
特開2001-189402(JP,A)
特開平04-196349(JP,A)
特開平05-095078(JP,A)
特開2000-133762(JP,A)
特開平04-152646(JP,A)
特開平10-200038(JP,A)
特開平11-026648(JP,A)
特開2001-077274(JP,A)
特開2001-267461(JP,A)
特開2001-185567(JP,A)

(58)調査した分野(Int.Cl., DB名)

H01L 23/50

H01L 23/12