

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2014-64431  
(P2014-64431A)

(43) 公開日 平成26年4月10日(2014.4.10)

(51) Int.Cl.  
H02M 7/483 (2007.01)

F I  
H02M 7/483

テーマコード(参考)  
5H007

審査請求 未請求 請求項の数 8 O L (全 27 頁)

(21) 出願番号 特願2012-209368 (P2012-209368)  
(22) 出願日 平成24年9月24日 (2012.9.24)

(71) 出願人 000006105  
株式会社明電舎  
東京都品川区大崎2丁目1番1号  
(74) 代理人 100086232  
弁理士 小林 博通  
(74) 代理人 100104938  
弁理士 鶴澤 英久  
(74) 代理人 100096459  
弁理士 橋本 剛  
(72) 発明者 チャン フィ  
5ジャラン ペサワット ジュロン イン  
ダストリアル エステート シンガポール  
メイデン アジアプライベート リミテ  
ッド内

最終頁に続く

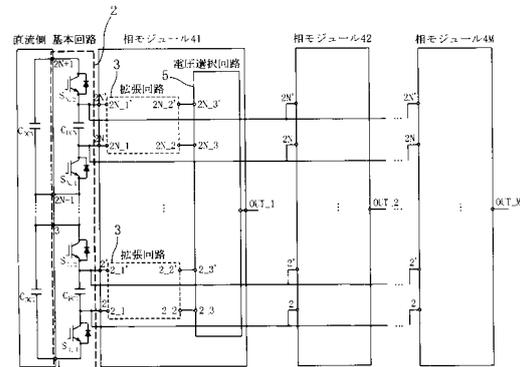
(54) 【発明の名称】 マルチレベル電力変換装置

(57) 【要約】

【課題】マルチレベル電力変換装置において、フライングキャパシタの個数を低減し、装置の小型化を図る。

【解決手段】基本回路2は直流電圧源 $C_{DC1}$ 、 $C_{DCN}$ の各正、負極間に、順次スイッチング素子 $S_{1,1}$ 、フライングキャパシタ $C_{FC1}$ 、スイッチング素子 $S_{1,2}$ が直列接続された $N$ 個( $N \geq 2$ )の第1基本セルを有する。拡張回路3は、各第1基本セルにおけるフライングキャパシタ $C_{FC1}$ に対して、それぞれ第2基本セルを並列接続し、この第2基本セルのフライングキャパシタに対してさらに第2基本セルを並列接続し、これを $K$ 回繰り返して $K(K \geq 1)$ 個の第2基本セルを接続する。相モジュール41、42、...、4Mは、各入力端子と出力端子間にそれぞれスイッチング素子を有し、このスイッチング素子を選択的にON、OFF制御することにより、入力端子のうち何れかの端子の電位を出力端子から出力する。

【選択図】図5



**【特許請求の範囲】****【請求項 1】**

直流電圧源の電圧から複数の電圧レベルに変換した交流出力を生成するマルチレベル電力変換装置であって、

直列接続された  $N$  個の直流電圧源の各正、負極間に、それぞれ順次スイッチング素子、フライングキャパシタ、スイッチング素子が直列接続された  $N$  個 ( $N \geq 2$ ) の第 1 基本セルを有する基本回路と、

前記各第 1 基本セルにおけるフライングキャパシタに対して、それぞれスイッチング素子、フライングキャパシタ、スイッチング素子を順次直列接続した第 2 基本セルを並列接続し、この第 2 基本セルのフライングキャパシタに対してさらに第 2 基本セルを並列接続し、これを  $K$  回繰り返して  $K$  ( $K \geq 1$ ) 個の第 2 基本セルを接続した拡張回路と、

前記各拡張回路の  $K$  番目における第 2 基本セルのフライングキャパシタの両端端子を入力端子とし、前記各入力端子と出力端子間にそれぞれスイッチング素子を有し、このスイッチング素子を選択的に ON、OFF 制御することにより、前記入力端子のうち何れかの端子の電位を出力端子から出力する  $M$  相 ( $M \geq 3$ ) の電圧選択回路と、を備えたことを特徴とするマルチレベル電力変換装置。

10

**【請求項 2】**

直流電圧源の電圧から複数の電圧レベルに変換した交流出力を生成するマルチレベル電力変換装置であって、

直列接続された  $N$  個の直流電圧源の各正、負極間に、それぞれ順次スイッチング素子、フライングキャパシタ、スイッチング素子が直列接続された  $N$  個 ( $N \geq 2$ ) の第 1 基本セルを有する基本回路と、

前記各第 1 基本セルのフライングキャパシタにおける両端端子を入力端子とし、前記各入力端子と出力端子の間にそれぞれスイッチング素子を有し、このスイッチング素子を選択的に ON、OFF することにより、この入力端子のうち何れかの端子の電位を選択して出力端子から出力する  $M$  相 ( $M \geq 3$ ) の電圧選択回路と、を備えたことを特徴とするマルチレベル電力変換装置。

20

**【請求項 3】**

直流電圧源の電圧から複数の電圧レベルに変換した交流出力を生成するマルチレベル電力変換装置であって、

直列接続された  $N$  個の直流電圧源の各正、負極間に、それぞれ順次スイッチング素子、フライングキャパシタ、スイッチング素子が直列接続された  $N$  個 ( $N \geq 2$ ) の第 1 基本セルを有する基本回路と、

前記各第 1 基本セルのフライングキャパシタにおける両端端子と、各直流電圧源の両端端子の全て又は何れかの端子を入力端子とし、前記各入力端子と出力端子の間にそれぞれスイッチング素子を有し、このスイッチング素子を選択的に ON、OFF 制御することにより、前記入力端子のうち何れかの端子の電位を出力端子から出力する  $M$  相 ( $M \geq 3$ ) の電圧選択回路と、を備えたことを特徴とするマルチレベル電力変換装置。

30

**【請求項 4】**

前記基本回路は、

各第 1 基本セルのフライングキャパシタの両端端子のうち一方と、電圧選択回路の入力端子と、の間にスイッチング素子を備えたことを特徴とする請求項 2 記載のマルチレベル電力変換装置。

40

**【請求項 5】**

前記電圧選択回路は、

各第 1 基本セルのフライングキャパシタの両端端子と各直流電圧源の共通接続点を入力端子とし、

前記各共通接続点と電圧選択回路の出力端子との間のスイッチング素子は、互いに逆の耐圧方向に制御できる双方向スイッチであることを特徴とする請求項 3 記載のマルチレベル電力変換装置。

50

## 【請求項 6】

前記電圧選択回路は、

各第 1 基本セルのフライングキャパシタの両端端子と、各直流電圧源を直列接続した直列回路の両端端子を入力端子とし、前記入力端子のうち第 1 基本セルのフライングキャパシタにおける両端端子に接続されたスイッチング素子は、逆の耐圧方向に制御できる双方向スイッチであることを特徴とする請求項 3 記載のマルチレベル電力変換装置。

## 【請求項 7】

前記基本回路もしくは前記電圧選択回路もしくは前記拡張回路内のスイッチング素子の一部又は全てを、直列数を 2 以上としたことを特徴とする請求項 1 ~ 6 の何れかに記載のマルチレベル電力変換装置。

10

## 【請求項 8】

前記基本回路もしくは前記電圧選択回路もしくは前記拡張回路内のスイッチング素子の一部または全てを、並列数を 2 以上としたことを特徴とする請求項 1 ~ 7 の何れかに記載のマルチレベル電力変換装置。

## 【発明の詳細な説明】

## 【技術分野】

## 【0001】

本発明は、直流電圧源から複数の電圧レベルに変換した交流出力を生成するマルチレベル電力変換装置に関する。

## 【背景技術】

20

## 【0002】

従来のマルチレベル電力変換装置として、例えば、特許文献 1 に記載の 5 レベルインバータが知られている。図 1 6 は、特許文献 1 に記載の 5 レベルインバータにおける主回路 1 相分の構成を示す回路図である。図 1 6 において、C 1 , C 2 は直流キャパシタ, C 3 , C 4 はフライングキャパシタ, S はスイッチング素子 ( I G B T 等の半導体スイッチ素子と逆並列にダイオードを接続したモジュール: 以下同様 ) を示している。

## 【0003】

図 1 6 に示す 5 レベルインバータは、各スイッチング素子 S を O N O F F 動作、および、各直流キャパシタ C 1 , C 2 , 各フライングキャパシタ C 3 , C 4 の電圧  $V_{c1}$  ,  $V_{c2}$  ,  $V_{c3}$  ,  $V_{c4}$  を、 $V_{c1} = V_{c2} = 1 / 2 E$ 、 $V_{c3} = V_{c4} = 1 / 4 E$  となるように制御することによって、端子 R O 間に図 1 7 に示すような 5 レベルの相電圧を出力することができる。

30

## 【0004】

なお、直流キャパシタの電圧制御についての技術は特許文献 2、フライングキャパシタの電圧制御についての技術は特許文献 3 に記載されている。

## 【先行技術文献】

## 【特許文献】

## 【0005】

【特許文献 1】特許第 4 3 6 9 4 2 5 号公報

【特許文献 2】特開平 7 - 7 5 3 4 5 号公報

【特許文献 3】特許第 3 3 0 1 7 6 1 号公報

40

## 【発明の概要】

## 【発明が解決しようとする課題】

## 【0006】

図 1 6 に示すマルチレベル電力変換装置は 5 レベルの相電圧を出力でき、一相あたり 2 個のフライングキャパシタ C 3 , C 4 と 1 0 個のスイッチング素子 S から構成されている。また、三相の場合は、図 1 6 に示す 5 レベル電力変換装置が 3 組必要となり、フライングキャパシタは 6 個, スwitching素子は 3 0 個使用することとなる。

## 【0007】

このように、従来のマルチレベル電力変換装置では、フライングキャパシタの数が多く

50

、装置が大型化する問題点があった。

【0008】

以上示したようなことから、マルチレベル電力変換装置において、フライングキャパシタの個数を低減し、装置の小型化を図ることが課題となる。

【課題を解決するための手段】

【0009】

本発明は、前記従来の問題に鑑み、案出されたもので、その一態様は、直流電圧源の電圧から複数の電圧レベルに変換した交流出力を生成するマルチレベル電力変換装置であって、直列接続されたN個の直流電圧源の各正、負極間に、それぞれ順次スイッチング素子、フライングキャパシタ、スイッチング素子が直列接続されたN個(N $\geq$ 2)の第1基本セルを有する基本回路と、前記各第1基本セルにおけるフライングキャパシタに対して、それぞれスイッチング素子、フライングキャパシタ、スイッチング素子を順次直列接続した第2基本セルを並列接続し、この第2基本セルのフライングキャパシタに対してさらに第2基本セルを並列接続し、これをK回繰り返してK(K $\geq$ 1)個の第2基本セルを接続した拡張回路と、前記各拡張回路のK番目における第2基本セルのフライングキャパシタの両端端子を入力端子とし、前記各入力端子と出力端子間にそれぞれスイッチング素子を有し、このスイッチング素子を選択的にON、OFF制御することにより、前記入力端子のうち何れかの端子の電位を出力端子から出力するM相(M $\geq$ 3)の電圧選択回路と、を備えたことを特徴とする。

10

【0010】

また、その他の態様は、直流電圧源の電圧から複数の電圧レベルに変換した交流出力を生成するマルチレベル電力変換装置であって、直列接続されたN個の直流電圧源の各正、負極間に、それぞれ順次スイッチング素子、フライングキャパシタ、スイッチング素子が直列接続されたN個(N $\geq$ 2)の第1基本セルを有する基本回路と、前記各第1基本セルのフライングキャパシタにおける両端端子を入力端子とし、前記各入力端子と出力端子の間にそれぞれスイッチング素子を有し、このスイッチング素子を選択的にON、OFFすることにより、この入力端子のうち何れかの端子の電位を選択して出力端子から出力するM相(M $\geq$ 3)の電圧選択回路と、を備えたことを特徴とする。

20

【0011】

さらに、その他の態様は、直流電圧源の電圧から複数の電圧レベルに変換した交流出力を生成するマルチレベル電力変換装置であって、直列接続されたN個の直流電圧源の各正、負極間に、それぞれ順次スイッチング素子、フライングキャパシタ、スイッチング素子が直列接続されたN個(N $\geq$ 2)の第1基本セルを有する基本回路と、前記各第1基本セルのフライングキャパシタにおける両端端子と、各直流電圧源の両端端子の全て又は何れかの端子を入力端子とし、前記各入力端子と出力端子の間にそれぞれスイッチング素子を有し、このスイッチング素子を選択的にON、OFF制御することにより、前記入力端子のうち何れかの端子の電位を出力端子から出力するM相(M $\geq$ 3)の電圧選択回路と、を備えたことを特徴とする。

30

【0012】

また、前記基本回路は、各第1基本セルのフライングキャパシタの両端端子のうち一方と、電圧選択回路の入力端子と、の間にスイッチング素子を備えてもよい。

40

【0013】

また、前記電圧選択回路は、各第1基本セルのフライングキャパシタの両端端子と各直流電圧源の共通接続点を入力端子とし、前記各共通接続点と電圧選択回路の出力端子との間のスイッチング素子は、互いに逆の耐圧方向に制御できる双方向スイッチとしてもよい。

【0014】

また、前記電圧選択回路は、各第1基本セルのフライングキャパシタの両端端子と各直流電圧源を直列接続した直列回路の両端端子を入力端子とし、前記入力端子のうち第1基本セルのフライングキャパシタにおける両端端子に接続されたスイッチング素子は、逆の

50

耐圧方向に制御できる双方向スイッチとしてもよい。

【0015】

また、前記基本回路もしくは前記電圧選択回路もしくは前記拡張回路内のスイッチング素子の一部または全てを、直列数を2以上としてもよい。

【0016】

さらに、前記基本回路もしくは前記電圧選択回路もしくは前記拡張回路内のスイッチング素子の一部または全てを、並列数を2以上としてもよい。

【発明の効果】

【0017】

本発明によれば、マルチレベル電力変換装置において、フライングキャパシタの個数を低減し、装置の小型化を図ることが可能となる。

10

【図面の簡単な説明】

【0018】

【図1】本発明における基本セルを示す回路図である。

【図2】本発明における基本回路を示す回路図である。

【図3】本発明における拡張回路を示す回路図である。

【図4】本発明における電圧選択回路を示す回路図である。

【図5】実施形態1におけるマルチレベル電力変換装置を示す回路図である。

【図6】実施形態2におけるマルチレベル電力変換装置を示す回路図である。

【図7】実施形態3におけるマルチレベル電力変換装置を示す回路図である。

20

【図8】実施形態4におけるマルチレベル電力変換装置を示す回路図である。

【図9】実施形態4における基本回路部分のスイッチングパターンと端子に出力される電位を示す概略図である。

【図10】実施形態5におけるマルチレベル電力変換装置を示す回路図である。

【図11】実施形態6におけるマルチレベル電力変換装置を示す回路図である。

【図12】実施形態7におけるマルチレベル電力変換装置を示す回路図である。

【図13】実施形態8におけるマルチレベル電力変換装置を示す回路図である。

【図14】実施形態9におけるマルチレベル電力変換装置を示す回路図である。

【図15】実施形態10におけるマルチレベル電力変換装置を示す回路図である。

【図16】特許文献1における5レベルインバータを示す回路図である。

30

【図17】5レベルインバータにおける出力相電圧の一例を示すタイムチャートである。

【発明を実施するための形態】

【0019】

[基本構成]

図1は、本発明におけるマルチレベル電力変換装置に用いる基本セル1を示す回路図である。基本セル1は、1個のフライングキャパシタと2個のスイッチング素子（例えば、IGBT：以下、同様）で構成される。

【0020】

具体的には、図1に示すように、基本セル1は、端子1, 3間にスイッチング素子 $S_{1,1}$ 、フライングキャパシタ $C_{FC1}$ 、スイッチング素子 $S_{1,2}$ が順次直列接続されて構成される。また、フライングキャパシタ $C_{FC1}$ の両端端子を端子2, 2'としている。

40

【0021】

前記端子1には直流電圧源の負極側が接続され、端子3には直流電圧源の正極側が接続される。この直流電圧源としては、例えば、直流キャパシタや直流電源等が挙げられる。

【0022】

図1に示す基本セル1において、スイッチング素子 $S_{1,2}$ がONかつスイッチング素子 $S_{1,1}$ がOFFのとき端子2'は端子3の電位を出力し、端子2は端子3の電位からフライングキャパシタ $C_{FC1}$ の電圧を減算した電位を出力する。

【0023】

同様に、スイッチング素子 $S_{1,1}$ がONかつスイッチング素子 $S_{1,2}$ がOFFのとき端子

50

2 は端子 1 の電位を出力し、端子 2' は端子 1 の電位からフライングキャパシタ  $C_{FC1}$  の電圧を加算した電位を出力する。

【0024】

図 2 は、図 1 に示す基本セル 1 を  $N$  個直列に接続した基本回路 2 の構成を示す回路図である。ここで、 $N \geq 2$  とする。また、端子 1, ...,  $2N - 1$  には各直流電圧源の負極側が接続され、3, ...,  $2N + 1$  には各直流電圧源の正極側が接続される。

【0025】

ここで、各直流電圧源の電圧を  $2E$ 、各フライングキャパシタ  $C_{FC1} \dots C_{FCN}$  の電圧を  $E$  とすると、端子  $2p$  ( $p = 1, \dots, N$ ) にはそれぞれ端子 1 の電位に対して、 $2E(p - 1)$  または  $2E_p - E$  の電圧が出力され、端子  $2p'$  ( $p = 1, \dots, N$ ) には  $2E_p$  または  $2E_p - E$  の電圧が出力できる。

10

【0026】

その結果、図 2 に示す基本回路 2 はスイッチング素子  $S_{1,1}, S_{1,2}, \dots, S_{N,1}, S_{N,2}$  を選択的に ON/OFF することにより、端子  $2, 2', \dots, 2N, 2N'$  から  $2N + 1$  レベルの電位を出力することができる。

【0027】

図 3 は、図 1 に示す基本セル 1 を  $K$  個接続した拡張回路 3 を示す回路図である。この拡張回路 3 は、図 3 に示すように、1 番目の基本セル 1 におけるフライングキャパシタ  $C_1$  に対して、並列に 2 番目の基本セル 1 の両端を接続し、さらに 2 番目の基本セルにおけるフライングキャパシタ  $C_2$  に対し、3 番目の基本セルの両端を接続し、これを繰り返して  $K$  個 ( $K \geq 1$ ) の基本セルを接続している。1 番目の基本セルの両端子間を入力端子  $2N_{-1}'$ ,  $2N_{-1}$  とし、 $K$  番目の基本セルにおけるフライングキャパシタ  $C_K$  の両端を出力端子  $2N_{-2}'$ ,  $2N_{-2}$  とする。また、各フライングキャパシタの電圧は異なる値 (例えば、 $C_1 = E$ ,  $C_2 = E/2$ ,  $C_K = E/2^K$ ) とする。

20

【0028】

この拡張回路 3 におけるスイッチング素子を選択的に ON/OFF して電流経路を決定し、電流経路におけるフライングキャパシタの電圧を加算や減算した値が出力端子  $2N_{-2}'$ ,  $2N_{-2}$  の電圧レベルとなる。この拡張回路により、出力する電圧レベル数を拡張することができる。

【0029】

30

次に、電圧選択回路について図 4 に基づいて説明する。電圧選択回路は、基本回路 2 の端子 ( $2, 2', \dots, 2N, 2N'$ ) または拡張回路 3 の端子 ( $2_{-2}, 2_{-2}', \dots, 2N_{-2}, 2N_{-2}'$ ) を入力端子とし、この入力端子のうちどの電位を出力端子から出力するかを選択するものである。電圧選択回路は図 4 の (a), (b), (c) またはこれらの回路の組み合わせなどによって構成される。各入力端子と出力端子との間にはスイッチング素子が設けられ、このスイッチング素子を選択的に ON することにより、入力端子 ((a) (b) では  $2_{-3}, 2_{-3}', 4_{-3}, 4_{-3}', \dots, 2(N-1)_{-3}, 2(N-1)_{-3}'$ ,  $2N_{-3}, 2N_{-3}'$ 、(c) では  $2_{-3}, 2_{-3}', 4_{-3}, 4_{-3}', 6_{-3}, 6_{-3}'$ ) のうちいずれかの端子の電位を出力することができる。

【0030】

40

[実施形態 1]

図 5 は、本実施形態 1 におけるマルチレベル電力変換装置の構成を示す概略図である。図 5 に示すように、本実施形態 1 におけるマルチレベル電力変換装置は、図 2 に示す基本回路、および図 3 に示す拡張回路、さらに図 4 に示す電圧選択回路を用いて構成した  $M$  相  $N$  段  $K$  ステージのマルチレベル電力変換装置である。また、ここで  $M$  は相数を示す。

【0031】

基本回路 2 の構成は、図 2 と同様であるため、ここでの説明は省略する。基本回路 2 の両端端子 1,  $2N + 1$  間には  $N$  個の直流電圧源 (直流キャパシタ  $C_{DC1} \sim C_{DCN}$ ) が直列に接続され、基本回路の端子 3, 5, ...,  $2N - 1$  にはそれぞれ各直流キャパシタ  $C_{DC1}, C_{DC2}, C_{DC3}, \dots, C_{DCN}$  の共通接続点が接続される。

50

## 【 0 0 3 2 】

この基本回路の端子  $2, 2', \dots, 2N, 2N'$  には、相モジュール  $4_1, 4_2, \dots, 4_M$  が接続される。この相モジュール  $4_1, 4_2, \dots, 4_M$  は、それぞれ拡張回路 3 と、電圧選択回路 5 を備える。前記拡張回路 3 は、基本回路 2 内における基本セルと同数備えられ、基本回路の端子  $2, 2', \dots, 2N, 2N'$  と拡張回路の入力端子  $2_{-1}, 2_{-1}', \dots, 2N_{-1}, 2N_{-1}'$  とが接続される。また、拡張回路 3 の出力端子  $2_{-2}, 2_{-2}', \dots, 2N_{-2}, 2N_{-2}'$  と電圧選択回路 4\_1 の入力端子  $2_{-3}, 2_{-3}', \dots, 2N_{-3}, 2N_{-3}'$  とが接続される。そして、相モジュール  $4_1, 4_2, \dots, 4_M$  内の電圧選択回路 5 の出力端子がマルチレベル電力変換装置の出力端子  $OUT_{-1}, OUT_{-2}, \dots, OUT_{-M}$  となる。

10

## 【 0 0 3 3 】

ここで、各直流キャパシタ  $C_{DC1}, C_{DCN}$  の電圧を  $2E$  とし、基本回路 2 中のフライングキャパシタ  $C_{FC1} \sim C_{FCN}$  の電圧を  $E$  に制御すると、基本回路 2 における端子  $2, \dots, 2(N-1), 2N$  にはそれぞれ端子 1 の電位に対して、 $(2p-2)E$  または  $(2p-1)E$  の電圧が出力でき、端子  $2', \dots, 2(N-1)', 2N'$  には  $2pE$  または  $(2p-1)E$  の電圧が出力できる ( $p = 1, \dots, N$ )。

## 【 0 0 3 4 】

次に、端子  $2, 2', 4, 4', \dots, 2N, 2N'$  から出力された電圧をそれぞれ相モジュール  $4_1, 4_2, \dots, 4_M$  に入力する。端子  $2, 2', 4, 4', \dots, 2N, 2N'$  から出力された電圧は、まず拡張回路 3 に入力される。

20

## 【 0 0 3 5 】

そして、拡張回路 3 中のフライングキャパシタ  $C_n$  ( $n = 1, \dots, K$ ) の電圧を  $E \times (1/2)^n$  に制御することにより、拡張回路 3 の出力端子  $2_{-2}, 2_{-2}', \dots, 2N_{-2}, 2N_{-2}'$  に  $(2N \cdot 2^{K+1})$  レベルの電圧を出力することが可能となる。

## 【 0 0 3 6 】

そして、各相の電圧選択回路 5 はスイッチング素子を選択して ON することにより、入力端子  $2_{-3}, 2_{-3}', \dots, 2N_{-3}, 2N_{-3}'$  のうちいずれかを選択し、出力端子  $OUT_{-1}, OUT_{-2}, \dots, OUT_{-M}$  から出力する。これにより、出力端子  $OUT_{-1}, OUT_{-2}, \dots, OUT_{-M}$  から  $(2N \cdot 2^{K+1})$  レベルのうちいずれかの電圧レベルを選択して出力することが可能となる。

30

## 【 0 0 3 7 】

以上示したように、本実施形態 1 におけるマルチレベル電力変換装置によれば、フライングキャパシタ  $C_{FC1}, C_{FC2}, \dots, C_{FCN}$  を M 相で共通化しているため、フライングキャパシタの個数を低減することができる。その結果、装置の小型化を図ることが可能となる。

## 【 0 0 3 8 】

また、基本セルを N 個直列に接続して基本回路 2 を構成し、さらに、拡張回路 3 を K ステージ接続することによって出力できる電圧レベル数を増加させ、電圧選択回路 5 において出力する電圧を選択することにより、 $2N \cdot 2^{K+1}$  レベルの相電圧を出力することが可能となる。

40

## 【 0 0 3 9 】

すなわち、本実施形態 1 によれば、M 相の  $2N \cdot 2^{K+1}$  レベルの電力変換装置をフライングキャパシタ  $N + N \cdot M \cdot K$  個で実現することが可能となる。

## 【 0 0 4 0 】

## [ 実施形態 2 ]

次に、本実施形態 2 におけるマルチレベル電力変換装置を図 6 に基づいて説明する。図 6 に示すように、本実施形態 2 におけるマルチレベル電力変換装置は、実施形態 1 における M 相 N 段 K ステージのマルチレベル電力変換装置の拡張回路を省略し、M 相 N 段の構成にしたものである。すなわち、実施形態 1 におけるマルチレベル電力変換装置において、 $K = 0$  とした構成である。その他の構成は実施形態 1 と同様である。

50

## 【 0 0 4 1 】

本実施形態 2 におけるマルチレベル電力変換装置は、基本回路を  $N$  個直列に接続することにより端子  $2, 2', \dots, 2N, 2N'$  から  $2N + 1$  レベルの相電圧を出力できる。また、各相モジュール  $4_1, 4_2, \dots, 4_M$  において電圧選択回路のスイッチング素子を選択的に ON, OFF することにより、端子  $2, 2', \dots, 2N, 2N'$  の電位のうちいずれかを選択して、出力端子  $OUT\_1 \sim OUT\_M$  から出力する。

## 【 0 0 4 2 】

その結果、本実施形態 2 におけるマルチレベル電力変換装置では、 $(2N + 1)$  レベルのうちいずれかの電圧レベルを選択して出力端子  $OUT\_1 \sim OUT\_M$  から出力することが可能となる。

10

## 【 0 0 4 3 】

また、本実施形態 2 におけるマルチレベル電力変換装置によれば、フライングキャパシタ  $C_{FC1}, C_{FC2}, \dots, C_{FCN}$  を  $M$  相で共通化しているため、フライングキャパシタの個数を低減することができる。その結果、装置の小型化を図ることが可能となる。

## 【 0 0 4 4 】

すなわち、 $M$  相の  $2N + 1$  レベルの電力変換装置をフライングキャパシタ  $N$  個で実現することができる。

## 【 0 0 4 5 】

## [ 実施形態 3 ]

次に、本実施形態 3 におけるマルチレベル電力変換装置を図 7 に基づいて説明する。図 7 に示すように、本実施形態 3 におけるマルチレベル電力変換装置は、実施形態 2 におけるマルチレベル電力変換装置に対して、各直流キャパシタ  $C_{DC1}, \dots, C_{DCN}$  の両端端子  $1, 3, \dots, 2N - 1, 2N + 1$  を冗長的に各相の相モジュール  $4_1, 4_2, \dots, 4_M$  に接続した構成である。

20

## 【 0 0 4 6 】

すなわち、実施形態 2 では、フライングキャパシタ  $C_{FC1}, C_{FC2}, \dots, C_{FCN}$  の両端端子  $2, 2', \dots, 2N, 2N'$  のみ相モジュール  $4_1, 4_2, \dots, 4_M$  に接続していたが、本実施形態 3 では、各フライングキャパシタ  $C_{FC1}, C_{FC2}, \dots, C_{FCN}$  の両端端子  $2, 2', \dots, 2N, 2N'$  の他に、各直流キャパシタ  $C_{DC1}, \dots, C_{DCN}$  の両端端子  $1, 3, \dots, 2N - 1, 2N + 1$  も相モジュール  $4_1, 4_2, \dots, 4_M$  に接続したものである。

30

## 【 0 0 4 7 】

このように、各直流キャパシタ  $C_{DC1}, \dots, C_{DCN}$  の両端端子  $1, 3, \dots, 2N - 1, 2N + 1$  も相モジュール  $4_1, 4_2, \dots, 4_M$  に接続することにより、電圧選択回路において電圧を選択できる端子が冗長的に増加する。すなわち、実施形態 2 では各相の電圧選択回路において、各フライングキャパシタ  $C_{FC1}, \dots, C_{FCN}$  の両端端子  $2, 2', \dots, 2N, 2N'$  のうちいずれかの電位を選択して出力端子  $OUT\_1 \sim OUT\_M$  から出力していたが、本実施形態 3 では各相の電圧選択回路において、各フライングキャパシタ  $C_{FC1}, C_{FC2}, \dots, C_{FCN}$  の両端端子  $2, 2', \dots, 2N, 2N'$  の他に、各直流キャパシタ  $C_{DC1}, \dots, C_{DCN}$  の両端端子  $1, 3, \dots, 2N - 1, 2N + 1$  の電位も選択して出力端子  $OUT\_1 \sim OUT\_M$  から出力することができる。

40

## 【 0 0 4 8 】

なお、図 7 では直流キャパシタ  $C_{DC1}, \dots, C_{DCN}$  の両端端子  $1, 3, \dots, 2N - 1, 2N + 1$  と各相モジュール  $4_1 \sim 4_M$  との接続線  $L_1, L_3, \dots, L_{2N-1}, L_{2N+1}$  を全て接続しているが、必ずしも全て接続する必要はない。

## 【 0 0 4 9 】

以上示したように、本実施形態 3 におけるマルチレベル電力変換装置によれば、実施形態 2 と同様の作用効果を奏する。

## 【 0 0 5 0 】

また、直流電圧源の両端端子と電圧選択回路を接続することによって、実施形態 2 と比較して電圧選択回路において選択できる電圧レベルのパターン数が増加する。

50

## 【 0 0 5 1 】

## 〔 実施形態 4 〕

## ( 1 ) 回路構成

次に、本実施形態 4 におけるマルチレベル電力変換装置を図 8 , 9 に基づいて説明する。本実施形態 4 におけるマルチレベル電力変換装置は、実施形態 2 におけるマルチレベル電力変換回路において、 $N = 2$  ,  $M = 3$  としたものである。

## 【 0 0 5 2 】

具体的には、前記基本セルを 2 つ直列接続して基本回路が構成される。基本回路の端子 1 , 5 間には直流キャパシタ  $C_{DC1}$  ,  $C_{DC2}$  が直列接続され、直流キャパシタ  $C_{DC1}$  ,  $C_{DC2}$  の共通接続点が基本回路の端子 3 と接続される。また、前記基本回路には、U 相 , V 相 , W 相の電圧選択回路が接続される。

## 【 0 0 5 3 】

電圧選択回路において、U 相では、フライングキャパシタ  $C_{FC2}$  の両端端子 4' , 4 間にスイッチング素子  $S_{u5}$  ,  $S_{u6}$  が直列接続され、フライングキャパシタ  $C_{FC1}$  の両端端子 2' , 2 間にスイッチング素子  $S_{u7}$  ,  $S_{u8}$  が直列接続される。そして、スイッチング素子  $S_{u5}$  ,  $S_{u6}$  の共通接続点と、スイッチング素子  $S_{u7}$  ,  $S_{u8}$  の共通接続点との間にスイッチング素子  $S_{u9}$  ,  $S_{u10}$  が直列接続される。このスイッチング素子  $S_{u9}$  とスイッチング素子  $S_{u10}$  との共通接続点が U 相の出力端子  $OUT\_U$  となる。また、V 相 , W 相についても同様に電圧選択回路が構成される。

## 【 0 0 5 4 】

## ( 2 ) マルチレベル電力変換装置のスイッチングパターン生成

ここで、本実施形態 4 におけるマルチレベル電力変換装置の動作について説明する。

## 【 0 0 5 5 】

図 9 は、基本回路部分のスイッチングパターンとフライングキャパシタ  $C_{FC2}$  ,  $C_{FC1}$  の両端端子 4' , 4 , 2' , 2 に出力される電位を示す概略図である。ここで、直流キャパシタ  $C_{DC1}$  と  $C_{DC2}$  の電圧を  $2E$  , フライングキャパシタ  $C_{FC1}$  と  $C_{FC2}$  の電圧を  $E$  に制御する。なお、電位の基準点は直流キャパシタ  $C_{DC1}$  と  $C_{DC2}$  の共通接続点である端子 3 とする。

## 【 0 0 5 6 】

また、各パターン 1 ~ 4 でのスイッチング素子  $S_{1,1}$  ,  $S_{1,2}$  ,  $S_{2,1}$  ,  $S_{2,2}$  の状態と端子 2 , 2' , 4 , 4' の電位を表 1 に示す。なお、表 1 では、 $S_{1,1} : OFF$  ,  $S_{1,2} : ON$  の状態の時  $S_{1,1} ( / S_{1,2} ) = 0$  ,  $S_{1,1} : ON$  ,  $S_{1,2} : OFF$  の状態の時  $S_{1,1} ( / S_{1,2} ) = 1$  と示す。なお、 $S_{2,1} ( / S_{2,2} )$  についても同様である。

## 【 0 0 5 7 】

## 【 表 1 】

パターン	$S_{1,1} ( / S_{1,2} )$	$S_{2,1} ( / S_{2,2} )$	端子 2	端子 2'	端子 4	端子 4'
1	0	0	-E	0	E	2E
2	1	0	-2E	-E	E	2E
3	0	1	-E	0	0	E
4	1	1	-2E	-E	0	E

## 【 0 0 5 8 】

〔 パターン 1 〕  $S_{2,2} : ON$  ,  $S_{2,1} : OFF$  ,  $S_{1,2} : ON$  ,  $S_{1,1} : OFF$

端子 4' は  $2E$  , 端子 4 は  $E$  , 端子 2' は  $0$  , 端子 2 は  $-E$  の電位となる。

## 【 0 0 5 9 】

〔 パターン 2 〕  $S_{2,2} : ON$  ,  $S_{2,1} : OFF$  ,  $S_{1,2} : OFF$  ,  $S_{1,1} : ON$

端子 4' は  $2E$  , 端子 4 は  $E$  , 端子 2' は  $-E$  , 端子 2 は  $-2E$  の電位となる。

## 【 0 0 6 0 】

10

20

30

40

50

〔パターン3〕  $S_{2,2} : OFF, S_{2,1} : ON, S_{1,2} : ON, S_{1,1} : OFF$   
 端子4'はE, 端子4は0, 端子2'は0, 端子2は-Eの電位となる。

【0061】

〔パターン4〕  $S_{2,2} : OFF, S_{2,1} : ON, S_{1,2} : OFF, S_{1,1} : ON$   
 端子4'はE, 端子4は0, 端子2'は-E, 端子2は-2Eの電位となる。

【0062】

上記のように、パターン1からパターン4により、端子4'には2EかEの電位を、端子4にはEか0の電位を、端子2'には0か-Eの電位を、端子2には-Eか-2Eの電位を出力することができる。すなわち、スイッチング素子  $S_{1,1}, S_{1,2}, S_{2,1}, S_{2,2}$  を選択的にON, OFFすることにより、端子2, 2', 4, 4'から-2E, -E, 0, E, 2Eの5レベルの電位を出力することができる。

10

【0063】

そのため、電圧選択回路によって端子4, 4', 2, 2'のうちいずれかの端子電位を選択することにより、2E, E, 0, -E, -2Eの5レベルの電圧を出力端子OUT\_U, OUT\_V, OUT\_Wから出力することが可能となる。

【0064】

例えば、U相の電圧選択回路において、スイッチング素子  $S_{u8}, S_{u10}$  をONとし、その他のスイッチング素子をOFFとすることにより、端子2の電位を出力端子OUT\_Uから出力することができる。同様に、スイッチング素子  $S_{u7}, S_{u10}$  をONとすることにより端子2'の電位を出力端子OUT\_Uから出力し、スイッチング素子  $S_{u6}, S_{u9}$  をONとすることにより端子4の電位を出力端子OUT\_Uから出力し、スイッチング素子  $S_{u5}, S_{u9}$  をONとすることにより端子4'の電位を出力端子OUT\_Uから出力することができる。V相, W相についても同様である。

20

【0065】

以上示したように、本実施形態4におけるマルチレベル電力変換装置によれば、フライングキャパシタ  $C_{FC1}, C_{FC2}$  を三相で共通化しており、三相5レベルの電力変換装置を2個のフライングキャパシタで実現することができる。図16に示す特許文献1の5レベル電力変換装置とフライングキャパシタの個数を比較すると、特許文献1では三相合計で6個であるのに対し、本実施形態4では三相合計でも2個であるため、フライングキャパシタの個数を低減することができている。その結果、装置の小型化を図ることが可能となる。

30

【0066】

なお、前記パターン1~4には、フライングキャパシタの両端端子4', 4, 2', 2から2E, 0, -2Eの電位を同時に出力するパターンはない。したがって、図8に示す出力端子OUT\_U, OUT\_V, OUT\_Wから表2に示す組み合わせの電位を同時に出力することができない。

【0067】

【表2】

出力端子	OUT_U	OUT_V	OUT_W
組み合わせ1	2E	0	-2E
組み合わせ2	2E	-2E	0
組み合わせ3	0	2E	-2E
組み合わせ4	0	-2E	0
組み合わせ5	-2E	2E	0
組み合わせ6	-2E	0	2E

40

【0068】

そのため、本実施形態4におけるマルチレベル電力変換装置では、出力できない電位の組み合わせがあることを考慮してU相, V相, W相の電圧選択回路におけるスイッチング

50

素子を制御する必要があり、U相，V相，W相の各相で独立して電圧選択回路を制御することができない。

【0069】

また、図8に示す回路は一例であり、高電圧化のために各スイッチング素子を2直列以上にした回路でもよく、大電流化のために各スイッチング素子を2並列以上にした回路でもよい。

【0070】

[実施形態5]

次に、本実施形態5におけるマルチレベル電力変換装置を図10に基づいて説明する。本実施形態5におけるマルチレベル電力変換装置は、実施形態4におけるマルチレベル電力変換装置に対し、各基本セルの端子 $2n$ と $2n'$ の間に、スイッチング素子 $S_{n,3}$ を挿入した構成である。換言すると、フライングキャパシタ $C_{FCn}$ の両端端子のうち一方と、電圧選択回路の入力端子との間にスイッチング素子 $S_{n,3}$ を挿入した構成である。

【0071】

本実施形態5では、端子 $2'$ とフライングキャパシタ $C_{FC1}$ との間にスイッチング素子 $S_{1,3}$ が介挿され、端子4とフライングキャパシタ $C_{FC2}$ との間にスイッチング素子 $S_{2,3}$ が介挿されている。その他の構成は実施形態4と同様である。

【0072】

この追加したスイッチング素子 $S_{1,3}$ ， $S_{2,3}$ によって、端子 $4'$ ， $4$ ， $2'$ ， $2$ から出力できる電位のパターン数が増加する。

【0073】

具体例について説明する。まず、直流キャパシタ $C_{DC1}$ ， $C_{DC2}$ の電圧を $2E$ ，フライングキャパシタ $C_{FC1}$ ， $C_{FC2}$ の電圧を $E$ に制御する。なお、電位の基準点は直流キャパシタ $C_{DC1}$ と $C_{DC2}$ の共通接続点である端子3とする。

【0074】

例えば、スイッチング素子 $S_{2,2} : ON$ 、 $S_{2,3} : OFF$ ， $S_{2,1} : ON$ 、 $S_{1,2} : ON$ 、 $S_{1,3} : OFF$ 、 $S_{1,1} : ON$ の時、各端子の電位は、 $4' : 2E$ 、 $4 : 0$ 、 $2 : 0'$ 、 $2 : -2E$ となる。すなわち、端子5および端子1の電位と同時に直流キャパシタ $C_{DC1}$ ， $C_{DC2}$ の共通接続点（すなわち、端子3）の電位を、端子 $4'$ ， $4$ ， $2'$ ， $2$ に出力できる。この端子 $4'$ ， $4$ ， $2'$ ， $2$ から出力された $2E$ ， $0$ ， $-2E$ の電位を、電圧選択回路のスイッチング素子を $ON$ ， $OFF$ して選択することにより、実施形態4ではなかった電位（ $2E$ 、 $0$ 、 $-2E$ ）の出力端子 $OUT\_U$ ， $OUT\_V$ ， $OUT\_W$ からの同時出力が可能となる。

【0075】

したがって、本実施形態5では、 $2E$ ， $E$ ， $0$ ， $-E$ ， $-2E$ の全ての組み合わせでの三相出力が可能となり、実施形態4ではできなかったU相，V相，W相の各相で独立して電圧選択回路を制御することが可能となる。

【0076】

また、実施形態4と同様に、3相5レベルの電力変換装置をフライングキャパシタ2個で実現できるため、装置の小型化が可能となる。

【0077】

[実施形態6]

次に、本実施形態6におけるマルチレベル電力変換装置を図11に基づいて説明する。

【0078】

本実施形態6におけるマルチレベル電力変換装置は、実施形態4におけるマルチレベル電力変換装置の電圧選択回路に対して、各相の出力端子 $OUT\_U$ ， $OUT\_V$ ， $OUT\_W$ と端子3との間に、それぞれ互いに逆の耐圧方向に制御できる双方向スイッチを介挿したものである。双方向スイッチの構成方法は数種類ある。図11では、スイッチング素子 $S_{u11}$ ， $S_{u12}$ を逆向きに直列接続する構成の双方向スイッチを示す。V相，W相についても同様である。

10

20

30

40

50

## 【 0 0 7 9 】

また、この構成は、実施形態 3 におけるマルチレベル電力変換装置において、 $M = 3$ ， $N = 2$  とし、各相の電圧選択回路との接続線  $L_1$ ， $L_5$  を未接続とし、接続線  $L_3$  を接続した構成に相当する。

## 【 0 0 8 0 】

このように、端子 3、すなわち、直流キャパシタ  $C_{DC1}$  と  $C_{DC2}$  の共通接続点と出力端子  $OUT\_U$ ， $OUT\_V$ ， $OUT\_W$  間を双方向スイッチで接続することにより、実施形態 5 と同様に  $2E$ ， $0$ ， $-2E$  の同時出力パターンが可能となる。その結果、実施形態 4 と比較して基本回路から出力される電位のパターンが増加する。

## 【 0 0 8 1 】

例えば、出力端子から  $OUT\_U = 0$ ， $OUT\_V = 2E$ ， $OUT\_W = -2E$  をそれぞれ出力するときの動作を説明する。ここで、実施形態 5 と同様に、直流キャパシタ  $C_{DC1}$  と  $C_{DC2}$  の電圧を  $2E$ ，フライングキャパシタ  $C_{FC1}$  と  $C_{FC2}$  の電圧を  $E$  に制御する。また、電位の基準点は直流キャパシタ  $C_{DC1}$  と  $C_{DC2}$  の共通接続点である端子 3 とする。

## 【 0 0 8 2 】

[  $S_{2,2} : ON$ 、 $S_{2,1} : OFF$ 、 $S_{1,2} : OFF$ 、 $S_{1,1} : ON$  ]

上記のような場合、各端子の電位は、 $4' : 2E$ 、 $4 : E$ 、 $3 : 0$ 、 $2' : -E$ 、 $2 : -2E$  となる。また、スイッチング素子  $S_{u11}$ ， $S_{u12}$ ， $S_{v5}$ ， $S_{v9}$ ， $S_{w8}$ ， $S_{w10}$  を  $ON$  とし、その他のスイッチング素子を  $OFF$  させることにより、各出力端子において、 $OUT\_U = 0$ ， $OUT\_V = 2E$ ， $OUT\_W = -2E$  を出力することが可能となる。

## 【 0 0 8 3 】

また、上記の他にも電圧選択回路のスイッチングパターンを変えることにより、各出力端子  $OUT\_U$ ， $OUT\_V$ ， $OUT\_W$  から他の組み合わせの  $2E$ ， $0$ ， $2E$  の電位を同時に出力することが可能である（例えば、 $OUT\_U = 2E$ ， $OUT\_V = 0$ ， $OUT\_W = -2E$ ）。

## 【 0 0 8 4 】

したがって、本実施形態 6 では、 $(2E, E, 0, -E, -2E)$  の全ての組み合わせでの三相出力が可能となり、実施形態 4 ではできなかった  $U$  相， $V$  相， $W$  相の各相で独立して電圧選択回路を制御することが可能となる。

## 【 0 0 8 5 】

また、実施形態 4 と同様に、3 相 5 レベル電力変換装置をフライングキャパシタ 2 個で実現できるため、装置の小型化が可能となる。

## 【 0 0 8 6 】

[ 実施形態 7 ]

( 1 ) 回路構成

次に、本実施形態 7 におけるマルチ ( 7 ) レベル電力変換装置を図 1 2 に基づいて説明する。

## 【 0 0 8 7 】

本実施形態 7 におけるマルチ ( 7 ) レベル電力変換装置は、実施形態 2 におけるマルチレベル電力変換装置に対して、 $N = 3$ ， $M = 3$  とした構成であり、7 レベルの相電圧を出力するものである。

## 【 0 0 8 8 】

具体的には、基本回路は前記基本セルを 3 つ直列接続して構成される。基本回路の端子 1，7 間には直流キャパシタ  $C_{DC1}$ ， $C_{DC2}$ ， $C_{DC3}$  が直列接続され、直流キャパシタ  $C_{DC1}$ ， $C_{DC2}$  の共通接続点が基本回路の端子 3 と接続され、直流キャパシタ  $C_{DC2}$ ， $C_{DC3}$  の共通接続点が基本回路の端子 5 と接続される。

## 【 0 0 8 9 】

また、前記基本回路には、 $U$  相， $V$  相， $W$  相の電圧選択回路が接続される。 $U$  相では、基本回路の端子  $6'$  と端子 6 との間にスイッチング素子  $S_{u13}$ ， $S_{u14}$  が直列接続さ

10

20

30

40

50

れ、端子4'と端子4との間にスイッチング素子 $S_{u15}$ 、 $S_{u16}$ が直列接続され、端子2'と端子2との間にスイッチング素子 $S_{u17}$ 、 $S_{u18}$ が直列接続される。そして、スイッチング素子 $S_{u13}$ 、 $S_{u14}$ の共通接続点とスイッチング素子 $S_{u17}$ 、 $S_{u18}$ の共通接続点との間にスイッチング素子 $S_{u19}$ 、 $S_{u20}$ 、 $S_{u21}$ 、 $S_{u22}$ が直列接続される。さらに、スイッチング素子 $S_{u19}$ 、 $S_{u20}$ の共通接続点とスイッチング素子 $S_{u21}$ 、 $S_{u22}$ の共通接続点との間にダイオード $D_{u1}$ 、 $D_{u2}$ が介挿され、このダイオード $D_{u1}$ 、 $D_{u2}$ の共通接続点とスイッチング素子 $S_{u15}$ 、 $S_{u16}$ との共通接続点とが接続される。また、スイッチング素子 $S_{u20}$ と $S_{u21}$ との共通接続点がU相の出力端子 $OUT\_U$ となる。また、V相、W相についても同様に電圧選択回路が構成される。

10

## 【0090】

## (2) マルチレベル電力変換装置のスイッチングパターン生成

本実施形態7におけるマルチレベル電力変換装置の動作について説明する。ここで、直流キャパシタ $C_{DC1}$ 、 $C_{DC2}$ 、 $C_{DC3}$ の電圧を $2E$ 、フライングキャパシタ $C_{FC1}$ 、 $C_{FC2}$ 、 $C_{FC3}$ の電圧を $E$ に制御する。なお、電位の基準点は端子1とする。

## 【0091】

また、基本回路における各パターンでのスイッチング素子 $S_{1,1}$ 、 $S_{1,2}$ 、 $S_{2,1}$ 、 $S_{2,2}$ 、 $S_{3,1}$ 、 $S_{3,2}$ の状態と端子2、2'、4、4'、6、6'の電位を表3に示す。なお、表3では、 $S_{1,1}: OFF$ 、 $S_{1,2}: ON$ の状態の時 $S_{1,1}(/S_{1,2}) = 0$ 、 $S_{1,1}: ON$ 、 $S_{1,2}: OFF$ の状態の時 $S_{1,1}(/S_{1,2}) = 1$ と示す。なお、 $S_{2,1}(/S_{2,2})$ 、 $S_{3,1}(/S_{3,2})$ についても同様である。

20

## 【0092】

## 【表3】

パターン	$S_{1,1}$ ( $/S_{1,2}$ )	$S_{2,1}$ ( $/S_{2,2}$ )	$S_{3,1}$ ( $/S_{3,2}$ )	端子2	端子2'	端子4	端子4'	端子6	端子6'
1	0	0	0	E	2E	3E	4E	5E	6E
2	0	1	0	E	2E	2E	3E	5E	6E
3	0	0	1	E	2E	3E	4E	4E	5E
4	0	1	1	E	2E	2E	3E	4E	5E
5	1	0	0	0	E	3E	4E	5E	6E
6	1	1	0	0	E	2E	3E	5E	6E
7	1	0	1	0	E	3E	4E	4E	5E
8	1	1	1	0	E	2E	3E	4E	5E

30

## 【0093】

〔パターン1〕 $S_{1,1}: OFF$ 、 $S_{1,2}: ON$ 、 $S_{2,1}: OFF$ 、 $S_{2,2}: ON$ 、 $S_{3,1}: OFF$ 、 $S_{3,2}: ON$

端子2はE、端子2'は2E、端子4は3E、端子4'は4E、端子6は5E、端子6'は6Eの電位となる。

## 【0094】

〔パターン2〕 $S_{1,1}: OFF$ 、 $S_{1,2}: ON$ 、 $S_{2,1}: ON$ 、 $S_{2,2}: OFF$ 、 $S_{3,1}: OFF$ 、 $S_{3,2}: ON$

端子2はE、端子2'は2E、端子4は2E、端子4'は3E、端子6は5E、端子6'は6Eの電位となる。

40

## 【0095】

〔パターン3〕 $S_{1,1}: OFF$ 、 $S_{1,2}: ON$ 、 $S_{2,1}: OFF$ 、 $S_{2,2}: ON$ 、 $S_{3,1}: ON$ 、 $S_{3,2}: OFF$

端子2はE、端子2'は2E、端子4は3E、端子4'は4E、端子6は4E、端子6'は5Eの電位となる。

## 【0096】

50

〔パターン4〕 $S_{1,1} : OFF, S_{1,2} : ON, S_{2,1} : ON, S_{2,2} : OFF, S_{3,1} : ON, S_{3,2} : OFF$

端子2はE, 端子2'は2E, 端子4は2E, 端子4'は3E, 端子6は4E, 端子6'は5Eの電位となる。

【0097】

〔パターン5〕 $S_{1,1} : ON, S_{1,2} : OFF, S_{2,1} : OFF, S_{2,2} : ON, S_{3,1} : OFF, S_{3,2} : ON$

端子2は0, 端子2'はE, 端子4は3E, 端子4'は4E, 端子6は5E, 端子6'は6Eの電位となる。

【0098】

〔パターン6〕 $S_{1,1} : ON, S_{1,2} : OFF, S_{2,1} : ON, S_{2,2} : OFF, S_{3,1} : OFF, S_{3,2} : ON$

端子2は0, 端子2'はE, 端子4は2E, 端子4'は3E, 端子6は5E, 端子6'は6Eの電位となる。

【0099】

〔パターン7〕 $S_{1,1} : ON, S_{1,2} : OFF, S_{2,1} : OFF, S_{2,2} : ON, S_{3,1} : ON, S_{3,2} : OFF$

端子2は0, 端子2'はE, 端子4は3E, 端子4'は4E, 端子6は4E, 端子6'は5Eの電位となる。

【0100】

〔パターン8〕 $S_{1,1} : ON, S_{1,2} : OFF, S_{2,1} : ON, S_{2,2} : OFF, S_{3,1} : ON, S_{3,2} : OFF$

端子2は0, 端子2'はE, 端子4は2E, 端子4'は3E, 端子6は4E, 端子6'は5Eの電位となる。

【0101】

上記のように、パターン1からパターン8により、端子2には0かEの電位を、端子2'には2EかEの電位を、端子4には2Eか3Eの電位を、端子4'には3Eか4Eの電位を、端子6には4Eか5Eの電位を、端子6'には5Eか6Eの電位を出力できる。そのため、電圧選択回路によって端子2, 2', 4, 4', 6, 6'のうちいずれかを選択することにより、0, E, 2E, 3E, 4E, 5E, 6Eの7レベルの電位を出力端子OUT\_U, OUT\_V, OUT\_Wから出力することが可能となる。

【0102】

例えば、U相の電圧選択回路におけるスイッチング素子のうち $S_{u13}, S_{u19}, S_{u20}$ をONとし、その他のスイッチング素子をOFFとすることにより、端子6'の電位をU相の出力端子OUT\_Uから出力させることができる。また、電圧選択回路のスイッチング素子を選択してONすることにより、その他の端子(6, 4', 4, 2', 2)の電位をU相の出力端子OUT\_Uから出力することができる。V相, W相についても同様である。

【0103】

以上示したように、本実施形態7におけるマルチ(7)レベル電力変換装置によれば、フライングキャパシタ $C_{FC1}, C_{FC2}, C_{FC3}$ を三相で共通化しており、三相7レベルの電力変換装置を3個のフライングキャパシタで実現することができる。そのため、フライングキャパシタの個数を低減させることができ、装置の小型化を図ることが可能となる。

【0104】

[実施形態8]

次に、本実施形態8におけるマルチレベル電力変換装置を図13に基づいて説明する。

【0105】

本実施形態8におけるマルチレベル電力変換装置は、実施形態2におけるマルチレベル電力変換装置に対して、 $N = 4, M = 3$ とした構成である。

【0106】

10

20

30

40

50

具体的には、基本回路は前記基本セルを4つ直列接続して構成される。基本回路の端子1, 9間には直流キャパシタ $C_{DC1}$ ,  $C_{DC2}$ ,  $C_{DC3}$ ,  $C_{DC4}$ が順次直列接続され、直流キャパシタ $C_{DC1}$ ,  $C_{DC2}$ の共通接続点が基本回路の端子3と接続され、直流キャパシタ $C_{DC2}$ ,  $C_{DC3}$ の共通接続点が基本回路の端子5と接続され、直流キャパシタ $C_{DC3}$ ,  $C_{DC4}$ の共通接続点が基本回路の端子7と接続される。

【0107】

また、前記基本回路には、U相, V相, W相の電圧選択回路が接続される。

【0108】

電圧選択回路は、U相において基本回路の端子8'と端子8との間にスイッチング素子 $S_{u23}$ ,  $S_{u24}$ が直列接続され、端子6'と端子6との間にスイッチング素子 $S_{u25}$ ,  $S_{u26}$ が直列接続され、端子4'と端子4との間にスイッチング素子 $S_{u27}$ ,  $S_{u28}$ が直列接続され、端子2'と端子2との間にスイッチング素子 $S_{u29}$ ,  $S_{u30}$ が直列接続される。そして、スイッチング素子 $S_{u23}$ ,  $S_{u24}$ の共通接続点とスイッチング素子 $S_{u29}$ ,  $S_{u30}$ の共通接続点との間にスイッチング素子 $S_{u31}$ ,  $S_{u32}$ が直列接続される。

10

【0109】

さらに、スイッチング素子 $S_{u25}$ ,  $S_{u26}$ の共通接続点とスイッチング素子 $S_{u31}$ ,  $S_{u32}$ の共通接続点との間にスイッチング素子 $S_{u33}$ ,  $S_{u34}$ を逆向きに直列接続した双方向スイッチが介挿され、スイッチング素子 $S_{u27}$ ,  $S_{u28}$ の共通接続点とスイッチング素子 $S_{u31}$ ,  $S_{u32}$ の共通接続点との間にスイッチング素子 $S_{u35}$ ,  $S_{u36}$ を逆向きに直列接続した双方向スイッチが介挿される。また、スイッチング素子 $S_{u31}$ と $S_{u32}$ との共通接続点がU相の出力端子OUT\_Uとなる。また、V相, W相についても同様に電圧選択回路が構成される。

20

【0110】

(2) マルチレベル電力変換装置のスイッチングパターン生成

本実施形態8におけるマルチレベル電力変換装置の動作について説明する。ここで、直流キャパシタ $C_{DC1}$ ,  $C_{DC2}$ ,  $C_{DC3}$ ,  $C_{DC4}$ の電圧を $2E$ 、フライイングキャパシタ $C_{FC1}$ ,  $C_{FC2}$ ,  $C_{FC3}$ ,  $C_{FC4}$ の電圧を $E$ に制御する。なお、電位の基準点は端子5とする。

【0111】

また、基本回路における各パターンでの各スイッチング素子 $S_{1.1}$ ,  $S_{1.2}$ ,  $S_{2.1}$ ,  $S_{2.2}$ ,  $S_{3.1}$ ,  $S_{3.2}$ ,  $S_{4.1}$ ,  $S_{4.2}$ の状態と各端子2, 2', 4, 4', 6, 6', 8, 8'の電位を表4に示す。なお、表4では、 $S_{1.1} : OFF$ ,  $S_{1.2} : ON$ の状態の時 $S_{1.1} (/ S_{1.2}) = 0$ 、 $S_{1.1} : ON$ ,  $S_{1.2} : OFF$ の状態の時 $S_{1.1} (/ S_{1.2}) = 1$ と示す。なお、 $S_{2.1} (/ S_{2.2})$ ,  $S_{3.1} (/ S_{3.2})$ ,  $S_{4.1} (/ S_{4.2})$ についても同様である。

30

【0112】

【表 4】

パターン	$S_{1,1}$ ( $S_{1,2}$ )	$S_{2,1}$ ( $S_{2,2}$ )	$S_{3,1}$ ( $S_{3,2}$ )	$S_{4,1}$ ( $S_{4,2}$ )	端子 2	端子 2'	端子 4	端子 4'	端子 6	端子 6'	端子 8	端子 8'
1	0	0	0	0	-3E	-2E	-E	0	E	2E	3E	4E
2	0	0	0	1	-3E	-2E	-E	0	E	2E	2E	3E
3	0	0	1	0	-3E	-2E	-E	0	0	E	3E	4E
4	0	0	1	1	-3E	-2E	-E	0	0	E	2E	3E
5	0	1	0	0	-3E	-2E	-2E	-E	E	2E	3E	4E
6	0	1	0	1	-3E	-2E	-2E	-E	E	2E	2E	3E
7	0	1	1	0	-3E	-2E	-2E	-E	0	E	3E	4E
8	0	1	1	1	-3E	-2E	-2E	-E	0	E	2E	3E
9	1	0	0	0	-4E	-3E	-E	0	E	2E	3E	4E
10	1	0	0	1	-4E	-3E	-E	0	E	2E	2E	3E
11	1	0	1	0	-4E	-3E	-E	0	E	2E	3E	4E
12	1	0	1	1	-4E	-3E	-E	0	0	E	2E	3E
13	1	1	0	0	-4E	-3E	-E	-E	E	2E	3E	4E
14	1	1	0	1	-4E	-3E	-2E	-E	E	2E	2E	3E
15	1	1	1	0	-4E	-3E	-2E	-E	0	E	3E	4E
16	1	1	1	1	-4E	-3E	-2E	-E	0	E	2E	3E

10

20

## 【0113】

〔パターン1〕 $S_{1,1}$ : OFF,  $S_{1,2}$ : ON,  $S_{2,1}$ : OFF,  $S_{2,2}$ : ON,  $S_{3,1}$ : OFF,  $S_{3,2}$ : ON,  $S_{4,1}$ : OFF,  $S_{4,2}$ : ON

端子2は-3E, 端子2'は-2E, 端子4は-E, 端子4'は0, 端子6はE, 端子6'は2E, 端子8は3E, 端子8'は4Eの電位となる。

## 【0114】

〔パターン2〕 $S_{1,1}$ : OFF,  $S_{1,2}$ : ON,  $S_{2,1}$ : OFF,  $S_{2,2}$ : ON,  $S_{3,1}$ : OFF,  $S_{3,2}$ : ON,  $S_{4,1}$ : ON,  $S_{4,2}$ : OFF

端子2は-3E, 端子2'は-2E, 端子4は-E, 端子4'は0, 端子6はE, 端子6'は2E, 端子8は2E, 端子8'は3Eの電位となる。

30

## 【0115】

〔パターン3〕 $S_{1,1}$ : OFF,  $S_{1,2}$ : ON,  $S_{2,1}$ : OFF,  $S_{2,2}$ : ON,  $S_{3,1}$ : ON,  $S_{3,2}$ : OFF,  $S_{4,1}$ : OFF,  $S_{4,2}$ : ON

端子2は-3E, 端子2'は-2E, 端子4は-E, 端子4'は0, 端子6は0, 端子6'はE, 端子8は3E, 端子8'は4Eの電位となる。

## 【0116】

〔パターン4〕 $S_{1,1}$ : OFF,  $S_{1,2}$ : ON,  $S_{2,1}$ : OFF,  $S_{2,2}$ : ON,  $S_{3,1}$ : ON,  $S_{3,2}$ : OFF,  $S_{4,1}$ : ON,  $S_{4,2}$ : OFF

端子2は-3E, 端子2'は-2E, 端子4は-E, 端子4'は0, 端子6は0, 端子6'はE, 端子8は2E, 端子8'は3Eの電位となる。

40

## 【0117】

〔パターン5〕 $S_{1,1}$ : OFF,  $S_{1,2}$ : ON,  $S_{2,1}$ : ON,  $S_{2,2}$ : OFF,  $S_{3,1}$ : OFF,  $S_{3,2}$ : ON,  $S_{4,1}$ : OFF,  $S_{4,2}$ : ON

端子2は-3E, 端子2'は-2E, 端子4は-2E, 端子4'は-E, 端子6はE, 端子6'は2E, 端子8は3E, 端子8'は4Eの電位となる。

## 【0118】

〔パターン6〕 $S_{1,1}$ : OFF,  $S_{1,2}$ : ON,  $S_{2,1}$ : ON,  $S_{2,2}$ : OFF,  $S_{3,1}$ : OFF,  $S_{3,2}$ : ON,  $S_{4,1}$ : ON,  $S_{4,2}$ : OFF

端子2は-3E, 端子2'は-2E, 端子4は-2E, 端子4'は-E, 端子6はE, 端子6'は2E, 端子8は2E, 端子8'は3Eの電位となる。

50

## 【0119】

〔パターン7〕 $S_{1,1} : OFF, S_{1,2} : ON, S_{2,1} : ON, S_{2,2} : OFF, S_{3,1} : ON, S_{3,2} : OFF, S_{4,1} : OFF, S_{4,2} : ON$

端子2は-3E, 端子2'は-2E, 端子4は-2E, 端子4'は-E, 端子6は0, 端子6'はE, 端子8は3E, 端子8'は4Eの電位となる。

## 【0120】

〔パターン8〕 $S_{1,1} : OFF, S_{1,2} : ON, S_{2,1} : ON, S_{2,2} : OFF, S_{3,1} : ON, S_{3,2} : OFF, S_{4,1} : ON, S_{4,2} : OFF$

端子2は-3E, 端子2'は-2E, 端子4は-2E, 端子4'は-E, 端子6は0, 端子6'はE, 端子8は2E, 端子8'は3Eの電位となる。

10

## 【0121】

〔パターン9〕 $S_{1,1} : ON, S_{1,2} : OFF, S_{2,1} : OFF, S_{2,2} : ON, S_{3,1} : OFF, S_{3,2} : ON, S_{4,1} : OFF, S_{4,2} : ON$

端子2は-4E, 端子2'は-3E, 端子4は-E, 端子4'は0, 端子6はE, 端子6'は2E, 端子8は3E, 端子8'は4Eの電位となる。

## 【0122】

〔パターン10〕 $S_{1,1} : ON, S_{1,2} : OFF, S_{2,1} : OFF, S_{2,2} : ON, S_{3,1} : OFF, S_{3,2} : ON, S_{4,1} : ON, S_{4,2} : OFF$

端子2は-4E, 端子2'は-3E, 端子4は-E, 端子4'は0, 端子6はE, 端子6'は2E, 端子8は2E, 端子8'は3Eの電位となる。

20

## 【0123】

〔パターン11〕 $S_{1,1} : ON, S_{1,2} : OFF, S_{2,1} : OFF, S_{2,2} : ON, S_{3,1} : ON, S_{3,2} : OFF, S_{4,1} : OFF, S_{4,2} : ON$

端子2は-4E, 端子2'は-3E, 端子4は-E, 端子4'は0, 端子6はE, 端子6'は2E, 端子8は3E, 端子8'は4Eの電位となる。

## 【0124】

〔パターン12〕 $S_{1,1} : ON, S_{1,2} : OFF, S_{2,1} : OFF, S_{2,2} : ON, S_{3,1} : ON, S_{3,2} : OFF, S_{4,1} : ON, S_{4,2} : OFF$

端子2は-4E, 端子2'は-3E, 端子4は-E, 端子4'は0, 端子6は0, 端子6'はE, 端子8は2E, 端子8'は3Eの電位となる。

30

## 【0125】

〔パターン13〕 $S_{1,1} : ON, S_{1,2} : OFF, S_{2,1} : ON, S_{2,2} : OFF, S_{3,1} : OFF, S_{3,2} : ON, S_{4,1} : OFF, S_{4,2} : ON$

端子2は-4E, 端子2'は-3E, 端子4は-E, 端子4'は-E, 端子6はE, 端子6'は2E, 端子8は3E, 端子8'は4Eの電位となる。

## 【0126】

〔パターン14〕 $S_{1,1} : ON, S_{1,2} : OFF, S_{2,1} : ON, S_{2,2} : OFF, S_{3,1} : OFF, S_{3,2} : ON, S_{4,1} : ON, S_{4,2} : OFF$

端子2は-4E, 端子2'は-3E, 端子4は-2E, 端子4'は-E, 端子6はE, 端子6'は2E, 端子8は2E, 端子8'は3Eの電位となる。

40

## 【0127】

〔パターン15〕 $S_{1,1} : ON, S_{1,2} : OFF, S_{2,1} : ON, S_{2,2} : OFF, S_{3,1} : ON, S_{3,2} : OFF, S_{4,1} : OFF, S_{4,2} : ON$

端子2は-4E, 端子2'は-3E, 端子4は-2E, 端子4'は-E, 端子6は0, 端子6'はE, 端子8は3E, 端子8'は4Eの電位となる。

## 【0128】

〔パターン16〕 $S_{1,1} : ON, S_{1,2} : OFF, S_{2,1} : ON, S_{2,2} : OFF, S_{3,1} : ON, S_{3,2} : OFF, S_{4,1} : ON, S_{4,2} : OFF$

端子2は-4E, 端子2'は-3E, 端子4は-2E, 端子4'は-E, 端子6は0, 端子6'はE, 端子8は2E, 端子8'は3Eの電位となる。

50

## 【 0 1 2 9 】

上記のように、パターン 1 からパターン 16 により、端子 2 には - 3 E か - 4 E の電位を、端子 2' には - 2 E か - 3 E の電位を、端子 4 には - E か - 2 E の電位を、端子 4' には 0 か - E の電位を、端子 6 には 0 か E の電位を、端子 6' には E か 2 E の電位を、端子 8 には 2 E か 3 E の電位を、端子 8' には 3 E か 4 E の電位を出力できる。そのため、電圧選択回路によって端子 2, 2', 4, 4', 6, 6', 8, 8' のうちいずれかを選択することにより、- 4 E, - 3 E, - 2 E, - E, 0, E, 2 E, 3 E, 4 E の 9 レベルの電位のうちいずれかの電位を出力端子 OUT\_\_U, OUT\_\_V, OUT\_\_W に出力することが可能となる。

## 【 0 1 3 0 】

例えば、U 相の電圧選択回路におけるスイッチング素子のうち  $S_{u23}$ ,  $S_{u31}$  を ON とし、その他のスイッチング素子を OFF とすることにより端子 8' の電位を U 相の出力端子 U\_\_OUT から出力させることができる。また、電圧選択回路のスイッチング素子を選択して ON することにより、その他の端子 ( 8, 6', 6, 4', 4, 2', 2 ) の電位を出力端子から出力することができる。

## 【 0 1 3 1 】

以上示したように、本実施形態 8 におけるマルチ ( 9 ) レベル電力変換装置によれば、フライングキャパシタ  $C_{FC1}$ ,  $C_{FC2}$ ,  $C_{FC3}$ ,  $C_{FC4}$  を三相で共通化しており、三相 9 レベルの電力変換装置を 4 個のフライングキャパシタで実現することができる。そのため、フライングキャパシタの個数を低減させることができ、装置の小型化を図ることが可能となる。

## 【 0 1 3 2 】

## [ 実施形態 9 ]

次に、本実施形態 9 におけるマルチレベル電力変換装置を図 14 に基づいて説明する。

## 【 0 1 3 3 】

## ( 1 ) 回路構成

本実施形態 9 におけるマルチレベル電力変換装置は、実施形態 3 におけるマルチレベル電力変換装置において、基本セルを 2 つ直列に接続した基本回路 (  $N = 2$  ) とし、この基本回路に対して 3 相の電圧選択回路を接続したものである。なお、接続線 L1, L5 を接続し L3 を未接続としている。

## 【 0 1 3 4 】

前記電圧選択回路は、U 相において、端子 4' に 2 つのスイッチング素子  $S_{u37}$ ,  $S_{u38}$  を逆向きに直列接続した双方向スイッチの一端が接続される。また、同様に、端子 4 にはスイッチング素子  $S_{u39}$ ,  $S_{u40}$  で構成された双方向スイッチの一端が接続され、端子 2' にはスイッチング素子  $S_{u41}$ ,  $S_{u42}$  で構成された双方向スイッチの一端が接続され、端子 2 にはスイッチング素子  $S_{u43}$ ,  $S_{u44}$  で構成された双方向スイッチの一端が接続される。

## 【 0 1 3 5 】

また、端子 5 と端子 1 との間には、スイッチング素子  $S_{u45}$ ,  $S_{u46}$ ,  $S_{u47}$ ,  $S_{u48}$  が直列接続される。前記スイッチング素子  $S_{u37}$ ,  $S_{u38}$  で構成された双方向スイッチとスイッチング素子  $S_{u39}$ ,  $S_{u40}$  で構成された双方向スイッチの他端は、スイッチング素子  $S_{u45}$ ,  $S_{u46}$  の共通接続点と接続され、前記スイッチング素子  $S_{u41}$ ,  $S_{u42}$  で構成された双方向スイッチとスイッチング素子  $S_{u43}$ ,  $S_{u44}$  で構成された双方向スイッチとの他端はスイッチング素子  $S_{u47}$ ,  $S_{u48}$  の共通接続点と接続される。

## 【 0 1 3 6 】

また、スイッチング素子  $S_{u46}$  と  $S_{u47}$  との共通接続点が U 相の出力端子 OUT\_\_U となる。また、V 相, W 相についても同様に電圧選択回路が構成される。

## 【 0 1 3 7 】

## ( 2 ) マルチレベル電力変換装置のスイッチングパターン生成

10

20

30

40

50

本実施形態 9 におけるマルチレベル電力変換装置によれば、実施形態 5, 6 と同様に、 $2E, 0, -2E$  の同時出力パターンが可能となる。

【0138】

例として、出力端子  $OUT\_U = 0, OUT\_V = 2E, OUT\_W = -2E$  を出力するときの動作を説明する。なお、電位の基準点は端子 3 とする。ここで、実施形態 5, 6 と同様に、直流キャパシタ  $C_{DC1}$  と  $C_{DC2}$  の電圧を  $2E$ 、フライングキャパシタ  $C_{FC1}$  と  $C_{FC2}$  の電圧を  $E$  に制御する。

【0139】

基本回路のスイッチング素子が  $S_{2,2} : OFF, S_{2,1} : ON, S_{1,2} : ON, S_{1,1} : OFF$  の時、各端子の電位は、 $5 : 2E, 4' : E, 4 : 0, 2' : 0, 2 : -E, 1 : -2E$  となる。そして、電圧選択回路においてスイッチング素子  $Su39, Su40, Su41, Su42, Su46, Su47, Sv45, Sv46, Sw47, Sw48$  を ON させることにより、出力端子において、 $OUT\_U = 0, OUT\_V = 2E, OUT\_W = -2E$  が出力できる。

【0140】

また、電圧選択回路のスイッチング素子を選択的に ON することにより、 $U, V, W$  各相と  $2E, 0, -2E$  の出力電圧とその他の組み合わせも可能である。

【0141】

すなわち、フライングキャパシタ  $C_{FC1}$  と  $C_{FC2}$  両端の電位を双方向スイッチにより、出力端子  $OUT\_U, OUT\_V, OUT\_W$  に独立に接続させることができる。

【0142】

したがって、本実施形態 9 では、 $2E, E, 0, -E, -2E$  の全ての組み合わせで三相出力が可能となり、実施形態 4 ではできなかった  $U$  相、 $V$  相、 $W$  相各相で独立してのパターン選択が可能となる。

【0143】

また、本実施形態 9 では、フライングキャパシタ  $C_{FC1}, C_{FC2}$  を  $U, V, W$  相の三相で共通化しており、3相5レベルの電力変換装置をフライングキャパシタ 2 個で実現できるため、装置の小型化が可能となる。

【0144】

[実施形態 10]

次に、本実施形態 10 におけるマルチレベル電力変換装置を図 15 に基づいて説明する。

【0145】

(1) 回路構成

本実施形態 10 におけるマルチレベル電力変換装置は、実施形態 1 におけるマルチレベル電力変換装置において、基本セルを 2 つ直列に接続した基本回路 ( $N = 2$ ) とし、この基本回路に対して 1 ステージの拡張回路 ( $K = 1$ ) と電圧選択回路から構成された相モジュールを 3 相 ( $M = 3$ ) 接続したものである。

【0146】

ここで、本実施形態 10 における拡張回路について説明する。基本回路の端子  $4', 4, 2', 2$  にはスイッチング素子  $Su1, Su2, Su3, Su4$  がそれぞれ接続される。そして、スイッチング素子  $Su3, Su4$  の間にフライングキャパシタ  $CU1$  が介挿され、スイッチング素子  $Su1, Su2$  の間にフライングキャパシタ  $CU2$  が介挿されている。

【0147】

また、フライングキャパシタ  $CU1$  の両端が端子  $2\_2, 2\_2'$ 、フライングキャパシタ  $CU2$  の両端が端子  $4\_2, 4\_2'$  となる。なお、 $V$  相、 $W$  相についても同様に構成される。

【0148】

次に、電圧選択回路について説明する。 $U$  相において、前記端子  $4\_2'$  と端子  $4\_2$

10

20

30

40

50

との間にスイッチング素子  $S_{u5}$  ,  $S_{u6}$  が直列に接続され、端子  $2\_2'$  と端子  $2\_2$  'との間にスイッチング素子  $S_{u7}$  ,  $S_{u8}$  が直列に介挿される。そして、スイッチング素子  $S_{u5}$  ,  $S_{u6}$  の共通接続点とスイッチング素子  $S_{u7}$  ,  $S_{u8}$  の共通接続点との間にスイッチング素子  $S_{u9}$  ,  $S_{u10}$  が直列に接続され、このスイッチング素子  $S_{u9}$  ,  $S_{u10}$  の共通接続点が U 相の出力端子  $OUT\_U$  となる。なお、V 相、W 相についても同様に構成される。

## 【0149】

## (2) マルチレベル電力変換装置のスイッチングパターン生成

ここで、本実施形態 10 におけるマルチレベル電力変換装置の動作について説明する。直流キャパシタ  $C_{DC1}$  ,  $C_{DC2}$  の電圧を  $2E$  , 基本回路のフライングキャパシタ  $C_{FC1}$  ,  $C_{FC2}$  の電圧を  $E$ 、拡張回路のフライングキャパシタ  $C_{U1}$  ,  $C_{U2}$  ,  $C_{V1}$  ,  $C_{V2}$  ,  $C_{W1}$  ,  $C_{W2}$  を  $E/2$  に制御する。なお、電位の基準点は端子 3 とする。

10

## 【0150】

また、基本回路と U 相の拡張回路におけるスイッチング素子  $S_{1,1}$  ,  $S_{1,2}$  ,  $S_{2,1}$  ,  $S_{2,2}$  ,  $S_{u1}$  ,  $S_{u2}$  ,  $S_{u3}$  ,  $S_{u4}$  の状態と、端子  $2\_2$  ,  $2\_2'$  ,  $4\_2$  ,  $4\_2'$  の電位を表 5 に示す。なお、表 5 では、 $S_{1,1} : OFF$  ,  $S_{1,2} : ON$  の状態の時  $S_{1,1} (/ S_{1,2}) = 0$ 、 $S_{1,1} : ON$  ,  $S_{1,2} : OFF$  の状態の時  $S_{1,1} (/ S_{1,2}) = 1$  と示す。なお、 $S_{2,1} (/ S_{2,2})$  ,  $S_{u1} (/ S_{u2})$  ,  $S_{u3} (/ S_{u4})$  についても同様である。

20

## 【0151】

## 【表 5】

パターン	$S_{1,1} (/ S_{1,2})$	$S_{2,1} (/ S_{2,2})$	$S_{u1} (/ S_{u2})$	$S_{u3} (/ S_{u4})$	端子 $2\_2$	端子 $2\_2'$	端子 $4\_2$	端子 $4\_2'$
1	0	0	0	0	-E	-E/2	E	3E/2
2	0	0	0	1	-E/2	0	E	3E/2
3	0	0	1	0	-E	-E/2	3E/2	2E
4	0	0	1	1	-E/2	0	3E/2	2E
5	0	1	0	0	-E	-E/2	0	E/2
6	0	1	0	1	-E/2	0	0	E/2
7	0	1	1	0	-E	-E/2	E/2	E
8	0	1	1	1	-E/2	0	E/2	E
9	1	0	0	0	-2E	-3E/2	E	3E/2
10	1	0	0	1	-3E/2	-E	E	3E/2
11	1	0	1	0	-2E	-3E/2	3E/2	2E
12	1	0	1	1	-3E/2	-E	3E/2	2E
13	1	1	0	0	-2E	-3E/2	0	E/2
14	1	1	0	1	-3E/2	-E	0	E/2
15	1	1	1	0	-2E	-3E/2	E/2	E
16	1	1	1	1	-3E/2	-E	E/2	E

30

40

## 【0152】

〔パターン 1〕  $S_{1,1} : OFF$  ,  $S_{1,2} : ON$  ,  $S_{2,1} : OFF$  ,  $S_{2,2} : ON$  ,  $S_{u1} : OFF$  ,  $S_{u2} : ON$  ,  $S_{u3} : OFF$  ,  $S_{u4} : ON$

50

端子 2<sub>\_\_</sub>2 は  $-E$  , 端子 2<sub>\_\_</sub>2' は  $-E/2$  , 端子 4<sub>\_\_</sub>2 は  $E$  , 端子 4<sub>\_\_</sub>2' は  $3E/2$  の電位となる。

【0153】

〔パターン 2〕  $S_{1,1} : OFF$  ,  $S_{1,2} : ON$  ,  $S_{2,1} : OFF$  ,  $S_{2,2} : ON$  ,  $S_{u1} : OFF$  ,  $S_{u2} : ON$  ,  $S_{u3} : ON$  ,  $S_{u4} : OFF$

端子 2<sub>\_\_</sub>2 は  $-E/2$  , 端子 2<sub>\_\_</sub>2' は  $0$  , 端子 4<sub>\_\_</sub>2 は  $E$  , 端子 4<sub>\_\_</sub>2' は  $3E/2$  の電位となる。

【0154】

〔パターン 3〕  $S_{1,1} : OFF$  ,  $S_{1,2} : ON$  ,  $S_{2,1} : OFF$  ,  $S_{2,2} : ON$  ,  $S_{u1} : ON$  ,  $S_{u2} : OFF$  ,  $S_{u3} : OFF$  ,  $S_{u4} : ON$

端子 2<sub>\_\_</sub>2 は  $-E$  , 端子 2<sub>\_\_</sub>2' は  $-E/2$  , 端子 4<sub>\_\_</sub>2 は  $3E/2$  , 端子 4<sub>\_\_</sub>2' は  $2E$  の電位となる。

【0155】

〔パターン 4〕  $S_{1,1} : OFF$  ,  $S_{1,2} : ON$  ,  $S_{2,1} : OFF$  ,  $S_{2,2} : ON$  ,  $S_{u1} : ON$  ,  $S_{u2} : OFF$  ,  $S_{u3} : ON$  ,  $S_{u4} : OFF$

端子 2<sub>\_\_</sub>2 は  $-E/2$  , 端子 2<sub>\_\_</sub>2' は  $0$  , 端子 4<sub>\_\_</sub>2 は  $3E/2$  , 端子 4<sub>\_\_</sub>2' は  $2E$  の電位となる。

【0156】

〔パターン 5〕  $S_{1,1} : OFF$  ,  $S_{1,2} : ON$  ,  $S_{2,1} : ON$  ,  $S_{2,2} : OFF$  ,  $S_{u1} : OFF$  ,  $S_{u2} : ON$  ,  $S_{u3} : OFF$  ,  $S_{u4} : ON$

端子 2<sub>\_\_</sub>2 は  $-E$  , 端子 2<sub>\_\_</sub>2' は  $-E/2$  , 端子 4<sub>\_\_</sub>2 は  $0$  , 端子 4<sub>\_\_</sub>2' は  $E/2$  の電位となる。

【0157】

〔パターン 6〕  $S_{1,1} : OFF$  ,  $S_{1,2} : ON$  ,  $S_{2,1} : ON$  ,  $S_{2,2} : OFF$  ,  $S_{u1} : OFF$  ,  $S_{u2} : ON$  ,  $S_{u3} : ON$  ,  $S_{u4} : OFF$

端子 2<sub>\_\_</sub>2 は  $-E/2$  , 端子 2<sub>\_\_</sub>2' は  $0$  , 端子 4<sub>\_\_</sub>2 は  $0$  , 端子 4<sub>\_\_</sub>2' は  $E/2$  の電位となる。

【0158】

〔パターン 7〕  $S_{1,1} : OFF$  ,  $S_{1,2} : ON$  ,  $S_{2,1} : ON$  ,  $S_{2,2} : OFF$  ,  $S_{u1} : ON$  ,  $S_{u2} : OFF$  ,  $S_{u3} : OFF$  ,  $S_{u4} : ON$

端子 2<sub>\_\_</sub>2 は  $-E$  , 端子 2<sub>\_\_</sub>2' は  $-E/2$  , 端子 4<sub>\_\_</sub>2 は  $E/2$  , 端子 4<sub>\_\_</sub>2' は  $E$  の電位となる。

【0159】

〔パターン 8〕  $S_{1,1} : OFF$  ,  $S_{1,2} : ON$  ,  $S_{2,1} : ON$  ,  $S_{2,2} : OFF$  ,  $S_{u1} : ON$  ,  $S_{u2} : OFF$  ,  $S_{u3} : ON$  ,  $S_{u4} : OFF$

端子 2<sub>\_\_</sub>2 は  $-E/2$  , 端子 2<sub>\_\_</sub>2' は  $0$  , 端子 4<sub>\_\_</sub>2 は  $E/2$  , 端子 4<sub>\_\_</sub>2' は  $E$  の電位となる。

【0160】

〔パターン 9〕  $S_{1,1} : ON$  ,  $S_{1,2} : OFF$  ,  $S_{2,1} : OFF$  ,  $S_{2,2} : ON$  ,  $S_{u1} : OFF$  ,  $S_{u2} : ON$  ,  $S_{u3} : OFF$  ,  $S_{u4} : ON$

端子 2<sub>\_\_</sub>2 は  $-2E$  , 端子 2<sub>\_\_</sub>2' は  $-3E/2$  , 端子 4<sub>\_\_</sub>2 は  $E$  , 端子 4<sub>\_\_</sub>2' は  $3E/2$  の電位となる。

【0161】

〔パターン 10〕  $S_{1,1} : ON$  ,  $S_{1,2} : OFF$  ,  $S_{2,1} : OFF$  ,  $S_{2,2} : ON$  ,  $S_{u1} : OFF$  ,  $S_{u2} : ON$  ,  $S_{u3} : ON$  ,  $S_{u4} : OFF$

端子 2<sub>\_\_</sub>2 は  $-3E/2$  , 端子 2<sub>\_\_</sub>2' は  $-E$  , 端子 4<sub>\_\_</sub>2 は  $E$  , 端子 4<sub>\_\_</sub>2' は  $3E/2$  の電位となる。

【0162】

〔パターン 11〕  $S_{1,1} : ON$  ,  $S_{1,2} : OFF$  ,  $S_{2,1} : OFF$  ,  $S_{2,2} : ON$  ,  $S_{u1} : ON$  ,  $S_{u2} : OFF$  ,  $S_{u3} : OFF$  ,  $S_{u4} : ON$

10

20

30

40

50

端子 2\_\_2 は  $-2E$  , 端子 2\_\_2' は  $-3E/2$  , 端子 4\_\_2 は  $3E/2$  , 端子 4\_\_2' は  $2E$  の電位となる。

## 【0163】

〔パターン12〕  $S_{1,1} : ON$  ,  $S_{1,2} : OFF$  ,  $S_{2,1} : OFF$  ,  $S_{2,2} : ON$  ,  $S_{u1} : ON$  ,  $S_{u2} : OFF$  ,  $S_{u3} : ON$  ,  $S_{u4} : OFF$

端子 2\_\_2 は  $-3E/2$  , 端子 2\_\_2' は  $-E$  , 端子 4\_\_2 は  $3E/2$  , 端子 4\_\_2' は  $2E$  の電位となる。

## 【0164】

〔パターン13〕  $S_{1,1} : ON$  ,  $S_{1,2} : OFF$  ,  $S_{2,1} : ON$  ,  $S_{2,2} : OFF$  ,  $S_{u1} : OFF$  ,  $S_{u2} : ON$  ,  $S_{u3} : OFF$  ,  $S_{u4} : ON$

端子 2\_\_2 は  $-2E$  , 端子 2\_\_2' は  $-3E/2$  , 端子 4\_\_2 は  $0$  , 端子 4\_\_2' は  $E/2$  の電位となる。

## 【0165】

〔パターン14〕  $S_{1,1} : ON$  ,  $S_{1,2} : OFF$  ,  $S_{2,1} : ON$  ,  $S_{2,2} : OFF$  ,  $S_{u1} : OFF$  ,  $S_{u2} : ON$  ,  $S_{u3} : ON$  ,  $S_{u4} : OFF$

端子 2\_\_2 は  $-3E/2$  , 端子 2\_\_2' は  $-E$  , 端子 4\_\_2 は  $0$  , 端子 4\_\_2' は  $E/2$  の電位となる。

## 【0166】

〔パターン15〕  $S_{1,1} : ON$  ,  $S_{1,2} : OFF$  ,  $S_{2,1} : ON$  ,  $S_{2,2} : OFF$  ,  $S_{u1} : ON$  ,  $S_{u2} : OFF$  ,  $S_{u3} : OFF$  ,  $S_{u4} : ON$

端子 2\_\_2 は  $-2E$  , 端子 2\_\_2' は  $-3E/2$  , 端子 4\_\_2 は  $E/2$  , 端子 4\_\_2' は  $E$  の電位となる。

## 【0167】

〔パターン16〕  $S_{1,1} : ON$  ,  $S_{1,2} : OFF$  ,  $S_{2,1} : ON$  ,  $S_{2,2} : OFF$  ,  $S_{u1} : ON$  ,  $S_{u2} : OFF$  ,  $S_{u3} : ON$  ,  $S_{u4} : OFF$

端子 2\_\_2 は  $-3E/2$  , 端子 2\_\_2' は  $-E$  , 端子 4\_\_2 は  $E/2$  , 端子 4\_\_2' は  $E$  の電位となる。

## 【0168】

上記のように、パターン1からパターン16により、端子 2\_\_2 には  $-2E$  ,  $-3E/2$  ,  $-E$  ,  $-E/2$  のうちいずれかの電位を、端子 2\_\_2' には  $-3E/2$  ,  $-E$  ,  $-E/2$  ,  $0$  のうちいずれかの電位を、端子 4\_\_2 には  $0$  ,  $E/2$  ,  $E$  ,  $3E/2$  のうちいずれかの電位を、端子 4\_\_2' には  $E/2$  ,  $E$  ,  $3E/2$  ,  $2E$  のうちいずれかの電位を出力できるため、電圧選択回路によって端子 2\_\_2 , 2\_\_2' , 4\_\_2 , 4\_\_2' のうちいずれかを選択することにより、 $-2E$  ,  $-3E/2$  ,  $-E$  ,  $-E/2$  ,  $0$  ,  $E/2$  ,  $E$  ,  $3E/2$  ,  $2E$  の9レベルの電圧を出力端子  $OUT\_U$  ,  $OUT\_V$  ,  $OUT\_W$  に出力することが可能となる。

## 【0169】

例えば、U相の電圧選択回路におけるスイッチング素子のうち  $S_{u5}$  ,  $S_{u9}$  をONとし、その他のスイッチング素子をOFFとすることにより端子 4\_\_2' の電位をU相の出力端子  $U\_OUT$  から出力させることができる。また、電圧選択回路のスイッチング素子を選択してONすることにより、その他の端子 ( 4\_\_2 , 2\_\_2' , 2\_\_2 ) の電圧を出力端子から出力することができる。

## 【0170】

以上示したように、本実施形態10におけるマルチ(9)レベル電力変換回路によれば、フライングキャパシタ  $C_{FC1}$  ,  $C_{FC2}$  をU , V , W相の三相で共通化しており、3相9レベルの電力変換装置をフライングキャパシタ8個で実現できるため、装置の小型化が可能となる。

## 【0171】

以上、本発明において、記載された具体例に対してのみ詳細に説明したが、本発明の技術思想の範囲で多彩な変形および修正が可能であることは、当業者にとって明白なことで

10

20

30

40

50

あり、このような変形および修正が特許請求の範囲に属することは当然のことである。

【符号の説明】

【0172】

$C_{DC1} \sim C_{DCN}$ ... 直流電圧源

$S_{1.1}, S_{1.2}, S_{2.1}, S_{2.2}, S_{u1} \sim S_{u48}$ ... スイッチング素子

$C_{FC1} \sim C_{FCN}, C_1 \sim C_K$ ... フライイングキャパシタ

1 ... 基本セル

2 ... 基本回路

3 ... 拡張回路

5 ... 電圧選択回路

41 ~ 4M ... 相モジュール

1 ~ 2N + 1 ... 基本回路における基本セルの両端（直流電圧源の両端）端子

2, 2' ~ 2N, 2N' ... フライイングキャパシタの両端端子

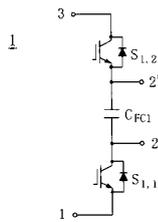
2\_1, 2\_1' ~ 2N\_1, 2N\_1' ... 拡張回路の入力端子

2\_2, 2\_2' ~ 2N\_2, 2N\_2' ... 拡張回路の出力端子

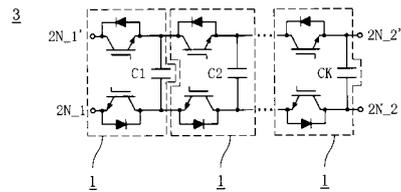
2\_3, 2\_3' ~ 2N\_3, 2N\_3' ... 電圧選択回路の入力端子

OUT1 ~ OUTM, OUT\_U, OUT\_V, OUT\_W ... 出力端子

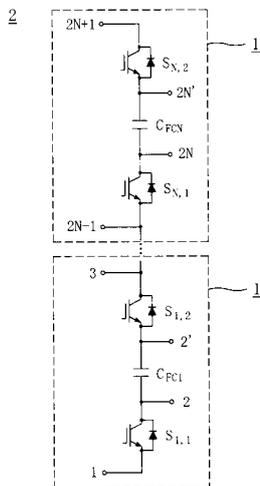
【図1】



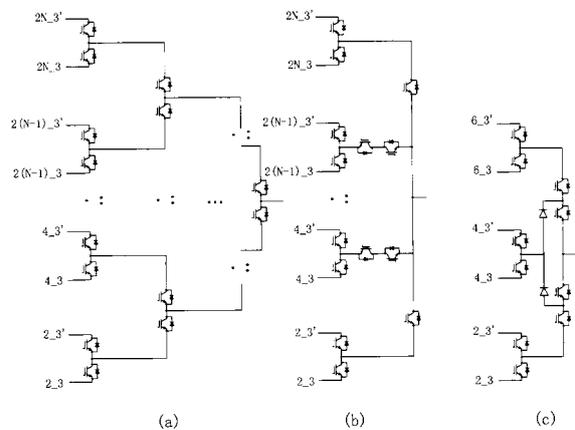
【図3】



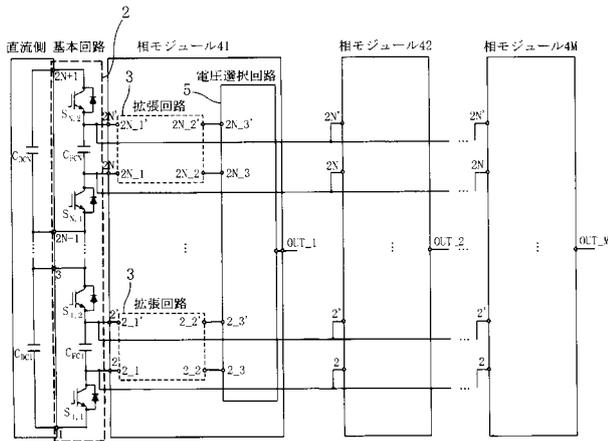
【図2】



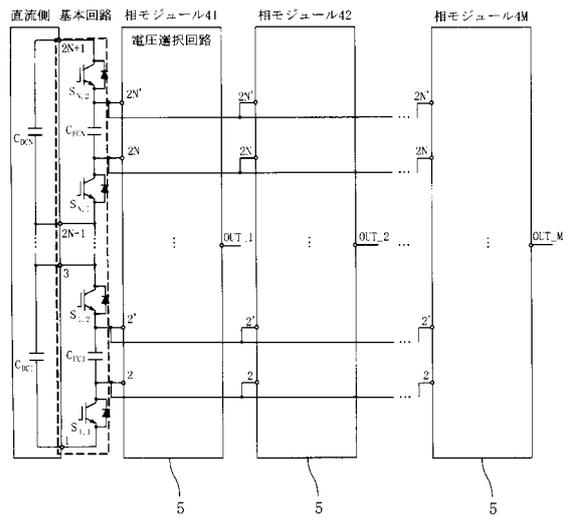
【図4】



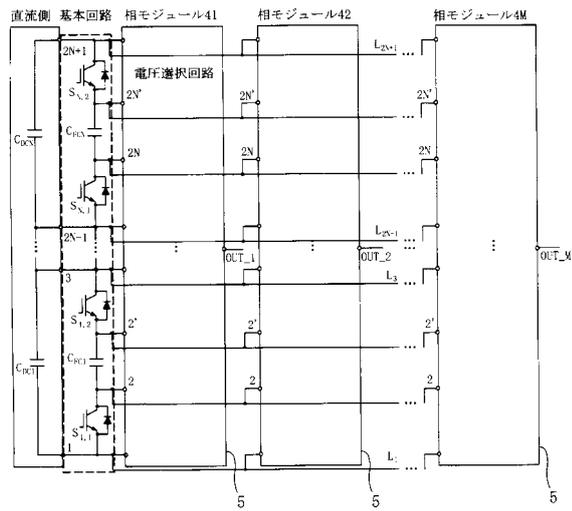
【図5】



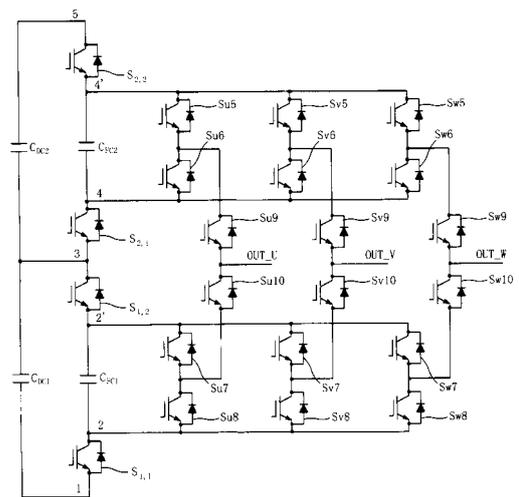
【図6】



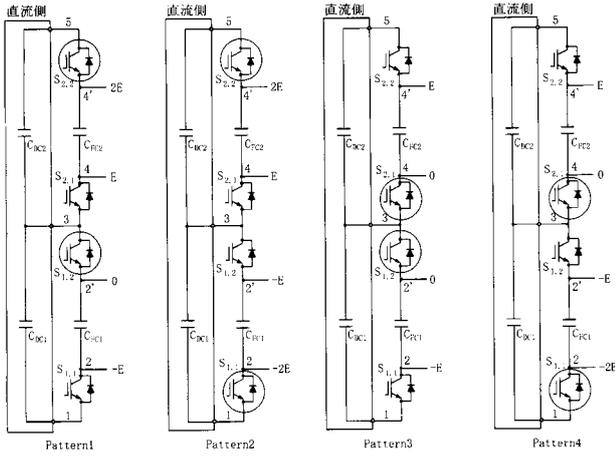
【図7】



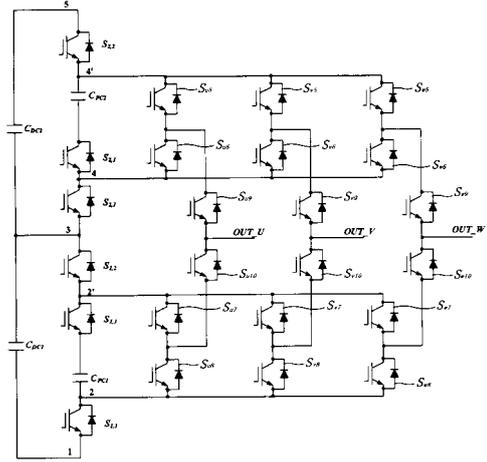
【図8】



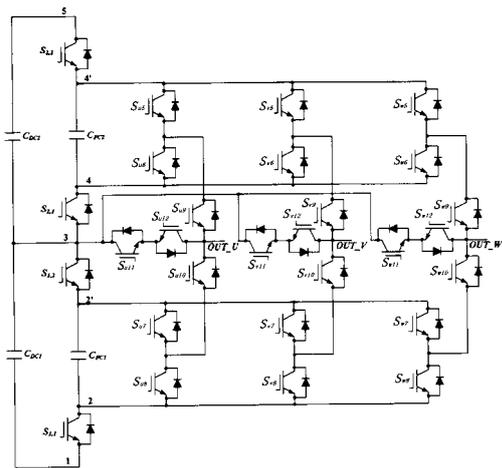
【 図 9 】



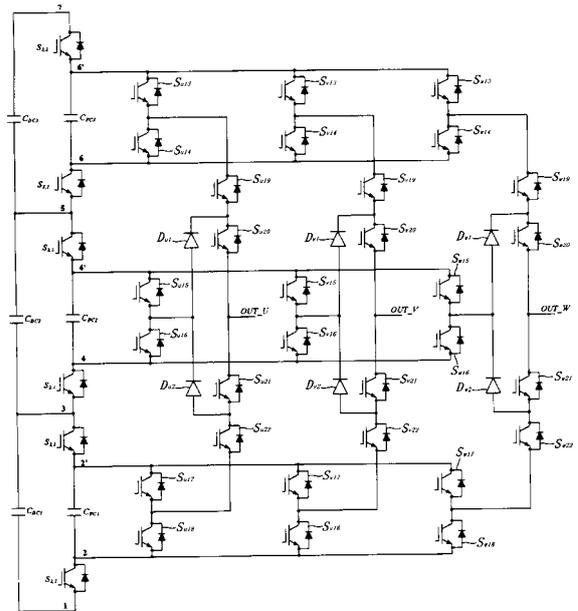
【 図 1 0 】



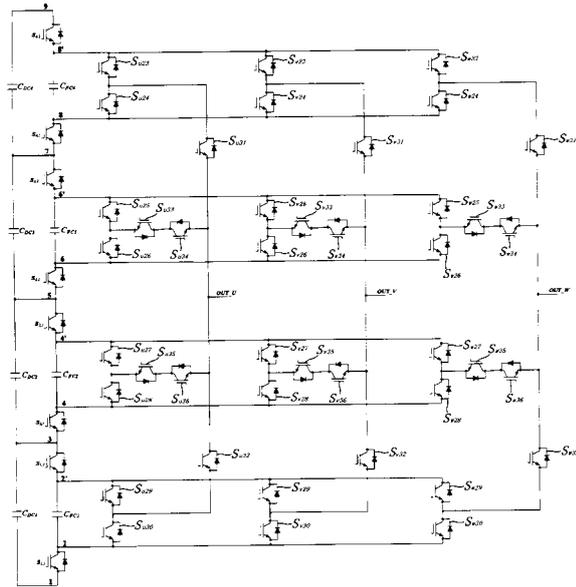
【 図 1 1 】



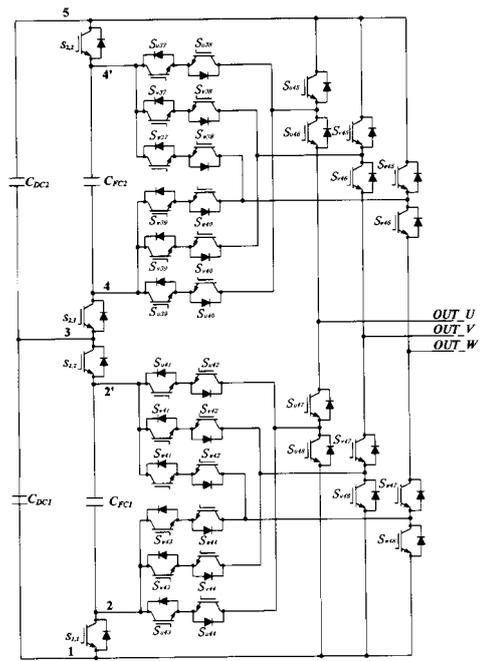
【 図 1 2 】



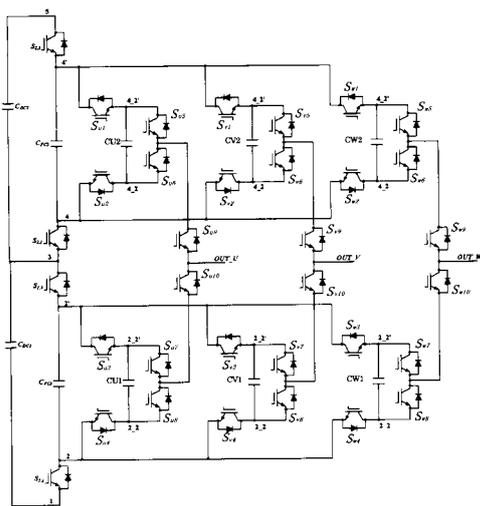
【 図 1 3 】



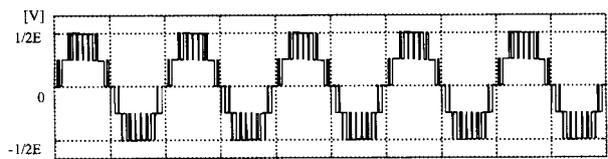
【 図 1 4 】



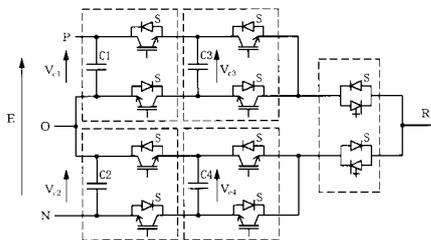
【 図 1 5 】



【 図 1 7 】



【 図 1 6 】



---

フロントページの続き

- (72)発明者 宗島 正和  
東京都品川区大崎2丁目1番1号 株式会社明電舎内
- (72)発明者 漆畑 正太  
東京都品川区大崎2丁目1番1号 株式会社明電舎内
- (72)発明者 小倉 和也  
東京都品川区大崎2丁目1番1号 株式会社明電舎内
- Fターム(参考) 5H007 AA00 CA01 CB02 CB05 CC04 CC06