



(12) 发明专利申请

(10) 申请公布号 CN 115491655 A

(43) 申请公布日 2022. 12. 20

(21) 申请号 202211217819.4

(22) 申请日 2022.10.05

(71) 申请人 江苏筑磊电子科技有限公司
地址 214000 江苏省无锡市运河东路555-3908

(72) 发明人 赵振合

(51) Int. Cl .
G23C 16/24 (2006.01)
G23C 16/511 (2006.01)
G23C 16/52 (2006.01)

权利要求书1页 说明书3页 附图1页

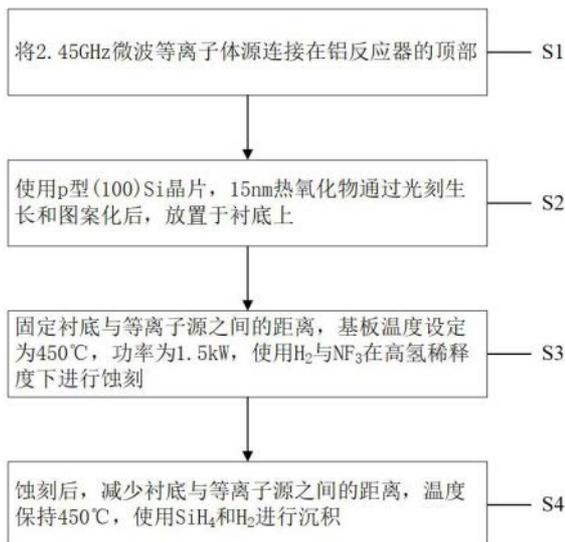
(54) 发明名称

一种半导体技术中用于低温清洁和沉积的微波等离子辅助方法

(57) 摘要

一种半导体技术中用于低温清洁和沉积的微波等离子辅助方法,所述处理方法包括如下步骤:S1、将2.45 GHz微波等离子体源连接在铝反应器的顶部;S2、使用p型(100) Si晶片,15 nm热氧化物通过光刻生长和图案化后,放置于衬底上;S3、固定衬底与等离子源之间的距离,基板温度设定为450℃,功率为1.5 kW,使用H₂与NF₃在高氢稀释度下进行蚀刻;S4、蚀刻后,减少衬底与等离子源之间的距离,温度保持450℃,使用SiH₄和H₂进行沉积。该种半导体技术中用于低温清洁和沉积的微波等离子辅助方法,利用高氢稀释度、低工作压力和高微波功率,实现在一个腔室中,并在低温下,且无需任何额外的湿法清洁步骤,可原位选择性去除薄氧化硅、清洁硅表面和沉积高质量硅膜,从而提高工艺便捷性、效率,满足更小的尺寸结构的需求。

CN 115491655 A



1. 一种半导体技术中用于低温清洁和沉积的微波等离子辅助方法,其特征在于:所述处理方法包括如下步骤:

S1、将2.45 GHz微波等离子体源连接在铝反应器的顶部;

S2、使用p型(100) Si晶片,15 nm热氧化物通过光刻生长和图案化后,放置于衬底上;

S3、固定衬底与等离子源之间的距离,基板温度设定为450°C,功率为1.5 kW,使用H₂与NF₃在高氢稀释度下进行蚀刻;

S4、蚀刻后,减少衬底与等离子源之间的距离,温度保持450°C,使用SiH₄和H₂进行沉积。

2. 根据权利要求1所述的一种半导体技术中用于低温清洁和沉积的微波等离子辅助方法,其特征在于:所述步骤S1中包括:

① 铝反应器是一个由衬底加热器、进气口、出气口、距离调节器、放取晶圆门构成的密闭空间;

② 等离子源用于600 W至3000 W的功率,典型的过程压力在150 mTorr和1000 mTorr之间;

③ 浮动衬底加热器和等离子源之间的距离可以在20毫米到170毫米之间变化。

3. 根据权利要求1所述的一种半导体技术中用于低温清洁和沉积的微波等离子辅助方法,其特征在于:所述步骤S3中包括:

① 衬底位于距离等离子源70~75 mm的位置处;

② H₂与NF₃的流量比为100~120:1;

③ 压力为200 mTorr。

4. 根据权利要求1所述的一种半导体技术中用于低温清洁和沉积的微波等离子辅助方法,其特征在于:所述步骤S4中包括:

① 衬底与等离子源之间的距离减少到35~40 mm;

② 压力保持为200 mTorr;

③ 功率增加到2.5 kW;

④ 使用4 sccm SiH₄和1400 sccm H₂进行沉积,并添加 400 sccm Ar。

一种半导体技术中用于低温清洁和沉积的微波等离子辅助方法

技术领域

[0001] 本发明涉及半导体技术领域,特别一种半导体技术中用于低温清洁和沉积的微波等离子辅助方法。

背景技术

[0002] 硅基外延是半导体技术中的关键工艺。现代器件,例如SiGe异质结双极晶体管(HBTs)或应变硅MOS晶体管,均基于外延工艺。工业中使用的传统化学气相沉积(CVD)需要高于700℃的温度,对于传统的硅外延,需要高达900℃的高温。目前,不仅外延沉积需要高温,而且之前的清洗也需要高温。外延前清洗的最新技术是在氢气气氛中进行高温退火,即所谓的“氢烘烤”。然而,由于结构尺寸的减小、尖锐的掺杂分布和应变层厚度的增加,需要较低的沉积温度。因此,为了实现低温外延,清洗和沉积都必须在低温下进行。为此,我们提出一种半导体技术中用于低温清洁和沉积的微波等离子辅助方法。

发明内容

[0003] 本发明的主要目的在于提供一种半导体技术中用于低温清洁和沉积的微波等离子辅助方法,可以有效解决背景技术中的问题。

[0004] 一种半导体技术中用于低温清洁和沉积的微波等离子辅助方法,所述处理方法包括如下步骤:

S1、将2.45 GHz微波等离子体源连接在铝反应器的顶部;

S2、使用p型(100) Si晶片,15 nm热氧化物通过光刻生长和图案化后,放置于衬底上;

S3、固定衬底与等离子源之间的距离,基板温度设定为450℃,功率为1.5 kW,使用H₂与NF₃在高氢稀释度下进行蚀刻;

S4、蚀刻后,减少衬底与等离子源之间的距离,温度保持450℃,使用SiH₄和H₂进行沉积。

[0005] 进一步,所述步骤S1中包括:

① 铝反应器是一个由衬底加热器、进气口、出气口、距离调节器、放取晶圆门构成的密闭空间;

② 等离子源用于600 W至3000 W的功率,典型的过程压力在150 mTorr和1000 mTorr之间;

③ 浮动衬底加热器和等离子源之间的距离可以在20毫米到170毫米之间变化。

[0006] 进一步,所述步骤S3中包括:

① 衬底位于距离等离子源70~75 mm的位置处;

② H₂与NF₃的流量比为100~120:1;

③ 压力为200 mTorr。

[0007] 进一步,所述步骤S4中包括:

- ① 衬底与等离子源之间的距离减少到35~40 mm;
- ② 压力保持为200 mTorr;
- ③ 功率增加到2.5 kW;
- ④ 使用4 sccm SiH₄和1400 sccm H₂进行沉积,并添加 400 sccm Ar。

[0008] 本发明提供一种半导体技术中用于低温清洁和沉积的微波等离子辅助方法,通过将2.45 GHz微波等离子体源连接在铝反应器的顶部,其中铝反应器由衬底加热器、进气口、出气口、距离调节器、放取晶圆门构成,等离子源用于600 W至3000 W的功率,典型的过程压力在150 mTorr和1000 mTorr之间,浮动衬底加热器和等离子源之间的距离可以在20毫米到170毫米之间变化;使用p型(100)Si晶片,15 nm热氧化物通过光刻生长和图案化后,放置于衬底上;衬底位于距离等离子源70~75 mm的位置处,该距离下只有自由基可用,氢自由基不会蚀刻,基板温度设定为450℃,压力为200 mTorr,功率为1.5 kW,使用H₂与NF₃在高氢稀释度下进行蚀刻,H₂与NF₃的流量比为100~120:1,氟与氢反应形成仅蚀刻二氧化硅的HF,从而达到低温下二氧化硅对硅的高蚀刻选择性的效果;蚀刻后,衬底与等离子源之间的距离减少到35~40 mm,温度保持450℃,压力保持为200 mTorr,功率增加到2.5 kW,使用4 sccm SiH₄和1400 sccm H₂进行沉积,并添加 400 sccm Ar,稳定等离子体。在高氢稀释度、低工作压力和高微波功率下晶体得以生长。从而达到在一个腔室中,并在低温450℃下,且无需任何额外的湿法清洁步骤,原位选择性去除薄氧化硅、清洁硅表面和沉积高质量硅膜的效果。

附图说明

[0009] 图1为本发明一种半导体技术中用于低温清洁和沉积的微波等离子辅助方法的流程示意图。

具体实施方式

[0010] 为使本发明实现的技术手段、创作特征、达成目的与功效易于明白了解,下面结合具体实施方式,进一步阐述本发明。

[0011] 如图1所示,一种半导体技术中用于低温清洁和沉积的微波等离子辅助方法,处理方法包括如下步骤:

S1、将2.45 GHz微波等离子体源连接在铝反应器的顶部;

S2、使用p型(100)Si晶片,15 nm热氧化物通过光刻生长和图案化后,放置于衬底上;

S3、固定衬底与等离子源之间的距离,基板温度设定为450℃,功率为1.5 kW,使用H₂与NF₃在高氢稀释度下进行蚀刻;

S4、蚀刻后,减少衬底与等离子源之间的距离,温度保持450℃,使用SiH₄和H₂进行沉积。

[0012] 根据本发明提供的技术方案,步骤S1中包括:

① 铝反应器是一个由衬底加热器、进气口、出气口、距离调节器、放取晶圆门构成的密闭空间;

② 等离子源用于600 W至3000 W的功率,典型的过程压力在150 mTorr和1000 mTorr之间;

③ 浮动衬底加热器和等离子源之间的距离可以在20毫米到170毫米之间变化。

[0013] 根据本发明提供的技术方案,步骤S3中包括:

① 衬底位于距离等离子源70~75 mm的位置处;

② H_2 与 NF_3 的流量比为100~120:1;

③ 压力为200 mTorr。

[0014] 根据本发明提供的技术方案,步骤S4中包括:

① 衬底与等离子源之间的距离减少到35~40 mm;

② 压力保持为200 mTorr;

③ 功率增加到2.5 kW;

④ 使用4 sccm SiH_4 和1400 sccm H_2 进行沉积,并添加 400 sccm Ar。

[0015] 本发明提供的一种半导体技术中用于低温清洁和沉积的微波等离子辅助方法,工作人员将2.45 GHz微波等离子体源连接在铝反应器的顶部,其中铝反应器由衬底加热器、进气口、出气口、距离调节器、放取晶圆门构成,等离子源用于600 W至3000 W的功率,典型的过程压力在150 mTorr和1000 mTorr之间,浮动衬底加热器和等离子源之间的距离可以在20毫米到170毫米之间变化;随后工作人员使用p型(100) Si晶片,15 nm热氧化物通过光刻生长和图案化后,放置于衬底上;衬底位于距离等离子源70~75 mm的位置处,基板温度设定为450℃,压力为200 mTorr,功率为1.5 kW,使用 H_2 与 NF_3 进行蚀刻, H_2 与 NF_3 的流量比为100~120:1;蚀刻后,衬底与等离子源之间的距离减少到35~40 mm,温度保持450℃,压力保持为200 mTorr,功率增加到2.5 kW,使用4 sccm SiH_4 和1400 sccm H_2 进行沉积,并添加400 sccm Ar。完成在一个腔室中,并在低温下,且无需任何额外的湿法清洁步骤,原位选择性去除薄氧化硅、清洁硅表面和沉积高质量硅膜,从而提高工艺便捷性、效率,满足更小的尺寸结构的需求。

[0016] 以上显示和描述了本发明的基本原理和主要特征和本发明的优点。本行业的技术人员应该了解,本发明不受上述实施例的限制,上述实施例和说明书中描述的只是说明本发明的原理,在不脱离本发明精神和范围的前提下,本发明还会有各种变化和改进,这些变化和改进都落入要求保护的本发明范围内。本发明要求保护范围由所附的权利要求书及其等效物界定。

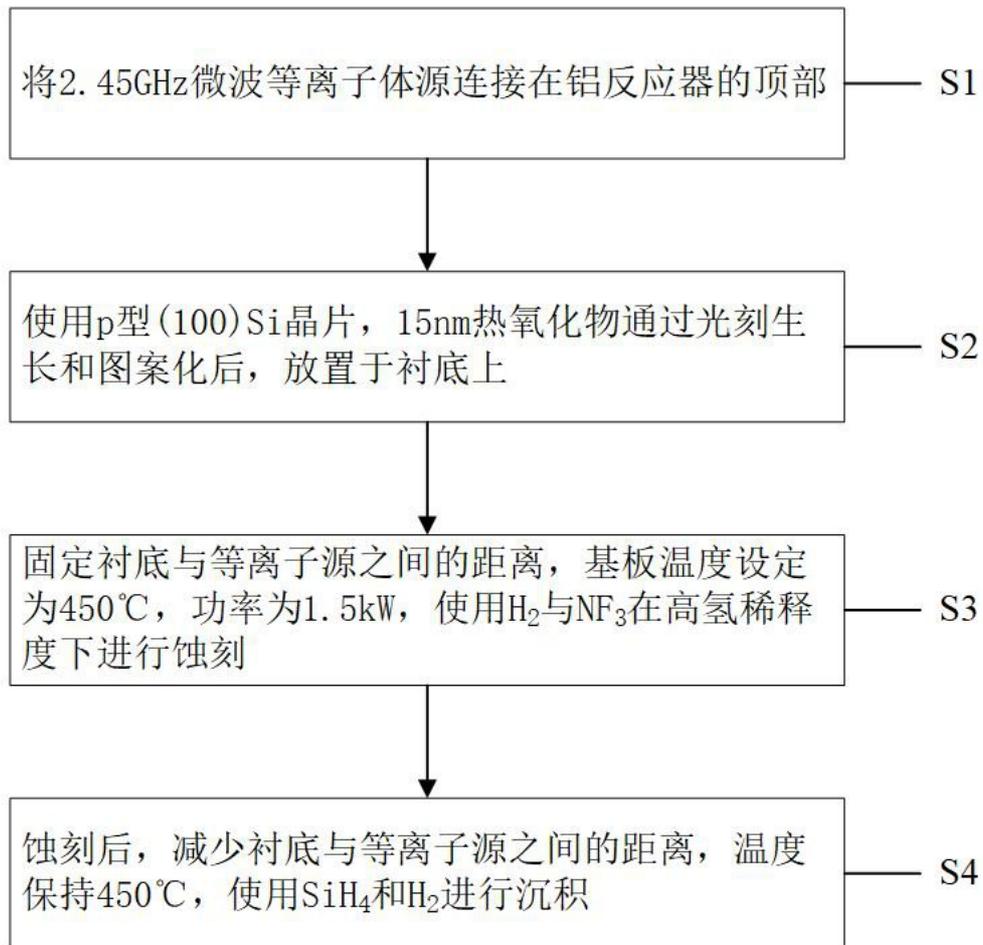


图1