



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2008년09월25일
(11) 등록번호 10-0860021
(24) 등록일자 2008년09월18일

(51) Int. Cl.

H04B 7/26 (2006.01)

(21) 출원번호 10-2001-0078549
(22) 출원일자 2001년12월12일
심사청구일자 2006년12월12일
(65) 공개번호 10-2003-0048600
(43) 공개일자 2003년06월25일

(56) 선행기술조사문헌
JP2000115860 A
(뒷면에 계속)

전체 청구항 수 : 총 6 항

(73) 특허권자

엘지전자 주식회사

서울특별시 영등포구 여의도동 20번지

(72) 발명자

강우석

서울특별시중구신당4동삼성아파트113동1403호

(74) 대리인

김용인, 심창섭

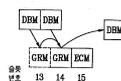
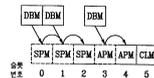
심사관 : 정헌주

(54) 페이징 채널에서의 메시지 전송 방법

(57) 요약

본 발명은 이동통신 시스템에 관한 것으로, 특히 페이징 채널을 통한 데이터 버스트 메시지가 효율적으로 전송되도록 하는 페이징 채널에서의 메시지 전송 방법에 관한 것이다. 이와 같은 본 발명에 따른 페이징 채널에서의 메시지 전송 방법은 오버헤드 메시지들이 일정 슬롯 간격으로 전송될 때 상기 오버헤드 메시지와 전송할 데이터 버스트 메시지의 총 길이가 한 슬롯을 초과하는 경우, 상기 데이터 버스트 메시지를 우선 전송하고, 해당 슬롯에 오버헤드 메시지를 소정구간 지연하여 전송하는 단계를 포함하여 이루어진다.

대표도



(56) 선행기술조사문헌
KR1020020058611 A
JP11266216 A
KR1020000025923 A
KR1020010054737 A

특허청구의 범위

청구항 1

시스템 정보가 포함된 오버헤드 메시지들을 페이징 채널을 통해 일정 슬롯 간격으로 전송할 때, 수정된 퓌 페이징 채널의 구성 채널 지시자(Configuration Channel Indicator)를 통하여 시스템 정보 변경 여부를 해당 섹터에서 서비스 중이거나 아이들 핸드오프된 단말기들에게 미리 알리는 단계; 페이징 채널을 통해 전송해야 할 데이터 버스트 메시지와 상기 오버헤드 메시지의 길이의 합이 한 슬롯을 초과하는 경우, 상기 데이터 버스트 메시지를 우선 전송하고, 해당 슬롯에 오버헤드 메시지를 소정구간 지연하여 전송하는 단계를 포함하여 이루어지는 것을 특징으로 하는 페이징 채널에서의 메시지 전송 방법.

청구항 2

제 1 항에 있어서, 상기 오버헤드 메시지와 전송할 데이터 버스트 메시지의 총 길이가 한 슬롯을 초과하는 경우, 상기 해당 슬롯이 상기 오버헤드 메시지의 전송 주기중 마지막 슬롯인 경우, 전송될 오버헤드 메시지만 전송하고, 이 데이터 버스트 메시지를 다음 슬롯 주기로 지연시키는 단계; 다음 슬롯 주기에서 상기 해당 슬롯과 동일한 번호의 슬롯에 상기의 데이터 버스트 메시지를 전송하는 단계를 더 포함하여 이루어지는 것을 특징으로 하는 페이징 채널에서의 메시지 전송 방법.

청구항 3

제 1 항에 있어서, 상기 오버헤드 메시지의 지연이 시스템에서 설정된 최대 지연 시간인 경우, 이 오버헤드 메시지와 전송할 데이터 버스트 메시지를 다음 슬롯 주기로 지연시키는 단계; 다음 슬롯 주기에서 상기 해당 슬롯과 동일한 번호의 슬롯에 상기의 데이터 버스트 메시지를 전송하는 단계를 더 포함하여 이루어지는 것을 특징으로 하는 페이징 채널에서의 메시지 전송 방법.

청구항 4

삭제

청구항 5

제 1 항에 있어서, 상기 오버헤드 메시지들은 한 슬롯 주기 내에서 모두 전송되도록 하는 것을 특징으로 하는 페이징 채널에서의 메시지 전송 방법.

청구항 6

제 5 항에 있어서, 상기 한 슬롯 주기는 16 슬롯인 것을 특징으로 하는 페이징 채널에서의 메시지 전송 방법.

청구항 7

제 1 항에 있어서, 상기 오버헤드 메시지들은 2 슬롯 간격으로 전송되는 것을 특징으로 하는 페이징 채널에서의 메시지 전송 방법.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

<4> 본 발명은 이동통신 시스템에 관한 것으로, 특히 페이징 채널을 통한 데이터 버스트 메시지가 효율적으로 전송되도록 하는 페이징 채널에서의 메시지 전송 방법에 관한 것이다.

<5> 일반적으로 페이징 채널(Paging channel)을 통하여 전송되는 단문의 데이터를 포함하는 메시지는 데이터 버스트

메시지(data burst message)로 지칭된다. 또한, 이 데이터 버스트 메시지와 함께 페이징 채널로 전송되며, 시스템 정보를 포함하는 메시지는 오버헤드 메시지(overhead message)로 지칭된다.

- <6> 단말기가 시스템을 획득하고 서비스가 되기 위해서는 먼저 오버헤드 메시지를 모두 수신하여 해당 시스템의 정보를 알고 있어야 한다. 따라서, 상기 데이터 버스트 메시지와, 오버헤드 메시지가 동일 슬롯으로 전송되어야 할 경우, 우선 순위가 높은 오버헤드 메시지(overhead message)를 먼저 전송하고, 데이터 버스트 메시지(short data burst message)를 이어서 전송함으로써 단말기가 항상 주기적으로 오버헤드 메시지를 수신하여 최신의 시스템 정보를 얻고 서비스가 될 수 있도록 한다.
- <7> 기존 IS-95A 시스템의 경우, 전송해야 할 오버헤드 메시지(overhead message)의 수가 5가지이다. 1.28초(16슬롯) 동안 이 5가지의 오버헤드 메시지(overhead message)들을 한 번씩 모두 전송하기 위해서는 오버헤드 메시지(overhead message)의 전송 간격이 3 슬롯이면 충분하였다. 따라서, 페이징 채널에서 오버헤드 메시지(overhead message)의 전송 부담이 적었으며, 상기 데이터 버스트 메시지의 지연이 적게 발생하였다.
- <8> 그러나, CDMA 2000 1X 시스템은 기존 IS-95A 시스템과 달리 전송해야 할 오버헤드 메시지(overhead message)의 수가 8가지로 증가하면서, 1.28초(16슬롯) 동안 모든 오버헤드 메시지(overhead message)들을 한 번씩 전송하기 위해서는 오버헤드 메시지(overhead message)의 전송 간격이 2 슬롯이 되어야 했다. 또한, 추가 파라미터들로 인해서 오버헤드 메시지(overhead message)의 길이가 길어지고, 데이터 버스트 메시지(data burst message)의 사용량이 급격히 증가하면서 페이징 채널에서의 오버헤드 메시지(overhead message)와 데이터 버스트 메시지(data burst message)의 부담이 커지게 되었다.
- <9> 따라서, 데이터 버스트 메시지(data burst message)가 오버헤드 메시지(overhead message)와 동일 슬롯으로 전송될 경우가 많이 발생하게 되며, 이때 데이터 버스트 메시지(data burst message)의 수신율이 저하되는 문제점이 발생한다.
- <10> 또한, 데이터 버스트 메시지(data burst message)는 전체 페이징 채널에서 차지하는 비중이 큰 메시지 중 하나이므로 이러한 문제점은 시스템 성능에 큰 영향을 주게 된다.

발명이 이루고자 하는 기술적 과제

- <11> 따라서, 본 발명의 목적은 이상에서 언급한 종래 기술의 문제점을 감안하여 안출한 것으로서, 데이터 버스트 메시지의 수신율을 향상시키는 페이징 채널에서의 메시지 전송 방법을 제공하기 위한 것이다.
- <12> 이상과 같은 목적을 달성하기 위한 본 발명의 일 특징에 따르면, 페이징 채널에서의 메시지 전송 방법은 오버헤드 메시지들이 일정 슬롯 간격으로 전송될 때 상기 오버헤드 메시지와 전송할 데이터 버스트 메시지의 총 길이가 한 슬롯을 초과하는 경우, 상기 데이터 버스트 메시지를 우선 전송하고, 해당 슬롯에 오버헤드 메시지를 소정구간 지연하여 전송하는 단계를 포함하여 이루어진다.
- <13> 바람직하게, 상기 오버헤드 메시지와 전송할 데이터 버스트 메시지의 총 길이가 한 슬롯을 초과하는 경우, 상기 해당 슬롯이 상기 오버헤드 메시지의 전송 주기중 마지막 슬롯인 경우, 전송될 오버헤드 메시지만 전송하고, 이 데이터 버스트 메시지를 다음 슬롯 주기로 지연시키는 단계; 다음 슬롯 주기에서 상기 해당 슬롯과 동일한 번호의 슬롯에 상기의 데이터 버스트 메시지를 전송하는 단계를 더 포함하여 이루어진다.
- <14> 바람직하게, 상기 오버헤드 메시지의 지연이 시스템에서 설정된 최대 지연 시간인 경우, 이 오버헤드 메시지와 전송할 데이터 버스트 메시지를 다음 슬롯 주기로 지연시키는 단계; 다음 슬롯 주기에서 상기 해당 슬롯과 동일한 번호의 슬롯에 상기의 데이터 버스트 메시지를 전송하는 단계를 더 포함하여 이루어진다.
- <15> 바람직하게, 수정된 퓌크 페이징 채널의 구성 채널 지시자(Configuration Channel Indicator)를 통하여 시스템 정보 변경 여부를 해당 섹터에서 서비스 중이거나 아이들 핸드오프된 단말기들에게 미리 알린다.
- <16> 바람직하게, 상기 오버헤드 메시지들은 한 슬롯 주기 내에서 모두 전송되도록 한다. 여기서, 한 슬롯 주기는 16 슬롯이다.
- <17> 바람직하게, 상기 오버헤드 메시지들은 2 슬롯 간격으로 전송된다.

발명의 구성 및 작용

- <18> 이하 본 발명의 바람직한 일 실시 예에 따른 구성 및 작용을 첨부된 도면을 참조하여 설명한다.

- <19> 먼저, 본 발명은 다음을 가정한다.
- <20> 본 발명이 이용되는 통신 시스템과 단말기들은 모두 페이징 채널(Paging Channel)과 수정된 퀵 페이징 채널(Quick Paging Channel)을 지원해야 한다.
- <21> 또한, 모든 단말기들은 이 수정된 퀵 페이징 채널을 통해서 자신에게 서비스하는 시스템의 오버헤드 메시지 내용의 변경여부를 판단한다. 만일, 오버헤드 메시지의 내용이 변경되었으면, 해당 단말기는 계속 활성화된 상태에서 변경된 오버헤드 메시지를 모두 수신하여 시스템 정보를 최신 정보로 재설정한다.
- <22> 상기 8개의 오버헤드 메시지(overhead message)는 시스템 파라미터 메시지(System Parameter Message; 이하 SPM이라고 약칭)와, 액세스 파라미터 메시지(Access Parameter Message;이하 APM이라 약칭함)와, CDMA 채널 리스트 메시지(CDMA Channel List Message;이하 CLM이라 약칭함)와, 확장된 시스템 파라미터 메시지(Extended System Parameter Message;이하 ESP라 약칭함)와, 확장된 인접 리스트 메시지(Extended Neighbor List Message;이하 ENM이라 약칭함)와, 일반 인접 리스트 메시지(General Neighbor List Message;이하 GNM이라 약칭함)와, 범 서비스 재수신 메시지(Global Service Redirection Message;이하 GRM이라 약칭함)와, 확장된 CDMA 채널 리스트 메시지(Extended CDMA List Message;이하 ECM이라 약칭함)로 구성된다.
- <23> 상기 시스템이 전송하는 오버헤드 메시지의 종류 및 오버헤드 메시지 전송 주기, cdma 2000 1xtreme에서 권고하는 오버헤드 메시지의 전송주기는 16 슬롯이다)는 시스템의 특성에 따라서 다르게 적용 가능하다.
- <24> 도 1은 본 발명에 이용되는 페이징 채널 및 수정된 퀵 페이징 채널(Quick Paging Channel)의 구조를 나타낸 도면이다.
- <25> 페이징 채널은 80ms 단위의 작은 슬롯으로 나누어지는데, 이를 페이징 채널의 슬롯이라 한다. 단말기는 자신의 소비 전력을 줄이기 위하여 특정 슬롯 동안만 페이징 채널을 감시하고, 나머지 동안은 동작을 안 하는 슬롯 모드를 사용할 수 있다.
- <26> 퀵 페이징 채널은 아이들 상태에서 슬롯 모드로 동작하는 단말기들에게 페이징 채널 슬롯으로 전송되는 페이징 채널 메시지의 수신 여부를 지시하는 채널이다.
- <27> 기존 퀵 페이징 채널은 페이징 지시자(Paging Indicator;이하 PI라 약칭)와, 구성 채널 지시자(Configuration Channel Indicator;이하 CCI라 약칭)로 구분되며 CCI는 첫번째 퀵 페이징 채널에만 존재한다. 그리고 이 CCI는 퀵 페이징 채널의 전송률이 4.8kbps인 경우는 첫 번째 퀵 페이징 채널 슬롯의 처음 40ms 내의 마지막 두 개의 비트들과, 퀵 페이징 채널 슬롯의 마지막 두 개의 비트들이 CCI로 사용되고, 퀵 페이징 채널의 전송률이 9.6kbps인 경우는 첫 번째 퀵 페이징 채널 슬롯의 처음 40ms 내의 마지막 네 개의 비트들과, 퀵 페이징 채널 슬롯의 마지막 네 개의 비트들이 CCI로 사용된다.
- <28> 도 1에 도시된 바와 같이, 수정된 퀵 페이징 채널은 해당 섹터의 모든 퀵 페이징 채널에 CCI(Configuration Change Indicator)를 사용하고, 시스템은 오버헤드 메시지의 내용 변경시 해당 섹터의 모든 퀵 페이징 채널의 CCI를 온으로 셋하고 PI(Paging Indicator)는 오프시킨다. 따라서 해당 섹터에서 서비스 중이거나 아이들 핸드 오프(idle handoff)되는 모든 단말기는 자신이 관찰하는 퀵 페이징 채널의 CCI를 통하여 오버헤드 메시지의 내용 변경여부를 확인한다.
- <29> 이에 슬롯 모드로 동작하던 단말기는 자신이 관찰하는 수정된 퀵 페이징 채널의 CCI가 온이 되어 있으면, 비 슬롯모드로 동작하면서 변경된 모든 오버헤드 메시지를 수신한다.
- <30> 기존 퀵 페이징 채널을 사용하는 경우, 데이터 버스트 메시지 전송으로 인해서 해당 슬롯에 전송될 오버헤드 메시지를 지연시키면 특정 슬롯에서 활성화되는 단말기들이 오버헤드 메시지를 장시간동안 수신하지 못하여 오버헤드 메시지의 변경여부를 알지 못하는 경우가 발생할 수 있다. 그러나 수정된 퀵 페이징 채널을 사용하면 단말기가 CCI를 통하여 오버헤드 메시지의 변경 여부를 확인하므로 오버헤드 메시지의 전송 위치를 다른 슬롯으로 지연시켜도 위와 같은 문제가 발생하지 않는다.
- <31> 도 2a 내지 도 2b는 본 발명에 따른 페이징 채널에서의 메시지 전송 방법을 나타낸 도면이다.
- <32> 단말기는 매 슬롯주기마다 정해진 고유 슬롯 번호에서만 활성화되며, 오버헤드 메시지의 내용은 때때로 변경이 된다.
- <33> 따라서, 새로 서비스되는 단말기에게 항상 최신의 시스템 정보를 제공하기 위해서는 시스템이 주기적으로 오버

헤드 메시지를 전송해야 한다.

- <34> 이를 위해 시스템은, 도 2a 내지 도 2b에 도시된 바와 같이, 8개의 오버헤드 메시지를 16 슬롯 내에 격 슬롯단위(2 슬롯마다)로 메시지를 전송한다. 그리고, 다음 슬롯 주기에는 이전 슬롯 주기에서 오버헤드 메시지가 전송되지 않았던 슬롯들에 오버헤드 메시지를 격 슬롯단위(2 슬롯 단위)로 전송한다.
- <35> 이와 같은 방법을 이용하는 경우, 단말기가 연속적으로 오버헤드 메시지를 수신하지 못하는 경우는 발생하지 않는다. 즉, 모든 단말기들은 2 슬롯 주기마다 반드시 한 번은 오버헤드 메시지를 수신하게 된다.
- <36> 도 3a 내지 도 3c는 본 발명에 따른 페이징 채널에서의 메시지 전송 방법의 또 다른 예들을 나타낸 도면이다.
- <37> 도 3a 내지 도 3c에 도시된 바와 같이, 만일 오버헤드 메시지가 전송되는 슬롯에 데이터 버스트 메시지를 전송해야 하는 경우가 발생하면, 시스템은 오버헤드 메시지의 전송 위치를 데이터 버스트 메시지가 전송되지 않는 슬롯으로 조절함으로써 데이터 버스트 메시지의 지연을 효율적으로 줄일 수 있다.
- <38> 즉, 시스템은 16 슬롯의 오버헤드 메시지 전송 주기 내에서 모든 오버헤드 메시지들이 전송되는 조건 하에서 오버헤드 메시지의 전송 위치를 데이터 버스트 메시지가 전송되지 않는 슬롯으로 변경한다.
- <39> 자세하게는, 8개의 오버헤드 메시지는 항상 16슬롯 내에 모두 한 번씩은 전송되도록 한다. 그리고, 오버헤드 메시지와 데이터 버스트 메시지의 전송 지연은 두 메시지 길이의 합이 한 슬롯을 초과하는 경우에만 발생한다.
- <40> 만일, 두 메시지의 길이의 합이 한 슬롯 이하인 경우는 전송 지연이 발생하지 않으며 동일 슬롯으로 전송 가능하다.
- <41> 그러나, 오버헤드 메시지와 데이터 버스트 메시지가 동일한 슬롯으로 전송되어야 하며, 두 메시지의 길이가 한 슬롯을 초과하는 경우, 도 3a와 같이 오버헤드 메시지의 지연이 가능하면 해당 슬롯에 데이터 버스트 메시지를 우선적으로 보내고 오버헤드 메시지를 다음 슬롯으로 지연시켜 전송한다.
- <42> 그러나, 오버헤드 메시지의 지연이 불가능한 경우는 해당 슬롯에 오버헤드 메시지를 우선적으로 전송하고 데이터 버스트 메시지를 도 2a 내지 도 2b에 도시된 바와 같이 다음 슬롯주기로 지연시켜 전송한다. 이때, 이 데이터 버스트 메시지는 다음 슬롯 주기의 동일 슬롯 번호에 전송되도록 한다.
- <43> 한편, 16 슬롯의 오버헤드 메시지 전송주기 중 제일 마지막 슬롯을 제외한 다른 슬롯에 할당된 오버헤드 메시지에 대해서는 최대 1~2 슬롯의 지연이 가능하다.
- <44> 즉, 도 3b에 도시된 바와 같이, 오버헤드 메시지가 최대로 지연되었을 때에도 해당 슬롯에 전송될 데이터 버스트 메시지가 있으면, 오버헤드 메시지를 우선적으로 전송하고 데이터 버스트 메시지를 다음 슬롯 주기로 지연시킨다. 이때, 이 데이터 버스트 메시지는 다음 슬롯 주기의 동일 슬롯 번호에 전송되도록 한다.
- <45> 도 3c에서, ECM과 같이 오버헤드 메시지 전송 주기 중, 제일 마지막 슬롯에 전송되는 오버헤드 메시지는 지연될 수 있는 슬롯이 존재하지 않으므로 데이터 버스트 메시지보다 우선적으로 전송된다.

발명의 효과

- <46> 이상의 설명에서와 같이 본 발명은 수정된 쿼크 페이징 채널을 사용하는 1x 시스템에서 제한된 범위 내에서 데이터 버스트 메시지를 오버헤드 메시지보다 우선적으로 전송하도록 하였다. 즉, 16 슬롯의 오버헤드 메시지 전송주기 내에서 모든 오버헤드 메시지들이 전송되는 조건 하에서 오버헤드 메시지의 전송 위치를 데이터 버스트 메시지가 전송되지 않는 슬롯으로 변경함으로써 데이터 버스트 메시지의 수신율을 향상시키는 효과가 있다.
- <47> 또한, 데이터 버스트 메시지는 전체 페이징 채널 메시지 중에서도 차지하는 비중이 매우 큰 메시지 중 하나이므로 이러한 수신율 향상은 시스템 성능을 크게 향상시킬 수 있다.
- <48> 이상 설명한 내용을 통해 당업자라면 본 발명의 기술 사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다.
- <49> 따라서, 본 발명의 기술적 범위는 실시예에 기재된 내용으로 한정하는 것이 아니라 특허 청구 범위에 의해서 정해져야 한다.

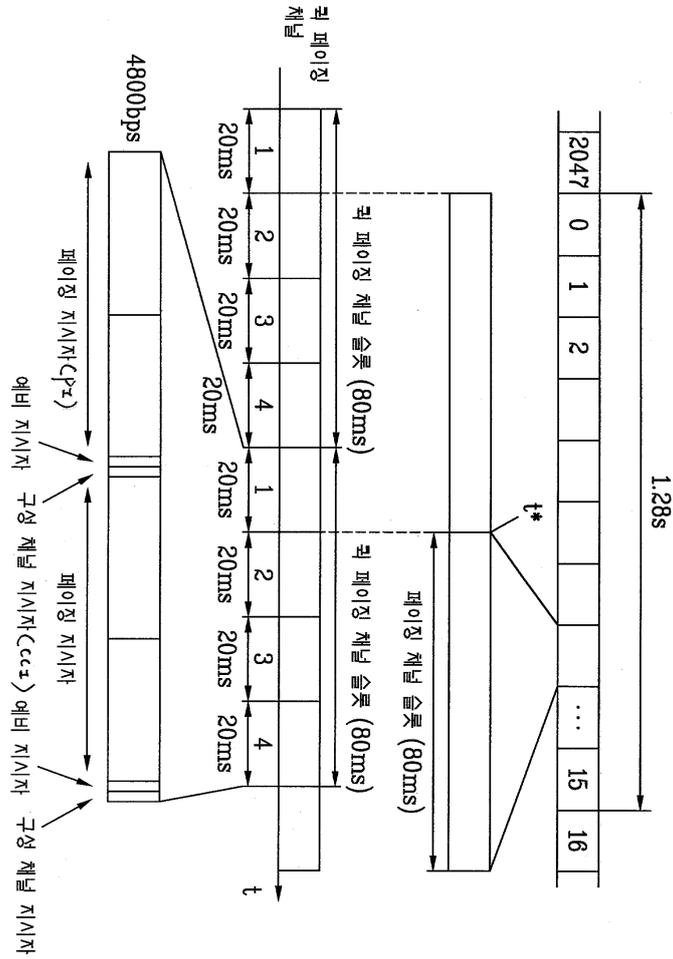
도면의 간단한 설명

- <1> 도 1은 본 발명에 이용되는 수정된 쿼크 페이징 채널의 구조를 나타낸 도면.

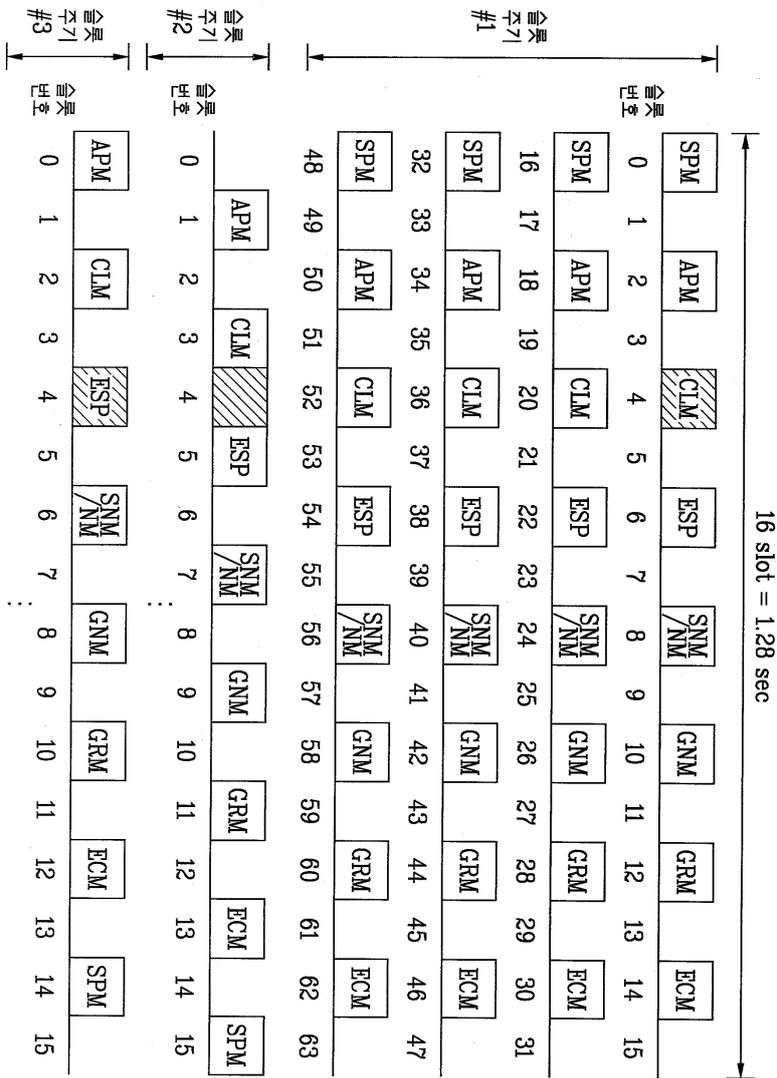
- <2> 도 2는 본 발명에 따른 페이징 채널에서의 메시지 전송 방법의 일 예를 나타낸 도면.
- <3> 도 3a 내지 도 3c는 본 발명에 따른 페이징 채널에서의 메시지 전송 방법의 다른 예들을 나타낸 도면.

도면

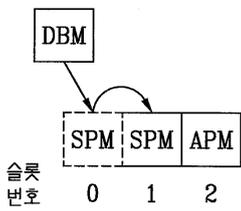
도면1



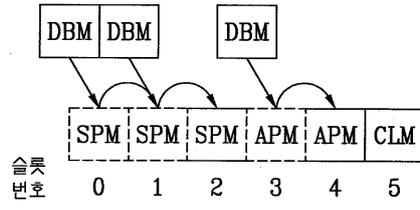
도면2



도면3a



도면3b



도면3c

