



# (12)发明专利申请

(10)申请公布号 CN 109360873 A

(43)申请公布日 2019.02.19

(21)申请号 201811098549.3

(22)申请日 2018.09.20

(71)申请人 华灿光电(苏州)有限公司  
地址 215600 江苏省苏州市张家港市经济  
开发区晨丰公路

(72)发明人 曹阳 郭炳磊 王群 乔楠  
张武斌 吕蒙普 胡加辉

(74)专利代理机构 北京三高永信知识产权代理  
有限责任公司 11138  
代理人 徐立

(51)Int.Cl.  
H01L 33/00(2010.01)  
H01L 33/14(2010.01)  
H01L 33/32(2010.01)

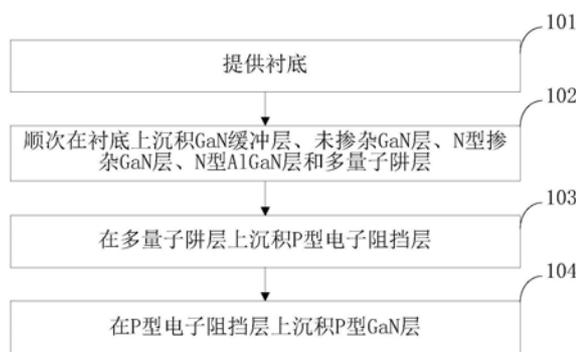
权利要求书1页 说明书6页 附图3页

## (54)发明名称

一种GaN基发光二极管外延片及其制备方法

## (57)摘要

本发明公开了一种GaN基发光二极管外延片及其制备方法,属于发光二极管技术领域。所述方法包括:提供衬底;顺次在所述衬底上沉积GaN缓冲层、未掺杂GaN层、N型掺杂GaN层、N型AlGaN层和多量子阱层;在所述多量子阱层上沉积P型电子阻挡层,所述P型电子阻挡层包括顺次层叠在所述多量子阱层上的AlN层和InN层;在所述P型电子阻挡层上沉积P型GaN层。本发明能够在对电子阻挡作用较强时减弱对空穴的阻挡作用,进而提高电子空穴在量子阱中的复合发光效率。



1. 一种GaN基发光二极管外延片的制备方法,其特征在于,所述方法包括:  
提供衬底;  
顺次在所述衬底上沉积GaN缓冲层、未掺杂GaN层、N型掺杂GaN层、N型AlGaN层和多量子阱层;  
在所述多量子阱层上沉积P型电子阻挡层,所述P型电子阻挡层包括顺次层叠在所述多量子阱层上的AlN层和InN层;  
在所述P型电子阻挡层上沉积P型GaN层。
2. 根据权利要求1所述的方法,其特征在于,所述在所述多量子阱层上沉积P型电子阻挡层,包括:  
在所述多量子阱层上沉积所述AlN层,所述AlN层的生长压力为50~100Torr;  
在所述AlN层上沉积所述InN层,所述InN层的生长压力为200~400Torr。
3. 根据权利要求2所述的方法,其特征在于,所述AlN层的生长温度为850~1080℃,所述InN层的生长温度为750~900℃。
4. 根据权利要求3所述的方法,其特征在于,所述AlN层的厚度为1~10nm,所述InN层的厚度为2~50nm。
5. 根据权利要求4所述的方法,其特征在于,所述P型电子阻挡层的厚度为10~60nm。
6. 根据权利要求1所述的方法,其特征在于,所述AlN层和所述InN层中均掺杂Mg,Mg掺杂浓度为 $2 \times 10^{17} \sim 2 \times 10^{18} \text{cm}^{-3}$ 。
7. 根据权利要求1~6中任一项所述的方法,其特征在于,所述多量子阱层包括若干层叠的量子阱垒层和第一InGaN层,所述量子阱垒层包括第二InGaN层和GaN层,所述第一InGaN层与所述AlN层接触。
8. 一种GaN基发光二极管外延片,其特征在于,所述外延片包括:衬底、顺次在所述衬底上沉积GaN缓冲层、未掺杂GaN层、N型掺杂GaN层、N型AlGaN层、多量子阱层、P型电子阻挡层和P型GaN层,所述P型电子阻挡层包括顺次层叠在所述多量子阱层上的AlN层和InN层。
9. 根据权利要求8所述的外延片,其特征在于,所述AlN层为低压AlN层。
10. 根据权利要求8所述的外延片,其特征在于,所述InN层为低温InN层。

## 一种GaN基发光二极管外延片及其制备方法

### 技术领域

[0001] 本发明涉及发光二极管技术领域,特别涉及一种GaN基发光二极管外延片及其制备方法。

### 背景技术

[0002] GaN(氮化镓)是第三代宽禁带半导体材料的典型代表,具有优异的高热导率、耐高温、耐酸碱、高硬度等特型,被广泛应用于制作蓝、绿、以及紫外发光二极管。GaN基发光二极管通常包括外延片和设于外延片上的电极。

[0003] 现有的一种GaN基发光二极管的外延片,其包括衬底、以及依次生长在衬底上的缓冲层、N型层、多量子阱层(又称有源层)、EBL(Electron Blocking Layer,电子阻挡层)和P型层。当有电流通过时,N型层的电子和P型层的空穴进入多量子阱层阱区并且复合,发出可见光。其中,EBL为P型AlGa<sub>N</sub>层,其通过抑制电子溢流出多量子阱层,提高载流子的注入效率。

[0004] 在实现本发明的过程中,发明人发现现有技术至少存在以下问题:

[0005] 一方面,现有的EBL中Al组分含量不高,而对电子的阻挡作用主要由Al原子提供,对抑制电子溢流效果不佳;另一方面,P型层中空穴经过现有的EBL注入多量子阱层时,不同时间注入的空穴数量不均匀,影响了空穴与电子的复合发光效率。

### 发明内容

[0006] 本发明实施例提供了一种GaN基发光二极管外延片及其制备方法,能够改善抑制电子溢流的效果,并提高电子空穴在量子阱中的复合发光效率。所述技术方案如下:

[0007] 一方面,提供了一种GaN基发光二极管外延片的制备方法,所述方法包括:

[0008] 提供衬底;

[0009] 顺次在所述衬底上沉积GaN缓冲层、未掺杂Ga<sub>N</sub>层、N型掺杂Ga<sub>N</sub>层、N型AlGa<sub>N</sub>层和多量子阱层;

[0010] 在所述多量子阱层上沉积P型电子阻挡层,所述P型电子阻挡层包括顺次层叠在所述多量子阱层上的AlN层和InN层;

[0011] 在所述P型电子阻挡层上沉积P型Ga<sub>N</sub>层。

[0012] 可选地,所述在所述多量子阱层上沉积P型电子阻挡层,包括:

[0013] 在所述多量子阱层上沉积所述AlN层,所述AlN层的生长压力为50~100Torr;

[0014] 在所述AlN层上沉积所述InN层,所述InN层的生长压力为200~400Torr。

[0015] 可选地,所述AlN层的生长温度为850~1080℃,所述InN层的生长温度为750~900℃。

[0016] 可选地,所述AlN层的厚度为1~10nm,所述InN层的厚度为2~50nm。

[0017] 可选地,所述P型电子阻挡层的厚度为10~60nm。

[0018] 可选地,所述AlN层和所述InN层中均掺杂Mg,Mg掺杂浓度为 $2 \times 10^{17} \sim 2 \times 10^{18} \text{cm}^{-3}$

3。

[0019] 可选地,所述多量子阱层包括若干层叠的量子阱垒层和第一InGaN层,所述量子阱垒层包括第二InGaN层和GaN层,所述第一InGaN层与所述AlN层接触。

[0020] 另一方面,提供了一种GaN基发光二极管外延片,所述外延片包括:衬底、顺次在所述衬底上沉积GaN缓冲层、未掺杂GaN层、N型掺杂GaN层、N型AlGaN层、多量子阱层、P型电子阻挡层和P型GaN层,所述P型电子阻挡层包括顺次层叠在所述多量子阱层上的AlN层和InN层。

[0021] 可选地,所述AlN层为低压AlN层。

[0022] 可选地,所述InN层为低温InN层。

[0023] 本发明实施例提供的技术方案带来的有益效果是:

[0024] 通过在多量子阱层上沉积P型电子阻挡层,并在P型电子阻挡层上沉积P型GaN层;P型电子阻挡层包括顺次层叠在多量子阱层上的AlN层和InN层;相较于传统的AlGaN电子阻挡层,AlN层中Al组分的含量较高,AlN层的带宽较大,对量子阱中的电子有较强的阻挡作用,抑制电子溢流出量子阱;相较于传统的AlGaN电子阻挡层,通过InN层中In组分的并入,有利于空穴的平面扩展,提高空穴注入一致性和均匀性,增多量子阱中载流子的数量,增加了电子空穴在发光量子阱中复合发光效率,提升器件发光效率。

## 附图说明

[0025] 为了更清楚地说明本发明实施例中的技术方案,下面将对实施例描述中所需要使用的附图作简单地介绍,显而易见地,下面描述中的附图仅仅是本发明的一些实施例,对于本领域普通技术人员来讲,在不付出创造性劳动的前提下,还可以根据这些附图获得其他的附图。

[0026] 图1是本发明实施例提供的一种GaN基发光二极管外延片的制备方法的流程图;

[0027] 图2是本发明实施例提供的一种GaN基发光二极管外延片的制备方法的流程图;

[0028] 图3是本发明实施例提供的一种GaN基发光二极管外延片的结构示意图;

[0029] 图4是本发明实施例提供的一种GaN基发光二极管外延片的结构示意图。

## 具体实施方式

[0030] 为使本发明的目的、技术方案和优点更加清楚,下面将结合附图对本发明实施方式作进一步地详细描述。

[0031] 图1示出了本发明实施例提供的一种GaN基发光二极管外延片的制备方法。参见图1,该方法流程包括如下步骤。

[0032] 步骤101、提供衬底。

[0033] 步骤102、顺次在衬底上沉积GaN缓冲层、未掺杂GaN层、N型掺杂GaN层、N型AlGaN层和多量子阱层。

[0034] 本发明实施例提供两种多量子阱层的结构。

[0035] 示例性地,第一种多量子阱层的结构为:多量子阱层包括若干层叠的量子阱垒层,量子阱垒层包括InGaN阱层和GaN垒层。靠近N型AlGaN层的量子阱垒层中InGaN阱层与N型AlGaN层接触。

[0036] 示例性地,第二种多量子阱层的结构为:所述多量子阱层包括若干层叠的量子阱垒层和层叠在量子阱垒层上的第一InGaN层,所述量子阱垒层包括第二InGaN层和GaN层。靠近N型AlGaN层的量子阱垒层中第二InGaN层与N型AlGaN层接触。

[0037] 步骤103、在多量子阱层上沉积P型电子阻挡层。

[0038] 其中,P型电子阻挡层包括顺次层叠在多量子阱层上的AlN层和InN层。

[0039] 示例性地,靠近P型电子阻挡层的量子阱垒层中GaN垒层与AlN层接触,或者,多量子阱层中第一InGaN层与所述AlN层接触。

[0040] 示例性地,AlN层的生长压力为50~100Torr;InN层的生长压力为200~400Torr。

[0041] 示例性地,AlN层的生长温度为850~1080℃,InN层的生长温度为750~900℃。

[0042] 示例性地,AlN层和InN层中均掺杂Mg,Mg掺杂浓度为 $2 \times 10^{17} \sim 2 \times 10^{18} \text{cm}^{-3}$ 。

[0043] 示例性地,AlN层的厚度为1~10nm,InN层的厚度为2~50nm。

[0044] 示例性地,P型电子阻挡层的厚度为10~60nm。

[0045] 步骤104、在P型电子阻挡层上沉积P型GaN层。

[0046] 本发明实施例通过多量子阱层上沉积P型电子阻挡层,并在P型电子阻挡层上沉积P型GaN层;P型电子阻挡层包括顺次层叠在多量子阱层上的AlN层和InN层;相较于传统的AlGaIn电子阻挡层,通过InN层中In组分的并入,有利于空穴的平面扩展,提高空穴注入一致性和均匀性,增多量子阱中载流子的数量,增加了电子空穴在发光量子阱中复合发光效率,提升器件发光效率。

[0047] 图2示出了本发明实施例提供的一种GaIn基发光二极管外延片的制备方法。该制备方法可以采用MOCVD(Metal~organic Chemical Vapor Deposition,金属有机化合物化学气相沉淀)设备实现。在该制备方法中,以高纯H<sub>2</sub>(氢气)、以及N<sub>2</sub>(氮气)作为载气,以TMGa(三甲基镓)或者TEGa(三乙基镓)作为Ga源,以TMAI(三甲基铝)作为Al源,以TMIn(三甲基铟)作为In源,以NH<sub>3</sub>(氨气)作为N源,用SiH<sub>4</sub>(硅烷)作为N型掺杂剂,用CP<sub>2</sub>Mg(二茂镁)作为P型掺杂剂。参见图2,该方法流程包括如下步骤。

[0048] 步骤201、提供衬底。

[0049] 示例性地,衬底可以为图形化蓝宝石衬底(Patterned Sapphire Substrate,简称PSS)。采用PSS生长GaIn基发光二极管外延片,可以增强发光二极管的出射光亮度,同时反向漏电流减小,发光二极管的寿命也得到了延长。

[0050] 步骤202、对衬底进行退火处理。

[0051] 示例性地,可以在氢气气氛中对衬底进行退火处理,退火时间可以为8分钟,退火温度在1000℃与1200℃之间。通过退火处理可以清洁衬底表面。在退火完成后,还可以对衬底进行氮化处理。

[0052] 步骤203、在衬底上沉积GaIn缓冲层。

[0053] 示例性地,GaIn缓冲层(又称成核层)的生长温度可以是400℃~600℃,生长压力区间为400Torr~600Torr。GaIn缓冲层的厚度可以是15至35nm。

[0054] 示例性地,步骤203还可以包括:对GaIn缓冲层进行退火处理。退火温度可以在1000℃~1200℃,退火时间可以在5分钟至10分钟之间,退火时压力可以是400Torr~600Torr。

[0055] 步骤204、在GaIn缓冲层上沉积未掺杂GaIn层。

[0056] 在完成GaIn缓冲层的退火处理后,在GaIn缓冲层上沉积未掺杂GaIn层。示例性地,未

掺杂GaN层的生长温度可以是1000℃~1100℃,生长压力可以是100Torr至500Torr之间。未掺杂GaN层的生长厚度可以是1.0至5.0微米。

[0057] 步骤205、在未掺杂GaN层上沉积N型掺杂GaN层。

[0058] 示例性地,N型掺杂GaN层的厚度在1~5微米之间,N型掺杂GaN层的生长温度可以为1000℃~1200℃,生长压力在100Torr至500Torr之间。N型掺杂GaN层为Si掺杂,Si掺杂浓度在 $10^{18}\text{cm}^{-3}$ ~ $10^{19}\text{cm}^{-3}$ 之间。

[0059] 步骤206、在N型掺杂GaN层上沉积N型AlGaN层。

[0060] 示例性地,N型AlGaN层的厚度在50~180nm,N型AlGaN层的生长温度为800℃~1100℃,生长压力在300Torr至500Torr之间。N型AlGaN层中Al的摩尔掺入量为0~0.3。

[0061] 步骤207、在N型AlGaN层上沉积多量子阱层。

[0062] 本发明实施例提供两种多量子阱层的结构。

[0063] 示例性地,第一种多量子阱层的结构为:多量子阱层可以由3到15个周期的量子阱垒层层叠而成。量子阱垒层包括 $\text{In}_x\text{Ga}_{1-x}\text{N}$  ( $0 < x < 1$ ) 阱层和GaN垒层, $\text{In}_x\text{Ga}_{1-x}\text{N}$ 阱层的厚度在3nm左右,生长温度的范围在720℃~829℃间,生长压力范围在100Torr与500Torr之间。GaN垒层的厚度在9nm至20nm间,生长温度在850℃~959℃之间,生长压力在100Torr到500Torr之间。

[0064] 示例性地,第二种多量子阱层的结构为:多量子阱层包括若干层叠的量子阱垒层和层叠在量子阱垒层上的第一InGaN层,所述量子阱垒层包括第二InGaN层和GaN层,靠近N型AlGaN层的量子阱垒层中第二InGaN层与N型AlGaN层接触。量子阱垒层的数量可以是3~15。第一InGaN层和第二InGaN层分别与 $\text{In}_x\text{Ga}_{1-x}\text{N}$  ( $0 < x < 1$ ) 阱层的生长温度、生长压力、厚度均相同,GaN层与GaN垒层的生长温度、生长压力、厚度均相同。

[0065] 第一InGaN层和第二InGaN层均作为量子阱,GaN层作为量子垒,电子阻挡层中的AlN层除了抑制电子溢流,还可以起量子垒的作用。

[0066] 步骤208、在多量子阱层上沉积AlN层。

[0067] 其中,靠近P型电子阻挡层的量子阱垒层中GaN垒层与AlN层接触,或者,多量子阱层中第一InGaN层与AlN层接触。

[0068] 示例性地,AlN层的生长温度为850~1080℃,生长压力为50~100Torr;AlN层的厚度为1~10nm。AlN层中均掺杂Mg,即AlN层为P型掺杂AlN层,P型掺杂剂为 $\text{CP}_2\text{Mg}$ ,P型掺杂AlN层中Mg的掺杂浓度为 $2 \times 10^{17}\text{cm}^{-3}$ ~ $2 \times 10^{18}\text{cm}^{-3}$ 。

[0069] 步骤209、在AlN层上沉积InN层。

[0070] 示例性地,InN层的生长温度为750~900℃,生长压力为200~400Torr;InN层的厚度为2~50nm。InN层中均掺杂Mg,即InN层为P型掺杂InN层,P型掺杂剂为 $\text{CP}_2\text{Mg}$ ,P型掺杂InN层中Mg的掺杂浓度为 $2 \times 10^{17}\text{cm}^{-3}$ ~ $2 \times 10^{18}\text{cm}^{-3}$ 。

[0071] 通过步骤208~步骤209实现了,在多量子阱层上沉积P型电子阻挡层,P型电子阻挡层包括顺次层叠在多量子阱层上的AlN层和InN层。示例性地,P型电子阻挡层的厚度为10~60nm。相较于传统的电子阻挡层的厚度,P型电子阻挡层的厚度比较小,可以减少电子阻挡层对光的吸收,增加光输出的效率;还能够节省材料,减少成本。

[0072] 示例性地,P型电子阻挡层中,AlN层的生长温度为850℃,生长压力为50Torr,厚度为5nm;InN层的生长温度为800℃,生长压力为200Torr;InN层的厚度为5nm。

[0073] 示例性地,P型电子阻挡层中,A1N层的生长温度为900℃,生长压力为60Torr,厚度为4nm;InN层的生长温度为800℃,生长压力为300Torr;InN层的厚度为20nm。

[0074] 示例性地,P型电子阻挡层中,A1N层的生长温度为950℃,生长压力为70Torr,厚度为8nm;InN层的生长温度为850℃,生长压力为350Torr;InN层的厚度为30nm。

[0075] 示例性地,P型电子阻挡层中,A1N层的生长温度为1000℃,生长压力为85Torr,厚度为10nm;InN层的生长温度为900℃,生长压力为450Torr;InN层的厚度为50nm。

[0076] P型电子阻挡层中,A1N层的生长压力低,A1组分含量高,由于A1N层靠近量子阱,A1N层的带宽较大,相比于传统的AlGaIn电子阻挡层,对量子阱中的电子有更强的阻挡作用,抑制电子溢流出量子阱。InN层的生长温度低,In组分的并入量更多一些,更加有利于空穴的平面扩展,提高空穴注入一致性和均匀性,增多量子阱中载流子的数量,增加了电子空穴在发光量子阱中复合发光效率,提升器件发光效率。

[0077] 步骤210、在InN层上沉积P型GaIn层。

[0078] P型GaIn层的生长温度在850℃~1080℃之间,生长压力区间为200Torr~300Torr。P型GaIn层的厚度在100nm至800nm之间。

[0079] 步骤211、在P型GaIn层上沉积P型接触层。

[0080] P型接触层的生长温度区间为850℃~1050℃,生长压力区间为100Torr~300Torr。P型接触层的厚度为5nm至300nm之间。

[0081] 沉积P型接触层之后,可以将MOCVD的反应腔内温度降低,在氮气气氛中对外延片进行退火处理,退火温度可以为650℃~850℃,退火时间可以为5到15分钟,而后降至室温,结束外延片的生长。

[0082] 图3示出了本发明实施例提供的一种GaIn基发光二极管外延片,参见图3,该外延片包括:衬底31、顺次在衬底31上沉积GaIn缓冲层32、未掺杂GaIn层33、N型掺杂GaIn层34、N型AlGaIn层35、多量子阱层36、P型电子阻挡层37和P型GaIn层38。P型电子阻挡层37包括顺次层叠在多量子阱层36上的AlN层371和InN层372。

[0083] 通过在多量子阱层36上沉积P型电子阻挡层37,并在P型电子阻挡层37上沉积P型GaIn层38;P型电子阻挡层37包括顺次层叠在多量子阱层36上的AlN层371和InN层372;相较于传统的AlGaIn电子阻挡层,AlN层371中Al组分的含量较高,AlN层371的带宽较大,对量子阱中的电子有较强的阻挡作用,抑制电子溢流出量子阱;相较于传统的AlGaIn电子阻挡层,通过InN层372中In组分的并入,有利于空穴的平面扩展,提高空穴注入一致性和均匀性,增多量子阱中载流子的数量,增加了电子空穴在发光量子阱中复合发光效率,提升器件发光效率。

[0084] 示例性地,参见图4,多量子阱层36包括若干量子阱垒层361(图4中虚线框标出),量子阱垒层361包括InGaIn阱层和GaIn垒层(图4中斜线填充),靠近P型电子阻挡层37的量子阱垒层361中GaIn垒层361a与AlN层371接触。

[0085] 示例性地,AlN层371为低压AlN层。

[0086] 示例性地,InN层372为低温InN层。

[0087] 示例性地,AlN层371的厚度为1~10nm,InN层372的厚度为2~50nm。

[0088] 示例性地,P型电子阻挡层37的厚度为10~60nm。

[0089] 示例性地,衬底31为PSS。

[0090] 示例性地,参见图4,GaN基发光二极管外延片还包括顺次层叠在P型GaN层38上的P型接触层39。

[0091] 以上所述仅为本发明的较佳实施例,并不用以限制本发明,凡在本发明的精神和原则之内,所作的任何修改、等同替换、改进等,均应包含在本发明的保护范围之内。

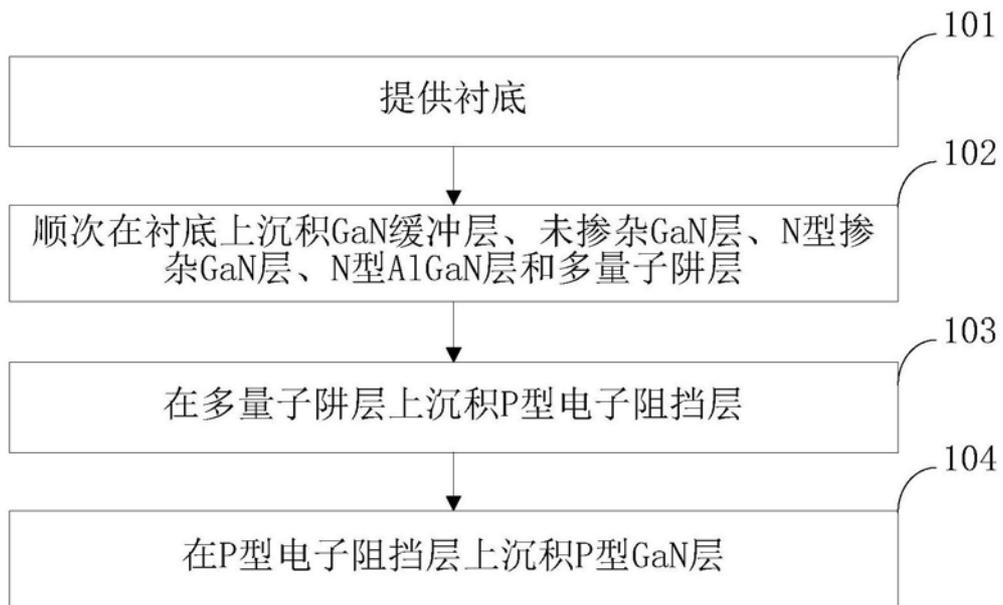


图1



图2

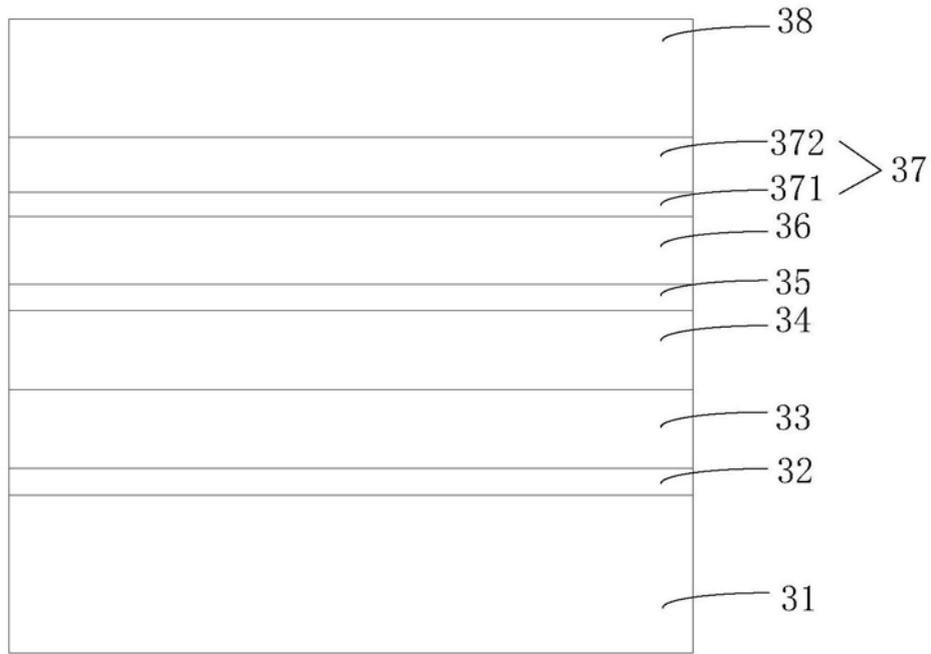


图3

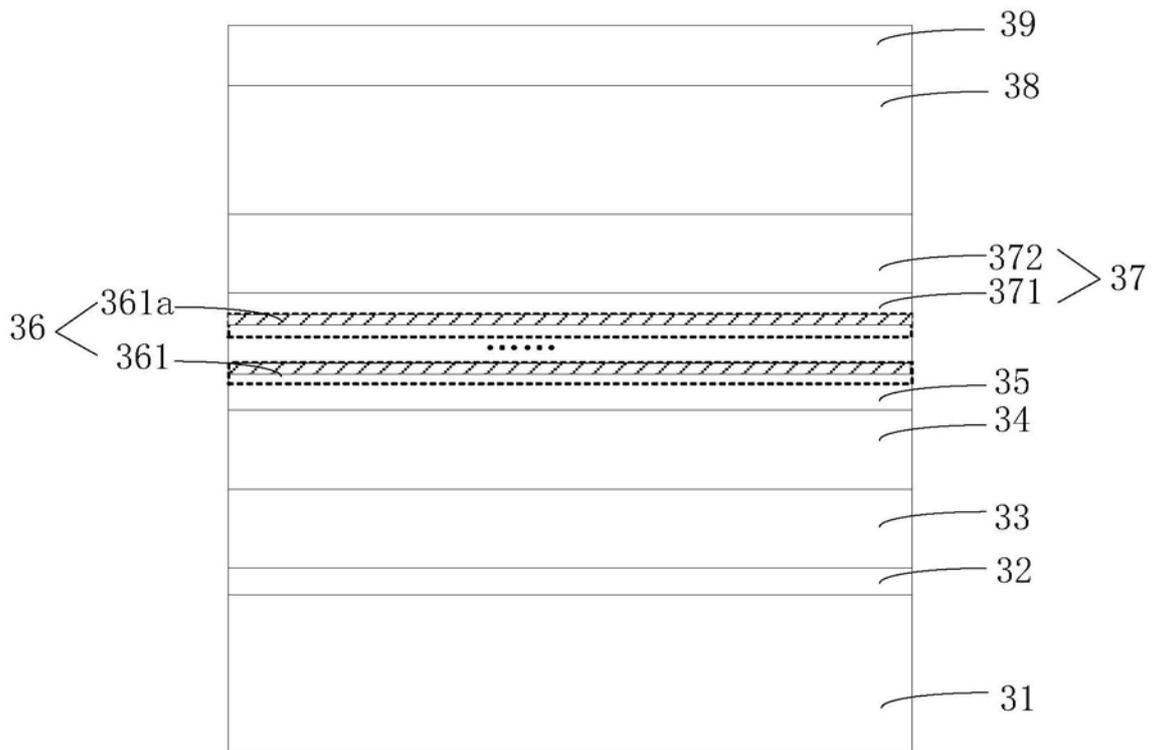


图4