

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第3736387号

(P3736387)

(45) 発行日 平成18年1月18日(2006.1.18)

(24) 登録日 平成17年11月4日(2005.11.4)

(51) Int. Cl.

H01G 4/40 (2006.01)

F I

H01G 4/40

A

請求項の数 4 (全 7 頁)

(21) 出願番号 特願2001-157852 (P2001-157852)
 (22) 出願日 平成13年5月25日(2001.5.25)
 (65) 公開番号 特開2002-353071 (P2002-353071A)
 (43) 公開日 平成14年12月6日(2002.12.6)
 審査請求日 平成14年11月20日(2002.11.20)

(73) 特許権者 000006231
 株式会社村田製作所
 京都府長岡京市東神足1丁目10番1号
 (74) 代理人 100091432
 弁理士 森下 武一
 (72) 発明者 中山 尚樹
 京都府長岡京市天神二丁目26番10号
 株式会社村田製作所内

審査官 鈴木 匡明

(56) 参考文献 特開平06-096992 (JP, A)
 特開平11-329895 (JP, A)

最終頁に続く

(54) 【発明の名称】 複合電子部品及びその製造方法

(57) 【特許請求の範囲】

【請求項1】

内部回路素子を介在させた状態で複数の絶縁性シートが積層されてなる積層体と、内部回路素子に電氣的に接続され、積層体の側面に形成されたグランド用外部電極と、積層体の上面の少なくとも一部を覆うように設けられると共に、前記グランド用外部電極に電氣的に接続された端子部を有する金属ケースと、を備えた複合電子部品であって、前記グランド用外部電極は絶縁性シートに形成されたビアホールに付与された導電材によって積層体の少なくとも一つの側面にそれぞれ独立した状態で複数設けられると共に、同一側面の独立した複数のグランド用外部電極は金属ケースの同一端子部に電氣的に接続されていること、

を特徴とする複合電子部品。

【請求項2】

複数の前記グランド用外部電極は、互いに略平行に積層体の積層方向に延在していることを特徴とする請求項1に記載の複合電子部品。

【請求項3】

前記積層体の上面に、金属ケースに覆われた電子部品が搭載されていることを特徴とする請求項1又は請求項2に記載の複合電子部品。

【請求項4】

内部回路素子に電氣的に接続される導電ペーストが付与されたビアホールをマザーシートを切断するカット線に沿って形成する工程と、

内部回路素子を介在させた状態で複数のマザーシートを積層する工程と、
前記マザーシートの積層体を前記カット線に沿って切断することで前記ビアホールに付与されたペースト凝固体を切断し、該ペースト凝固体を積層体の少なくとも一つの側面にそれぞれ独立した状態で複数露出させてグランド用外部電極を形成する工程と、

同一側面の独立した複数の前記グランド用外部電極を、前記積層体の上面の少なくとも一部を覆う金属ケースの同一端子部に電氣的に接続する工程と、

を備えたことを特徴とする複合電子部品の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、コンデンサやインダクタ等の回路素子を内蔵した複合電子部品及びその製造方法に関する。

【0002】

【従来の技術】

従来、高周波複合電子部品として、図6に示すように、コンデンサやインダクタ等の回路素子を内蔵した積層型基板1上に電子部品9を搭載し、金属ケース7と一体化したものが知られている。この積層型基板1にあっては側面2, 3(対向するいま一方の側面も同じ)にグランド用外部電極4及び入出力用外部電極5がそれぞれ形成されており、グランド用外部電極4には前記金属ケース7の端子部8がはんだ付けされている。

【0003】

前記外部電極4, 5は、本出願人が特開平6-96992号公報に開示したように、また、図7に示すように、マザーセラミックグリーンシート10に導電材(導電ペースト)4', 5'が充填されたビアホール11, 12を、カット線A, Bに沿って形成し(以下、ビア充填工法と記す)、マザー積層体を該カット線A, Bに沿って切断することで、導電材4', 5'を側面2, 3に露出させたものである。

【0004】

【発明が解決しようとする課題】

しかしながら、外部電極4を形成するためのビアホール11は長孔形状であるため、導電ペーストの充填が過小になりやすく抜け落ちが生じ、焼成後にあっては不完全な外部電極4が形成され、内部の回路素子や金属ケースの端子部8との電氣的接続の信頼性が不十分になるおそれを有していた。

【0005】

その対策として、導電ペーストの充填回数を増やすことが検討されたが、かえって充填過大となり、導電ペーストとセラミックシートとの焼成収縮率の相違から外部電極4にクラックが生じる問題点が発生した。

【0006】

一方、長孔形状のビアホール11にあっては、形成された外部電極4とセラミック積層素体との接触面積がどうしても小さくなり、接合強度が弱いという問題点も残されていた。

【0007】

そこで、本発明の目的は、電氣的接続の信頼性が良好で積層素体との接合強度も十分な外部電極を備えた複合電子部品及びその製造方法を提供することにある。

【0008】

【課題を解決するための手段及び作用】

以上の目的を達成するため、本発明に係る複合電子部品は、内部回路素子を介在させた状態で複数の絶縁性シートが積層されてなる積層体と、内部回路素子に電氣的に接続され、積層体の側面に形成されたグランド用外部電極と、積層体の上面の少なくとも一部を覆うように設けられると共に、前記グランド用外部電極に電氣的に接続された端子部を有する金属ケースと、を備えた複合電子部品であって、前記グランド用外部電極は絶縁性シートに形成されたビアホールに付与された導電材によって積層体の少なくとも一つの側面に

10

20

30

40

50

それぞれ独立した状態で複数設けられると共に、同一側面の独立した複数のグラウンド用外部電極は金属ケースの同一端子部に電氣的に接続されていること、を特徴とする。

【0009】

本発明に係る前記複合電子部品は、グラウンド用外部電極が独立した複数のビアホールに付与された導電材によって形成されており、各ビアホールは長孔ではなくてほぼ4角形状、ほぼ円形状、ほぼ楕円形状でよく、導電材が適量付与されることになり、導電材の脱落やクラックの発生が防止され、電氣的接続の信頼性が向上する。また、グラウンド用外部電極と積層素体との接触面積が増加し、グラウンド用外部電極の接合強度が向上する。

【0010】

本発明に係る複合電子部品の製造方法は、内部回路素子に電氣的に接続される導電ペーストが付与されたビアホールをマザーシートを切断するカット線に沿って形成する工程と、内部回路素子を介在させた状態で複数のマザーシートを積層する工程と、前記マザーシートの積層体を前記カット線に沿って切断することで前記ビアホールに付与されたペースト凝固体を切断し、該ペースト凝固体を積層体の少なくとも一つの側面にそれぞれ独立した状態で複数露出させてグラウンド用外部電極を形成する工程と、同一側面の独立した複数の前記グラウンド用外部電極を、前記積層体の上面の少なくとも一部を覆う金属ケースの同一端子部に電氣的に接続する工程と、を備えたことを特徴とする。

10

【0011】

本発明に係る前記製造方法は、グラウンド用外部電極を独立した複数のビアホールに付与された導電ペーストによって形成するため、各ビアホールは長孔ではなくてほぼ4角形状、ほぼ円形状、ほぼ楕円形状でよく、導電ペーストが適量付与されることになり、焼成時におけるペースト凝固体の脱落やクラックの発生が防止され、電氣的接続の信頼性が向上する。また、グラウンド用外部電極と積層体素体との接触面積が増加し、グラウンド用外部電極の接合強度が向上する。

20

【0012】

【発明の実施の形態】

以下、本発明に係る複合電子部品及びその製造方法の実施形態について、添付図面を参照して説明する。

【0013】

(第1実施形態、図1～5参照)

30

本発明の第1実施形態である高周波複合電子部品20は、図1に示すように、コンデンサやインダクタ等の回路素子を内蔵した積層体21の上面にコンデンサ、インダクタ、ダイオード、あるいはSAWフィルタなどの電子部品29を搭載し、金属ケース27と一体化したものである。

【0014】

積層体21は、複数枚のセラミックグリーンシートを積層し、圧着、切断、焼成したもので、所定のグリーンシートには導電材や抵抗材にて内部回路素子(図示せず)がパターン化されて形成されている。また、積層体21の側面22, 23(対向するいま一方の側面も同じ)にはグラウンド用外部電極24及び入出力用外部電極25がそれぞれ形成されている。

40

【0015】

3個が側面22に露出しているグラウンド用外部電極24は内部回路素子と電氣的に接続されており、かつ、金属ケース27の端子部28とはんだによって接続されている。端子部28は平坦な矩形形状をなし、積層体21の積層方向に延びている。入出力用外部電極25も内部回路素子と電氣的に接続されている。これらの外部電極24, 25は、図示しない実装基板のランド部と例えばリフローはんだによって接続される。

【0016】

3個のグラウンド用外部電極24は、例えば、0.3mmの幅で1mmのピッチで形成されている。なお、図1, 2では、見やすくするために、外部電極24, 25は実際の寸法よりも拡大して描かれている。

50

【 0 0 1 7 】

ここで、外部電極 2 4 , 2 5 の形成方法 (ピア充填工法) について説明する。まず、図 3 に示すように、必要な枚数のマザーセラミックグリーンシート 3 0 に銅等を主成分とする導電材 (導電ペースト) 2 4 ' , 2 5 ' が付与されたピアホール 3 1 , 3 2 をカット線 A , B に沿って形成する。内蔵される回路素子もこの段階で形成される。これらのシート 3 0 及び他のシートを所定枚数積層し、プレスする。その後、カット線 A , B に沿ってダイシングソー等を用いてカットし、焼成する。なお、カット工程は積層体の焼成後に行う場合もある。

【 0 0 1 8 】

以上の工程により、ピアホール 3 1 , 3 2 に充填された導電材 2 4 ' , 2 5 ' が外部電極 2 4 , 2 5 として側面 2 2 , 2 3 に露出した積層体 2 1 を得ることができる。 10

【 0 0 1 9 】

なお、図 4 (A)、図 5 (A) に示すように、ピアホール 3 1 , 3 2 に対しては導電材 2 4 ' , 2 5 ' が完全に充填されるように付与されてもよいし、図 4 (B)、図 5 (B) に示すように、導電材 2 4 ' , 2 5 ' がピアホール 3 1 , 3 2 の内壁面に付着して中央部は空洞となる状態で付与されていてもよい。また、ピアホール 3 1 , 3 2 は円形でも矩形であってもよく、さらには楕円形であってもよく、その形状は任意である。

【 0 0 2 0 】

前記積層体 2 1 において、グランド用外部電極 2 4 は、独立した複数の比較的小さなピアホール 3 1 に付与された導電材 2 4 ' によって形成されるため、導電材 2 4 ' を適量付与することができ、外部電極 2 4 が焼成時に脱落することやクラックが発生することが解消され、電氣的接続の信頼性が向上する。また、外部電極 2 4 と積層素体とのトータルの接触面積が大きく、外部電極の積層素体に対する接合強度が向上する。 20

【 0 0 2 1 】

(他の実施形態)

なお、本発明に係る複合電子部品及びその製造方法は前記実施形態に限定するものではなく、その要旨の範囲内で種々に変更することができる。

【 0 0 2 2 】

特に、積層体に内蔵される回路素子はどのような種類であってもよい。 30

【 0 0 2 3 】

前記実施形態において、積層体 2 1 の上面は金属ケース 2 7 によって全体的に覆われているが、金属ケース 2 7 は上面に設けた電子部品 2 9 を覆う大きさであればよく、積層体 2 1 の上面の一部が金属ケース 2 7 から露出していてもよい。

【 0 0 2 4 】

また、グランド用外部電極 2 4 は積層体 2 1 の側面 2 2 (長手方向端面) に設けるだけでなく、側面 2 3 に設けてもよい。さらに、ピアホール 3 1 , 3 2 は互いに異形状であってもよい。

【 0 0 2 5 】

【 発明の効果 】

以上の説明で明らかのように、本発明によれば、導電材を適量付与できるピア充填工法によって、金属ケースの同一端子部に接続されるグランド用外部電極を形成するようにしたため、電極の脱落やクラックの発生がなく、電極と積層素体との接合強度が強く、かつ、内部回路素子や金属ケースの端子部との接続の信頼性の良好な複合電子部品を得ることができる。 40

【 図面の簡単な説明 】

【 図 1 】 本発明の第 1 実施形態である複合電子部品を示す斜視図。

【 図 2 】 図 1 に示した複合電子部品を構成する積層体の要部を示す立面図。

【 図 3 】 図 1 に示した複合電子部品を構成する積層体の製造に使用されるマザーセラミックグリーンシートを示す平面図。

【 図 4 】 図 1 に示した複合電子部品を構成する積層体の第 1 のピアホールを示す斜視図 50

。 【図5】 図1に示した複合電子部品を構成する積層体の第2のビアホールを示す斜視図

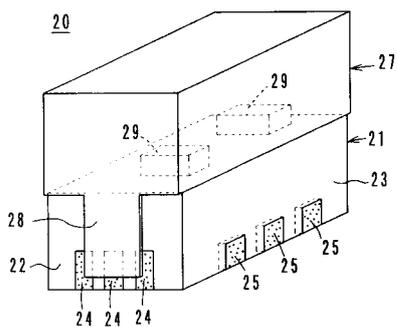
。 【図6】 従来の複合電子部品を示す斜視図。

【図7】 図6に示した従来の複合電子部品を構成する積層型基板の製造に使用されるマザーセラミックグリーンシートを示す平面図。

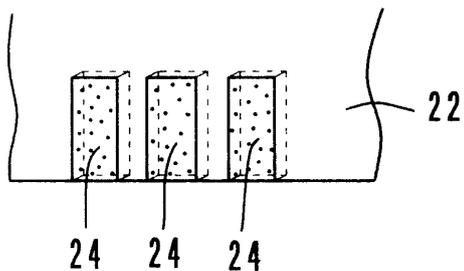
【符号の説明】

- 20 ... 高周波複合電子部品
- 21 ... 積層体
- 22 ... 側面
- 24 ... グランド用外部電極
- 27 ... 金属ケース
- 28 ... 端子部
- 30 ... マザーセラミックグリーンシート
- 31 ... ビアホール

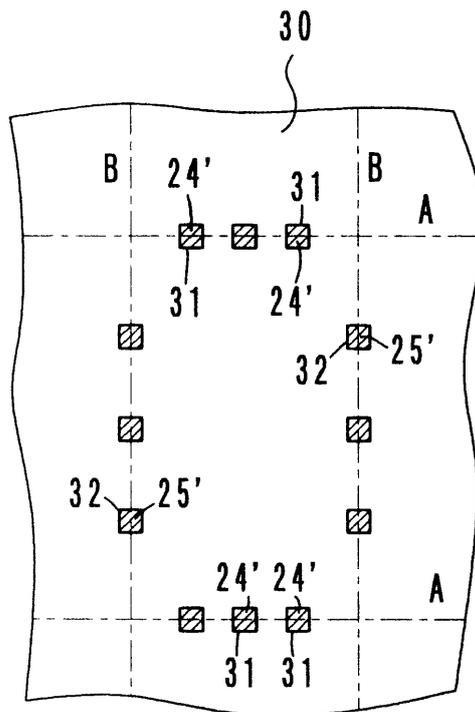
【図1】



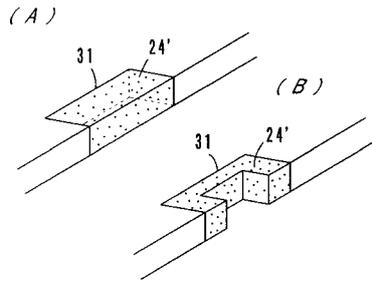
【図2】



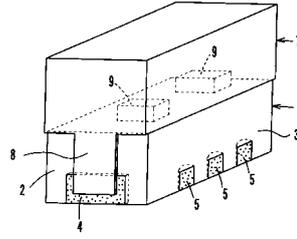
【図3】



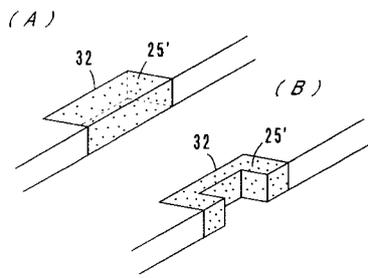
【 図 4 】



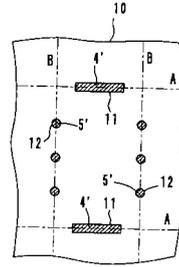
【 図 6 】



【 図 5 】



【 図 7 】



フロントページの続き

(58)調査した分野(Int.Cl. , DB名)

H01G 4/00 ~ 4/10

H01G 4/14 ~ 4/42

H01G 13/00 ~ 13/06