



(12)发明专利申请

(10)申请公布号 CN 110383232 A

(43)申请公布日 2019.10.25

(21)申请号 201980000831.X

(51)Int.Cl.

(22)申请日 2019.05.05

G06F 3/06(2006.01)

(85)PCT国际申请进入国家阶段日  
2019.06.14

(86)PCT国际申请的申请数据  
PCT/CN2019/085504 2019.05.05

(71)申请人 长江存储科技有限责任公司  
地址 430074 湖北省武汉市东湖开发区关  
东科技工业园华光大道18号7018室

(72)发明人 张黄鹏 付祥 王颀 杜智超  
曹华敏 黄新运 董文雯 徐书兵

(74)专利代理机构 北京永新同创知识产权代理  
有限公司 11376  
代理人 林锦辉

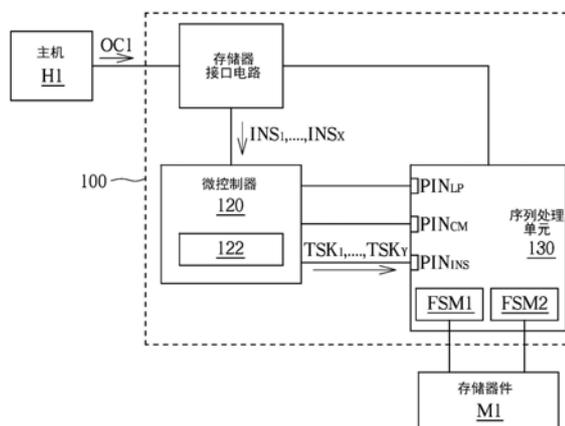
权利要求书2页 说明书4页 附图4页

(54)发明名称

具有序列处理单元的存储器控制系统

(57)摘要

一种存储器控制系统包括存储器接口、微控制器和序列处理单元。所述存储器接口电路接收存储器操作命令,并且根据所述存储器操作命令来生成多个操作指令。所述微控制器被耦合到所述存储器接口电路。所述微控制器接收多个操作指令并且通过预定协议根据调度算法来生成多个任务指令。所述序列处理单元被耦合到所述微控制器。所述序列处理单元通过预定协议接收多个任务指令并且利用所述序列处理单元的所述至少一个有限状态机根据所述多个任务指令来控制存储器件的多个电路。



1. 一种存储器控制系统,包括:

存储器接口电路,其被配置为接收存储器操作命令并且根据所述存储器操作命令来生成多个操作指令;

微控制器,其被耦合到所述存储器接口电路,并且被配置为接收所述多个操作指令并且通过预定协议根据调度算法来生成多个任务指令;以及

序列处理单元,其被耦合到所述微控制器并且包括至少一个有限状态机,并且被配置为通过所述预定协议接收所述多个任务指令并且利用所述至少一个有限状态机根据所述多个任务指令来控制存储器件的多个电路。

2. 根据权利要求1所述的存储器控制系统,其中,

所述存储器接口电路和所述微控制器通过标准总线协议进行通信。

3. 根据权利要求1所述的存储器控制系统,其中,

所述序列处理单元还包括负载引脚和操作指令引脚;并且

当由所述微控制器将所述负载引脚的电压拉高时,所述序列处理单元接收任务指令。

4. 根据权利要求3所述的存储器控制系统,其中,

所述序列处理单元还包括完成引脚;并且

当已经执行了所述任务指令时,所述序列处理单元将所述完成引脚的电压升高,以通知所述微控制器。

5. 根据权利要求1所述的存储器控制系统,其中,所述存储器件是非易失性存储器(NVM)。

6. 根据权利要求1所述的存储器控制系统,其中,

所述存储器件的所述多个电路包括电荷泵、功率调节器、地址译码器、和/或感测放大器。

7. 根据权利要求1所述的存储器控制系统,其中,

所述微控制器还被配置为更新所述调度算法以改变所述多个任务指令的顺序。

8. 根据权利要求1所述的存储器控制系统,其中,

所述序列处理单元还被耦合到所述存储器接口电路;并且

在所述存储器控制系统的测试模式中,所述存储器接口电路控制所述序列处理单元来直接访问所述存储器件。

9. 根据权利要求1所述的存储器控制系统,其中,所述存储器接口电路、所述微控制器和所述序列处理单元被设置在同一芯片中。

10. 一种用于操作存储器控制系统的方法,所述存储器控制系统包括存储器接口电路、微控制器和序列处理单元,所述序列处理单元包括至少一个有限状态机,所述方法包括:

所述存储器接口电路根据存储器操作命令来生成多个操作指令;

所述微控制器接收所述多个操作指令;

所述微控制器通过预定协议根据调度算法来发出多个任务指令;

所述序列处理单元通过所述预定协议接收所述多个任务指令;并且

所述序列处理单元利用所述至少一个有限状态机根据所述多个任务指令来控制存储器件的多个电路。

11. 根据权利要求10所述的方法,其中,

所述存储器接口电路和所述微控制器通过标准总线协议进行通信。

12. 根据权利要求10所述的方法,其中,所述序列处理单元还包括负载引脚和操作指令引脚,并且所述方法还包括:

所述微控制器升高所述负载引脚的电压;并且

当所述负载引脚的电压被拉高时,所述序列处理单元接收任务指令。

13. 根据权利要求12所述的方法,其中,所述序列处理单元还包括完成引脚,并且所述方法还包括:

当已经执行了所述任务指令时,所述序列处理单元将所述完成引脚的电压升高,以通知所述微控制器。

14. 根据权利要求10所述的方法,其中,

所述存储器件的所述多个电路包括电荷泵、功率调节器、地址译码器、和/或感测放大器。

15. 根据权利要求10所述的方法,还包括:

更新所述微控制器的所述调度算法以改变所述多个任务指令的顺序。

16. 根据权利要求10所述的方法,还包括:

在所述存储器控制系统的测试模式中,所述存储器接口电路控制所述序列处理单元来直接访问所述存储器件。

## 具有序列处理单元的存储器控制系统

### 技术领域

[0001] 本发明涉及一种存储器控制系统，并且更具体而言，涉及一种具有序列处理单元的存储器控制系统。

### 背景技术

[0002] 由于诸如程序操作和读取操作的存储器操作通常涉及复杂的信号控制和地址解码，因此通常通过内部存储器控制架构来访问存储器。传统的存储器控制架构通常基于微控制器来处理复杂的控制，例如，对电荷泵、功率调节器、地址解码器和读出放大器的控制。

[0003] 然而，由于常规处理过程，例如，微控制器所需的读取、解码和执行周期，资源利用率和微控制器的性能都相当低。此外，由于存储器控制的开发基于不直观可读的操作指令，因此难以维护或更新。

### 发明内容

[0004] 本发明的一个实施例公开了一种存储器控制系统。所述存储器控制系统包括存储器接口电路、微控制器和序列处理单元。

[0005] 所述存储器接口电路接收存储器操作命令并且根据所述存储器操作命令来生成多个操作指令。所述微控制器被耦合到所述存储器接口电路。所述微控制器接收多个操作指令，并且通过预定协议根据调度算法来生成多个任务指令。所述序列处理单元被耦合到所述微控制器，并且包括至少一个有限状态机。所述序列处理单元通过预定协议接收多个任务指令，并且利用所述至少一个有限状态机根据所述多个任务指令来控制存储器件的多个电路。

[0006] 本发明的另一个实施例公开了一种用于操作存储器控制系统的方法。所述存储器控制系统包括存储器接口电路、微控制器和序列处理单元。所述序列处理单元包括至少一个有限状态机。

[0007] 所述方法包括：所述存储器接口电路根据所述存储器操作命令来生成多个操作指令，所述微控制器接收所述多个操作指令，所述微控制器通过预定协议根据调度算法来发出多个任务指令，所述序列处理单元通过预定协议接收多个任务指令，并且所述序列处理单元利用所述至少一个有限状态机根据所述多个任务指令来控制存储器件的多个电路。

[0008] 对本领域普通技术人员而言，在阅读了在各个附图和绘图中示出的优选实施例的以下详细描述之后，本发明的这些和其他目的无疑将变得显而易见。

### 附图说明

[0009] 图1示出了根据本发明的一个实施例的存储器控制系统。

[0010] 图2示出了微控制器与序列处理单元之间的通信的时序图。

[0011] 图3示出了根据一种调度算法的存储在内部存储单元中的任务指令集。

[0012] 图4示出了根据另一调度算法的存储在内部存储单元中的任务指令集。

[0013] 图5示出了根据本发明的一个实施例的用于操作图1中的存储器控制系统的方法。

### 具体实施方式

[0014] 图1示出了根据本发明的一个实施例的存储器控制系统100。存储器控制系统100包括存储器接口电路110、微控制器120和序列处理单元130。在图1中，存储器控制系统100可用于辅助主机H1访问存储器件M1，因此主机H1可以通过简单的操作来控制存储器件M1。在一些实施例中，存储器接口电路110、微控制器120和序列处理单元130可以设置在同一芯片中。

[0015] 存储器接口电路110可以接收存储器操作命令OC1。在一些实施例中，存储器操作命令OC1可以是由主机H1（例如计算机系统的中央处理单元）生成的用于控制存储器件M1的相对高层的命令。存储器接口电路110可对所述存储器操作命令OC1进行解码并且生成多个操作指令INS<sub>1</sub>至INS<sub>X</sub>，以根据存储器操作命令OC1来触发微控制器120，其中，X是正整数。

[0016] 在一些实施例中，存储器接口电路110和微控制器120可以通过标准总线协议进行通信，例如但不限于，系统管理总线或集成电路总线。在这种情况下，存储器接口电路110可通过重整存储器操作命令OC1以符合所使用的总线协议来生成操作指令INS<sub>1</sub>至INS<sub>X</sub>。

[0017] 所述微控制器120被耦合到所述存储器接口电路110。所述微控制器120可以接收所述多个操作指令INS<sub>1</sub>至INS<sub>X</sub>，并根据所述调度算法来生成多个任务指令TSK<sub>1</sub>至TSK<sub>Y</sub>，其中，Y是正整数。

[0018] 序列处理单元130被耦合到微控制器120，并且包括有限状态机FSM1和FSM2。序列处理单元130可以接收任务指令TSK<sub>1</sub>至TSK<sub>Y</sub>，并且利用有限状态机FSM1和FSM2来根据任务指令TSK<sub>1</sub>至TSK<sub>Y</sub>控制存储器件M1的电路。

[0019] 在一些实施例中，微控制器120和序列处理单元130可以通过预定协议进行通信。例如，序列处理单元130还可以包括负载引脚PIN<sub>LD</sub>、操作指令引脚PIN<sub>INS</sub>和完成引脚PIN<sub>CM</sub>。图2示出了微控制器120与序列处理单元130之间的通信的时序图。

[0020] 在图2中，微控制器120可以提高负载引脚PIN<sub>LD</sub>的电压，以指示即将到来的任务指令TSK<sub>1</sub>是有效的。因此，当微控制器120将负载引脚PIN<sub>LD</sub>的电压拉高时，序列处理单元130将接收任务指令TSK<sub>1</sub>。

[0021] 此外，在已经执行了任务指令TSK<sub>1</sub>之后，序列处理单元130可以提高完成引脚PIN<sub>CM</sub>的电压以通知微控制器120。然而，在一些其他实施例中，微控制器120和序列处理单元130可以根据系统要求利用不同的方案和/或不同的引脚进行通信。

[0022] 在一些实施例中，序列处理单元130可以控制存储器件M1的电路，例如用于提供所需字线电压的功率调节器，用于选择目标存储器单元的地址解码器，和/或用于感测读取电流的读出放大器。此外，在一些实施例中，存储器件M1可以是非易失性存储器(NVM)。由于非易失性存储器可能需要用于编程操作的高编程电压，因此序列处理单元130还可以控制电荷泵以提供高的程序电压。

[0023] 另外，在一些实施例中，序列处理单元130可以使用不同的有限状态机来处理不同类型的电路。例如，有限状态机FSM1可以用于控制与核心电压有关的电路，而有限状态机FSM2可以用于控制与页面缓存器有关的电路。然而，在一些其他实施例中，序列处理单元130可以包括更多或更少的有限状态机，用于根据系统要求来控制存储器件100的电路。

[0024] 由于序列处理单元130可以用有限状态机FSM1和FSM2来控制存储器件M1,因而能够以更直接的方式执行控制操作,而无需现有技术中使用的微控制器所需的冗余例程操作。因此,可以提高资源利用率和序列处理单元130的性能。

[0025] 虽然序列处理单元130可以直接控制存储器件100的电路,但是微控制器120可以控制由序列处理单元130执行的任务的调度。也就是说,微控制器120可以根据调度算法以期望的顺序分配任务指令TSK<sub>1</sub>至TSK<sub>Y</sub>。在一些实施例中,任务指令可以作为具有期望的顺序的集合而存储在微控制器120的内部存储单元122中,并且微控制器120能够以与从存储器接口电路110发送的操作指令相对应的预定顺序发出任务指令。

[0026] 图3示出了根据调度算法的与操作指令INS<sub>1</sub>相对应的存储在内部存储单元122中的任务指令集。在图3中,当微控制器120接收到操作指令INS<sub>1</sub>时,微控制器120可以顺序地发出任务指令TSK<sub>1</sub>、TSK<sub>2</sub>和TSK<sub>3</sub>,如由存储在内部存储单元122中的任务指令集所指示。

[0027] 例如,任务指令TSK<sub>1</sub>可能意味着要感测所述读出电流,并且任务指令TSK<sub>2</sub>和TSK<sub>3</sub>可能意味着要分别传输页面缓存器中对应的数据。

[0028] 在这种情况下,通过更新存储在存储单元122中的任务指令集,可以容易地调整要发出的任务指令的顺序。例如,图4示出了根据经更新的调度算法与操作指令INS<sub>1</sub>相对应的存储在内部存储单元122中的任务指令集。在图4中,当微控制器120接收到操作指令INS<sub>1</sub>时,微控制器120将顺序地发出任务指令TSK<sub>2</sub>、TSK<sub>1</sub>、TSK<sub>3</sub>和TSK<sub>4</sub>,如由存储在内部存储单元122中的任务指令集所指示。

[0029] 也就是说,通过根据期望的调度算法更新存储在存储单元122中的任务指令集,可以容易地改变任务指令和要执行的任务指令的顺序。因此,可以在存储器控制系统100的开发期间更新调度算法,从而提高灵活性。

[0030] 此外,在一些实施例中,序列处理单元130还可以直接耦合到存储器接口电路110。在这种情况下,存储器接口电路110可以控制序列处理单元130直接在存储器控制系统100的测试模式下访问存储器件100。该功能在存储器控制系统100的开发阶段期间是有用的。例如,当微控制器120被卡住时,存储器接口电路110可以绕过微控制器120并直接控制序列处理单元130来定位问题以进行调试。此外,在测试新算法时,此功能可以是方便的。

[0031] 图5示出了根据本发明的一个实施例的用于操作存储器控制系统100的方法200。方法200包括步骤S210至S270。

[0032] S210:存储器接口电路110根据存储器操作命令OC1来生成多个操作指令INS<sub>1</sub>至INS<sub>X</sub>;

[0033] S220:微控制器120接收所述多个操作指令INS<sub>1</sub>至INS<sub>X</sub>;

[0034] S230:微控制器120通过预定协议根据调度算法来发出多个任务指令TSK<sub>1</sub>至TSK<sub>Y</sub>;

[0035] S240:序列处理单元130通过所述预定协议接收所述多个任务指令TSK<sub>1</sub>至TSK<sub>Y</sub>;

[0036] S250:序列处理单元130利用有限状态机FSM1和FSM2根据任务指令TSK<sub>1</sub>至TSK<sub>Y</sub>来控制存储器件M1的电路;

[0037] S260:更新微控制器120的调度算法,以改变任务指令TSK<sub>1</sub>到TSK<sub>Y</sub>的传输顺序;并且

[0038] S270:在存储器控制系统100的测试模式中,存储器接口电路110控制序列处理单元120直接访问存储器件M1。

[0039] 在一些实施例中,存储器接口电路110和微控制器120可以通过标准总线协议进行

通信,而微控制器120和序列处理单元130可以通过专门定义的通信协议进行通信。例如,在步骤S230和S240中,序列处理单元130可以通过遵循图2中所示的时序图来接收任务指令 $TSK_1$ 至 $TSK_Y$ 。然而,在一些其他实施例中,微控制器120和序列处理单元130可以根据系统要求利用其他协议进行通信。

[0040] 总之,存储器控制系统和用于操作存储器控制系统的方法可以利用存储器控制系统的序列处理单元来控制存储器件。由于序列处理单元是基于有限状态机的,因此可以利用更高的利用率和更高的性能来简化对存储器件的控制。此外,由于存储器控制系统还采用微控制器来调度任务,因此可以通过更新存储在微控制器的内部存储单元中的指令集来灵活地更新调度算法,从而提高开发效率。

[0041] 本领域技术人员将容易地观察到,可以在保留本发明的教导的同时对装置和方法进行多种修改和改变。因此,上述公开内容应被解释为仅受所附权利要求的范围和界限的限制。

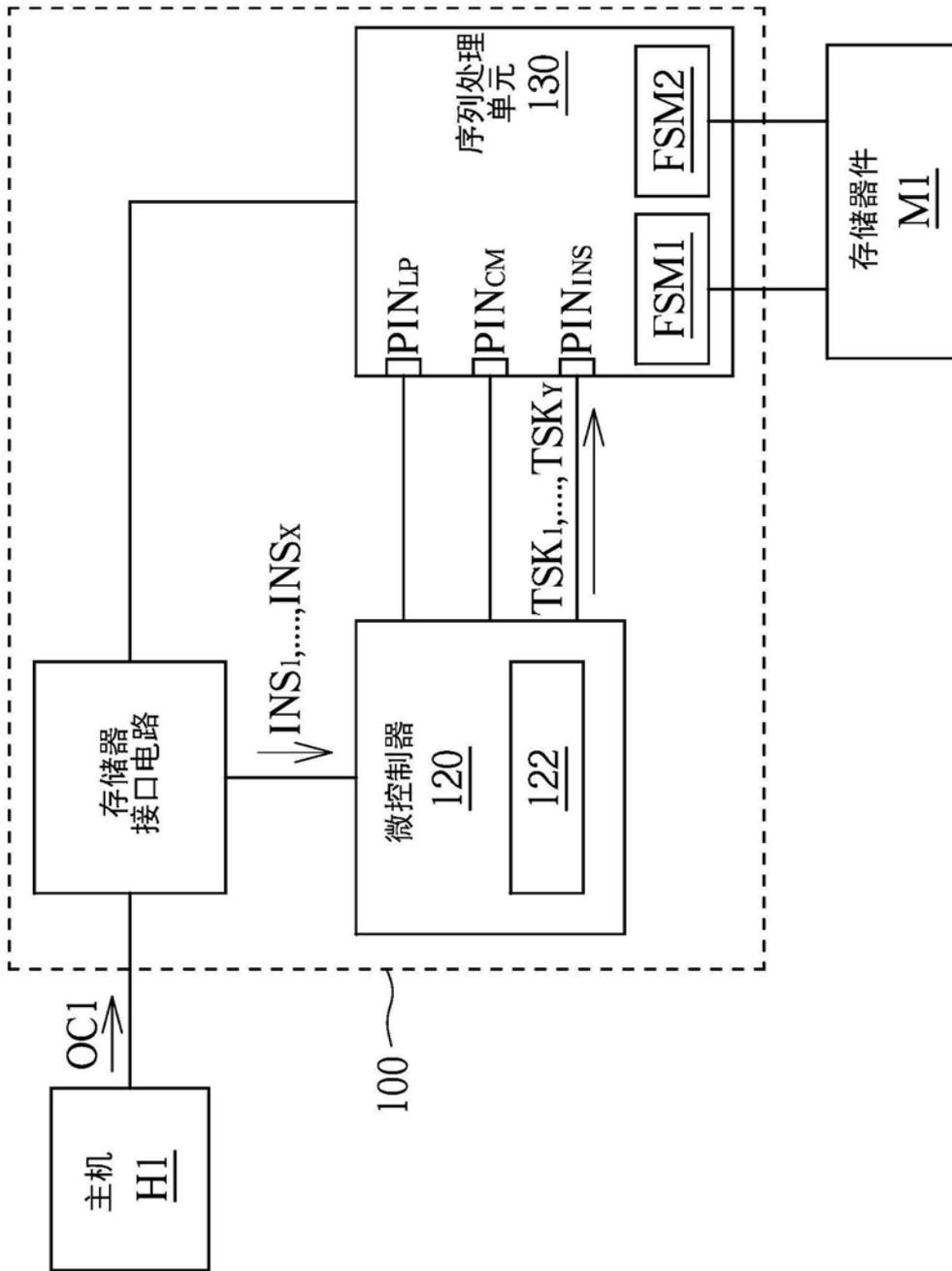


图1

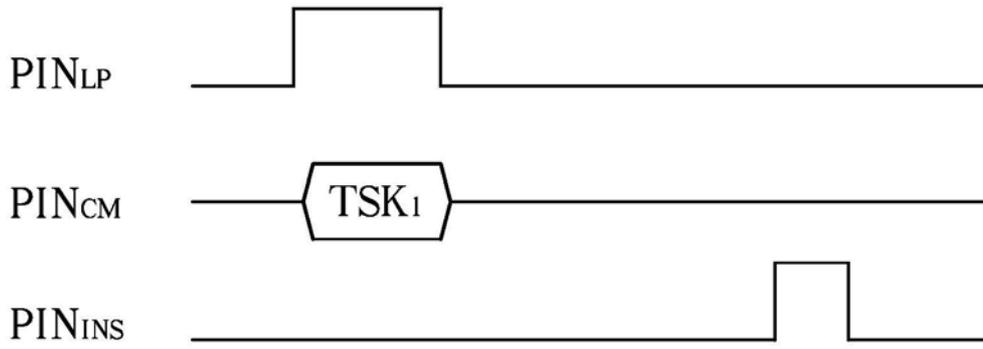


图2

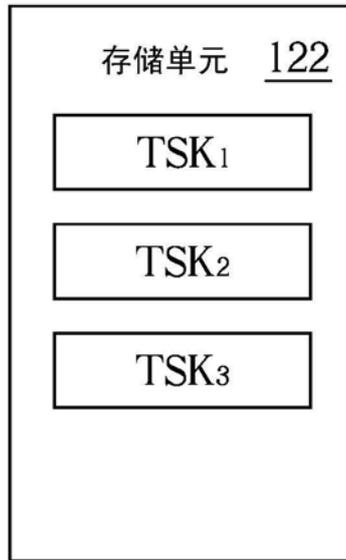


图3

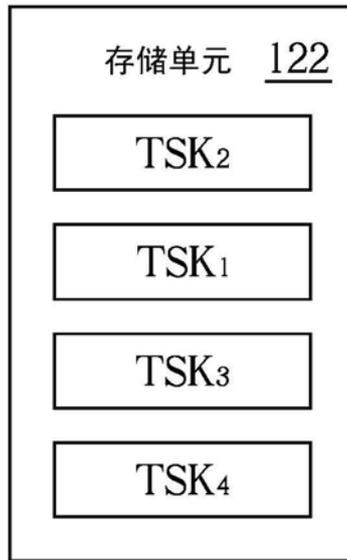


图4

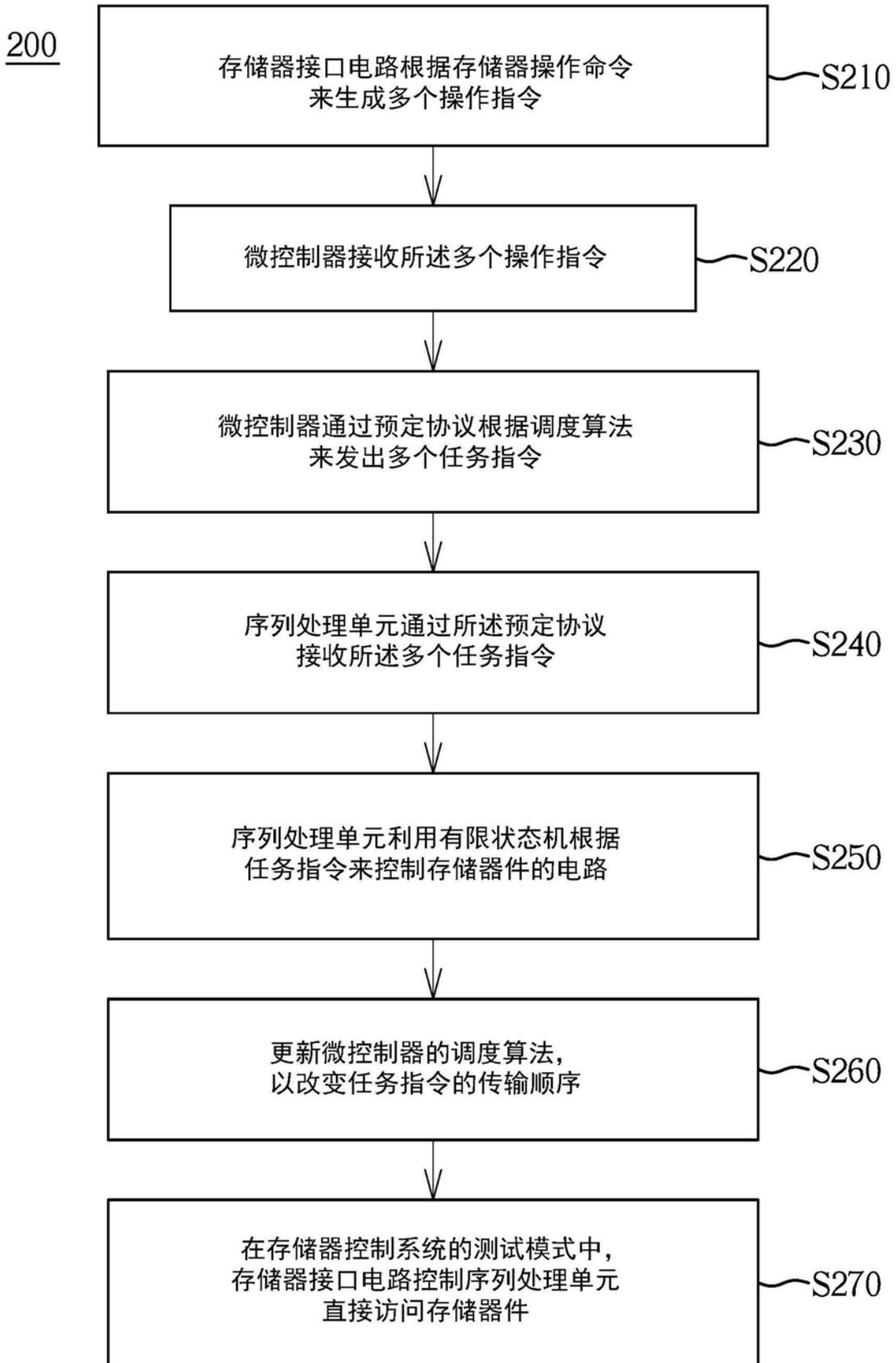


图5