

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.



[12] 发明专利申请公开说明书

[21] 申请号 200510077388.6

G02F 1/136 (2006.01)
G02F 1/133 (2006.01)
H01L 21/027 (2006.01)
G03F 7/20 (2006.01)

[43] 公开日 2006年1月4日

[11] 公开号 CN 1716062A

[22] 申请日 2005.6.23

[21] 申请号 200510077388.6

[30] 优先权

[32] 2004.6.30 [33] KR [31] 10-2004-0050171

[32] 2005.2.4 [33] KR [31] 10-2005-0010589

[71] 申请人 LG. 飞利浦 LCD 株式会社

地址 韩国首尔

[72] 发明人 朴钟振

[74] 专利代理机构 北京律诚同业知识产权代理有限公司
代理人 徐金国 祁建国

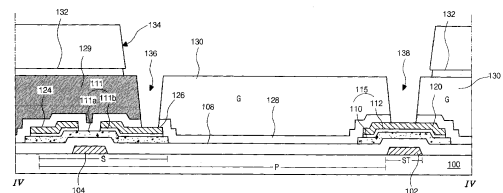
权利要求书 3 页 说明书 15 页 附图 43 页

[54] 发明名称

液晶显示器件的阵列基板的制造方法

[57] 摘要

一种液晶显示器件的制造方法，包括通过第一掩模工序在基板上形成栅线、栅极和栅绝缘层，通过第二掩模工序在栅绝缘层上形成有源层、欧姆接触层、源极、漏极和数据线，数据线与栅线相交以限定像素区域，在包含源极和漏极以及数据线的基板的基本整个表面上形成第一钝化层，通过第三掩模工序在有源层上的第一钝化层上形成黑矩阵，通过第四掩模工序在像素区域内的第一钝化层上形成滤色片层，在包括黑矩阵和滤色片层的基板表面上形成第二钝化层，通过第五掩模工序形成光刻胶图案，对光刻胶图案和第二钝化层进行构图以便暴露部分漏极，在包括部分暴露漏极的基板的基本整个表面上形成透明导电层，以及形成像素电极，所述像素电极与暴露的部分漏极相接触。



1. 一种液晶显示器件的制造方法，包括：
通过第一掩模工序在基板上形成栅线和栅极；
- 5 在包含所述栅线和所述栅极的基板的基本整个表面上形成栅绝缘层；
通过第二掩模工序在所述栅绝缘层上形成有源层、欧姆接触层、源极、漏极和数据线，所述数据线与栅线相交以限定像素区域；
在包含所述源极和漏极以及所述数据线的基板的基本整个表面上形成第一钝化层；
- 10 通过第三掩模工序在有源层上方的第一钝化层上形成黑矩阵；
通过第四掩模工序在所述像素区域内的所述第一钝化层上形成滤色片层；
在包含所述黑矩阵和所述滤色片层的基板的基本整个表面上形成第二钝化层；
通过第五掩模工序形成暴露出对应于像素区域和部分漏极的第二钝化层的光刻胶图案；
- 15 对所述光刻胶图案和第二钝化层下面的第一钝化层所暴露出的第二钝化层进行构图，以便进而暴露出部分漏极；
在包含所述暴露出的部分漏极的基板的基本整个表面上形成透明导电层；
以及
- 20 通过去除光刻胶图案和光刻胶图案上的透明导电层在像素区域内形成像素电极，所述像素电极与暴露出的部分漏极相接触。
 2. 根据权利要求1所述的方法，其特征在于，所述第二掩模工序包括在所述栅线上形成金属图案，所述金属图案与所述像素电极相接触。
 3. 根据权利要求1所述的方法，其特征在于，所述第一掩模工序包括在所述栅线一端处形成栅焊盘，并且所述第二掩模工序包括在所述数据线一端处形成数据焊盘。
 4. 根据权利要求3所述的方法，其特征在于，所述形成所述像素电极的步骤包括形成栅焊盘端子和数据焊盘端子，所述栅焊盘端子与所述栅焊盘相接触，所述数据焊盘端子与所述数据焊盘相接触。
- 30 5. 根据权利要求4所述的方法，其特征在于，所述像素电极、所述栅焊盘

端子和所述数据焊盘端子由透明导电材料形成。

6. 根据权利要求4所述的方法，其特征在于，进一步包括在包含所述像素电极的基板上形成柱状衬垫料，所述柱状衬垫料设置在所述栅极和数据线上。

7. 根据权利要求6所述的方法，其特征在于，所述形成所述柱状衬垫料的步骤包括形成第一阻挡层和第二阻挡层，所述第一阻挡层覆盖所述栅焊盘端子，所述第二阻挡层覆盖所述数据焊盘端子。

8. 根据权利要求1所述的方法，其特征在于，所述第一和第二钝化层由氮化硅(SiN_x)和二氧化硅(SiO₂)中的一种所形成。

9. 根据权利要求1所述的方法，其特征在于，所述第二掩模工序包括：
10 在所述栅绝缘层上沉积本征非晶硅层、掺杂非晶硅层和金属层；

在所述金属层上形成光刻胶层；

在所述光刻胶层上方设置一掩模，所述掩模包括透射部分、阻挡部分和半透射部分；

15 通过所述掩模使所述光刻胶层曝光并随后显影所述光刻胶层，以便进而形成具有不同厚度的光刻胶图案；

根据所述光刻胶图案选择性地去除部分金属层、部分掺杂非晶硅层和部分本征非晶硅层；

去除具有较薄厚度的光刻胶图案部分以便暴露出对应所述掩模半透射部分的金属层部分；

20 选择性地蚀刻由于去除光刻胶图案部分而暴露出的金属层部分；

选择性地蚀刻由于选择性蚀刻金属层部分而暴露的掺杂非晶硅层，通过去除具有较薄厚度的光刻胶图案暴露出所述金属层部分；以及

去除留下的光刻胶图案。

10. 根据权利要求1所述的方法，其特征在于，所述第二掩模工序包括在
25 数据线下形成半导体图案，所述半导体图案包括本征非晶硅层和掺杂非晶硅层。

11. 根据权利要求1所述的方法，其特征在于，在所述像素区域内选择性地构图所述第二钝化层并选择性地暴露出所述滤色片层。

12. 根据权利要求11所述的方法，其特征在于，所述形成像素电极的步骤
30 包括形成公共电极，所述公共电极与所述像素电极相分开并与其平行。

13. 一种液晶显示器件，包括：
一基板；
所述基板上的栅线和栅极；
所述栅线和栅极上的栅绝缘层；
5 所述栅极上方栅绝缘层上的有源层；
所述有源层上的欧姆接触层；
所述欧姆接触层上的源极、漏极和数据线，所述数据线与所述栅线相交以
限定像素区域；
所述源极和漏极以及数据线上的第一钝化层；
10 所述有源层上方第一钝化层上的黑矩阵；
所述像素区域内第一钝化层上的滤色片层；
所述黑矩阵和滤色片层上的第二钝化层，所述第二钝化层暴露出像素区域
内的滤色片层；以及
所述像素区域内暴露出的滤色片层上的像素电极，所述像素电极与漏极相
15 连接。
14. 根据权利要求 13 所述的器件，其特征在于，所述像素电极与所述第二
钝化层处于同一层。
15. 根据权利要求 13 所述的器件，其特征在于，进一步包括所述栅线和数
据线上方的柱状衬垫料。
- 20 16. 根据权利要求 13 所述的器件，其特征在于，在所述像素区域内选择性
地构图所述第二钝化层并选择性地暴露出所述滤色片层。
17. 根据权利要求 16 所述的器件，其特征在于，进一步包括所述像素区域
内选择性暴露出的滤色片层上的公共电极，所述公共电极与所述像素电极相分
开并与其平行。

25

液晶显示器件的阵列基板的制造方法

- 5 本申请要求享有 2004 年 6 月 30 日在韩国递交的申请号为 No. 2004-0050171 以及 2005 年 2 月 4 日在韩国递交的申请号为 No. 2005-0010589 的韩国专利申请的优先权，其在此包含引作参考。

技术领域

- 10 本发明涉及一种液晶显示器件，更特别地涉及一种具有薄膜晶体管上滤色片层的液晶显示器件的阵列基板的制造方法。

背景技术

- 15 液晶显示 (LCD) 器件是在液晶材料的光学各向异性和极化特性的基础上进行驱动的。LCD 器件通常包括两个彼此间隔且相互面对的基板，以及夹在两基板之间的液晶材料层。各基板包括彼此相对的电极，使得施加到各电极上的电压在电极之间产生垂直于基板的电场。通过改变所加电场的强度或方向可以改变液晶材料层的液晶分子取向。因此，LCD 器件通过根据液晶分子的排列改变透过液晶材料层的光透射率来显示图像。

- 20 附图 1 示出了现有技术的 LCD 器件的分解透视图。如附图 1 所示，LCD 器件 11 包括称作滤色片基板的上基板 5，和称作阵列基板的下基板 22，并在两基板之间夹有液晶材料层 14。在上基板 5，黑矩阵 6 和呈阵列矩阵形状的滤色片层 8，该滤色片层包含被黑矩阵 6 相应部分所围绕的多个红色 (R)、绿色 (G) 和蓝色 (B) 滤色片。另外，在上基板 5 上形成覆盖滤色片层 8 和黑矩阵 6 的公共电极 18。

- 25 在下基板 22 上，多个薄膜晶体管 (TFT) T 以对应滤色片层 8 的阵列矩阵形式而形成。多条栅线 13 与多条数据线 15 垂直相交。TFT T 设置在使各 TFT T 位于邻近一条栅线 13 和一条数据线 15 相交的位置。此外，在下基板 22 的栅线 13 和数据线 15 之间限定的像素区域 P 上形成多个像素电极 17。像素电极 30 17 由具有高透射率的透明导电材料，如氧化铟锡 (ITO) 或铟氧化锌 (IZO)

制成。

进一步如附图 1 所示, 在每个像素中设置存储电容器 C_{ST} 并使其与像素的像素电极 17 并联连接。存储电容器 C_{ST} 包括用作第一电容器电极的部分栅线 13 和用作第二电容器电极的金属图案 30。由于金属图案 30 通过接触孔与像素电极 17 相连, 所以存储电容器 C_{ST} 与像素电极 17 电连接。金属图案 30 可由与数据线 15 相同的材料制成。在制造附图 1 的 LCD 器件 11 时, 上基板 5 与下基板 22 对准并粘接到下基板 22 上。在此过程中, 上基板 5 可能与下基板 22 未对准并且由于粘接上基板 5 和下基板 22 过程中的误差容限而在完成的 LCD 器件 11 中产生漏光。

附图 2 为附图 1 中沿 II-II' 线的截面图, 其示出了现有技术的液晶显示 (LCD) 器件的一个像素。如附图 2 所示, 现有技术的 LCD 器件包括上基板 5、下基板 22 和液晶层 14。上基板 5 和下基板 22 彼此分隔并在其中夹有液晶层 14。

在下基板 22 上限定包含开关区域 S 的像素区域 P 和存储区域 ST。薄膜晶体管 T 形成在开关区域 S 中并由栅极 32、有源层 34、源极 36 和漏极 38 构成。透明像素电极 17 形成在像素区域 P 内。

参照附图 1, 栅极 32 从栅线 13 延伸而源极 36 从数据线 15 延伸。栅极 32、源极 36 和漏极 38 由金属材料形成而有源层 34 由硅形成。像素电极 17 由透明导电材料形成。

存储电容器 C_{ST} 形成在存储区域 ST 并包含用作第一存储电极的部分栅线 13 和用作第二电容器电极的金属图案 30。金属图案 30 具有岛形并覆盖部分的栅线 13。金属图案 30 与像素电极 17 相接触。存储电容器 C_{ST} 可具有各种结构和形状。

在薄膜晶体管 T 和存储电容器 C_{ST} 上形成钝化层 40。

在附图 2 中, 上基板 5 与下基板 22 相分离。在上基板 5 的内表面上, 在对应薄膜晶体管 T、栅线 13 和数据线 15 的位置处设置黑矩阵 6。如附图 1 所示, 黑矩阵 6 形成在上基板 5 的整个表面上并具有对应下基板 11 上像素电极 17 的开口。黑矩阵 6 防止 LCD 器件中像素电极 17 以外部分的漏光。黑矩阵 6 保护薄膜晶体管 T 免受光, 使得黑矩阵 6 防止薄膜晶体管 T 中产生照光电流 (photo current) 的。在上基板 5 的内表面上形成包括滤色片 8a、8b 和 8c

的滤色片层以覆盖所述黑矩阵 6。每个滤色片 8a、8b 和 8c 具有红色、绿色和蓝色中的一种并与像素电极 17 所在的一个像素区域 P 相对应。由透明导电材料形成的公共电极 18 置于上基板 5 上的滤色片层 8 上。

如上所述,可分别制造下基板 22 和上基板 5 并随后将其相互粘接在一起。

- 5 在现有技术的 LCD 器件中,每个像素电极 17 对应每个滤色片。此外,为了防止像素电极 17 与栅线 13 和数据线 15 之间的串扰,如附图 2 所示,像素电极 17 与数据线 15 相隔距离 A 并与栅线 13 相隔距离 C。像素电极 17 与栅线 13 和数据线 15 之间的开口间距 A 和 C 引起故障,如 LCD 器件中的漏光。典型地,主要在开口间距 A 和 C 中产生漏光。然而,形成在上基板 5 上的黑矩阵 6
- 10 应当覆盖开口间距 A 和 C。然而,在排列上基板 5 与下基板 2 时,或反之亦然,在上基板 5 和下基板 22 之间可能出现未对准的情况。因此,延伸黑矩阵 6 以确保黑矩阵仍能覆盖开口间距 A 和 C。即,设计黑矩阵 6 以使其提供对准容限进而防止漏光。可是,通过延伸黑矩阵,液晶显示器件的孔径比的减少量与黑矩阵 6 对准容限增加量相同。此外,如果在黑矩阵 6 的对准容限中存在误差,
- 15 则在开口间距 A 和 C 中发生漏光,进而降低了 LCD 器件的图像质量。

为了解决上述问题,已经提出一种具有薄膜晶体管上滤色片(COT)的液晶显示器件。

附图 3 为具有根据现有技术的 COT 结构的液晶显示器件中阵列基板的平面图。

- 20 在附图 3 中,沿第一方向在一个基板上形成多条栅线 52。多条栅线 52 相互平行并彼此分开。沿着与第一方向垂直的第二方向形成多条数据线 68。多条数据线 68 相互平行并彼此分开。多条数据线 68 与多条栅线 52 相交叉以限定多个像素区域 P。

- 25 栅焊盘 56 形成在每条栅线 52 的一端,并且透明的栅焊盘端子 94 覆盖所述栅焊盘 56。数据焊盘 70 形成在每条数据线 68 的一端,并且透明的数据焊盘端子 96 覆盖所述数据焊盘 70。

薄膜晶体管 T 形成在栅线 52 和数据线 68 的每个交叉处。薄膜晶体管 T 包括栅极 54、半导体层 60、源极 64 和漏极 66。进一步,从半导体层 60 延伸出的延展部分 62 可形成在数据线 68 的下方以便改善数据线 68 的接触特性。

- 30 在每个像素区域 P 中形成滤色片层的每个滤色片 78a、78b 和 78c。黑矩

阵 76 对应薄膜晶体管 T。另外，黑矩阵 76 可进一步包括对应栅线 52 和数据线 68 的部分。

在栅线 52 上形成岛形的金属图案 72。数据线 52 和金属图案 72 构成存储电容器 C_{ST} 。栅线 52 用作存储电容器 C_{ST} 的第一电极，而金属图案 72 用作存储电容器 C_{ST} 的第二电极。存储电容器 C_{ST} 可以具有各种结构和位置。

在每个像素区域 P 中形成像素电极 92。像素电极 92 与漏极 66 和金属图案 72 相接触。

在上述阵列基板中，由于滤色片层和黑矩阵 76 形成在与薄膜晶体管 T 和像素电极 92 相同的基板上，所以可将与对准容限一样大的部分用作孔径区域，进而提高孔径比。

下面参照附图说明根据现有技术用于具有 COT 结构的 LCD 器件的阵列基板的制造方法。

附图 4A、4B 和 4C 至附图 8A、8B 和 8C 示出了根据现有技术用于具有 COT 结构的 LCD 的阵列基板的制造方法。

附图 4A、4B 和 4C 示出了第一掩模工序和第二掩模工序并分别对应沿附图 3 中 IVA-IVA、IVB-IVB 和 IVC-IVC 线的截面部分。

在附图 4A、4B 和 4C，在基板 50 上限定包括开关 S 的像素区域 P、存储区域 ST、栅焊盘区域 GP 和数据焊盘区域 DP。通过在基板 50 上顺序沉积金属材料并随后通过第一掩模工序对其进行构图形成栅极 54 和栅线 52。栅极 54 对应开关区域 S，而部分栅线 52 对应存储区域 ST。栅线 52 在其一端处具有栅焊盘 56，并且栅焊盘 56 设置在栅焊盘区域 GP 中。金属材料包含铝 (Al) 和铝合金，如 AlNd。

通过沉积从包含氮化硅 (SiN_x) 和二氧化硅 (SiO_2) 的无机绝缘材料组中选出的一种或更多种材料，可在其上形成有栅极 54 和栅线 52 的基板 50 的几乎整个表面上形成栅绝缘层 58。

通过顺序沉积本征非晶硅层和掺杂非晶硅层并随后通过第二掩模程序对其进行构图，在栅极 54 上的栅绝缘层 58 上形成半导体层 60。半导体层 60 包括本征非晶硅的有源层 60a 以及掺杂非晶硅的欧姆接触层 60b。从半导体层 60 垂直延伸出的延展部分 62 也形成在栅绝缘层 58 上。可省略所述延展部分 62。

在附图 5A、5B 和 5C 中，在包含有源层 60a 和欧姆接触层 60b 的基板 50

的整个表面上沉积金属材料,并随后通过第三掩模工序对其进行构图以形成源极 64、漏极 66 和数据线 68。源极 64 和漏极 66 在欧姆接触层 60b 上彼此分开。数据线 68 与源极 64 相连。数据焊盘 70 形成在数据线 68 的一端并被设置在数据焊盘区域 DP 内。在存储区域 ST 内的栅线 52 上与源极 64 和漏极 66 同时形成岛形的金属图案 72。

接着,去除在源极 64 和漏极 66 之间暴露出的欧姆接触层 60b,进而暴露出有源层 60a。

在附图 6A、6B 和 6C 中,通过沉积从包含氮化硅(SiN_x)和二氧化硅(SiO_2)无机绝缘材料组中选出的一种材料在包含源极 64 和漏极 66 以及数据线 68 的基板的整个表面上形成钝化层 74。

通过在钝化层 74 上顺序涂覆黑色树脂并随后通过第四掩模工序对其进行构图形成黑矩阵 76。黑矩阵 76 对应源极 64 和漏极 66 以及暴露出的有源层 60a。黑矩阵 76 可进一步包括对应栅线 52 和数据线 68 的部分。

接着,通过在像素区域 P 中的钝化层 74 上顺序涂覆彩色树脂并随后通过第五掩模工序对其进行构图可形成滤色片层,例如绿色滤色片 78b。尽管在附图中未示出,通过与绿色滤色片 78b 相同的工序可以形成红色滤色片和蓝色滤色片。

附图 7A、7B 和 7C 示出了第六掩模工序并对应分别沿附图 3 中 IVA-IVA、IVB-IVB 和 IVC-IVC 线的横截面。

在附图 7A、7B 和 7C 中,通过涂覆苯并环丁烯(BCB)和丙烯酸树脂中的一种,在包含滤色片层的基板 50 的整个表面上形成平坦层 80。通过第六掩模工序对平坦层 80 进行构图以便形成漏极接触孔 82、存储接触孔 84、栅焊盘接触孔 86 以及数据焊盘接触孔 88。漏极接触孔 82 暴露出漏极 66,存储接触孔 84 暴露出金属图案 72,栅焊盘接触孔 86 暴露出栅焊盘 56 而数据焊盘接触孔 88 暴露数据焊盘 70。

附图 8A、8B 和 8C 示出了第七掩模工序并分别对应沿附图 3 中 IVA-IVA、IVB-IVB 和 IVC-IVC 线的横截面。

在附图 8A、8B 和 8C 中,通过在包含平坦层 80 的基板 50 上顺序沉积从包含氧化铟锡(ITO)和氧化铟锌(IZO)的透明导电材料组中选出的一种材料并随后通过第七掩模工序对其进行构图形成像素电极 92、栅焊盘端子 94 和数据

焊盘端子 96。像素电极 92 与漏极 66 和金属图案 72 相接触，并被设置在像素区域 P 内。栅焊盘端子 94 与栅焊盘 56 相接触，而数据焊盘端子 96 与数据焊盘 70 相接触。

因此，可通过第七掩模工序制造现有技术中液晶显示器件的阵列基板。

- 5 可是，由于每个掩模工序包括清洁、涂覆光刻胶层、通过掩模进行曝光、显影光刻胶层以及蚀刻的步骤，因此已经出现一些通过简化工序来减少制造时间和成本的试验。

发明内容

- 10 因此，本发明涉及一种具有阵列基板上滤色片层的液晶显示（LCD）器件及其制造方法，其基本消除了由于现有技术的限制和缺点所引起的一个或多个问题。

本发明的一个目的是提供一种具有高孔径比的液晶显示器件。

- 15 本发明的另一目的是提供一种能够减少制造成本和时间并减少工序过程中的问题的液晶显示器件的制造方法。

本发明的其他特征和其他优点将在以下说明中予以阐述，并且根据说明部分地变得清楚，或可通过实践本发明予以了解到。根据所写的说明书及其权利要求以及附图中具体指定的结构能够了解和实现本发明的目的和其他优势。

- 20 为了实现这些和其他优点并根据本发明的目的，如具体和广泛描述地，液晶显示器件的制造方法包括：通过第一掩模工序在基板上形成栅线和栅极；在包括栅线和栅极的基板的基本整个表面上形成栅绝缘层；通过第二掩模工序在栅绝缘层上形成有源层、欧姆接触层、源极、漏极和数据线，数据线与栅线相交以限定像素区域；在包含源极和漏极以及数据线的基板的基本整个表面上形成第一钝化层；通过第三掩模工序在有源层上的第一钝化层上形成黑矩阵；通过第四掩模工序在像素区域内的第一钝化层上形成滤色片层；在包括黑矩阵和滤色片层的基板的基本整个表面上形成第二钝化层；通过第五掩模工序形成暴露出对应像素区域和部分漏极的第二钝化层的光刻胶图案；对光刻胶图案和第二钝化层下面的第一钝化层所暴露的第二钝化层进行构图以便暴露出部分漏极；在包括部分暴露出的漏极的基板的基本整个表面上形成透明导电层，以及
30 通过去移光刻胶图案和光刻胶图案上的透明传导层在像素区域内形成像素电

极，所述像素电极与暴露出的部分漏极相接触。

在另一方面，液晶显示器件包括基板，基板上的栅线和栅极，栅线和栅极上的栅绝缘层，栅极上方栅绝缘层上的有源层，有源层上的欧姆接触层，欧姆接触层上的源极、漏极和数据线，数据线 5 与栅极线相交以限定像素区域，源极和漏极以及数据线上的第一钝化层，有源层上方第一钝化层上的黑矩阵，像素区域内第一钝化层上的滤色片层，黑矩阵和滤色片层上的第二钝化层，所述第二钝化层暴露出像素区域内的滤色片层，以及像素区域内在暴露出的滤色片层上的像素电极，所述像素电极与漏极相连接。

应当理解，前述的概括说明和以下的详细说明都是示例性的和说明性的，
10 并意欲提供对所请求的本发明的进一步说明。

附图说明

包含在本申请内并构成本申请一部分的附图示出了本发明的实施方式以提供对本发明的进一步理解，并与说明书一起用于解释本发明的原理。

15 附图 1 示出了现有技术中液晶显示器件的分解透视图；

附图 2 为沿附图 1 中 II-II' 线的截面图，其示出了现有技术中液晶显示器件的一个像素；

附图 3 为现有技术中具有薄膜晶体管上滤色片 (COT) 的液晶显示 (LCD) 器件的阵列基板的平面图；

20 附图 4A、4B 和 4C 至附图 8A、8B 和 8C 为示出了现有技术中具有 COT 结构的 LCD 器件的阵列基板制造方法的截面图；

附图 9A、9B 和 9C 至附图 21A、21B 和 21C 为示出了根据本发明一个实施方式的具有薄膜晶体管上滤色片结构的液晶显示器件中阵列基板的制造方法的截面图；

25 附图 22A、22B 和 22C 示出了根据本发明的包含柱状衬垫料的阵列基板的截面图；以及

附图 23A、23B 和 23C 示出了根据本发明另一实施例的阵列基板的截面图。

具体实施方式

30 现在详细说明本发明的优选实施方式，在附图中示出了实施方式的实施

例。

附图 9A、9B 和 9C 至附图 21A、21B 和 21C 示出了根据本发明一个实施例的具有薄膜晶体管上滤色片 (COT) 结构的液晶显示 (LCD) 器件中阵列基板的制造方法。本发明的具有 COT 结构的 LCD 器件中阵列基板可以具有与现有技术

5 的阵列基板相同的平面图。

附图 9A、9B 和 9C 示出了第一掩模工序，并且附图 9A、9B 和 9C 分别为对应像素区域、栅焊盘区域和数据焊盘区域的截面图。

在附图 9A、9B 和 9C 中，在基板 100 上限定包含开关区域 S 的像素区域 P、存储区域 ST、栅焊盘区域 GP 和数据焊盘区域 DP。

10 通过顺序沉积从金属材料组中选出的一种或多种材料并通过第一掩模工序对其进行构图，在基板 100 上形成栅线 102 和栅极 104。金属材料组包括铝 (Al)、铝合金 (AlNd)、铜 (Cu)、钨 (W)、铬 (Cr) 和钼 (Mo)。栅极 104 对应开关区域 S，而部分的栅线 102 对应存储区域 ST。栅极 104 与栅线 102 相连。栅线 102 在其一端具有栅焊盘 106，并且栅焊盘 106 设置在栅焊盘区域

15 GP 内。

附图 10A、10B 和 10C 至附图 14A、14B 和 14C 示出了第二掩模工序，并且其分别为对应像素区域、栅焊盘区域和数据焊盘区域的截面图。

在附图 10A、10B 和 10C 中，通过沉积从包含氮化硅 (SiN_x) 和二氧化硅 (SiO_2) 的无机绝缘材料组中选出的一种或多种材料，可在其上形成有栅极 104

20 和栅线 102、栅焊盘 106 的基板 100 的整个表面上形成栅绝缘层 108。

接着，通过顺序沉积本征非晶硅 (a-Si:H) 和掺杂非晶硅 (n^+ 或 p^+ -a-Si:H) 在包含栅绝缘层 108 的基板 100 的整个表面上形成本征非晶硅层 110 和掺杂非晶硅层 112。通过沉积上述的金属材料中的一种材料，可在掺杂非晶硅层 112 上形成金属层 114。

25 通过在包含金属层 114 的基底 100 的整个表面上涂覆光刻胶来形成光刻胶层 116。掩模 M 设置在光刻胶层 116 上方。掩模 M 包括透射部分 A1、阻挡部分 A2 和半透射部分 A3。阻挡部分 A2 对应开关区域 S、存储区域 ST 和数据焊盘区域 DP，并且半透射部分 A3 对应开关区域 S 中栅极 104 的中心部分。透射部分 A1 对应其他区域。

30 光刻胶层 116 可以是正型，并且从而曝光的位置被显影和去除。随后，使

光刻胶层 116 曝光，并且对应半透射部分 A3 的光刻胶层 116 曝光少于对应掩模 M 的透射部分 A1 的光刻胶层 116。

如附图 11A、11B 和 11C 所示，显影附图 10A、10B 和 10C 的光刻胶层 116，并形成第一光刻胶图案 118a 和第二光刻胶图案 118b。第一光刻胶图案 118a 5 对应开关区域 S 并具有不同厚度的部分。第二光刻胶层 118b 对应存储区域 ST 和数据焊盘区域 DP。第一光刻胶图案 118a 的第一厚度对应附图 10A 的阻挡部分 A2，而第一光刻胶图案 118a 中比第一厚度薄的第二厚度对应附图 10A 的半透射部分 A3。第二光刻胶图案 118b 具有与第一光刻胶图案 118a 相同的厚度。数据焊盘区域 DP 内的第二光刻胶图案 118b 从第一光刻胶图案 118a 沿着垂直 10 于栅线 102 的第一方向延伸。

如附图 12A、12B 和 12C 所示，去除由第一和第二光刻胶图案 118a 和 118b 暴露出的附图 11A、11B 和 11C 的金属层 114、掺杂非晶硅层 112 和本征非晶硅层 110。因此，在开关区域 S 中的第一光刻胶图案 118a 下面、存储区域 ST 15 中的第二光刻胶图案 118b 下面以及数据焊盘区域 DP 中的第二光刻胶图案 118b 下面分别形成源极和漏极图案 119、岛形的金属图案 120 以及数据焊盘 122。此时，也形成数据线（未示出）。数据线与源极和漏极图案 119 相连并在其一端处具有数据焊盘 122。掺杂非晶硅层 112 和本征非晶硅层 110 被构图并且其具有与源极和漏极图案 119、金属图案 120 和数据焊盘 122 相同的形状。

接着如附图 13A、13B 和 13C 所示，通过灰化工序去除附图 12A 中第一光 20 刻胶图案 118a 的第二厚度，并暴露出源极和漏极图案 119 的中间部分。在此，部分地去除第一光刻胶图案 118a 和第二光刻胶图案 118b 的第一厚度，并使得第一光刻胶图案 118a 和第二光刻胶图案 118b 的第一厚度变薄。另外，去除第一和第二光刻胶图案 118a 和 118b 的边缘，并暴露源极和漏极图案 119、金属图案 120 和数据焊盘 122 的周边部分 F。

25 如附图 14A、14B 和 14C 所示，蚀刻由第一光刻胶图案 118a 暴露出的附图 13A 中的源极和漏极图案 119，以形成源极 124 和漏极 126。接着，去除由源极 124 和漏极 126 暴露出的附图 13A 中的掺杂非晶硅层 112。

此时，也蚀刻附图 13A 和 13C 中源极和漏极图案 119、金属图案 120 和数据焊盘 122 的周边部分 F 和附图 13A 和 13C 中掺杂非晶硅层 112 的对应部分。

30 此外，在源极 124 和漏极 126、数据焊盘 122 和金属图案 120 下面分别形

成第一半导体图案 111、第二半导体图案 113 以及第三半导体图案 115。每个
半导体图案 111、113 和 115 包括掺杂非晶硅层 112 和本征非晶硅层 110。第
一半导体图案 111 的本征非晶硅层称作有源层 111a，而第一半导体图案 111
的掺杂非晶硅层称作欧姆接触层 111b。包含掺杂非晶硅层和本征非晶硅层的
5 另一半导体图案也形成在所述数据线下，所述半导体图案与第一半导体图案
111 和第二半导体图案 113 相连。接着，去除第一和第二光刻胶图案 118a 和
118b。

附图 15A、15B 和 15C 示出了第三掩模工序，并且附图 15A、15B 和 15C 为
分别对应像素区域、栅焊盘区域和数据焊盘区域。

10 在附图 15A、15B 和 15C 中，通过在包含源极 124 和漏极 128、数据焊盘
122 和金属图案 120 的基板 110 的整个表面上沉积诸如氮化硅 (SiN_x) 或二氧化
硅 (SiO_2) 的无机绝缘材料形成第一钝化层 128。

通过顺序涂覆黑色树脂并通过第三掩模工序对其进行构图，在第一钝化层
128 上形成黑矩阵 129。黑矩阵 129 对应开关区域 S。

15 接着，附图 16A、16B 和 16C 示出了第四掩模工序，并且附图 16A、16B 和
16C 为分别对应像素区域、栅焊盘区域和数据焊盘区域的截面图。

在附图 16A、16B 和 16C 中，通过在第一钝化层 128 上顺序涂覆彩色树脂
并随后通过第四掩模工序对其进行构图形成于滤色片层，如绿色滤色片 130。
滤色片层形成在像素区域 P 内。滤色片层包括红、绿和蓝三种滤色片。每个滤
20 色片对应一个像素区域 P。尽管在附图中未示出，但可通过与绿色滤色片 130
相同的工序形成红色滤色片和蓝色滤色片。彩色滤色片没有形成在栅焊盘区域
GP 以及数据焊盘区域 DP。

同时，当形成黑矩阵 129 和滤色片层 130 时，暴露出第一钝化层 128 对应
部分漏极 126 和部分金属图案 120 的部分。

25 附图 17A、17B 和 17C 至附图 21A、21B 和 21C 示出了第五掩模工序，并且
这些附图分别为对应像素区域、栅焊盘区域和数据焊盘区域。

如附图 17A、17B 和 17C 所示，通过在包含黑矩阵 129 和滤色片层 130 的
基板的整个表面上沉积上述无机绝缘材料形成第二钝化层 132。

30 如附图 18A、18B 和 18C 所示，通过第二钝化层 132 上顺序涂覆光刻胶
并通过第五掩模工序对其进行构图可形成光刻胶图案 134。光刻胶图案 134 暴

露出对应于像素区域 P、部分漏极 126、部分金属图案 120、栅焊盘 106 和数据焊盘 122 的钝化层 132。

如附图 19A、19B 和 19C 所示，去除光刻胶图案 134 所暴露出的第二钝化层 132，进而暴露出滤色片层 130。此外，被去除的第二钝化层 132 所暴露出的第一钝化层 128 被去除以便形成漏极接触孔 136 和存储接触孔 138。在栅焊盘区域 GP 和数据焊盘区域 DP 中，与第一和第二钝化层 128 和 132 一起也去除栅绝缘层 108，进而形成栅焊盘接触孔 140，其完全暴露出栅焊盘 106 以及完全暴露出数据焊盘 122 的数据焊盘接触孔 142。在栅焊盘区域 GP 和数据焊盘区域 DP 中，可以暴露出基板 100。

10 如附图 20A、20B 和 20C 中所示，在包含光刻胶图案 134 的基板 100 的整个表面上形成透明导电层 146。透明导电层 146 由透明导电材料如氧化铟锡 (ITO) 或氧化铟锌 (IZO) 形成。

如附图 21A、21B 和 21C 中所示，去除附图 20A、20B 和 20C 的光刻胶图案 134 和附图 20A、20B 和 20C 中光刻胶图案 134 上的透明导电层 146，进而在像素区域 P 内形成像素电极 148。像素电极 148 与漏极 126 和金属图案 120 相接触。同时，在栅焊盘区域 GP 和数据焊盘区域 DP 内分别形成岛形的栅焊盘端子 150 和数据焊盘端子 152。栅焊盘端子 150 覆盖并接触栅焊盘 106。数据焊盘端子 152 覆盖并接触数据焊盘 122。

20 通过上述工序，即五轮掩模工序制造根据本发明的具有 COT 结构的阵列基板。阵列基板与包含透明导电电极的基板相连接，进而形成液晶显示器件。

同时，在本发明的阵列基板上进一步形成柱状衬垫料。

附图 22A、22B 和 22C 示出根据本发明的包括柱状衬垫料的阵列基板，并且附图 22A、22B 和 22C 分别为对应像素区域、栅焊盘区域和数据焊盘区域的截面图。

25 在附图 22A、22B 和 22C 中，在基板 200 上限定包含开关区域 S 的像素区域 P、存储区域 ST、栅焊盘区域 GP 和数据焊盘区域 DP。

30 在基板 200 上形成栅线 202、栅极 204 和栅焊盘 206。栅极 204 设置在开关区域 S 内，部分栅线 202 设置在存储区域 ST 内而栅焊盘 206 设置在栅焊盘区域 GP 内。尽管在附图中未示出，但栅极 204 与栅线 202 相连，而栅焊盘 206 形成在栅线 202 的一端处。在栅线 202、栅极 204 和栅焊盘 206 上形成栅绝缘

层 208。

在开关区域 S、数据焊盘区域 DP 和存储区域 ST 内的栅绝缘层 208 上分别形成第一半导体图案 211、第二半导体图案 213 和第三半导体图案 215。第一、第二和第三半导体图案 211、213 和 215 分别包括本征非晶硅层 210 和掺杂非晶硅层 212。第一半导体图案 211 的本征非晶硅层称作有源层 211a，而第一半导体图案 211 的掺杂非晶硅层称作欧姆接触层 211b。

源极 224 和漏极 226 形成在第一半导体图案 211 上，数据焊盘 222 形成在第二半导体图案 213 上，而金属图案 220 形成在第三半导体图案 215。尽管未示出，但数据线与源极和漏极 224 和 226、数据焊盘 222 和金属图案 220 形成在同一层内。数据线与源极 224 相接触，并且数据焊盘 222 设置在数据线的一端处。金属图案 220 覆盖栅线 202，并且金属图案 220 与栅线 202 用作第一和第二电容器电极，进而形成存储电容器。

栅极 204、第一半导体图案 211、源极 224 和漏极 226 构成薄膜晶体管 T。

在源极 224 和漏极 226、数据焊盘 222 和金属图案 220 上形成第一钝化层 228。在开关区域 S 中薄膜晶体管 T 上方的第一钝化层 228 上形成黑矩阵 229。在开关区域 S 以外的像素区域 P 内的第一钝化层 228 上形成滤色片层 230。滤色片层 230 包括红、绿和蓝色的滤色片，并且每个滤色片对应像素区域 P。滤色片顺序形成在各自的像素区域内。

在黑矩阵 229 和滤色片层 230 上形成第二钝化层 232。第二钝化层 232 暴露出除开关区域 S 之外的像素区域 P、存储区域 ST、栅焊盘区域 GP 和数据焊盘 DP。

在第二钝化层 232 暴露区域内的黑矩阵 229 和滤色片层 230 上形成像素电极 250、栅焊盘端子 254 和数据焊盘端子 256。像素电极 250、栅焊盘端子 254 和数据焊盘端子 256 由透明导电材料形成。像素电极 250 与漏极 226 和金属图案 220 相接触。栅焊盘端子 254 接触栅焊盘 206，而数据焊盘端子 256 接触数据焊盘 222。

在包含像素电极 250 的基板 200 上方形成柱状衬垫料 280，并且柱状衬垫料 280 对应栅线 202 和数据线（未示出）。通过在基板 200 的基本整个表面上顺序涂覆感光或非感光树脂并随后通过使用掩模的光刻工序对其进行构图形成所述柱状衬垫料 280。

在栅焊盘 206 和数据焊盘 222 上分别形成与柱状衬垫料 280 处于同一层的第一阻挡层 282 和第二阻挡层 284。当栅焊盘 206 和数据焊盘 222 由包含铝(Al)的金属材料形成时,由于用于衬垫料 280 的蚀刻剂,在栅焊盘 206 和栅焊盘端子 254 或数据焊盘 222 和数据焊盘端子 256 之间可产生电流现象 (galvanic phenomenon),并可去除栅焊盘 206 或数据焊盘 222。因此,为了防止这个问题,第一阻挡层 282 覆盖栅焊盘 206,而第二阻挡层 284 覆盖数据焊盘 222。

为了向栅焊盘端子 254 和数据焊盘端子 256 施加信号,可在以下步骤中去除第一和第二阻挡层 282 和 284。

通过与前述相同的工序可制造除柱状衬垫料 280 与第一和第二阻挡层 282 和 284 之外的附图 22A、22B 和 22C 的阵列基板。

附图 23A、23B 和 23C 示出了本发明另一实施方式的阵列基板。附图 23A、23B 和 23C 分别为对应像素区域、栅焊盘区域和数据焊盘区域的截面图。阵列基板包括像素电极和公共电极并进一步包括柱状衬垫料。

在附图 23A、23B 和 23C 中,在基板 300 上限定包含开关区域 S 的像素区域 P、存储区域 ST、栅焊盘区域 GP 和数据焊盘区域 DP。

在基板 300 上形成栅线 302、栅极 304 和栅焊盘 306。栅极 304 设置在开关区域 S 内,部分栅线 302 设置在存储区域 ST 内,而栅焊盘 306 设置在栅焊盘区域 GP 内。尽管在附图中未示出,但栅极 304 与栅线 302 相连,且栅焊盘形成在栅线 302 的一端处。在栅线 302、栅极 304 和栅焊盘 306 上形成栅绝缘层 308。

第一半导体图案 311、第二半导体图案 313 和第三半导体图案 315 分别形成在开关区域 S、数据焊盘区域 DP 和存储区域 ST 内的栅绝缘层 308 上。第一、第二和第三半导体图案 311、313 和 315 分别包括本征非晶硅层 310 和掺杂非晶硅层 312。第一半导体图案 311 的本征非晶硅层称作有源层 311a,而第一半导体图案 311 的掺杂非晶硅层称作欧姆接触层 311b。

在第一半导体图案 311 上形成源极 324 和漏极 326,在第二半导体图案 313 上形成数据焊盘 322 并在第三半导体图案 315 上形成金属图案 320。尽管未示出,数据线与源极 324 和漏极 326、数据焊盘 322 以及金属图案 320 形成在同一层内。数据线与栅线 302 相交并与源极 324 相连。数据焊盘 322 设置在数据线的另一端处。金属图案 320 覆盖栅线 302,并且金属图案 320 和栅线 302 用作

第一和第二电容电极，进而形成存储电容。

栅极 304、第一半导体图案 311、源极 324、漏极 326 构成薄膜晶体管。

第一钝化层 328 形成在源极和漏极 324 和 326、数据焊盘 322 和金属图案 320 上。黑矩阵 329 形成在开关区域 S 内薄膜晶体管上方的第一钝化层 328 上。

- 5 滤色片层 330 形成在除开关区域 S 外的像素区域 P 内的第一钝化层 328 上。滤色片层 330 包括红、绿和蓝色滤色片，并且每个滤色片对应像素区域 P。滤色片顺序形成在各自的像素区域内。

- 10 在黑矩阵 329 和滤色片层 330 上形成第二钝化层 332。第二钝化层 332 暴露出除开关区域 S 以外的像素区域 P、存储区域 ST、栅焊盘区域 GP 和数据焊盘区域 DP。在像素区域 P 内构图第二钝化层 332 并使其有选择地暴露出滤色片层 330。

- 15 在第二钝化层 332 暴露出的区域内的黑矩阵 329 和滤色片层 330 上形成像素电极 350、公共电极 358、栅焊盘端子 354 和数据焊盘端子 356。像素电极 350 和公共电极 358 设置在像素区域 P 内，并且像素电极 350 和公共电极 358 相互平行且彼此分开。像素电极 350 和公共电极 358 彼此交替。像素电极 350 和公共电极 358 分别包括多个部分。像素电极 350 与漏极 326 和金属图案 320 相接触。栅焊盘端子 354 与栅焊盘 306 相接触，而数据焊盘端子 356 与数据焊盘 322 相接触。像素电极 350、公共电极 358、数据焊盘端子 354 和数据焊盘端子 256 由透明导电材料形成。

- 20 平行于栅线 302 形成公共电极线（未示出）并且其与公共电极 358 相连。

在包含像素电极 350 的基板 300 上形成柱状衬垫料 380，并且柱状衬垫料 380 对应栅线 302 和数据线（未示出）。通过在基板 300 的整个表面上顺序涂覆感光或非感光树脂并通过使用掩模的光刻工序对其进行构图可形成柱状衬垫料 380。

- 25 在栅焊盘 306 和数据焊盘 322 上形成与柱状衬垫料 380 处于同一层的第一阻挡层 382 和第二阻挡层 384。当栅焊盘 306 和数据焊盘 322 由包括铝（Al）的金属材料形成时，由于用于衬垫料 380 的蚀刻剂，可在栅焊盘 306 和栅焊盘端子 354 或数据焊盘 322 和数据焊盘端子 356 之间产生电流现象，并去除栅焊盘 306 或数据焊盘 322。因此，为了防止这个问题，第一阻挡层 382 覆盖栅焊盘 306，而第二阻挡层 384 覆盖数据焊盘 322。另外，可在公共电极线（未示
- 30

出)的一端上形成其他的阻挡层。

为了向栅焊盘端子 354 和数据焊盘端子 356 施加信号,可在以下步骤中去除第一和第二阻挡层 382 和 384。

通过与前述相同的工序可制造除柱状衬垫料 380 与第一和第二阻挡层 382 和 384 之外的附图 23A、23B 和 23C 的阵列基板。

在本发明中,由于粘接容限可用作孔径区域,所以增加了孔径比并提高了亮度。

通过缩短工序制造阵列基板,并减少了制造成本和时间。另外,减少了问题。

10 本领域技术人员应当清楚,在不脱离本发明的精神和范围的情况下,在本发明的具有薄膜晶体管上滤色片结构的液晶显示器件及其制造方法中可具有各种变型和改进。因此,本发明意欲覆盖落入本发明所附权利要求及其等效物范围内的改进和变型。

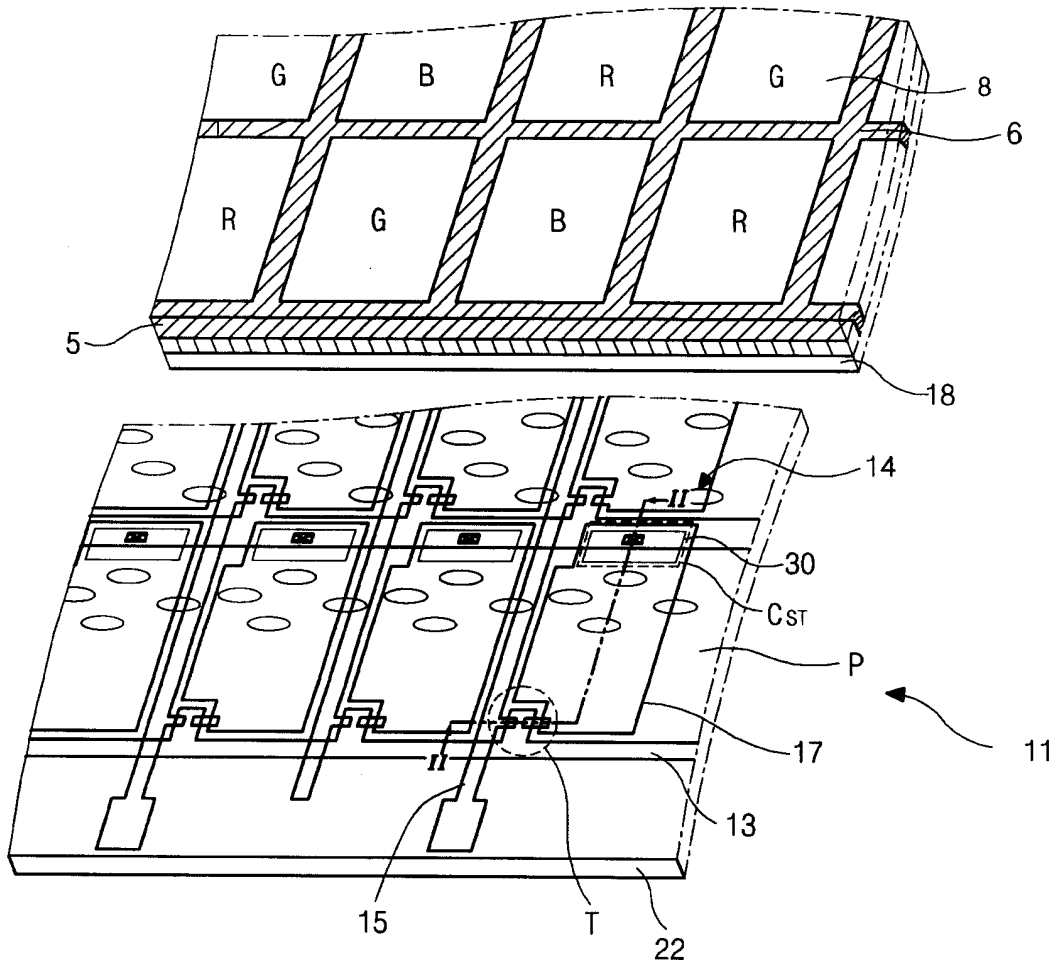


图 1

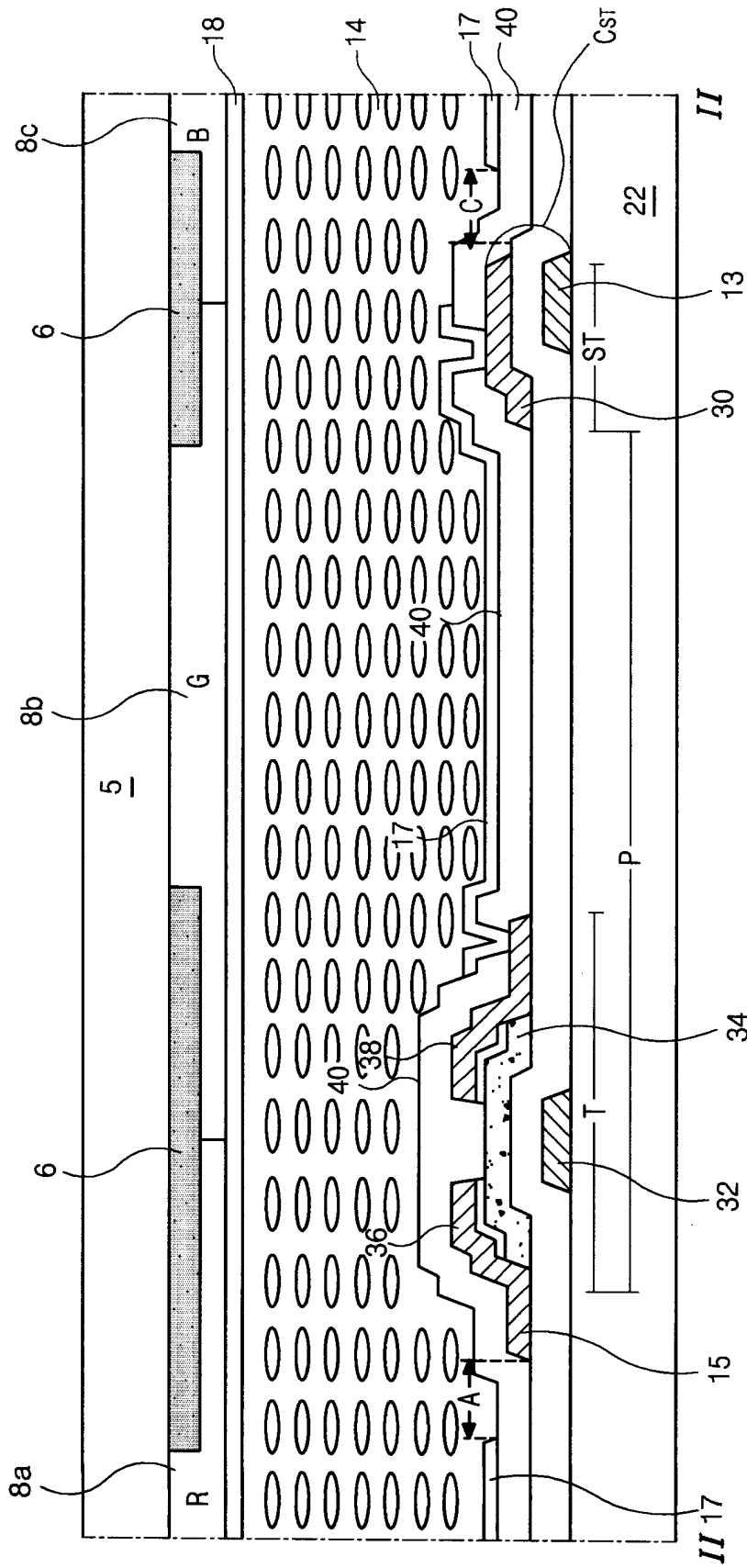


图 2

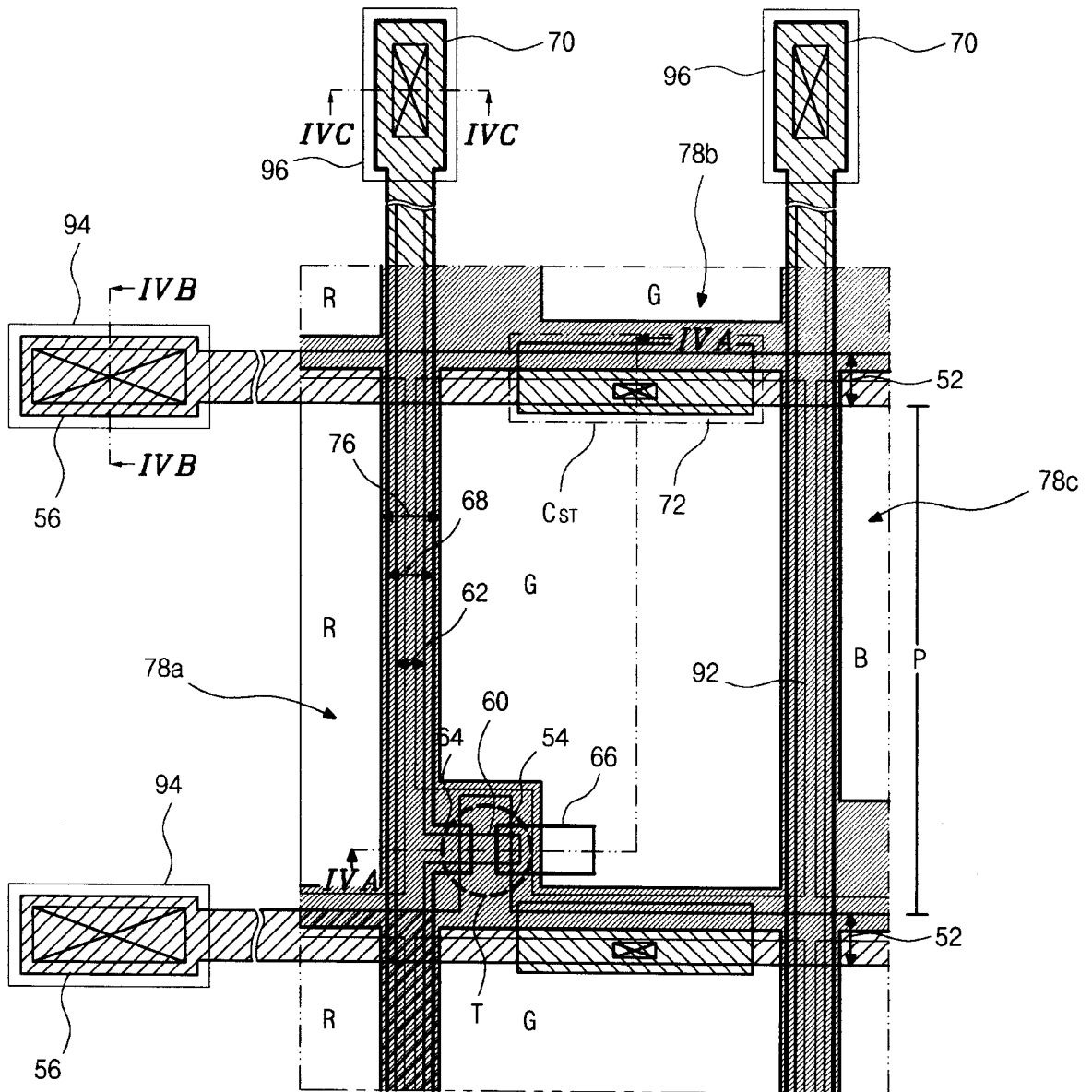


图 3

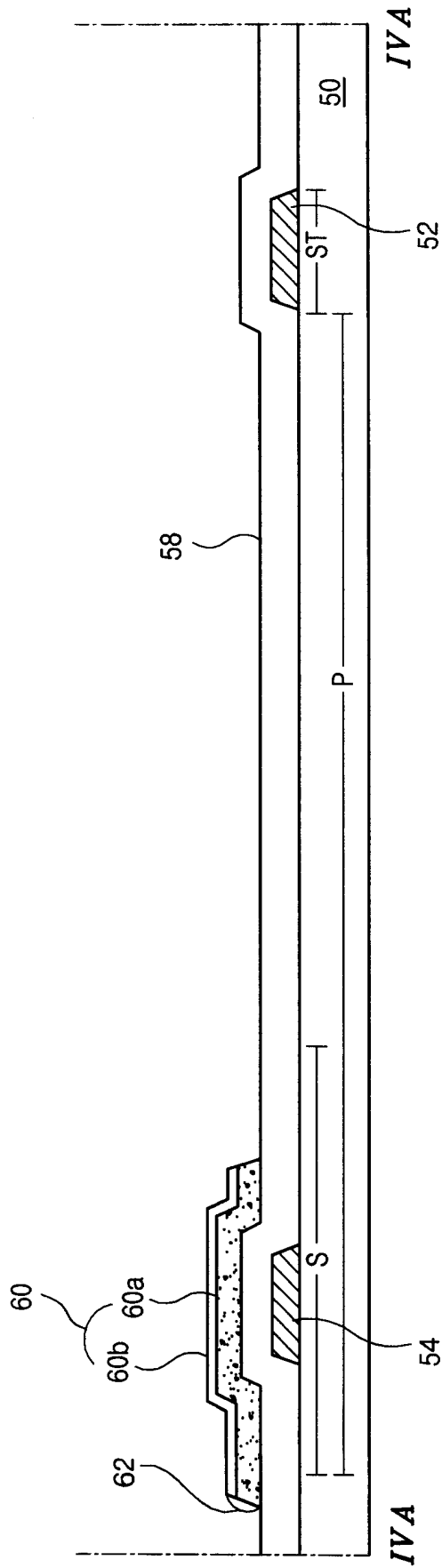


图 4A

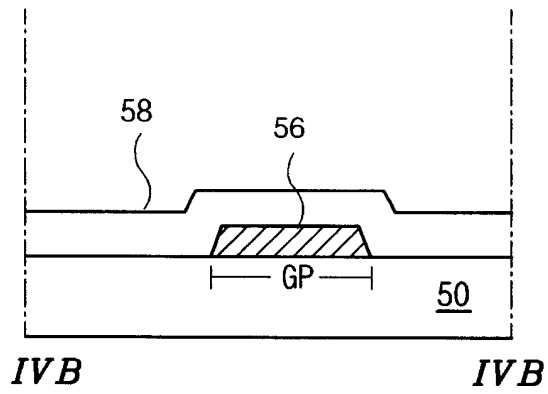


图 4B

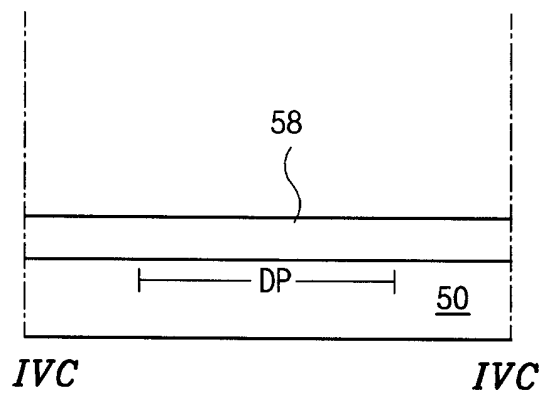


图 4C

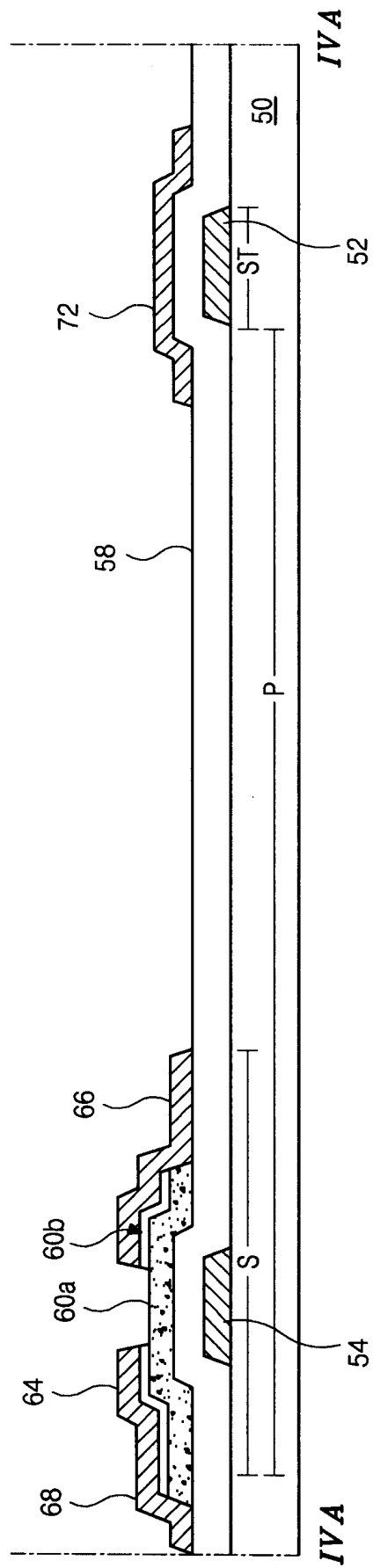


图 5A

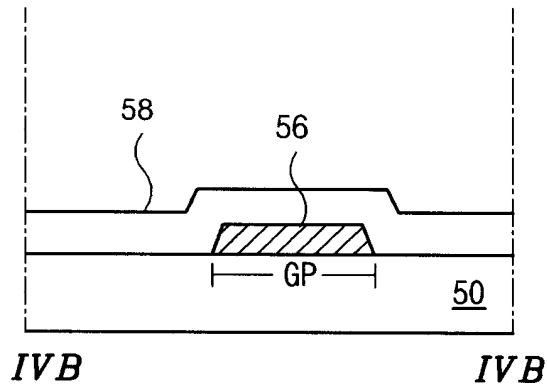


图 5B

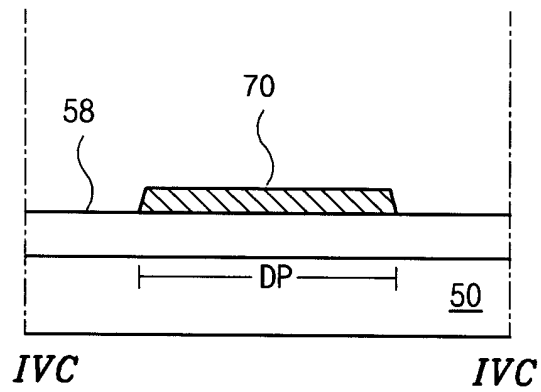


图 5C

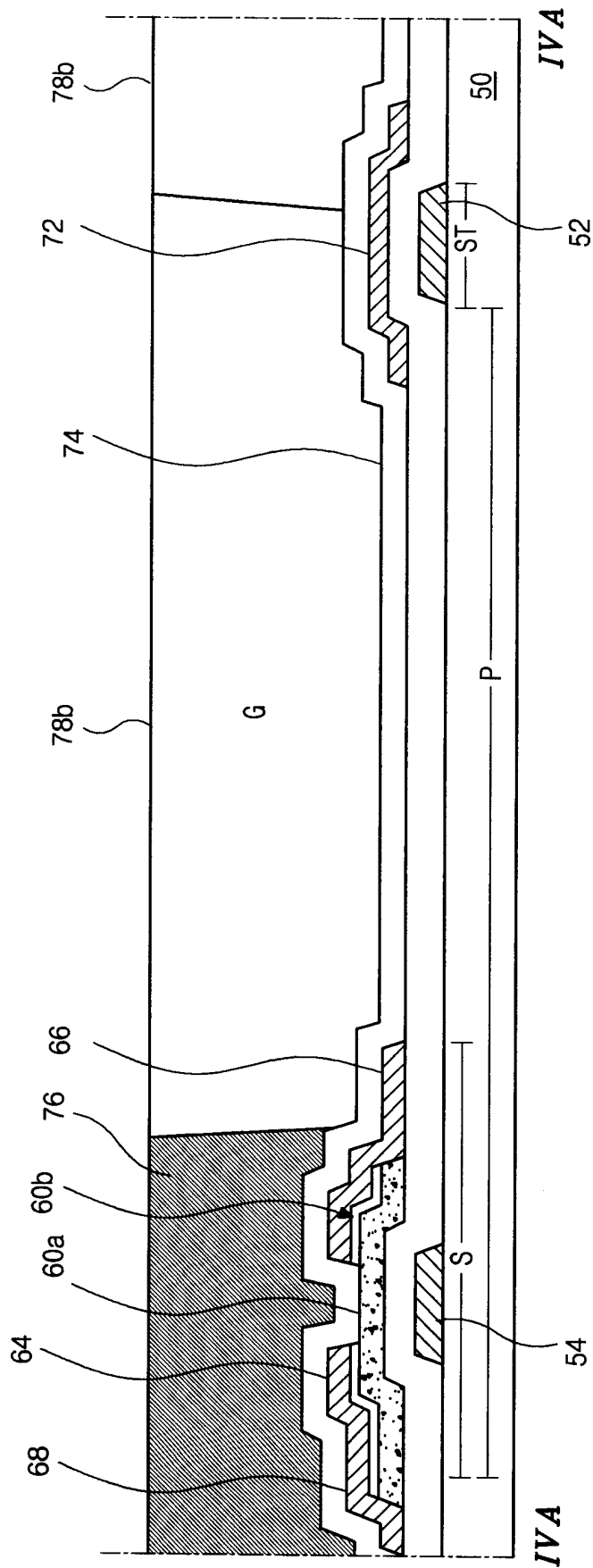


图 6A

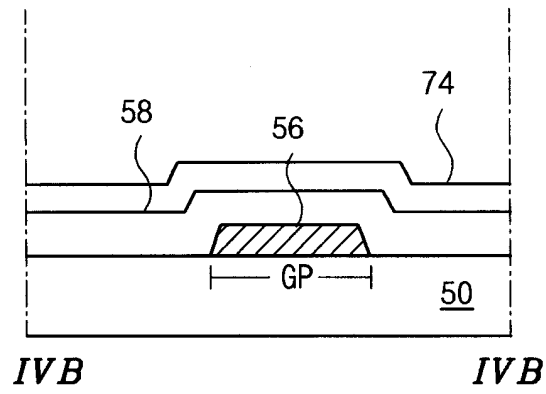


图 6B

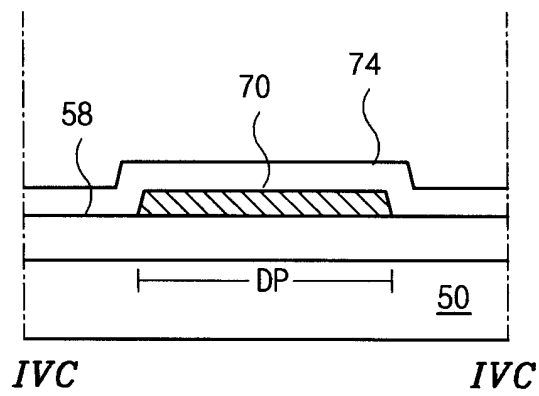


图 6C

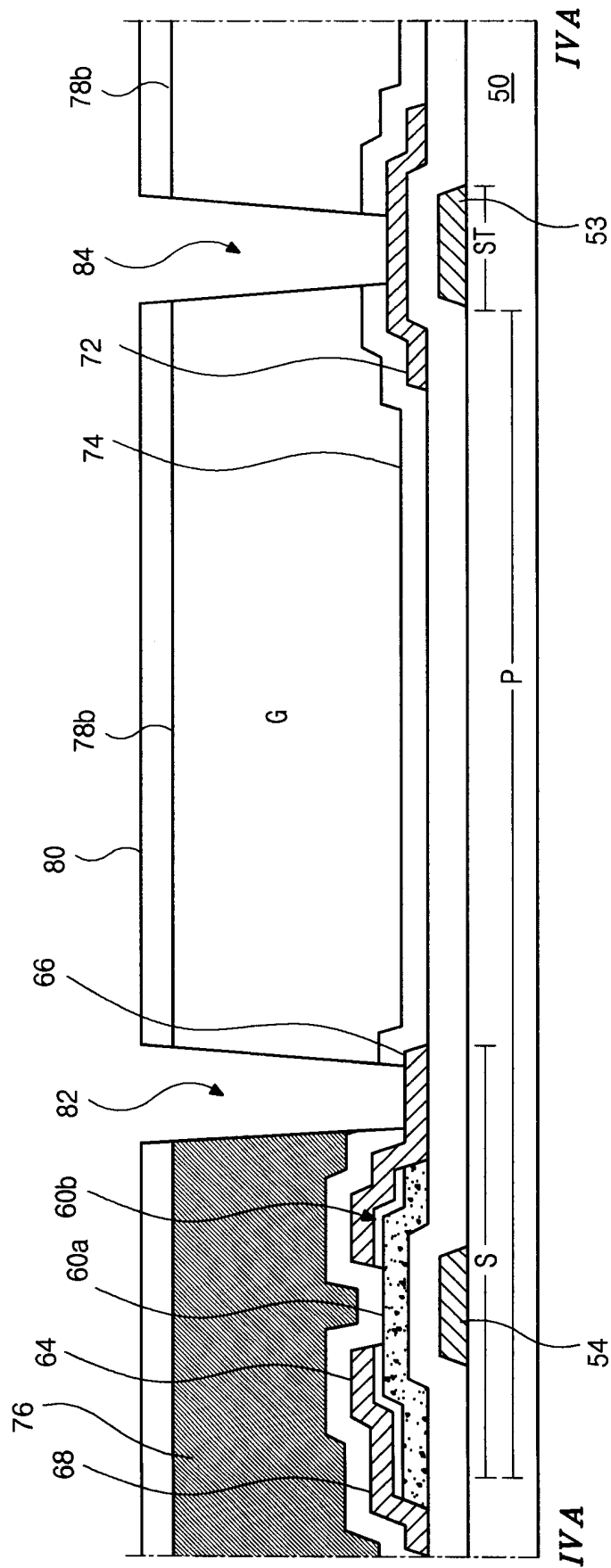


图 7A

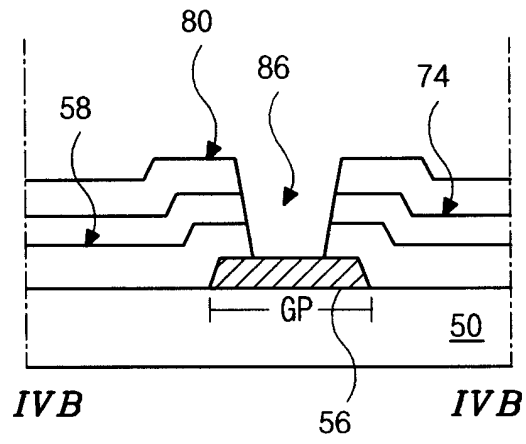


图 7B

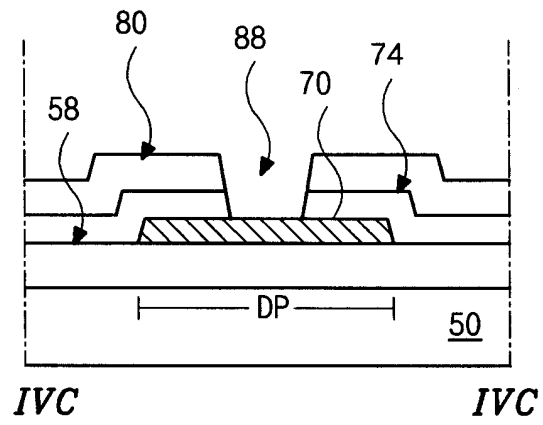


图 7C

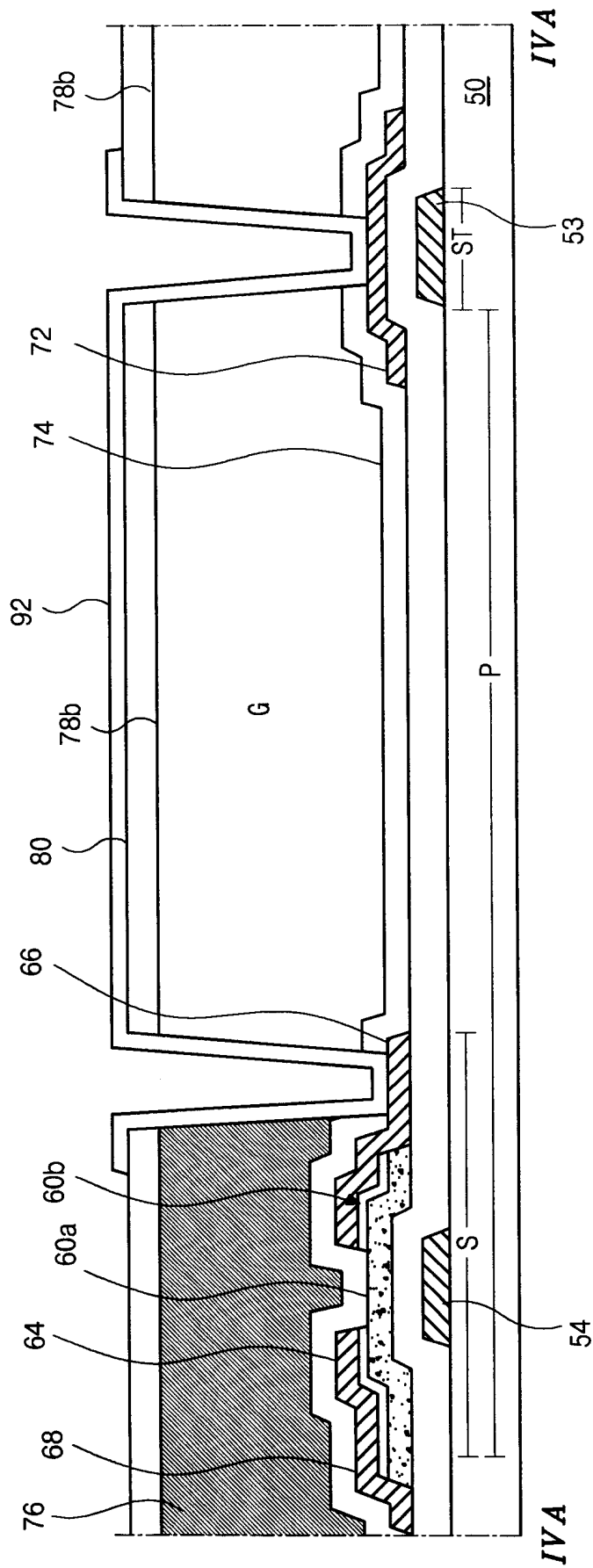


图 8A

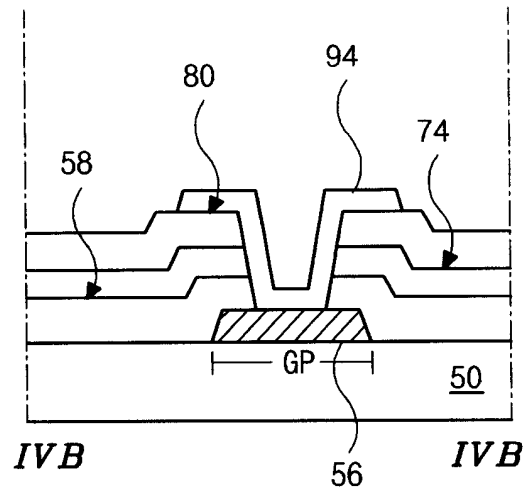


图 8B

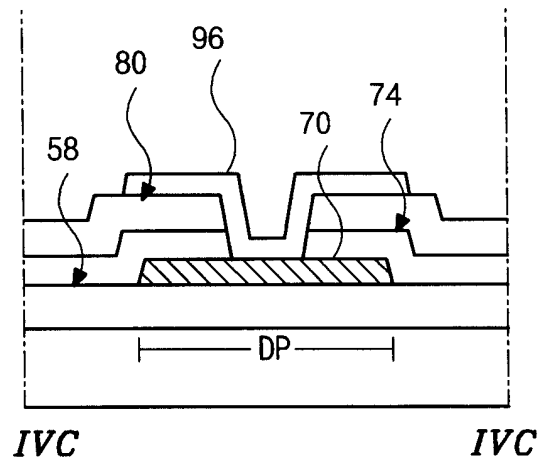


图 8C

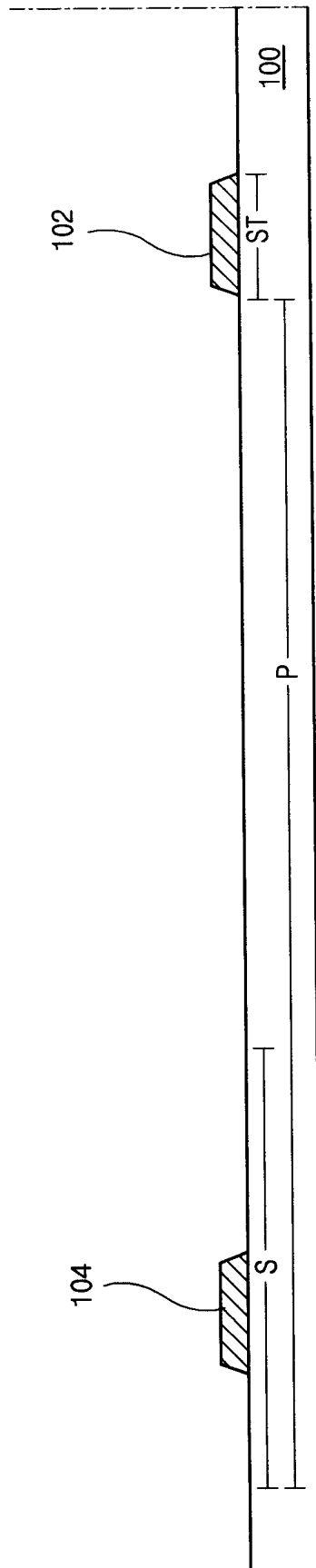


图 9A

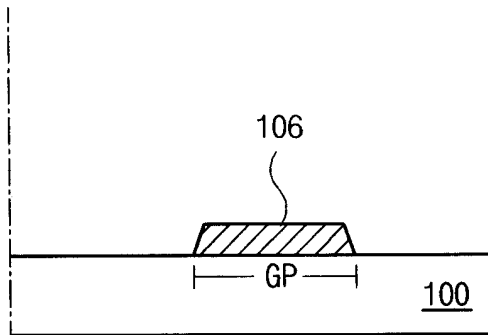


图 9B

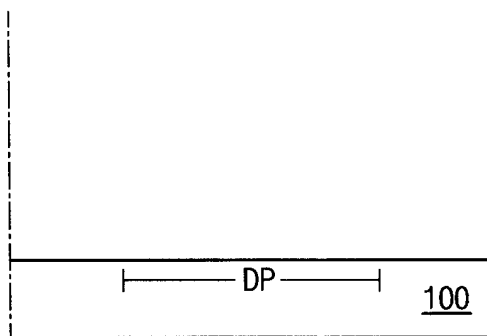


图 9C

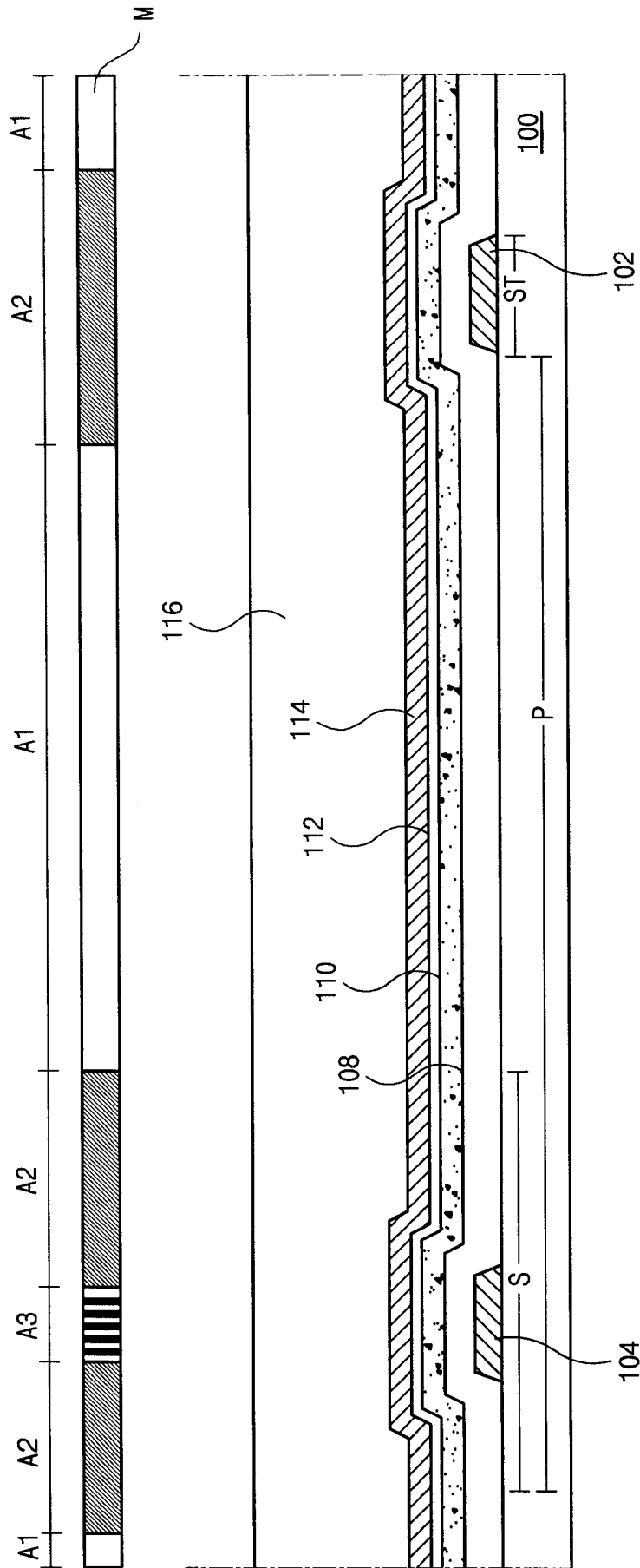


图 10A

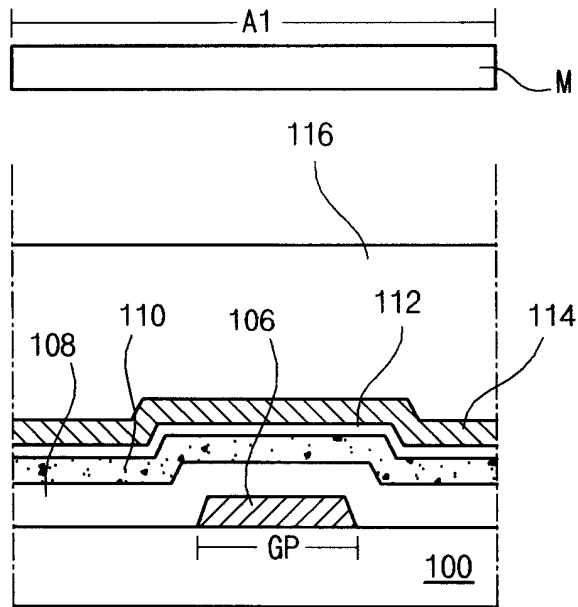


图 10B

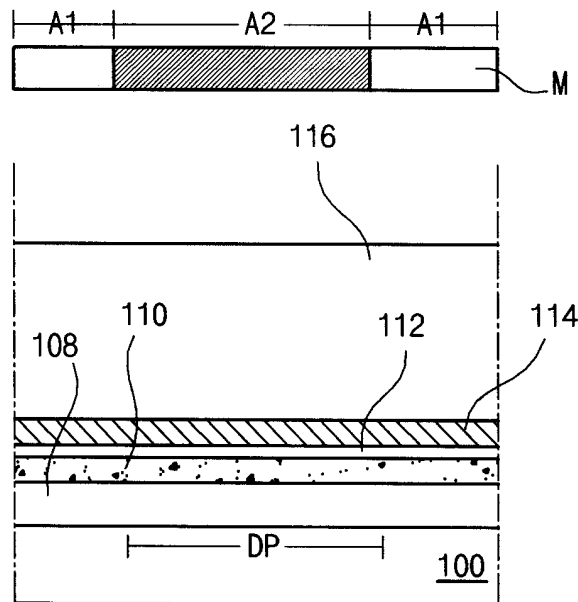


图 10C

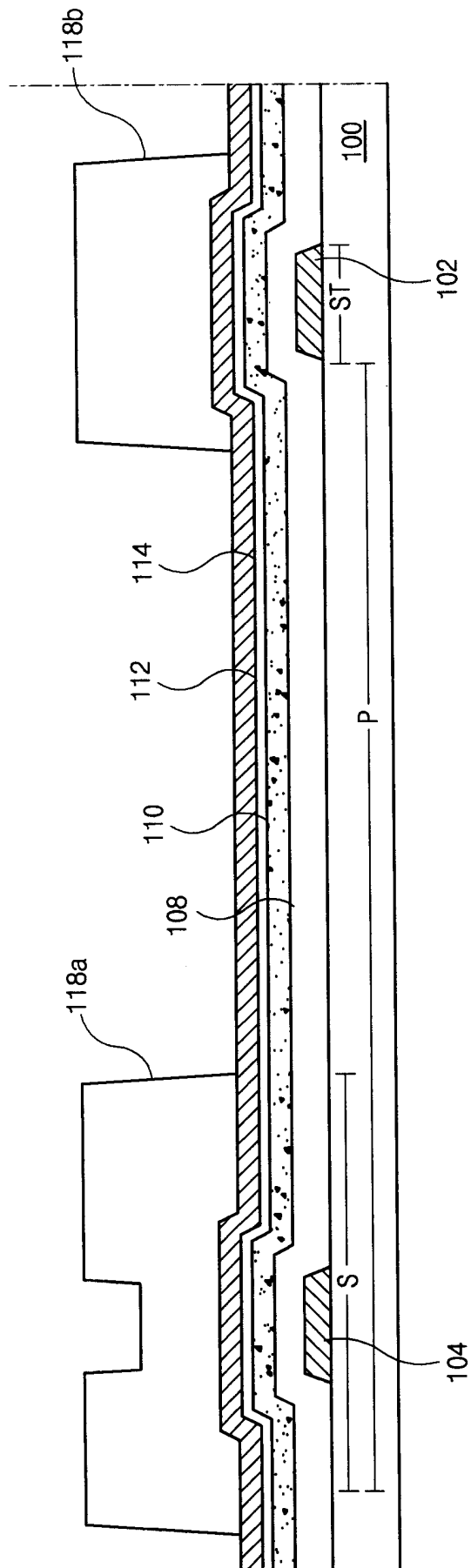


图 11A

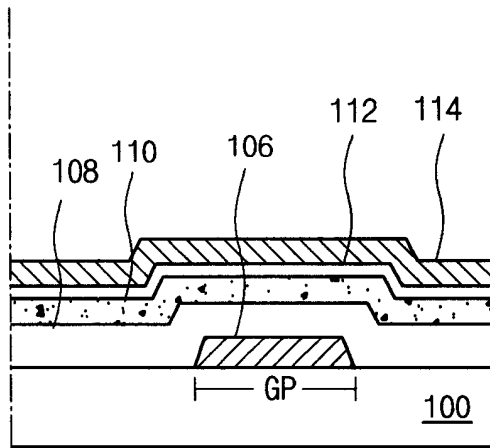


图 11B

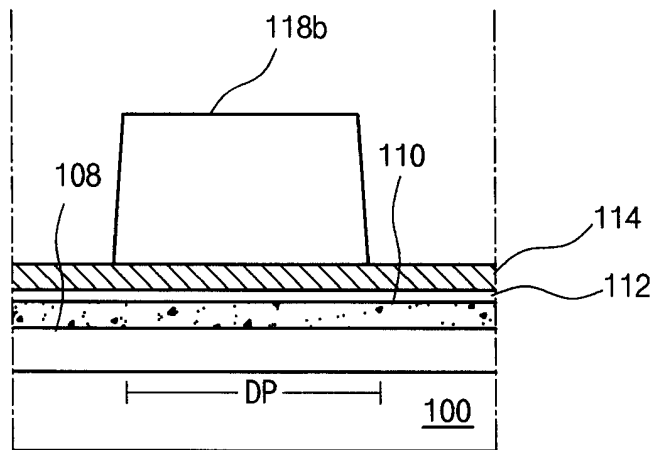


图 11C

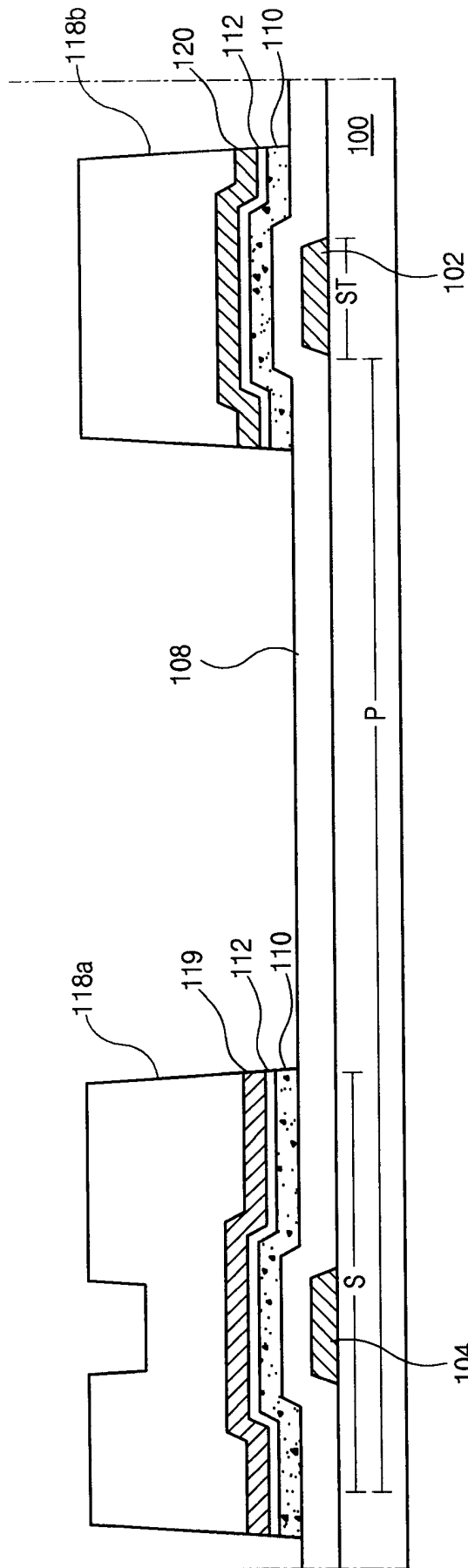


图 12A

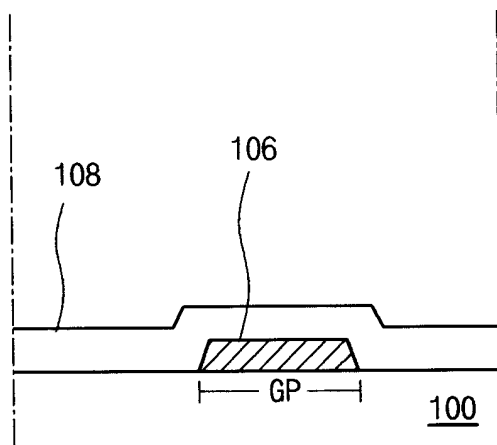


图 12B

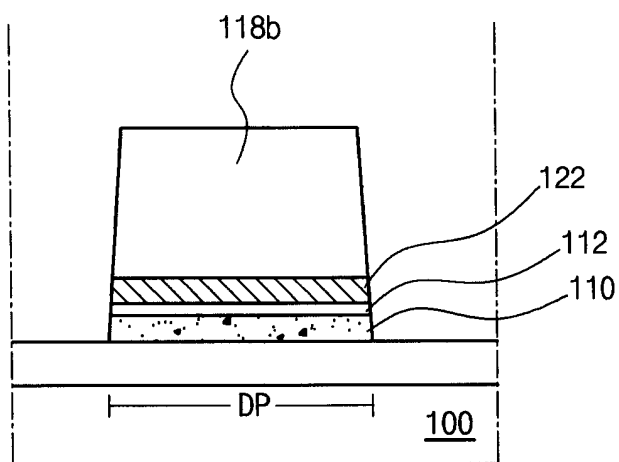


图 12C

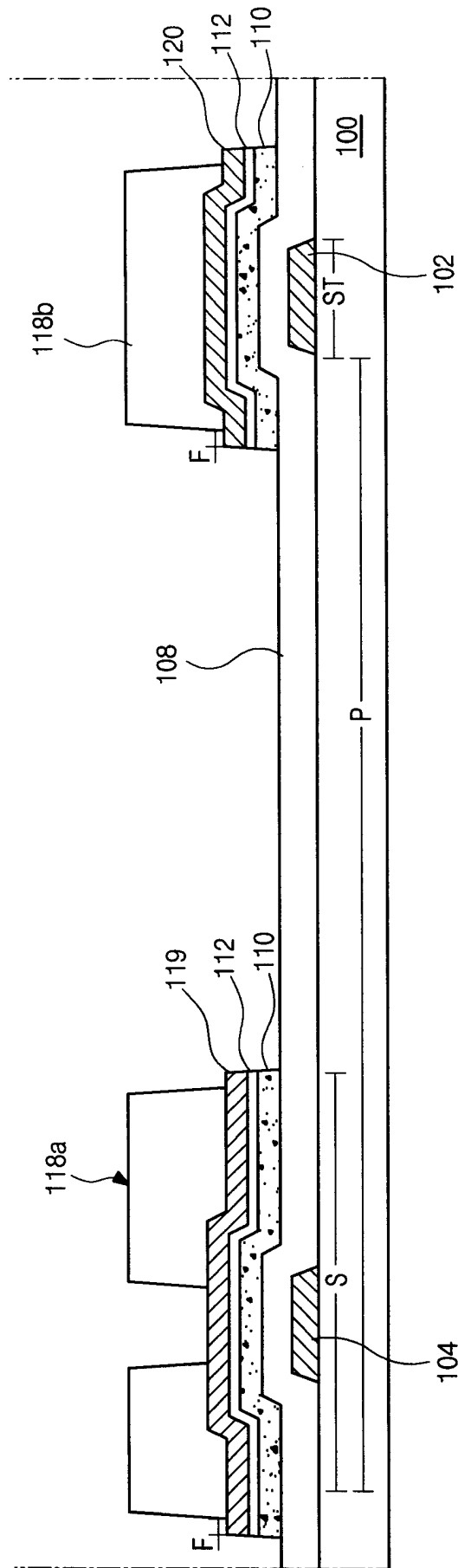


图 13A

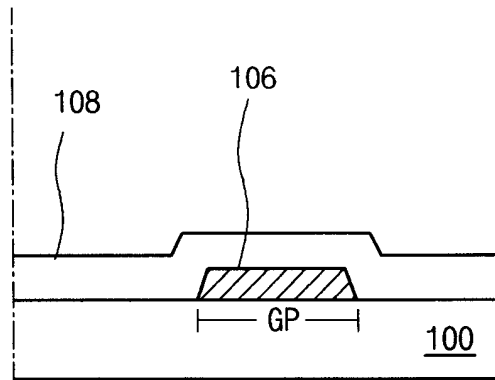


图 13B

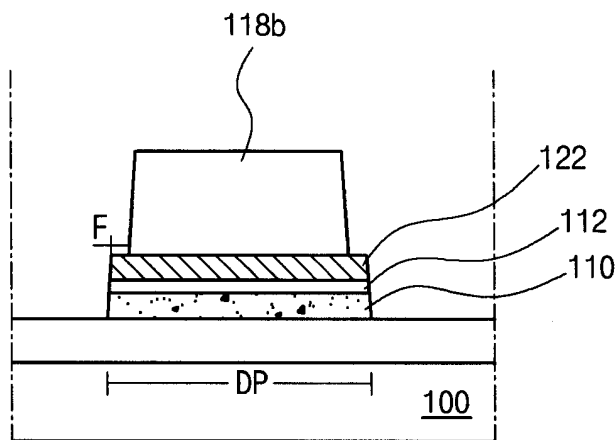


图 13C

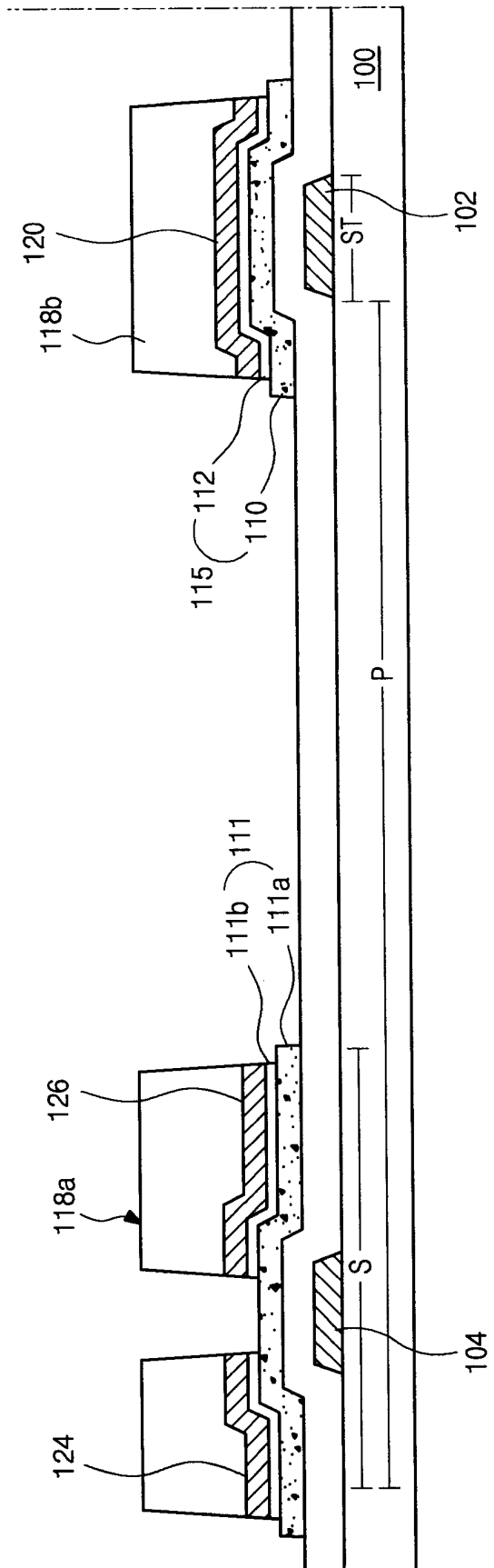


图 14A

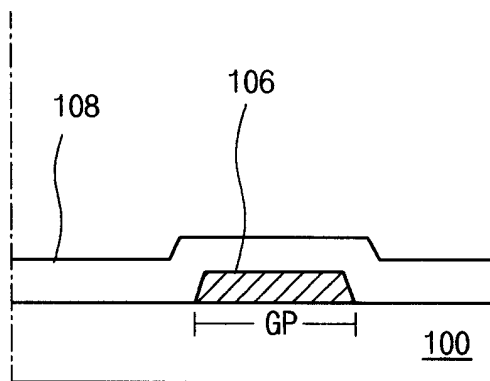


图 14B

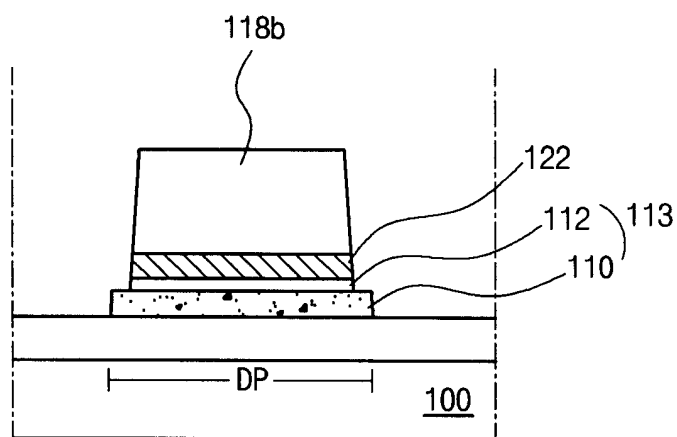


图 14C

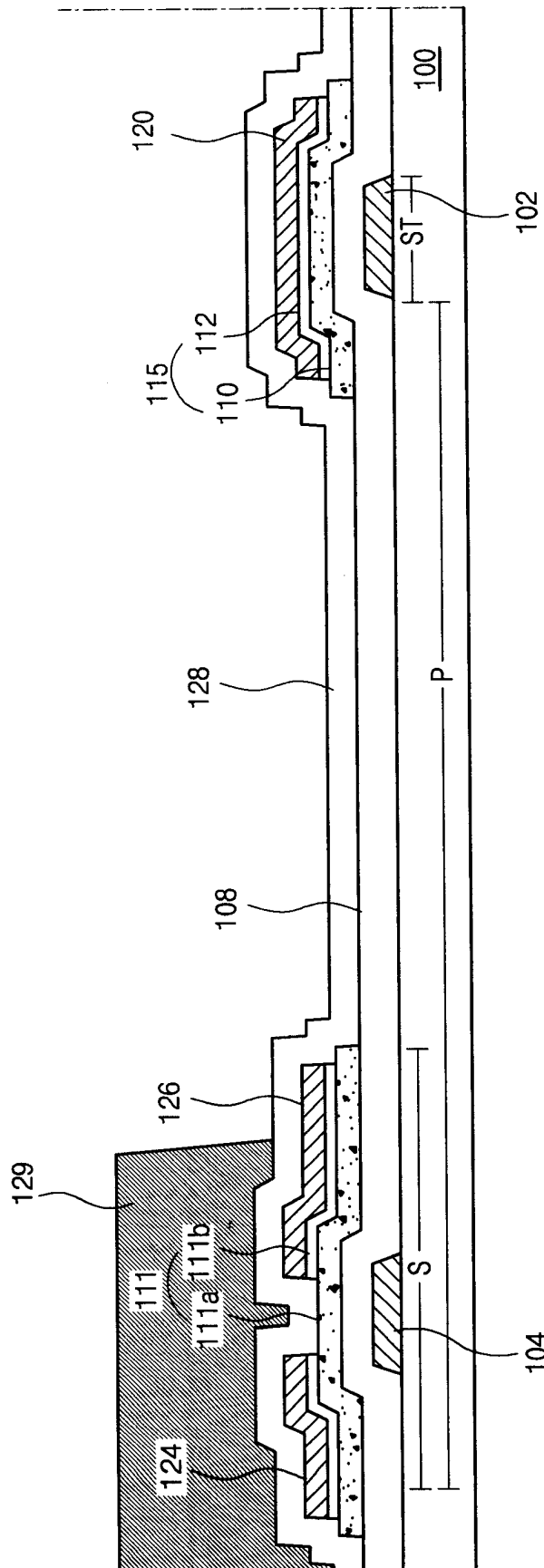


图 15A

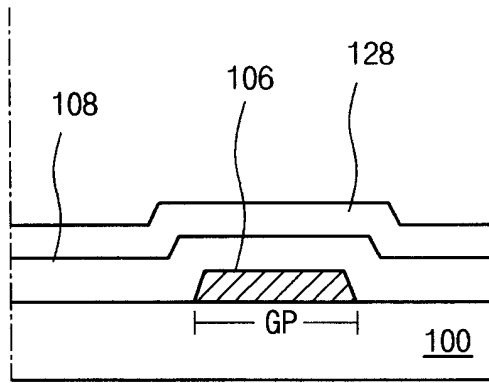


图 15B

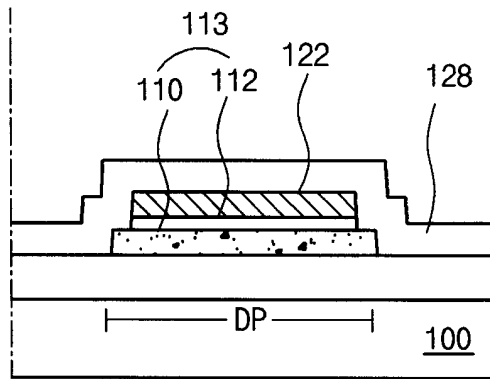


图 15C

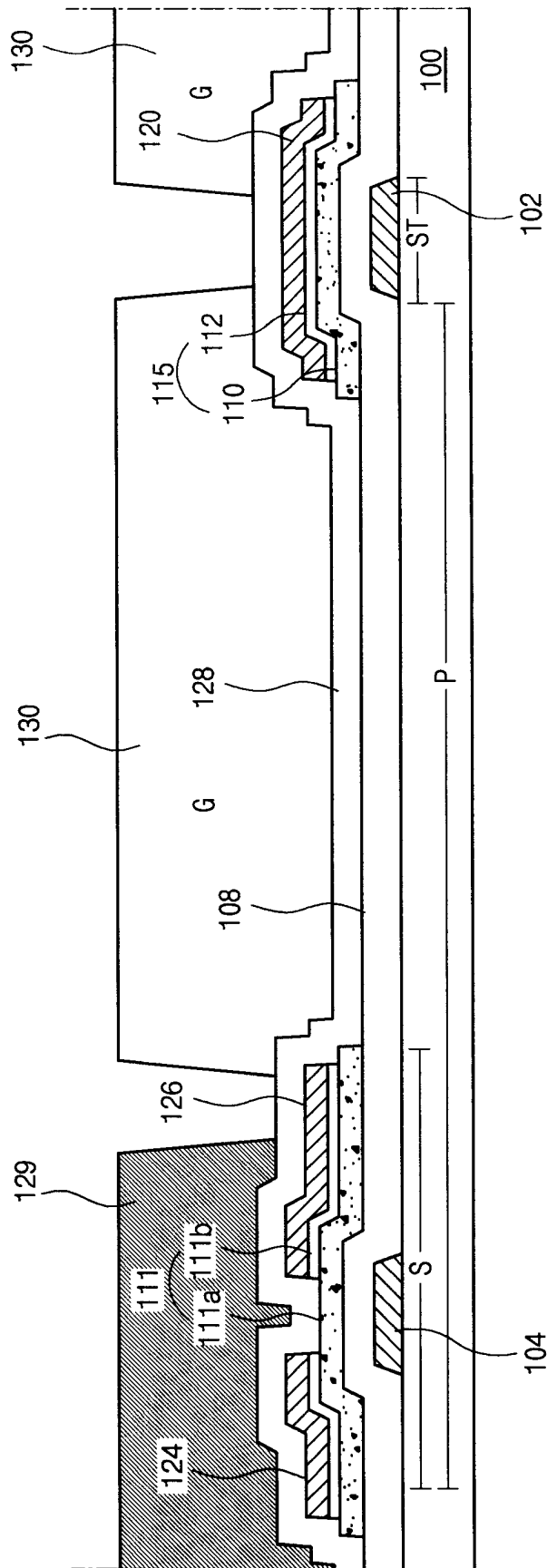


图 16A

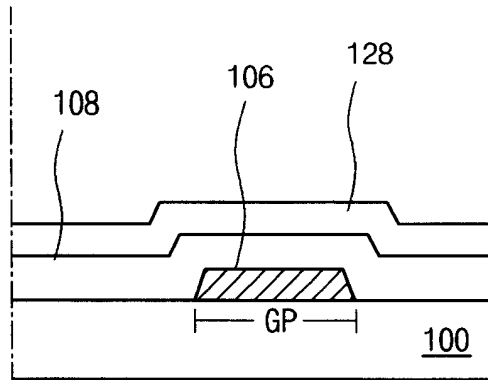


图 16B

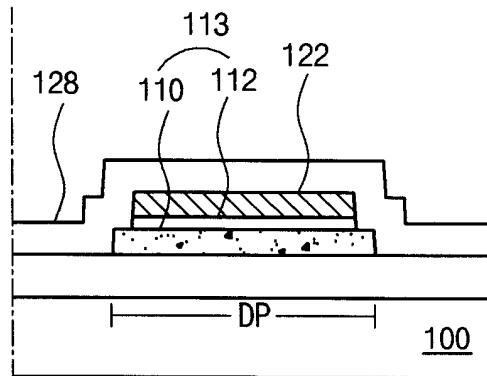


图 16C

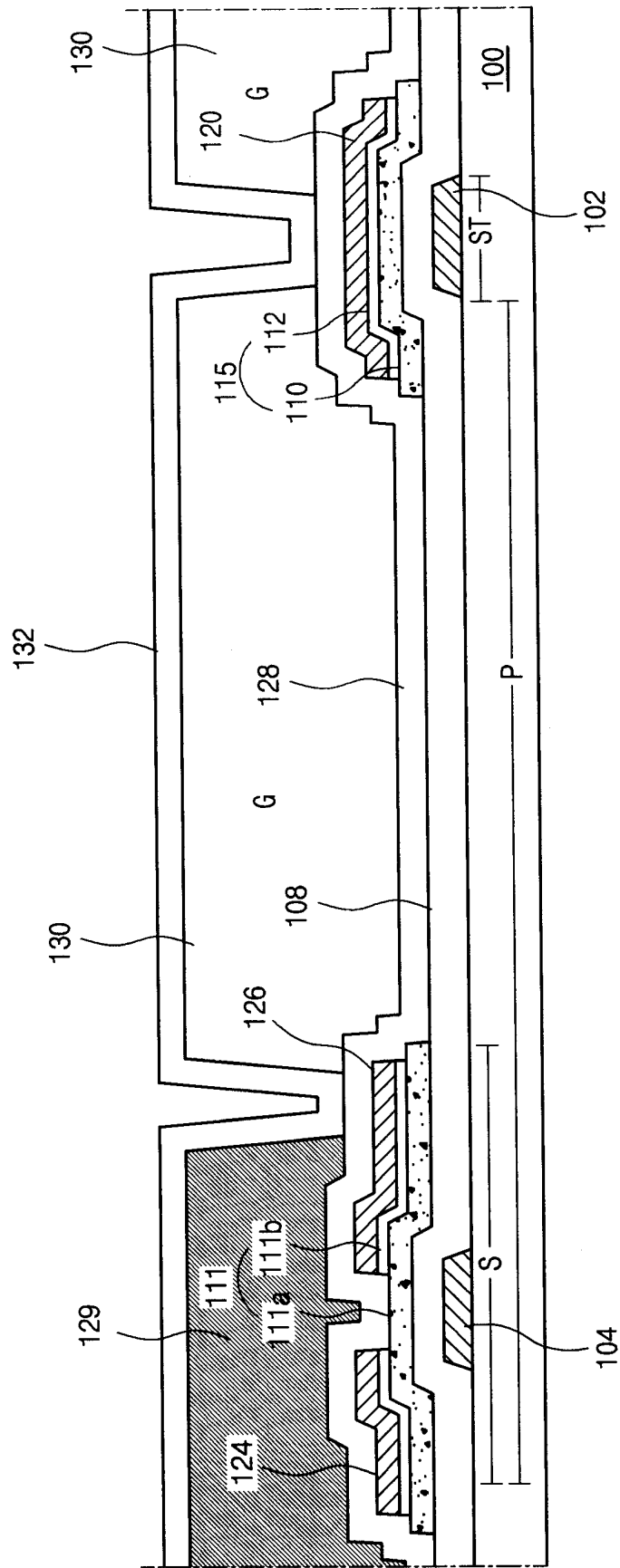


图 17A

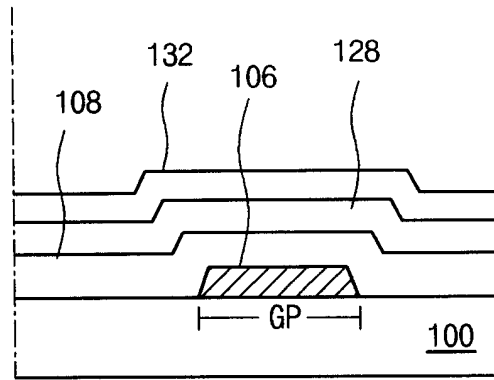


图 17B

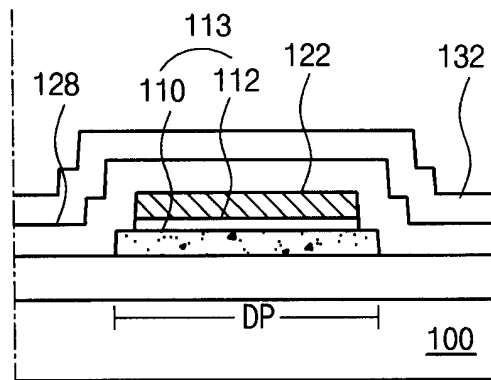


图 17C

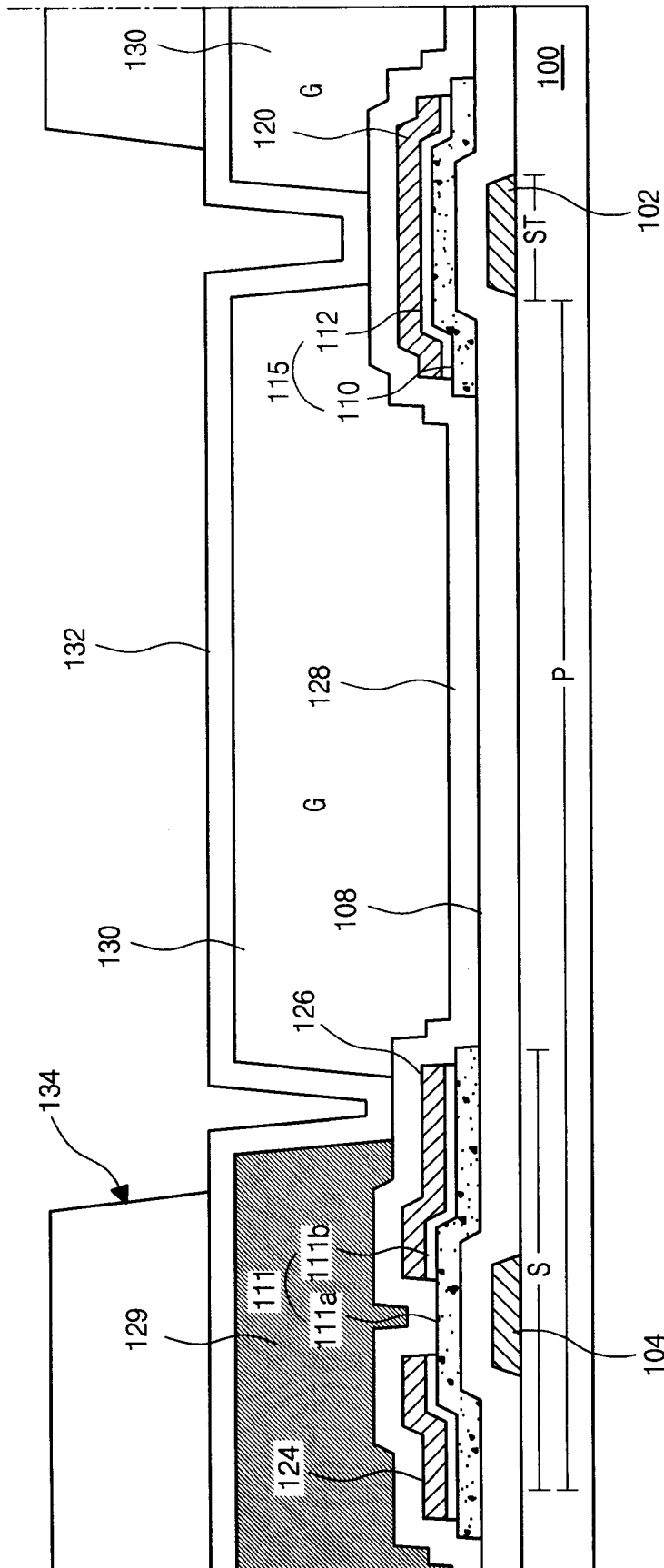


图 18A

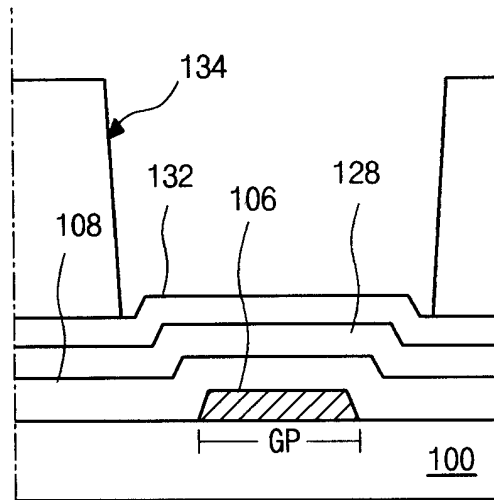


图 18B

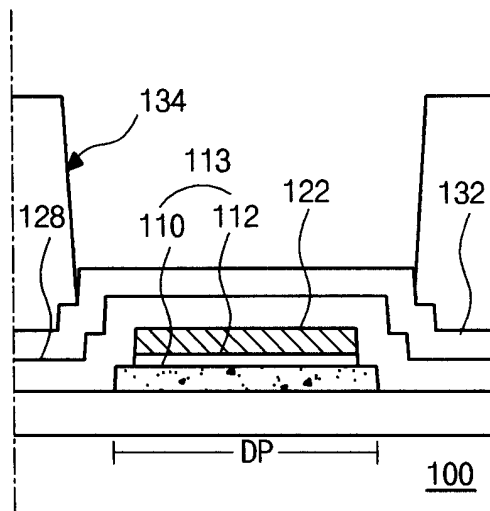


图 18C

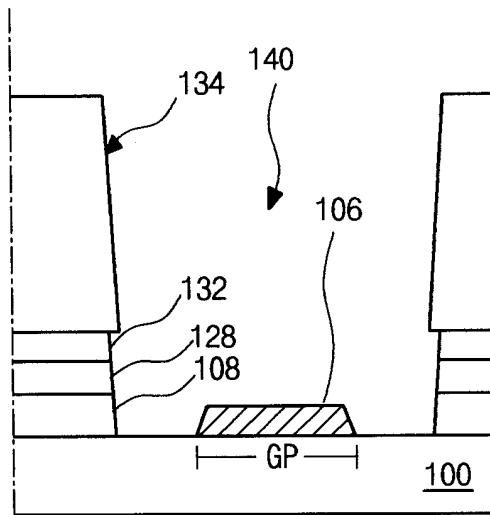


图 19B

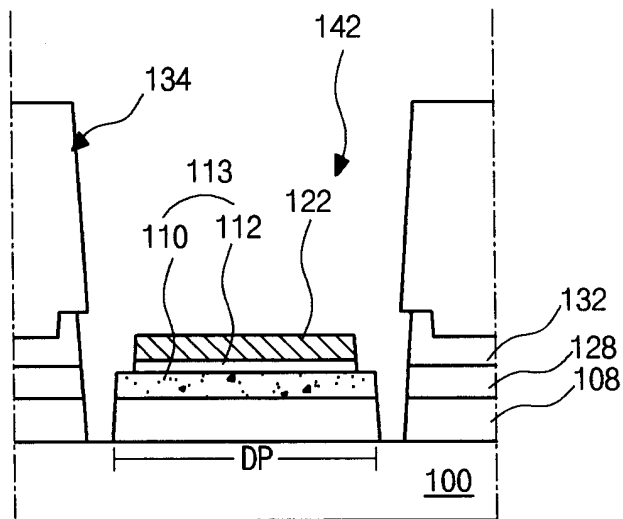


图 19C

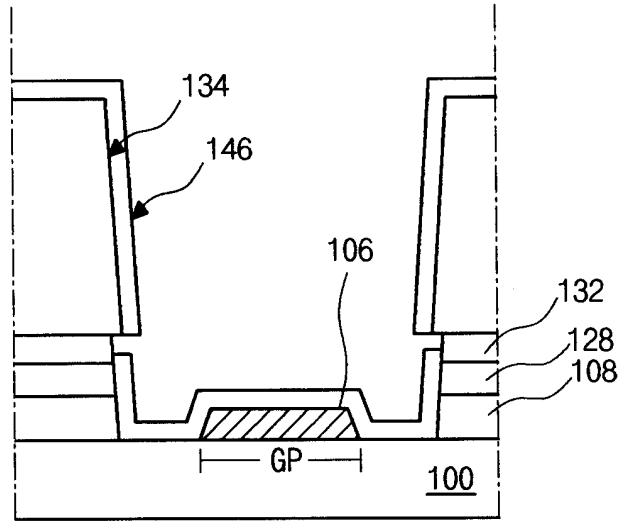


图 20B

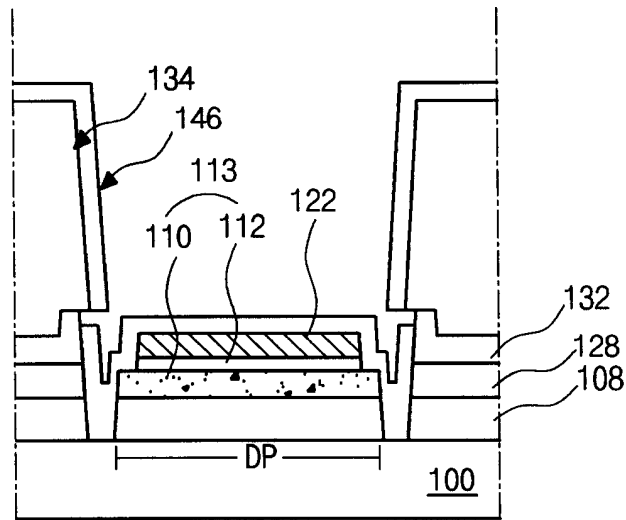


图 20C

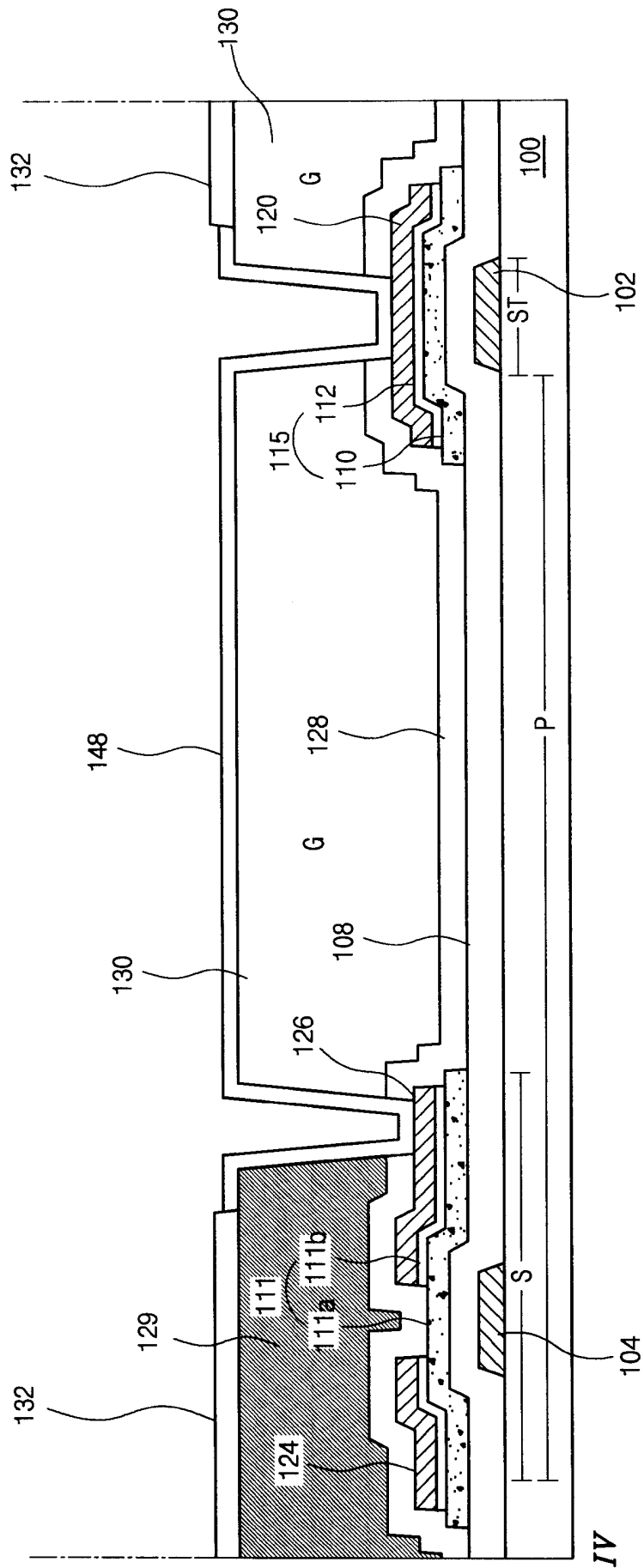


图 21A

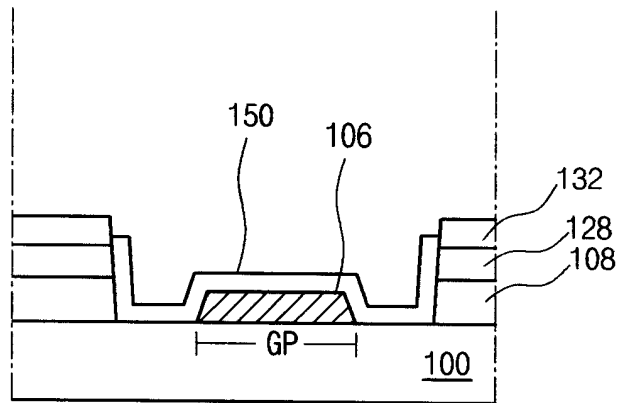


图 21B

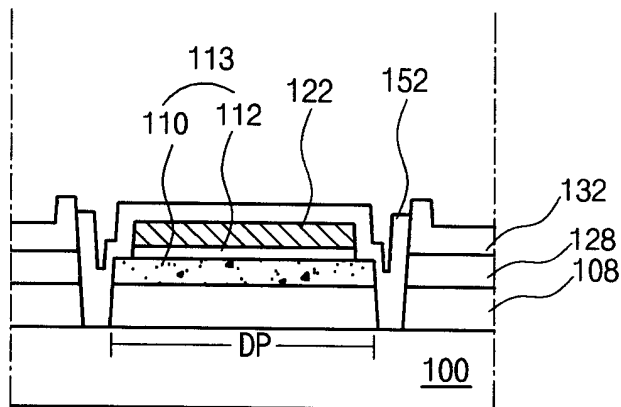


图 21C

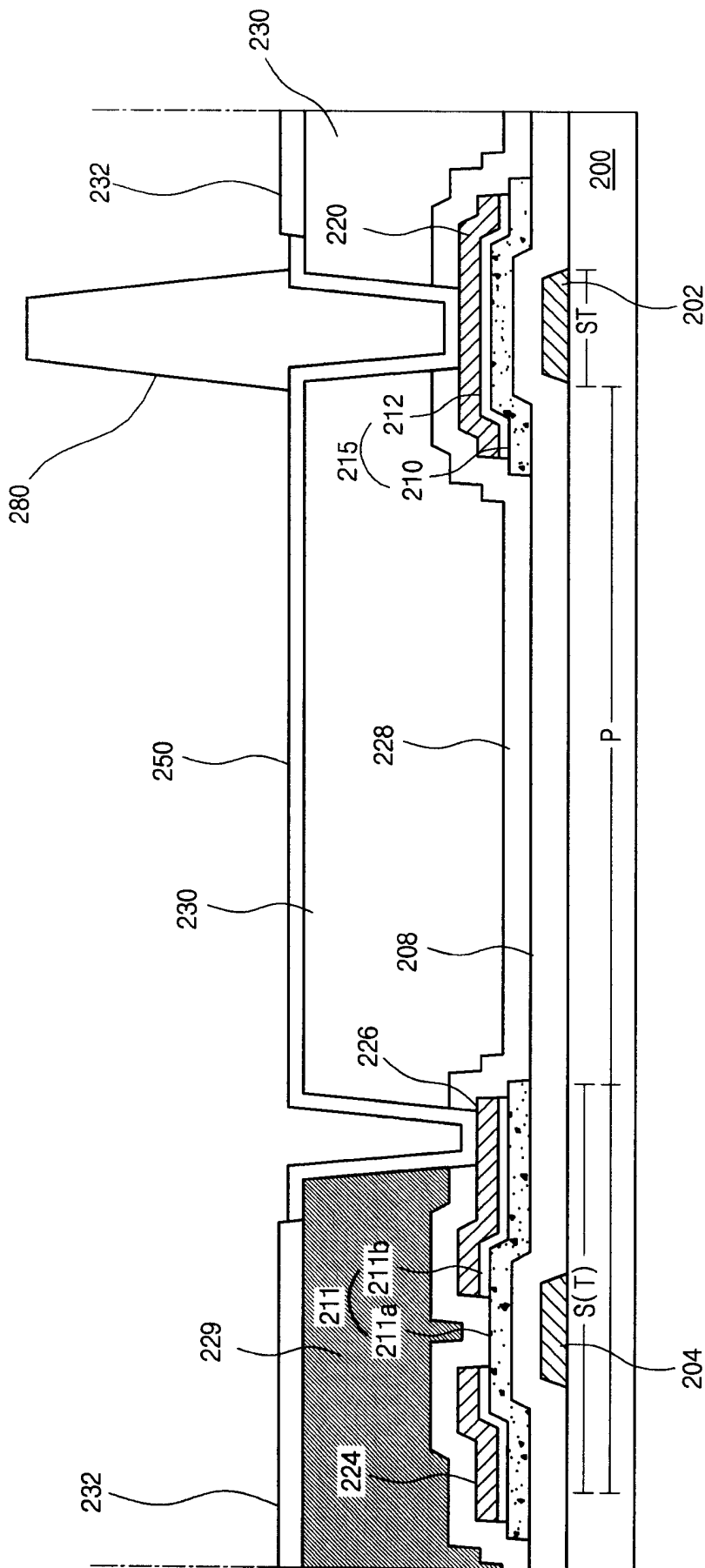


图 22A

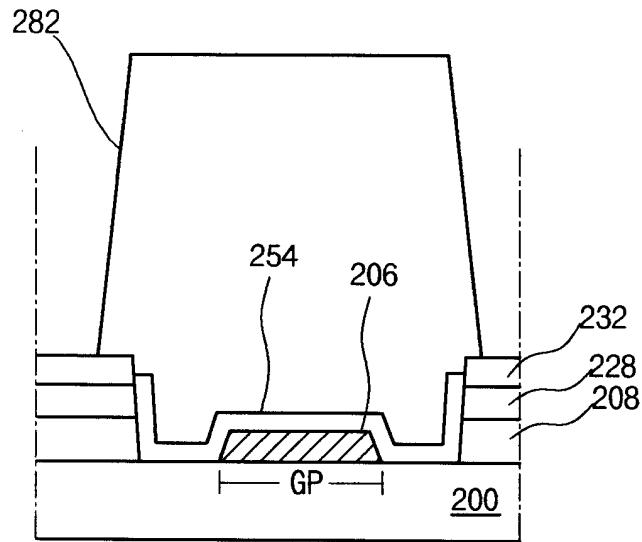


图 22B

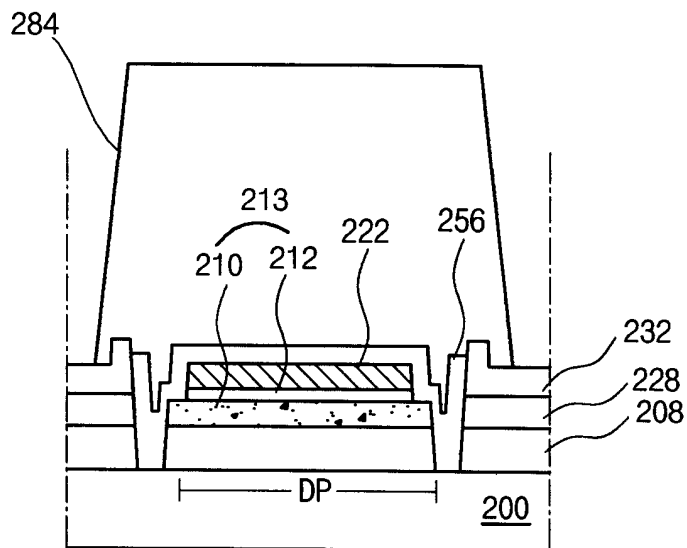


图 22C

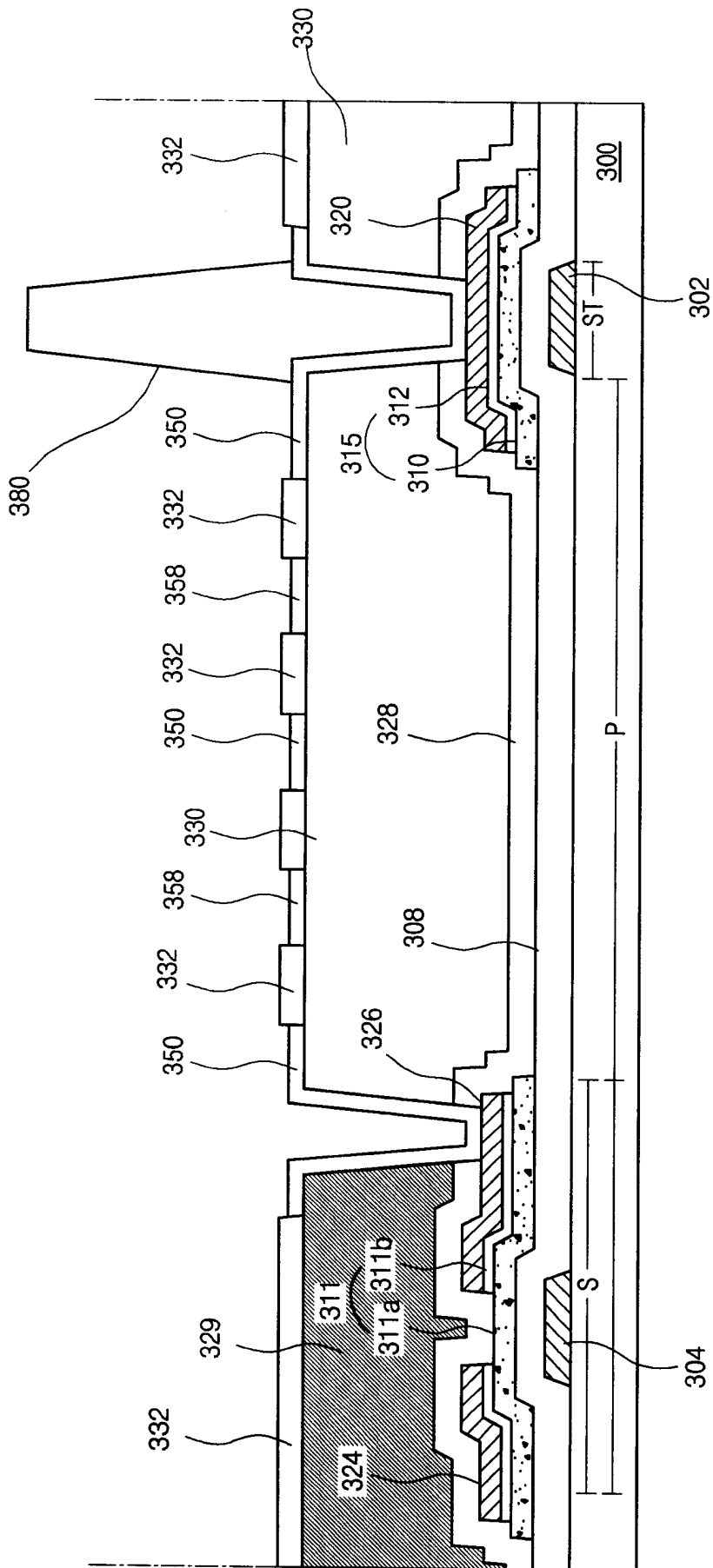


图 23A

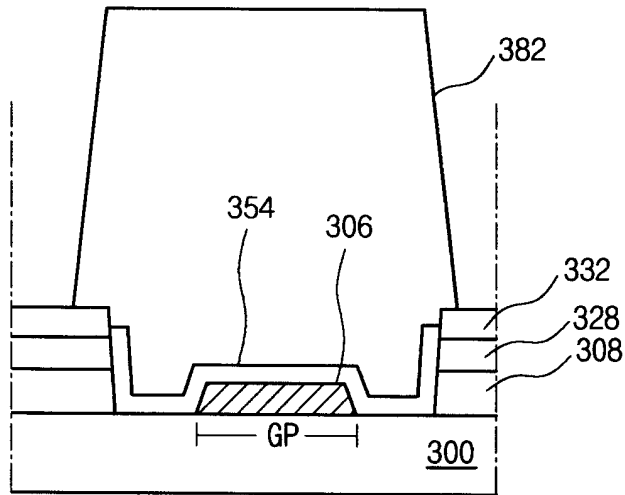


图 23B

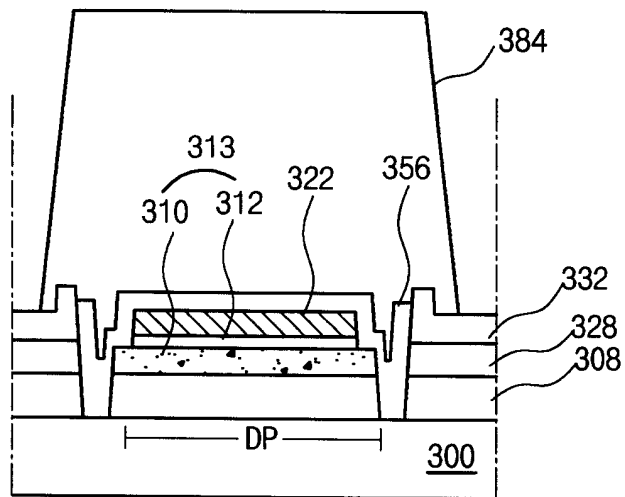


图 23C