



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2013년07월05일
(11) 등록번호 10-1283117
(24) 등록일자 2013년07월01일

(51) 국제특허분류(Int. Cl.)

H01L 33/62 (2010.01)

(21) 출원번호 10-2011-0070526

(22) 출원일자 2011년07월15일

심사청구일자 2011년07월15일

(65) 공개번호 10-2013-0009419

(43) 공개일자 2013년01월23일

(56) 선행기술조사문헌

KR1020090032207 A

US20080237620 A1

US20100044743 A1

JP2010135693 A

(73) 특허권자

엘지이노텍 주식회사

서울특별시 중구 한강대로 416 (남대문로5가, 서울스퀘어)

(72) 발명자

배석훈

서울특별시 중구 남대문로5가 541번지 서울스퀘어 20층

황덕기

서울특별시 중구 남대문로5가 541번지 서울스퀘어 20층

한영주

서울특별시 중구 남대문로5가 541번지 서울스퀘어 20층

(74) 대리인

서교준

전체 청구항 수 : 총 20 항

심사관 : 구영희

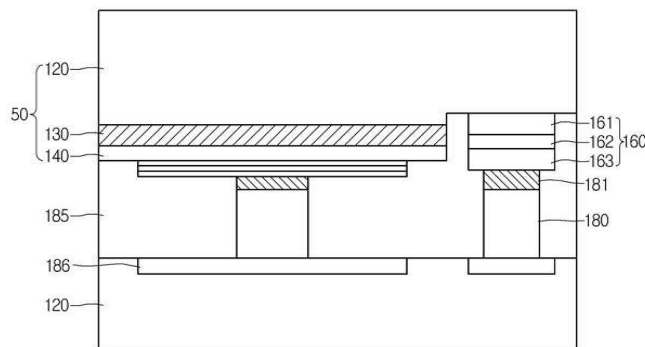
(54) 발명의 명칭 발광 소자 패키지 및 그의 제조 방법

(57) 요약

본 발명은 발광소자 패키지에 대한 것으로, 이 패키지는 발광 구조물, 상기 발광 구조물의 하면 위에 소자 패드, 상기 소자 패드 위에 솔더 페이스트, 상기 솔더 페이스트 위에 금속돌기, 상기 금속돌기를 덮으며 상기 금속돌기의 상면을 노출하는 절연기판, 그리고 상기 절연기판 위에 상기 금속돌기의 상면을 덮는 기판패드를 포함하며, 상기 금속돌기는 상기 솔더 페이스트와 공유하는 물질로 형성되는 코팅층을 포함한다. 따라서, 발광 구조물 위에 패드를 형성하고, 패드 위에 열전도성이 높은 금속돌기를 직접 솔더링함으로써 방열특성이 향상될 수 있다.

대표도 - 도2

100



특허청구의 범위

청구항 1

발광 구조물,
 상기 발광 구조물의 하면 위에 소자 패드,
 상기 소자 패드 위에 솔더 페이스트,
 상기 솔더 페이스트 위에 금속돌기,
 상기 금속돌기를 덮으며 상기 금속돌기의 상면을 노출하는 절연기판, 그리고
 상기 절연기판 위에 상기 금속돌기의 상면을 덮는 기판패드를
 포함하는 발광소자 패키지.
 하며,
 상기 금속돌기는 상기 솔더 페이스트와 공유하는 물질로 형성되는 코팅층을포함하는 발광소자 패키지.

청구항 2

제1항에 있어서,
 상기 발광 구조물은
 상기 발광 구조물의 상면에 제1 도전형 반도체층,
 상기 발광 구조물의 하면에 제2 도전형 반도체층, 그리고
 상기 제1 및 제2 도전형 반도체층 사이의 활성층을 포함하는
 발광소자 패키지.

청구항 3

제2항에 있어서,
 상기 발광 구조물의 하면은
 상기 제2 도전형 반도체층이 노출되는 제1면, 그리고
 상기 제1 도전형 반도체층을 노출하는 제2면을 가지는 발광소자 패키지.

청구항 4

제3항에 있어서,
 상기 소자 패드는 상기 제1면 및 제2면에 각각 형성되는 발광소자 패키지.

청구항 5

제4항에 있어서,
 상기 솔더 페이스트는 상기 소자 패드의 일부 영역에만 형성되는 발광소자 패키지.

청구항 6

제1항에 있어서,
 상기 금속돌기는 구리를 포함하는 합금으로 형성되는 발광소자 패키지.

청구항 7

삭제

청구항 8

제1항에 있어서,
 상기 솔더 페이스트는 금-주석 합금을 포함하는 발광소자 패키지.

청구항 9

제8항에 있어서,
 상기 금속돌기는 금을 포함하는 합금을 포함하는 상기 코팅층을 가지는 발광소자 패키지.

청구항 10

제1항에 있어서,
 상기 소자 패드는 상기 발광 구조물 위에 티타늄 합금층,
 상기 티타늄 합금층 위에 구리 합금층, 그리고
 상기 구리 합금층 위에 니켈 합금층을 포함하는 발광소자 패키지.

청구항 11

제1항에 있어서,
 상기 금속돌기는 상기 절연기판 위로 돌출되도록 형성되는 발광소자 패키지.

청구항 12

제1항에 있어서,
 상기 금속돌기는 기둥 형상을 가지는 발광소자 패키지.

청구항 13

기판 위에 제1 및 제2 도전형 반도체층 사이의 활성층을 가지는 발광 구조물을 형성하는 단계,
 상기 발광 구조물 위에 소자 패드를 형성하는 단계,
 금속돌기의 표면을 제1 금속으로 코팅하는 단계,
 상기 소자 패드 위에 솔더 페이스트를 도포하고 상기 금속돌기를 공유 집착하는 단계,
 상기 금속돌기의 상면이 노출되도록 절연 물질을 상기 발광 구조물 위에 도포하는 단계, 그리고
 상기 금속돌기 위에 기판 패드를 형성하는 단계
 를 포함하는 발광소자 패키지의 제조 방법.

청구항 14

제13항에 있어서,
 상기 발광 구조물을 형성하는 단계는,
 상기 제2 도전형 반도체층의 일부를 식각하여 상기 제1 도전형 반도체층을 노출하는 단계를 포함하는 발광소자 패키지의 제조 방법.

청구항 15

제13항에 있어서,
 상기 소자 패드를 상기 제2 도전형 반도체층 위 및 상기 제1 도전형 반도체층 위에 각각 형성하는 발광소자 패키지의 제조 방법.

청구항 16

제13항에 있어서,
 상기 솔더 페이스트는 금-주석 합금으로 형성하는 발광소자 패키지의 제조 방법.

청구항 17

제13항에 있어서,
 상기 소자 패드를 형성하는 단계는,
 상기 제1 및 제2 도전형 반도체층 위에 티타늄 합금층을 형성하는 단계,
 상기 티타늄 합금층 위에 구리 합금층을 형성하는 단계, 그리고
 상기 구리 합금층 위에 니켈 합금층을 형성하는 단계를 포함하는 발광소자 패키지의 제조 방법.

청구항 18

제13항에 있어서,
 상기 금속돌기는 기둥 형상을 가지는 발광소자 패키지의 제조 방법.

청구항 19

제16항에 있어서,
 상기 금속돌기에 코팅하는 단계는,
 상기 금속돌기의 표면을 전해도금하여 금을 포함하는 합금으로 코팅하는 발광소자 패키지의 제조 방법.

청구항 20

제13항에 있어서,
 상기 금속돌기는 구리를 포함하는 합금으로 형성하는 발광소자 패키지의 제조 방법.

청구항 21

제13항에 있어서,
 상기 기판 패드 형성 후,
 상기 발광 구조물의 상기 기판을 제거하는 단계를 더 포함하는 발광소자 패키지의 제조 방법.

명세서

기술분야

[0001] 본 발명은 발광 소자 패키지 및 그의 제조 방법에 관한 것이다.

배경기술

[0002] 발광 다이오드(LED: Light Emitting Diode)는 GaAs 계열, AlGaAs 계열, GaN 계열, InGaN 계열 및 InGaAlP 계열 등의 화합물 반도체 재료를 이용하여 발광 원을 구성할 수 있다.

[0003] 이러한 발광 다이오드는 패키지화되어 다양한 색을 방출하는 발광 장치로 이용되고 있으며, 발광 장치는 칼라를 표시하는 점등 표시기, 문자 표시기 및 영상 표시기 등의 다양한 분야에 광원으로 사용되고 있다.

[0004] 도 1은 종래의 발광소자 패키지의 단면도이다.

[0005] 도 1을 참고하면, 종래의 발광소자 패키지(10)는 기판(1) 위에 형성되는 발광 구조물(2) 위에 패드(3)를 형성하고, 패드(3) 위에 전도성 와이어(4)를 이용하여 인쇄회로기판의 패드(6)와 전기적으로 접촉한다.

[0006] 이때, 상기 발광구조물과 인쇄회로기판의 패드(3, 6) 사이에 절연성 물질(5)이 매립되며, 지지부재를 형성한다.

[0007] 도 1의 발광소자 패키지는 전도성 와이어(4)에 의해 전기적으로 연결될 때, 전도성 와이어(4)의 직경이 작아 열 전도성이 떨어진다.

발명의 내용

해결하려는 과제

[0008] 실시예는 새로운 구조를 가지는 발광소자 패키지 및 그의 제조방법을 제공한다.

[0009] 실시예는 열 효율이 향상된 발광소자 패키지 및 그의 제조방법을 제공한다.

과제의 해결 수단

[0010] 실시예는 발광 구조물, 상기 발광 구조물의 하면 위에 소자 패드, 상기 소자 패드 위에 솔더 페이스트, 상기 솔더 페이스트 위에 금속돌기, 상기 금속돌기를 덮으며 상기 금속돌기의 상면을 노출하는 절연기관, 그리고 상기 절연기관 위에 상기 금속돌기의 상면을 덮는 기관패드를 포함하며, 상기 금속돌기는 상기 솔더 페이스트와 공유하는 물질로 형성되는 코팅층을 포함한다.

[0011] 실시예는 기관 위에 제1 및 제2 도전형 반도체층 사이의 활성층을 가지는 발광 구조물을 형성하는 단계, 상기 발광 구조물 위에 소자 패드를 형성하는 단계, 금속돌기의 표면을 제1 금속으로 코팅하는 단계, 상기 소자 패드 위에 솔더 페이스트를 도포하고 상기 금속돌기를 공유 접촉하는 단계, 상기 금속돌기의 상면이 노출되도록 절연 물질을 상기 발광 구조물 위에 도포하는 단계, 그리고 상기 금속돌기 위에 기관 패드를 형성하는 단계를 포함한다.

발명의 효과

[0012] 본 발명에 따르면, 발광 구조물 위에 패드를 형성하고, 패드 위에 열전도성이 높은 금속돌기를 직접 솔더링함으로써 방열특성이 향상될 수 있다.

도면의 간단한 설명

[0013] 도 1은 종래의 발광소자 패키지의 단면도이다.

도 2는 본 발명에 따른 발광소자 패키지의 단면도이다.

도 3 내지 도 11은 도 2에 도시되어 있는 발광소자 패키지의 제조 방법을 설명하기 위한 공정도이다.

발명을 실시하기 위한 구체적인 내용

[0014] 아래에서는 첨부한 도면을 참고로 하여 본 발명의 실시예에 대하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다. 그러나 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며 여기에서 설명하는 실시예에 한정되지 않는다.

[0015] 명세서 전체에서, 어떤 부분이 어떤 구성요소를 "포함"한다고 할 때, 이는 특별히 반대되는 기재가 없는 한 다른 구성요소를 제외하는 것이 아니라 다른 구성요소를 더 포함할 수 있는 것을 의미한다.

[0016] 그리고 도면에서 본 발명을 명확하게 설명하기 위해서 설명과 관계없는 부분은 생략하고, 여러 층 및 영역을 명확하게 표현하기 위하여 두께를 확대하여 나타내었으며, 명세서 전체를 통하여 유사한 부분에 대해서는 유사한 도면 부호를 붙였다.

[0017] 층, 막, 영역, 판 등의 부분이 다른 부분 "위에" 있다고 할 때, 이는 다른 부분 "바로 위에" 있는 경우 뿐만 아니라 그 중간에 또 다른 부분이 있는 경우도 포함한다. 반대로 어떤 부분이 다른 부분 "바로 위에" 있다고 할 때에는 중간에 다른 부분이 없는 것을 뜻한다.

[0018] 이하에서는 도 2를 참고하여 본 발명에 따른 발광소자 패키지(100)를 설명한다.

[0019] 도 2를 참고하면, 발광소자 패키지(100)는 발광 구조물(50), 발광 구조물(50) 아래에 발광 구조물(50)과 전기적으로 연결되는 인쇄회로기판이 형성되어 있다.

[0020] 발광 구조물(50)은 상기 인쇄회로기판과 플립칩 본딩(flip chip bonding)되어 있으며, 상부로 빛을 방출하는 탑

뷰(top-view) 방식으로 배치되어 있다.

- [0021] 상기 발광 구조물(50)은 제1 도전형 반도체층(120), 활성층(130) 및 제2 도전형 반도체층(140)의 층상구조를 가지며, 제1 도전형 반도체층(120)이 상부에 배치된다.
- [0022] 하부의 제2 도전형 반도체층(140)은 III족-V족 화합물 반도체 예컨대, GaN, InN, AlN, InGaN, AlGaIn, InAlGaIn, AlInN 중 적어도 하나로 형성될 수 있다. 제2 도전형 반도체층(140)에는 제2 도전형 도펀트가 도핑될 수 있으며, 제2 도전형 도펀트는 p형 도펀트로서, Mg, Zn, Ca, Sr, Ba를 포함한다.
- [0023] 제2 도전형 반도체층(140)은 예컨대, NH₃, TMGa(또는 TEGa), 및 Mg와 같은 p형 도펀트를 포함한 가스를 공급하여 소정 두께의 p형 GaN층으로 형성될 수 있다.
- [0024] 제2 도전형 반도체층(140)은 소정 영역에 전류 확산(current spreading) 구조를 포함한다. 전류 확산 구조는 수직 방향으로의 전류 확산 속도보다 수평 방향으로의 전류 확산 속도가 높은 반도체층들을 포함한다.
- [0025] 제2 도전형 반도체층(140)은 그 위의 다른 층 예컨대, 활성층(130)에 균일한 분포로 확산된 캐리어를 공급될 수 있다.
- [0026] 제2 도전형 반도체층(140) 위에는 활성층(130)이 형성된다. 활성층(130)은 단일 양자 우물 또는 다중 양자 우물(MQW) 구조로 형성될 수 있다. 활성층(130)의 한 주기는 InGaIn/GaN의 주기, AlGaIn/InGaIn의 주기, InGaIn/InGaIn의 주기, 또는 AlGaIn/GaN의 주기를 선택적으로 포함할 수 있다.
- [0027] 제2 도전형 반도체층(140)과 활성층(130) 사이에는 제2 도전형 클래드층(도시하지 않음)이 형성될 수 있다. 제2 도전형 클래드층은 p형 GaN계 반도체로 형성될 수 있다. 제2 도전형 클래드층은 우물층의 에너지 밴드 갭보다 높은 밴드 갭을 갖는 물질로 형성될 수 있다.
- [0028] 활성층(130) 위에는 제1 도전형 반도체층(120)이 형성되어 있다. 제1 도전형 반도체층(120)은 제1 도전형 도펀트가 도핑된 n형 반도체층으로 구현될 수 있다. n형 반도체층은 GaN, InN, AlN, InGaIn, AlGaIn, InAlGaIn, AlInN 등과 같은 화합물 반도체 중 어느 하나로 이루어질 수 있다. 제1 도전형 도펀트는 n형 도펀트로서, Si, Ge, Sn, Se, Te 등에서 적어도 하나를 첨가될 수 있다.
- [0029] 제1 도전형 반도체층(120)은 예컨대, NH₃, TMGa(또는 TEGa), 및 Si와 같은 n형 도펀트를 포함한 가스를 공급하여 소정 두께의 n형 GaN층을 형성할 수 있다.
- [0030] 또한, 제2 도전형 반도체층(140)은 p형 반도체층, 제1 도전형 반도체층(120)은 n형 반도체층으로 구현될 수 있다. 발광 구조물(50)은 n-p 접합 구조, p-n 접합 구조, n-p-n 접합 구조, p-n-p 접합 구조 중 어느 한 구조로 구현될 수 있다. 이하, 실시 예의 설명을 위해 반도체층의 최상층은 제1도전형 반도체층을 그 예로 설명하기로 한다.
- [0031] 한편, 발광 구조물(50)의 하부에 제2 도전형 반도체층(140)의 표면으로부터 일부 영역을 식각하여 제1 도전형 반도체층(120)이 노출되는 단차가 형성되어 있다. 따라서, 상기 발광 구조물(50)의 하부는 제2 도전형 반도체층(140)이 노출되는 제1 상면 및 제1 도전형 반도체층(120)이 노출되는 제2 상면을 포함한다.
- [0032] 상기 제2 도전형 반도체층(140)의 제1 상면 및 제1 도전형 반도체층(120)의 제2 상면에는 소자패드(160)가 형성되어 있다.
- [0033] 상기 소자패드(160)는 단일 층으로 형성될 수 있으나, 도 2와 같이 복수의 층상 구조를 갖도록 형성될 수 있다.
- [0034] 상기 소자패드(160)가 복수의 층상 구조를 가지는 경우, 상기 반도체층(120, 140)의 표면으로부터 제1 내지 제3층(161-163)이 동일한 면적의 패턴을 가지며 형성될 수 있다.
- [0035] 상기 소자패드(160)의 상기 반도체층(120, 140)의 제1 및 제2 상면 위에 형성되는 제1층(161)은 티타늄을 포함하는 합금층일 수 있으며, 제1층(161) 위에 형성되는 제2층(162)은 구리를 포함하는 합금층일 수 있으며, 제2층(162) 위에 형성되는 제3층(163)은 니켈을 포함하는 니켈층일 수 있다.
- [0036] 이때, 상기 제1 도전형 반도체층(120) 위의 소자패드(160)와 상기 제2 도전형 반도체층(140) 위의 소자패드(160)의 높이는 서로 상이할 수 있다.
- [0037] 즉, 상기 제1 및 제2 도전형 반도체층(120, 140)의 높이 차를 보상하기 위하여, 상기 제1 도전형 반도체층(120) 위의 상기 소자패드(160)를 형성하는 제1 내지 제3층(161-163)의 두께가 상기 제2 도전형 반도체층(140) 위의

소자패드(160)의 제1 내지 제3층(161-163)보다 클 수 있다.

- [0038] 바람직하게는 제2 도전형 반도체층(140) 위의 소자패드(160)는 제1층(161)인 티타늄 합금은 약 100 μm, 제2층(162)인 구리합금은 약 500 μm, 제3층(163)인 니켈합금은 약 100 μm의 두께를 갖도록 형성할 수 있으며, 제1 도전형 반도체층(120) 위의 소자패드(160)는 이보다 더 두껍게 형성할 수 있다.
- [0039] 상기 소자패드(160) 위에 솔더 페이스트(181)가 형성되어 있으며, 상기 솔더 페이스트(181) 위에 금속돌기(180)가 형성되어 있다.
- [0040] 상기 솔더 페이스트(181)는 금-주석 합금일 수 있다.
- [0041] 제1 도전형 반도체층(120) 및 제2 도전형 반도체층(140) 위의 상기 금속돌기(180)의 최종 높이는 동일하게 형성된다.
- [0042] 상기 금속돌기(180)는 전기적 전도성을 가지며, 열전도성이 높고, 높은 용융점을 가지며, 낮은 열팽창 계수를 가지는 금속을 포함하는 합금으로 형성되어 있다.
- [0043] 바람직하게는 상기 금속돌기(180)은 구리 또는 구리를 포함하는 합금으로 형성되어 있으며, 상기 금속돌기(180)의 표면의 전체 또는 상기 솔더 페이스트(181)과 접합면에 금도금층이 형성되어 있다.
- [0044] 상기 금도금층과 상기 솔더 페이스트(181)의 공용 본딩(eutectic bonding)에 의해 상기 금속돌기(180)과 상기 소자패드(160)이 접촉된다.
- [0045] 상기 금속돌기(180)는 기둥 형상을 가지며, 단면이 다각형 또는 원형일 수 있다.
- [0046] 상기 금속돌기(180)의 상면을 노출하며 상기 발광 구조물(50)의 하부를 덮는 절연기판(185)이 형성되어 있다.
- [0047] 상기 절연기판(185)은 에폭시계 절연 수지를 포함할 수 있으며, 이와 달리 폴리 이미드계 수지를 포함할 수도 있다.
- [0048] 상기 절연기판(185)의 노출된 표면에 상기 금속돌기(180) 위에 기판패드(186)가 형성되어 있다.
- [0049] 상기 기판패드(186)는 전도성 물질로 형성되며, 동박층을 동시에 패터닝하여 형성될 수 있다.
- [0050] 상기 기판패드(186) 위에 상기 인쇄회로기판을 보호하는 솔더 레지스트(190)가 형성될 수 있다.
- [0051] 도 2의 발광소자 패키지(100)의 상부, 상기 발광 구조물(50)의 발광면 위에는 보호층이 더 형성될 수 있으며, 상기 보호층은 투광성 절연층으로 형성될 수 있다.
- [0052] 이와 같이, 상기 발광소자를 형성 후 실장용 인쇄회로기판을 형성하는 경우, 상기 발광소자 위에 금속돌기(180)를 열전도성이 높으며 용융점이 낮고 열팽창계수가 낮은 구리를 포함하는 합금으로 형성하여, 방열 특성이 향상되며, 솔더링 시의 열에 의해 상기 금속돌기(180)의 변형이 없어 신뢰성이 향상된다.
- [0053] 또한, 상기 금속돌기(180)의 표면을 상기 솔더 레지스트와 공용점을 가지는 금속으로 코팅하여 공용 접촉함으로써 금속돌기(180)에 영향을 주지 않으면서 소자 부착이 가능하다.
- [0054] 이하에서는 도 3 내지 도 11을 참고하여 도 2의 발광소자 패키지(100)를 제조하는 방법을 설명한다.
- [0055] 먼저, 도 3과 같이, 기판(110) 위에 발광 구조물(50)을 형성한다.
- [0056] 상기 기판(110)은 사파이어(Al₂O₃), SiC, Si, GaAs, GaN, ZnO, Si, GaP, InP, Ge 중 적어도 하나를 이용할 수 있으며, 바람직하게는 사파이어 기판(110)일 수 있다.
- [0057] 상기 기판(110) 상에 제1 도전형 반도체층(120)이 형성될 수 있다.
- [0058] 상기 제1 도전형 반도체층(120)은 다층 구조로 형성될 수 있으며 하층에 언도프드(Undoped) GaN 등의 언도프드 반도체층(이 형성되고, 상층에 제1 도전형 반도체층(120)이 형성될 수 있다.
- [0059] 상기 제1 도전형 반도체층(120)은 In_xAl_yGa_{1-x-y}N (0 ≤ x ≤ 1, 0 ≤ y ≤ 1, 0 ≤ x+y ≤ 1)의 조성식을 갖는 반도체 재료, 예를 들어, GaN, InN, AlN, InGaN, AlGaIn, InAlGaIn, AlInN 중 적어도 하나를 포함할 수 있다.
- [0060] 또한, 상기 제1 도전형 반도체층(120)이 n형 반도체층인 경우, 상기 제1 도전형 반도체층(120)(130)은 Si, Ge, Sn, Se, Te 등의 n형 도펀트가 도핑될 수 있다.

- [0061] 상기 제1 도전형 반도체층(120) 상에는 상기 활성층(130)이 형성되며, 상기 활성층(130)은 단일 양자 우물 구조, 다중 양자 우물 구조(MQW: Multi Quantum Well), 양자 선(Quantum-Wire) 구조, 또는 양자 점(Quantum Dot) 구조 중 적어도 어느 하나로 형성될 수 있다.
- [0062] 상기 활성층(130)의 위 및/또는 아래에는 n형 또는 p형 도펀트가 도핑된 클래드층(미도시)이 형성될 수도 있으며, 상기 클래드층(미도시)은 AlGaIn층 또는 InAlGaIn층으로 구현될 수 있다.
- [0063] 상기 활성층(130) 상에는 상기 제2 도전형 반도체층(140)이 형성된다. 상기 제2 도전형 반도체층(140)은 예를 들어, p형 반도체층으로 구현될 수 있는데, 상기 p형 반도체층은 $In_xAl_yGa_{1-x-y}N$ ($0 \leq x \leq 1, 0 \leq y \leq 1, 0 \leq x+y \leq 1$)의 조성식을 갖는 반도체 재료, 예를 들어 InAlGaIn, GaN, AlGaIn, InGaIn, AlN, InN, AlInN 등에서 선택될 수 있으며, Mg, Zn, Ca, Sr, Ba 등의 p형 도펀트가 도핑될 수 있다.
- [0064] 한편, 상기 제1 도전형 반도체층(120)과 제2 도전형 반도체층(140)에 각각 p형과 n형의 도펀트가 도핑될 수 있으며, 이에 대해 한정하지 않는다. 또한, 도시되지는 않았지만 상기 제2 도전형 반도체층(140) 상에는 제3 도전형 반도체층(미도시)이 형성될 수 있다. 따라서 상기 발광 구조물은 pn, np, pnp, npn 접합 구조 중 어느 하나로 형성될 수 있다.
- [0065] 상기 제1 도전형 반도체층(120), 활성층(130) 및 제2 도전형 반도체층(140)은 유기금속 화학 증착법(MOCVD; Metal Organic Chemical Vapor Deposition), 화학 증착법(CVD; Chemical Vapor Deposition), 플라즈마 화학 증착법(PECVD; Plasma-Enhanced Chemical Vapor Deposition), 분자선 성장법(MBE; Molecular Beam Epitaxy), 수소화물 기상 성장법(HVPE; Hydride Vapor Phase Epitaxy) 등의 방법을 이용하여 형성될 수 있다.
- [0066] 다음으로, 도 3과 같이, 상기 제1 도전형 반도체층(120)이 노출되도록 제1 도전형 반도체층(120)의 일부 높이까지 식각한다.
- [0067] 따라서, 기판(110) 위의 발광 구조물(50)은 제2 도전형 반도체층(140)으로 형성되는 제1 상면 및 제1 상면으로부터 단차를 가지며 제1 도전형 반도체층(120)으로 형성되는 제2 상면을 가진다.
- [0068] 다음으로, 도 4와 같이 제1면 및 제2면에 각각 소자패드(160)를 형성한다.
- [0069] 상기 소자패드(160)는 복수의 층상 구조를 갖도록 형성할 수 있으며, 제1 내지 제3층(161-163)의 티타늄 합금, 구리합금, 니켈 합금으로 형성할 수 있다.
- [0070] 이때, 제2 도전형 반도체층(140) 위의 소자패드(160)는 제1층(161)인 티타늄 합금은 $100 \mu m$, 제2층(162)인 구리합금은 $500 \mu m$, 제3층(163)인 니켈합금은 $100 \mu m$ 의 두께(h1)를 갖도록 형성할 수 있으며, 제1 도전형 반도체층(120) 위의 소자패드(160)는 이보다 더 큰 두께(h2)를 가질 수 있다.
- [0071] 상기 소자패드(160)는 제1 상면 및 제2 상면의 대부분의 영역을 덮도록 형성할 수 있으며, 도 5와 같이 제2 도전형 반도체층(140)의 일측을 식각하여 제2 상면을 형성하는 경우, 제1 상면의 소자패드(160)와 제2 상면의 소자패드(160)는 동일한 길이를 가지며 폭이 서로 다른 사각형일 수 있다.
- [0072] 상기 소자패드(160)는 도금을 통하여 형성할 수 있으나, 이와 달리 스퍼터링 등으로도 형성할 수 있다.
- [0073] 다음으로, 도 6과 같이, 금속돌기(180)을 준비한다.
- [0074] 상기 금속돌기는 기둥형상을 가지며, 상기 금속돌기(180)은 구리를 포함하는 합금으로 형성될 수 있으며, 상기 솔더링의 온도에 형태의 변화가 없는 용융점과 열팽창 계수를 가지는 물질로 형성될 수 있다.
- [0075] 상기 구리를 포함하는 합금의 금속돌기(180)의 표면을 무전해도금하여 금도금층을 형성한다.
- [0076] 이때, 도 6에서는 금속돌기(180)의 전면에 상기 금도금층(182)을 형성하는 것으로 도시하였으나, 이와 달리 상기 솔더 페이스트(181)와 접하는 바닥면에만 선택적으로 금도금층(182)을 형성할 수 있다.
- [0077] 상기 금속돌기(180)의 두께는 구현하고자 하는 인쇄회로기판의 두께보다 높을 수 있다.
- [0078] 다음으로, 도 7과 같이, 상기 소자패드(160) 위의 일부분, 바람직하게는 서로 반대되는 영역에 솔더 페이스트(181)를 형성할 수 있다.
- [0079] 예를 들어, 도 6과 같이 상기 소자패드(160)가 직사각형인 경우, 제1 상면의 솔더 페이스트(181)는 일측의 가로변에 형성하고, 제2 상면의 솔더 페이스트(181)는 타측의 가로변에 형성할 수 있다.

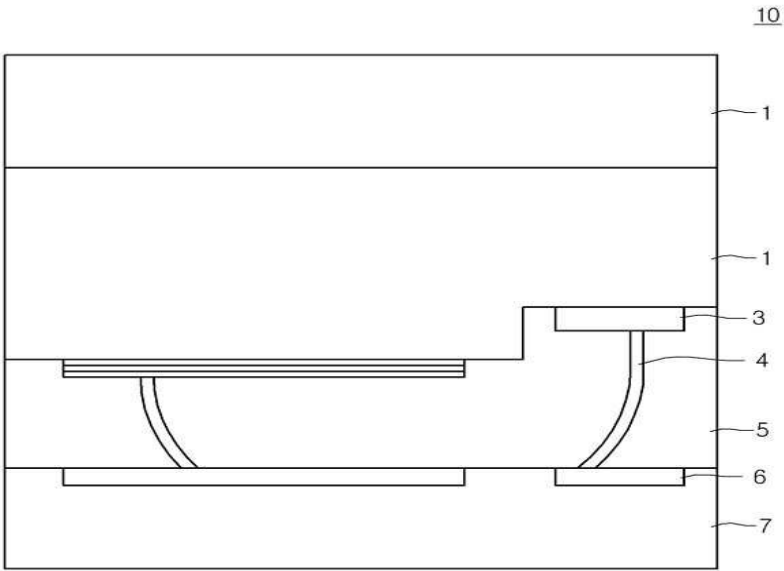
- [0080] 상기와 같이 두 개의 솔더 페이스트(181)를 최대 이격하여 형성하는 경우, 솔더링에 의해 금속이 흐르면서 서로 접하여 쇼트되는 것을 방지할 수 있다.
- [0081] 이때, 솔더 페이스트(181)는 금-주석 합금일 수 있다.
- [0082] 상기 솔더 페이스트(181)를 도포하고, 전도성 금속돌기(180)을 형성한 뒤 열을 가하여 금속돌기(180)과 상기 솔더 페이스트(181)의 경계면에서 공용 접착을 발생시킨다.
- [0083] 따라서, 상기 금속돌기(180)의 표면의 금도금층(182)와 상기 솔더 페이스트의 금-주석 합금이 공용하면서 혼합되어 하나의 접착층을 형성한다.
- [0084] 상기 금속돌기(180)은 구리를 포함하는 합금으로 형성될 수 있으며, 상기 가열온도에 형태의 변화가 없는 용융 점과 열팽창 계수를 가지는 물질로 형성될 수 있다.
- [0085] 상기 금속돌기(180)의 두께는 구현하고자 하는 인쇄회로기판의 두께보다 높을 수 있다.
- [0086] 다음으로, 도 8과 같이 상기 발광 구조물(50)의 제1 및 제2 상면에 상기 금속돌기(180)을 덮으며 절연기판(185)을 형성한다.
- [0087] 상기 절연기판(185)은 인쇄회로기판의 지지기판으로서 기능하기 위한 에폭시 수지 또는 이미드 수지일 수 있으며, 글라스 함침 또는 필러 함침 수지일 수 있다.
- [0088] 상기 절연 물질을 발광 구조물(50) 위에 도포한 뒤 경화하며, 상기 경화된 절연기판(185)은 인쇄회로기판의 절연기판의 두께보다 큰 두께를 갖도록 형성된다.
- [0089] 다음으로, 도 9와 같이 상기 금속돌기(180)의 상면이 노출될 때까지 상기 절연기판(185)을 식각하여 인쇄회로기판의 지지기판을 형성한다.
- [0090] 다음으로, 도 10과 같이 상기 금속돌기(180) 위에 기관패드(186)를 형성한다.
- [0091] 상기 기관패드(186)는 구리를 포함하는 합금으로 형성될 수 있으며, 스퍼터링, 도금 또는 동박층 적층 후 식각을 통하여 형성할 수 있다.
- [0092] 이때, 상기 기관패드(186)와 동시에 회로패턴(도시하지 않음)이 형성될 수 있다.
- [0093] 다음으로, 도 11과 같이 상기 기관패드(186)를 덮으며 솔더 레지스트(190)를 형성한다.
- [0094] 상기 솔더 레지스트(190)는 기관패드(186) 및 회로패턴을 매립 보호한다.
- [0095] 마지막으로, 상기 발광 구조물(50)의 제1 도전형 반도체층(120)이 노출되도록 상기 기관(110)을 제거하고, 발광면인 제1 도전형 반도체층(120)이 상면을 향하도록 배치함으로써 도 2의 발광소자 패키지(100)를 완성할 수 있다.
- [0096] 이때, 상기 제2 발광소자 패키지(100)의 발광 구조물(50) 위에 보호층을 더 형성할 수 있다.
- [0097] 이상에서는 도 2의 발광소자 패키지(100)에서 제1 상면과 제2 상면의 두께 차를 보상하기 위하여 소자패드(160)의 두께를 서로 달리 하는 것으로 기재하였으나, 이와 달리 상기 두께 차를 보상하는 전도성 단차부를 더 형성하고, 제1 상면과 제2 상면의 소자 패드(160)의 두께를 동일하게 형성할 수도 있다.
- [0098] 이상에서 본 발명의 실시예에 대하여 상세하게 설명하였지만 본 발명의 권리범위는 이에 한정되는 것은 아니고 다음의 청구범위에서 정의하고 있는 본 발명의 기본 개념을 이용한 당업자의 여러 변형 및 개량 형태 또한 본 발명의 권리범위에 속하는 것이다.

부호의 설명

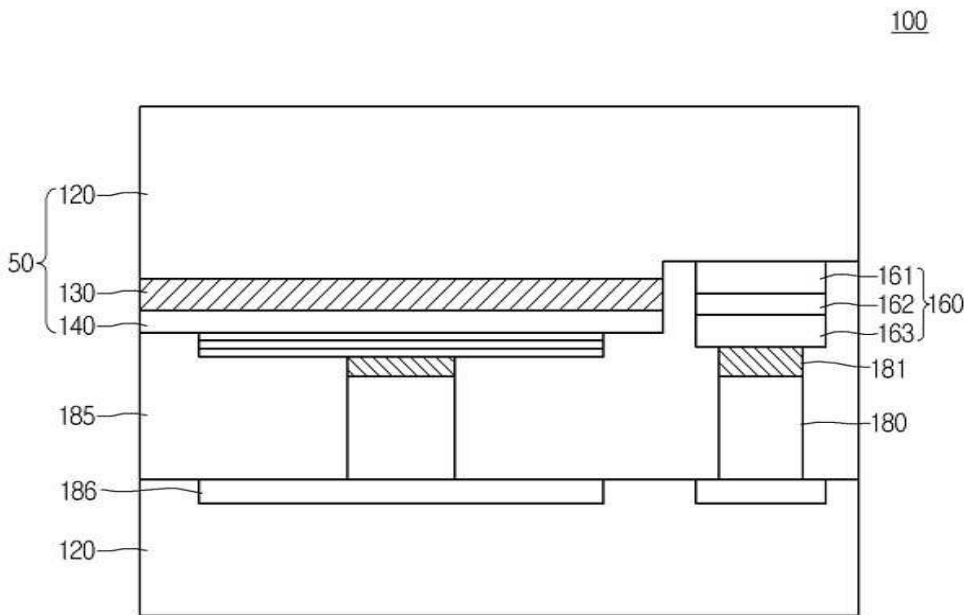
- [0099] 발광소자 패키지 100
- 소자 패드 160
- 금속돌기 180
- 발광 구조물 50

도면

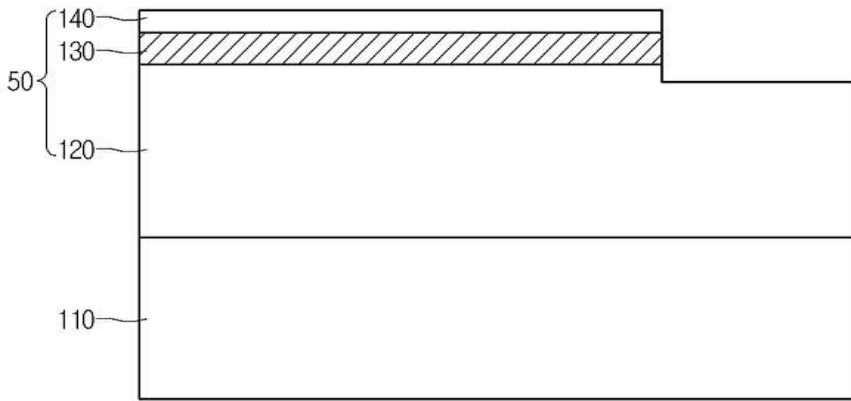
도면1



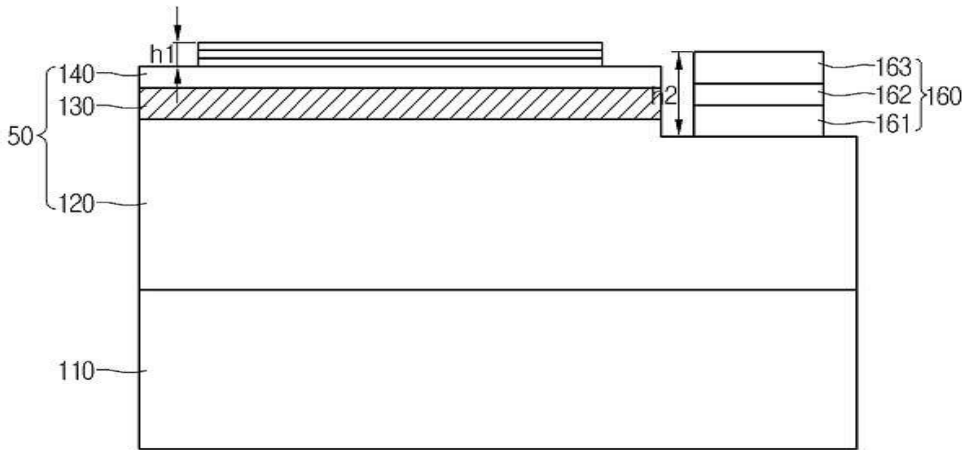
도면2



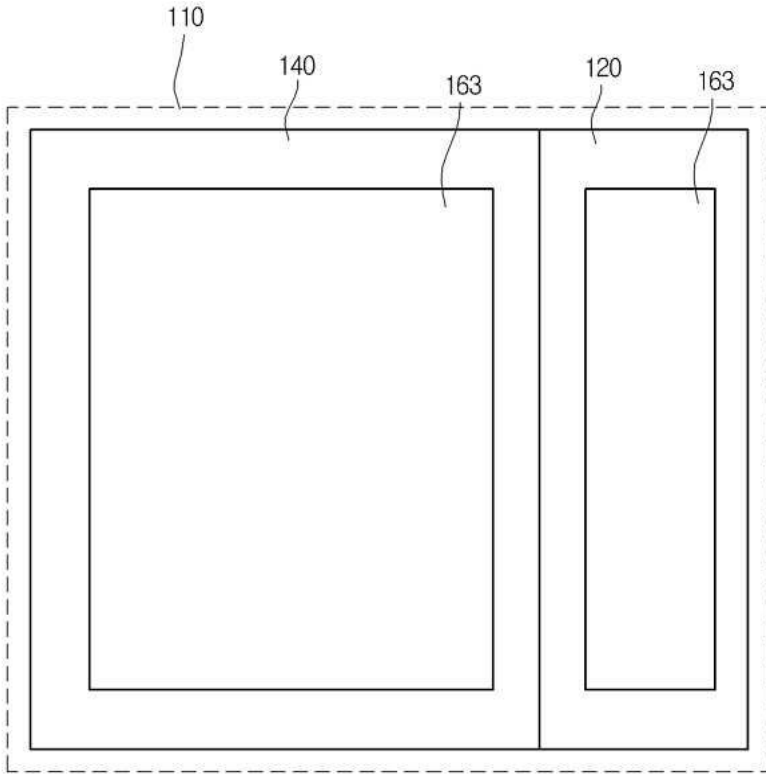
도면3



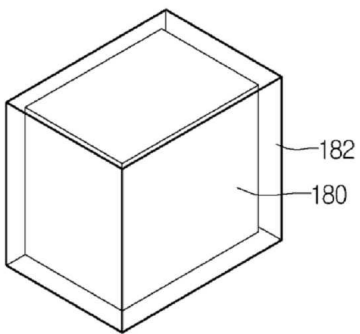
도면4



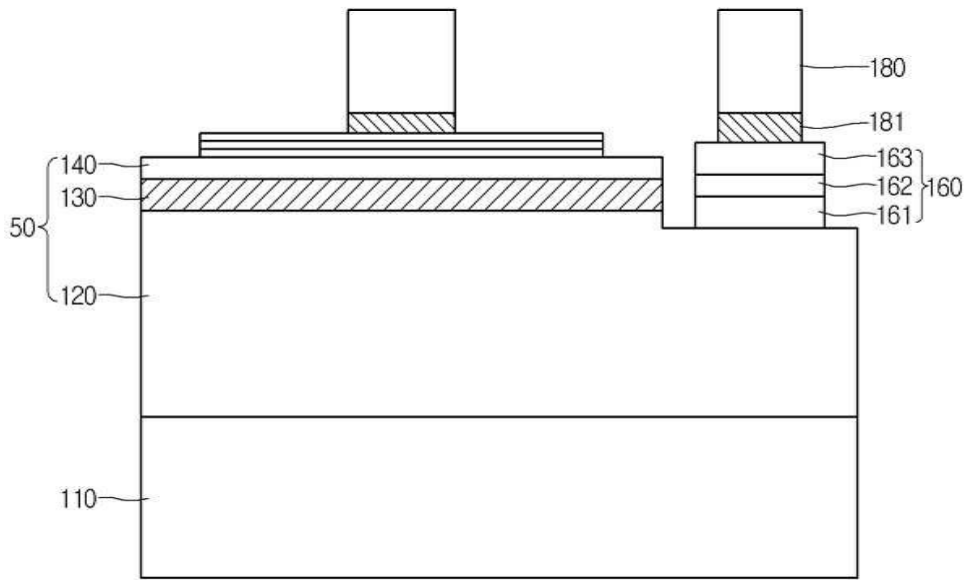
도면5



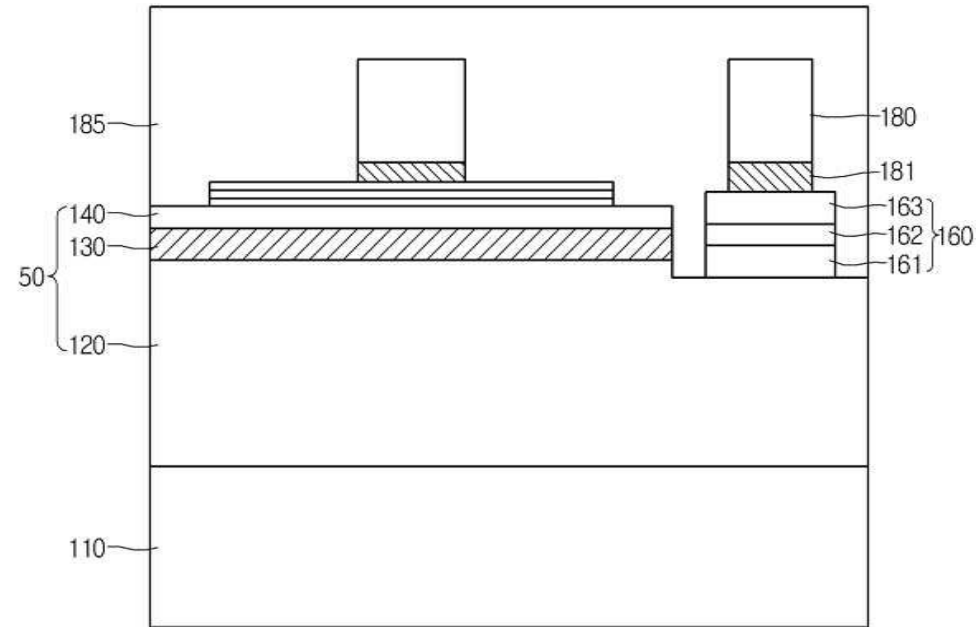
도면6



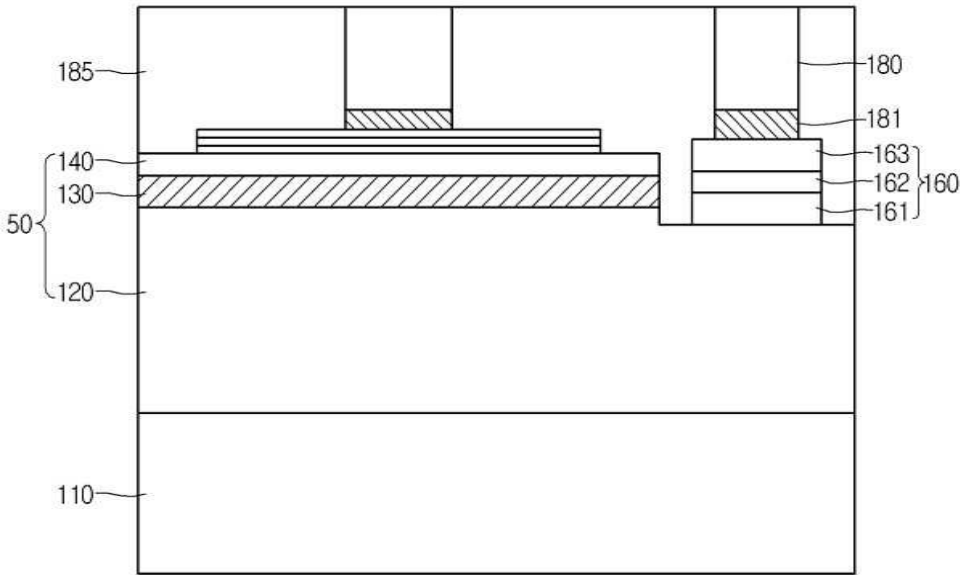
도면7



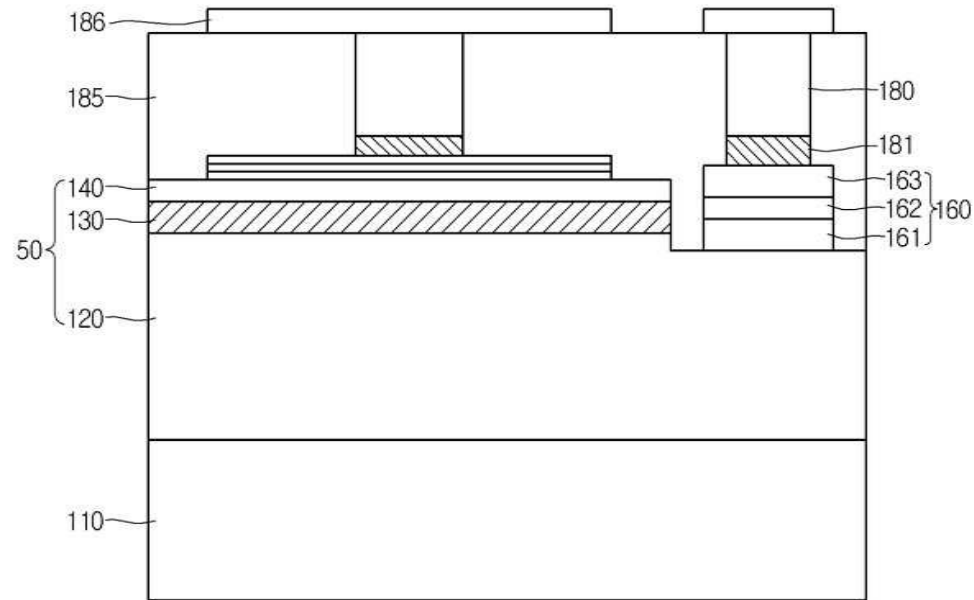
도면8



도면9



도면10



도면11

