

四、聲明事項：

主張專利法第二十二條第二項第一款或第二款規定之事實，其事實發生日期為： 年 月 日。

申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號 順序註記】

有主張專利法第二十七條第一項國際優先權：

1. 美國 US、2007/04/12、11/786,766

無主張專利法第二十七條第一項國際優先權：

主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

主張專利法第三十條生物材料：

須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

九、發明說明：

【發明所屬之技術領域】

一般而言，本發明是關於電子裝置的檢測，且尤其是置於工業標準處理承載盤中的系統整合型封裝裝置進行電性檢測。

【先前技術】

當半導體裝置的複雜度增高時，越來越多以系統封裝(SIP)的組件被採用。隨著系統的複雜性日益增加，基於與功能相關的價格、以及上市所需時間隨系統複雜而暴增，使得SIPs比系統晶片(SOC)更符合期待。採用SIP的成長趨勢被價格敏感的無線通訊，消費者與汽車市場所驅使。

以被實施的裝置為例，SIPs包括：蜂巢式裝置、PDAs、掌上裝置、藍芽解決方案、快閃記憶體、影像感測器、功率放大器、全球衛星定位系統模件及微型SD(安全數位)裝置。

SIP裝置一方面可能是一個具有完整功能的次系統封裝組件，包含一基板、一個或複數晶粒(die)、晶片(chip)級互連電路、集積化或表面安裝式主動和被動元件、以及保護封裝殼體。

SIP裝置之另一方面可能是採用標準封裝之一堆疊晶粒組件，其整合兩個或兩個以上縱向的堆疊晶粒、以及在基板上的晶元級互連電路。

SIP裝置之又一方面可能是採標準封裝之多晶片模組，其整合兩個或兩個以上的水平設置晶粒、以及在基板上的晶元級互連電路。

SIP裝置之又再一方面可能是結合標準的縱向堆疊的預封裝裝置及封裝級互連電路。

SIP裝置的用量提升使測試觀點產生顯著的變化：SIP裝置在封裝前重視採用已知良好的晶粒。而用於SIP裝置的產品生命週期將會更短。SIP裝置對測試點提供較少的存取。為使成本最小化，高產量的測試是被需要的，亦即，需求方向是低成本的測試。

採用「已知的良好晶粒」，大致可以導出較不需要重複測試晶粒的結論。

較少對測試點的存取表示，對SIP裝置(包括微型SD裝置)，以傳統的最終測試是不可能的。

SIP裝置(包括微型SD裝置)在消費電子上使用的增加，使得低測試成本成為決定性的因素。

就以上的因素，傳統的自動測試裝備對於SIP裝置與微型SD裝置並非最好的測試方法。

低成本的電流自動檢測設備解決方案檢測效率不高。此外，大多數的自動檢測設備傾向運用分離式的操作裝置由處理承載盤中拾取部件，並檢測被拾取的部件。

提供一種供檢測SIP裝置、但毋需利用與檢測裝

置分離的操作裝置之檢測解決方案是被期待的。

並且被期待提供一種具有高效率的檢測解決方案。

更被期待提供一種檢測成本低廉的方案、利用可調整規格的操作裝置與檢測裝置模組、可重複地運用於不同平台之間。

【發明內容】

一種用於檢測分別具有複數電性接腳之系統整合型封裝(SIP)裝置的方法依照本發明之原理被提供。該方法包含下列步驟：

收納該等SIP裝置至一個具有複數SIP裝置收納槽的工業標準裝置處理承載盤中；

形成一個該等SIP裝置承載盤的堆疊；

確定該等承載盤之該堆疊的方向，致使每一該等裝置之該等接腳在一預設的方向；

提供一個具有複數至少對應預定收納槽部份數量、且提供複數群組檢測接腳之檢測迴路的測試座，每一組該等檢測接腳群組被耦接至該等檢測迴路之一、且被定位至契合一個定位於該等收納槽之一對應者的SIP裝置的該等複數電性接腳；

每次一個地自該堆疊逐個移動該承載盤至一個接近該測試座的位置；

因為該接近該測試座之承載盤的相對移動，藉

此讓該測試座契合於有該等SIP裝置的該承載盤，且該測試座致使該等檢測接腳群組中的每一組、與置於該等收納槽中之對應一組SIP裝置的該等電性接腳間之電連接被同時達成；及

同時地，電性檢測該等位於該契合於該測試座之每一承載盤中的至少一預定部分SIP裝置。

依據本發明的方法，每一承載盤中所有SIP裝置的檢測結果更將以圖像呈現。

更進一步依據本發明的原理，該方法包含：
提供具有一第一構件的檢測測試座，該第一構件是被配置成用以承接每一接合至該測試座之承載盤；及

包括複數在該第一構件上的校準表面，以將每一被測試座接合之承載盤對齊，而校準每一承載盤的尺寸公差。

在本發明的方法中包括：提供一具有一基板之測試座，該基板包括複數分別關連對應該等收納槽之一的第二校準表面，以供對齊該對應等收納槽中之每一SIP裝置。

依據本發明的另一方面，該SIP裝置包括微型SD裝置。

依據本發明的原理，提供一用於分別具有複數

接腳之SIP(System In Package；SIP)裝置的檢測系統。該系統包含一收納一工業標準裝置處理承載盤之堆疊的承載模組，每一承載盤分別具有複數SIP裝置收納槽位置。承載盤堆疊係被定位成致使每一SIP裝置的接點在一預定的定位。一測試座包含複數數量對應每一收納槽位置之檢測迴路、及複數群組的檢測接腳。每一群組檢測接腳耦接該等檢測迴路之一，且被導引對應接合至設置在該等收納槽位置之一中的SIP裝置的複數電性接腳。第一承載盤搬運器被配置成自該堆疊一次移動一個承載盤至一鄰近一檢測測試座之位置。第二承載盤搬運器係使該等承載盤對應移動接近該檢測測試座，藉此，讓測試座接合SIP裝置的承載盤、並使檢測測試座由每一該等檢測接腳群組同時達成與設置在對應收納槽位置之一的SIP裝置之電性接腳電性連接。控制裝置已配置。控制裝置經由該等檢測迴路同時電性測試接合在該測試座中之至少一預定部分承載盤裡的SIP裝置。

仍又依據本發明的原理，一第一構件被設置在該檢測測試座中，以接收被接合在該測試座中之每一承載盤。在第一構件包括有複數的校準表面，以提供被接合在該測試座中的每一承載盤校準，而調整每一承載盤的尺寸公差。

再又依據本發明的原理，該測試座包括一基板

其具有一第二複數校準表面每一個關連到對應的收納槽之一以提供排列的SIP裝置在每一對應的收納槽之一。

【實施方式】

半導體產品在組合製程的不同階段中需要被檢測。檢測程序可以在晶圓階段或封裝階段。「老化(Burn-in)」檢測在晶圓與封裝階段皆可。在不同的階段有許多接觸裝置的方法。被接觸的裝置可以是單一或並聯的。在檢測時間，裝置數量，設備成本，等等的考量下，廠商有一次檢測多數裝置的需求。

在晶圓階段，接觸方法可以採用一懸臂探針接觸、或像是一個線圈彈簧探針般的垂直探針兩者之一。晶圓探針使用於指示在一組固定接墊下之一晶圓在X-Y方向的位移，以一機械視覺攝影機使晶圓接墊對準接觸探針。當該裝置還是晶圓形式時，無論接墊的位置在該晶粒中、或是從晶粒到晶粒間，位置的準確度都完全依賴晶圓本體製作方式。當探針準確地對準一晶粒，須要一些能讓探針準確又重複的對準其他的晶粒的步驟。在一晶圓中的裝置並行處理，是一個製造一具有準確密合晶圓接觸型態之探針接觸陣列的問題。

在BGA(錫球陣列封裝)封裝階段，裝置從晶圓切割並獨立後，會被連接接腳或接續錫球。在封裝

階段的裝置常被用操作裝置搬運及檢測，這主要視封裝的性質，並通常是以拾取與置放操作裝置完成。

在微型SD裝置製造期間，處理承載盤，或稱元件承載盤，處理中承載盤，或運輸承載盤，典型地用以自始至終地用在各製作時程以搬運微型SD裝置。

一種被設計來廣泛使用在半導體工業中、以在製造過程搬運微型SD裝置的常用處理承載盤，是JEDEC承載盤。JEDEC承載盤，如圖1及圖2所示，設計與製造是遵守聯合電子裝置工程協會(JEDEC)建立的標準。通常，JEDEC承載盤包含一類似柵狀、開放的格狀結構，以形成一平坦、二維的裝置收納槽陣列。每一裝置收納槽適於容納單一顆微型SD裝置。JEDEC承載盤通常以塑膠射出成形，整體尺寸和格柵尺寸取決於承載盤用以容納的IC裝置類型。JEDEC承載盤可以堆疊且具有表面特徵，例如定位及限位凸出部，使得承載盤更容易由自動處理及測試裝置操控。

微型SD裝置被放進JEDEC承載盤，並經常以JEDEC承載盤在製造廠內外運送。這些承載盤被設計作為運送承載盤，並且具有保持部件在一格柵中彼此區隔的特徵結構。多數裝置之操作裝置具有各式各樣的輸入容量，例如盒狀，管狀，或JEDEC承載盤輸入與輸出。處理微型SD裝置的標準程序為

從搬運媒體卸載所有裝置，並將其置於尺寸管控更精準的操控組件中，例如一梭(shuttles)，精準件(precisers)及塞狀件(plungers)。微型 SD 裝置隨後藉由被插入一測試固定裝置如習知的一個「巢」(nest)或插入器，介面銜接自動測試設備(ATE)電子測試器，該測試固定裝置也內建有對齊特徵，以進一步幫助其與檢測接腳聯接。所有微型 SD 裝置不管良品或劣品皆從 JEDEC 承載盤取出、被檢測、並置回 JEDEC 承載盤。

電性檢測是一種依照它們的最基本規格，用來校驗微型 SD 裝置功能的程序，且在一些實例中，以它們運作特性為基礎作裝置分類。電性檢測中，更完整的整組操作電訊號會被提供至該等裝置，以對其功能提供一完整評估。電性檢測後，該等裝置會以它的電性特徵被分類，基於在檢測下一裝置所顯示的電氣特性，依照預定性能特性進入分類或「容器」。

半導體裝置封裝方向通常取決於哪一側接腳朝上，而被描述為「活蟲(live bug；接腳朝下)」或「死蟲(dead bug；接腳朝上)」。活蟲方向是指裝置 105 接腳 105a 位於其底面上，且如圖 1 所示底面朝下。在圖 1 中，JEDEC 承載盤 101 具有複數容納 SIP 裝置的收納槽 103。每一裝置收納槽 103 被製成尺寸切合安置一裝置 105，裝置 105 在本實施例中是在一活蟲方

向。在本發明的實施例中，裝置105為一微型SD記憶體。

死蟲方向是將裝置105與接腳105a翻轉至面朝上的方向。在JEDEC承載盤101中的裝置105方向是典型的「活蟲」，因為裝置105的終端使用者可能會使用一拾取及置放設備將裝置置放在一印刷電路板(PCB)上。

「活蟲」方向置放在一JEDEC承載盤中的微型SD裝置105，具有面朝下對著承載盤的接腳。這使得要輸入至接腳105a以進行檢測變得窒礙難行甚至不可能。

JEDEC承載盤的設計致使每一承載盤101完全相同，但每一承載盤上表面101a及下表面101b則被配置成不同。當JEDEC承載盤推疊時，上端的承載盤提供對下方承載盤的額外控制，此特徵使得當兩承載盤一起時，承載盤可容許被翻轉；當反轉時，基本上來自底部承載盤的所有裝置被傳送至頂部承載盤，且隨後必然的，上端承載盤成為新的底部承載盤。

當JEDEC承載盤101反轉時，裝置105因為現在成為如圖2所示的死蟲方向，裝置的接腳105a被暴露出來。每一JEDEC承載盤101在承載盤底部具有額外的厚度，以提供附加空間讓排列特徵伸入。

微型SD裝置的接腳可能是一錫球、引線或金質

接墊 105a。這些接腳 105a 的間距可以很小，且接墊的寬度也或許很小。以連接至測試裝置的接腳 105a 導接至每個連接測試接墊是必要的。

一個 JEDEC 承載盤 101 通常是塑膠模塑承載盤，當可重複地在精確度上遭受典型的模塑之公差問題，例如一個骯髒或嚴重磨損的工具組。模塑承載盤 101 的性能也會因模具比例化收縮而發生模塑部件異變。對於一個 JEDEC 承載盤 101，因為其形狀為矩形，在沿長度的 X 方向的變異比沿寬度的 Y 方向更成為問題。

為並聯接觸在 JEDEC 承載盤 101 上的裝置 105，有數種容許堆疊可被考慮。為每一微型 SD 裝置最小與最大尺寸，每一收納槽或承載盤格的最小或最大尺寸，以及承載盤的最小與最大尺寸。依據發明的原則，對齊特徵結構被提供，以容許這些公差所導致的位移。

圖 3 所示為一個 JEDEC 承載盤 101 與收納槽 103，用來以死蟲方向且接腳 105a 在頂部地儲放微型 SD 裝置 105，並且圖示最小尺寸、正常尺寸及最大尺寸的微型 SD 裝置 105。

圖 4 至圖 7 表示一個依據本案發明原則所構成之系統 1000 的不同視圖，該系統是供檢測 JEDEC 承載盤中的微型 SD 裝置，其檢測方式會一次檢測承載盤內所有裝置而不必從承載盤中移動微型 SD 裝置。

以引導 JEDEC 承載盤 101 的外角至適中對準裝置 105。

外部結構 1370 架設在接腳基座 1350，其為非導體。接腳基座 1350 內部配置有接腳。每一接腳，在圖 19 到 22 可以看的更清楚，是一彈簧頂針 1351。每一彈簧頂針 1351 為一彈簧已搭載了技術中已知形式的接觸頂針。彈簧頂針 1351 以矩陣排列對應為了 JEDEC 承載盤 101 裡全部容置裝置接腳 105a 的配置。

一精密對準陣列置入基座 1350，以使所有裝置 105 最終對準彈簧頂針 1351。導桿 1353 具有引導面 1355，以便與 JEDEC 承載盤 101 的每一收納槽 103 對準且推進，並且幫每一對應裝置 105 至一預定位置，無論 JEDEC 承載盤 101 的容許公差或每一裝置 105 的容許公差是多少。接腳基座 1350 包含形成在它表面接近 JEDEC 承載盤的溝槽 1357。

圖 23 與 24 所示為另一實施例的接腳基座 1350。此實施例中，接腳基座 1350 為一兩件式結構，包括一運載有接點或彈簧頂針之絕緣或第一基部 1361，以及最佳為金屬的第二基部 1365，其具有導桿 1353 形成在其上。第一基部 1361 包含列狀延伸肋部 1363。每一肋部 1363 配置有複數接腳群組或彈簧頂針 1351，並且為頂針提供絕緣支撐。第二基部 1365 包含形成且尺寸適於肋部 1363 的複數瘦長縫隙或穿透溝槽。第二基部 1365 具有導桿 1353 形成在其上。

圖24所示實施例的優點為接腳基座1350將藉由一金屬部分，致使導桿1353上的磨損效應被降低而改善其壽命。

如圖8與9所示第二基部1365還包含用以提供定位件2119及2121空間之溝槽1357。

一容納「死蟲」方向的微型SD裝置105之JEDEC承載盤101，藉由一第二承載盤搬運裝置1900升起。如圖19至22所示，第二承載盤搬運裝置1900升起JEDEC承載盤101，以使承載盤連同裝置105接受檢測，並藉由承載盤之外部結構1370的內側邊緣1373移動進入定位。當JEDEC承載盤101藉由承載盤搬運裝置1900至一檢測位置，每一將被檢測的裝置105藉由導桿1353的引導面1355移動到預定位置，就如同圖19與20所示。

如圖22更清楚表示，承載盤搬運裝置1900升起JEDEC承載盤101至一裝置檢測位置，讓所有接腳基座1350負載的彈簧頂針1351契合接觸至每一裝置105的接腳105a。每一彈簧頂針1351被壓縮，並且每一彈簧頂針1351與它的對應接腳105a有電性聯接。承載盤搬運裝置1900提供壓力到JEDEC承載盤101的底部，亦即等同於壓縮彈簧頂針1351所需的力量。由於此種構造，每一彈簧頂針1351在同時間接觸對應的裝置105。

測試模組1311的數量及連接器1313的數量配置

電路板1312對應JEDEC承載盤101的收納槽103的一列的數量。每一連接器1313對應連接彈簧頂針1351的群組經由電路板1312上的金屬佈局。每一彈簧頂針群組對應，在順序中，對應列中的收納槽103。

當JEDEC承載盤101移動到檢測位置，所有在JEDEC承載盤101中的裝置105同步接受檢測。裝置105的檢測是由檢測裝置1310執行。在圖11及12可以更清楚的看出檢測裝置1310包含複數測試模組1311。每一個測試模組1311內建有連接器1313。每一連接器1313被配置在一電路板1312上。測試模組1311的數量及電路板1312上的連接器1313的數量對應JEDEC承載盤101的收納槽103的一列的數量。每一連接器1313對應連接彈簧頂針1351的群組經由電路板1312上的金屬佈局。每一彈簧頂針群組對應至收納槽103的一列中。

每一測試模組1311包含一電路板，其包括一第二複數相同電性迴路1315。每一迴路1315是一樣的，並配置成用以檢測一荷載在JEDEC承載盤101的裝置105。一檢測模組1311荷載的迴路1315數量相等於JEDEC承載盤101的一列收納槽103的數量。經由實例，圖面表示了JEDEC承載盤101配置了15列的收納槽，每一列包含8個收納槽。圖示對應的檢測裝置1310有15個測試模組1311且每一測試模組1311包含8個迴路1315。

有益地，檢測測試座1300是被用來檢測所有JEDEC承載盤101荷載的裝置105與承載盤中的裝置。

第一運送裝置2100包含定位件2119，2121。每一定位件2119，2121配置成使得當一承載盤101位於測試座1300下方、且承載盤要藉第二承載盤搬運裝置1900升入一測試位置時，定位件2119，2121將契合承載盤上表面。定位件2119及2121分別藉助導桿2123，2125保持定位。雖然無法從圖中看見，每一定位件2119，2121具有成對的導桿2123，2125與每一導桿在定位件2119，2121端部成對而立。導桿2123，2125偏向一個位置，致使第二承載盤搬運裝置1900升起一個承載盤時，定位件2119，2121會施力推動承載盤接觸第二承載盤搬運裝置1900的舉昇板1901。接腳基座1350包括溝槽1357以收納定位件2119，2121，致使定位件2119，2121不會干擾接腳基座1350荷載的彈簧頂針1351。定位件2119，2121可確保任何在承載盤101中的翹曲會藉由被推向面對舉昇板1901而被排除，且確保每一承載盤在完成檢測後潔淨脫離接腳基座1350。

回到圖6至9，檢測系統1000接受一JEDEC承載盤堆疊。該堆疊將JEDEC承載盤101翻面，致使每一承載盤中的裝置配置成為死蟲配置。在系統的實施例中，每一裝置為一微型SD裝置。翻轉後的JEDEC

測者(不良品)到一供放置不良品裝置位置1505之最初空的承載盤。一旦所有未通過測試的裝置從位置1503的JEDEC承載盤被移除，就只有良品或通過電性檢測的裝置會留在位置1503的承載盤中。

下一個完成檢測的JEDEC承載盤被移動到位置1501的分類模組1500。拾取臂1507被利用來從位置1501的JEDEC承載盤移動每一個未通過測試裝置至位置1505的JEDEC承載盤。位置1501的承載盤中的空缺收納從位置1503的JEDEC承載盤來的裝置。位置1503的JEDEC承載盤中的裝置被用拾取臂1507置換位置1501的JEDEC承載盤中被移除的未通過檢測裝置。未通過檢測裝置的移動及回收將持續到位置1501的承載盤滿載所有良品裝置。當位置1501的JEDEC承載盤滿載良品裝置，第二運送配置2200移動JEDEC承載盤至卸載模組1700。以此方式，一JEDEC承載盤包含100%經檢測良品裝置。未通過檢測裝置則隔離且置放進位置1505的JEDEC承載盤。

第二運送配置2200結構類似第一運送配置，其包括成對的軌道2201，2203，且各自分別負載凸緣2205，2207。一皮帶2209配置於凸緣2205，2207表面下方，且具有延伸之凸出部2217，以利契合JEDEC承載盤的後緣。如本例所示，在第二運送配置2200僅利用單一皮帶2209。

第二運送配置2200移動每個容置100%通過檢

1300的數量，以及每一測試座可檢測一JEDEC承載盤中部份的裝置105，或可替換地可被用來檢測一JEDEC承載盤中每一裝置的一個電性部分。這些替換方案可提高檢測效率。

此外，一為每一通過檢測之裝置的檢測結果圖像可被保存。所有圖像與系統1000的控制是由一個包含一微處理器模組、記憶體模組、檢測界面及電性組合的電性模組1950所提供之。

本發明已根據一個具體的實施例描述。但不表示本發明或所附的權利範圍侷限於所顯示與描述的所示實施例。顯而易見地，熟於此技者可對該實施例進行各式各樣變化以及修改而沒有違反本發明的精神或範圍。因此，本發明僅應受所附權利範圍的範圍之限制。

【圖式簡單說明】

連同附圖一同讀取後續本發明的具體實施例描述，將可以更清楚瞭解本發明；在附圖中，相似元件將被指定賦予相同編號，其中：

圖 1 為一「接腳朝下」形態的微型 SD 裝置之 JEDEC 承載盤示意圖；

圖 2 為一「接腳朝上」形態的微型 SD 裝置之 JEDEC 承載盤示意圖；

圖 3 表示一部分存放微型 SD 裝置之 JEDEC 承

載盤的局部示意圖；

圖 4 為一依據本發明原理的系統透視圖；

圖 5 為圖 4 系統的俯視圖；

圖 6 為圖 4 系統的前視圖；

圖 7 為圖 4 系統的側視圖；

圖 8 為該承載盤傳輸配置之一透視圖；

圖 9 為該承載盤傳輸配置之一透視圖，繪示兩個在適當位置的 JEDEC 承載盤；

圖 10 為圖 4 系統之一部份透視圖；

圖 11 為圖 6 系統的測試座總成之透視圖；

圖 12 為該測試座總成之分解透視圖；

圖 13 為該測試座總成之部份分解透視圖；

圖 14 為該測試座總成之俯視平面圖；

圖 15 為該測試座總成的彈簧探針板之俯視平面圖；

圖 16 為該測試座總成之部份分解透視圖；

圖 17 為該測試座總成的一部分與一個 JEDEC 承載盤之俯視圖；

圖 18 為該測試座總成的一部分與 JEDEC 承載盤之透視圖；

圖 19-22 接近顯示測試座總成一部分的操作示意圖；

圖 23 為該測試座總成一間隔部分的仰視透視圖；及

2100...第一運送裝置

2101、2103、2201、2203...軌道

2105、2107、2205、2207...凸緣

2109、2111、2209...皮帶

2115、2117、2217...凸出部

2119、2121...定位件

2200...第二運送裝置

五、中文發明摘要：

一種用於檢測具有如所述之複數電性接點的系統整合型封裝(SIP)裝置的方法。該方法及裝置使用工業標準 JEDEC 承載盤，並同時測試在此承載盤中所有裝置之至少一預定部分。

六、英文發明摘要：

A method for testing System-In-Package (SIP) devices each having a plurality of electrical contacts is described. The method and apparatus utilizes industry standard JEDEC trays and tests at least a predetermined portion of all devices in such trays at the same time.

十、申請專利範圍：

1. 一種用於檢測分別具有複數電性接腳之系統整合型封裝(SIP)裝置的方法，包含：

收納該等SIP裝置至一個具有複數SIP裝置收納槽的工業標準裝置處理承載盤中；

形成一個該等SIP裝置承載盤的堆疊；

確定該等承載盤之該堆疊的方向，致使每一該等裝置之該等接腳在一預設的方向；

提供一個具有複數對應該等至少一預定部分收納槽數量、且提供複數群組檢測接腳之檢測迴路的測試座，每一組該等檢測接腳群組被耦接至該等檢測迴路之一、且被定位至契合一個定位於該等收納槽之一對應者的SIP裝置的該等複數電性接腳；

每次一個地自該堆疊逐個移動該承載盤至一個接近該測試座的位置；

因為該接近該測試座之承載盤的相對移動，藉此讓該測試座契合於有該等SIP裝置的該承載盤，致使該等檢測接點群組中的每一組、與置於該等收納槽中之對應一組SIP裝置的該等電性接腳間之電連接被同時達成；及

同時地，無需由該承載盤中移動該等SIP裝置，而電性檢測至少一預定部分該等位於該契合於該測試座之每一承載盤中的SIP裝置。

2. 依據申請專利範圍第1項所述之方法，包含：依照電性檢測結果，鑑別一個有SIP裝置的測試承载盤中的每一該SIP裝置。
3. 依據申請專利範圍第2項所述之方法，包含：因為該接近該檢測測試座承载盤的相對移動，藉此該檢測測試座脫離有該等已電性檢測之SIP裝置的該承载盤。
4. 依據申請專利範圍第3項所述之方法，包含：運送每一個該等有該等已電性檢測SIP裝置的脫離承载盤至一分類器模組。
5. 依據申請專利範圍第4項所述之方法，包含：
在該分類器模組提供至少一承载盤，以收納經電性檢測而未通過電性檢測的SIP裝置；
由一個在該分類器中、有SIP裝置之第一運送承载盤中移除每一個上述未通過電性檢測的SIP裝置；及
置放每一個上述未通過電性檢測的裝置進該至少一個承载盤。
6. 依據申請專利範圍第5項所述之方法，包含：
將一個有電性檢測SIP裝置之第二承载盤收納在該分類器模組中；
從該第二承载盤移除每一個上述未通過電性檢測SIP裝置；及
置放每一個上述未通過電性檢測而從該第二承载

裝置對齊而校準各該承載盤的不同尺寸公差。

13. 依據申請專利範圍第12項所述之方法，包含：提供具有一負載該等檢測接腳之絕緣基板構件的該接腳群組。

14. 依據申請專利範圍13所述之方法，包含：提供具有一負載該第二複數校準表面之金屬基板構件的該接腳群組。

15. 一種用於檢測分別具有複數電性接腳之系統整合型封裝(SIP)裝置的方法，包含：

收納該等SIP裝置至一個具有複數SIP裝置收納槽的工業標準裝置處理承載盤中；

確定各該承載盤方向，致使該等裝置之每一電性接腳在一預定方向契合接觸檢測接腳；

提供一具複數對應該等至少一預定部分收納槽數量之檢測迴路並提供複數檢測接腳群組的測試座，每一該檢測接腳群組被耦接至該等檢測迴路之一，並且確定方向至契合連接至為在一對應收納槽中之一SIP裝置的該等電性接腳；

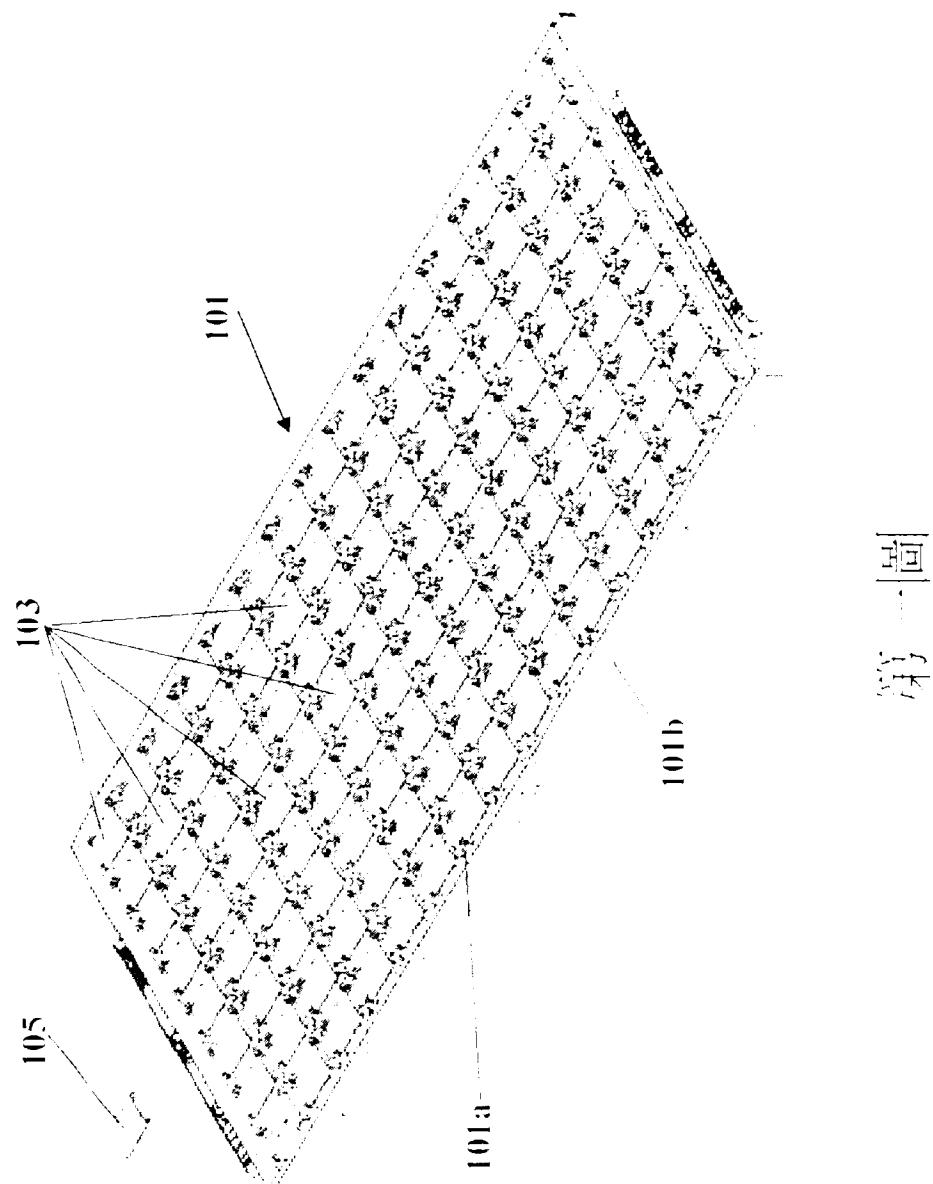
移動每一該承載盤至一接近該測試座的位置；

使該接近該測試座之承載盤相對移動，藉此，該測試座契合接觸該有SIP裝置之承載盤，該測試座致使測試接腳之該群組之每一者與一位於該對應收納槽中之SIP裝置的該等電性接腳之電性接觸同時達成；及

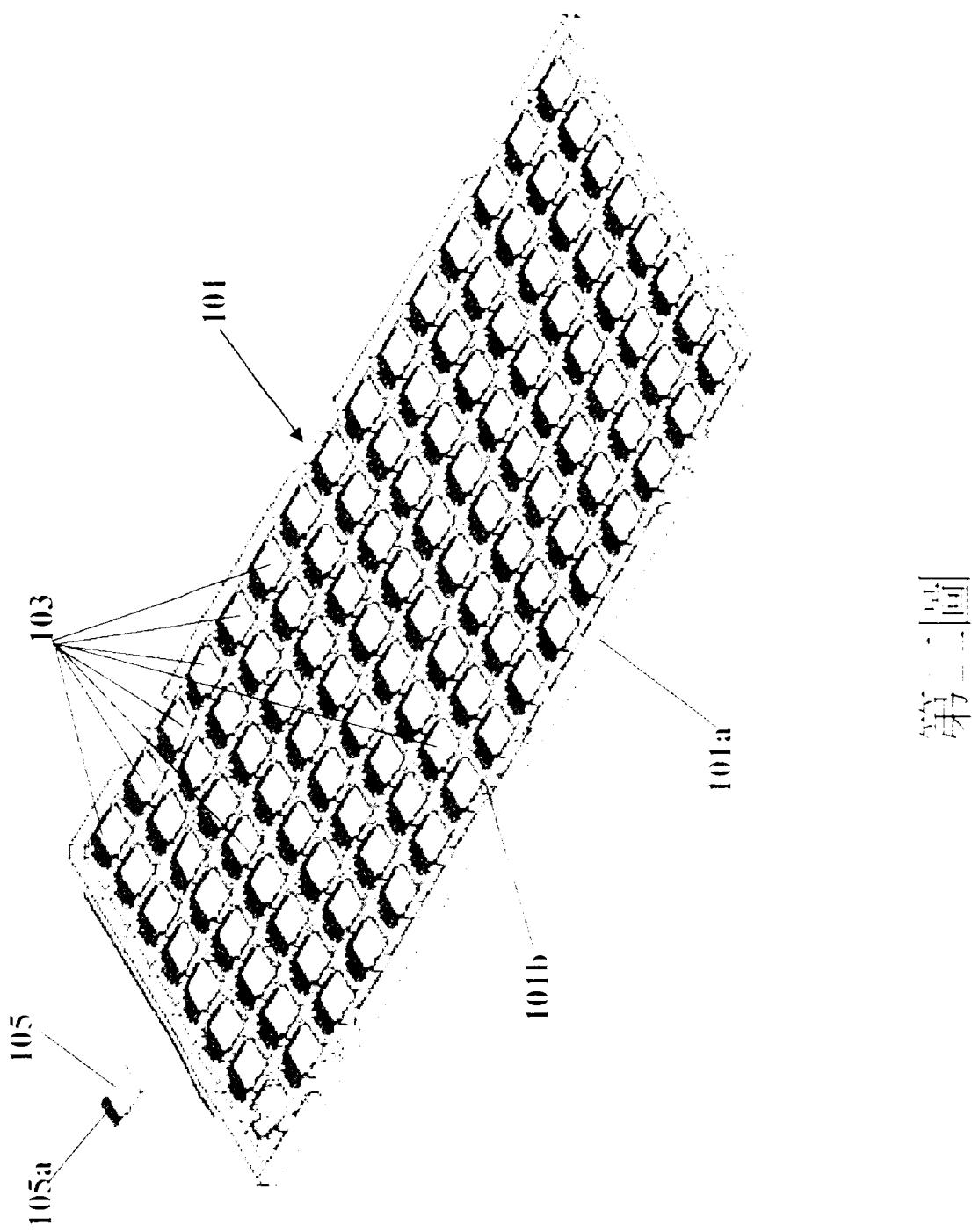
同時，藉該測試座無須從該承載盤中移出該等SIP裝置，而由該測試座電性檢測至少一預定部分在每一承載盤中之該等SIP裝置。

- 16.依據申請專利範圍第15項所述之方法，包含：使接近該測試座之該承載盤相對移動，藉此，該檢測測試座脫離已電性檢測之該等SIP裝置的該承載盤。
- 17.依據申請專利範圍第16項所述之方法，包含：運送每一該已脫離之電性檢測SIP裝置的承載盤至一分類器模組。
- 18.依據申請專利範圍第17項所述之方法，包含：從每一該運送承載盤移除每一經電性檢測但未通過電性檢測的SIP裝置。
- 19.依據申請專利範圍第18項所述之方法，包含：從每一該具有一確實通過電性檢測的SIP裝置之運送承載盤中，取得置換每一藉由電性檢測但未通過電性檢測的SIP裝置。
- 20.依據申請專利範圍第19項所述之方法，包含：對每一運送承載盤重複該移除與置換步驟，直到該運送承載盤完全滿載通過電性檢測的SIP裝置。

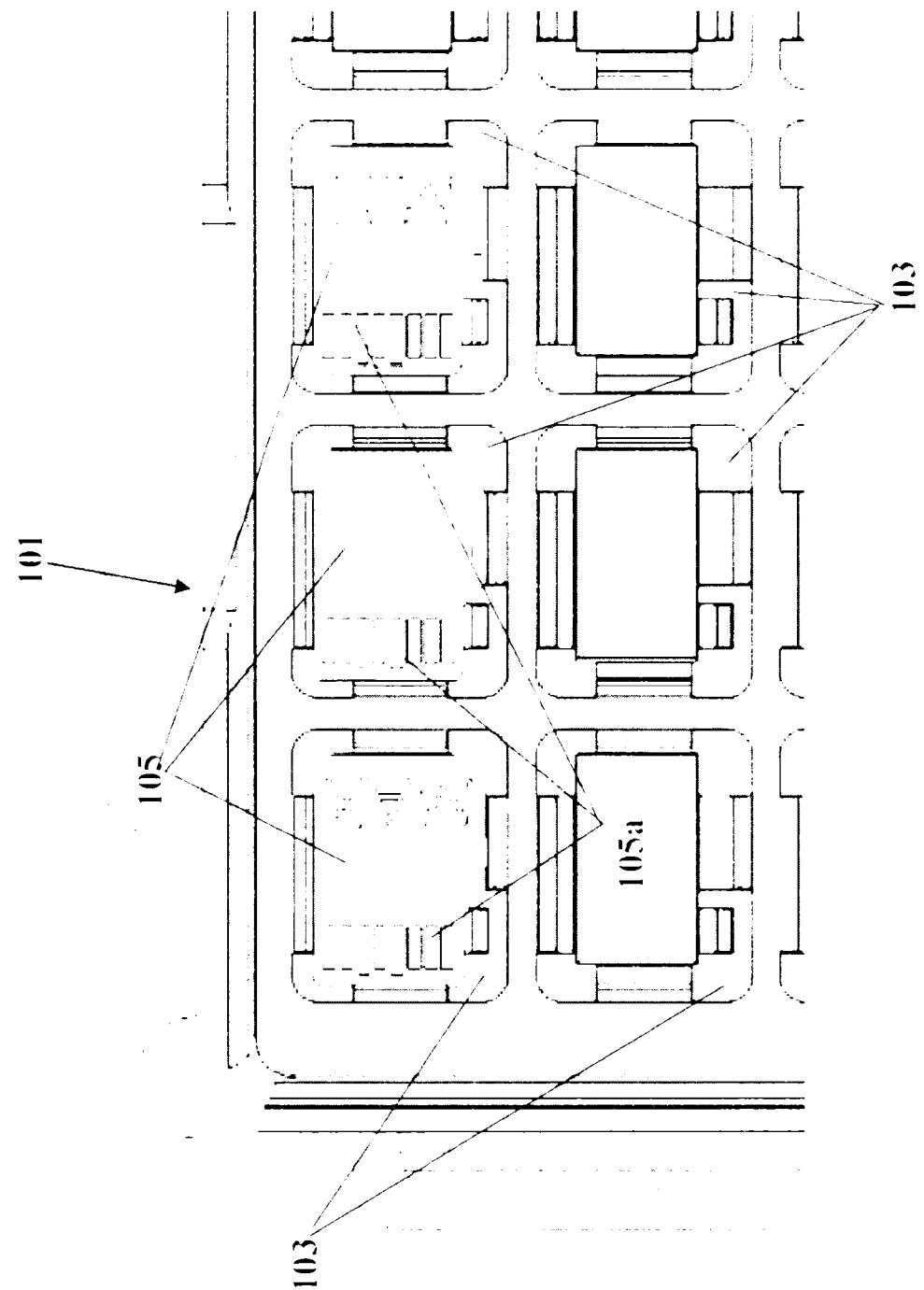
十一、圖三：



I384242

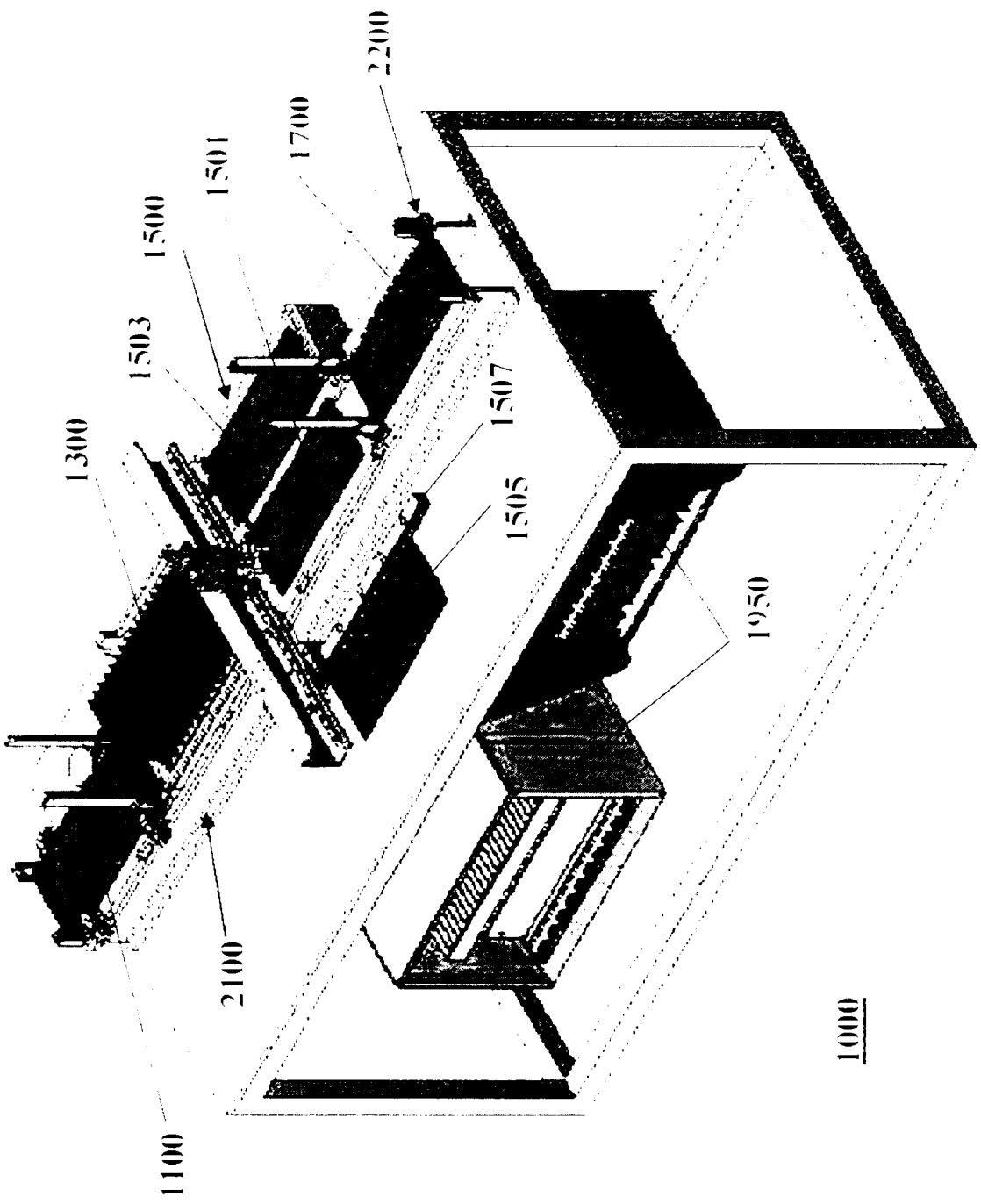


I384242



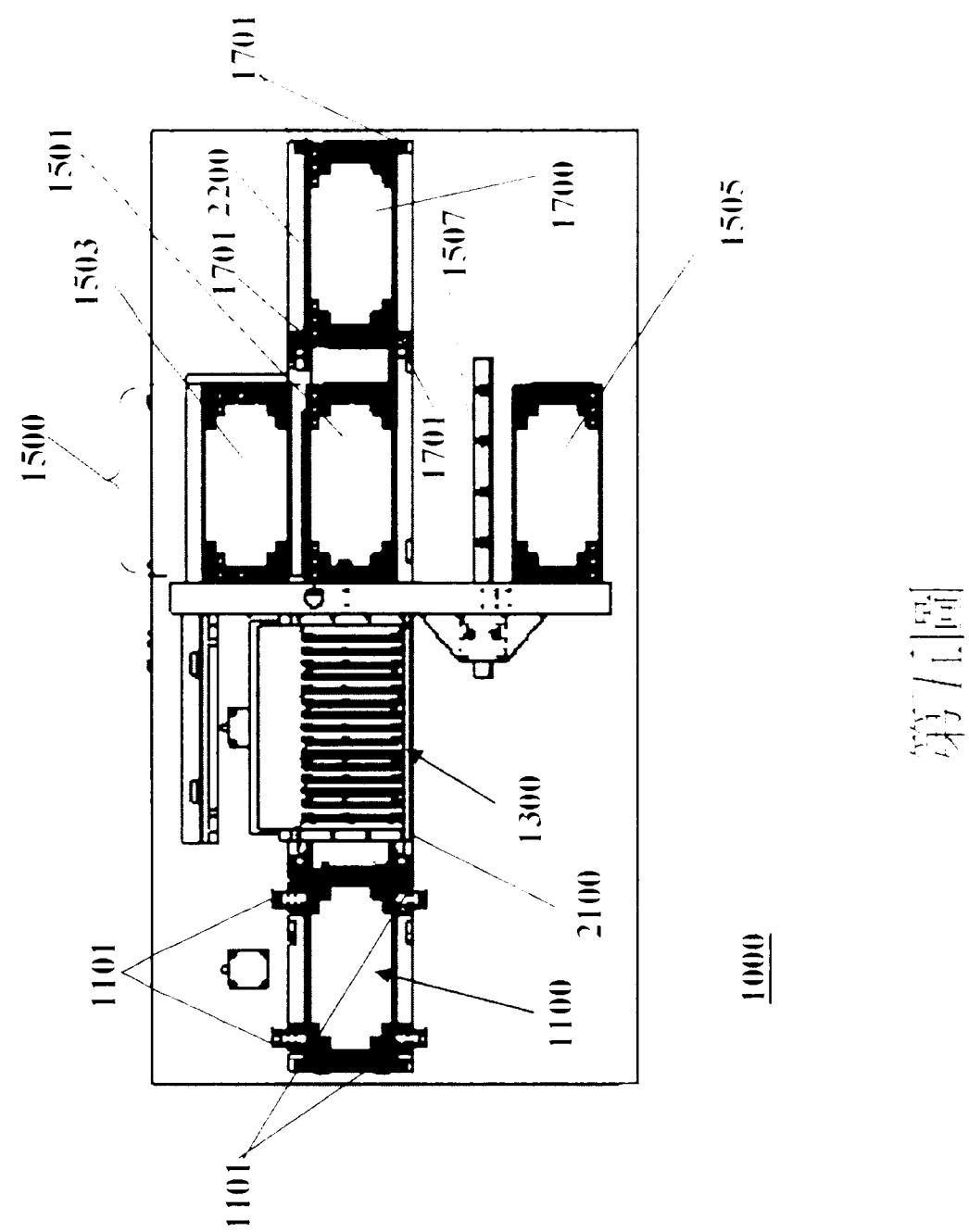
第3回
[圖]

I384242

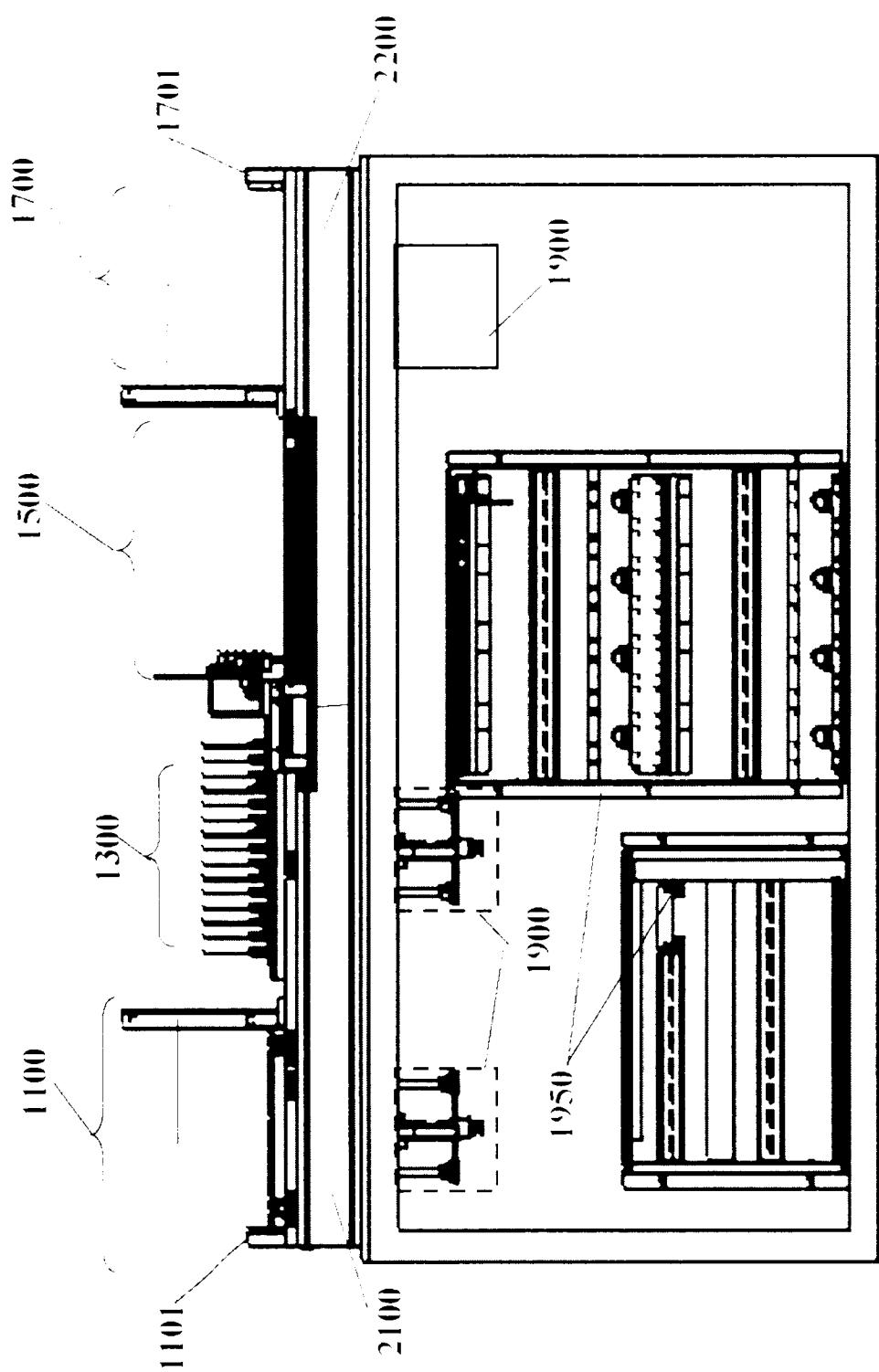


第5回
高

I384242

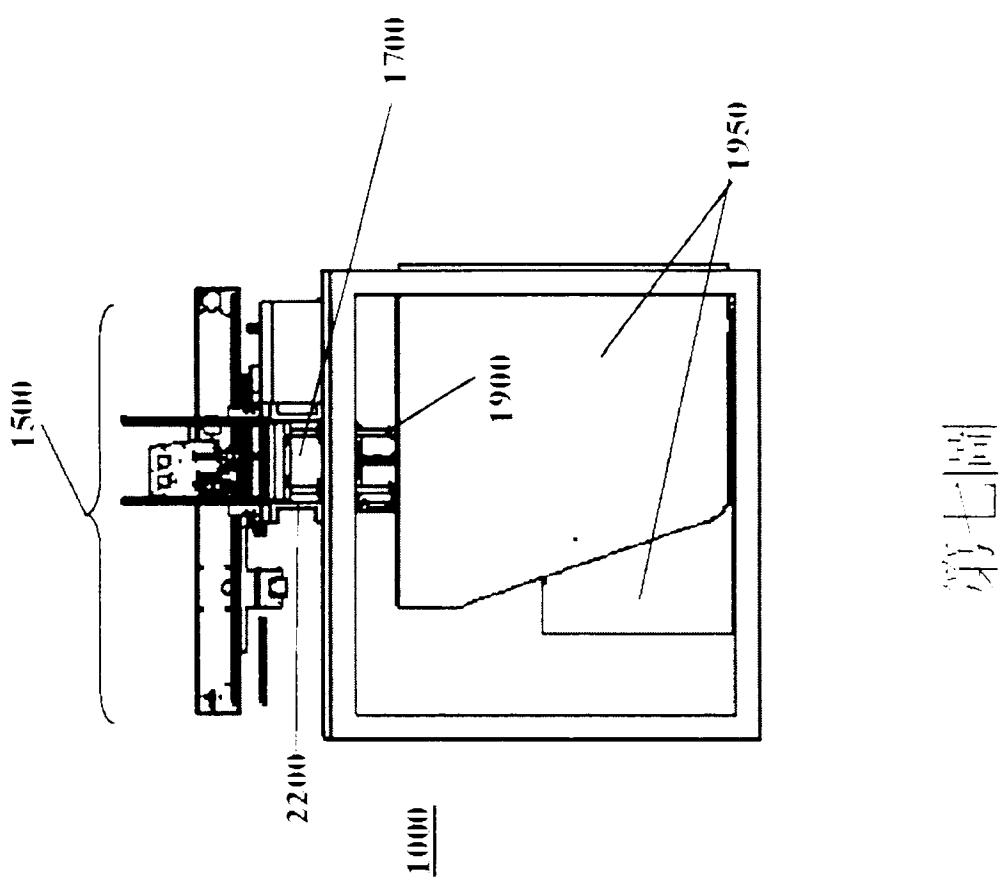


I384242

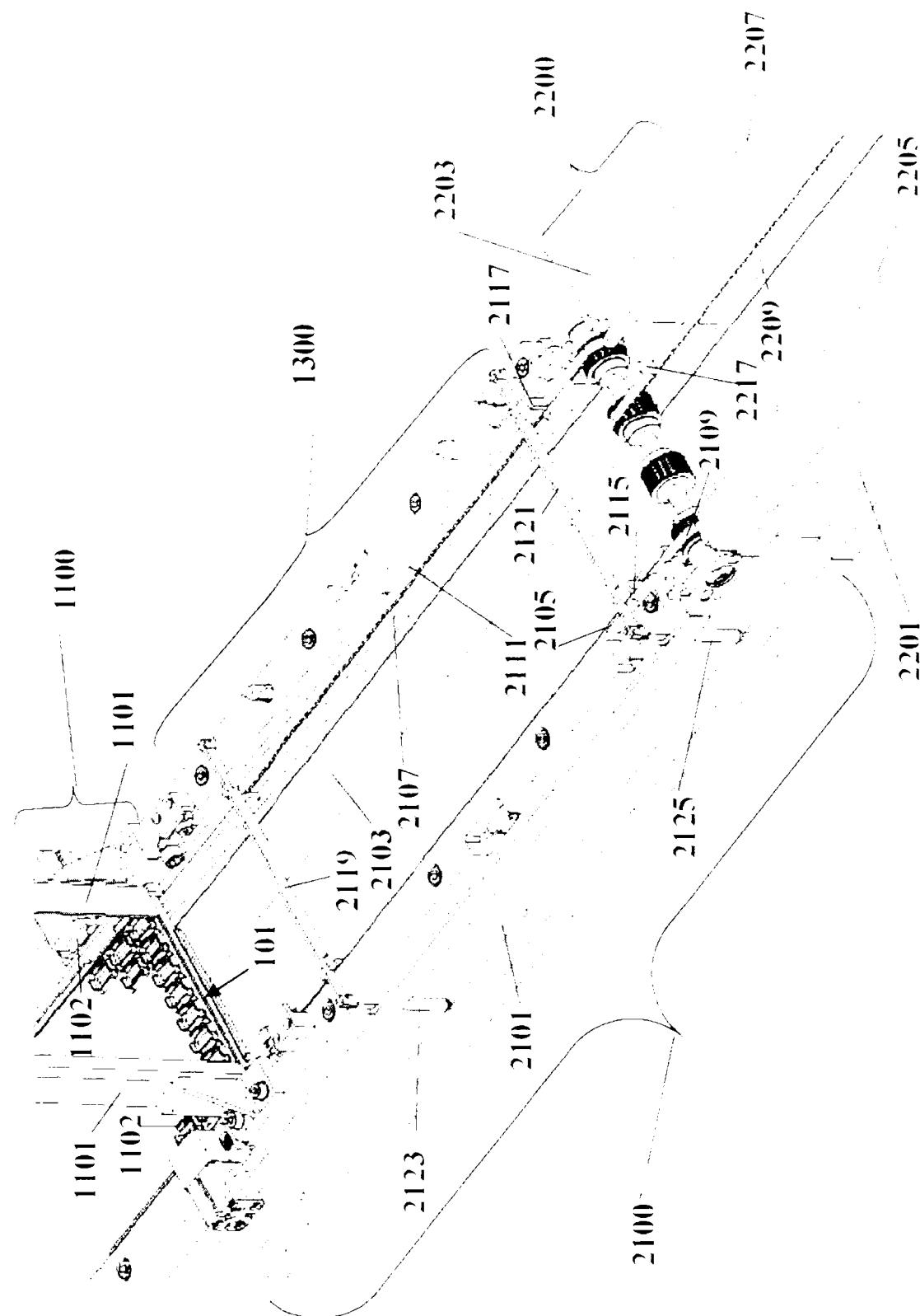


1000

I384242

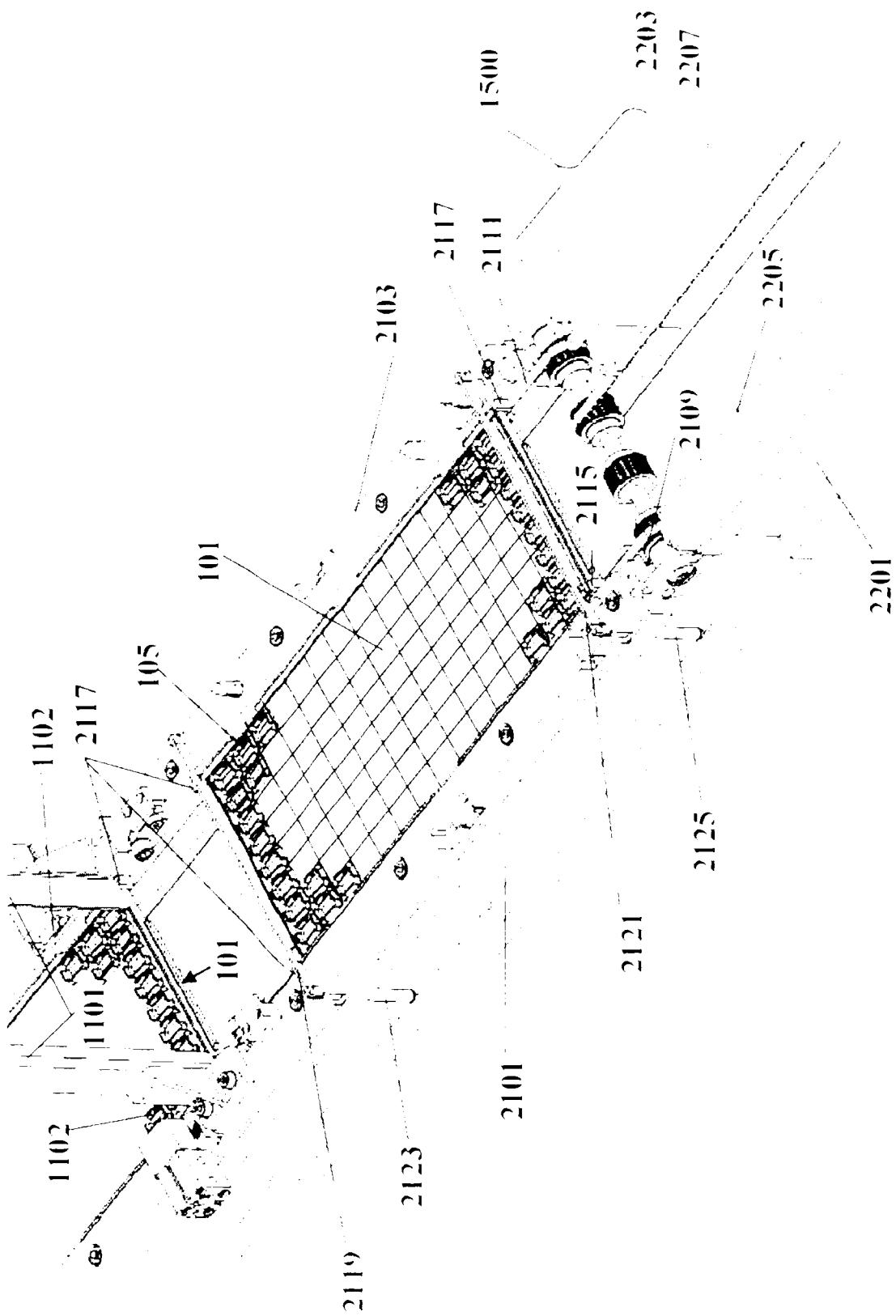


I384242



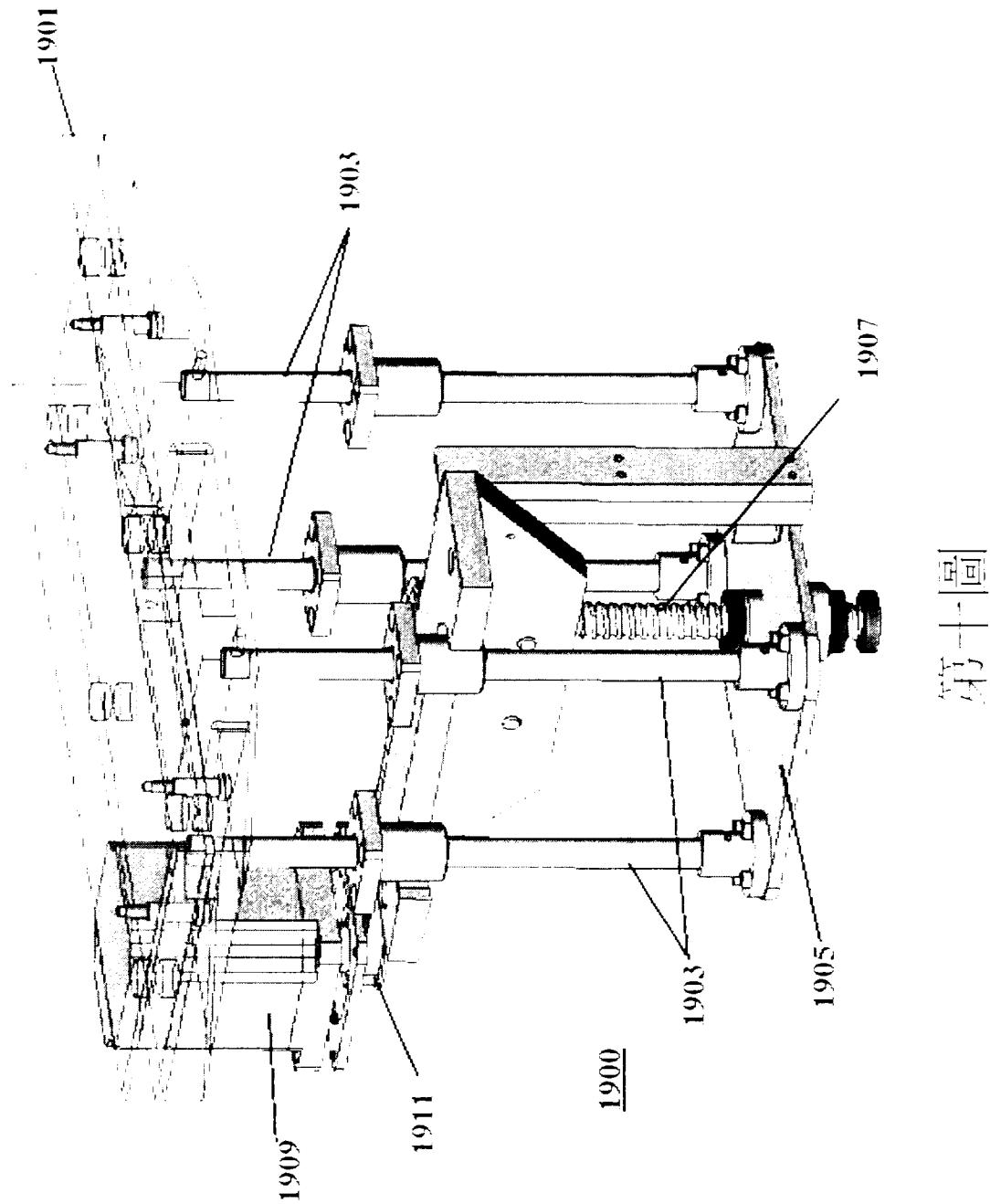
第14圖

I384242

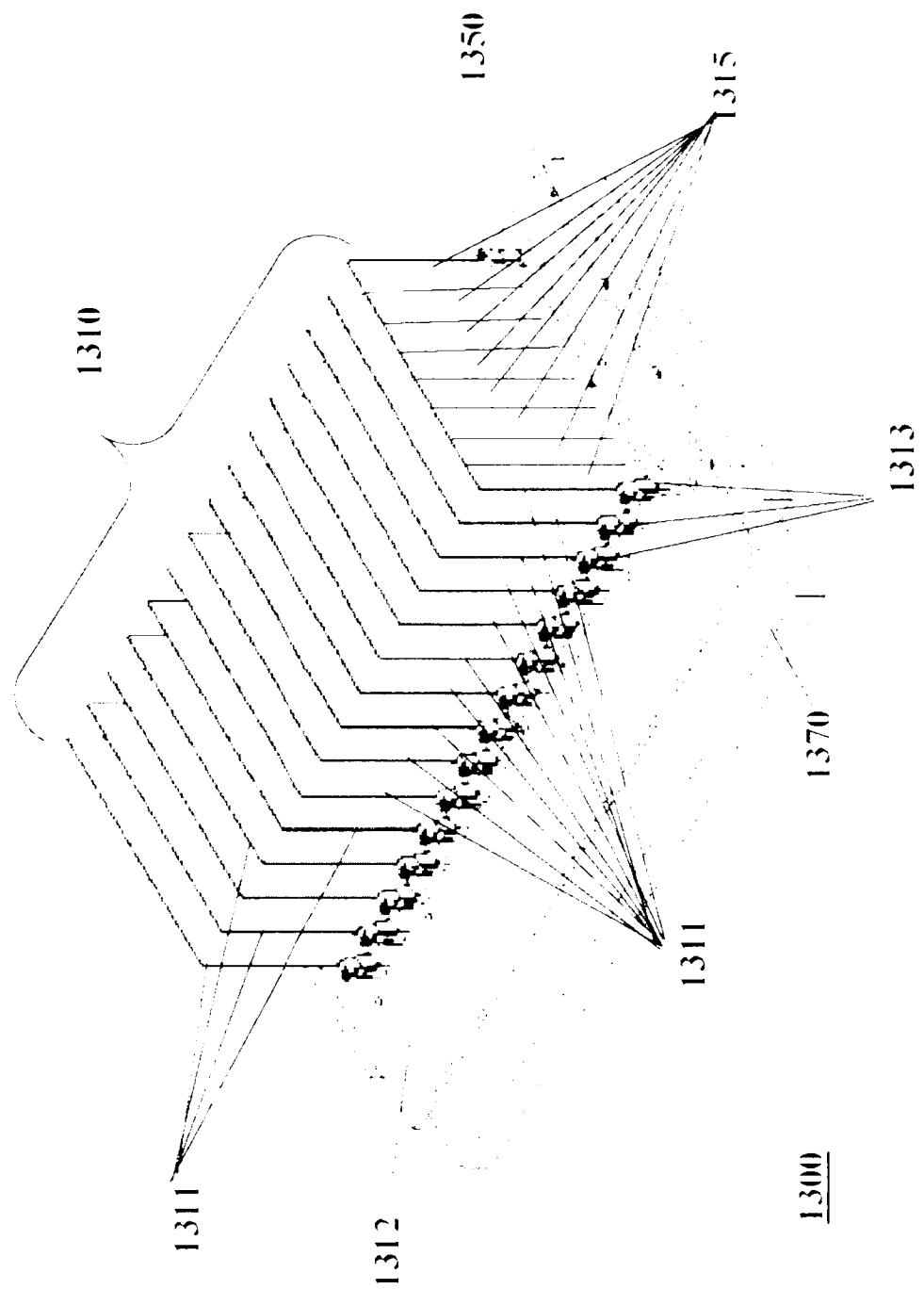


右左圖

I384242

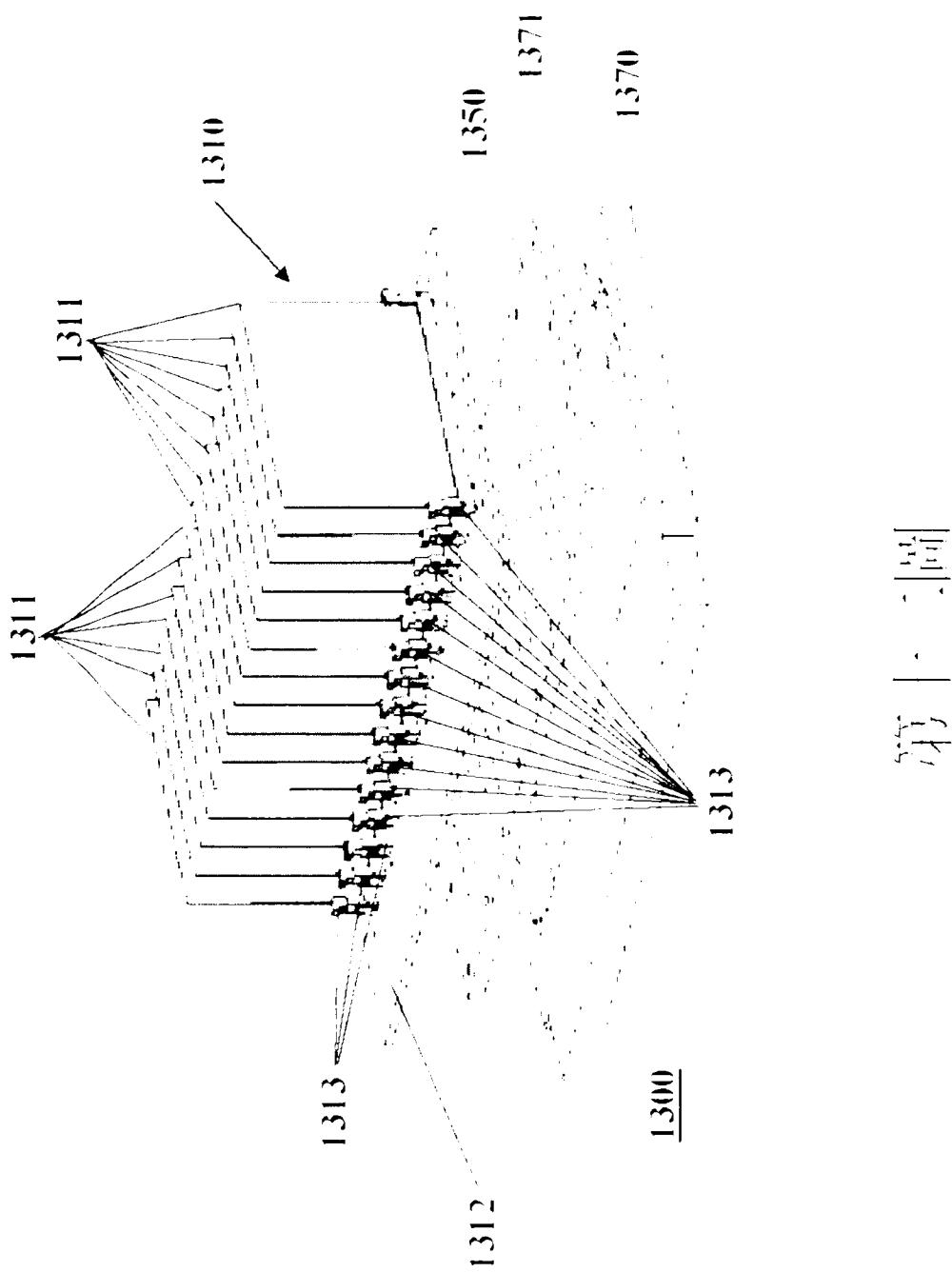


I384242

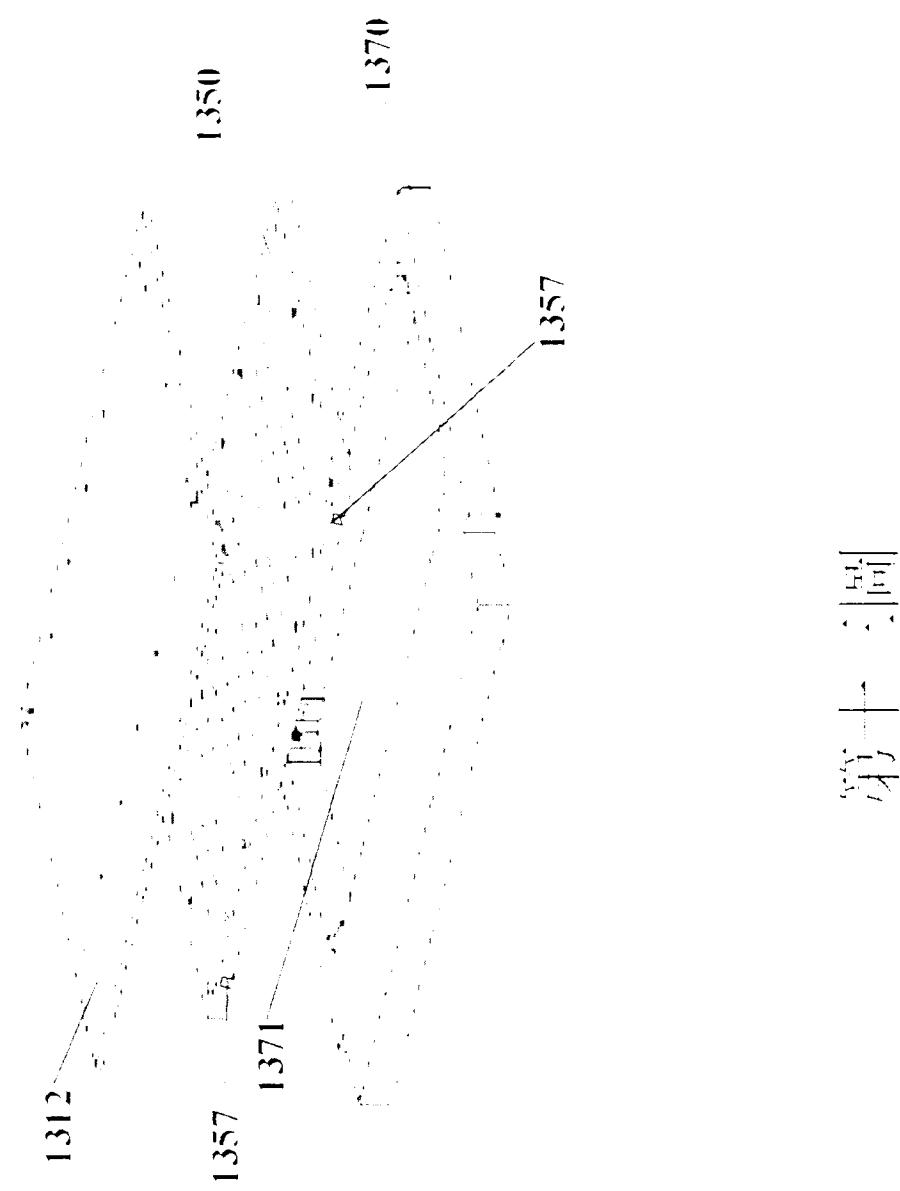


$$\left| \frac{v_1}{v_2} \right| = \dots$$

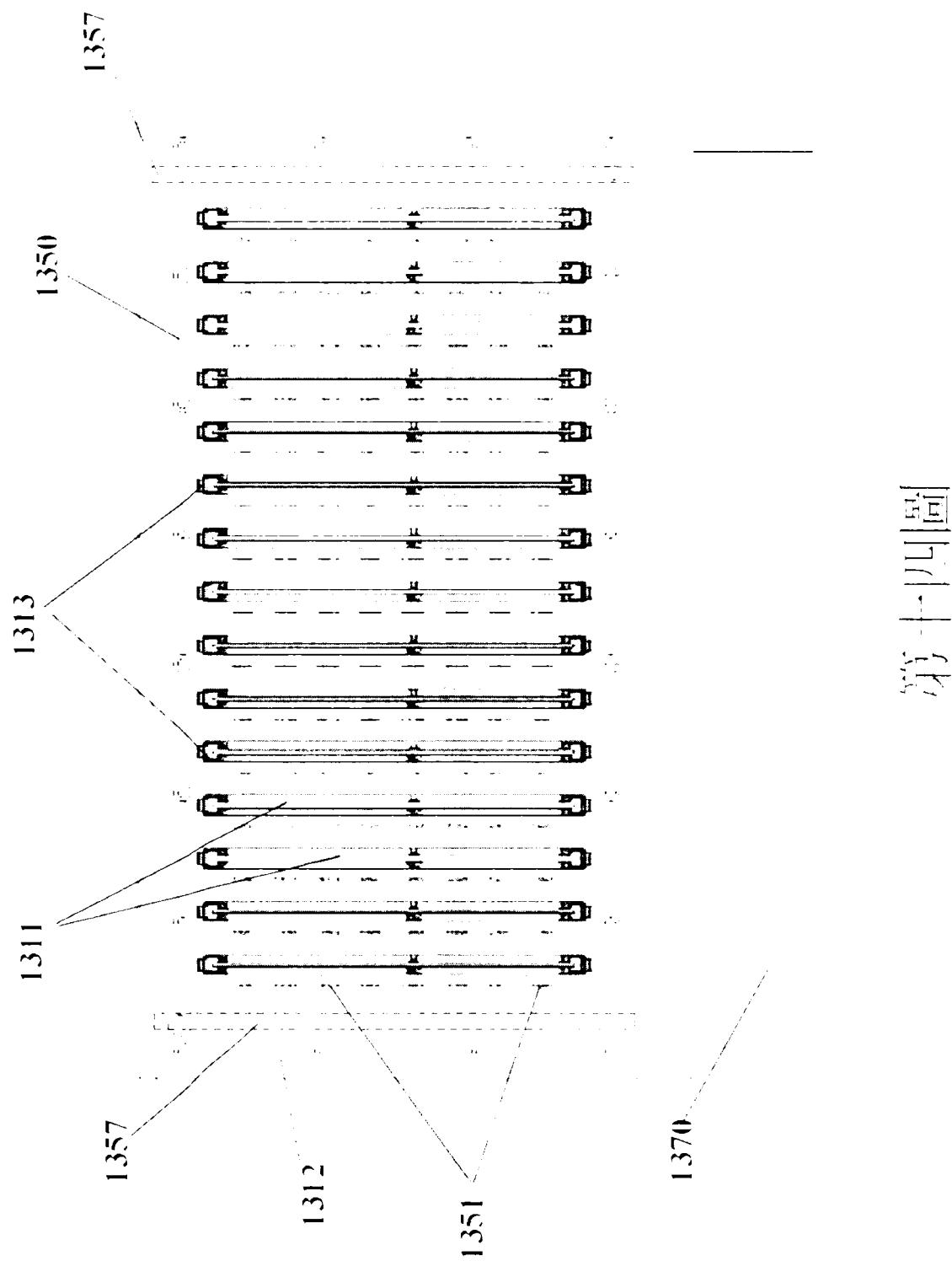
I384242



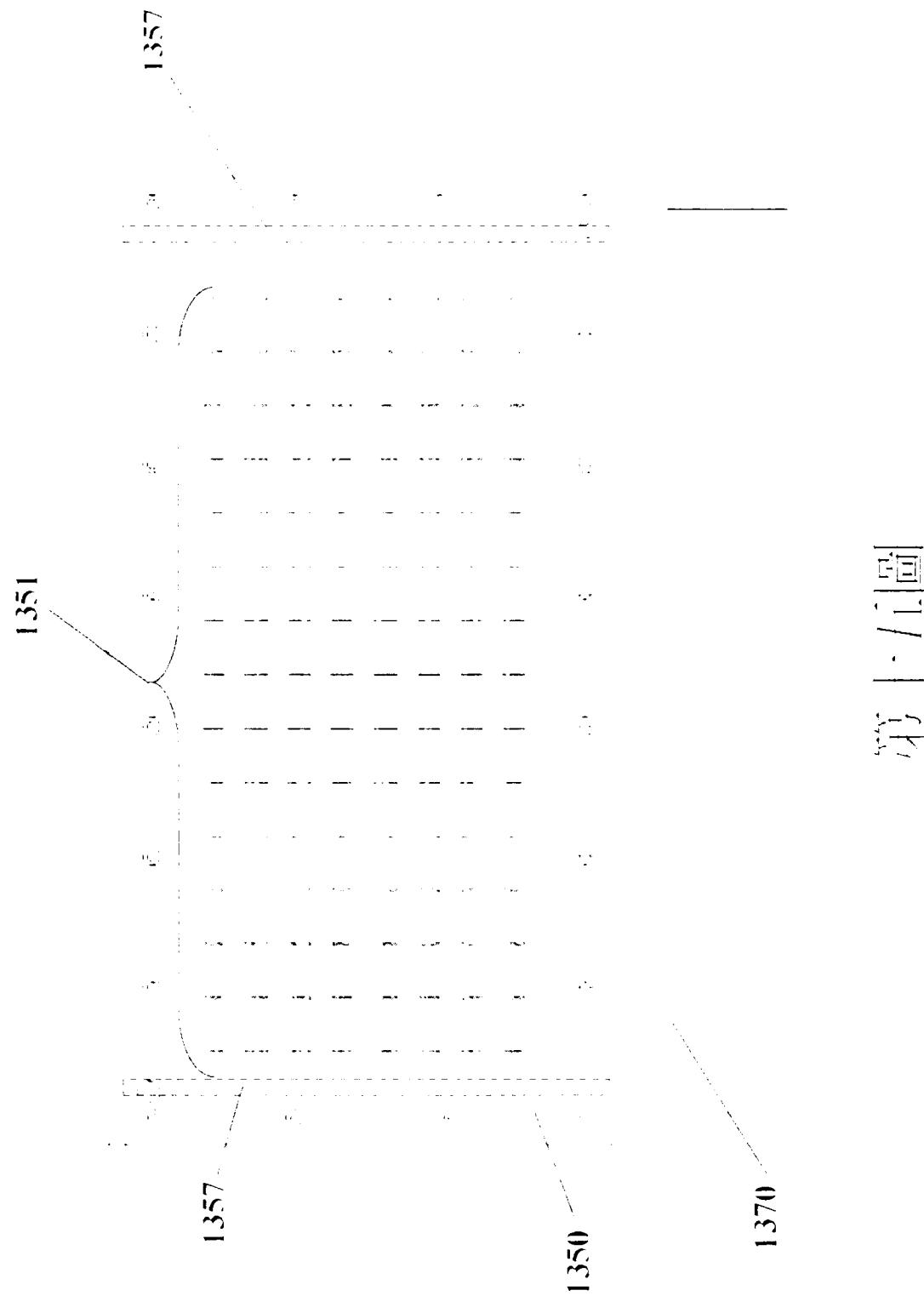
I384242



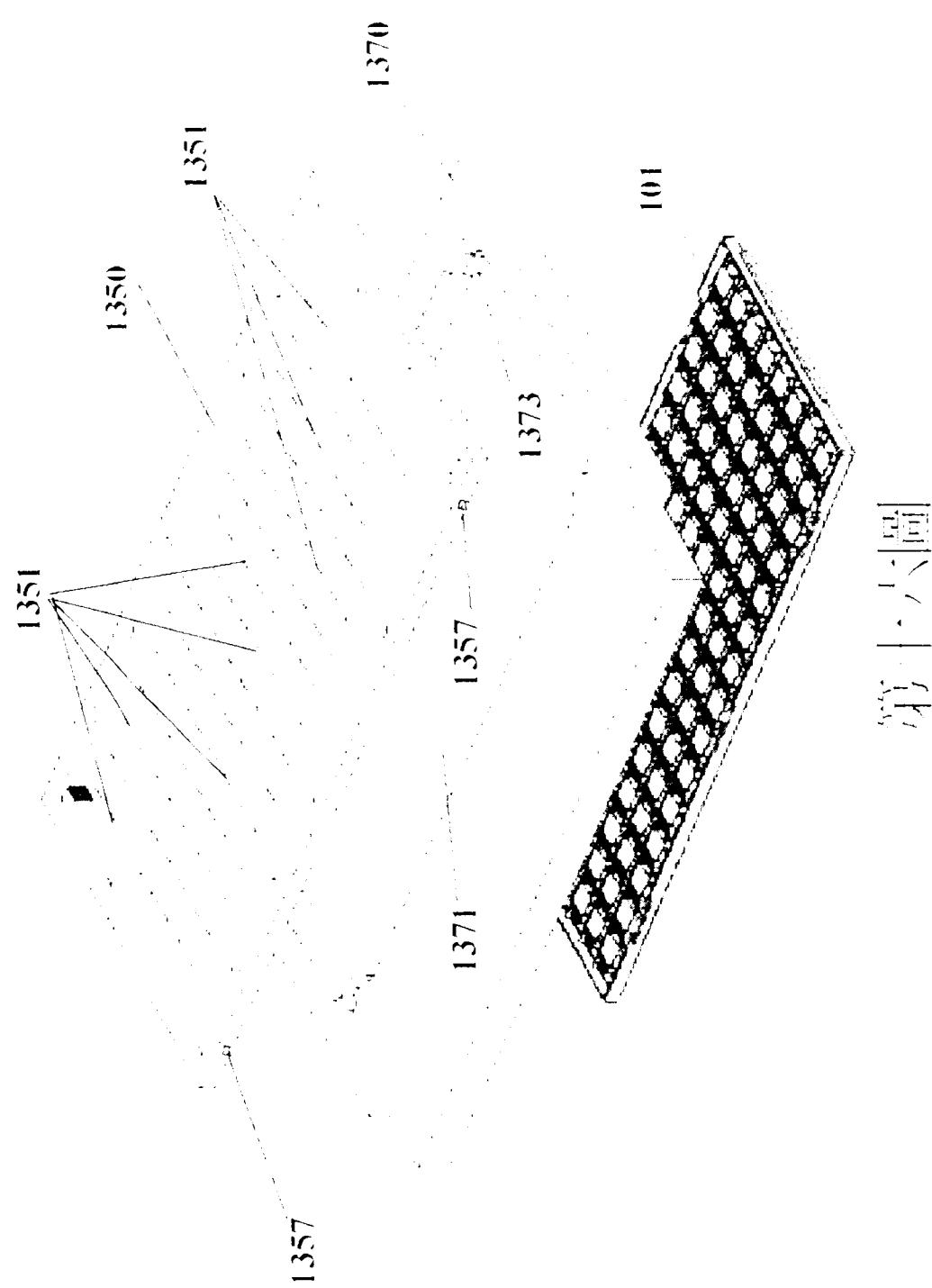
I384242



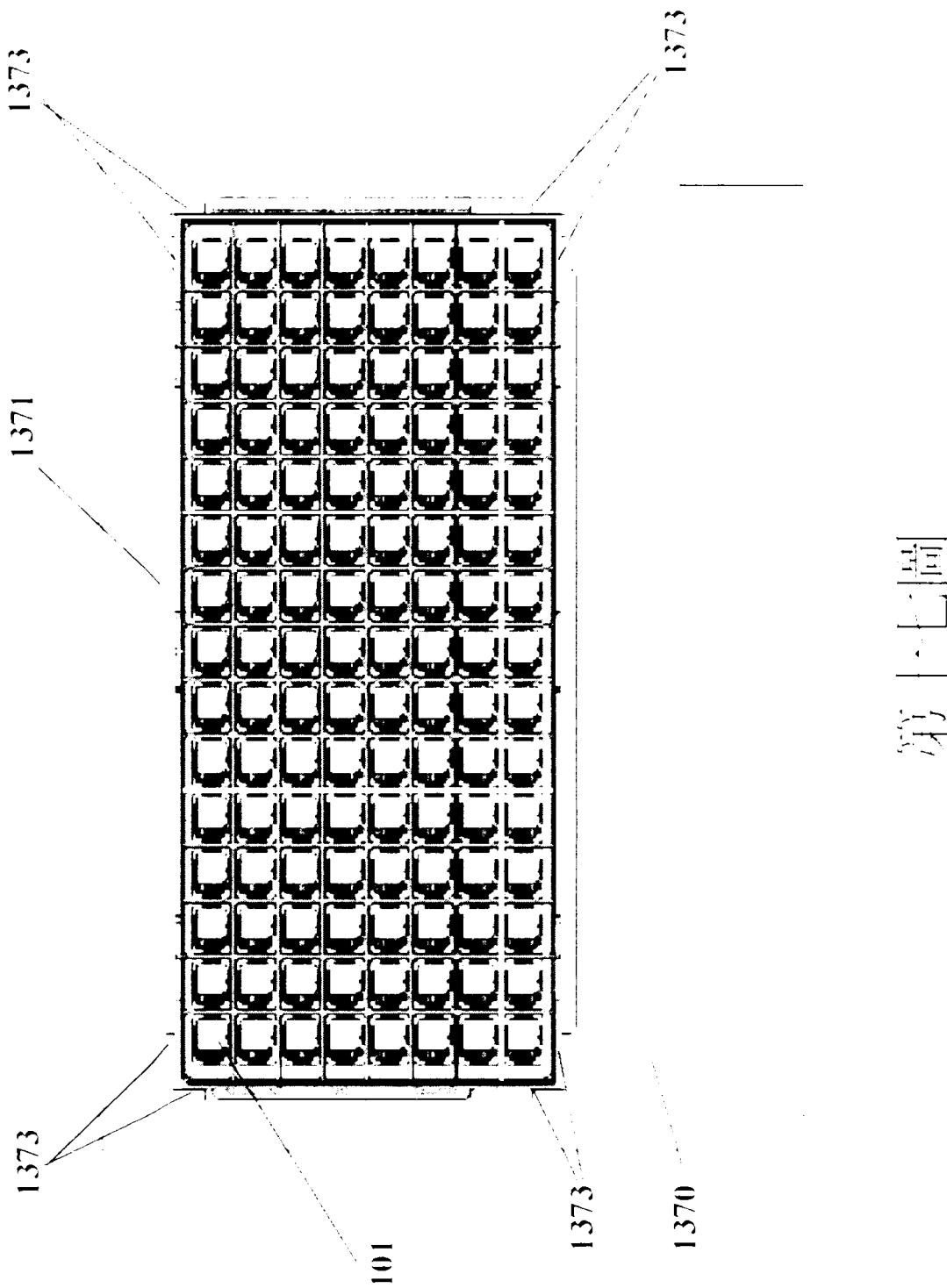
I384242



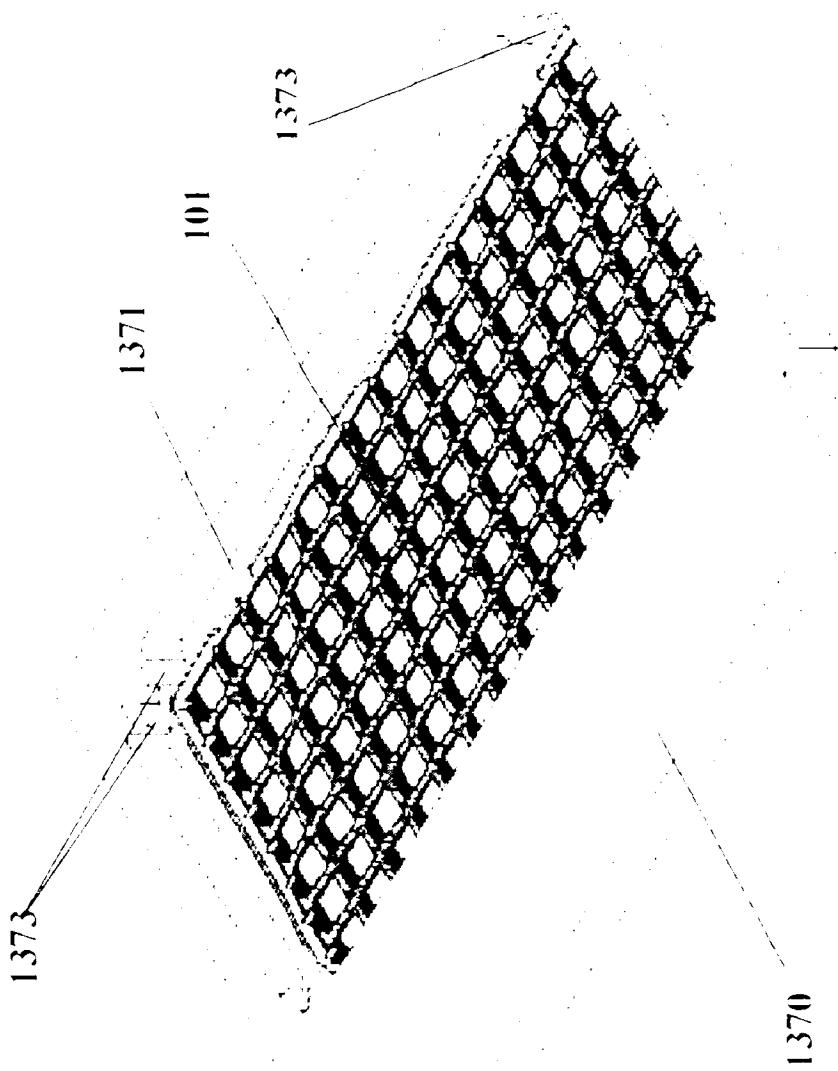
I384242



I384242

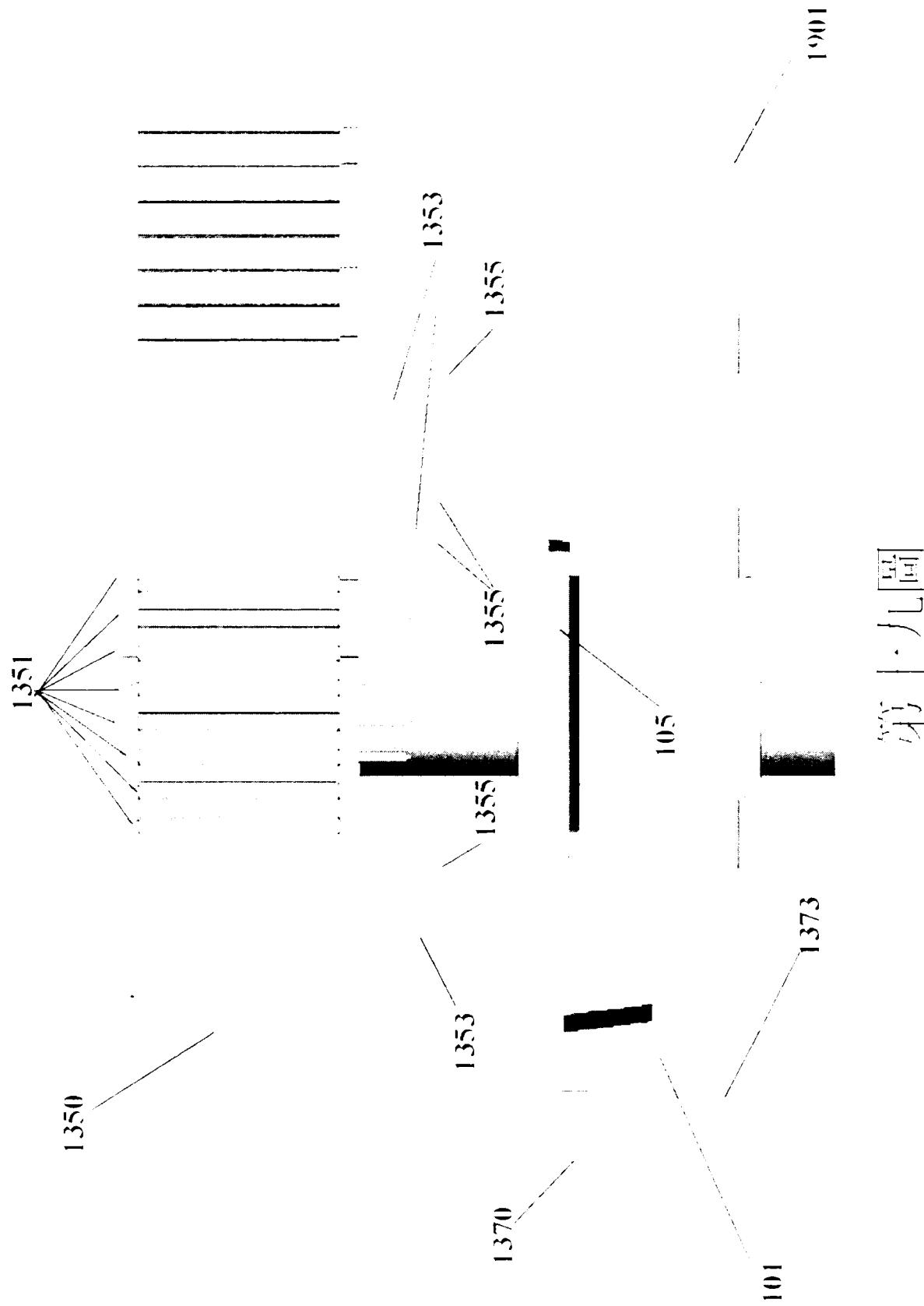


I384242

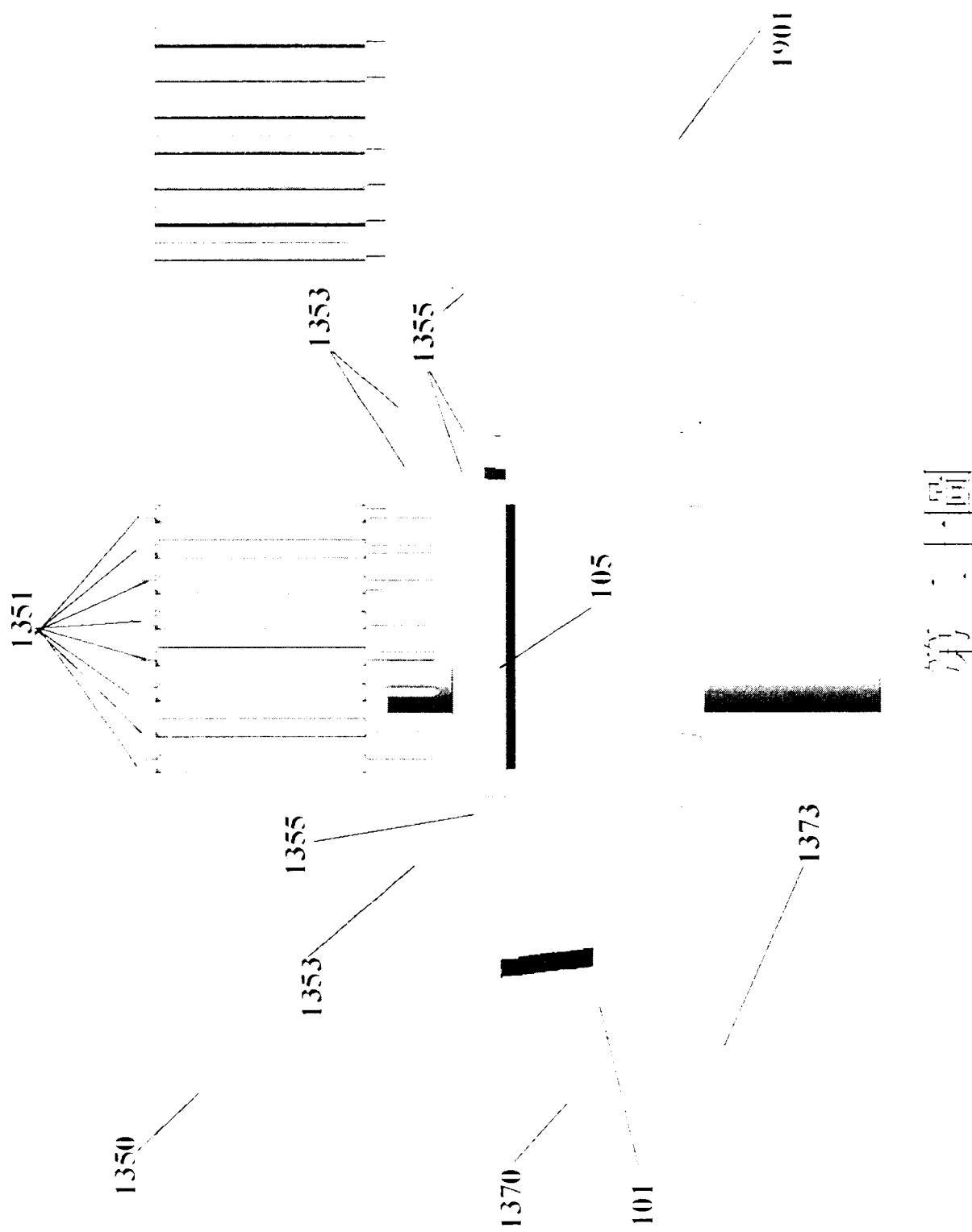


$\{A_j\} \subset \mathcal{N}_{\frac{\delta}{4}}$

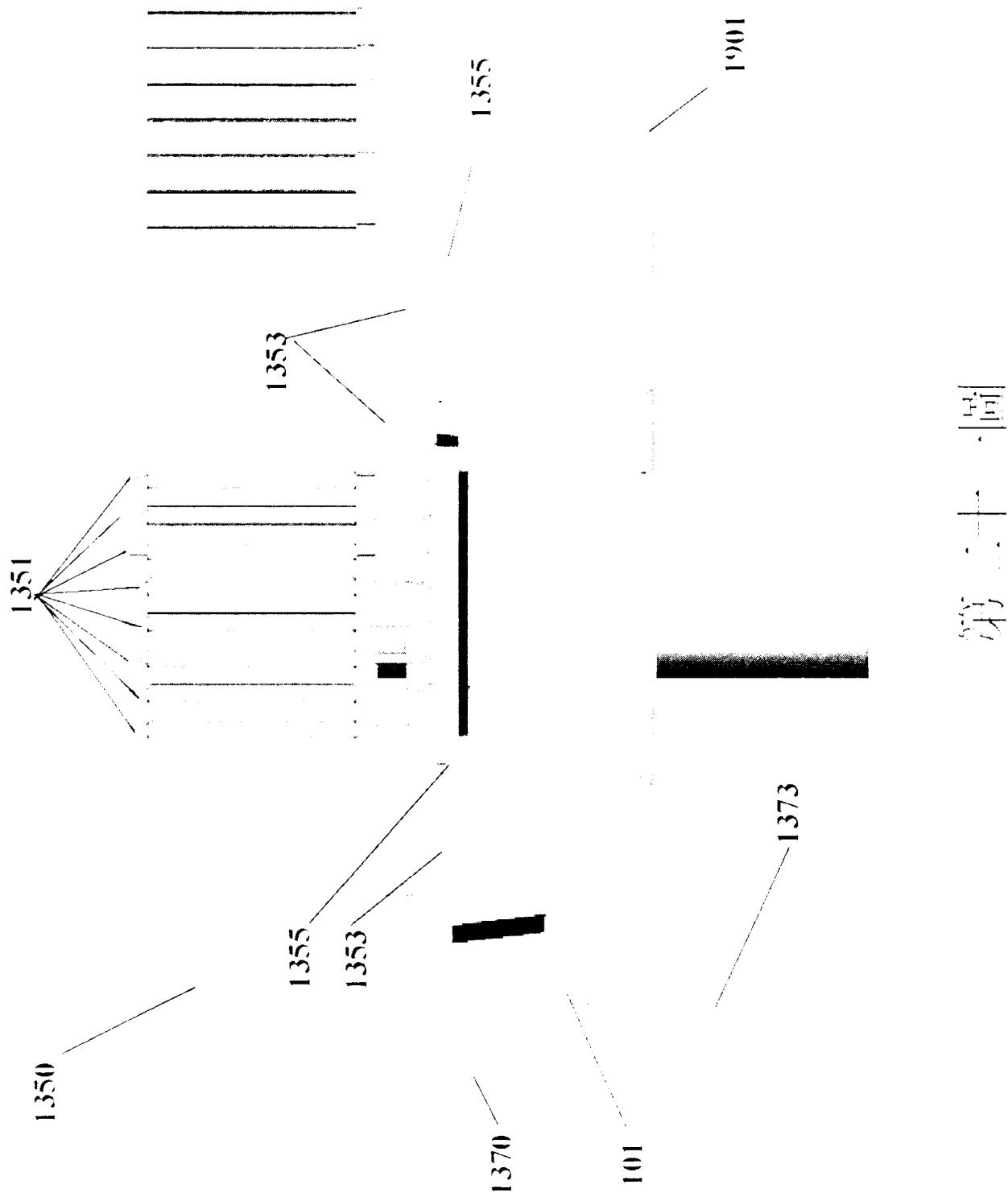
I384242



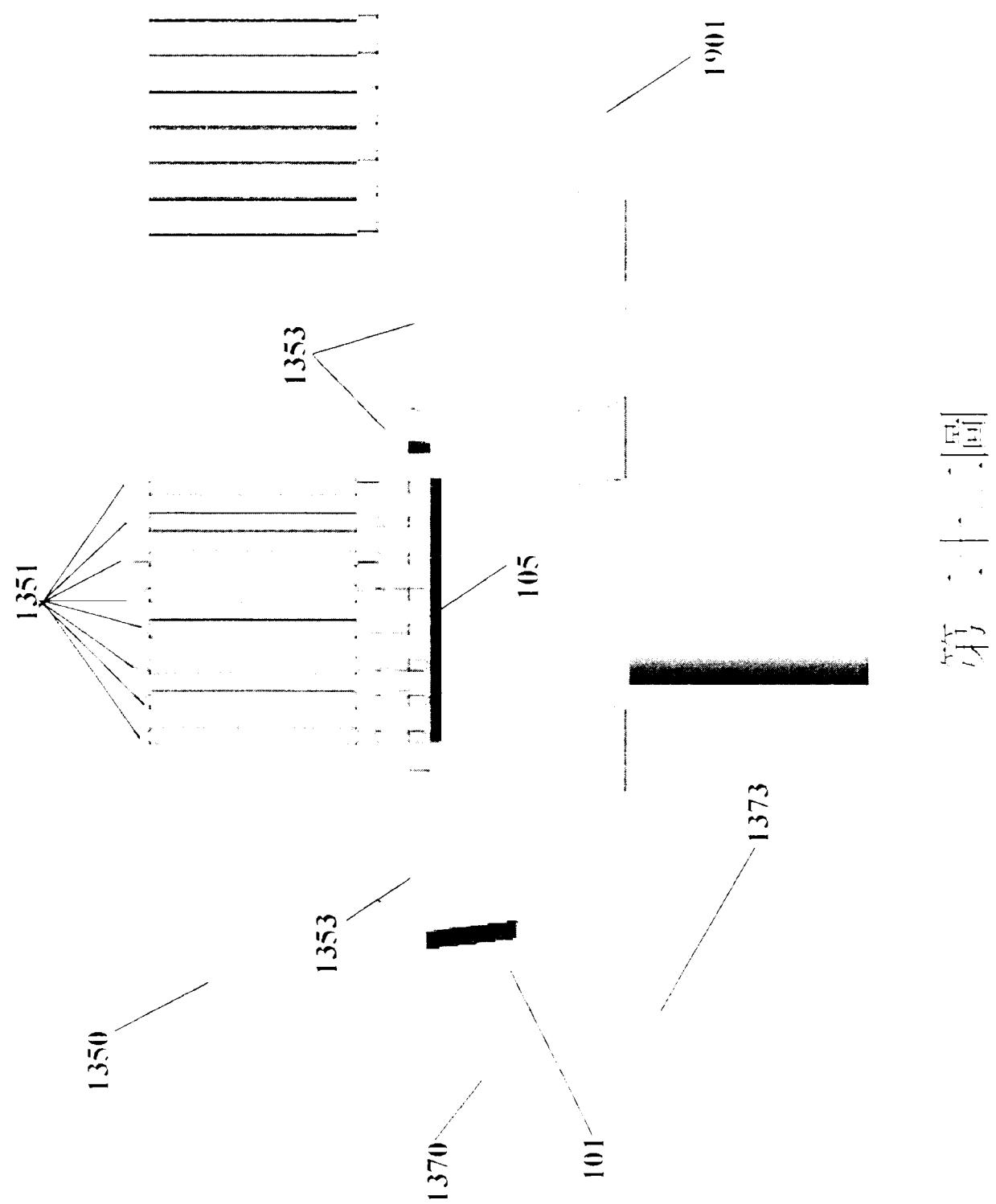
I384242



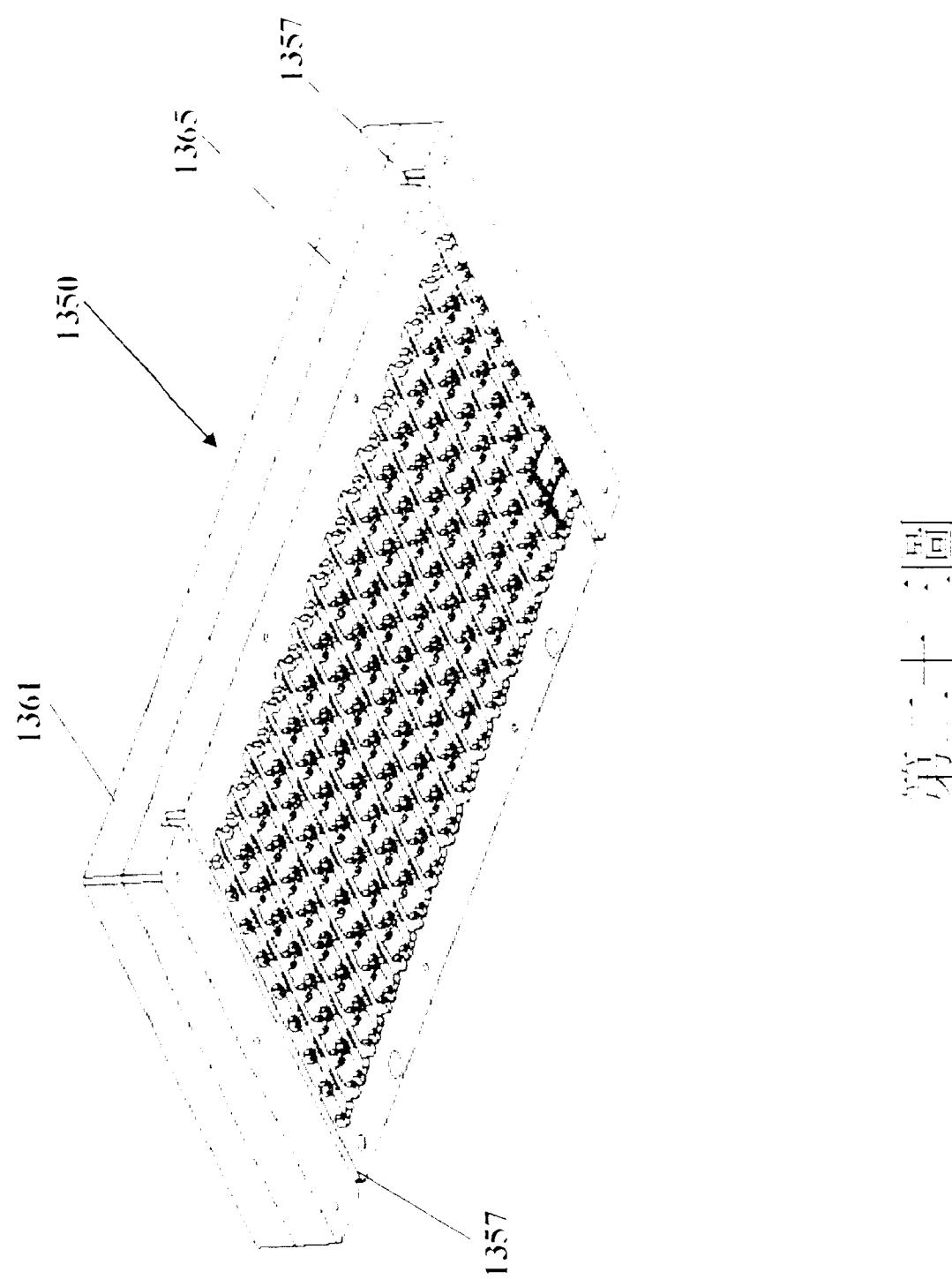
I384242



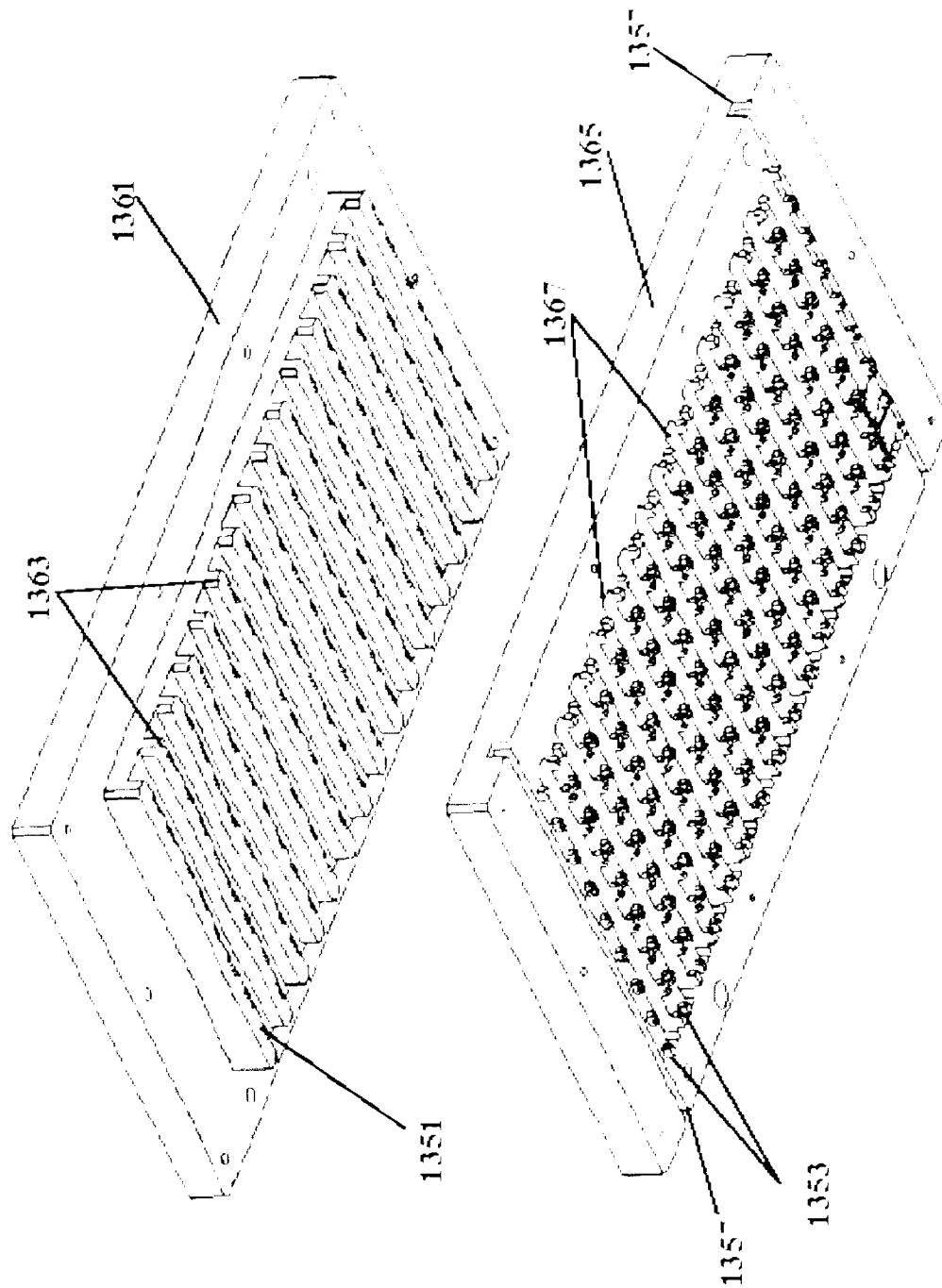
I384242



I384242



第二十四圖



七、指定代表圖：

(一)本案指定代表圖為：第（9）圖。

(二)本代表圖之元件符號簡單說明：

101...JEDEC 承載盤

105...裝置

1101...垂直支撐

1102...片狀支撐

1500...分類模組

2101、2103、2201、2203...軌道

2109、2111...皮帶

2115、2117...凸出部

2119、2121...定位件

2123、2125...導桿

2205、2207...凸緣

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：(無)

97年7月1日修正
補充 P.1

發明專利說明書

公告本

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：97112988

※申請日期：97.4.10

※IPC分類：G01R 31/68 (2006.01)

G01R 31/66 (2006.01)

一、發明名稱：(中文/英文)

用於檢測系統整合型封裝裝置的方法 /

METHOD FOR TESTING SYSTEM-IN-PACKAGE DEVICES

二、申請人：(共 1 人)

姓名或名稱：(中文/英文)

致茂電子股份有限公司 / CHROMA ATE INC.

代表人：(中文/英文)

黃欽明 / LEO HUANG

住居所或營業所地址：(中文/英文)

桃園縣龜山鄉華亞科技園區華亞一路 66 號 / 66, HWA-YA 1ST RD.,
HWA-YA TECHNICAL PARK, KUEI-SHAN HSIANG, TAO-YUAN HSIEN, TAIWAN,
R.O.C.

國籍：(中文/英文)

中華民國 TW

三、發明人：(共 4 人)

- (1) 詹姆士 E. 霍普金斯 / James E. Hopkins
- (2) 麥可 彼得 科斯特洛 / Michael Peter Costello
- (3) 蔡譯慶 / Herbert Tsai
- (4) 陳清塗 / Ching-Too Chen

國籍：(中文/英文)

- (1) 美國 US
- (2) 美國 US
- (3) 中華民國 TW
- (4) 美國 US

系統1000包含了承載模組1100，一檢測裝置模組或稱測試座1300，一分類模組1500，卸載模組1700及承載盤搬運裝置1900。一第一運送裝置2100用以搬移承載盤自承載模組1100至測試座1300與自測試座1300至分類模組1500，一第二運送裝置2200用以搬移承載盤自分類模組1500至卸載模組1700。熟於此技者將會讚賞，在本發明的另一實施例將第一與第二運送裝置加以組合或置換為單一運送單元。

JEDEC承載盤以堆疊形式負載在承載模組1100上。承載模組1100包括定位JEDEC承載盤堆疊的垂直支撐1101。如圖8及9所示，垂直支撐下方為第一運送裝置2100。第一運送裝置為一搬運型傳送器，包含軌道2101及2103，軌道2101包括一凸緣2105，軌道2103則包括一凸緣2107。凸緣2105及2107形成一軌道供JEDEC承載盤在上移動，由承載模組1100至測試座1300下方預定的位置，凸緣2105及2107各自在軌道2101及2103的頂面之下。

成對的皮帶2109，2111各自在最近的凸緣2105及2107之下。每一皮帶2109，2111運載凸出部2115，2117，並且垂直延伸長度至凸緣2105，2107，且藉凸緣2105，2107支撐契合一JEDEC承載盤101的端部。這種配置因使承載盤傳送裝置中內建之靜電共源，而讓內建靜電被最小化。

承載模組1100下為一第一承載盤搬運裝置

1900。第一承載盤搬運裝置1900以下將進一步說明。第一承載盤搬運裝置1900包括一藉由馬達升降的舉昇板1901。舉昇板1901的尺寸致始其容身於凸緣2105，2107之間。

當一JEDEC承載盤堆疊位於承載模組1100之上，承載盤底部會依靠螺線管開動片狀支撐1102，並且每一個對應一垂直支撐1101。只有一組在垂直支撐1101後的片狀支撐1102有在圖中所示。當一承載盤從承載模組移動，第一承載盤搬運裝置1900會啟動以使舉昇板1901進入契合堆疊中最低承載盤的底部。片狀支撐1102這時會縮回。在底部的承載盤藉第一承載盤搬運裝置降低在凸緣2105，2107上。當底部承載盤藉搬運裝置1900而移動時，片狀支撐1102會契合並且支撐在底部承載盤上的承載盤。

在底部承載盤降低在凸緣2105，2107上之後，承載盤將被藉凸出部2117契合承載盤的後端且滑動承載盤進測試座1300下的位置。

測試裝置模組或稱測試座1300及它的重要組件如圖11至18所示。測試座1300包括檢測裝置1310，接腳基座1350及外部結構1370。

測試座1300的構成為在一朝下表面配置以容許一JEDEC承載盤101昇進測試座1300或令測試座1300可降至JEDEC承載盤101之上。外部結構1370具有一承載盤容納凹槽1371與較窄的內側邊緣1373

承載盤堆疊上載入一承載模組1100。一承載盤搬運裝置1900在承載模組1100之下並利用以搬移JEDEC承載盤，一次一個到檢測測試座1300。系統1000中的檢測測試座1300是不動的。當一承載盤101移動到測試座1300下方，一第二承載盤搬運裝置1900升起承載盤101進入契合檢測測試座1300時，就此開始檢測所有裝置。

當檢測在執行時，每一承載盤會有一個圖象產生，以顯示每一裝置的檢測結果。檢測結果可能包含不良品裝置的檢測不良形式的特性。第二承載盤搬運裝置1900從軌道2101，2103上的檢測位置降低JEDEC承載盤101。如圖6及圖7所可以更清楚看見，皮帶2109，2111被運作成使得標號2115，2117契合至該JEDEC承載盤101後緣，並由第二運送裝置2200在測試座1300下方的位置移動到一分類模組1500。檢測過的承載盤被置放於位置1501。

第一經檢測承載盤移動到位置1503，且利用已通過電性檢測裝置(良品)來置換後來受測失敗的裝置。一旦位置1503的承載盤中所有裝置被移除，一個新的經檢測承載盤會移動到位置1503。第一經檢測承載盤的移動至位置1503的方式可利用一些已知設備與方法。被電性模組1950控制的分類模組1500會藉由圖像鑑別那些檢測失敗的裝置，並利用一拾取臂1507從位置1503的承載盤中拾起未通過電性檢

測裝置的JEDEC承載盤至卸載模組1700。雖然未示出卸載模組1700的細部結構，該結構大致跟承載模組1100一樣。卸載模組1700包括將承載盤送入一JEDEC承載盤堆疊中的垂直支撐1701。在卸載模組1700下為一第三承載盤搬運裝置1900。第三承載盤搬運裝置1900與該第一及第二承載盤搬運裝置運作方式相同。第三承載盤搬運裝置1900包括一藉馬達1909升降的舉升板1901。舉昇板1901的尺寸致始其符合介於凸緣2205，2207之間。

當一JEDEC承載盤移進卸載模組1700的位置時，第三承載盤搬運裝置1900升起該承載盤。每一JEDEC承載盤被上升至一位置，其升高該等承載盤直到承載盤堆疊之底部接近由螺線管致動、各自被置於一對應的垂直支撐1701上之刃狀支撐附近。當承載盤升進與堆疊底部契合時，刃狀支撐縮回容許承載盤底部升到刃狀支撐的平面之上。片狀支撐隨後延伸以支撐堆疊中最底部承載盤的底部，且該第三承載盤搬運裝置1900將板1901下降至其靜止等候位置。

雖然在位置1505僅示意單一個JEDEC承載盤，本發明的其他實施例仍可包括複數供未通過檢測裝置的承載盤位置1505，致使未通過檢測裝置可被依一預定標準分類。

在本發明其他實施例中，可能增加檢測測試座

圖 24 為圖 23 的間隔部份之分解仰視透視圖。

【主要元件符號說明】

101...JEDEC 承載盤

101a...上表面

101b...下表面

103...收納槽

105...裝置

105a...接腳

1000...系統

1100...承載模組

1101、1701...垂直支撐

1102...片狀支撐

1300...測試座

1310...檢測裝置

1311...測試模組

1312...電路板

1313...連接器

1315...迴路

1350...接腳基座

1351...彈簧頂針

1353、2123、2125...導桿

1355...導面

1357...溝槽

1361...第一基部

1363...肋部

1365...第二基部

1370...外部結構

1373...內側邊緣

1371...凹槽

1501、1503、1505...位

1500...分類模組

置

1507...拾取臂

1900...搬運裝置

1700...卸載模組

1909...馬達

1901...舉昇板

1950...電性模組

盤移除的SIP裝置，進入該用以收納已電性檢測但未通過電性檢測SIP裝置之至少一承載盤。

7. 依據申請專利範圍第6項所述之方法，包含：以一個來自該第一運送承載盤並通過電性檢測之SIP裝置，取代由該第二承載盤中移除的每一個上述該SIP裝置。
8. 依據申請專利範圍第7項所述之方法，包含：當該第二承載盤滿載已通過電性檢測的SIP裝置時，從該分類器模組運送該第二承載盤至一卸載模組。
9. 依據申請專利範圍第8項所述之方法，包含：自動堆疊由該卸載模組收納之各該承載盤。
10. 依據申請專利範圍第2項所述之方法，包含：藉由建立在各該檢測承載盤中所有該等SIP裝置的檢測結果圖像，提供該鑑別步驟。
11. 依據申請專利範圍第1項所述之方法，包含：
提供具有一用以收納每一接合該測試座之該承載盤的第一組件之該檢測測試座；及
包括複數在該第一組件上之校準表面，以提供各該契合接觸該測試座之各該承載盤的對齊，以調整配合各該承載盤的不同尺寸公差。
12. 依據申請專利範圍第11項所述之方法，包含：提供具有一接腳群組之該測試座，該接腳群組包括一組第二複數校準表面，每一者關聯對應該等收納槽之一，以提供在各該對應收納槽中之每一SIP