



發明專利說明書

(填寫本書件時請先行詳閱申請書後之申請須知，作※記號部分請勿填寫)

※申請案號：92102527 ※IPC分類：G06T 1/60, 15/00

※申請日期：92.2.-7

壹、發明名稱

(中文) 記憶體存取裝置、半導體裝置、記憶體存取方法及記憶媒體

(英文) MEMORY ACCESS DEVICE, SEMICONDUCTOR DEVICE, MEMORY ACCESS METHOD AND RECORDING MEDIUM

貳、發明人 (共 2 人)

發明人 1 (如發明人超過一人，請填說明書發明人續頁)

姓名：(中文) 岡 正昭

(英文) MASAOKI OKA

住居所地址：(中文) 日本國東京都港區赤坂 7 丁目 1 番 1 號新力電腦娛樂股份有限公司內

(英文) C/O SONY COMPUTER ENTERTAINMENT INC.
1-1, AKASAKA 7-CHOME, MINATO-KU, TOKYO,
JAPAN

國籍：(中文) 日本 (英文) JAPAN

參、申請人 (共 1 人)

申請人 1 (如申請人超過一人，請填說明書申請人續頁)

姓名或名稱：(中文) 日商新力電腦娛樂股份有限公司

(英文) SONY COMPUTER ENTERTAINMENT INC.

住居所或營業所地址：(中文) 日本國東京都港區赤坂 7 丁目 1 番 1 號

(英文) 1-1, AKASAKA 7-CHOME, MINATO-KU, TOKYO 107-0052, JAPAN

國籍：(中文) 日本 (英文) JAPAN

代表人：(中文) 久多良木 健

(英文) KEN KUTARAGI

發明人 2

姓名：(中文) 廣井 聰幸

(英文) TOSHIYUKI HIROI

住居所地址：(中文) 日本國東京都港區赤坂 7 丁目 1 番 1 號新力電腦
娛樂股份有限公司內

(英文) C/O SONY COMPUTER ENTERTAINMENT INC.
1-1, AKASAKA 7-CHOME, MINATO-KU, TOKYO,
JAPAN

國籍：(中文) 日本

(英文) JAPAN

捌、聲明事項

本案係符合專利法第二十條第一項 第一款但書或 第二款但書規定之期間，其日期為： _____

本案已向下列國家（地區）申請專利，申請日期及案號資料如下：

【格式請依：申請國家（地區）；申請日期；申請案號 順序註記】

1. 日本；2002年03月01日；特願2002-056548 _____
2. 日本；2003年01月07日；特願2003-001595 _____
3. _____

主張專利法第二十四條第一項優先權：

【格式請依：受理國家（地區）；日期；案號 順序註記】

1. 日本；2002年03月01日；特願2002-056548 _____
2. 日本；2003年01月07日；特願2003-001595 _____
3. _____

主張專利法第二十五條之一第一項優先權：

【格式請依：申請日；申請案號 順序註記】

1. _____
2. _____
3. _____

主張專利法第二十六條微生物：

國內微生物 【格式請依：寄存機構；日期；號碼 順序註記】

1. _____
2. _____
3. _____

國外微生物 【格式請依：寄存國名；機構；日期；號碼 順序註記】

1. _____
2. _____
3. _____

熟習該項技術者易於獲得，不須寄存。

玖、發明說明

(發明說明應敘明：發明所屬之技術領域、先前技術、內容、實施方式及圖式簡單說明)

先前技術

本發明係有關運用在包括繪圖顯示的繪圖電腦與娛樂裝置之記憶體存取技術。更明確而言，本發明係有關可從不同交錯圖案之一來高速存取記憶體之機構。

使用一繪圖電腦構成的典型娛樂裝置可讀取及執行來自一記錄媒體的預定程式與資料，而且根據來自使用者的指令來執行影像處理與聲音處理。在此情況的影像處理通常可分成幾何處理與顯示處理。

熟諳此技者通常了解在此使用的術語“幾何處理”是表示根據觀點座標來處理座標轉換、根據距離、速度、與光源計算的透視轉換是在構成物體影像的多角形上執行。隨著幾何處理，較遠物體會以較小與暗淡呈現。幾何處理結果能夠以亦稱為一“顯示清單”的影像顯示命令來產生。

在技藝中通常可了解在此使用的術語“顯示處理”是表示上述影像顯示命令可被解譯的處理，以便將影像資料(即是，具像素與Z值的資料)繪製到一影像記憶體，且將繪圖結果轉換成在一螢幕上顯示的預定信號格式。繪圖與轉換是使用指定給一多角形的每個頂點的彩色資料及指定從像素到眼睛平面距離的Z值(深度)來執行，以考慮Z值與多角形所有像素的顏色。例如，具影像資料的影像記憶體是每1/60秒來更新。因此，物體便會在螢幕上出現移動。

影像能以多快顯示在螢幕上是因對影像記憶體的存取(讀取/寫入)速度而定，即是在顯示操作期間的繪圖速度。影

。在此使用的術語“交錯圖案”可視為記憶體片段的組合圖案，其中該等記憶體片段的選取可於交錯處理中同時存取。該等不同交錯圖案的每一者具有與從彼此不同組合的其他交錯圖案相同數量的記憶體片段。

當記憶體存取裝置運用到例如一影像處理單元時，使用的記憶體是影像記憶體，其中記憶體片段是像素片段。在此情況，圖案選擇裝置是建構成選取一交錯圖案，以適於於影像記憶體繪製的一影像形狀。在此使用的術語“像素片段”是表示一像素寫入的記憶體區域。例如，具有 16×16 像素片段的陣列的影像記憶體可用於256個像素。256個像素可寫入影像記憶體，且可當作一部份影像資料使用。圖案選擇裝置可明確選取當作一適當交錯圖案的交錯圖案，且該交錯圖案的存取周期數量可當具指定形狀的影像繪製時變成最小。

影像記憶體是由一群複數個記憶體區塊組成。每個記憶體區塊具有從交錯圖案觀點而存取的像素片段。每個記憶體區塊包括可同時存取的記憶體排列數量。記憶體存取裝置可建構使存取的像素片段可由一第一位址資訊及一第二位址資訊的組合而指定。第一位址資訊是用於識別該等記憶體區塊。第二位址資訊是用於識別在記憶體排列的該等像素片段。該等複數個記憶體區塊的每一者具有矩陣形式配置的像素片段，矩陣具有分成欄位址與列位址的位址線。第二位址資訊是由一系列位址、一欄位址、或組合而指定。

從改良交錯處理效率的觀點，一表格可提供來定義在記

本發明的一記憶體存取裝置及一記憶體存取控制方法可在具有例如圖1建構的一娛樂裝置中實施。

<娛樂裝置概述>

娛樂裝置是可於娛樂目的來讀取及執行電腦程式的一種電腦，以根據來自使用者的指令來執行想要的影像處理與聲音處理。影像處理可分成“幾何處理”與“顯示處理”。這些術語的意義是如前述。聲音處理是表示經由一喇叭或一類似設備來產生與影像處理有關的例如語音與音軌的聲音處理。此可由圖1的一聲音處理單元(SPU) 25達成，以便從一聲音記憶體29讀取聲音資料，及執行想要的操作。

幾何處理主要是由在圖1顯示的主匯流排1上的一主中央處理單元(CPU) 11與一幾何轉換引擎(GTE) 17執行。GTE是輔助主中央處理單元11的一處理單元。顯示處理主要是由一繪畫處理單元(GPU) 15執行，此繪畫處理單元是本發明的一記憶體存取裝置的範例。繪畫處理單元15包含一處理器(半導體裝置)。處理器本身可提供電腦的一主要功能。更明確而言，處理器可讀取本發明的電腦程式，及將它執行，以執行下面詳細描述的交錯處理。因此，唯一與獨特的顯示處理能以相當不同於傳統相對物來達成。

在此具體實施例中，使用不昂貴影像記憶體的DRAM建立的一訊框緩衝18是當作一記憶體使用，且該記憶體是由GPU 15存取供顯示處理。

當使用一匯流排控制器16來連續關閉及開啟主與子匯流排系統時，娛樂裝置便會操作。主匯流排系統包含一主中

中央處理單元11、一主記憶體12、一主動態記憶體存取控制器(DMAC)13、一MPEG解碼器(縮寫成“MDEC”)14、與GPU15，其是經由一主匯流排1而彼此連接。子匯流排系統包含一子中央處理單元21、一子記憶體22、一子DMAC23、一唯讀記憶體(ROM)24、SPU25、一輔助儲存裝置27、一輸入裝置28、與一磁碟驅動器30，這些是經由一子匯流排2而彼此連接。

當娛樂裝置開啟時，主中央處理單元11是從ROM24載入一驅動程式，且開始執行啟動程式，以使作業系統工作。然後，主中央處理單元11是從輔助儲存裝置27將一娛樂應用程式與其他必要資料載入主記憶體12、與與連接到子匯流排2的裝置，以建立隨後操作所需的環境。主中央處理單元11然後根據來自經由輸入裝置28供應的應用程式的命令與指令而產生命令封包。如此，主中央處理單元11可執行上述影像處理與聲音處理的控制。

當從輔助儲存裝置27讀取的資料是影像資料，且影像資料是使用例如非連續餘弦轉換的正交轉換來壓縮及編碼時，MDEC14可將資料解碼，及將他們記錄在主記憶體12。主DMAC13是控制例如DMA與連接到主匯流排1的每個裝置之間來回傳輸的操作。當匯流排控制器16開啟時，主DMAC13亦控制連接到子匯流排2的每個裝置。子DMAC23可控制例如DMA與連接到子匯流排2的每個裝置之間來回傳輸的操作，其中該子匯流排2是透過子中央處理單元21的控制。只有當匯流排控制器16關閉時，子DMAC23便

允許存取匯流排。

<GPU結構>

GPU 15的一範例建構是在圖2顯示。GPU 15係根據影像顯示命令而透過在一預處理器32與一繪圖引擎33之間的合作而將繪製每個多角形的影像資料寫入訊框緩衝器18，其中該等影像顯示命令是當作來自主中央處理單元11、或從主DMAC 13經由主匯流排1到一封包引擎31的命令來傳送。此外，GPU 15是以一預定輸出格式而從訊框緩衝器18讀取影像資料。在此情況的影像資料是透過像素或其他控制資訊的組合而呈現。GPU 15然後將一影像顯示在顯示螢幕(未在圖顯示)上，其中該影像是經由PCRTC 34而由影像資料指定。PCRTC 34是適於從主中央處理單元接收影像信號與阿爾發值(傳輸係數)的一裝置，其中該等影像信號與阿爾發值(傳輸係數)對於在顯示螢幕上顯示影像是需要的。當讀取在訊框緩衝器18的影像資料時，PCRTC 34亦具有用以產生顯示位址與其他控制資訊(例如，稍後描述的遮罩資訊)的功能。對於顯示位址而言，一顯示位址是在每個顯示時脈上產生。

訊框緩衝18是由一組記憶體區塊(在圖2的記憶體區塊[1]到[X]到[L])組成。在像素寫入的訊框緩衝器18、記憶體區塊與像素片段之中的關係是在圖3顯示。更明確而言，訊框緩衝器18是分成複數個記憶體區塊。根據區塊位址(BA=0、BA=1、...)，每個記憶體區塊是彼此不同。每個記憶體區塊包含 $2^m \times 2^n$ 像素片段，其中m和n是自然數。m

址斜面是 $[(U1-U0)/(Y1-Y0), (U2-U0)/(Y2-Y0), (U1-U2)/(Y1-Y2)]$ 、 $[(V1-V0)/(Y1-Y0), (V2-V0)/(Y2-Y0), (V1-V2)/(Y1-Y2)]$ 等。此資訊是供應給一結構快取 33F。

然後，多角形頂點座標 $(X0, Y0), (X1, Y1), (X2, Y2)$ 是以左邊緣的頂點順序儲存，即是 $(X0, Y0) \rightarrow (X1, Y1) \rightarrow (X2, Y2)$ 、或在右邊緣的頂點順序，即是 $(X2, Y2) \rightarrow (X1, Y1) \rightarrow (X0, Y0)$ 。或者，掃描可在兩端點或結構位址上達成。

預處理器 32 是將上述預先處理獲得的資訊儲存在未在圖顯示的一工作記憶體。當繪圖引擎 33 準備處理一隨後的多角形時，預處理器 32 便會將處理此單一多角形的必要資訊從工作記憶體傳送給數量 N 的多角形引擎 33A1、33A2、...、33AN。繪圖引擎 33 會反應此而開始新多角形的繪圖。這些操作在所有多角形會重複。

繪圖引擎 33 包含數量 N 的多角形引擎 33A1、33A2、...、33AN；數量 N 的結構引擎 33B1、33B2、...、33BN；一第一匯流排開關器 33C；數量 M 的像素引擎 33D1、33D2、...、33DM；一第二匯流排開關器 33E；一結構快取 33F；及一顏色查閱表 (CLUT) 快取 33G。多角形引擎 33A1、33A2、...、33AN 是連接到預處理器 32。結構引擎 33B1、33B2、...、33BN 是分別連接到多角形引擎 33A1、33A2、...、33AN。第一匯流排開關器 33C 是連接到結構引擎 33B1、33B2、...、33BN。像素引擎 33D1、33D2、...、33DM 是連接到第一匯流排開關器 33C。第二匯流排開關器 33E 是連接到該等像素引擎 33D1、33D2、...、33DM 的每一者。結

構快取 33F 是連接到第二匯流排開關器 33E。顏色查閱表 (CLUT) 快取 33G 是連接到結構快取 33F。

數量 N 的多角形引擎 33A1、33A2、...、33AN 是透過使用針對預處理器 32 所處理的多角形資料而根據影像顯示命令來連續產生多角形。多角形引擎 33A1、33A2、...、33AN 然後執行例如每個產生多角形濃淡平行處理。

數量 N 的結構引擎 33B1、33B2、...、33BN 是多角形引擎 33A1、33A2、...、33AN 使用結構資料所產生之每個多角形平行執行結構映射及圖形映射操作，其中該等結構資料是使用經由 CLUT 快取 33G 而從結構快取 33F 提供。“結構映射”是將結構圖案的分開準備結構來源影像之一 2D 影像(繪圖)放置在一多角形表面的技術。當一 3D 物件透過將像素插入較低解析度而移動時，“圖形映射”是使用在不同距離上產生看起來是很好結構的一技術。

結構快取 33F 是先前使用來自預處理器 32 的位址資訊來供應。此位址資訊是與具有在多角形上所放置結構圖案的一結構片段有關，且該多角形是由數量 N 的結構引擎 33B1、33B2、...、33BN 處理。結構映射的必要資料是根據此位址資訊而從在訊框緩衝器 18 上的結構片段傳輸。此外，只具有圖形映射所需解析度的資料是從所有相關資料選取，且是以圖形映射結構資料傳輸。CLUT 快取 33G 是使用來自在訊框緩衝器 18 上的一 CLUT 片段的 CLUT 資料供應。CLUT 資料會用於繪製一多角形而被查閱。

透過數量 N 的結構引擎 33B1、33B2、...、33BN 的結構映

該等像素引擎 33D1、33D2、33D3、...、33DM 的每一者包括用以計算位址的一 MAP 計算單元。它可根據從選擇器 102 接收的上述記憶體位址 (X0、Y0 到 X15、Y15) 與來自 PCRTC 34 的 RGB 信號 RGB0 到 RGB15 來產生選擇資訊 (A(X0,Y0) 到 A(X15,Y15)) 與 Y 位址 (Y0 到 Y15)，以選取記憶體排列、與遮罩信號 (MASK0 到 MASK15) 到 MUX/DMUXs 103a、103b、...、103p。

選擇資訊 A(X,Y) 是用來指定來自像素引擎 33D1、33D2、33D3、...、33DM 的那一像素是寫入記憶體排列的資訊。

遮罩信號 MASK 是遮罩一特定記憶體排列的信號。當將記憶體排列遮罩時，像素便不能寫入該記憶體排列。

Y 位址 (Y0 到 Y15) 是位址資訊，以指定寫動作可在記憶體排列中達成的位置。至於在用於交錯處理的記憶體區塊中的位址資訊，當記憶體區塊是由矩陣形式配置的記憶體排列組成時，兩或多個位址在單一記憶體排列是需要的。相反地，存取範圍可根據此具體實施例而使用在交錯處理中的每個記憶體排列的單一位址來指定。此是因為相同記憶體排列在單一交錯圖案是從不允許冗餘。在此具體實施例中，此位址是當作“Y 位址”使用。Y 位址可簡化對存取記憶體的位址操作。Y 位址是由 MAP 計算單元計算，以用於在顯示處理的每個交錯圖案。

如圖 7 所示，每個記憶體區塊是以當作一高位址 (A 高) 的區塊位址 BA 來供應。上述 Y 位址是供應給當作一低位址 (A 低) 的記憶體區塊，以指定在使用區塊位址 BA 所標示之記

記憶體區塊中的記憶體排列A0到A15的位置。換句話說，這兩位址可用來指定在記憶體區塊的那一像素位置應可被啟動。當將啟動信號的遮罩信號MASK供應給一致能端時，RGB信號便會供應給每個記憶體區塊的一資料端。

在圖4，為了清楚緣故，記憶體區塊[X]的其他記憶體區塊並未描述。然而，應了解這些其餘記憶體區塊是類似記憶體區塊[X]的建構。

在寫入像素方面，MUX/DMUXs 103a、103b、...、103p的每一者可根據選擇資訊(A(X,Y))而將Y位址(Y)、遮罩信號(MASK)、與RGB信號(RGB)供應給每個記憶體區塊。在讀取像素方面，MUX/DMUXs 103a、103b、...、103p的每一者亦根據該選擇資訊A(X,Y)而將用於顯示的一RGB信號(ORGB)供應給PCRTC 34。

其次，透過上述繪圖引擎33執行的本具體實施例的交錯處理原理是描述與一傳統交錯處理的不同。為了方便緣故，傳統交錯處理是假設與具16個記憶體排列A0到A15的本的具體實施例的相同狀況。

在圖8A，具對角線的片段是同時指定來達成傳統交錯處理的記憶體排列。此表示像素以2列與8欄的陣列形式而寫入片段的範例。

在傳統交錯處理中，在記憶體區塊(記憶體位址)的存取位址可決定自動，此是因交錯圖案而定。換句話說，當改變交錯圖案時，因此需要改變在存取記憶體區塊中的記憶體位址。在圖8B，記憶體位址是以“0,0,0,...,”、“1,1,1,...,”

、“2,2,2,...,”表示。具對角線(記憶體位址“0”)的片段是逐一與在圖8A的交錯圖案對應。從上面可明顯看出，在記憶體區塊的交錯圖案與記憶體位址之間的關係是固定在傳統交錯處理。使用不同交錯圖案來存取記憶體區塊的嘗試需要複數個記憶體位址用來存取單一記憶體排列。此會消耗存取數量。

相反地，如圖9B所示，本具體實施例的交錯處理可甚至於不同交錯圖案不會改變在記憶體區塊的記憶體位址。在記憶體區塊的存取區域只使用每個交錯圖案的上述“Y位址”來指定。此一操作是可實施，因為記憶體排列A0到A15不會在相同交錯圖案中重疊，而不管使用的交錯圖案。因此，本具體實施例的交錯處理是不需要改變記憶體位址。因此只有單一存取可達成。

在圖9A由虛線表示的界定區域是對應允許與在圖8A中顯示相同交錯圖案的記憶體排列A0到A15。由圖9B的虛線表示的界定區域是表示在此情況的記憶體位址。

(交錯圖案的選擇)

對於交錯處理而言，選取一適當交錯圖案是需要的，此是因多角形的形狀而定。在此具體實施例中，一多角形能以最小數量存取繪出的交錯圖案是以最適當交錯圖案來選取。如何達成選擇是在下面描述。

首先，存取記憶體區塊的描述是與圖10所示的三角形TABC的情況有關。在圖10中，在X和Y方向的數目是對應位址，以便當記憶體區塊使用4×4像素的交錯圖案存取時

，用來表示在每個交錯圖案的存取位置。使用交錯圖案的存取相關位置是在 $P(x,y)$ 。在每個交錯圖案的16個像素的片段是對應上述16個記憶體排列A0到A15。

控制電路101是先指定要被存取的片段，以便在記憶體區塊中繪製三角形TABC。

在圖10的三角形TABC是與20個片段有關。從圖11可看出，他們是 $P(x,y)=P(3,1)$ 、 $P(4,1)$ 、 $P(1,2)$ 、 $P(2,2)$ 、 $P(3,2)$ 、 $P(4,2)$ 、 $P(1,3)$ 、 $P(2,3)$ 、 $P(3,3)$ 、 $P(4,3)$ 、 $P(5,3)$ 、 $P(2,4)$ 、 $P(3,4)$ 、 $P(4,4)$ 、 $P(5,4)$ 、 $P(3,5)$ 、 $P(4,5)$ 、 $P(5,5)$ 、 $P(4,6)$ 、和 $P(5,6)$ 。控制電路101是將像素寫入位址供應給選擇器102，以允許存取能以上述方式偵測的20個片段。

選擇器102是使用從控制電路101供應的像素寫入位址來選取一像素引擎，以允許片段存取。此外，選擇器102是根據來自PCRTC 34的遮罩資訊MASK來指定應被遮罩的像素引擎。例如，在對應圖12片段 $P(4,1)$ 的記憶體排列A0到A15，除了這些遮罩之外的記憶體排列是在圖13的A4、A5、A6、A8、A9、A10、A12、A13、和A14（具對角線），且是片段 $P(4,1)$ 的一放大圖式。像素引擎可選取，所以這些排列可同時選擇。

選取的像素引擎可將寫入的選擇資訊 $A(X,Y)$ 、Y位址、遮罩資訊(MASK)、與RGB信號供應給相關的MUX/DMUXs。每個MUX/DMUX是經由輸入/輸出埠而連接像素引擎與供應資訊指定的記憶體排列，以允許像素引擎到記憶體排列的存取。因此，如圖10所示的三角形TABC可繪製。

其次，描述存取周期數量可於每個交錯圖案偵測。此範例的多角形形狀是如圖 14 所示的一延長三角形 TDEF。

(4×4 的交錯圖案)

從圖 15 可明顯看出，相關片段是下列 17 個： $P(x,y)=P(1,1)$ 、 $P(2,1)$ 、 $P(3,1)$ 、 $P(4,1)$ 、 $P(5,1)$ 、 $P(0,2)$ 、 $P(1,2)$ 、 $P(2,2)$ 、 $P(3,2)$ 、 $P(4,2)$ 、 $P(5,2)$ 、 $P(6,2)$ 、 $P(7,2)$ 、 $P(8,2)$ 、 $P(7,3)$ 、 $P(8,3)$ 、和 $P(9,3)$ 。更明確而言，存取周期數量是等於 17，以使用 (4×4) 的交錯圖案 P 來繪製三角形 TDEF。透過將在交錯圖案 P 中的不需要存取的記憶體排列遮罩，要被存取的記憶體排列是在圖 16 的虛線所表示的這些。

(8×2 的交錯圖案)

從圖 18 可明顯看出，若要使用 (8×2) 的交錯圖案 P1 來存取在圖 17 顯示的三角形 TDEF，相關片段是下列十六個： $P1(x,y)=P1(1,2)$ 、 $P1(2,2)$ 、 $P1(0,3)$ 、 $P1(1,3)$ 、 $P1(2,3)$ 、 $P1(0,4)$ 、 $P1(1,4)$ 、 $P1(2,4)$ 、 $P1(3,4)$ 、 $P1(1,5)$ 、 $P1(2,5)$ 、 $P1(3,5)$ 、 $P1(4,5)$ 、 $P1(5,5)$ 、 $P1(3,6)$ 、和 $P1(4,6)$ 。明確而言，當使用 (8×2) 的交錯圖案存取三角形 TDEF 以存取三角形之 DEF 之整個區域時，存取周期的數量是等於 16。在將此交錯圖案 P1 的記憶體排列遮罩之後，存取的記憶體排列是由圖 19 的虛線表示的這些。

(16×1 的圖案)

從圖 21 可看出，如圖 20 所示，若要使用 (16×1) 的交錯圖案 P2 來存取三角形 TDEF，相關片段是下列 18 個： $P2(x,y)=P2(0,5)$ 、 $P2(1,5)$ 、 $P2(0,6)$ 、 $P2(1,6)$ 、 $P2(0,7)$ 、 $P2(1,7)$ 、

$P2(0,8)$ 、 $P2(1,8)$ 、 $P2(0,9)$ 、 $P2(1,9)$ 、 $P2(0,10)$ 、 $P2(1,10)$ 、 $P2(2,10)$ 、 $P2(1,11)$ 、 $P2(2,11)$ 、 $P2(1,12)$ 、 $P2(2,12)$ 、和 $P2(2,13)$ 。更明確而言，若要使用 (16×1) 的交錯圖案來存取三角形TDEF，存取周期的數量是等於18，以使用交錯圖案P2來存取三角形TDEF的整個區域。在將此交錯圖案P2的記憶體排列遮罩之後，要被存取的記憶體排列是在圖22表示的這些。

從上述可明顯看出，存取三角形TDEF的存取周期數量是17，且具 (4×4) 的交錯圖案P。存取三角形TDEF的存取周期數量是等於16，且具 (8×2) 的交錯圖案P1的。存取三角形TDEF的存取周期數量是等於18，且具 (16×1) 的交錯圖案P2。此表示當使用 (8×2) 的交錯圖案P1時，存取周期數量是三角形TDEF存取的最小量。因此， (8×2) 的交錯圖案P1認為是三角形TDEF的適當圖案。

控制電路101可執行下列操作，以便將交錯圖案改變成適於繪製多角形的一者。

例如，當在記憶體區塊[X]寫入的多角形是如圖23顯示的三角形(THIJ)時，從預處理器32供應的交錯控制資訊是包括三角形THIJ ($H(x_h, y_h)$ 、 $I(x_i, y_i)$ 、和 $J(x_j, y_j)$)的三個頂點H、I、和J的x-和y-座標的資訊。根據下列方程式，控制電路101可透過使用在x方向的最大與最小值 MAX_x 和 MIN_x 、與在y方向的最大與最小值 MAX_y 和 MIN_y 而使用此交錯控制資訊來計算三角形THIJ的外觀比R：

$$R = dy/dx = (MAX_y - MIN_y) / (MAX_x - MIN_x)。$$

在圖 23 顯示的範例， $MAXx=x_j$ 、 $MINx=x_i$ 、 $MAXy=y_h$ 、和 $MINy=y_i$ 。

控制電路 101 可選取接近外觀比 R 的交錯圖案來當作適當的交錯圖案。選擇可從如圖 24 所示的 (1×16)、(2×8)、(4×4)、(8×2)、和 (16×1) 的 5 個交錯圖案 Pa 到 Pe 達成。控制電路 101 然後將用來存取三角形 THIJ 的交錯圖案改變成選取的交錯圖案。

若要使用外觀比 R 來選取最適宜的交錯圖案，下表可使用。

表 1

外觀比 R	交錯圖案
<0.1	Pa (16×1)
0.1-0.5	Pb (8×2)
0.5-2.0	Pc (4×4)
2.0-8.0	Pd (2×8)
>8.0	Pe (1×16)

從上述可明顯看出，第二匯流排開關器 33E 是從圖 24 所示的 5 個交錯圖案 Pa 到 Pe 來選取一適當交錯圖案，此是因繪製的多角形形狀而定。多角形能以最小數量的存取周期而在記憶體區塊 [X] 中繪製，因為選取的交錯圖案是用於存取記憶體區塊 [X]。此操作可提供更有效率的記憶體存取。GPU 15 可增加影像在顯示螢幕上繪製的速度，因為第二匯流排開關器 33E 具有上述特徵。

然後，描述使用選取的交錯圖案的交錯處理細節。圖 25A 是顯示在交錯圖案 (Pc) 與在實際螢幕上使用圖 24 顯示的交錯圖案 Pc 產生的顯示片段之間的關係。

如上面圖3的描述，在此具體實施例的訊框緩衝器18具有對應顯示螢幕顯示片段的複數個記憶體區塊。每個記憶體區塊是由位址指定，且該位址具有顯示螢幕左上角的起始點，即是，x座標PIXH與y座標PIXV。例如，與在圖25A顯示三角形重疊的記憶體區塊(具對角線)具有“2”的x座標與“1”的y座標。因此，此記憶體區塊具有由(2,1)表示的位址。在圖25A顯示的記憶體區塊(2,1)是圖25B放大。圖25A是對應圖3的上圖，而在圖25B顯示的記憶體區塊放大圖式是為應圖3的下圖。

交錯處理可於每個記憶體區塊執行。在此事件中，需要於每個交錯圖案中選擇性允許在每個記憶體區塊的16個像素引擎來配置記憶體排列。此目的的一程序是在圖26到31描述。

在圖26到30，數字“0”是表示像素引擎0；數字“1”是表示像素引擎1；且數字“15”是表示像素引擎15等。與像素引擎有關的資訊是如此表示。

圖26到30是顯示當選取交錯圖案Pa到Pe時，在像素引擎與像素之間的關係。更明確而言，當選取交錯圖案Pa時，允許像素是在 16×1 像素區域的這些，且是如圖26所示“0到15”來表示。16個像素引擎是允許此區域當作交錯單元使用，且是以他們相關的記憶體排列配置。

從上述可明顯看出，若要因選取的交錯圖案而定同時將16個像素寫到記憶體區塊，需要將允許的16個像素引擎指定給不同記憶體排列。此不能由傳統記憶體排列配置(即是

$$X \bmod 2^n = 2^0 \times i[0] + 2^1 \times i[1] + \dots + 2^{n-1} \times i[n-1]$$

$$= \Sigma 2^k \times i[k] \quad (i[k]: 0 \text{ 或 } 1)$$

$$Y \bmod 2^n = 2^0 \times j[0] + 2^1 \times j[1] + \dots + 2^{n-1} \times j[n-1]$$

$$= \Sigma 2^k \times j[k] \quad (j[k]: 0 \text{ 或 } 1), \text{ 然後,}$$

$$A(X, Y) = \Sigma 2^k \times (i[k] \text{ xor } j[n-1-k]) \text{ 應用,}$$

其中 i, j 是表示位元加權, Σ 是表示從 $k=0$ 到 $k=n-1$ 的總數, 且 XOR 是表示互斥 OR 運算。

* 對於 $m > n$ 而言, 它能以下列二進位系統表示,

$$X \bmod 2^m = 2^0 \times i[0] + 2^1 \times i[1] + \dots + 2^{m-1} \times i[m-1]$$

$$= \Sigma 2^k \times i[k] \quad (i[k]: 0 \text{ 或 } 1)$$

$$Y \bmod 2^m = 2^0 \times j[0] + 2^1 \times j[1] + \dots + 2^{m-1} \times j[m-1]$$

$$= \Sigma 2^k \times j[k] \quad (j[k]: 0 \text{ 或 } 1), \text{ 然後,}$$

$$A(X, Y) = \Sigma 2^k \times (i[k] \text{ xor } j[m-1-k]) \text{ 應用,}$$

其中 i, j 表示位元的加權, Σ 表示從 $k=0$ 到 $k=m-1$ 的總數, 且 XOR 表示互斥 OR 運算。

例如, 當 m 等於 n 時, 具對角線的圖 31 顯示的像素 G 線顯示 G 的位址 (9, 8) 運用在規則, 即是, “9” 取代 “X”, 且 “8” 取代 “Y”, 且結果是以二進位系統表示, 然後:

對於 $X=9$ 而言, $i(3)$ 等於 1, $i(2)$ 等於 0, $i(1)$ 等於 0, 且 $i(0)$ 等於 1, 且

對於 $Y=8$ 而言, $j(3)$ 等於 1; $j(2)$ 等於 0, $j(1)$ 等於 0, 且 $j(0)$ 等於 0。因此, $X=1001b$ 與 $Y=1000b$ 可提供。

數字 “1000” 和 “1001” 是二進位數字。字尾 “b” 表示他們是以二進位系統表示。

的任何記憶體存取操作。

從上述可看出，本發明可透過使用在高速存取的一記憶體來提供增加存取速度的唯一特徵與效果，而不需使用在高速存取的一記憶體。因此，使用的記憶體不必然是高速存取的一者，且當限制結果產品價格的不必要升高時，可提供機構來增加整個資料處理的速度。

本專利是來自2002年3月1日所申請的日本專利案號2002-56548、及在2003年1月7日所申請的2002和2003-1595，其揭示在此是以引用方式併入本文。

圖式簡單說明

圖1顯示應用本發明的一娛樂裝置建構方塊圖；

圖2是在娛樂裝置中的一GPU特殊建構圖；

圖3是顯示在一訊框緩衝器、記憶體區塊、與像素片段之中的關係；

圖4是顯示在GPU的一第二匯流排開關器的建構及與記憶體排列的關係；

圖5是一MUX/DMUX的詳細建構圖；

圖6是顯示在一PCRTC與一第二匯流排開關器之間的一介面；

圖7是一記憶體排列的连接圖；

圖8描述一傳統交錯處理的原理圖，其中圖8A顯示一交錯圖案的排列位址，且圖8B顯示對應記憶體位址；

圖9是根據本發明的一具體實施例而描述一交錯處理的原理圖，其中圖9A顯示排列位址，且圖9B顯示記憶體位

16	匯流排控制器	
23	DMAC	
24	唯讀記憶體	
30	磁碟驅動器	
27	輔助儲存裝置	
28	輸入裝置	
25	聲音處理單元	
29	聲音記憶體	
31	封包引擎	
32	預處理器	
34	PCRTC	
33	繪圖引擎	
33C, 33E	匯流排開關器	
101	控制電路	
102	選擇器	
103a, 103b, 103p	多工器/解多工器	
33D1, 33D2, ..., 33D16	像素引擎	
1	匯流排	

肆、中文發明摘要

本發明係揭示一種可增加繪圖速度而不用提高價格之繪圖裝置。一繪圖裝置在娛樂裝置上當作一GPU來建立，以便從該等不同交錯圖案之一執行一訊框緩衝器的繪圖。每個交錯圖案是由在訊框緩衝器中的像素片段組合指定。該GPU可識別繪製圖形狀，而且選取適於選擇圖形的交錯圖案。在訊框緩衝器中指定的像素片段不與在相同交錯圖案的其他像素片段重疊，而不管選取的交錯圖案。

伍、英文發明摘要

To provide a drawing device with which drawing speed can be increased without escalation of price of it. A drawing device is established as a GPU on an entertainment device to perform the drawing to a frame buffer in terms of one of different interleaved patterns. Each interleaved pattern is specified by a combination of pixel segments in the frame buffer. The GPU identifies the shape of a figure to be drawn and selects the interleaved pattern that fits for the selected shape of the figure. The pixel segments specified in the frame buffer are not overlapped with other pixel segments in the same interleaved pattern regardless of which interleaved pattern is selected.

陸、(一)、本案指定代表圖為：第1圖

(二)、本代表圖之元件代表符號簡單說明：

13 動態記憶體存取控制器	11 中央處理單元
17 幾何轉換引擎	12 記憶體
14 MPEG解碼器	15 GPU
18 訊框緩衝器	16 匯流排控制器
23 DMAC	24 唯讀記憶體
30 磁碟驅動器	27 輔助儲存裝置
28 輸入裝置	25 聲音處理單元
29 聲音記憶體	1 匯流排

柒、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

拾、申請專利範圍

1. 一種用以從不同交錯圖案之一存取記憶體之記憶體存取裝置，該記憶體具有矩陣形式配置的複數個片段之記憶體，該記憶體存取裝置包含：

圖案選擇裝置，用以選取用於存取的一交錯圖案；及

片段存取裝置，用以同時存取分配給該選擇交錯圖案的複數個記憶體片段，而無須改變該等記憶體片段的位址；

該片段存取裝置使用一記憶體片段配置，且該記憶體片段不與在選取交錯圖案的其他記憶體片段重疊，而不管交錯圖案是否由該圖案選擇裝置選取。

2. 如申請專利範圍第1項之記憶體存取裝置，其中該記憶體係一影像記憶體，其中該等記憶體片段係像素片段，該圖案選擇裝置建構可選取適於在影像記憶體繪製影像形狀的一交錯圖案。
3. 如申請專利範圍第2項之記憶體存取裝置，其中各交錯圖案具有與在來自彼此的不同組合中的其他交錯圖案相同的像素片段數量。
4. 如申請專利範圍第2項之記憶體存取裝置，其中該圖案選擇裝置可選取一交錯圖案，且形狀指定的影像能以最小數量存取繪製。
5. 如申請專利範圍第2項之記憶體存取裝置，其中該影像記憶體係由一群複數個記憶體區塊組成，各記憶體區塊具有從交錯圖案觀點存取的像素片段，

各記憶體區塊包括可同時存取的記憶體排列數量；

該記憶體存取裝置的建構使存取的像素片段可經由一第一位址資訊與一第二位址資訊的組合而指定，該第一位址資訊用於識別該等記憶體區塊，該第二位址資訊用於識別在該記憶體排列中的該等像素片段。

6. 如申請專利範圍第5項之記憶體存取裝置，其中各複數個記憶體區塊具有矩陣形式配置的像素片段，該矩陣具有分成欄位址與列位址的位址線，

該第二位址資訊係透過一系列位址、一欄位址、或其組合而指定。

7. 如申請專利範圍第6項之記憶體存取裝置，其進一步包含一表格，以定義在記憶體區塊的各像素片段與一記憶體排列之間的對應，該記憶體排列的存取係根據該表而決定。

8. 如申請專利範圍第5項之記憶體存取裝置，其中各複數個記憶體方塊係由矩陣形式配置的 $2^m \times 2^n$ 個像素組成片段，該矩陣具有分成X列位址與Y欄位址的位址線，該第二位址資訊係由指定存取此像素片段的A(X,Y)指定，當套用 $m \leq n$ 時，該第二位址資訊A(X,Y)可由下列二進位表示的方程式提供：

$$\begin{aligned} X \bmod 2^n &= 2^0 \times i[0] + 2^1 \times i[1] + \dots + 2^{n-1} \times i[n-1] \\ &= \sum 2^k \times i[k] \quad (i[k]: 0 \text{ 或 } 1) \end{aligned}$$

$$\begin{aligned} Y \bmod 2^n &= 2^0 \times j[0] + 2^1 \times j[1] + \dots + 2^{n-1} \times j[n-1] \\ &= \sum 2^k \times j[k] \quad (j[k]: 0 \text{ 或 } 1) \end{aligned}$$

$$A(X,Y) = \Sigma 2^k \times (i[k] \text{ xor } j[n-1-k]),$$

其中 i, j 係表示位元加權， Σ 係表示從 $k=0$ 到 $k=n-1$ 的總數，且 XOR 係表示互斥 OR 運算。

9. 如申請專利範圍第 5 項之記憶體存取裝置，其中各複數個記憶體區塊係由矩陣形式配置的 $2^m \times 2^n$ 像素片段組成，該矩陣具有分成 X 列位址與 Y 欄位址的位址線，該第二位址資訊係由指定來存取此像素片段的 $A(X,Y)$ 指定，當套用 $m > n$ 時，該第二位址資訊 $A(X,Y)$ 可由下列二進位表示的方程式提供：

$$X \text{ mod } 2^m = 2^0 \times i[0] + 2^1 \times i[1] + \dots + 2^{m-1} \times i[m-1]$$

$$= \Sigma 2^k \times i[k] \quad (i[k]: 0 \text{ 或 } 1)$$

$$Y \text{ mod } 2^m = 2^0 \times j[0] + 2^1 \times j[1] + \dots + 2^{m-1} \times j[m-1]$$

$$= \Sigma 2^k \times j[k] \quad (j[k]: 0 \text{ 或 } 1)$$

$$A(X,Y) = \Sigma 2^k \times (i[k] \text{ xor } j[m-1-k])$$

其中 i, j 表示位元的加權， Σ 表示從 $k=0$ 到 $k=m-1$ 的總數，且 XOR 表示互斥 OR 運算。

10. 一種適於存取記憶體而安裝在電腦之半導體裝置，該記憶體具有矩陣形式配置的複數個記憶體片段，該半導體裝置建構成：

使電腦來建立圖案選擇裝置，以選取用於存取的一交錯圖案；及片段存取裝置，用以同時存取對應該選取交錯圖案的複數個記憶體片段；及

操作電腦，以致於記憶體的存取可從該等不同交錯圖案之一達成，而無須經由配置給片段存取裝置來改變該

等記憶體片段的位址，一記憶體片段不與在選取的交錯圖案中的其他記憶體片段重疊，而不管選取的交錯圖案。

11. 一種用以控制由電腦執行的記憶體之方法，該存取係由不同交錯圖案之一來達成，該記憶體具有矩陣形式配置的複數個記憶體片段，該方法包含下列步驟：

指定存取可同時達成的複數個記憶體片段，以致於該等相同記憶體片段不會在交錯圖案重疊，而不管選取的交錯圖案；

選取用於存取的交錯圖案；及

同時存取配置給選取交錯圖案的複數個記憶體片段，而無須將他們的位址改變。

12. 一種用以記錄電腦程式之電腦可讀記錄媒體，其中

用來將一電腦當作記憶體存取裝置操作的電腦程式可被記錄，其中該電腦程式可存取具有矩陣形式配置的複數個記憶體片段的記憶體，該記憶體存取裝置包含：

圖案選擇裝置，用以選取用於存取的交錯圖案；及

片段存取裝置，用以同時存取指定給選取交錯圖案的複數個記憶體片段，而無須改變該等記憶體片段的位址；

該片段存取裝置使用一記憶體片段配置，且該記憶體片段不與在選取交錯圖案的其他記憶體片段重疊，而不管交錯圖案是否經由該圖案選擇裝置選取。

拾壹、圖式

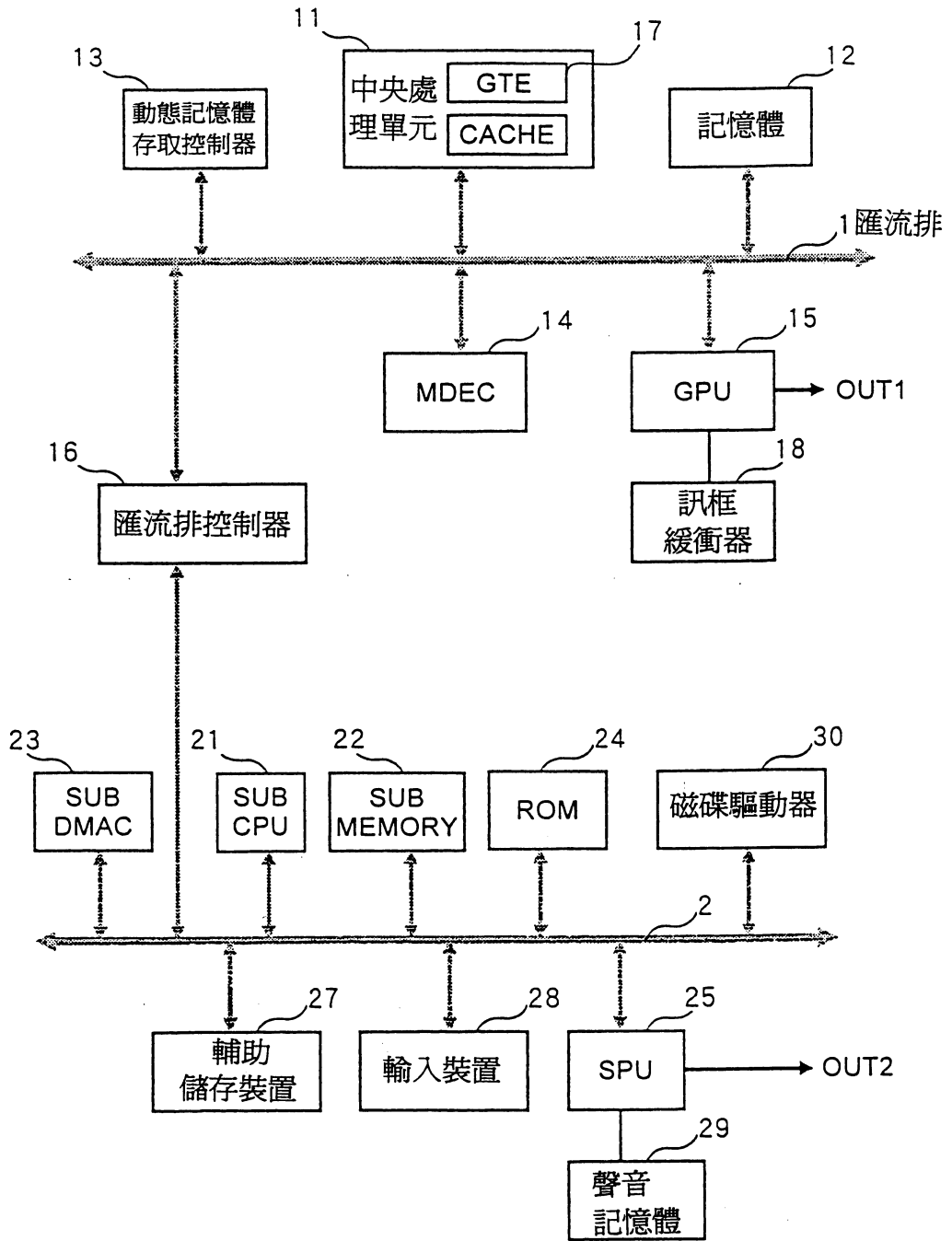


圖 1

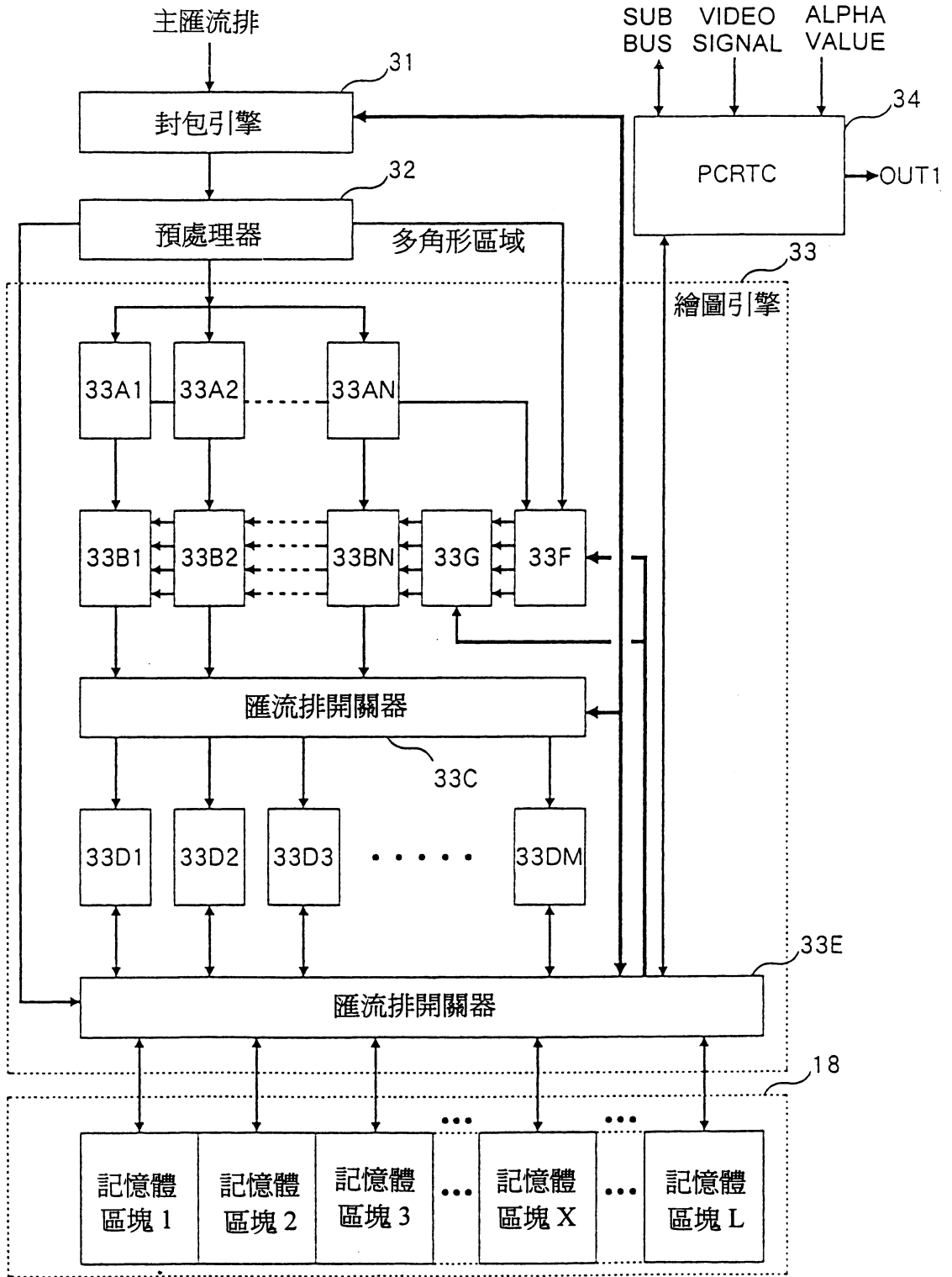


圖 2

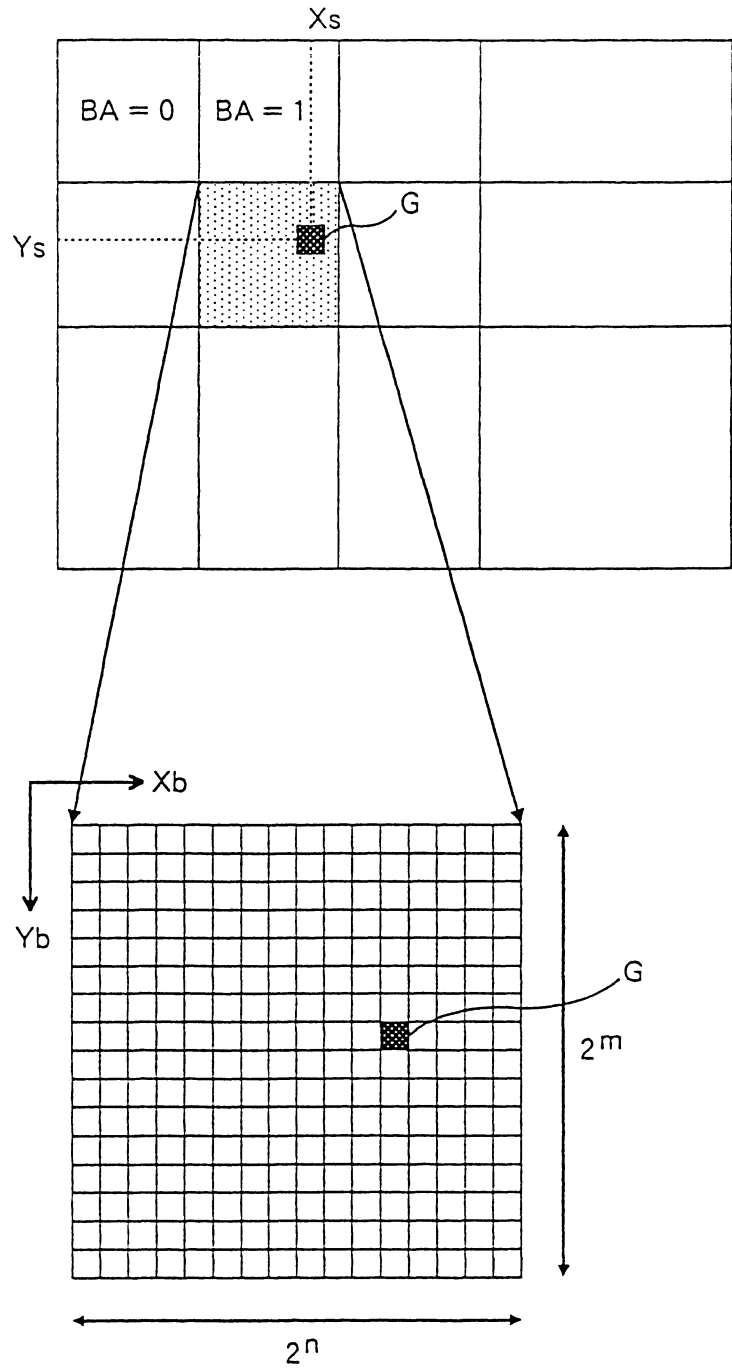


圖3

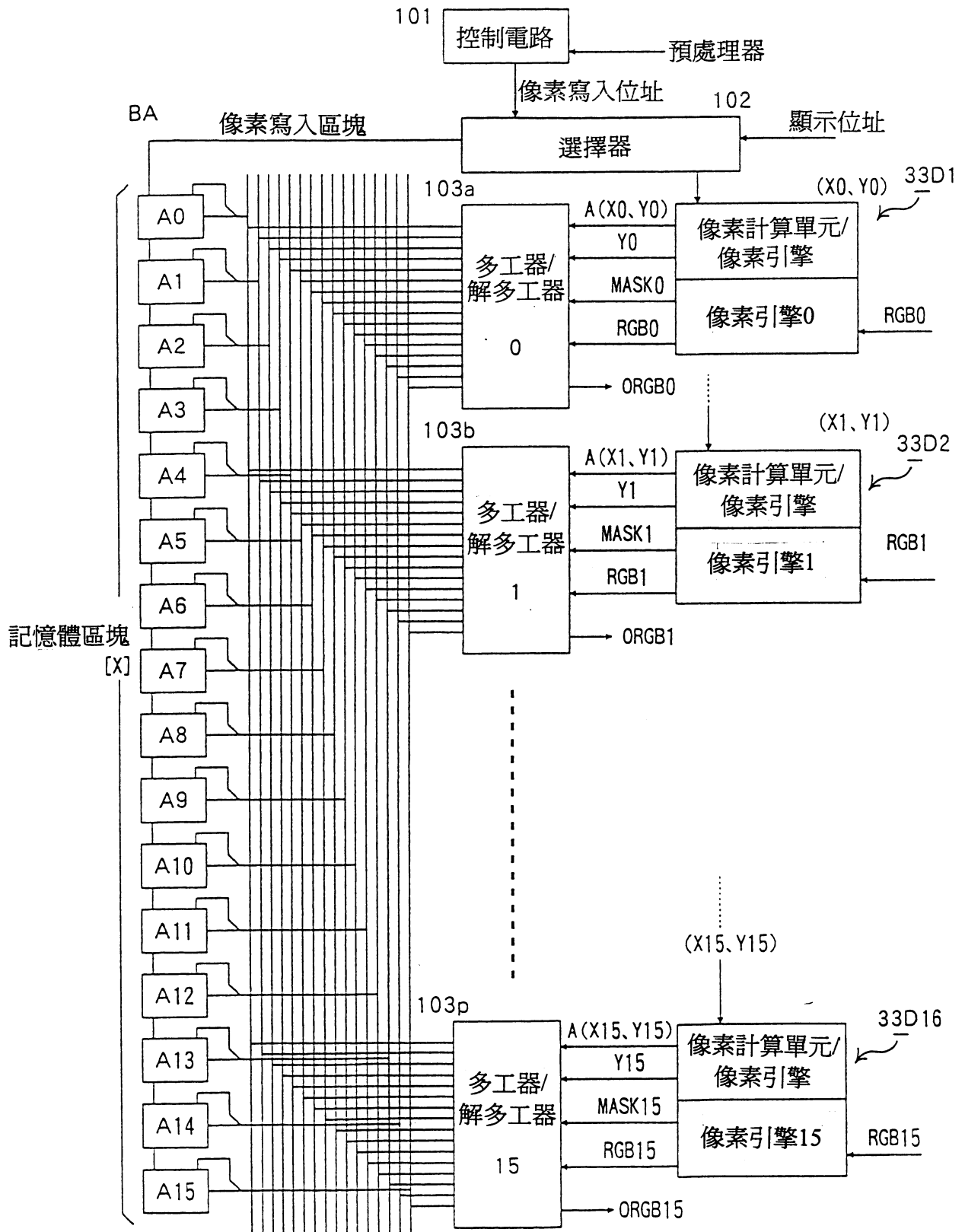


圖4

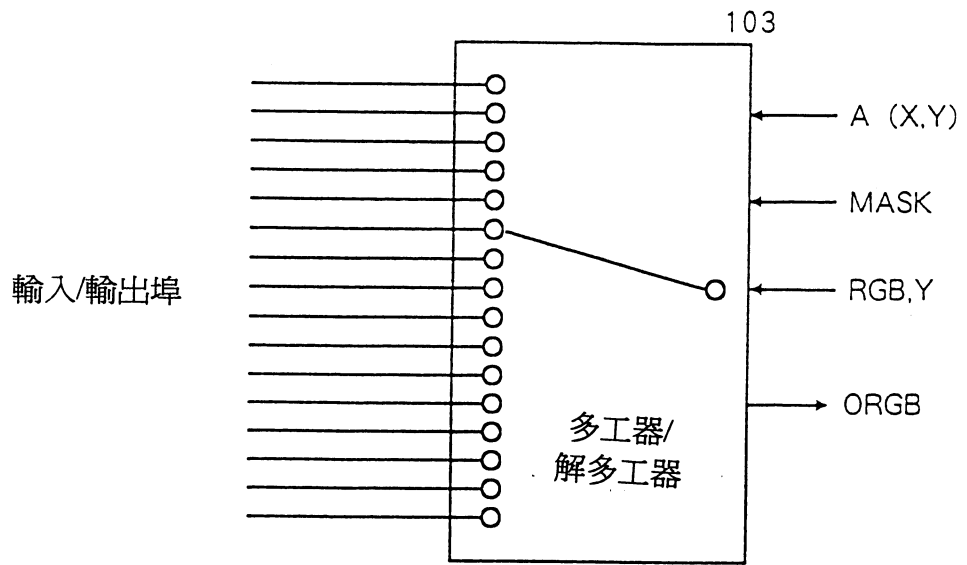


圖5

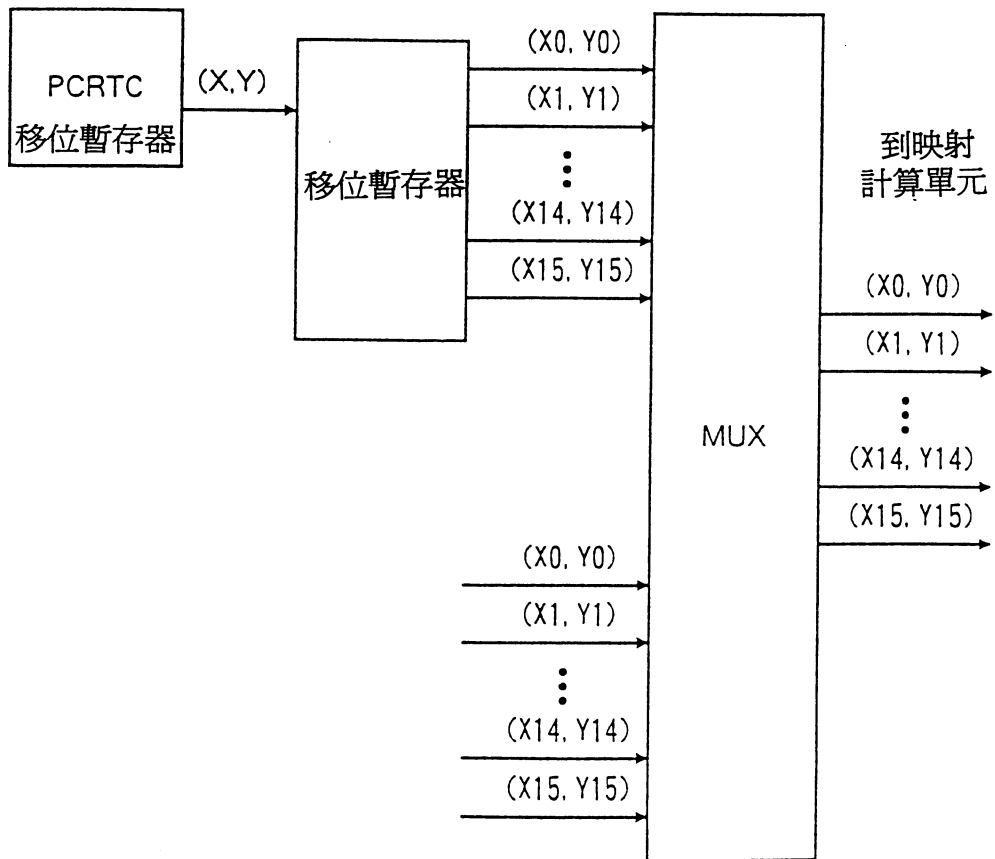


圖6

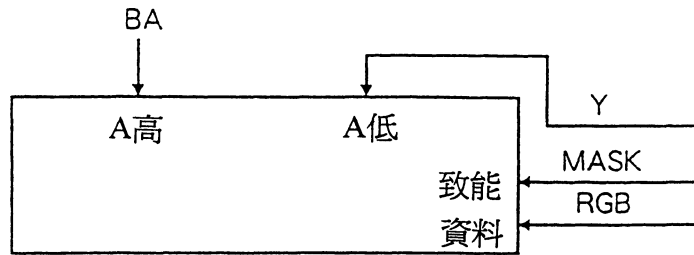


圖 7

A0	A1	A2	A3	A4	A5	A6	A7	A0	A1	A2	A3	A4	A5	A6	A7
A8	A9	A10	A11	A12	A13	A14	A15	A8	A9	A10	A11	A12	A13	A14	A15
A0	A1	A2	A3	A4	A5	A6	A7								
A8	A9	A10	A11	A12	A13	A14	A15								

圖8A

0	0	0	0	0	0	0	0	1	1	1	1	1	1	1	1
0	0	0	0	0	0	0	0	1	1	1	1	1	1	1	1
2	2	2	2	2	2	2	2								
2	2	2	2	2	2	2	2								

圖8B

A0	A1	A2	A3	A4	A5	A6	A7	A8	A9	A10	A11	A12	A13	A14	A15
A8	A9	A10	A11	A12	A13	A14	A15	A0	A1	A2	A3	A4	A5	A6	A7

圖9A

0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1
2	2	2	2	2	2	2	2	2	2	2	2	2	2	2	2
3										
4											
5	.	.	.												
6	.	.													
7	.														

圖9B

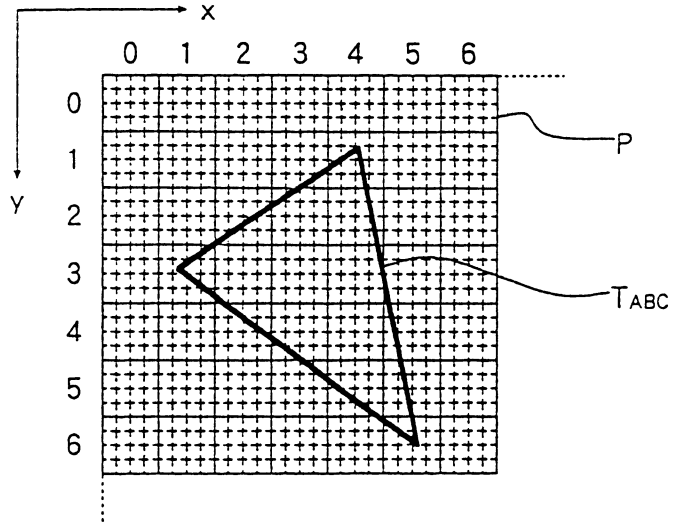


圖 10

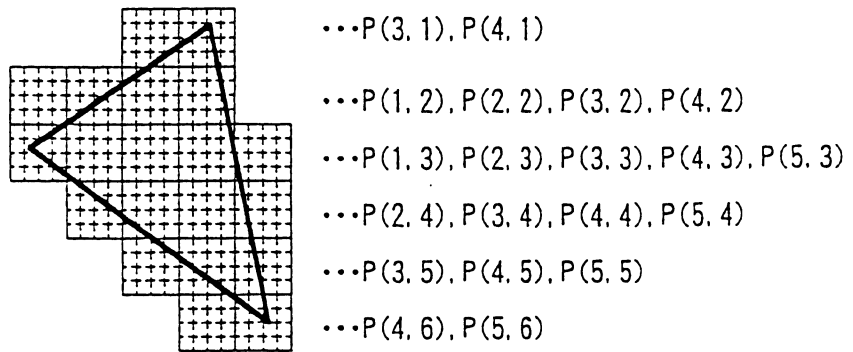


圖 11

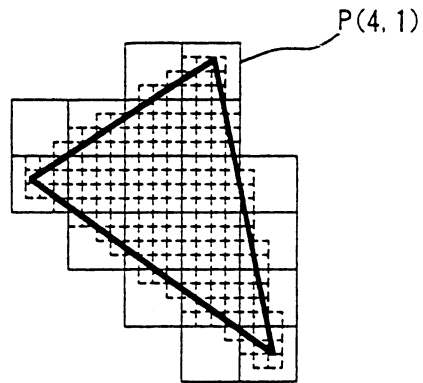


圖 12

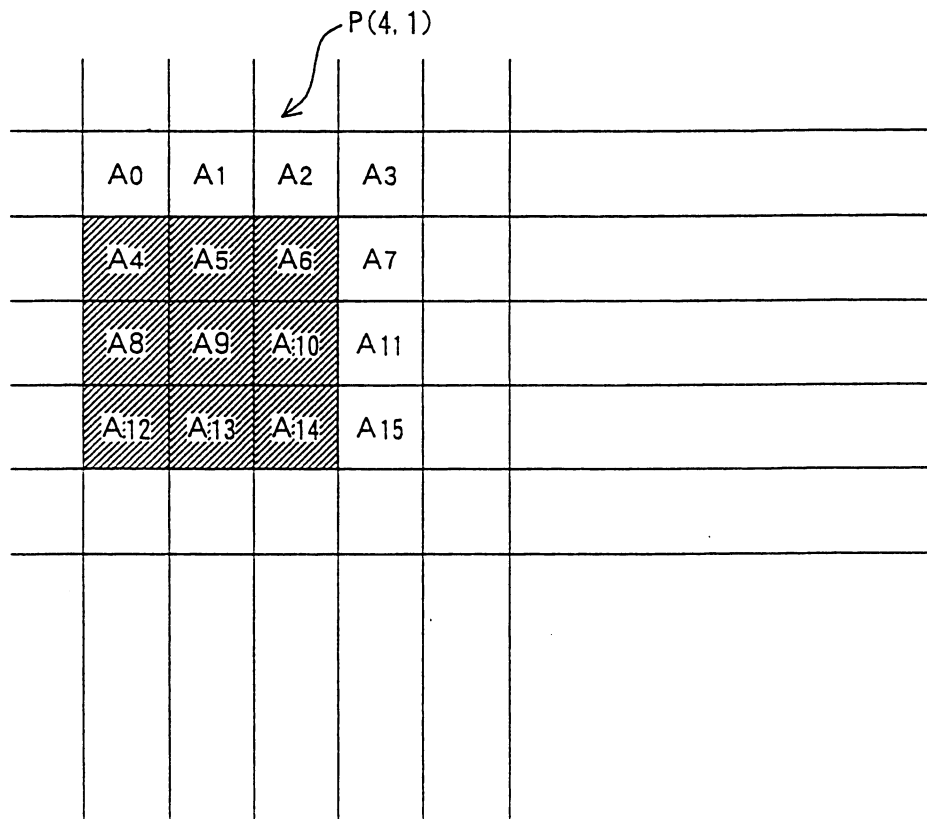


圖 13

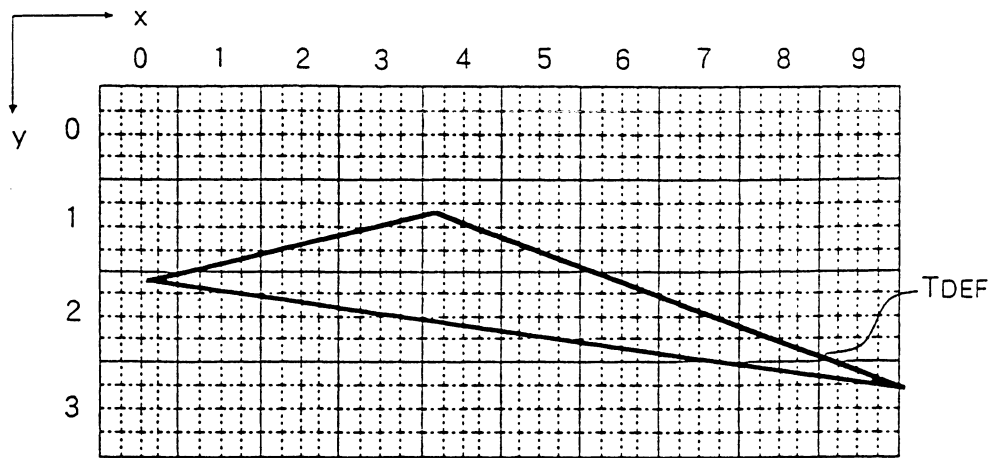


圖 14

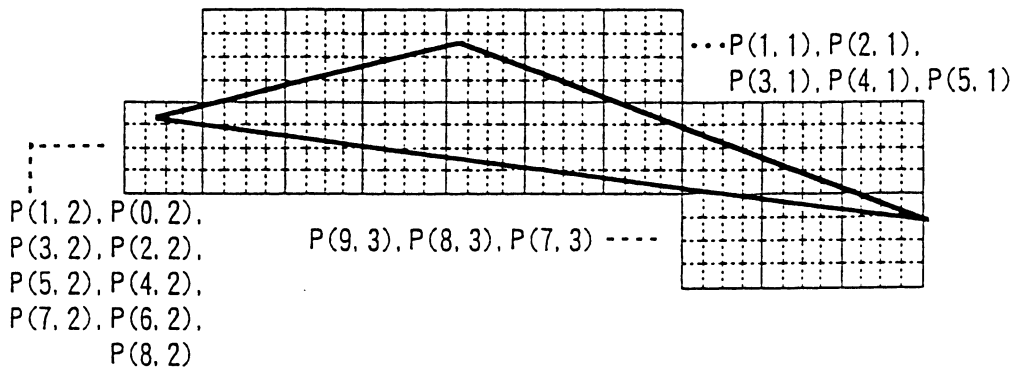


圖 15

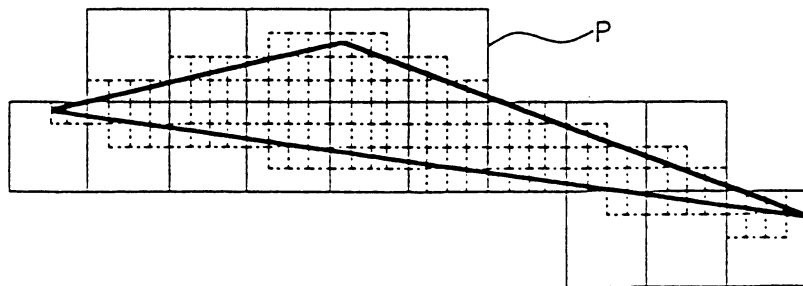


圖 16

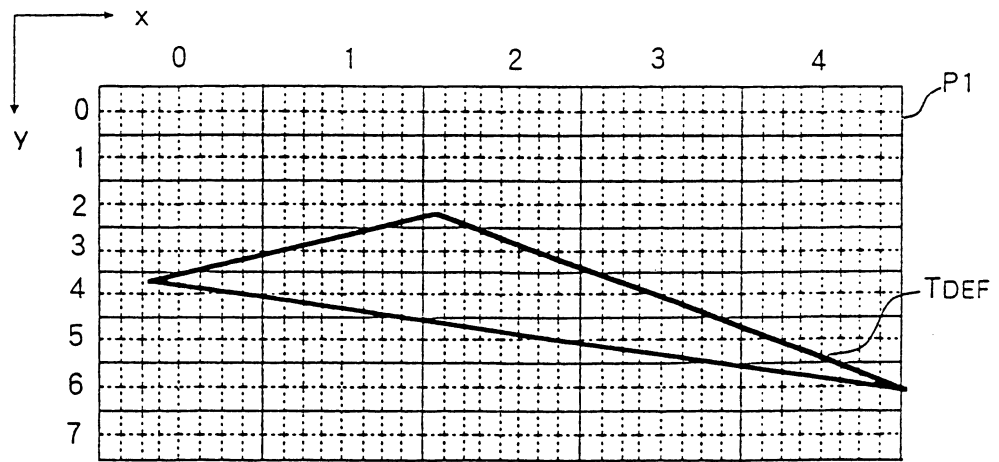


圖 17

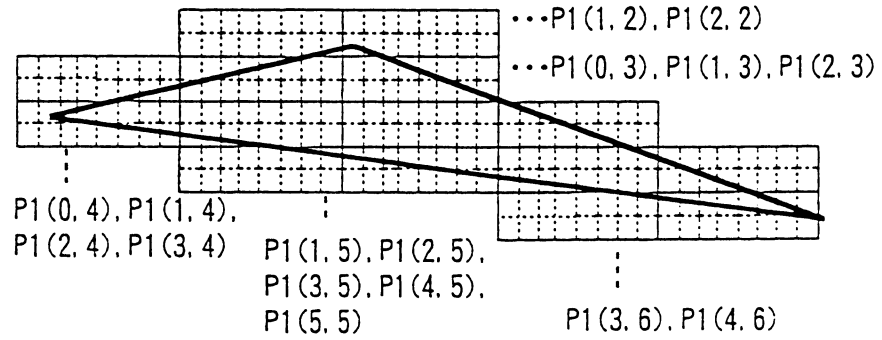


圖 18

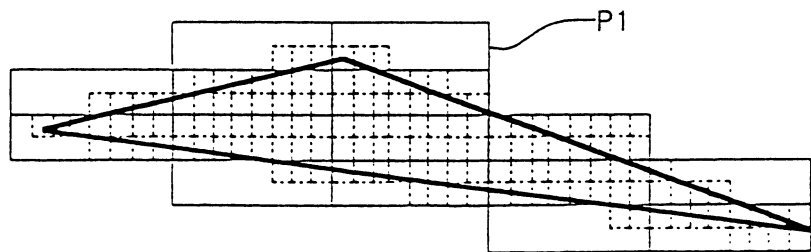


圖 19

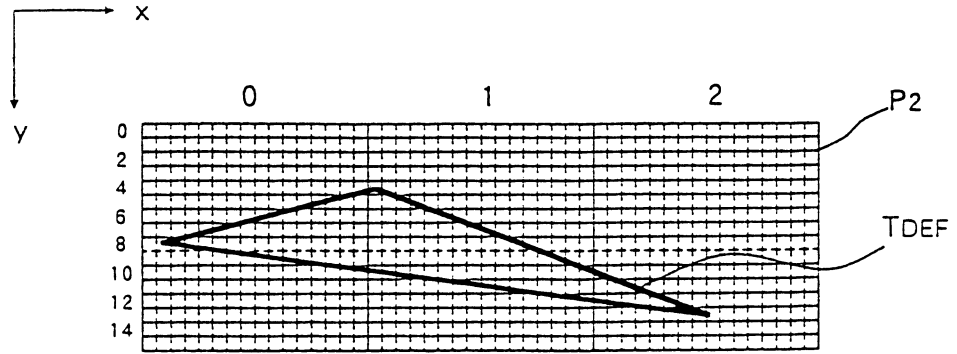


圖20

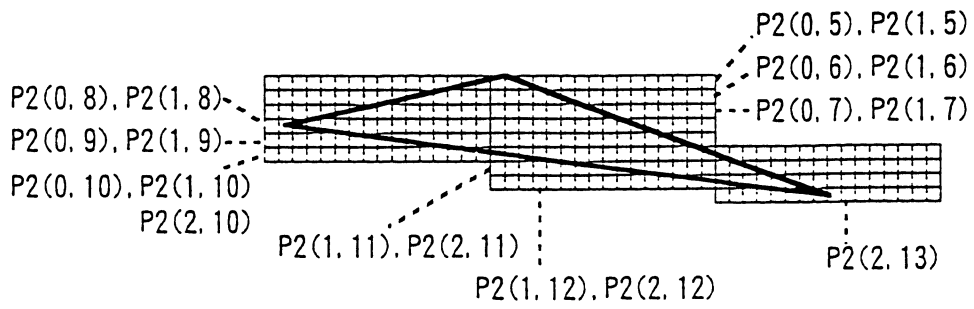


圖21

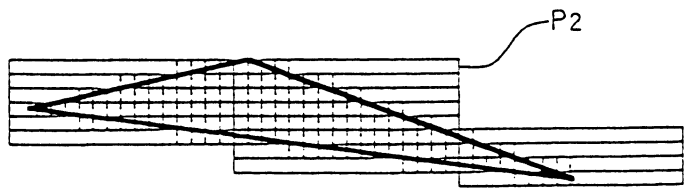


圖22

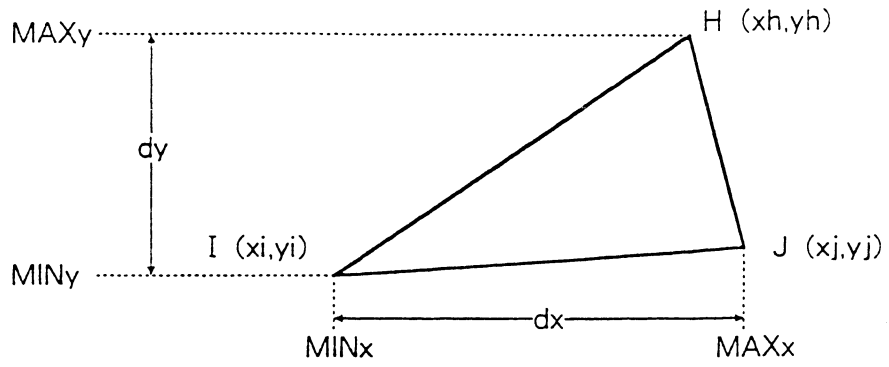


圖23

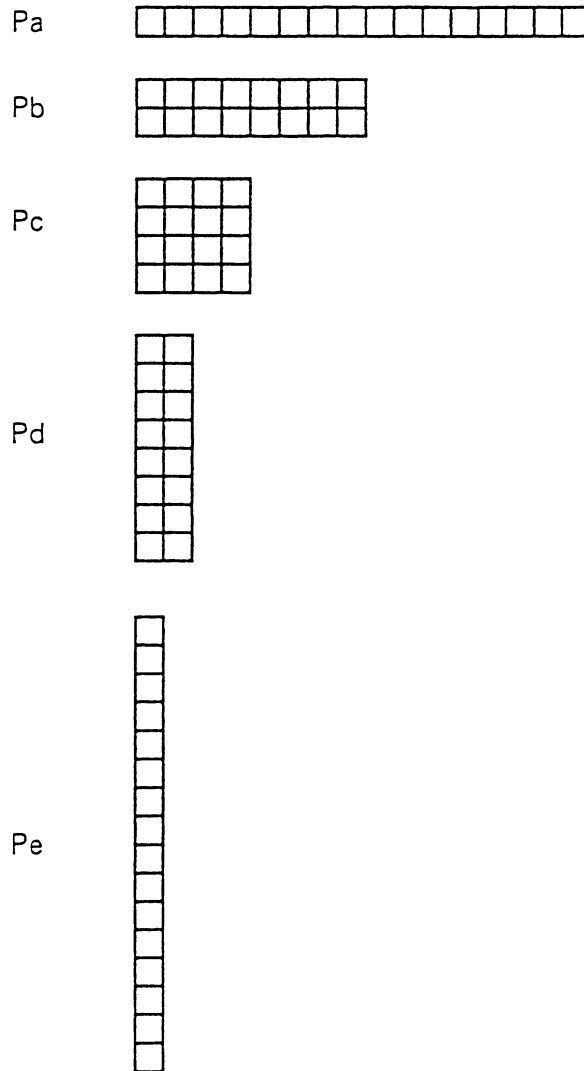


圖24

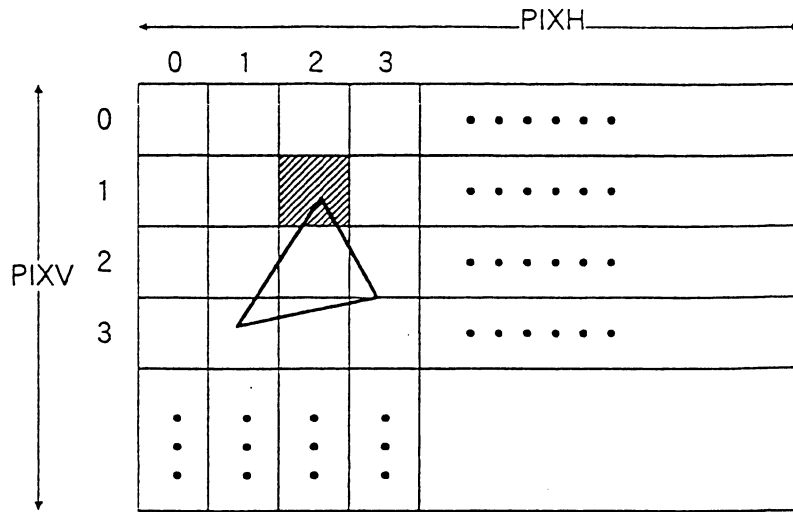


圖 25A

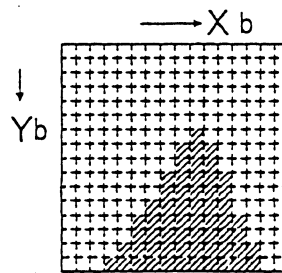


圖 25B

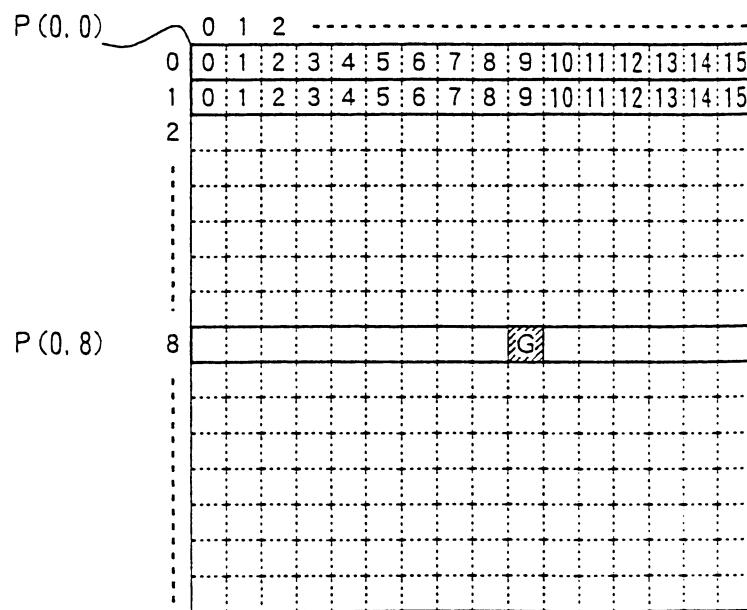


圖 26

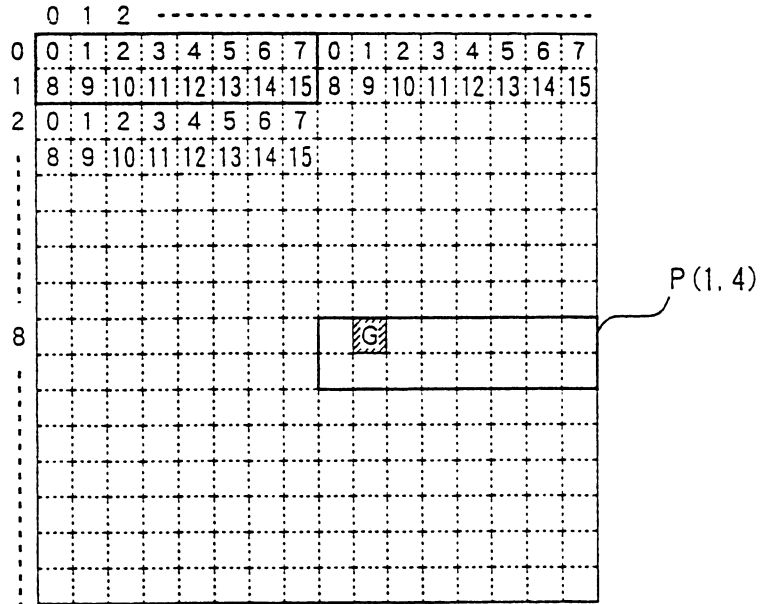


圖 27

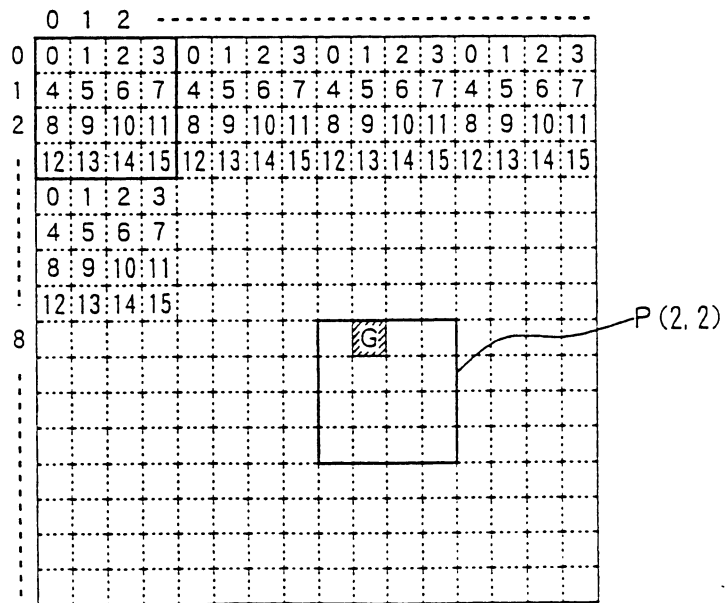


圖 28

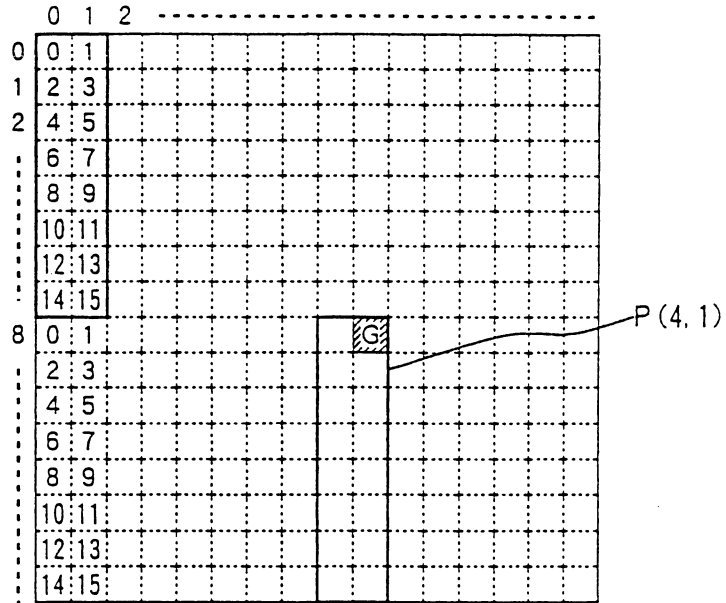


圖 29

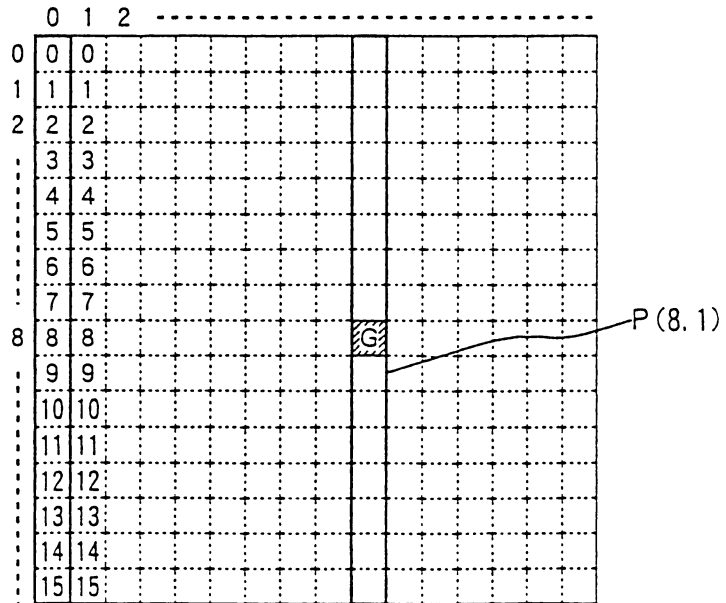


圖 30

	0	1	2	-----			I4			I1			-----			
0	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15
1	8	9	10	11	12	13	14	15	0	1	2	3	4	5	6	7
2	4	5	6	7	0	1	2	3	12	13	14	15	8	9	10	11
⋮	12	13	14	15	8	9	10	11	4	5	6	7	0	1	2	3
⋮	2	3	0	1	6	7	4	5	10	11	8	9	14	15	12	13
⋮	10	11	8	9	14	15	12	13	2	3	0	1	6	7	4	5
⋮	6	7	4	5	2	3	0	1	14	15	12	13	10	11	8	9
⋮	14	15	12	13	10	11	8	9	6	7	4	5	2	3	0	1
8	1	0	3	2	5	4	7	6	9	8	11	10	13	12	15	14
⋮	9	8	11	10	13	12	15	14	1	0	3	2	5	4	7	6
⋮	5	4	7	6	1	0	3	2	13	12	15	14	9	8	11	10
⋮	13	12	15	14	9	8	11	10	5	4	7	6	1	0	3	2
⋮	3	2	1	0	7	6	5	4	11	10	9	8	15	14	13	12
⋮	11	10	9	8	15	14	13	12	3	2	1	0	7	6	5	4
⋮	7	6	5	4	3	2	1	0	15	14	13	12	11	10	9	8
⋮	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
	I2			I3						I5						

圖31

94. 7. 08
年 月 日修(正)正替換頁

像在一較慢繪圖速度會較慢顯示。若要提高顯示速度，具可高速存取的大容量的記憶體可使用。然而，此記憶體是昂貴，且會導致娛樂裝置產品價格的提高。

本發明的達成是與上述環境有關。本發明的一目的是要提供改良機構，以允許即使未使用可高速存取記憶體時能以高速度存取記憶體。

發明內容

本發明可提供一記憶體存取裝置、一記憶體存取控制方法、與一半導體裝置、一電腦程式及一記錄媒體，以便在電腦上用來實施記憶體存取裝置。

本發明的一記憶體存取裝置是一記憶體存取裝置，以存取從不同交錯圖案之一來存取記憶體，記憶體具有矩陣形式配置的複數個記憶體片段，其包含：圖案選擇裝置，用以選取用於存取的交錯圖案；及片段存取裝置，用以同時存取複數個記憶體片段，該等複數個記憶體片段是指定給選取的交錯圖案，而無須改變記憶體片段的位址；片段存取裝置，其是使用一記憶體片段配置，其中該記憶體片段是不與在選取交錯圖案的其他記憶體片段重疊，而不管交錯圖案是否由圖案選擇裝置選取。

隨著此記憶體存取裝置，即使當某交錯圖案是取代另一交錯圖案使用是不需要改變位址。單一存取可完成對記憶體的存取。因此，存取速度可提高，而無須使用高速存取的記憶體。

在此使用的術語“存取”包括寫及讀取資料的記憶體存取

記憶體區塊的像素片段與配置的記憶體排列之間的關係。存取
的記憶體排列是根據此表來決定。

本發明的半導體裝置是安裝在適於存取記憶體的電腦上
的半導體裝置，記憶體具有矩陣形式配置的記憶體片段，
半導體裝置是建構成使電腦建立：圖案選擇裝置，以選取
用於存取的一交錯圖案；片段存取裝置，用以同時存取對
應選擇交錯圖案的複數個記憶體片段及操作電腦，以致於
記憶體存取可經由配置給片段存取裝置而從不同交錯圖案
之一來達成，而無須改變記憶體片段的位址，一記憶體片
段是不與在選擇交錯圖案的其他記憶體片段重疊，而不管
是否選取交錯圖案。

本發明的一存取控制方法是用以控制存取經由一電腦所
執行記憶體之方法，存取可從不同交錯圖案之一來達成，
記憶體具有矩陣形式配置的複數個記憶體片段，該方法包
含指定存取可同時達成的複數個記憶體片段的步驟，以致
於相同記憶體片段不會在交錯圖案中重疊，而不管是否選
取交錯圖案；選取用於存取的交錯圖案；及同時存取配置
給選取交錯圖案的複數個記憶體片段，而無須改變他們的
位址。

本發明的一電腦程式是將一電腦當作本發明的記憶體存
取裝置操作的一電腦程式。本發明的一記錄媒體是記錄此
一電腦程式之電腦可讀記錄媒體。

實施方式

本發明的一較佳具體實施例是在下面描述。

和 n 的值可以是 $m \leq n$ 或 $m > n$ ，其是因訊框緩衝器 18 根據的標準而定。當 $m = n = 4$ 時，記憶體區塊包含 256 個正方形像素片段。

每個像素片段是以 $X_b = X_s \bmod 2^n$ 和 $Y_b = Y_s \bmod 2^m$ 指定，其中當 Y_b 表示在圖 3 的欄位址時， X_b 可表示列位址。

在訊框緩衝 18 的記憶體區塊是對應顯示螢幕的顯示片段。從圖可看出在某像素片段的一像素 G 位置可根據螢幕座標 (X_s, Y_s) 來決定。上述影像資料是在此像素片段中寫入像素的組合所形成。

預處理器 32 是根據影像顯示命令來執行用以產生一多角形的處理，其中該影像顯示命令是經由封包引擎 31 而從主匯流排 1 接收。此外，預處理器 32 是以一預定方式來預先處理多角形，以產生有關多角形頂點座標的資訊、交錯處理的控制資訊、與繪圖引擎 33 所需的其他資料。

經由預處理器 32 提供的預先處理是如下所述。首先，預處理器 32 可產生多角形頂點的以位址資訊為主之座標與結構座標。此具體實施例的多角形頂點座標是在 $[(X_0, Y_0), (X_1, Y_1), (X_2, Y_2)]$ ，而結構座標是在 $[(U_0, V_0), (U_1, V_1), (U_2, V_2)]$ 。位址資訊是用於展望在多角形上放置的結構，且該結構是由數量 N 的結構引擎 33B1、33B2、...、33BN 處理。預處理器 32 然後透過使用一多角形邊緣斜面、一結構位址斜面、與多角形的區域而將下述一圖形映射的選擇資訊重新產生。在此具體實施例中，多角形邊緣斜面是 $[(X_1 - X_0) / (Y_1 - Y_0), (X_2 - X_0) / (Y_2 - Y_0), (X_1 - X_2) / (Y_1 - Y_2)]$ ，且結構位

94
年 月 日修(改)正替換頁

射與圖形映射的多角形是經由第一匯流排開關器 33C 而傳送給數量 M 的像素引擎 33D1、33D2、...、33DM。該等像素引擎 33D1、33D2、...、33DM 的每一者是平行執行例如已知為 Z 緩衝處理的各種不同種類影像處理，以提供一顯示影像的深度。像素引擎 33D1、33D2、...、33DM 然後會產生數量 M 的像素。每個像素依需要而經由第二匯流排開關器 33E 寫入訊框緩衝器 18。第二匯流排開關器 33E 是供應來自預處理器 32 的控制資訊，以供交錯處理。

(交錯處理)

從交錯圖案的一觀點，交錯處理是存取訊框緩衝器 18 的處理(在此具體實施例中，寫與讀取像素)。交錯處理是由繪圖引擎 33 執行。例如，若要寫入像素，適於實體多角形形狀的兩或多個像素可同時寫入訊框緩衝器 18。

根據此具體實施例的交錯處理現將詳細描述。

為了方便，上述“m”和“n”是假設是“4”，即是，在訊框緩衝器 18 中的單一記憶體區塊具有接收 16×16 像素的能力，以顯示一部分實體影像。

首先，描述用以提供交錯處理及與訊框緩衝器 18 關係的第二匯流排開關器 33E 的範例建構。

如圖 4 所示，第二匯流排開關器 33E 包含一控制電路 101、一選擇器 102、與多工器/解多工器(以下，縮寫成“MUX/DMUXs” 103a、103b、...、103p)。控制電路 101 可根據來自預處理器 32 的一指令而產生像素寫入位址。選擇器 102 允許必要的像素引擎 33D1、33D2、33D3、...、33DM 使用

94. 7. 08
年 月 日修()正替換頁

從控制電路 101 供應的一像素寫入位址及從 PCRTC 34 供應的一顯示位址來操作(參考圖 2)。如何使用 MUX/DMUXs 的範例是在圖 5 顯示。

預處理器 32 與控制電路 101 是提供本發明的圖案選擇裝置。像素引擎 33D1 等、與選擇器 102 是用來提供片段存取裝置。

該等 MUX/DMUXs 103a、103b、...、103p 的每一者包含 16 個輸入/輸出埠，以允許選擇性存取在該等記憶體區塊 [1]、[2]、[X]、...、[L] 中的記憶體排列 A0 到 A15 (在圖 4 顯示範例的記憶體區塊)。

既然一顯示位址是在每個顯示時脈上從 PCRTC 34 產生，所以需要儲存供數個時脈的顯示位址，及允許同時存取訊框緩衝器 18，為了要顯示使用複數個顯示時脈提供的影像。隨的如圖 6 所示，第二匯流排開關器 33E 是將顯示位址 (在圖的“X、Y”描述) 儲存在一移位暫存器。當一預定數量的顯示位址儲存在移位暫存器時，一多工器 (MUX) 可從移位暫存器讀取顯示位址，及經由選擇器 102 而將他們產生。圖 6 的 MUX 是包括在選擇器 102 的元件。

請即參考圖 4，選擇器 102 可透過使用顯示位址與像素寫入位址來產生一區塊位址 BA，以啟動一隸屬的記憶體區塊。選擇器 102 亦產生記憶體位址 (X0、Y0 到 X15、Y15)，以用來選擇性啟動使用區塊位址 BA 指定的對應記憶體區塊的記憶體排列的像素引擎 33D1、33D2、33D3、...、33DM。

，如圖 8 顯示)達成，因為像素不能同時使用不同交錯圖案來存取。

此具體實施例是根據一預先決定的規則來決定在記憶體區塊與記憶體排列之間的關係，以提供一快速交錯處理，而不管選取的交錯圖案。一範例是在圖 31 顯示。

圖 31 顯示可同樣應用到交錯圖案 Pa 到 Pe 任一者的記憶體排列配置範例。在片段的數量是記憶體排列(1 到 15=A0 到 A15)的識別數值。透過以此方式配置記憶體排列，記憶體排列不會在單一交錯的圖案重疊，而不管該等交錯圖案 Pa 到 Pe 的那一者被使用。

在圖 31，使用交錯圖案 Pa 來同時存取的片段是如一區域 I1 表示。區域 I1 具有 16 個記憶體排列 A0 到 A15，且其配置是不彼此重疊。在包括使用交錯圖案 Pb 同時存取片段的區域 I2 中，16 個記憶體排列 A0 到 A15 是配置在沒有重疊的區域 I2。同樣地，在包括分別使用交錯圖案 Pc 到 Pe 同時存取區段的區域 I3 到 I5 中，16 個記憶體排列 A0 到 A15 是沒有重疊的配置。因此，即使當選取不同交錯圖案時，16 個像素可同時存取，以提供一有效率的交錯處理。

在此具體實施例中，記憶體區塊具有允許寫入 $2^4 \times 2^4$ 個像素的容量。16 個像素是使用單一交錯圖案來同時寫入。然而，本發明並未局限於此。 $2^m \times 2^n$ 個像素的記憶體排列配置是如下面範例的描述。

啟動記憶體排列的選擇資訊 A(X,Y) 是根據下列規則提供。

* 對於 $m \leq n$ 而言，它能以下列二進位系統表示，

對於 $Y = \Sigma 2^k \times j[k]$ 而言， $\Sigma 2^k \times j[n-1-k]$ 變成一“反轉 Y”，所以當 $Y=1000b$ 時，反轉 Y 便能以“0001b”表示。

因此， $A(9,8)=(1001b) \text{ xor } (0001b)=1000b=8$ 個保存。此符合具有在圖 31 的位址 $A(9,8)$ 像素 G 的記憶體排列的識別符號 (= 8:A8)。

針對所有記憶體排列重複上述計算，以決定選擇資訊 $A(X,Y)$ 。此會造成如圖 31 所示的表格。透過使用該表格，記憶體排列在所有交錯圖案是不重疊配置。第二匯流排開關器 33E 只需要決定要繪製的多角形形狀的交錯圖案。因此，交錯處理可更有效率執行。

上述機構可增加對記憶體存取速度。訊框緩衝器 18 不必由一高速度記憶體組成。處理速度的增加是不會犧牲成本。

在此具體實施例中，唯一與創作交錯處理可透過使用第二匯流排開關器 33E 來達成。然而，具有類似第二匯流排開關器 33E 功能的另一單元元件或裝置可用來達成在在此具體實施例的本發明。交錯處理能夠使用只有硬體元件、只透過軟體處理、或透過兩個組合來實施。

雖然上述是與有關像素在記憶體寫入的情況，但是本發明亦可透過使用顯示位址來取代上述像素寫入位址而用來讀取像素。

雖然上述是有關在娛樂裝置的影像處理，特別是，在顯示操作期間的影像記憶體存取，但是本發明並未局限於此影像記憶體的應用。本發明可運用在文字資料與其他資料

94 7 08
年 月 日 (X) 正替換頁

址；

圖 10 顯示如何存取在一訊框緩衝器繪出的一第一多角形邊界內部；

圖 11 是顯示於第一多角形存取的交錯圖案；

圖 12 描述當在第一多角形存取時所使用的一遮罩處理圖；

圖 13 顯示遮罩處理結果所決定存取的片段；

圖 14 描述在一訊框緩衝器的記憶體排列繪出的一第二多角形如何從 4×4 片段的交錯圖案觀點存取；

圖 15 顯示在第二多角形存取的交錯圖案，其中每個交錯圖案是由 4×4 片段組成；

圖 16 是從 4×4 片段的交錯圖案觀點而描述於第二多角形存取時所使用的一遮罩處理圖；

圖 17 是從 8×2 片段的交錯圖案觀點而描述如何在第二多角形存取；

圖 18 是從 8×2 片段的交錯圖案觀點而顯示當在第二多角形存取時所使用的交錯圖案；

圖 19 是從 8×2 的交錯圖案觀點而描述當在第二多角形存取時的遮罩處理圖；

圖 20 是從 16×1 片段的交錯圖案觀點而描述如何存取第二多角形；

圖 21 是從 16×1 片段的交錯圖案觀點而顯示當在第二多角形存取時所使用的交錯圖案；

圖 22 是從 16×1 片段的交錯圖案觀點而描述當在第二多角形存取時的遮罩處理；

圖 23 是描述於一訊框緩衝器繪出的一多角形外觀比計算圖；

圖 24 是顯示五個不同交錯圖案；

圖 25A 顯示一窗框與交錯圖案之間的關係；

圖 25B 是在圖 25A 的一方塊 (2,1) 的放大圖；

圖 26 描述當選取一交錯圖案 Pa 時所同時存取的片段 (16×1) 圖；

圖 27 描述當選取一交錯圖案 Pb 時所同時存取的片段 (8×2) 圖；

圖 28 描述當選取一交錯圖案 Pc 時所同時存取的片段 (4×4) 圖；

圖 29 描述當選取一交錯圖案 Pd 時所同時存取的片段 (2×8) 圖；

圖 30 描述當選取一交錯圖案 Pe 時所同時存取的片段 (1×16) 圖；

圖 31 顯示一表格的細節。

圖式代表符號說明

- | | |
|--------|------------|
| 13 | 動態記憶體存取控制器 |
| 11, 21 | 中央處理單元 |
| 17 | 幾何轉換引擎 |
| 12, 22 | 記憶體 |
| 14 | MPEG 解碼器 |
| 15 | GPU |
| 18 | 訊框緩衝器 |