

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2009-252889

(P2009-252889A)

(43) 公開日 平成21年10月29日(2009.10.29)

(51) Int.Cl.	F I	テーマコード (参考)
HO 1 L 27/06 (2006.01)	HO 1 L 27/06 I O 1 P	5 F 0 0 3
HO 1 L 21/822 (2006.01)	HO 1 L 27/04 H	5 F 0 3 8
HO 1 L 27/04 (2006.01)	HO 1 L 29/91 K	5 F 0 8 2
HO 1 L 29/861 (2006.01)	HO 1 L 29/91 C	
HO 1 L 21/331 (2006.01)	HO 1 L 29/72 P	

審査請求 未請求 請求項の数 6 O L (全 11 頁) 最終頁に続く

(21) 出願番号 特願2008-97152 (P2008-97152)  
 (22) 出願日 平成20年4月3日 (2008.4.3)

(71) 出願人 302062931  
 NECエレクトロニクス株式会社  
 神奈川県川崎市中原区下沼部1753番地  
 (74) 代理人 100110928  
 弁理士 速水 進治  
 (72) 発明者 曾根 努  
 神奈川県川崎市中原区下沼部1753番地  
 NECエレクトロニクス株式会社内  
 (72) 発明者 大西 修  
 神奈川県川崎市中原区下沼部1753番地  
 NECエレクトロニクス株式会社内  
 Fターム(参考) 5F003 BA92 BB01 BB05 BB90 BC01  
 BC08 BF03 BJ01 BJ12 BJ90  
 5F038 BH02 BH04 BH05 BH06 BH13  
 EZ13 EZ20

最終頁に続く

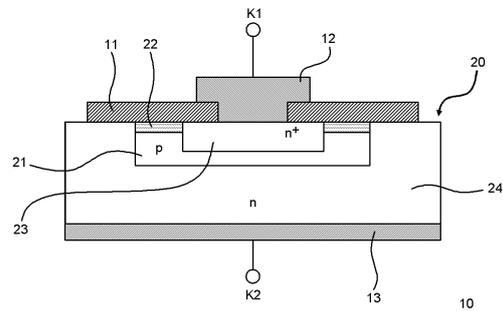
(54) 【発明の名称】 サージ保護素子

(57) 【要約】

【課題】周辺温度や使用環境に依らずに安定したブレークダウン電圧を与え得るサージ保護素子を提供する。

【解決手段】サージ保護素子10は、第1の導電型の不純物を含むベース領域21と、第2の導電型の不純物を含む第1半導体領域23と、第2の導電型と同じ導電型の不純物を含む第2半導体領域24と、この第2半導体領域24よりも低い不純物濃度を有する高抵抗領域22とを有する。第1半導体領域23はベース領域21の上面側で接合され、第2半導体領域24はベース領域21の下面側で接合されている。高抵抗領域22は、ベース領域21および第2半導体領域24の双方に電氣的に接続されている。

【選択図】 図1



**【特許請求の範囲】****【請求項 1】**

第 1 の導電型の不純物を含むベース領域と、

前記ベース領域と上面側で接合され、かつ前記第 1 の導電型とは異なる第 2 の導電型の不純物を含む第 1 半導体領域と、

前記ベース領域と下面側で接合され、かつ前記第 2 の導電型と同じ導電型の不純物を含む第 2 半導体領域と、

前記ベース領域および前記第 2 半導体領域の双方に電気的に接続され、前記第 2 の導電型と同じ導電型の不純物を含み、かつ前記第 2 半導体領域よりも低い不純物濃度を有する高抵抗領域と、

前記第 1 半導体領域と電気的に接続された第 1 電極端子と、

前記第 2 半導体領域と電気的に接続された第 2 電極端子と、

を有することを特徴とするサージ保護素子。

**【請求項 2】**

請求項 1 記載のサージ保護素子であって、前記高抵抗領域は、前記ベース領域、前記第 2 半導体領域および前記第 1 半導体領域のいずれにも電気的に接続されていることを特徴とするサージ保護素子。

**【請求項 3】**

請求項 1 または 2 記載のサージ保護素子であって、前記第 1 半導体領域、前記ベース領域および前記第 2 半導体領域は、直列接続されることによるバイポーラトランジスタ構造を有することを特徴とするサージ保護素子。

**【請求項 4】**

請求項 3 記載のサージ保護素子であって、

前記第 1 半導体領域、前記ベース領域および前記第 2 半導体領域は、半導体基板内に当該半導体基板の深さ方向に沿って順次形成されており、

前記第 1 半導体領域は、前記半導体基板の一方の主面近傍において前記ベース領域の一部に囲まれるように形成されており、

前記ベース領域の当該一部は、前記半導体基板の当該一方の主面近傍において前記第 2 半導体領域の一部に囲まれるように形成されており、

前記高抵抗領域は、前記半導体基板の当該一方の主面近傍において、前記ベース領域の当該一部に接合され、かつ前記第 1 半導体領域と前記第 2 半導体領域との間に形成されていることを特徴とするサージ保護素子。

**【請求項 5】**

請求項 3 記載のサージ保護素子であって、

前記第 2 電極端子と前記第 2 半導体領域との間に介在し、かつ前記第 2 の導電型と同じ導電型の不純物を含む半導体基板をさらに有し、

前記第 2 半導体領域は、前記半導体基板上にエピタキシャル成長されたエピタキシャル層内に形成されていることを特徴とするサージ保護素子。

**【請求項 6】**

請求項 5 記載のサージ保護素子であって、

前記第 1 半導体領域、前記ベース領域および前記第 2 半導体領域は、前記エピタキシャル層内に当該エピタキシャル層の深さ方向に沿って順次形成されており、

前記第 1 半導体領域は、前記エピタキシャル層の一方の主面近傍において前記ベース領域の一部に囲まれるように形成されており、

前記ベース領域の当該一部は、前記エピタキシャル層の当該一方の主面近傍において前記第 2 半導体領域の一部に囲まれるように形成されており、

前記高抵抗領域は、前記エピタキシャル層の当該一方の主面近傍において前記ベース領域の当該一部に接合され、かつ前記第 1 半導体領域と前記第 2 半導体領域との間に形成されていることを特徴とするサージ保護素子。

**【発明の詳細な説明】**

10

20

30

40

50

## 【技術分野】

## 【0001】

本発明は、サージ電圧または異常電圧から電気回路を保護するサージ保護素子に関する。

## 【背景技術】

## 【0002】

サージ電圧（回路の耐圧レベルを超えた過電圧）や異常電圧（回路の正常動作に支障を生じさせるノイズ）から電気回路を保護するために、従来から、バリスタや定電圧ダイオード（ツェナーダイオード）などのサージ保護素子が使用されている。特に、近年の半導体装置の高集積化あるいは高密度実装により、半導体装置はサージ電圧や異常電圧の影響を受けやすい。一般にサージ保護素子は、通常電圧が電気回路に入力される時は電氣的に絶縁状態にあり、過電圧が電気回路に入力されると当該過電圧による発生電流を吸収するという特性を持つ。この種のサージ保護素子に関する先行技術文献としては、たとえば、特許文献1（特開2003-110119号公報）、特許文献2（特開2003-110120号公報）および特許文献3（特開2006-269790号公報）が挙げられる。

10

【特許文献1】特開2003-110119号公報

【特許文献2】特開2003-110120号公報

【特許文献3】特開2006-269790号公報

【特許文献4】米国特許出願公開第2003/071676号明細書（特許文献1, 2の対応米国特許出願公開公報）

20

## 【発明の開示】

## 【発明が解決しようとする課題】

## 【0003】

特許文献1に開示されるサージ保護素子は、npn型バイポーラトランジスタ構造を有しており、当該バイポーラトランジスタ構造のベース領域が電氣的にフローティング状態（浮遊状態）にある。それ故、サージ保護素子のブレイクダウン電圧（降伏電圧）が、周辺温度や使用環境（たとえば、近くにノイズ発生源がある環境）によって変動し得、これにより、ベース領域の電位が変動して予期せぬタイミングでサージ保護素子が誤動作するおそれがある。また、一般に、サージ保護素子は、保護膜をなす樹脂で封止されている。しかしながら、樹脂で封止されたサージ保護素子の表面に残留応力が発生し、この残留応力によりストレスを受けてサージ保護素子のブレイクダウン電圧が変動することがある。さらに、樹脂中の可動イオンの付着や、温度、湿度、金属汚染、衝撃および振動などの外的要因によりサージ保護素子のブレイクダウン電圧の変動が起こり得る。

30

## 【0004】

上記に鑑みて、本発明は、周辺温度や使用環境に依らずに安定したブレイクダウン電圧を与え得るサージ保護素子を提供するものである。

## 【課題を解決するための手段】

## 【0005】

本発明によれば、第1の導電型の不純物を含むベース領域と、前記ベース領域の上面側で接合され、かつ前記第1の導電型とは異なる第2の導電型の不純物を含む第1半導体領域と、前記ベース領域の下面側で接合され、かつ前記第2の導電型と同じ導電型の不純物を含む第2半導体領域と、前記ベース領域および前記第2半導体領域の双方に電氣的に接続され、前記第2の導電型と同じ導電型の不純物を含み、かつ前記第2半導体領域よりも低い不純物濃度を有する高抵抗領域と、前記第1半導体領域と電氣的に接続された第1電極端子と、前記第2半導体領域と電氣的に接続された第2電極端子と、からなるサージ保護素子が提供される。

40

## 【発明の効果】

## 【0006】

前述の通り、本発明によるサージ保護素子は、第1半導体領域およびベース領域からな

50

るpn接合型（またはnp接合型）ダイオード素子と、第2半導体領域およびベース領域からなるpn接合型（またはnp接合型）ダイオード素子とを有している。また、ベース領域と第2半導体領域とを電氣的に接続する高抵抗領域が形成されている。この高抵抗領域に微少電流が流れることによりベース領域の電位の変動が抑制され、ブレイクダウン電圧の安定化が可能になる。

【発明を実施するための最良の形態】

【0007】

以下、本発明の種々の実施の形態について図面を参照しつつ説明する。なお、すべての図面において同一符号を付された構成要素は同一構成および同一機能を有するので、その詳細な説明は重複しないように適宜省略される。

10

【0008】

（第1の実施の形態）

図1は、本発明の第1の実施の形態によるサージ保護素子10の断面構造を概略的に示す図である。図1に例示されるように、本発明によるサージ保護素子10は、第1の導電型（p型）の不純物を含むベース領域（p型拡散領域）21と、前記第1の導電型とは異なる第2の導電型（n<sup>+</sup>型）の不純物を含む第1半導体領域（n<sup>+</sup>型拡散領域）23と、第2の導電型と同じ導電型（n型）の不純物を含む第2半導体領域（n型拡散領域）24と、前記第2の導電型と同じ導電型（n<sup>-</sup>型）の不純物を含む高抵抗領域22とを有する。ベース領域21は、その上面側で第1半導体領域23と接合され、その下面側で第2半導体領域24と接合されている。

20

【0009】

高抵抗領域22は、ベース領域21、第1半導体領域23および第2半導体領域24のいずれとも電氣的に接続され、第2の導電型（n<sup>+</sup>型）と同じ導電型の不純物を含み、かつ第2半導体領域24よりも低い不純物濃度を有している。サージ保護素子10は、第1半導体領域23と電氣的に接続された第1電極端子12と、第2半導体領域24と電氣的に接続された第2電極端子13とを有する。

【0010】

シリコン基板20の中には、n<sup>+</sup>型拡散領域23、ベース領域21およびn型拡散領域24が当該シリコン基板20の深さ方向に沿って順次形成されている。ベース領域21は、n型拡散領域24に囲まれており、n<sup>+</sup>型拡散領域23は、n型拡散領域24と分離されるようにこのベース領域21に囲まれている。ベース領域21の上面視形状は、たとえば、中空四角形状、中空多角形状あるいは環状であればよい。n<sup>+</sup>型拡散領域23の上面視形状は、たとえば、四角形状、多角形状あるいは円形状であればよい。

30

【0011】

サージ保護素子10の特性を安定化させる観点からは、ベース領域21の厚み（すなわち、n型拡散領域24とn<sup>+</sup>型拡散領域23との間の距離）は、全体的に均一であることが望ましい。

【0012】

また、高抵抗領域22は、ベース領域21、n<sup>+</sup>型拡散領域23およびn型拡散領域24のいずれの領域とも電氣的に接続されるように形成されているが、これに限るものではない。後述するように、高抵抗領域22が、n<sup>+</sup>型拡散領域23に接続されずに、ベース領域21とn型拡散領域24との双方にのみ接続される形態もあり得る。n<sup>-</sup>型高抵抗領域22は、ベース領域21の上部と接合し、かつ、絶縁膜11とn型拡散領域24とn<sup>+</sup>型拡散領域23とで挟まれた領域に形成されている。このベース領域21の上面視形状は、たとえば、中空四角形状、中空多角形状あるいは環状であればよい。n<sup>+</sup>型拡散領域23は、第1電極端子（第1カソード電極）12を介して第1外部端子K1に接続され、第2半導体領域24は、第2電極端子（第2カソード電極）13を介して第2外部端子K2に接続されている。

40

【0013】

n<sup>+</sup>型拡散領域23、ベース領域21およびn型拡散領域24は直列的に接続されてお

50

り、これにより  $n p n$  型バイポーラトランジスタ構造を構成する。図 2 は、図 1 のサージ保護素子 10 の等価回路を示す図である。この等価回路は、2 個のダイオード素子  $D 1$  ,  $D 2$  と、2 個の抵抗素子  $R 1$  ,  $R 2$  と、寄生ダイオード  $D 3$  とを含む。一方のダイオード素子  $D 1$  は、 $p$  型拡散領域 2 1 と  $n^+$  型拡散領域 2 3 との  $p n$  接合により形成されるものであり、他方のダイオード素子  $D 2$  は、 $p$  型拡散領域 2 1 と  $n$  型拡散領域 2 4 との  $p n$  接合により形成されるものである。よって、これらダイオード素子  $D 1$  ,  $D 2$  により、いわゆる双方向性ダイオードが構成される。また、 $p$  型拡散領域 2 1 と高抵抗領域 2 2 との  $p n$  接合により寄生ダイオード  $D 3$  が形成される。図 2 に示されるように、この寄生ダイオード  $D 3$  のアノードは、ダイオード素子  $D 1$  のアノードとダイオード素子  $D 2$  のアノードとに接続されている。

10

## 【0014】

図 2 の等価回路に示されるように、ダイオード素子  $D 1$  のカソードと寄生ダイオード  $D 3$  のカソードとの間には抵抗素子  $R 1$  が形成されている。ダイオード素子  $D 2$  のカソードと寄生ダイオード  $D 3$  のカソードの間にも抵抗素子  $R 2$  が形成されている。抵抗素子  $R 1$  は、高抵抗領域 2 2 のうち  $p$  型拡散領域 2 1 と  $n^+$  型拡散領域 2 3 とを電氣的に接続する部分に相当する。抵抗素子  $R 2$  は、高抵抗領域 2 2 のうち  $p$  型拡散領域 2 1 と  $n$  型拡散領域 2 4 とを電氣的に接続する部分に相当する。そして、ダイオード素子  $D 1$  ,  $D 2$  間の電位がベース領域 2 1 の電位  $V_B$  に相当する。

## 【0015】

上記高抵抗領域 2 2 には微小電流を流すことができるので、ベース領域 2 1 の電位  $V_B$  の変動を抑制することが可能となる。図 3 は、第 2 外部端子  $K 2$  に一定の基準電位（接地電位）を印加し、第 1 外部端子  $K 1$  に正電圧を印加した場合の、双方向性ダイオードの電流 - 電圧特性（ $I - V$  特性）の一部を概略的に示すグラフである。第 1 外部端子  $K 1$  にブレイクダウン電圧  $V_{B0}$  を超える過電圧が印加されたとき、ダイオード素子  $D 1$  がブレイクダウン（降伏）する。これにより、サージ保護素子 10 が動作して第 1 外部端子  $K 1$  と第 2 外部端子  $K 2$  間に急激に大きな電流が流れる。グラフ中の実線で示されるようにブレイクダウン電圧  $V_{B0}$  は、周辺環境に関わらず、略一定に維持されて安定となる。仮に、高抵抗領域 2 2 が形成されていないとすれば、図 3 の破線で示されるようにブレイクダウン電圧  $V_{B0}$  は変動するので、予期せぬタイミングでサージ保護素子 10 が誤動作するおそれがある。

20

30

## 【0016】

上記  $n^+$  型拡散領域 2 3、ベース領域 2 1 および  $n$  型拡散領域 2 4 は、同一のシリコン基板 2 0 内に当該シリコン基板 2 0 の深さ方向に沿って順次形成されている。 $p$  型拡散領域 2 1 は、たとえばイオン注入により、 $n$  型不純物を含むシリコン基板 2 0 にボロンなどの  $p$  型不純物をマスクを用いて選択的に導入して形成される。 $p$  型拡散領域 2 1 をイオン注入により形成する場合は、たとえば、 $50 \text{ KeV}$  程度のビームエネルギーおよび約  $1 \times 10^{13} \sim 1 \times 10^{14}$  個 /  $\text{cm}^2$  のドーズ量でボロンをイオン注入すればよい。このように  $p$  型拡散領域が形成されたシリコン基板 2 0 の比較的浅い領域に、たとえば拡散法により、 $1000$  程度の温度条件で、リンやヒ素などの  $n$  型不純物を選択的に導入することによって高濃度の  $n^+$  型拡散領域 2 3 が形成される。この結果、シリコン基板 2 0 の一方の主面近傍において、 $p$  型拡散領域 2 1 は  $n$  型拡散領域 2 4 に囲まれるように分布し、かつ、 $n^+$  型拡散領域 2 3 は  $p$  型拡散領域 2 1 に囲まれるように分布する。

40

## 【0017】

高抵抗領域 2 2 は、たとえばイオン注入によりリンなどの  $n$  型不純物を全面にあるいはマスクを用いて選択的にシリコン基板 2 0 に導入することにより、 $p$  型ベース領域 2 1 の外側部分（リング部分）の上方表面付近に形成される。 $1 \text{ M} \sim$  数  $\text{M}$  程度の高抵抗領域 2 2 が形成されればよい。高抵抗領域 2 2 をイオン注入により形成する場合は、たとえば、 $50 \text{ KeV}$  程度のビームエネルギーおよび約  $1 \times 10^{13}$  個 /  $\text{cm}^2$  のドーズ量でリンをイオン注入すればよい。ベース電位  $V_B$  を安定化させる観点からは、 $n$  型高抵抗領域 2 2 の不純物濃度は、 $n^+$  型拡散領域 2 3 および  $n$  型拡散領域 2 4 のそれよりも十分に低

50

いことが好ましい。たとえば、 $n^+$ 型拡散領域23の不純物濃度が $1 \times 10^{17} \text{ cm}^{-3}$  ~  $1 \times 10^{20} \text{ cm}^{-3}$ の範囲内にあり、 $p$ 型ベース領域21の不純物濃度が $1 \times 10^{14} \text{ cm}^{-3}$  ~  $1 \times 10^{15} \text{ cm}^{-3}$ の範囲内にあるとき、 $n^-$ 型高抵抗領域22の不純物濃度は、 $1 \times 10^{12} \text{ cm}^{-3}$  ~  $1 \times 10^{14} \text{ cm}^{-3}$ の範囲内にあることが望ましい。

#### 【0018】

高抵抗領域22の上にはシリコン酸化膜などの絶縁膜11がパターンニング形成されている。絶縁膜11は、 $n^+$ 型拡散領域23をシリコン基板20の表面で露出させる開口部を有している。この開口部において、アルミニウムなどの金属からなる第1カソード電極12が $n^+$ 型拡散領域23に電氣的に接触するように設けられている。一方、シリコン基板20の裏面側では、金属からなる第2カソード電極13が $n$ 型拡散領域24に電氣的に接

10

#### 【0019】

上記第1の実施の形態であるサージ保護素子10が奏する効果を以下に説明する。

#### 【0020】

サージ保護素子10は、保護膜を構成する樹脂(図示せず)により封止されている。この樹脂の中に金属などの可動イオンが含まれていたり、外部から可動イオンが侵入したりすると、当該可動イオンが移動してベース領域21に達することがある。たとえば、第1外部端子K1と第2外部端子K2との間に印加された電圧に応じて、可動イオンは絶縁膜11とシリコン基板20との間の界面に沿って移動したり、 $n^+$ 型拡散領域23に侵入したりしてベース領域21に達し、ベース領域21の電位を不安定にすると考えられる。仮

20

#### 【0021】

一方、本実施形態のサージ保護素子10では、高抵抗領域22が、 $n^+$ 型拡散領域23と $n$ 型拡散領域24との間の電流経路(図2の抵抗素子R1および抵抗素子R2)を形成している。また、ベース領域21と高抵抗領域22の間には $pn$ 接合が存在し、寄生ダイオードD3を構成している。すなわち、この寄生ダイオードD3は、低濃度(たとえば、 $1 \times 10^{14} \sim 1 \times 10^{15} \text{ cm}^{-3}$ )のベース領域21と低濃度(たとえば、 $1 \times 10^{12} \sim 1 \times 10^{14} \text{ cm}^{-3}$ )の $n^-$ 型高抵抗領域22との間に形成されたダイオードであるため、寄生ダイオードD3の順方向降下電圧( $V_f$ )は、ダイオード素子D2の順方向降下電圧( $V_f$ )よりも小さく、これにより、寄生ダイオードD3にはリーク電流(微少電流)が流れやすい。したがって、サージ保護素子10では、高抵抗領域22にリーク電流が流れることによりベース領域21の電位変動が抑制される。それ故、ダイオード素子D1, D2からなる双方向性ダイオードのブレークダウン電圧 $V_{B0}$ が安定化するので、サージ保護素子10の誤動作防止が可能となる。

30

#### 【0022】

(第2の実施の形態)

次に、本発明に係る第2の実施の形態について説明する。図4は、第2の実施の形態であるサージ保護素子10Bの断面構造を概略的に示す図である。図4のサージ保護素子10Bは、高抵抗領域22Bが $n^+$ 型拡散領域23に接続されずに、 $p$ 型拡散領域21と $n$ 型拡散領域24との双方にのみ電氣的に接続される点を除いて、上記サージ保護素子10(図1)の構成と同じである。

40

#### 【0023】

高抵抗領域22Bは、たとえばイオン注入によりリンなどの $n$ 型不純物をマスクを用いて選択的にシリコン基板20に導入することにより、 $p$ 型ベース領域21の外側部分(リング部分)の上方表面付近に形成される。 $1M \sim$ 数 $M$ 程度の高抵抗領域22Bが形成されればよい。高抵抗領域22Bの具体的な製造工程や濃度条件は、第1の実施の形態の高抵抗領域22のそれらと同じである。

50

## 【0024】

図5は、図4のサージ保護素子10Bの等価回路を示す図である。この等価回路は、双方向性ダイオードを構成するダイオード素子D1、D2と、抵抗素子R2Bと、寄生ダイオードD3Bとを含む。p型拡散領域21と高抵抗領域22Bとのpn接合により寄生ダイオードD3Bが形成される。この寄生ダイオードD3Bのアノードは、ダイオード素子D1のアノードとダイオード素子D2のアノードとに接続されている。高抵抗領域22Bは、n<sup>+</sup>型拡散領域23に接続されないため、図5の等価回路は、図2に示した抵抗素子R1を有していない。

## 【0025】

本実施の形態のサージ保護素子10Bでも、高抵抗領域22Bに微小電流を流すことができるのでベース領域21の電位変動を抑制することができ、ダイオード素子D1、D2からなる双方向性ダイオードのブレークダウン電圧が安定化する。すなわち、ベース領域21と高抵抗領域22Bの間にはpn接合が存在し、寄生ダイオードD3Bを構成している。高抵抗領域22Bは、寄生ダイオードD3Bを介してベース領域21とn型拡散領域24との間の電流経路(図5の抵抗素子R2B)を形成する。この寄生ダイオードD3Bは、低濃度(たとえば、 $1 \times 10^{14} \sim 1 \times 10^{15} \text{ cm}^{-3}$ )のベース領域21と低濃度(たとえば、 $1 \times 10^{12} \sim 1 \times 10^{14} \text{ cm}^{-3}$ )のn<sup>-</sup>型高抵抗領域22Bとの間に形成されたダイオードであるため、寄生ダイオードD3Bの順方向降下電圧(Vf)は、ダイオード素子D2の順方向降下電圧(Vf)よりも小さく、これにより、寄生ダイオードD3にはリーク電流(微小電流)が流れやすい。したがって、サージ保護素子10Bでは、高抵抗領域22Bにリーク電流が流れることによりベース領域21の電位変動が抑制される。それ故、ダイオード素子D1、D2からなる双方向性ダイオードのブレークダウン電圧V<sub>B0</sub>が安定化するので、サージ保護素子10Bの誤動作防止が可能となる。

## 【0026】

(第3の実施の形態)

次に、本発明の第3の実施の形態について説明する。図6は、第3の実施の形態に係るサージ保護素子10Cの断面構造を概略的に示す図である。

## 【0027】

図6に示されるように、サージ保護素子10Cは、第1の導電型(p型)の不純物を含むベース領域(p型拡散領域)32と、前記第1の導電型とは異なる第2の導電型(n<sup>+</sup>型)の不純物を含む第1半導体領域(n<sup>+</sup>型拡散領域)34と、第2の導電型と同じ導電型(n<sup>-</sup>型)の不純物を含む第2半導体領域(n<sup>-</sup>型拡散領域)31と、第2の導電型と同じ導電型(n<sup>-</sup>型)の不純物を含む高抵抗領域33とを有する。ベース領域32は、上面側で第1半導体領域34と接合され、下面側で第2半導体領域31と接合されている。

## 【0028】

n<sup>-</sup>型拡散領域31が構成する層は、n<sup>+</sup>型シリコン基板30の一方の主面上にエピタキシャル成長法により形成されたエピタキシャル層である。p型拡散領域32、高抵抗領域33およびn<sup>+</sup>型拡散領域34は、このエピタキシャル層内に分布している。n<sup>+</sup>型拡散領域34、p型ベース領域32およびn<sup>-</sup>型拡散領域31は、エピタキシャル層内に当該エピタキシャル層の深さ方向に沿って順次形成されている。n<sup>+</sup>型拡散領域34は、エピタキシャル層の一方の主面近傍においてベース領域32の一部に囲まれるように形成されており、ベース領域32の一部は、エピタキシャル層の当該一方の主面近傍においてn<sup>-</sup>型拡散領域31の一部に囲まれるように形成されている。高抵抗領域33は、エピタキシャル層の一方の主面近傍においてベース領域32の一部と接合され、かつn<sup>+</sup>型拡散領域34とn<sup>-</sup>型拡散領域31との間に形成されている。

## 【0029】

高抵抗領域33は、ベース領域32、n<sup>+</sup>型拡散領域34およびn<sup>-</sup>型拡散領域31のいずれの領域とも電氣的に接続されるように形成されているが、これに限らず、高抵抗領域33が、n<sup>+</sup>型拡散領域34に接続されずに、ベース領域32とn<sup>-</sup>型拡散領域31との双方にのみ接続されてもよい。

10

20

30

40

50

## 【0030】

p型拡散領域（ベース領域）32は、たとえばイオン注入により、エピタキシャル層の一方の主面近傍にボロンなどのp型不純物を選択的に導入して形成され得る。このようにp型拡散領域が形成されたエピタキシャル層の比較的浅い領域に、たとえば拡散法によりリンやヒ素などのn型不純物をマスクを用いて選択的に導入することによって高濃度のn<sup>+</sup>型拡散領域34を形成することができる。この結果、エピタキシャル層の一方の主面近傍において、ベース領域32がn<sup>-</sup>型拡散領域31に囲まれるように分布し、かつ、n<sup>+</sup>型拡散領域34がベース領域32に囲まれるように分布する。

## 【0031】

高抵抗領域33は、たとえばイオン注入によりリンなどのn型不純物を全面にあるいはマスクを用いて選択的にエピタキシャル層に導入することにより、ベース領域32の外側部分（リング部分）の上方表面付近に形成される。第1の実施の形態の高抵抗領域22（図1）と同様に、1M～数M程度の高抵抗領域33が形成されればよい。

10

## 【0032】

n<sup>+</sup>型拡散領域34は、絶縁膜11の開口部において第1電極端子（第1カソード電極）12を介して第1外部端子K1に接続されている。また、n<sup>-</sup>型拡散領域31は、n<sup>+</sup>型シリコン基板30と第2電極端子（第2カソード電極）13とを介して第2外部端子K2に接続されている。

## 【0033】

以上の構成により、n<sup>+</sup>型拡散領域34、p型ベース領域32およびn<sup>-</sup>型拡散領域31は、エピタキシャル層の深さ方向に沿って直列的に接続されており、これによりnpn型バイポーラトランジスタ構造を構成することが分かる。よって、第3の実施の形態のサージ保護素子10Cは、図2に示した等価回路と実質的に同じ等価回路を有している。

20

## 【0034】

したがって、図6のベース領域32に接続された高抵抗領域33に微小電流が流れることによりベース領域32の電位変動を抑制することが可能となる。それ故、サージ保護素子10Cのブレークダウン電圧が安定化するので、サージ保護素子10Cの誤動作の防止が可能となる。

## 【0035】

さらに、n<sup>-</sup>型拡散領域31がエピタキシャル成長法により形成されているので、n<sup>-</sup>型拡散領域31の不純物濃度をn<sup>+</sup>型拡散領域34のそれよりも、たとえば一桁以上低くすることができる。それ故、p型拡散領域32とn<sup>-</sup>型拡散領域31とのpn接合による空乏層の広がり、p型拡散領域32とn<sup>+</sup>型拡散領域34とのpn接合による空乏層の広がりよりも大きくすることができる。よって、p型拡散領域32とn<sup>-</sup>型拡散領域31とのpn接合による寄生容量を、p型拡散領域32とn<sup>+</sup>型拡散領域34とのpn接合による寄生容量の半分以下にすることができる。電気回路に接続されたサージ保護素子の静電容量が大きいと、その電気回路への入力信号が減衰したりその信号品質が劣化したりするので、サージ保護素子の静電容量は低いことが望ましい。かかる観点から、第3の実施の形態に係るサージ保護素子10Cは、図1のサージ保護素子10よりも低い静電容量を有するものとするのが可能である。

30

40

## 【0036】

以上、図面を参照して本発明の実施形態について述べたが、これらは本発明の例示であり、上記以外の様々な構成を採用することもできる。たとえば、第3の実施の形態では、高抵抗領域33は、ベース領域32、n<sup>+</sup>型拡散領域34およびn<sup>-</sup>型拡散領域31のいずれの領域とも電氣的に接続されるように形成されているが、これに限定されるものではない。第2の実施の形態と同様に、高抵抗領域33が、n<sup>+</sup>型拡散領域34に接続されずに、ベース領域32とn<sup>-</sup>型拡散領域31との双方にのみ接続されてもよい。

## 【図面の簡単な説明】

## 【0037】

【図1】本発明に係る第1の実施の形態であるサージ保護素子の断面構造を概略的に示す

50

図である。

【図2】第1の実施の形態であるサージ保護素子の等価回路を示す図である。

【図3】双方向性ダイオードの電流 - 電圧特性の一部を概略的に示すグラフである。

【図4】本発明に係る第2の実施の形態であるサージ保護素子の断面構造を概略的に示す図である。

【図5】第2の実施の形態であるサージ保護素子の等価回路を示す図である。

【図6】本発明の第3の実施の形態に係るサージ保護素子の断面構造を概略的に示す図である。

【符号の説明】

【0038】

10, 10B, 10C サージ保護素子

11 絶縁膜

12, 13 カソード電極

20 シリコン基板

21, 32 p型拡散領域(ベース領域)

22, 22B, 33 高抵抗領域

23, 34 n<sup>+</sup>型拡散領域

24 n型拡散領域

30 シリコン基板

31 n<sup>-</sup>型拡散領域

K1, K2 外部端子

D1, D2 ダイオード素子

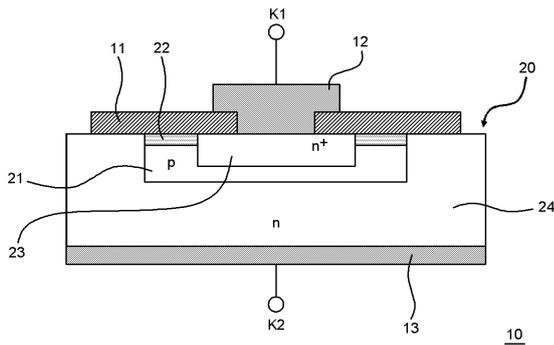
D3, D3B 寄生ダイオード

R1, R2, R2B 抵抗素子

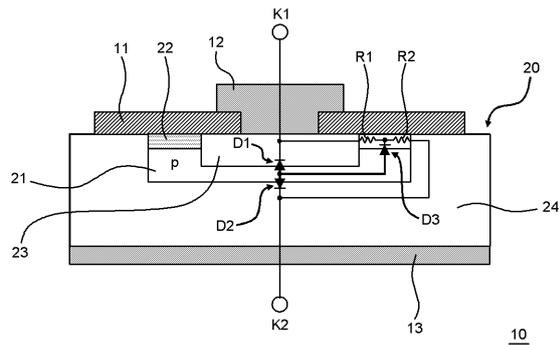
10

20

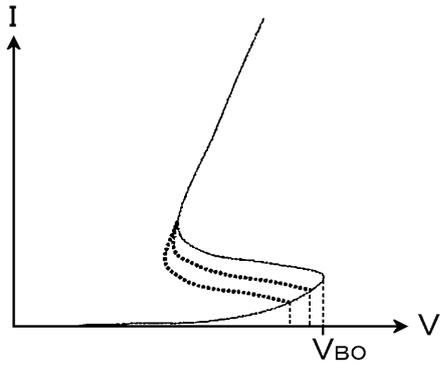
【図1】



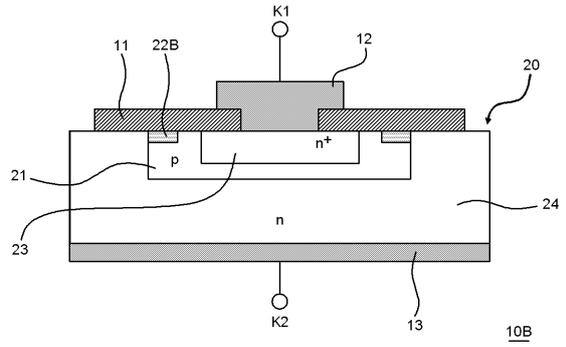
【図2】



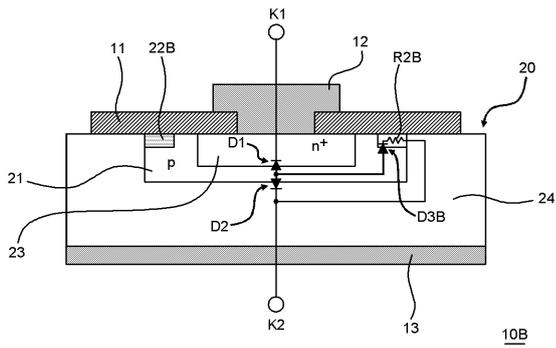
【 図 3 】



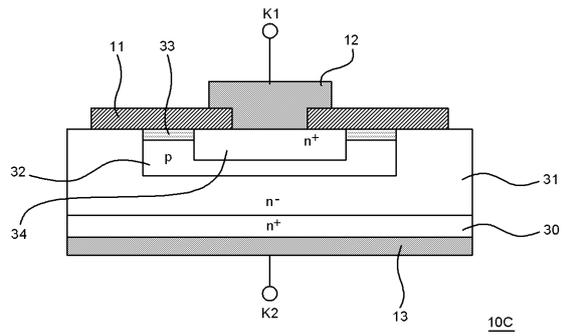
【 図 4 】



【 図 5 】



【 図 6 】



---

フロントページの続き

(51)Int.Cl.

F I

テーマコード(参考)

**H 0 1 L 29/732 (2006.01)**

Fターム(参考) 5F082 AA33 BA21 BA28 BA35 BA47 BC01 BC11