



(12) 实用新型专利

(10) 授权公告号 CN 204408747 U

(45) 授权公告日 2015. 06. 17

(21) 申请号 201520111167. 5

(22) 申请日 2015. 02. 15

(73) 专利权人 歌尔声学股份有限公司

地址 261031 山东省潍坊市高新技术开发区
东方路 268 号

(72) 发明人 刘波 常海岩 吴安生

(74) 专利代理机构 北京博雅睿泉专利代理事务
所(特殊普通合伙) 11442

代理人 马佑平 王昭智

(51) Int. Cl.

H05K 1/02(2006. 01)

G01R 27/02(2006. 01)

(ESM) 同样的发明创造已同日申请发明专利

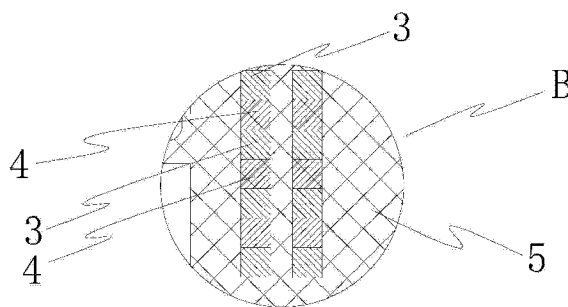
权利要求书1页 说明书4页 附图2页

(54) 实用新型名称

一种具有埋阻的 PCB 板

(57) 摘要

本实用新型公开了一种具有埋阻的 PCB 板, 在所述 PCB 板上设置至少一个测试区域, 所述测试区域包括至少一排埋阻层, 以及间隔设置在该埋阻层上方的多个铜箔, 所述铜箔呈矩形, 所述多个间隔设置的铜箔将埋阻层分成多个呈矩形的埋阻区。本实用新型的 PCB 板, 在布图的时候增加了测试区域, 通过该测试区域的测量, 可以得到整个 PCB 板上埋阻材料的电阻率, 以便可以对整个 PCB 板上的电路单元进行管控。例如当检测某个测试区域内多个位置的电阻率不符合要求的时候, 整个 PCB 板上的电路单元应该做报废处理, 避免后续不良品的产生。将该 PCB 板应用到麦克风电路单元的生产中, 可以有效识别麦克风电路单元的抗 ESD 能力, 避免麦克风应用中的风险。



1. 一种具有埋阻的 PCB 板,其特征在於:在所述 PCB 板 (1) 上设置至少一个测试区域,所述测试区域包括至少一排埋阻层,以及间隔设置在该埋阻层上方的多个铜箔 (3),所述铜箔 (3) 呈矩形,所述多个间隔设置的铜箔 (3) 将埋阻层分成多个呈矩形的埋阻区 (4)。

2. 根据权利要求 1 所述的 PCB 板,其特征在於:所述埋阻区 (4) 的长、宽均大于 0.5mm。

3. 根据权利要求 1 所述的 PCB 板,其特征在於:所述埋阻区 (4) 呈正方形。

4. 根据权利要求 2 所述的 PCB 板,其特征在於:所述埋阻区 (4) 的尺寸为 1*1mm。

5. 根据权利要求 1 所述的 PCB 板,其特征在於:所述测试区域设置有三个,分别设置在 PCB 板 (1) 的边缘。

6. 根据权利要求 1 所述的 PCB 板,其特征在於:在至少一个埋阻区 (4) 上铺设有阻焊剂层 (5)。

一种具有埋阻的 PCB 板

技术领域

[0001] 本实用新型涉及一种 PCB 电路板,更具体地,涉及一种具有埋阻的 PCB 板。

背景技术

[0002] 随着科技的发展,人们对电子产品的要求也越来越高,因此电子元器件也越来越趋于小型化发展。在现有 PCB 电路板的设计中,人们逐渐采用埋阻材料来代替电路中的电阻。图 1 示出了麦克风的电路板布图,在电路板上设置一层埋阻材料,在埋阻材料的上方再进行铜箔镀金,这样,电流从电源端出来后,首先会在电阻很小的铜箔上传输,而在铜箔打断的地方,电流只能通过埋阻材料进行传输,例如图 1 中 a 示出的区域。此时该区域的埋阻材料起到了电阻的作用。

[0003] 按照 PCB 电路设计的规范,需要对 PCB 设计电阻值及埋阻宽度进行管控。但是现有的电路板设计中存在以下问题:

[0004] A、PCB 埋阻材料电阻率及电路设计决定了麦克风的抗 ESD 能力。而埋阻材料在 PCB 制作过程中会有性能上的变化,基于目前电路设计,无法准确量测此变化量并加以管控;

[0005] B、因为 PCB 设计单元尺寸较小,电路尺寸量测过程中的公差对埋阻方块电阻率计算值的影响已超出材料自身公差范围,所以无法对电阻率进行管控;

[0006] C、无法对埋阻的电阻率进行管控,就不能全面识别使用此 PCB 制作的麦克风抗 ESD 能力,增加麦克风应用中的风险;

实用新型内容

[0007] 本实用新型的一个目的是提供一种具有埋阻的 PCB 板的新技术方案。

[0008] 根据本实用新型的第一方面,提供了一种具有埋阻的 PCB 板,在所述 PCB 板上设置至少一个测试区域,所述测试区域包括至少一排埋阻层,以及间隔设置在该埋阻层上方的多个铜箔,所述铜箔呈矩形,所述多个间隔设置的铜箔将埋阻层分成多个呈矩形的埋阻区。

[0009] 优选地,所述埋阻区的长、宽均大于 0.5mm。

[0010] 优选地,所述埋阻区呈正方形。

[0011] 优选地,所述埋阻区的尺寸为 1*1mm。

[0012] 优选地,所述测试区域设置有三个,分别设置在 PCB 板的边缘。

[0013] 优选地,在至少一个埋阻区上铺设有阻焊剂层。

[0014] 在 PCB 板的制作工艺过程中,鉴于工艺、材料、设备的一致性,在同一块 PCB 板上制作出的埋阻基本是相同的。本实用新型的 PCB 板,在布图的时候增加设计了测试区域,通过该测试区域的测量,可以得到整个 PCB 板上埋阻材料的电阻率,以便可以对整个 PCB 板上的电路单元进行管控。例如当检测某个测试区域内多个位置的电阻率不符合要求的时候,整个 PCB 板上的电路单元应该做报废处理,避免后续不良品的产生。将该 PCB 板应用到麦克风电路单元的生产中,可以有效识别麦克风电路单元的抗 ESD 能力,避免麦克风应用中的风险。

[0015] 本实用新型的发明人发现,在现有技术中,无法成批地测量麦克风电路单元的抗ESD能力,而且测量的也不精确,由此会造成大批的麦克风在应用中失效。因此,本实用新型所要实现的技术任务或者所要解决的技术问题是本领域技术人员从未想到的或者没有预期到的,故本实用新型是一种新的技术方案。

[0016] 通过以下参照附图对本实用新型的示例性实施例的详细描述,本实用新型的其它特征及其优点将会变得清楚。

附图说明

[0017] 被结合在说明书中并构成说明书的一部分的附图示出了本实用新型的实施例,并且连同其说明一起用于解释本实用新型的原理。

[0018] 图1是本实用新型PCB板中电路单元的结构示意图。

[0019] 图2是本实用新型PCB板的结构示意图。

[0020] 图3是图2中B处的局部放大图。

[0021] 图4是设置有阻焊剂层测试区域的剖面图。

具体实施方式

[0022] 现在将参照附图来详细描述本实用新型的各种示例性实施例。应注意到:除非另外具体说明,否则在这些实施例中阐述的部件和步骤的相对布置、数字表达式和数值不限制本实用新型的范围。

[0023] 以下对至少一个示例性实施例的描述实际上仅仅是说明性的,决不作为对本实用新型及其应用或使用的任何限制。

[0024] 对于相关领域普通技术人员已知的技术、方法和设备可能不作详细讨论,但在适当情况下,所述技术、方法和设备应当被视为说明书的一部分。

[0025] 在这里示出和讨论的所有例子中,任何具体值应被解释为仅仅是示例性的,而不是作为限制。因此,示例性实施例的其它例子可以具有不同的值。

[0026] 应注意到:相似的标号和字母在下面的附图中表示类似项,因此,一旦某一项在一个附图中被定义,则在随后的附图中不需要对其进行进一步讨论。

[0027] 参考图1、图2,本实用新型提供了一种具有埋阻的PCB板1,为了提高生产的效率,在整个PCB板1上制作有多个电路单元2,例如图2示出了在整个PCB板1上设置了528个电路单元2。在使用的时候,将各个电路单元2分割开来。

[0028] 其中图1示出了电路单元2的详细电路布图,其包括电源端、输出端、接地端,在该电路布图中需要设置电阻的地方都是通过埋阻材料实现的。在铜箔和埋阻材料的共同区域,电流选择电阻很小的铜箔作为传输的通道,而在没有铜箔区域,电流流经埋阻材料。

[0029] 其中,在本实用新型的PCB板1上设有至少一个测试区域,参考图3,所述测试区域包括至少一排埋阻层,以及间隔设置在该埋阻层上方的多个铜箔3,在本实用新型一个具体的实施方式中,在PCB板1上设置有三个测试区域,分别位于PCB板1的边缘。其中,每个测试区域设置有两排埋阻层,两排埋阻层平行布置。在每排埋阻层的上方间隔地设置有四个铜箔3,该四个间隔分布的铜箔3将埋阻层分成三个埋阻区4,即,相邻两个铜箔3之间为一个埋阻区4。所述铜箔3呈矩形,四个间隔分布的铜箔3将埋阻层分成三个呈矩形的埋阻

区 4。

[0030] 为了降低长宽测量的误差,也就是说,为了使测量尺寸误差对电阻率计算的影响在材料自身公差的范围,所述埋阻区 4 的长、宽均大于 0.5mm。例如选择埋阻区 4 的尺寸为 1*1mm。所述埋阻区 4 可以选择正方形,当然,对于本领域的技术人员来说,在知晓本实用新型专利的技术方案后,也可以选择长方形。

[0031] 在本实用新型的另一实施例中,有些电路单元 2 中会在埋阻区 4 的上方设置一层阻焊剂,对此,测试区域中,在至少一个埋阻区 4 上也铺设阻焊剂层 5,以便可以实现对 PCB 板上埋阻材料的准确测量。参考图 4,例如选择在两个埋阻区 4 上铺设阻焊剂层 5。为了保证设置有阻焊剂层 5 的埋阻区 4 的准确测量,在测试区域中,至少有一个埋阻区 4 上没有铺设阻焊剂层 5。

[0032] 在 PCB 板的制作工艺过程中,鉴于工艺、材料、设备的一致性,在同一块 PCB 板上制作出的埋阻基本是相同的。本实用新型的 PCB 板,在布图的时候增加设计了测试区域,通过该测试区域的测量,可以得到整个 PCB 板上埋阻材料的电阻率,以便可以对整个 PCB 板上的电路单元进行管控。例如当检测某个测试区域内多个位置的电阻率不符合要求的时候,整个 PCB 板上的电路单元应该做报废处理,避免后续不良品的产生。将该 PCB 板应用到麦克风电路单元的生产中,可以有效识别麦克风电路单元的抗 ESD 能力,避免麦克风应用中的风险。

[0033] 本实用新型还提供了一种 PCB 板上埋阻的测试方法,其包括以下步骤:

[0034] a、提供上述的具有埋阻的 PCB 板

[0035] b、将万用表的两个表头搭在 PCB 板 1 上测试区域中某个埋阻区 4 两侧的铜箔 3 上,测量埋阻区 4 的阻值 Ω ;将埋阻区 4 两侧的铜箔 3 作为触点来测量该埋阻区 4 的阻值 Ω ;

[0036] c、利用尺寸测量仪测量埋阻区 4 的长、宽尺寸,分别记为 L、W;

[0037] d、利用以下公式计算出埋阻区 4 的方块电阻率: $\rho = \Omega * W / L$ 。

[0038] 在上述的步骤中,可以首先测量埋阻区 4 的阻值,当然,对于本领域的技术人员来说,也可以先测量埋阻区 4 的长、宽尺寸,再测埋阻区 4 的阻值,这种步骤的变化对最终的检测结果没有影响。

[0039] 在实际的应用过程中,裸露在外的埋阻区 4 容易受到外界的影响而引起性质的变化,最终可能会影响到其自身的电阻率。一般的做法是在埋阻区 4 的上表面铺设一层阻焊剂层 5,参考图 3、图 4。但是在对铺设阻焊剂层 5 的埋阻区 4 进行尺寸测量时,由于埋阻区 4 的边缘受到了阻焊剂层 5 的影响以及 PCB 板制程对埋阻区 4 侧蚀的影响,无法精确得到埋阻区 4 的准确尺寸。

[0040] 对此,在上述步骤 b 中,万用表的两个表头搭在上表面铺设阻焊剂层 5 的埋阻区 4 两侧的铜箔上,也就是说,万用表测量的是具有阻焊剂层 5 的埋阻区 4 的阻值;而在所述步骤 c 中,尺寸测量仪测量的是没有铺设阻焊剂层 5 的埋阻区 4 的长、宽尺寸。由此,可精确得到上方铺设阻焊剂层的埋阻区 4 的阻值、以及长宽尺寸,最终可以获得精准的方块电阻率。

[0041] 虽然已经通过例子对本实用新型的一些特定实施例进行了详细说明,但是本领域的技术人员应该理解,以上例子仅是为了进行说明,而不是为了限制本实用新型的范围。本领域的技术人员应该理解,可在不脱离本实用新型的范围和精神的情况下,对以上实施例

进行修改。本实用新型的范围由所附权利要求来限定。

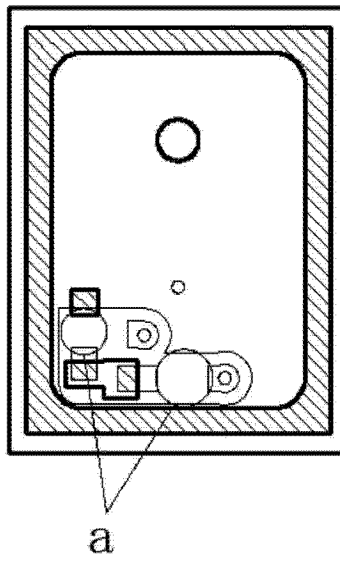


图 1

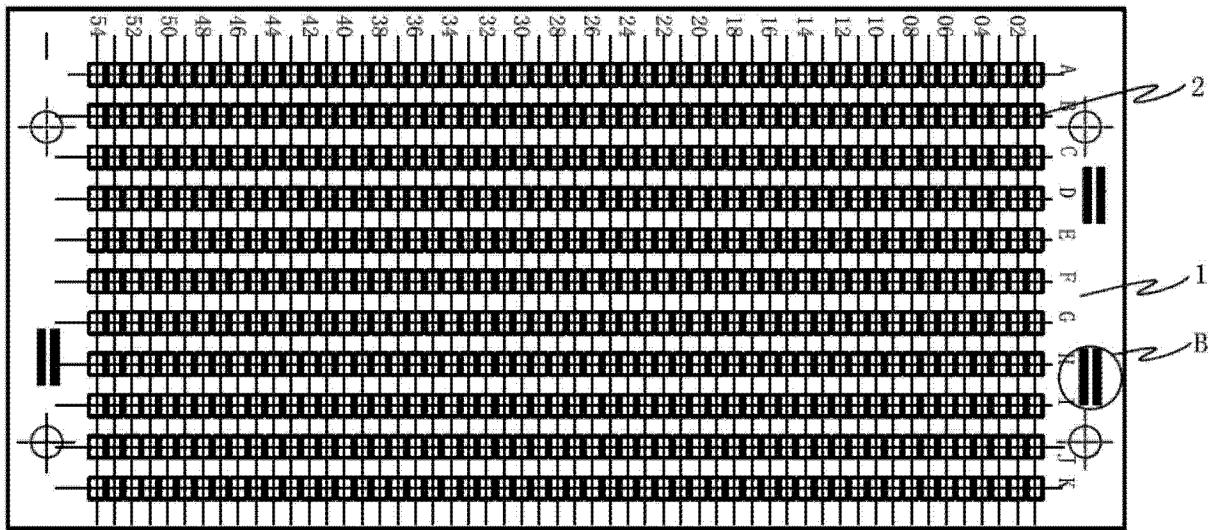


图 2

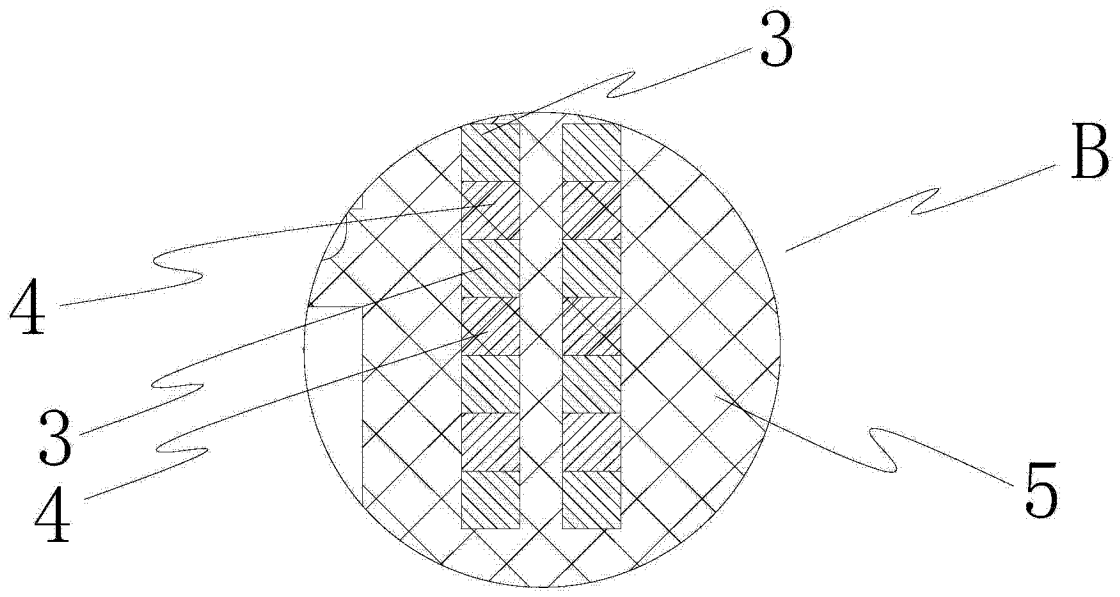


图 3

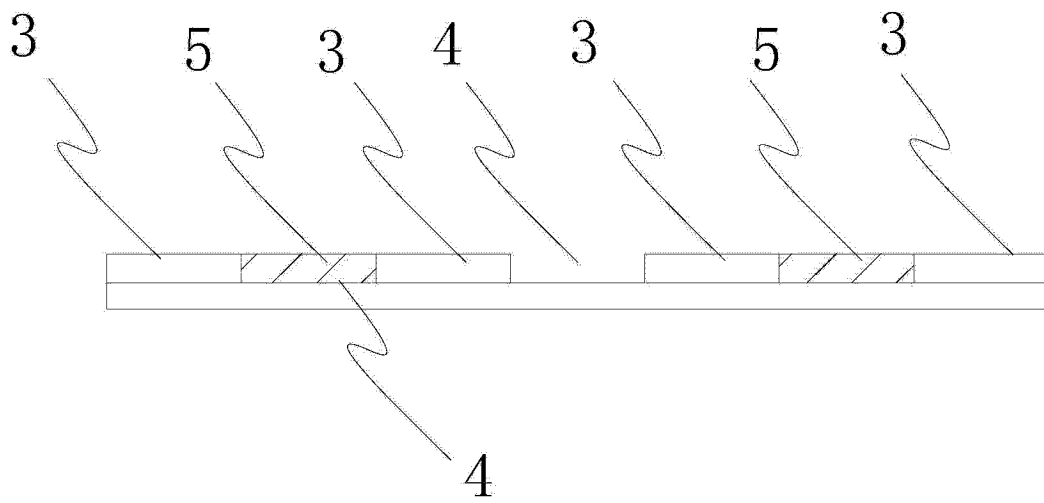


图 4