

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.

H01L 27/12 (2006.01)

H01L 21/84 (2006.01)



[12] 发明专利说明书

专利号 ZL 200510091032.8

[45] 授权公告日 2009年8月26日

[11] 授权公告号 CN 100533746C

[22] 申请日 2005.8.3

[21] 申请号 200510091032.8

[30] 优先权

[32] 2004.8.3 [33] JP [31] 2004-227242

[32] 2004.8.11 [33] JP [31] 2004-234617

[73] 专利权人 株式会社半导体能源研究所

地址 日本神奈川

[72] 发明人 山崎舜平 小路博信 前川慎志

中村理 本田达也 藤井严

铃木幸惠 川俣郁子

[56] 参考文献

US6709901B1 2004.3.23

US2003/0234424A1 2003.12.25

US6476416B1 2002.11.5

US6388270B1 2002.5.14

审查员 潘 军

[74] 专利代理机构 中国国际贸易促进委员会专利
商标事务所

代理人 付建军

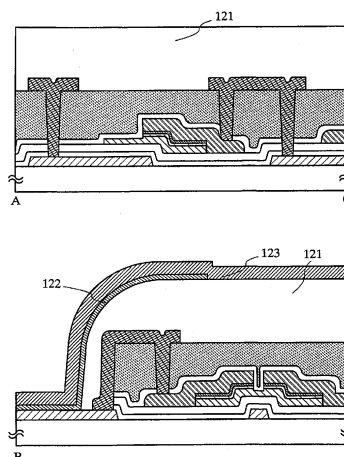
权利要求书 12 页 说明书 94 页 附图 71 页

[54] 发明名称

显示器件、其制造方法以及电视机

[57] 摘要

本发明提供了一种显示器件的制造方法，所述显示器件具有能够在较小阈值电压改变的情况下高速操作的 TFT，其中高效率使用所述材料并且需要少量光掩模。本发明的显示器件包括形成在绝缘表面上的栅电极层和像素电极层、形成在栅电极层上的栅绝缘层、形成在栅绝缘层上的晶体半导体层、形成得与晶体半导体层相接触的具有一种导电类型的半导体层、形成得与具有一种导电类型的半导体层相接触的源电极层和漏电极层、稍后形成在源电极层、漏电极层和像素电极层上的绝缘层、形成在绝缘层中以到达源电极层或漏电极层的第一开口、形成在栅绝缘层和绝缘层中以到达像素电极层的第二开口、以及形成在第一开口和第二开口中以便于将源电极层或漏电极层与像素电极层电连接的配线层。



1. 一种显示器件，包括：

形成在绝缘表面上的栅电极和像素电极；

形成在栅电极上的第一栅绝缘层；

形成在第一栅绝缘层上的晶体半导体层；

形成在晶体半导体层上的具有一种导电类型的第一半导体层；

形成在晶体半导体层上的具有一种导电类型的第二半导体层；

形成在具有一种导电类型的第一半导体层上的源电极；

形成在具有一种导电类型的第二半导体层上的漏电极；

形成在源电极、漏电极和像素电极上的第二绝缘层；

形成在第二绝缘层中、到达源电极或漏电极的第一开口；

形成在第一栅绝缘层和第二绝缘层中、到达像素电极的第二开口；以及

形成在第一开口和第二开口中以便于将源电极或漏电极与像素电极电连接的配线层。

2. 一种显示器件，包括：

形成在绝缘表面上的栅电极和像素电极；

形成在栅电极上的第一栅绝缘层；

形成在第一栅绝缘层上的晶体半导体层；

形成在晶体半导体层上的具有一种导电类型的第一半导体层；

形成在晶体半导体层上的具有一种导电类型的第二半导体层；

形成在具有一种导电类型的第一半导体层上的源电极；

形成在具有一种导电类型的第二半导体层上的漏电极；

形成在源电极、漏电极和像素电极上的第二绝缘层；

形成在第二绝缘层中、到达源电极或漏电极的第一开口；

形成在第一栅绝缘层和第二绝缘层中、到达像素电极的第二开口；以及

形成在第一开口和第二开口中以便于将源电极或漏电极与像素

电极电连接的配线层;

形成覆盖配线层和像素电极的一部分的第三绝缘层;

形成在像素电极上的电致发光层; 以及

形成在电致发光层上的第二电极。

3. 依照权利要求1所述的显示器件, 其特征在于, 具有一种导电类型的第一半导体层和具有一种导电类型的第二半导体层包含金属元素。

4. 依照权利要求2所述的显示器件, 其特征在于, 具有一种导电类型的第一半导体层和具有一种导电类型的第二半导体层包含金属元素。

5. 一种显示器件, 包括:

形成在绝缘表面上的栅电极和像素电极;

形成在栅电极上的第一栅绝缘层;

形成在第一栅绝缘层上的具有源极区和漏极区的晶体半导体层;

分别形成在源极区和漏极区上的源电极和漏电极;

形成在源电极、漏电极和像素电极上的第二绝缘层;

形成在第二绝缘层中、到达源电极或漏电极的第一开口;

形成在第一栅绝缘层和第二绝缘层中、到达像素电极的第二开口; 以及

形成在第一开口和第二开口中以便于将源电极或漏电极与像素电极电连接的配线层。

6. 一种显示器件, 包括:

形成在绝缘表面上的栅电极和像素电极;

形成在栅电极上的第一栅绝缘层;

形成在第一栅绝缘层上的具有源极区和漏极区的晶体半导体层;

分别形成在源极区和漏极区上的源电极和漏电极;

形成在源电极、漏电极和像素电极上的第二绝缘层;

形成在第二绝缘层中、到达源电极或漏电极的第一开口;

形成在第一栅绝缘层和第二绝缘层中、到达像素电极的第二开

口;

形成在第一开口和第二开口中以便于将源电极或漏电极与像素电极电连接的配线层;

形成得覆盖配线层和像素电极的一部分的第三绝缘层;

形成在像素电极上的电致发光层; 以及

形成在电致发光层上的第二电极。

7. 依照权利要求5所述的显示器件, 其特征在于, 每个源极区和漏极区都包含金属元素。

8. 依照权利要求6所述的显示器件, 其特征在于, 每个源极区和漏极区都包含金属元素。

9. 依照权利要求1所述的显示器件, 其特征在于, 每个栅电极和像素电极都是由钨、钼、锆、铪、铋、铌、钽、铬、钴和镍中的一种或多种制成的。

10. 依照权利要求2所述的显示器件, 其特征在于, 每个栅电极和像素电极都是由钨、钼、锆、铪、铋、铌、钽、铬、钴和镍中的一种或多种制成的。

11. 依照权利要求5所述的显示器件, 其特征在于, 每个栅电极和像素电极都是由钨、钼、锆、铪、铋、铌、钽、铬、钴和镍中的一种或多种制成的。

12. 依照权利要求1所述的显示器件, 其特征在于, 每个栅电极和像素电极都是由氧化铟锡、包含氧化硅的氧化铟锡、氧化锌、氧化锡、或氧化铟锌制成的。

13. 依照权利要求2所述的显示器件, 其特征在于, 每个栅电极和像素电极都是由氧化铟锡、包含氧化硅的氧化铟锡、氧化锌、氧化锡、或氧化铟锌制成的。

14. 依照权利要求5所述的显示器件, 其特征在于, 每个栅电极和像素电极都是由氧化铟锡、包含氧化硅的氧化铟锡、氧化锌、氧化锡、或氧化铟锌制成的。

15. 依照权利要求6所述的显示器件, 其特征在于, 每个栅电极

和像素电极都是由钨、钼、锆、钨、铋、铌、钽、铬、钴和镍中的一种或多种制成的。

16. 依照权利要求6所述的显示器件，其特征在于，每个栅电极和像素电极都是由氧化铟锡、包含氧化硅的氧化铟锡、氧化锌、氧化锡、或氧化铟锌制成的。

17. 依照权利要求1所述的显示器件，还包括形成在第一栅绝缘层和第二绝缘层中、到达栅电极的第三开口，以及形成在第三开口中的将与栅电极相接触的栅配线层。

18. 依照权利要求2所述的显示器件，还包括形成在第一栅绝缘层和第二绝缘层中、到达栅电极的第三开口，以及形成在第三开口中的将与栅电极相接触的栅配线层。

19. 依照权利要求5所述的显示器件，还包括形成在第一栅绝缘层和第二绝缘层中、到达栅电极的第三开口，以及形成在第三开口中的将与栅电极相接触的栅配线层。

20. 依照权利要求6所述的显示器件，还包括形成在第一栅绝缘层和第二绝缘层中、到达栅电极的第三开口，以及形成在第三开口中的将与栅电极相接触的栅配线层。

21. 一种显示器件，包括形成在同一衬底上的像素区域和驱动器电路区域，

其中，驱动器电路区域包括：

形成在衬底上的第一栅电极和第二栅电极；

形成在第一栅电极和第二栅电极上的栅绝缘层；

形成在栅绝缘层上的第一晶体半导体层和第二晶体半导体层；

形成在第一晶体半导体层上的n-型半导体层；

形成在第二晶体半导体层上的p-型半导体层；

形成为与n-型半导体层相接触的第一源电极和第一漏电极；以及

形成为与p-型半导体层相接触的第二源电极和第二漏电极，并且

其中，像素区域包括：

形成在衬底上的像素电极，像素电极的一部分被栅绝缘层覆盖。

22. 一种显示器件，包括形成在同一衬底上的像素区域和驱动器电路区域，

其中，驱动器电路区域包括：

形成在衬底上的第一栅电极和第二栅电极；

形成在第一栅电极和第二栅电极上的栅绝缘层；

形成在栅绝缘层上的第一晶体半导体层和第二晶体半导体层；

形成在第一晶体半导体层上的n-型半导体层；

形成在第一晶体半导体层上的p-型半导体层；

形成为与n-型半导体层相接触的第一源电极和第一漏电极；以及

形成为与p-型半导体层相接触的第二源电极和第二漏电极，并且

其中，像素区域包括：

形成在衬底上的像素电极；

形成在像素电极上的电致发光层；以及

形成在电致发光层上的第二电极，像素电极的一部分被栅绝缘层覆盖。

23. 一种电视机，包括由权利要求1所述的显示器件构成的显示屏。

24. 一种电视机，包括由权利要求2所述的显示器件构成的显示屏。

25. 一种电视机，包括由权利要求5所述的显示器件构成的显示屏。

26. 一种电视机，包括由权利要求6所述的显示器件构成的显示屏。

27. 一种电视机，包括由权利要求21所述的显示器件构成的显示屏。

28. 一种电视机，包括由权利要求22所述的显示器件构成的显示屏。

29. 一种显示器件的制造方法，包括以下步骤：

在绝缘表面上形成导电层；

在导电层上形成抗蚀剂；
通过激光束曝光使得抗蚀剂形成图案以便形成掩模；
使用所述掩模使得导电层形成图案以便形成栅电极和像素电极；
在栅电极和像素电极上形成第一栅绝缘层；
在第一栅绝缘层上形成非晶半导体层；
将金属元素掺入非晶半导体层；
通过加热使得非晶半导体层结晶化以获得晶体半导体层；
形成与晶体半导体层相接触的具有一种导电类型的包含杂质元素的半导体层；
加热所述晶体半导体层和所述具有一种导电类型的半导体层；
使得所述具有一种导电类型的半导体层形成图案以形成源极区和漏极区；
形成分别与源极区和漏极区相接触的源电极和漏电极；
在源电极、漏电极和第一栅绝缘层上形成第二绝缘层；
在第二绝缘层中形成到达源电极或漏电极的第一开口；
在第二绝缘层和第一栅绝缘层中形成到达像素电极的第二开口；
以及
在第一开口和第二开口中形成配线层以将源电极或漏电极与像素电极电连接。

30. 一种显示器件的制造方法，包括以下步骤：

在绝缘表面上形成导电层；
在导电层上形成抗蚀剂；
通过激光束曝光使得抗蚀剂形成图案以便形成掩模；
使用所述掩模使得导电层形成图案以便形成栅电极和像素电极；
在栅电极和像素电极上形成第一栅绝缘层；
在第一栅绝缘层上形成非晶半导体层；
将金属元素掺入非晶半导体层；
通过加热使得非晶半导体层结晶化以获得晶体半导体层；
形成与晶体半导体层相接触的具有一种导电类型的包含杂质元

素的半导体层;

加热所述晶体半导体层和所述具有一种导电类型的半导体层;

使得所述具有一种导电类型的半导体层形成图案以形成源极区和漏极区;

形成分别与源极区和漏极区相接触的源电极和漏电极;

在源电极、漏电极和第一栅绝缘层上形成第二绝缘层;

在第二绝缘层中形成到达源电极或漏电极的第一开口;

在第二绝缘层和第一栅绝缘层中形成到达像素电极的第二开口;

在第一开口和第二开口中形成配线层以将源电极或漏电极与像素电极电连接;

形成覆盖配线层和像素电极的一部分的第三绝缘层;

在像素电极上形成电致发光层; 以及

在电致发光层上形成第二电极。

31. 一种显示器件的制造方法, 包括以下步骤:

在绝缘表面上形成导电层;

在导电层上形成抗蚀剂;

通过激光束曝光使得抗蚀剂形成图案以便形成掩模;

使用所述掩模使得导电层形成图案以便形成栅电极和像素电极;

在栅电极和像素电极上形成第一栅绝缘层;

在第一栅绝缘层上形成第一半导体层;

将金属元素掺入第一半导体层;

加热第一半导体层;

形成与第一半导体层相接触的具有第一杂质元素的第二半导体层;

加热第一半导体层和具有第一杂质元素的第二半导体层;

去除具有第一杂质元素的第二半导体层;

将第二杂质元素掺入第一半导体层中以形成源极区和漏极区;

形成分别与源极区和漏极区相接触的源电极和漏电极;

在源电极、漏电极和第一栅绝缘层上形成第二绝缘层;

在第二绝缘层中形成到达源电极或漏电极的第一开口；
在第二绝缘层和第一栅绝缘层中形成到达像素电极的第二开口；
以及
在第一开口和第二开口中形成配线层以将源电极或漏电极与像素电极电连接。

32. 一种显示器件的制造方法，包括以下步骤：

在绝缘表面上形成导电层；
在导电层上形成抗蚀剂；
通过激光束曝光使得抗蚀剂形成图案以便形成掩模；
使用所述掩模使得导电层形成图案以便形成栅电极和像素电极；
在栅电极和像素电极上形成第一栅绝缘层；
在第一栅绝缘层上形成第一半导体层；
将金属元素掺入第一半导体层；
加热第一半导体层；
形成与第一半导体层相接触的具有第一杂质元素的第二半导体层；
加热第一半导体层和具有第一杂质元素的第二半导体层；
去除具有第一杂质元素的第二半导体层；
将第二杂质元素掺入第一半导体层中以形成源极区和漏极区；
形成分别与源极区和漏极区相接触的源电极和漏电极；
在源电极、漏电极和第一栅绝缘层上形成第二绝缘层；
在第二绝缘层中形成到达源电极或漏电极的第一开口；
在第二绝缘层和第一栅绝缘层中形成到达像素电极的第二开口；
在第一开口和第二开口中形成配线层以将源电极或漏电极与像素电极电连接；
形成覆盖配线层和像素电极的一部分的第三绝缘层；
在像素电极上形成电致发光层；以及
在电致发光层上形成第二电极。

33. 依照权利要求31所述的显示器件的制造方法，其特征在于，

包含在半导体膜中的第一杂质元素是He、Ne、Ar、Kr和Xe中的一种或多种。

34. 依照权利要求32所述的显示器件的制造方法，其特征在于，包含在半导体膜中的第一杂质元素是He、Ne、Ar、Kr和Xe中的一种或多种。

35. 依照权利要求29所述的显示器件的制造方法，其特征在于，杂质元素是磷、氮、砷、锑和铋中的一种或多种。

36. 依照权利要求30所述的显示器件的制造方法，其特征在于，杂质元素是磷、氮、砷、锑和铋中的一种或多种。

37. 依照权利要求31所述的显示器件的制造方法，其特征在于，第二杂质元素是磷、氮、砷、锑和铋中的一种或多种。

38. 依照权利要求32所述的显示器件的制造方法，其特征在于，第二杂质元素是磷、氮、砷、锑和铋中的一种或多种。

39. 依照权利要求29所述的显示器件的制造方法，其特征在于，导电层、源电极和漏电极中的每一个都是通过排出包含导电材料的成分选择性地形成的。

40. 依照权利要求30所述的显示器件的制造方法，其特征在于，导电层、源电极和漏电极中的每一个都是通过排出包含导电材料的成分选择性地形成的。

41. 依照权利要求31所述的显示器件的制造方法，其特征在于，导电层、源电极和漏电极中的每一个都是通过排出包含导电材料的成分选择性地形成的。

42. 依照权利要求32所述的显示器件的制造方法，其特征在于，导电层、源电极和漏电极中的每一个都是通过排出包含导电材料的成分选择性地形成的。

43. 一种具有像素区域和驱动器电路区域的显示器件的制造方法，包括以下步骤：

在衬底上形成导电层；

通过激光束曝光使得导电层形成图案以便在驱动器电路区域中

形成第一栅电极和第二栅电极以及在像素区域中形成第三栅电极和像素电极；

在第一栅电极、第二栅电极、第三栅电极和像素电极上形成第一栅绝缘膜；

在第一栅绝缘层上形成第一半导体膜；

将金属元素掺入半导体膜中；

加热所述半导体膜；

在所述半导体膜上形成n-型半导体层；

加热所述半导体膜和n-型半导体膜；

使得所述半导体膜和n-型半导体膜形成图案以便在驱动器电路区域中形成第一半导体层、第二半导体层、第一n-型半导体层和第二n-型半导体层，并且在像素区域中形成第三半导体层和第三n-型半导体层；

形成用于覆盖第一n-型半导体层和第三n-型半导体层的第一掩模；

将p-型杂质元素掺入第二n-型半导体层中以便将第二n-型半导体层转化为p-型半导体层；

形成第一源电极和第一漏电极以与第一n-型半导体层相接触；

形成第二源电极和第二漏电极以与p-型半导体层相接触；

形成第三源电极和第三漏电极以与第三n-型半导体层相接触；

在第一源电极、第一漏电极、第二源电极、第二漏电极、第三源电极、第三漏电极以及第一栅绝缘层上形成第二绝缘层；

在第二绝缘层中形成到达第三源电极或第三漏电极的第一开口；

在第二绝缘层和第一栅绝缘层中形成到达像素电极的第二开口；

在第一开口和第二开口中形成配线层以将第三源电极或第三漏电极与像素电极电连接；以及

在该配线层上形成第三绝缘层。

44. 一种具有像素区域和驱动器电路区域的显示器件的制造方法，包括以下步骤：

在衬底上形成导电层；

通过激光束曝光使得导电层形成图案以便在驱动器电路区域中形成第一栅电极和第二栅电极，并在像素区域中形成第三栅电极和像素电极；

在第一栅电极、第二栅电极、第三栅电极和像素电极上形成第一栅绝缘膜；

在第一栅绝缘层上形成半导体膜；

将金属元素掺入所述半导体膜中；

加热所述半导体膜；

在所述半导体膜上形成n-型半导体层；

加热所述半导体膜和n-型半导体膜；

使得所述半导体膜和n-型半导体膜形成图案以便在驱动器电路区域中形成第一半导体层、第二半导体层、第一n-型半导体层和第二n-型半导体层，并且在像素区域中形成第三半导体层和第三n-型半导体层；

形成用于覆盖第一n-型半导体层和第三n-型半导体层的第一掩模；

将p-型杂质元素掺入第二n-型半导体层中以将第二n-型半导体层转化为p-型半导体层；

形成第一源电极和第一漏电极以与第一n-型半导体层相接触；

形成第二源电极和第二漏电极以与p-型半导体层相接触；

形成第三源电极和第三漏电极以与第三n-型半导体层相接触；

在第一源电极、第一漏电极、第二源电极、第二漏电极、第三源电极、第三漏电极以及第一栅绝缘层上形成第二绝缘层；

在第二绝缘层中形成到达第三源电极或第三漏电极的第一开口；

在第二绝缘层和第一栅绝缘层中形成到达像素电极的第二开口；

在第一开口和第二开口中形成配线层以将第三源电极或第三漏电极与像素电极电连接；

形成覆盖配线层和像素电极的一部分的第三绝缘层；

在像素电极上形成电致发光层；以及
在电致发光层上形成第二电极。

45. 依照权利要求43所述的显示器件的制造方法，其特征在于，导电层、第一源电极、第一漏电极、第二源电极、第二漏电极、第三源电极、第三漏电极中的每一个都是通过排出包含导电材料的成分选择性地形成的。

46. 依照权利要求44所述的显示器件的制造方法，其特征在于，导电层、第一源电极、第一漏电极、第二源电极、第二漏电极、第三源电极、第三漏电极中的每一个都是通过排出包含导电材料的成分选择性地形成的。

47. 依照权利要求43所述的显示器件的制造方法，其特征在于，第二绝缘层和第三绝缘层中的每一个都是通过排出包含绝缘材料的成分选择性地形成的。

48. 依照权利要求44所述的显示器件的制造方法，其特征在于，第二绝缘层和第三绝缘层中的每一个都是通过排出包含绝缘材料的成分选择性地形成的。

显示器件、其制造方法以及电视机

技术领域

本发明涉及显示器件及其制造方法。另外，本发明还涉及使用所述显示器件的电视机。

背景技术

近年来，作为用于传统CRT显示器件的替换显示器件，平板显示器（FPD）已引起注意。具体地，安装有通过有源矩阵方法确定的大显示面板的大屏幕电视机的研发已成为面板制造商的主任务。

在传统显示器件中，用于驱动每个像素的半导体元件是由使用非晶硅作为其活性层的薄膜晶体管（在下文中也称之为TFT）制成的（见专利文献1）。

同时，在传统液晶电视中，已存在这样的缺陷，即，由于视角特征的局限性、通过液晶材料高速操作的局限性等导致的图像模糊。然而，近年来，提出了用于解决所述问题的一种新显示模式，即，OCB（光学补偿弯曲）模式（见非专利文献1）。

[专利文献1]日本专利未审定公开号No.Hei 5-35207

[非专利文献1] 2001年10月出版的Nikkei Business Publication有限公司的由Yasuhiro Nagahiro等人编辑的Nikkei Microdevices'的平板显示器2002年鉴（pp.102-109）。

然而，当用直流电驱动由非晶硅（非晶半导体）膜制成的TFT时，其阈值电压容易改变，导致TFT特征的变化。因此，在使用由非晶半导体膜制成的TFT切换像素的所述显示器件中，会发生亮度不均匀。在具有30英寸或更大（通常为，40英寸或更大）对角的大屏幕电视机中更经常看出所述现象，这会导致有关于图像质量降低的一系列问题。

同时，为了增强图像质量，需要能够高速操作的切换元件。然而，

使用非晶半导体膜的TFT在操作速度方面具有局限性。例如，难于获得OCB模式下的液晶显示器件。

发明内容

考虑到前述情况作出了本发明，本发明的一个主要目的是提供具有能够高速操作的TFT的显示器件的制造方法，所述显示器件具有较少阈值电压变化并且需要少量光掩模。本发明的另一个目的是提供一种具有出色切换性能和高图像对比度的显示器件的制造方法。

为了解决传统技术的前述问题，本发明采取以下方法。

依照本发明，通过将催化元素掺入非晶半导体膜中并对其进行加热形成晶体半导体膜，之后从晶体半导体膜中去除催化元素而制造出一种逆向交错薄膜晶体管。另外，依照本发明，使用相同的步骤和材料形成薄膜晶体管的栅电极层和像素电极层，从而实现了更简化的制造步骤以及减少了材料浪费。另外，本发明的显示器件具有使用液晶材料或发光元件（EL元件）作为显示元件的液晶显示元件，因此也可称之为液晶显示器件、发光显示器件、或EL显示器件。

通过将用于增进结晶化的元素（主要为金属元素，因此也称之为金属元素或催化元素）掺入非晶半导体膜中并对其进行加热，形成了晶体半导体膜。之后，通过将具有周期表中族15的元素的半导体膜或具有稀有气体元素的半导体膜形成得与晶体半导体膜相接触，对其进行加热，并且从晶体半导体膜中去除金属元素，形成了逆向交错薄膜晶体管。应该注意的是，在将具有周期表中族15的元素的半导体膜形成得与晶体半导体膜相接触的情况中，具有周期表中族15的元素的半导体膜被用作源极区和漏极区以便于形成n-沟道薄膜晶体管。另外，通过将用作p-型杂质元素的周期表中族13的元素掺入具有用作n-型杂质元素的周期表中族15的元素的半导体膜中，形成了p沟道薄膜晶体管。而且，在形成具有稀有气体元素的半导体膜的情况中，在加热处理之后将具有稀有气体元素的半导体膜去除，并且形成了源极区和漏极区以便于获得n-沟道薄膜晶体管和p沟道薄膜晶体管。

本发明的显示器件的一个方面包括形成在绝缘表面上的栅电极层和第一电极层、形成在栅电极层上的栅绝缘层、形成在栅绝缘层上的晶体半导体层、形成得与晶体半导体层相接触的且具有一种导电类型的半导体层、形成得与具有一种导电类型的半导体层相接触的源电极层和漏电极层、形成在源电极层、漏电极层和第一电极层上的第一绝缘层、形成在第一绝缘层中以到达源电极层或漏电极层的第一开口、形成在栅绝缘层和第一绝缘层中以到达第一电极层的第二开口、形成在第一开口和第二开口中以便于将源电极层或漏电极层与第一电极层电连接的配线层、形成得覆盖第一电极层和配线层的一部分的第二绝缘层、形成在第一电极层上的电致发光层、以及形成在电致发光层上的第二电极层。

本发明的显示器件的一个方面包括形成在绝缘表面上的栅电极层和第一电极层、形成在栅电极层上的栅绝缘层、形成在栅绝缘层上的具有源极区和漏极区的晶体半导体层、形成得分别与源极区和漏极区相接触的源电极层和漏电极层、形成在源电极层、漏电极层和第一电极层上的第一绝缘层、形成在第一绝缘层中以到达源电极层或漏电极层的第一开口、形成在栅绝缘层和第一绝缘层中以到达第一电极层的第二开口、形成在第一开口和第二开口中以便于将源电极层或漏电极层与第一电极层电连接的配线层、形成得覆盖第一电极层和配线层的一部分的第二绝缘层、形成在第一电极层上的电致发光层、以及形成在电致发光层上的第二电极层。

本发明的显示器件的一个方面包括形成在同一衬底上的像素区域和驱动器电路区域。在驱动器电路区域中，第一栅电极层和第二栅电极层被形成在衬底上，栅绝缘层被形成在第一栅电极层和第二栅电极层上，第一晶体半导体层和第二晶体半导体层被形成在栅绝缘层上，n-型半导体层被形成得与第一晶体半导体层相接触，p-型半导体层被形成得与第一晶体半导体层相接触，第一源电极层和第一漏电极层被形成得与n-型半导体层相接触，第二源电极层和第二漏电极层被形成得与p-型半导体层相接触。在像素区域中，第一电极层被形成在衬底

上，电致发光层被形成在第一电极层上，以及第二电极层被形成在电致发光层上。另外，第一电极层的一部分被栅绝缘层覆盖。

本发明显示器件的制造方法的一个方面包括以下步骤：在绝缘表面上形成导电层、在导电层上形成抗蚀剂、通过激光束曝光使得抗蚀剂形成图案以便于形成掩模、使用所述掩模使得导电层形成图案以便于形成栅电极层和第一电极层、在栅电极层和第一电极层上形成栅绝缘层、在栅绝缘层上形成非晶半导体层、将金属元素掺入非晶半导体层、通过加热使得非晶半导体层结晶化以便于获得晶体半导体层、形成与晶体半导体层相接触的具有一种导电类型的半导体层、加热所述晶体半导体层和具有一种导电类型的半导体层、使得具有一种导电类型的半导体层形成图案以形成源极区和漏极区、形成源电极层和漏电极层以便于分别与源极区和漏极区相接触、在源电极层、漏电极层和栅绝缘层上形成第一绝缘层、在第一绝缘层中形成第一开口以到达源电极层或漏电极层、在栅绝缘层和第一绝缘层中形成第二开口以到达第一电极层、在第一开口和第二开口中形成配线层以便于将源电极层或漏电极层与第一电极层电连接、形成第二绝缘层以覆盖第一电极层和配线层的一部分、在第一电极层上形成电致发光层、以及在电致发光层上形成第二电极层。

本发明显示器件的制造方法的一个方面包括以下步骤：在绝缘表面上形成导电层、在导电层上形成抗蚀剂、通过激光束曝光使得抗蚀剂形成图案以便于形成掩模、使用所述掩模使得导电层形成图案以便于形成栅电极层和第一电极层、在栅电极层和第一电极层上形成栅绝缘层、在栅绝缘层上形成第一半导体层、将金属元素掺入第一半导体层、加热第一半导体层、形成与第一半导体层相接触的具有第一杂质元素的第二半导体层、加热第一半导体层和具有第一杂质元素的第二半导体层、去除具有第一杂质元素的第二半导体层、将第二杂质元素掺入第一半导体层中以形成源极区和漏极区、形成源电极层和漏电极层以便于分别与源极区和漏极区相接触、在源电极层、漏电极层和栅绝缘层上形成第一绝缘层、在第一绝缘层中形成第一开口以到达源电

极层或漏电极层、在第一绝缘层和栅绝缘层中形成第二开口以到达第一电极层、在第一开口和第二开口中形成配线层以便于将源电极层或漏电极层与第一电极层电连接、形成第二绝缘层以覆盖第一电极层和配线层的一部分、在第一电极层上形成电致发光层、以及在电致发光层上形成第二电极层。

本发明具有像素区域和驱动器电路区域的显示器件的制造方法的一个方面包括以下步骤：在衬底上形成导电层、通过激光束曝光使得导电层形成图案以便于在驱动器电路区域中形成第一栅电极层和第二栅电极层以及在像素区域中形成第三栅电极层和第一电极层、在第一栅电极层、第二栅电极层、第三栅电极层和第一电极层上形成栅绝缘层、在栅绝缘层上形成半导体膜、将金属元素掺入半导体膜中、加热所述半导体膜、在所述半导体膜上形成n-型半导体膜、加热所述半导体膜和n-型半导体膜、使得所述半导体膜和n-型半导体膜形成图案以便于在驱动器电路区域中形成第一半导体层、第二半导体层、第一n-型半导体层和第二n-型半导体层以及在像素区域中形成第三半导体层和第三n-型半导体层、形成用于覆盖第一n-型半导体层和第三n-型半导体层的第一掩模、将p-型杂质元素掺入第二n-型半导体层中以便于将第二n-型半导体层转化为p-型半导体层、形成第一源电极层和第一漏电极层以便于与第一n-型半导体层相接触、形成第二源电极层和第二漏电极层以便于与p-型半导体层相接触、形成第三源电极层和第三漏电极层以便于与第三n-型半导体层相接触、在第一源电极层、第一漏电极层、第二源电极层、第二漏电极层、第三源电极层、第三漏电极层以及栅绝缘层上形成第一绝缘层、在第一绝缘层中形成第一开口以到达第三源电极层或第三漏电极层、在第一绝缘层和栅绝缘层中形成第二开口以到达第一电极层、在第一开口和第二开口中形成配线层以便于将第三源电极层或第三漏电极层与第一电极层电连接、形成第二绝缘层以覆盖第一电极层和配线层的一部分、在第一电极层上形成电致发光层、以及在电致发光层上形成第二电极层。

本发明的显示器件的一个方面包括形成在绝缘表面上的栅电极

层和像素电极层、形成在栅电极层上的栅绝缘层、形成在栅绝缘层上的晶体半导体层、形成得与晶体半导体层相接触的具有一种导电类型的半导体层、形成得与具有一种导电类型的半导体层相接触的源电极层和漏电极层、形成在源电极层、漏电极层和像素电极层上的绝缘层、形成在绝缘层中以到达源电极层或漏电极层的第一开口、形成在栅绝缘层和绝缘层中以到达像素电极层的第二开口、以及形成在第一开口和第二开口中以便于将源电极层或漏电极层与像素电极层电连接的配线层。

本发明的显示器件的一个方面包括形成在绝缘表面上的栅电极层和像素电极层、形成在栅电极层上的栅绝缘层、形成在栅绝缘层上的具有源极区和漏极区的晶体半导体层、形成得分别与源极区和漏极区相接触的源电极层和漏电极层、形成在源电极层、漏电极层和像素电极层上的绝缘层、形成在绝缘层中以到达源电极层或漏电极层的第一开口、形成在栅绝缘层和绝缘层中以到达像素电极层的第二开口、以及形成在第一开口和第二开口中以便于将源电极层或漏电极层与像素电极层电连接的配线层。

本发明的显示器件的一个方面包括形成在同一衬底上的像素区域和驱动器电路区域。在驱动器电路区域中，第一栅电极层和第二栅电极层被形成在衬底上，栅绝缘层被形成在第一栅电极层和第二栅电极层上，第一晶体半导体层和第二晶体半导体层被形成在栅绝缘层上，n-型半导体层被形成得与第一晶体半导体层相接触，p-型半导体层被形成得与第一晶体半导体层相接触，第一源电极层和第一漏电极层被形成得与n-型半导体层相接触，并且第二源电极层和第二漏电极层被形成得与p-型半导体层相接触。在像素区域中，像素电极层被形成在衬底上，并且像素电极层的一部分被栅绝缘层覆盖。

本发明显示器件的制造方法的一个方面包括以下步骤：在绝缘表面上形成导电层、在导电层上形成抗蚀剂、通过激光束曝光使得抗蚀剂形成图案以便于形成掩模、使用所述掩模使得导电层形成图案以便于形成栅电极层和像素电极层、在栅电极层和像素电极层上形成栅绝

缘层、在栅绝缘层上形成非晶半导体层、将金属元素掺入非晶半导体层、通过加热使得非晶半导体层结晶化以便于获得晶体半导体层、形成与晶体半导体层相接触的具有一种导电类型的半导体层、加热所述晶体半导体层和具有一种导电类型的半导体层、使得具有一种导电类型的半导体层形成图案以形成源极区和漏极区、形成源电极层和漏电极层以便于分别与源极区和漏极区相接触、在源电极层、漏电极层和栅绝缘层上形成绝缘层、在绝缘层中形成第一开口以到达源电极层或漏电极层、在绝缘层和栅绝缘层中形成第二开口以到达像素电极层、以及在第一开口和第二开口中形成配线层以便于将源电极层或漏电极层与像素电极层电连接。

本发明显示器件的制造方法的一个方面包括以下步骤：在绝缘表面上形成导电层、在导电层上形成抗蚀剂、通过激光束曝光使得抗蚀剂形成图案以便于形成掩模、使用所述掩模使得导电层形成图案以便于形成栅电极层和像素电极层、在栅电极层和像素电极层上形成栅绝缘层、在栅绝缘层上形成第一半导体层、将金属元素掺入第一半导体层、加热第一半导体层、形成与第一半导体层相接触的具有第一杂质元素的第二半导体层、加热第一半导体层和具有第一杂质元素的第二半导体层、去除具有第一杂质元素的第二半导体层、将第二杂质元素掺入第一半导体层中以形成源极区和漏极区、形成源电极层和漏电极层以便于分别与源极区和漏极区相接触、在源电极层、漏电极层和栅绝缘层上形成绝缘层、在绝缘层中形成第一开口以到达源电极层或漏电极层、在绝缘层和栅绝缘层中形成第二开口以到达像素电极层、以及在第一开口和第二开口中形成配线层以便于将源电极层或漏电极层与像素电极层电连接。

本发明具有像素区域和驱动器电路区域的显示器件的制造方法的一个方面包括以下步骤：在衬底上形成导电层、通过激光束曝光使得导电层形成图案以便于在驱动器电路区域中形成第一栅电极层和第二栅电极层以及在像素区域中形成第三栅电极层和像素电极层、在第一栅电极层、第二栅电极层、第三栅电极层和像素电极层上形成栅绝

缘层、在栅绝缘层上形成半导体膜、将金属元素掺入半导体膜中、加热所述半导体膜、在所述半导体膜上形成n-型半导体膜、加热所述半导体膜和n-型半导体膜、使得所述半导体膜和n-型半导体膜形成图案以便于在驱动器电路区域中形成第一半导体层、第二半导体层、第一n-型半导体层和第二n-型半导体层以及在像素区域中形成第三半导体层和第三n-型半导体层、形成用于覆盖第一n-型半导体层和第三n-型半导体层的第一掩模、将p-型杂质元素掺入第二n-型半导体层中以便于将第二n-型半导体层转化为p-型半导体层、形成第一源电极层和第一漏电极层以便于与第一n-型半导体层相接触、形成第二源电极层和第二漏电极层以便于与p-型半导体层相接触、形成第三源电极层和第三漏电极层以便于与第三n-型半导体层相接触、在第一源电极层、第一漏电极层、第二源电极层、第二漏电极层、第三源电极层、第三漏电极层以及栅绝缘层上形成绝缘层、在绝缘层中形成第一开口以到达第三源电极层或第三漏电极层、在绝缘层和栅绝缘层中形成第二开口以到达像素电极层、以及在第一开口和第二开口中形成配线层以便于将第三源电极层或第三漏电极层与像素电极层电连接。

依照本发明，可形成具有晶体半导体膜的逆向交错薄膜晶体管。因此，可用少量光掩模制成TFT。另外，由于本发明的TFT是使用晶体半导体膜制成的，因此与使用非晶半导体膜制成的逆向交错TFT相比较显示出更高的灵活性。除p-型杂质元素（受主元素）或n-型杂质元素（施主元素）以外，TFT的源极区和漏极区还被掺杂有促进结晶化的金属元素。因此，可将源极区和漏极区形成得具有低电阻系数。因此，可制造出能够高速操作的显示器件。通常，可制造出诸如OCB模式显示器件的显示器件，所述OCB模式显示器件显示出高响应性同时能够以广视角显示图像。

另外，与使用非晶半导体膜制成的薄膜晶体管相比较，难以发生阈值电压的变化，从而导致TFT特征变化上的减少。因此，可降低显示不均匀性，因此可制造出高可靠性的显示器件。

此外，通过吸杂步骤将膜淀积期间混合于半导体膜中的金属元素

去除；因此，可减小关断电流。通过使用这样一种TFT作为显示器件的切换元件，可增强图像对比度。

而且，依照本发明，可减少材料浪费，从而可节约成本。因此，可以高产量制造出高性能和高可靠性的显示器件。

附图说明

图1A和1B示出了本发明的显示器件。

图2A到2C示出了本发明显示器件的制造方法。

图3A到3C示出了本发明显示器件的制造方法。

图4A到4C示出了本发明显示器件的制造方法。

图5A到5C示出了本发明显示器件的制造方法。

图6A到6C示出了本发明显示器件的制造方法。

图7A到7D示出了本发明显示器件的制造方法。

图8A到8D示出了本发明显示器件的制造方法。

图9A到9E示出了本发明显示器件的制造方法。

图10A到10F示出了本发明显示器件的制造方法。

图11A到11D示出了本发明显示器件的制造方法。

图12A到12D示出了本发明显示器件的制造方法。

图13A到13E示出了本发明显示器件的制造方法。

图14A到14C示出了本发明显示器件的制造方法。

图15A到15C示出了本发明显示器件的制造方法。

图16A到16C示出了本发明显示器件的制造方法。

图17示出了本发明显示器件的制造方法。

图18A和18B示出了本发明显示器件的制造方法。

图19A到19C示出了本发明显示器件的制造方法。

图20示出了本发明EL显示模块的结构。

图21示出了本发明EL显示模块的结构。

图22A和22B中的每个都示出了本发明的显示器件。

图23A到23D中的每个都示出了本发明的显示器件。

图24示出了本发明的显示器件。

图25A到25C中的每个都示出了本发明的显示器件。

图26示出了本发明可适用的激光束直接记录系统的结构。

图27示出了本发明可适用的微滴排放系统的结构。

图28A到28D中的每个都示出了本发明可适用的电子设备。

图29A到29C是其中每个都示出了本发明的EL显示板的顶视图。

图30A和30B是其中每个都示出了本发明的EL显示板的顶视图。

图31A和31B每个都示出了本发明的显示器件。

图32A和32B每个都示出了本发明的显示器件。

图33A和33B每个都示出了本发明的显示器件。

图34A和34B每个都示出了本发明的显示器件。

图35A和35B每个都示出了本发明的显示器件。

图36A和36B每个都示出了本发明的显示器件。

图37A和37B每个都示出了本发明可适用的电子设备。

图38A和38B每个都示出了本发明的显示器件。

图39A和39B每个都示出了本发明的显示器件。

图40示出了本发明的显示器件。

图41A和41B每个都示出了本发明的显示器件。

图42A到42E每个都示出了本发明可适用的保护电路。

图43A(1)到43C(2)每个都示出了本发明的EL显示板。

图44示出了本发明的显示器件。

图45A到45D每个都示出了本发明可适用的发光元件的结构。

图46A到46C每个都示出了本发明的显示器件。

图47A到47F每个都示出了本发明的EL显示板可适用的像素的结构。

图48示出了本发明的显示器件。

图49A到49C示出了本发明显示器件的制造方法。

图50A到50C示出了本发明显示器件的制造方法。

图51A到51C示出了本发明显示器件的制造方法。

图52A到52C示出了本发明显示器件的制造方法。
图53A到53C示出了本发明显示器件的制造方法。
图54A到54C示出了本发明显示器件的制造方法。
图55A到55C示出了本发明显示器件的制造方法。
图56A到56C示出了本发明显示器件的制造方法。
图57示出了本发明显示器件的制造方法。
图58A和58B示出了本发明显示器件的制造方法。
图59示出了本发明显示器件的制造方法。
图60示出了本发明可适用的液晶微滴填充方法。
图61示出了本发明显示模块的结构。
图62A到62C每个都示出了本发明的显示器件。
图63A和63B每个都示出了本发明的显示器件。
图64A和64B每个都示出了本发明的显示器件。
图65A和65B每个都示出了本发明的显示器件。
图66A和66B每个都示出了本发明的显示器件。
图67A和67B每个都示出了本发明的显示器件。
图68A和68B每个都示出了本发明的显示器件。
图69A(1)到69C(2)每个都示出了本发明的显示板。
图70示出了本发明的显示器件。
图71示出了本发明显示模块的结构。

具体实施方式

[实施例模式1]

在该实施例模式中，将详细描述。尽管将参照附图通过示例全面地描述本发明，但是应该理解的是，本领域中的普通技术人员应明白各种改变和修正。因此，除非所述改变和修正背离本发明的保护范围，否则应认为所述改变和修正包含在其中。应该注意的是，在所有附图中在本发明的结构上具有共同作用的部分可由共同的附图标记表示，因此，仅对其进行一次描述。

图29A是示出了本发明所涉及的显示板的结构的顶视图。在具有绝缘表面的衬底2700上，形成了具有像素2702的矩阵布置的像素部分2701、扫描线侧输入（终）端2703、以及信号线侧输入（终）端2704。可根据各种面板规格确定像素数量。例如，在XGA的情况中，需要 $1024 \times 768 \times 3$ （RGB）像素而在UXGA的情况中，需要 $1600 \times 1200 \times 3$ （RGB）像素。此外，在全规格高清晰度电视板的情况中，需要 $1920 \times 1080 \times 3$ （RGB）像素。

每个像素2702都被设置在由相互交叉的从扫描线侧输入（终）端2703处延伸的扫描线和从信号线侧输入（终）端2704处延伸的信号线构成的矩阵中。每个像素2702都具有切换元件和与之相连接的像素电极。作为切换元件的典型示例，存在TFT。通过将TFT的栅电极连接于扫描线同时将其源极或漏极连接于信号线，可由从外部输入的信号独立地控制每个像素。

图29A示出了其中通过外部驱动器电路控制被输入到扫描线和信号线的信号的显示板的结构；然而，如图30A中所示的，可通过COG（玻璃上芯片）结合方法将驱动器IC2751安装于衬底2700上。作为用于安装的替换模式，如图30B中所示的，可使用TAB（带式自动结合）。驱动器IC可为形成在单晶体半导体衬底上的电路或者为形成在玻璃衬底上的TFT构成的电路。在图30A和30B中，驱动器IC2751与FPC2750相连接。

另外，在使用SAS（板-非晶半导体）形成设在每个像素中的TFT的情况中，扫描线驱动器电路3702也可被形成在衬底3700上，如图29B中所示的。在图29B中，附图标记3701表示像素部分，并且信号线驱动器电路由图29A中的外部驱动器电路控制。如图29C中所示的，在使用具有高灵活性的多晶（微晶）半导体、单晶体半导体等形成设在每个像素中的TFT的情况中，扫描线驱动器电路4702和信号线驱动器电路4704也可被形成在玻璃衬底4700上。

依照根据本发明制造的显示器件，使用能够选择性地形成期望形状的方法，以便于形成诸如用于形成配线层或用于形成预定图案的电

极或掩模层的导电层的显示板的制造所需的目标中的至少一个(例如,依照预期目的或其功能以诸如膜或层等各种形式存在的所述目标)。本发明可适用于以预定形状形成的所有部件,诸如包括栅电极层、源电极层和漏电极层的导电层、半导体层、掩模层、以及绝缘层,它们中的每种都构成薄膜晶体管或显示器件。作为能够选择性地形成期望图案的方法,存在能够通过选择性地排出(喷射)出于特定目的混合的化合物形成导电层、绝缘层等预定图案的微滴排放(喷射)方法(在某些情况中称之为喷墨法)。或者,可使用能够通过转印或写入形成具有期望图案的目标的方法,所述方法包括丝网(模版印刷处理)印刷、胶版(平版)印刷、照相凹版(铜版)印刷等。

该实施例模式可使用用于通过排出(喷射)包含液滴形式的流体材料的化合物形成期望图案的方法。在将包含所要形成的材料的微滴排放到目标区域中之后,执行烘焙和干燥步骤以使得所述材料固化,从而可使得所述目标具有期望图案。

图27示出了用于微滴排放方法的微滴排放系统的一种模式。微滴排放装置1403的每个头1405和1412都与控制装置1407相连接,所述控制装置1407由电脑1410控制以便于写入预编程序图案。可例如通过作为基点形成在衬底1400上的标记1411确定写入时序。或者,可使用衬底1400的边缘确定基点。标记或基点由图像拾取装置1404检测,并在图像处理装置1409中被转化为数字信号。之后,该信号由电脑1410识别以产生将被输送到控制装置1407的控制信号。图像拾取装置1404可为使用电荷耦合器件(CCD)、互补金属氧化物半导体(CMOS)等的图像传感器。无须多说,将被形成在衬底1400上的图案的数据被储存在记录媒介1408中,据此控制信号被输送到控制装置1407,从而可独立地控制微滴排放装置1403的每个头1405和1412。待排出的材料从材料供给源1413和材料供给源1414中分别通过管道被供应到头1405和1412中。

如虚线1406所示的,头1405的内部具有填充有液体材料的空间和用作排出头的喷嘴。尽管未示出,头1412具有与头1405相似的内部结

构。头1405和头1412的喷嘴的尺寸是不同的，从而可同时用不同的行宽记录不同的资料。使用一个头，可分别排出导电材料、有机或无机材料等，并且在图案被记录在大区域（诸如层间膜）中的情况下，从多个喷嘴中同时排出相同的材料以便于记录图案从而提高处理量。在使用大衬底的情况下，可使得头1405和1412沿箭头的方向在衬底上滑动地扫描，并且可自由地设定记录区域。因此，可在一个衬底上记录多个相同的图案。

在本发明中，在处理目标的形成图案步骤中用光线照射光致抗蚀剂或包含感光物质的材料并将其暴露于光线下。用于曝光的光线没有具体限定，并且可使用红外线、可见光、紫外线和它们的组合中的任意一种。例如，可使用从紫外线灯、黑光、卤素灯、金属卤化物灯、氙弧灯、炭棒弧光灯、高压钠灯、或高压汞灯中发射的光线。在这样一种情况下，可通过点亮灯光源预定时期而执行照射，或执行多次。

或者，可使用激光光线（也称作激光束），通过所述激光光线甚至可以更高精度使得处理区域暴露于光线下。因此，可精细地处理形成在所述区域上的目标。下面将参照图26在可适用于本发明的激光束直接记录系统方面进行描述，所述激光束直接记录系统用激光束照射所述区域以便于记录图案。在该实施例模式中，将用激光束照射的区域不是通过掩模选择的，而是在选择处理区域的同时通过直接照射处理的；因此，使用激光束直接记录系统。如图26中所示的，激光束直接记录系统1001包括用于在激光束照射中执行各种控制的个人电脑（在下文中称之为PC）1002、用于输出激光束的激光振荡器1003、激光振荡器1003的电源1004、用于削弱激光束的光学系统（ND过滤器）1005、用于调制激光束强度的声光调制器（AOM）1006、由用于放大或缩小激光束的横截面的透镜和用于改变光径的镜子构成的光学系统1007、具有X级和Y级的衬底移动机构1009、用于数字模拟转换从PC1002中输出的控制数据的D/A转换器单元1010、用于根据从D/A转换器单元1010中输出的模拟电压控制声光调制器1006的驱动器1011、以及用于输出用于驱动衬底移动机构1009的驱动信号的驱动器1012。

激光振荡器1003可为能够振荡紫外线、可见光或红外线的激光振荡器。可使用使用KrF、ArF、KrF、XeCl、Xe等的准分子激光振荡器、使用He、He-Cd、Ar、He-Ne、HF等的气体激光振荡器、使用诸如掺杂有Cr、Nd、Er、Ho、Ce、Co、Ti或Tm的YAG、GdVO₄、YVO₄、YLF、或YVO₄的固态激光振荡器、使用GaN、GaAs、GaAlAs、InGaAsP等半导体激光振荡器等作为特定激光振荡器。应该注意的是，当使用固态激光振荡器时，最好使用基波的第二到第五谐波。

接下来，将描述使用激光束直接记录系统的衬底（表面）的曝光程序。当衬底1008被布置在衬底移动机构1009上时，PC1002使用摄影机（未示出）检测形成在衬底1008上的标记的对齐。之后，PC1002根据所检测的标记对齐数据和预先输入的记录图案数据产生用于移动衬底移动机构1009的移动数据。之后，PC1002通过驱动器1011控制从声光调制器1006中输出的光线量，并且从激光振荡器1003中输出的激光束在由光学系统1005削弱之后在量方面由声光调制器1006控制以便于具有预定的光线量。同时，从声光调制器1006中输出的激光束在其光径和形状（射束点的形状）方面改变，并且通过光学系统1007由透镜会聚。之后，形成在衬底上的处理目标由所述激光束照射以便于获得改进的质量。此时，衬底移动机构1009被控制以根据PC1002所产生的移动数据沿X方向和Y方向移动。因此，由激光束照射预定区域，从而对处理目标执行曝光处理。

因此，处理目标被暴露于光线并且在激光束所照射的区域变得敏感。感光性物质可大致分类为负类型和正类型的。在负感光性物质的情况下，在曝光部分中发生化学反应，并且通过显影剂只留下已发生了化学反应的部分，从而形成图案。另一方面，在正感光性物质的情况下，在曝光部分中发生化学反应，并且通过显影剂溶解已发生了化学反应的部分，从而留下未曝光于光线的部分以形成图案。处理目标的材料使得激光束的能量部分地转化为热，这造成一部分处理目标的反应；因此，处理目标的处理区域可略宽于用于处理的激光束的宽度。另外，激光束的波长越短，可会聚成的激光束的直径就越短。因此，

为了形成具有微小宽度的处理区域，所述区域最好由具有短波长的激光束照射。

另外，照射在膜表面上的激光束由光学系统处理为具有斑点形状、圆形形状、矩形形状或线性形状（严格地讲，细长矩形形状）的点。

另外，尽管图26中所示的系统是其中衬底的前表面由用于曝光的激光束照射的示例，但是也可使用另一种激光束记录系统，通过所述激光束记录系统，在适当地改变光学系统或衬底移动系统的同时，衬底的后表面由用于曝光的激光束照射。

应该注意的是，所述衬底在移动的同时由激光束选择性地照射；然而，本发明不局限于此，并且所述衬底可在沿XY轴方向扫描激光束的同时由激光束照射。在这样的情况下，多角镜或检流计镜最好用于光学系统1007。

另外，从灯光源中发射出的光线可与激光束组合使用，在这种情况下，待在较广范围内形成图案的区域由从使用掩模的灯中发射出的光线照射，而只有待精细形成图案的区域可由激光束照射。通过执行这样的光线照射，可提高处理量同时可获得精细形成图案配线（wiring）衬底等。

下面将结合图1A到9E对本发明的实施例模式进行描述。具体地，对本发明所适用的显示器件的制造方法进行描述。首先，对本发明所适用的具有沟道蚀刻类型薄膜晶体管的显示器件的制造方法进行描述。图2A、3A、4A、5A和6A是显示器件的像素部分的顶视图，图2B、3B、4B、5B和6B是分别沿图2A、3A、4A、5A和6A的线A-C的横截面图，而图2C、3C、4C、5C和6C是分别沿线图2A、3A、4A、5A和6A的B-D的横截面图。

衬底100是由诸如硼硅酸钡玻璃和硼硅酸铝玻璃等玻璃衬底、石英衬底、硅衬底、金属衬底、不锈钢衬底、或能够禁得起当前制造步骤的处理温度的塑料衬底制成的。另外，衬底100的表面可通过CMP抛光以便于平面化。应该注意的是，绝缘层可被形成在衬底100上。所

述绝缘层是通过诸如CVD、等离子CVD、溅射法、以及旋涂法等已知方法使用包含硅的氧化物或氮化物材料以单层或多层制成的。该绝缘层不是必需的；然而，所述绝缘层具有阻断污染物的效果，否则的话所述污染物可能从衬底100中进入。衬底100可为具有例如尺寸为320mm×400mm、370mm×470mm、550mm×650mm、600mm×720mm、680mm×880mm、1000mm×1200mm、1100mm×1250mm或1150mm×1300mm的大衬底。

导电膜101被形成在衬底100上。导电膜101被形成为栅电极层和像素电极层。导电膜101最好通过诸如印刷、电解电镀、PVD（物理气相淀积）、CVD（化学气相淀积）以及气相淀积等已知方法使用高熔点材料制成。作为替换淀积方法，可使用微滴排放方法以形成期望图案。高熔点材料的使用使得可执行随后的加热步骤。作为高熔点材料，存在诸如钨（W）、钼（Mo）、锆（zirconia）（Zr）、铪（Hf）、铋（Bi）、铌（Nb）、钽（Ta）、铬（Cr）、钴（Co）、镍（Ni）以及铂（Pt）等金属。或者，也可适当地使用所述金属的合金或金属氮化物。另外，所述材料可以成叠的层构成。通常，氮化钽膜和W膜以所述顺序层叠在衬底表面上。应该注意的是，在通过使用从卤素灯、金属卤化物灯、氙弧灯、炭棒弧光灯、高压钠灯、或高压汞灯中的一个或多个辐射的热LRTA（灯快速热退火），或通过使用诸如氮气或氩等惰性气体作为加热催化剂的GRTA（气体快速热退火）执行随后的加热步骤的情况下，热处理涉及短时间。因此，可使用具有较低熔点的铝（Al）、银（Ag）或金（Cu）制成导电膜。具有反射性的所述金属最适于顶部发射显示板的制造。或者，可使用掺杂有具有一种导电类型的杂质元素的硅材料。例如，可使用具有n-型导电类型的硅膜，其中非晶硅膜掺杂有诸如磷（P）的n-型杂质元素。

导电膜101还用作像素电极层；因此，也可使用光透射性导电材料。因此，可使用氧化铟锡（ITO）、包含氧化硅的氧化铟锡（ITSO）、氧化锌（ZnO）、二氧化锡（SnO₂）等制成导电膜101。最好，通过溅射法使用氧化铟锡（ITO）、包含氧化硅的氧化铟锡（ITSO）、氧

化锌 (ZnO) 等制成导电膜101。更好的是, 通过溅射法使用诸如包含2-10重量% 二氧化硅的ITO的目标制成由包含氧化硅的氧化铟锡 (ITSO) 制成的膜。或者, 也可使用其他导电材料, 诸如氧化铟和氧化锌的合金, 即, 包含二氧化硅以及还包含2到20%的氧化锌 (ZnO) 的氧化铟的合金。

在该实施例模式中, 导电膜101是通过排出包含氧化铟锡作为导电材料的化合物并且在500℃下烘焙而形成的。应该注意的是, 本说明书中的微滴排放装置是用于装有用以排出微滴的装置 (诸如具有组分排出头的喷嘴或具有一个或多个喷嘴的头) 的系统 (设备) 的通用术语。微滴排放装置的喷嘴的直径被设定为0.02到100微米 (最好为, 不大于30微米), 并且从喷嘴中排出的组分的排出量被设定为0.001到100pl (最好为不小于0.1pl但不大于40pl, 或者更好的是不大于10pl)。排出量与喷嘴的直径成比例增加。另外, 处理目标与喷嘴的排出头之间的距离最好被设定得尽可能紧密以便于将微滴排放到期望点, 并且最好将其设定为0.1到3mm (最好, 不大于1mm)。

作为从排出头排出的组分, 使用溶解或分散到溶剂中的导电材料。导电材料对应于诸如Ag、Au、Cu、Ni、Pt、Pd、Ir、Rh、W和Al等金属、Cd或Zn的金属固化物、Fe、Ti、Ge、Si、Zr、Ba等的氧化物、卤化银的微粒、或分散的毫微粒。另外, 导电材料对应于氧化铟锡 (ITO)、包含氧化硅的氧化铟锡 (ITSO)、有机铟、有机锡、氧化锌、氮化钛等, 所述导电材料被用作光透射性导电膜。同样也可混合所述金属用作导电层的材料。然而, 考虑到电阻系数, 从排出头中排出的组分最好是溶解或分散到溶剂中的金、银和铜中的一种, 更好的是, 具有低电阻的银或铜。应该注意的是, 当使用银或铜时, 作为防御杂质的方法, 最好结合提供屏障膜。可使用氮化硅膜或硼化镍 (NiB) 膜。

或者, 可使用具有多层的颗粒以使得导电材料被涂以另一种导电材料。例如, 可使用具有三层结构的颗粒以使得铜被覆以硼化镍 (NiB), 随后被覆以银。使用诸如醋酸丁酯、酯 (例如, 乙酸乙酯)、

乙醇（例如，异丙醇或乙醇）、甲基乙基酮以及丙酮等有机溶剂作为溶剂。所述组分的粘性最好不高于20cp，这可防止干燥或可使得组分从排出头中平滑地排出。所述组分的表面张力最好不高于40mN/m。然而，可根据溶剂或期望目的适当地控制所述组分的粘性。例如，所述组分（溶解或分散到溶剂中的ITO、有机铟或有机锡）最好具有5到20mPa·S的粘性、所述组分（溶解或分散到溶剂中的银）最好具有5到20mPa·S的粘性、以及所述组分（溶解或分散到溶剂中的金）最好具有5到20mPa·S的粘性。

另外，用作电极层的导电膜101可通过层叠多个导电材料形成。而且，可通过微滴排放方法使用银作为导电材料形成导电层，之后用铜镀覆。可通过电镀或化学（无电的）镀执行镀覆。可以这样一种方式执行镀覆，所述方法即，使得衬底的表面浸泡在充满包含镀覆材料的溶液的容器中，或者，使得所述衬底被倾斜地(或直立地)设定以使得其表面涂覆以包含喷镀材料的溶液，同时使得溶液从上方流动。当通过将衬底直立设定以便于涂覆溶液而执行喷镀时，具有这样的优点，即，用于所述步骤的系统（设备）可小型化。

尽管取决于期望图案形状的每个喷嘴的直径，但是为了防止喷嘴堵塞以及产生精细图案，导电颗粒的直径最好小得不大于0.1微米。该组分通过诸如电解法、雾化方法以及湿体研碎法等已知方法形成。所述组分的粒度通常约为0.01到10微米。当通过气体蒸发方法形成所述组分时，由分散剂保护的毫微粒具有约7纳米的较小尺寸。另外，当每个毫微粒的表面被涂覆以涂料时，在溶剂中不会发生聚集，从而可在室温下稳定地分散所述毫微粒，显示出与液体同样的行为。因此，最好使用涂料。

当在低压力下执行用于排放组分的步骤时，所述组分的溶剂在所述组分被排出后直到落在处理目标上的时期内蒸发；因此，可省略掉随后的干燥和烘焙步骤。另外，由于所述导体的表面未形成氧化膜等，因此在低压力下所执行的步骤是优选的。在排出所述组分之后，执行干燥和烘焙步骤中的一种或两种。干燥和烘焙步骤两者都是热处

理。例如，在100℃下执行干燥步骤3分钟，而在200到350℃下执行烘焙步骤15到60分钟。因此，其目标、温度和时间彼此不同。通过激光照射、快速热退火或使用加热炉在正常压力或低压力下执行干燥和烘焙步骤。应该注意的是，用于执行热处理的时序没有具体限定。为了顺利地执行干燥和烘焙步骤，所述衬底可被加热，并且尽管取决于所述衬底的材料等，但是此时的温度通常为100到800℃（最好，为200到350℃）。依照当前步骤，所述组分的溶剂被蒸发或者分散剂被化学地去除同时周围树脂被固化并收缩，这使得毫微粒彼此接触以便于在更快速度下熔融并焊接。

可通过连续波（CW）或脉冲气体激光器或固体激光器执行激光束的照射。前一种气体激光器包括准分子激光器、YAG激光器等而后一种固体状态激光器包括使用诸如掺杂有Cr、Nd的YAG、YVO₄或GdVO₄等晶体的激光器。应该注意的是，考虑到激光束的吸收性，最好使用CW激光器。另外，可使用组合有脉波和连续波的所谓的混合激光照射方法激光照射方法。应该注意的是，取决于衬底100的耐热性，最好瞬间执行数微秒到数十秒通过激光照射的热处理，以使得衬底100不会损坏。通过在惰性气体环境下使用用于发射紫外线到红外线的红外线灯或使用卤素灯迅速增加温度而瞬间施加数分钟到数微秒的热量执行快速热退火（RTA）。这种处理是瞬时执行的；因此，在不会影响下层中膜的情况下只有最外面表面上的薄膜可被加热。也就是说，诸如塑料衬底等的低耐热性衬底也不会受影响。

或者，在通过微滴排放方法排出组分而形成导电膜101之后，可通过施加压力而使其表面平面化以便于增加平面性。作为用于施加压力的方法，可使用辊扫描膜的表面以便于齐平不规则性，或者可用平板垂直地压制其表面。在施加压力的同时，可执行加热步骤。或者，可使用溶剂等软化或融化膜表面，之后可用气刀去除表面的不规则性。另外，可通过CMP抛光其表面。在由于微滴排放方法而导致出现不规则性的情况下可执行所述步骤以便于使得表面平面化。或者，也可在用掩模102a、102b和102c使得导电膜101形成图案之后执行平面化步

骤，并且形成了栅电极层103和第一电极层120。

在导电膜101上形成有抗蚀剂掩模。所述抗蚀剂掩模通过暴露于激光束170a、170b和170c而被精细地处理，从而形成了掩模102a、102b和102c（见图2A到2C）。该实施例模式下的抗蚀剂掩模是负性抗蚀剂，其暴露区域在蚀刻剂中是不能溶解的。因此，作为掩模保留的区域被激光束照射。在用激光束处理之前的抗蚀剂掩模也可通过微滴排放方法形成。通过组合使用微滴排放方法，与通过旋涂法等涂覆整个表面的情况相比较可减少材料浪费，从而导致成本节约。

可使用包括感光剂的商品化的抗蚀剂材料，例如，正抗蚀剂（例如，酚醛清漆树脂）、感光剂（例如，萘醌二嗪农化合物）、或负抗蚀剂（例如，基础树脂、二苯基硅二醇或酸发生器）形成所述掩模。在使用前述材料中任意一种的情况下，通过控制溶剂的浓度或加入表面活性剂等适当地控制其表面张力和粘性。另外，当使用包含感光性物质的导电材料形成导电膜101时，可用激光束直接照射导电膜101并将其暴露于所述激光束，之后在没有形成抗蚀剂掩模的情况下使用蚀刻剂移除，从而可将导电膜101形成为期望形状。在这样的情况下，不需要掩模，从而导致简化的制造步骤。包含感光性物质的导电材料可包括诸如Ag、Au、Cu、Ni、Al和Pt等金属，或其合金以及诸如高分子量有机树脂、光作用引发剂、光聚合聚合体或溶剂等感光性树脂。有机高分子量树脂包括酚醛清漆树脂、丙烯酸系共聚物、甲基丙烯酸共聚物、纤维素衍生物、环化橡胶树脂等。

以这种方式，使用精细处理掩模102a、102b和102c使得导电膜101形成图案，从而形成栅电极层103、栅电极层104以及用作像素电极层的第一电极层120（见图3A到3C）。

之后在栅电极层103、栅电极层104以及用作像素电极层的第一电极层120上形成栅绝缘层105a和105b。可使用氧化硅（ SiO_x ）、氮化硅（ SiN_x ）、氮氧化硅（ SiO_xN_y ）（ $x>y$ ）、氧氮化硅（ SiN_xO_y ）（ $x>y$ ）等形成栅绝缘层105a和105b。而且，通过对栅电极层103和栅电极层104进行阳极氧化处理，可取代栅绝缘层105a形成阳极化膜。应该注意的

是，为了防止杂质从衬底侧扩散，最好使用氮化硅 (SiN_x)、氧氮化硅 (SiN_xO_y) ($x>y$) 等形成栅绝缘层105a。另外，考虑到与稍后形成的半导体层的接触特性，最好使用氧化硅 (SiO_x) 或氮氧化硅 (SiO_xN_y) ($x>y$) 形成栅绝缘层105b。然而，所述栅绝缘层不局限于所述步骤，并且也可使用氧化硅 (SiO_x)、氮化硅 (SiN_x)、氮氧化硅 (SiO_xN_y) ($x>y$)、氧氮化硅 (SiN_xO_y) ($x>y$) 等中的任意一种以单层方式形成所述栅绝缘层。应该注意的是，栅绝缘层105b包含氢。在其中使用银、铜等形成通过微滴排放方法制成的导电层的情况下，如果诸如氮化硅膜和硼化镍 (NiB) 膜的屏障膜被形成在栅绝缘层上的话，可防止杂质的扩散以及可使得所述表面平面化。应该注意的是，为了在低淀积温度下形成具有较小栅漏电流的密集绝缘膜，诸如氩等稀有气体元素最好包含在反应气体中以便于混合于待形成的绝缘膜中。在该实施例模式中，使用具有 SiH_4 和 NH_3 的反应气体的氮化硅膜将栅绝缘层105a形成得具有50纳米的厚度，并且使用具有 SiH_4 和 N_2O 的反应气体的氧化硅膜将栅绝缘层105b形成得具有100纳米的厚度。或者，可将氧氮化硅膜设定得具有140纳米的厚度，并且可将层叠在其上的氮氧化硅膜设定得具有100纳米的厚度。最好将栅绝缘层105a和105b中的每个设定得具有50到100纳米的厚度。

之后，形成了半导体膜。下面将参照图9A到9E描述半导体层的晶体制造方法。图9A到9E示出了形成在栅电极层103上的薄膜晶体管的制造方法；然而，也可以相似的方式制成形成在栅电极层104上的薄膜晶体管。可通过已知方法（例如，溅射法、LPCVD、或等离子CVD）将半导体膜形成得具有25到200纳米的厚度（最好是，30到150纳米）。在该实施例模式中，最好使用通过使得非晶半导体膜结晶化所获得的晶体半导体膜。

可使用通过汽相生长或使用硅烷 (SiH_4) 源气和german (GeH_4) 源气等所代表的半导体材料气体溅射非晶半导体（在下文中也称之为“AS”）制成半导体膜。或者，可使用通过利用热能使得非晶半导体膜结晶化获得的多晶半导体或半非晶（也称之为微晶）半导体（在下文

中也称之为“SAS”)形成半导体膜。

SAS是具有非晶和晶体(包括单晶体和多晶体)结构之间的中间结构的半导体并且具有在自由能下稳定的第三状态。半非晶半导体包括具有短程有序和晶格畸变的晶体区域。膜中的至少一部分区域包括0.5到20nm的结晶粒度。在硅作为主要组分的情况下,拉曼光谱改变为低于 520cm^{-1} 的波数,并且它在X射线衍射下具有观察到的衍射峰值(111)和(220),所述衍射峰值是从Si晶体点阵中推测衍生出来的。另外,它包含具有1原子%或更大浓度的氢或卤素以便于终止悬空键。通过辉光放电(等离子CVD)分解硅气体源而形成SAS。硅气体源包括可混有 F_2 或 GeF_4 的 SiH_4 、 Si_2H_6 、 SiH_2Cl_2 、 SiHCl_3 、 SiCl_4 、 SiF_4 等。另外,可用 H_2 稀释硅气体源,或者可用 H_2 与从He、Ar、Kr和Ne中选择出的一种或多种稀释硅气体源。最好将稀释比率设定在2到1000倍的范围内;压力,大约0.1到133Pa的范围内;以及电源频率,在1到120MHz的范围内,或更好的是,在13到60MHz的范围内。另外,所述衬底被加热到不高于 300°C ,并且衬底的加热温度可为100到 200°C 。在淀积期间引入到膜中的杂质之中,诸如氧、氮和碳等大气污染物杂质最好被设定得不高于 $1\times 10^{20}\text{cm}^{-3}$ 。具体地,最好将氧浓度设定得不高于 $5\times 10^{19}\text{cm}^{-3}$,或者更好的是,不高于 $1\times 10^{19}\text{cm}^{-3}$ 。此外,通过将诸如He、Ar、Kr和Ne等稀有气体元素混合于硅气体源中以进一步促进晶格畸变,可获得更稳定和出色的SAS。或者,通过层叠使用含氟气体形成的SAS层和使用含氢气体形成的SAS层可形成半导体膜。

应该注意的是,为了在随后的结晶中获得具有出色晶体结构的半导体膜,诸如包含在图9A中所示的非晶半导体膜403中的氧和氮的杂质浓度最好减小到 $5\times 10^{18}/\text{cm}^3$ (在下文中,由次级离子质谱法(SIMS)材料的原子浓度表示所有浓度)。所述杂质易于与催化元素反应,这将妨碍稍后的结晶,并且在结晶之后将增加俘获中心或复合中心的密度。

在该实施例模式中,使用用于促进结晶的元素使得非晶半导体膜或SAS膜热结晶。作为加热方法,存在诸如GRTA(气体快速热退火)

和LRTA（灯快速热退火）的RTA（快速热退火）。

用于将金属元素引入到非晶半导体膜中的方法没有具体限定，只要使得金属元素存在于非晶半导体膜表面或内部中就可以。例如，可使用溅射法、CVD、等离子处理（包括等离子CVD）、吸收处理、具有金属盐溶液的涂覆方法、离子注入、离子掺杂等。在这些方法之中，使用溶液的方法的有利之处在于可容易地执行所述方法，并且可容易地控制金属元素的浓度。另外，为了提高非晶半导体膜表面的可湿性以及为了在非晶半导体膜的整个表面上涂覆水溶液，最好通过在氧环境下UV照射、热氧化、或用包含羟基或过氧化氢的臭氧水处理而淀积氧化膜。

在该实施例模式中，非晶半导体膜403被形成在栅绝缘层105b，并且非晶半导体膜403被结晶化以便于形成晶体半导体膜405。使用具有 SiH_4 和 H_2 的反应气体的非晶硅形成非晶半导体膜403。在该实施例模式中，栅绝缘层105a和105b、以及非晶半导体膜403在保持在真空下的同一个腔室中并且在恒温（在该实施例模式中为 330°C ）下在改变反应气体的同时被连续地形成。在该实施例模式中，在形成栅绝缘层105a和105b之后， SiH_4 的反应气体在没有产生等离子器的情况下被供应到腔室中，从而从所述腔室中移除氧。之后，连续地形成非晶半导体膜403。通过从所述腔室中移除氧，可将非晶半导体膜403中的氧浓度设定得不高于 $5 \times 10^{19} \text{ atom/cm}^3$ ，或者更好的是，不高于 $2 \times 10^{19} \text{ atom/cm}^3$ ，从而可通过吸除法容易地去除稍后作为金属元素加入的镍。非晶半导体膜403的厚度最好为100到300纳米。在该实施例模式中，非晶半导体膜403被形成得具有150纳米的厚度。

在去除了形成在非晶半导体膜上的氧化膜之后，通过在氧环境下UV照射、热氧化、或用包含羟基或过氧化氢的臭氧水处理而将氧化膜形成得具有10到 50\AA 的厚度。在该实施例模式中，Ni用作用于促进结晶化的元素。通过旋涂法涂覆包含按重量计算10到110ppm（最好为，10到50ppm）Ni元素的溶液以形成金属膜404（见图9A）。作为用于促进结晶化的元素，可使用用于促进硅的结晶化的金属元素，诸如铁

(Fe)、镍(Ni)、钴(Co)、钌(Ru)、铑(Rh)、钯(Pd)、锇(Os)、铱(Ir)、铂(Pt)、铜(Cu)和金(Au)中的一种或多种以形成金属膜404。取决于其形成条件,金属膜404极薄,并且可不必保持为膜形状。为了获得促进结晶化的效果,只需将金属膜404形成得与非晶半导体膜403相接触。

之后,将非晶半导体膜403加热以形成晶体半导体膜405。在这种情况下,在与用于促进半导体膜结晶化的金属元素相接触的部分的半导体膜中形成硅化物,并且在硅化物用作晶核的情况下进行结晶化。这里,在用于脱氢作用的热处理之后,执行用于结晶化的热处理(550到650°C下执行5分钟到24小时)。或者,可通过RTA或GRTA执行结晶化。这里,在不使用激光照射的情况下通过热处理执行结晶化,可降低结晶度的变化,同时可抑制稍后形成的TFT的变化。

在该实施例模式中,在550°C下执行热处理4小时;然而,也可通过RTA在650°C下执行6分钟。

为了控制薄膜晶体管的阈值电压,以这种方式获得的晶体半导体膜405可掺杂有少量杂质元素(硼或磷)。也可在经历结晶步骤之前或通过吸除步骤减少或去除晶体半导体膜405中的内部金属元素之后执行杂质元素的掺杂。在该实施例模式中,在没有质量分离的情况下通过用等离子激活乙硼烷(B_2H_6)通过离子掺杂法掺杂硼。应该注意的是,可执行用于质量分离的离子注入。当在非晶半导体膜的状态下掺杂杂质元素时,可通过用于稍后结晶化的热处理激活杂质元素。另外,可改进掺杂中将出现的缺陷等。

当使用金属元素执行结晶化时,执行用于减少或去除金属元素的吸除步骤。作为用于吸收晶体半导体膜405的金属元素的层的半导体膜被形成得与晶体半导体膜405相接触。在该实施例模式中,作为用于俘获金属元素的吸除器,形成有包含杂质元素的非晶半导体膜。首先,通过清洗去除掉形成在晶体半导体膜405上的氧化膜。之后,通过等离子CVD形成半导体膜406a和406b。半导体膜406a被形成得具有30到100纳米(通常为40到60纳米)的厚度,同时半导体膜406b被形成得具

有20到200纳米（通常为50到150纳米）的厚度。半导体膜406a和406b包含杂质元素。杂质元素可为n-型杂质元素、p-型杂质元素、或稀有气体元素，诸如磷（P）、氮（N）、砷（As）、锑（Sb）、铋（Bi）、硼（B）、氦（He）、氖（Ne）、氩（Ar）、Kr（氪）以及Xe（氙）中的一种或多种。包含n-型杂质元素的n-型半导体层也可被形成得包含稀有气体元素，诸如氩。在该实施例模式中，半导体膜406a和406b包含n-型杂质元素（该实施例模式中为磷），并且半导体膜406a中的杂质元素的浓度被设置得低于半导体膜406b中的杂质元素的浓度。可通过CVD等将半导体膜形成得包含杂质元素。或者，在形成半导体膜之后，可通过离子掺杂等向其掺杂杂质元素。

图38A和38B示出了包含n-型杂质元素的前述半导体膜中的杂质的形式。图38A示出了当通过等离子CVD将包含n-型杂质元素的半导体膜901a和901b形成在晶体半导体膜903上时n-型杂质元素的分布形式900a。半导体膜901a和901b分别对应于半导体膜406a和406b。半导体膜901a被形成为n-型低浓度杂质区（也称之为n-区）而半导体膜901b被形成为n-型高浓度杂质区（也称之为n+区）。因此，半导体膜901a和901b每个都沿深度方向分散有具有固定浓度的n-型杂质元素。半导体膜901a比半导体膜901b分散有更低浓度的n-型杂质元素。作为n+区的半导体膜901b用作源极区和稍后的漏极区而作为n-区的半导体膜901a用作LDD（轻掺杂漏极）区域。应该注意的是，n+区和n-区是独立形成的；因此，在这些区域之间具有接触面。可通过控制具有相应浓度的半导体膜的厚度控制n+区和n-区的厚度。

图39A示出了当通过离子掺杂或离子注入法作为p-型杂质元素将硼掺入图38A中所形成的半导体膜901a和901b中而形成半导体膜911时的p-型杂质元素的分布形式913。p-型杂质元素具有比n-型杂质元素高的浓度，并且半导体膜911用作p-型半导体膜。另外，由于p-型杂质元素是通过沟道掺杂的，因此晶体半导体膜903也被掺杂。如图39A中所示的，半导体膜911表面附近用作具有较高p-型杂质元素浓度的p-型杂质区（也称之为p+区）912b，而晶体半导体膜903附近的区域的

半导体膜911具有较低的p-型杂质元素浓度；因此，它用作p-型低浓度杂质区（也称之为p-区）912a。

另一方面，图38B示出了当通过非晶半导体、SAS、微晶半导体、以及晶体半导体中的任意一种状态下形成半导体膜，之后通过离子掺杂或离子注入将n-型杂质元素掺入半导体膜中而形成半导体膜902时n-型杂质元素的分布形式900b。如图38B中所示的，表面附近区域的半导体膜902具有较高的n-型杂质元素浓度。具有 $1 \times 10^{19} / \text{cm}^3$ 或更大的n-型杂质元素浓度的区域被表示为n-型高浓度杂质区（也称之为n+区）904b。另一方面，晶体半导体膜903附近的n-型杂质元素浓度较低。具有 5×10^{17} 到 $1 \times 10^{19} / \text{cm}^3$ 的n-型杂质元素浓度的区域被表示为n-型低浓度杂质区（也称之为n-区）904a。n+区904b用作源极区和稍后的漏极区而n-区904a用作LDD区域。应该注意的是，在n+区和n-区之间没有接触面，并且每个n+区和n-区所占据的面积根据n-型杂质元素的相对浓度而改变。以这种方式，通过离子掺杂或离子注入形成的包含n-型杂质元素的半导体膜902可根据掺杂条件在浓度分布上被控制；因此，可适当地控制n+区和n-区的每个厚度。通过提供n+区和n-区，增加了缓和电场的效果，从而可形成相对于热载流子减少具有改进电阻的薄膜晶体管。

图39B示出了当通过离子掺杂或离子注入法作为p-型杂质元素将硼掺入图38B中所形成的半导体膜902中而形成半导体膜921时的p-型杂质元素的分布形式923。p-型杂质元素具有比n-型杂质元素高的浓度，并且半导体膜921用作p-型半导体膜（也可称之为具有p-型杂质区域的半导体膜）。另外，由于p-型杂质元素是通过沟道掺杂的，因此晶体半导体膜903也被掺杂。如图39B中所示的，表面附近的半导体膜921用作具有p-型杂质元素较高浓度的p-型杂质区（也称之为p+区）922b，而晶体半导体膜903附近的区域的半导体膜921具有p-型杂质元素的较低浓度；因此，它用作p-型低浓度杂质区（也称之为p-区）922a。依照用于n-型杂质元素的掺杂步骤的掺杂条件，在某些情况下，膜表面中杂质元素的浓度可较高。在这种情况下，可薄薄地蚀刻掉膜的表

面以去除具有高浓度杂质元素区域的膜，之后可执行用于掺杂p-型杂质元素的步骤。

在该实施例模式中，通过等离子CVD形成有包含作为n-型杂质元素（施主元素）的磷的n-型半导体膜，以作为半导体膜406a和406b。另外，由于包含在半导体膜406a和406b中的n-型杂质元素的浓度被设定得相互不同，因此半导体膜406a用作n-型低浓度杂质区域而半导体膜406b用作n-型高浓度杂质区域。n-型低浓度杂质区域中的杂质浓度可被设定在 1×10^{17} 到 3×10^{19} / cm^3 的范围内，或者更好地，可被设定在 1×10^{18} 到 1×10^{19} / cm^3 的范围内，而n-型高浓度杂质区域中的杂质浓度最好被设定为n-型低浓度杂质区域的100倍，并且可被设定在 1×10^{19} 到 3×10^{21} / cm^3 的范围内。作为n-型低浓度杂质区域的半导体膜406a的厚度被设定为20到200nm，通常是，被设定为50到150nm。在该实施例模式中，被设定为50nm。同时，作为n-型高浓度杂质区域的半导体膜406b的厚度被设定为30到100nm，通常是，被设定为40到60nm。在该实施例模式中，被设定为50nm。

随后，执行热处理以减少或去除金属元素。通过热处理，晶体半导体膜405中的金属元素沿图9C中所示的箭头方向移动，之后被俘获于半导体膜406a和406b中。晶体半导体膜405的金属元素被去除以成为晶体半导体膜407，从而半导体膜406a和406b变成为包含金属元素的半导体膜408a和408b以便于分别促进结晶化。在该实施例模式中，半导体膜408a和408b包含n-型杂质元素和用于促进结晶化的金属元素。通过该步骤，包含在晶体半导体膜中的用于促进结晶化的元素（该实施例模式中为镍元素）可被设定得具有不影响器件特性的浓度，也就是说镍浓度可被设定得不高于 1×10^{18} / cm^3 ，或者最好被设定得不高于 1×10^{17} / cm^3 。另外，在某些情况下，在吸除之后其金属元素已移动到其处的半导体膜408a和408b也可通过热处理结晶化。应该注意的是，在该实施例中，半导体膜408a和408b中的n-型杂质元素（施主元素）连同吸除步骤一起被激活。可在氮环境下执行热处理。在该实施例模式中，在550℃下执行4小时热处理；然而，可通过RTA在650℃下执行

6分钟热处理。

接下来，通过掩模使得晶体半导体膜407和半导体膜408a和408b形成图案。在该实施例模式中，制造出光掩模，通过光刻法使用所述光掩模执行形成图案以便于形成半导体层107，以及n-型半导体层109和111（见图4A到图4C）。相似地，形成了半导体层106，以及n-型半导体层108和110。可以与形成掩模102a的情况相似地形成所述光掩模，其中通过旋涂法等为整个表面涂覆抗蚀剂，或者通过微滴排放方法选择性地形成所述光掩模，之后进行激光束曝光以获得具有精细图案的掩模。使用具有精细图案的掩模，可使得半导体膜精细地形成图案并且精确地形成期望形状。

在没有使得掩模曝光于光线下的情况下通过选择性地排出组分而形成半导体激光器的情况下，可使用树脂材料，诸如环氧树脂、丙烯酸树脂、酚树脂、酚醛清漆树脂、丙烯酸树脂、三聚氰胺树脂、以及聚氨酯树脂。或者，通过微滴排放方法使用有机材料（例如，苯并环丁烯、聚对二甲苯基、有机低介电材料（flare）、或可渗透的聚酰亚胺）、由硅氧烷聚合物的聚合形成的化合物材料、包含水溶均聚物和水溶共聚物的化合物材料等形成图案。在任一种情况下，通过控制溶剂的浓度或加入表面活性剂等适当地控制表面张力和粘性。

可通过等离子蚀刻（干法蚀刻）或湿法蚀刻执行用于形成图案的蚀刻程序；然而，对于处理大衬底来说等离子蚀刻是优选的。作为蚀刻气体，使用诸如 CF_4 、 NF_3 、 SF_6 以及 CHF_3 等氟气源、诸如 Cl_2 、 BCl_3 、 SiCl_4 以及 CCl_4 等氯气源、或 O_2 气，所述气源可适当地加入诸如He和Ar等惰性气体。或者，如果使用大气压力排放下执行蚀刻程序的话可局部执行放电加工，在这种情况下，不需要在整个表面上形成掩模层。

通过排出包含导电材料的组分，形成了源极或漏极（称之为源极/漏极）电极层112、113、114和115。源极/漏极电极层112、113、114和115用作掩模，使得半导体层106、n-型半导体层108和110、半导体层107、n-型半导体层109和111形成图案，从而形成了半导体层146、n-型半导体层148a、148b、150a和150b、半导体层147、n-型半导体层

149a、149b、151a和151b（见图5A到5C）。可与前述栅电极层103和104相似地形成源极/漏极电极层112、113、114和115。源极/漏极电极层112和114还用作配线层。

作为用于形成源极/漏极电极层的导电材料，可使用包含诸如Ag（银）、Au（金）、Cu（铜）、W（钨）、以及Al（铝）金属颗粒作为其主要成分的化合物。而且，可组合光线传输氧化铟锡（ITO）、包含氧化硅的氧化铟锡（ITSO）、有机铟、有机锡、氧化锌、氮化钛等。

下面将参照7A到7D和8A到8D描述用于形成源极/漏极电极层的方法。源极/漏极电极层112、113、114和115通过精细图案形成，因此要求以高可控性形成，否则可导致诸如短路等制造缺陷。因此，通过激光束的精细处理执行半导体层上的精细形成图案。如图7A中所示的，在衬底200上，形成有栅电极层201a和201b、栅绝缘层202a和202b、半导体层203a和203b、以及n-型半导体层204a和204b，其整个表面由导电膜205覆盖。可通过气相淀积、CVD、溅射法等形成导电膜205。之后，形成了抗蚀剂掩模230。

抗蚀剂掩模230由激光束240a、240b和240c照射并暴露于激光束240a、240b和240c，从而使得区域231a、231b和231c感光（见图7B）。在该实施例模式中，使用正感光性树脂；因此，通过蚀刻剂去除暴露于光线下的区域231a、231b和231c，从而形成开口232a、232b和232c（见图7C）。通过用具有开口232a、232b和232c的掩模蚀刻而使得导电膜205形成图案，形成了源极/漏极电极层208a、208b、208c和208d。通过使用源极/漏极电极层208a、208b、208c和208d作为掩模，半导体层203a和203b、n-型半导体层204a和204b被蚀刻，从而可形成半导体层206a和206b、以及n-型半导体层207a、207b、207c和207d（见图7D）。以这种方式，通过使用激光束精细处理形成掩模，并且用所述掩模使得导电膜形成图案，可以高可控性使得导电膜精细地形成图案，从而可将源电极层和漏电极层形成为期望形状。因此，不会出现制造缺陷，因此可提高薄膜晶体管的可靠性。

与图7A到7D相似，图8A到8D示出了通过曝光步骤使用激光束的导电膜形成图案方法，其中与图7A到7D不同，导电膜205未形成在整个表面上，而是通过微滴排放方法选择性地形成的。在如图7A中所示的形成半导体层之后，分别使用微滴排放系统280a和280b选择性地形成导电膜215a和215b（见图8A）。之后，与图7B到7D相似，使得抗蚀剂曝光于激光束，从而形成精细掩模。通过使用掩模，使得半导体沟道形成区域上的导电膜215a和215b被精细地形成图案。在图8A到8D中，通过微滴排放方法选择性地形成导电膜215a和215b，以使得它们不会相互接触；因此，与图7A到7D不同，不需要形成开口232b。另外，由于未执行通过蚀刻形成图案，因此所获得的源极/漏极电极层218a、218b、218c和218d具有具有曲率半径的略圆端部分。因此，微滴排放方法的使用可减少材料的浪费，并且简化制造步骤；因此，还具有这样的优点，即，降低成本同时增加了生产率。

甚至在形成了源极/漏极电极层112、113、114和115之后，可以与栅电极层103相似的方式通过压制等执行平面化步骤。或者，如果在通过微滴排放方法排出源极/漏极电极层并且在完全烘焙之前预烘焙其之后，也可获得这样的有利作用，即，由于包含在电极层中的氧被释放以及电极层被平面化，因此电阻随着氧浓度的减少而减小。

如图6A到6C中所示的，最好形成用作钝化膜的绝缘膜140以便于覆盖源极/漏极电极层、半导体层、栅电极层、以及栅绝缘层。绝缘膜140是通过诸如等离子CVD和溅射法等薄膜形成方法形成的，并且可使用氮化硅、氧化硅、氧氮化硅、氮氧化硅、氮氧化铝、氧化铝、金刚石状碳（DLC）、含氮碳膜（CN）、或其他绝缘材料。应该注意的是，钝化膜可具有单层结构或多层结构。这里，考虑到半导体层146和147的界面特性，最好使用多层结构，其中首先形成氧化硅膜或氮氧化硅膜，并且氮化硅膜或氧氮化硅膜被形成在其上以防止外部杂质扩散到半导体元件中。在该实施例模式中，绝缘膜140是以这种方式以多层形成的，所述方式即，首先形成150纳米厚的氧化硅膜以使其与半导体层146和147相接触，之后通过改变同一个腔室中的气体连续地形成

200纳米厚的氮化硅膜。

之后，最好在氢环境或氮环境中加热半导体层146和147以使其氢化。应该注意的是，在氮环境中加热半导体层146和147的情况下，最好将包含氢的绝缘膜形成为绝缘膜140。

之后，形成绝缘层116。在该实施例模式中，绝缘层116被形成在整个表面上，之后通过使用抗蚀剂掩模等的蚀刻而形成图案。在可通过微滴排放方法或可直接选择性淀积的打印方法形成绝缘层116的情况下，不再需要通过蚀刻形成图案。在该实施例模式中，在作为层间绝缘层提供了绝缘层116之后，在其上提供用作堤的第二绝缘层。在这种情况下，绝缘层116可被称作第一绝缘层。

可使用诸如氧化硅、氮化硅、氮氧化硅、氧化铝、氮化铝、氮氧化铝、金钢石状碳(DLC)以及含氮碳膜(CN)等无机绝缘材料、诸如丙烯酸、甲基丙烯酸、其衍生物、聚酰亚胺、芬芳聚酰胺、聚苯并咪唑、苯并环丁烯以及聚硅氮烷等有机绝缘材料、诸如作为硅、氧和氢的化合物的无机硅氧烷或有机硅氧烷的绝缘材料形成绝缘层116，其中所述无机硅氧烷由作为原始材料的硅氧烷构成并且具有Si-O-Si键，所述有机硅氧烷的硅上的氢由诸如甲基和苯基等有机团构成。或者，可使用诸如丙烯酸和聚酰亚胺的感光性或非感光性材料。

在该实施例模式中，可使用硅氧烷树脂形成绝缘层116。应该注意的是，硅氧烷树脂对应于具有Si-O-Si键的树脂。硅氧烷由硅(Si)和氧(O)的键所形成的基干构成，所述基干包括至少包含氢的有机团(例如，烷基或芳烃)作为取代基。或者，氟基可用作取代基。或者，氟基和至少包含氢的有机团可用作取代基。

在绝缘膜140和绝缘层116中，形成有开口136以到达源极/漏极电极层113，并且还形成有开口138以到达源极/漏极电极层115。同时，在栅绝缘层105a和105b、绝缘膜140以及绝缘层116中，形成有开口139以到达第一电极层120、形成有开口135以到达栅电极层103、以及还形成有开口137以到达栅电极层104。所述开口也通过蚀刻用抗蚀剂掩模形成。通过暴露于激光束可使得用于形成图案的掩模具有精细形状。

之后在以前述方式形成的开口138和139中形成配线层119以便于将源极/漏极电极层115与第一电极层120电连接。在开口136和137中形成配线层118以便于将源极/漏极电极层113与栅电极层104电连接。另外，在开口135中形成栅配线层117以便于电连接于栅电极层103。通过使用低电阻材料形成栅配线层117，甚至当用较高电阻材料制成栅电极层103时也可进行高速操作，从而可流过大电流。

依照前述步骤，完成了用于显示板的TFT衬底，其中在衬底100上底栅（也称之为逆向交错）薄膜晶体管和像素电极相互连接。该实施例模式中的薄膜晶体管为沟道蚀刻类型薄膜晶体管。

随后，选择性地形成绝缘层121（也称之为堤或间壁）（见图1A和1B）。绝缘层121被形成得以在第一电极层120上具有开口的方式覆盖配线层119。在该实施例模式中，绝缘层121被形成在整个表面上，并且之后通过使用抗蚀剂掩模等的蚀刻而形成图案。在通过微滴排放方法或可直接选择性淀积的打印方法形成绝缘层121的情况下，不再需要通过蚀刻形成图案。也可通过本发明的预处理将绝缘层121形成为期望形状。

可使用诸如氧化硅、氮化硅、氮氧化硅、氧化铝、氮化铝以及氮氧化铝等无机绝缘材料、诸如丙烯酸、甲基丙烯酸、其衍生物、聚酰亚胺、芬芳聚酰胺以及聚苯并咪唑等耐热性聚合物、诸如作为硅、氧和氢的化合物的无机硅氧烷或有机硅氧烷的绝缘材料形成绝缘层121，其中所述无机硅氧烷由作为原始材料的硅氧烷材料构成并且具有Si-O-Si键，所述有机硅氧烷的硅上的氢由诸如甲基和苯基等有机团构成。或者，可使用诸如丙烯酸和聚酰亚胺的感光性或非感光性材料。最好将绝缘层121形成得具有这样一个形状，即，具有连续可变的曲率半径，这可改进稍后形成的电致发光层122和第二电极层123的覆盖范围。

另外，在通过微滴排放方法排出组分而形成绝缘层121之后，可通过施加压力而使其表面平面化以便于增加平面性。作为用于施加压力的方法，可使用辊扫描膜的表面以便于齐平不规则性，或者可用平

板垂直地压制其表面。或者，可使用溶剂等软化或熔化膜表面，之后可用气刀去除表面的不规则性。另外，可通过CMP抛光其表面。在由于微滴排放方法而导致出现不规则性的情况下可执行所述步骤以便于使得表面平面化。当通过所述步骤改进了平面化时，可避免显示板的显示不均匀性并且可显示出高分辨率图像。

形成了发光元件以便于电连接于薄膜晶体管（见图1A和1B）。

在形成电致发光层122之前，在大气压力下在200℃下执行热处理以便于去除第一电极层120和绝缘层121的内部或表面中吸附的湿气。另外，最好在第一列下在200到400℃，或更好在250到350℃下执行热处理，之后在没有暴露于大气下的情况下在减压下通过真空淀积或微滴排放方法形成电致发光层122。

作为电致发光层122，通过使用蒸发掩模等的真空淀积选择性地形成有用于红（R）、绿（G）和蓝（B）光发射的材料。与滤色器相似，也可通过微滴排放方法（使用低分子量或高分子量有机材料（称之为聚合物）等）形成用于红（R）、绿（G）和蓝（B）光发射的材料。当在不使用掩模的情况下可选择性地淀积的RGB材料时所述滤色器是优选的。通过将第二电极层123层叠在电致发光层122上面，可完成使用发光元件具有显示功能的显示器件。

尽管未示出，但是可提供钝化膜以覆盖第二电极层123。为构成显示器件所提供的钝化膜可具有单层结构或多层结构。所述钝化膜可由绝缘膜形成，所述绝缘膜诸如氮化硅（SiN）膜、氧化硅（SiO₂）膜、氮氧化硅（SiON）膜、氧氮化硅（SiNO）膜、氮化铝（AlN）膜、氮氧化铝（AlON）膜、其中氮量大于氧量的氧氮化铝（AlNO）膜、氧化铝膜、金钢石状碳（DLC）膜、含氮碳（CN_x）膜，所述绝缘膜可形成为单层或多层的。例如，可通过层叠含氮碳（CN_x）膜和氮化硅（SiN）膜而形成钝化膜。或者，可使用诸如苯乙烯聚合物的高分子量有机材料或者硅氧烷树脂。

在这种情况下，最好使用具有出色覆盖范围的膜。具体地，可有效利用诸如DLC膜的碳膜。可在从室温到100℃下的温度范围内形成

DLC膜；因此，甚至在低耐热性电致发光层上也可容易地形成所述膜。可通过等离子CVD（通常，RF等离子CVD、微波CVD、电子回旋加速器谐振源（ECR）CVD、热丝CVD等）、燃烧、溅射、离子束淀积、激光淀积等形成DLC膜。作为膜淀积所使用的反应气体，使用氢气源、烃气源（例如， CH_4 、 C_2H_2 或 C_6H_6 等），所述烃气源通过辉光放电而电离，从而离子撞击负偏压阴极以形成膜。另外，可使用诸如 C_2H_4 气和 N_2 等反应气体形成CN膜。DLC膜对于氧气具有将高阻断性能，并且可控制电致发光层的氧化。因此，可避免诸如在随后的密封步骤中电致发光层被氧化的问题。

随后，形成密封剂，通过所述密封剂密封衬底和一种密封衬底。之后，被形成得与栅电极层103电连接的栅配线层可与挠性配线衬底相连接以便于与外部连接。可对于源配线进行相同的操作以便于与源极/漏极电极层112和114电连接。

随后，提供用于连接的配线板以便于通过各向异性导电层与显示器件中的配线层电连接。配线板用于传输外部信号或电势，并且可为FPC（挠性印刷电路）等。通过前述步骤，完成了包括沟道蚀刻类型开关TFT、沟道蚀刻类型驱动TFT以及电容器的显示板。所述电容器被形成得具有源极/漏极电极层114、栅绝缘层105a和105b、以及栅电极层104。

使用终端电极层连接显示器件中的配线层和FPC。可使用与栅电极层、组合源电极层和漏电极层的源配线层以及栅配线层中的任意一种相同的材料和步骤形成所述终端电极层。下面将参照图43A（1）到43C（2）描述FPC和显示器件中的配线层的连接示例。

在图43A（1）到43C（2）中，薄膜晶体管9和具有发光元件的第一电极层6被形成在衬底1上，通过密封剂3将衬底1粘在对置衬底（反衬底）8上。形成在从显示器件内部延伸的密封剂外部的配线层分别通过各向异性导电膜7a和7b粘于FPC2b和2a。

图43A（1）、43B（1）和43C（1）是显示器件的顶视图而图43A（2）、43B（2）和43C（2）分别是沿线O-P和R-Q所截的图43A（1）、

43B(1)和43C(1)的横截面图。在图43A(1)和图43A(2)中,使用与栅电极层相同的材料和步骤形成终端电极层5a和5b。终端电极层5a与形成得延伸到密封剂外部的源配线层4a相连接,并且终端电极层5a与FPC2a通过各向异性导电膜7a相连接。另一方面,终端电极层5b与形成得延伸到密封剂外部的栅配线层4b相连接,并且终端电极层5b与FPC2b通过各向异性导电膜7b相连接。

在图43B(1)和图43B(2)中,使用与源配线层相同的材料和步骤形成终端电极层55a和55b。终端电极层55a由源配线层形成,所述源配线层被形成得延伸到密封剂外部,并且终端电极层55a与FPC2a通过各向异性导电膜7a相连接。另一方面,终端电极层55b与形成得延伸到密封剂外部的栅配线层54b相连接,并且终端电极层55b与FPC2b通过各向异性导电膜7b相连接。

在图43C(1)和图43C(2)中,使用与栅配线层相同的材料和步骤形成终端电极层64a和64b。形成得延伸到密封剂外部的源配线层65a与终端电极层64a相连接,并且终端电极层64a与FPC2a通过各向异性导电膜7a相连接。另一方面,终端电极层64b由栅配线层形成,所述栅配线层被形成得延伸到密封剂外部,并且终端电极层64b与FPC2b通过各向异性导电膜7b相连接。

在该实施例模式中,开关TFT具有单栅结构;然而,它也可具有多栅结构,诸如双栅结构。

通过前述步骤,可制成具有晶体半导体膜的逆向交错薄膜晶体管。该实施例模式中的薄膜晶体管是使用晶体半导体膜制成的;因此,与使用非晶半导体膜制成的薄膜晶体管相比较,显示出更高的活动性(约2到50cm²/Vsec)。除具有一种导电类型的杂质元素以外,源极区和漏极区还包含具有促进结晶化的功能的金属元素。因此,可形成具有低电阻的源极区和漏极区。因此,可制造出能够高速操作的显示器件。

另外,与使用非晶半导体膜制成的薄膜晶体管相比较,不易于发生阈值电压的改变,从而导致在薄膜晶体管特性的改变方面的减少。

而且,由于在膜淀积期间混合于半导体膜中的金属元素通过吸除步骤被去除,因此可减小关断电流。通过提供这样一种TFT作为显示器件的切换元件,可增强图像对比度。

另外,通过使用激光照射精细处理,可自由地设计更细的配线。依照本发明,可以高可控性形成期望图案,并且可减少材料浪费,从而可节约成本。因此,可以高产量制造出高性能和高可靠性的显示器件。

[实施例模式2]

下面将参照图10A到10F描述本发明的一个实施例模式。该实施例模式在晶体半导体膜的吸除步骤方面与实施例1不同。因此,将不再详细描述共同部分或具有共同作用的部分。

在衬底400上,形成有栅电极层401,所述栅电极层401由栅绝缘层402a和402b覆盖。在栅绝缘层402b上,形成有非晶半导体膜403和金属膜404(见图10A)。之后,通过热处理使得非晶半导体膜403结晶化以获得晶体半导体膜405(见图10B)。

在该实施例模式中,包含作为杂质元素的稀有气体元素的半导体层421被形成为用于吸除用于促进结晶化的金属元素的吸除层,所述金属元素被包含在晶体半导体膜405中。稀有气体元素可为氦、氩、氙、氪等。在该实施例模式中,形成有包含作为杂质元素的氩的半导体膜。之后,通过热处理使得包含在晶体半导体膜405中的金属元素沿图10C中箭头方向行进,并且被俘获在半导体膜422中。这样,形成了包含减少量金属元素的晶体半导体膜423。之后,使用氢氟酸等去除用作吸除器的半导体膜422、以及形成在半导体膜422上的氧化膜,从而可获得包含减少量金属元素的晶体半导体膜423。在该实施例模式中,使用TMAH(氢氧化四甲基铵)去除用作吸除器的半导体膜422。在晶体半导体膜423上,如图10D中所示的,形成有具有一个导电类型的半导体膜424,所述半导体膜424形成图案以便于形成源极/漏极电极层425a和425b(见图10E)。在该实施例模式中,包含P作为n-型杂质元素的n-型半导体膜被形成为具有一个导电类型的半导体膜424。

通过使用源极/漏极电极层425a和425b作为掩模，n-型半导体膜和晶体半导体膜被蚀刻，从而形成用作源极区或漏极区的半导体层426、以及n-型半导体层427a和427b（见图10F）。

通过前述步骤，吸除通过金属元素结晶化的晶体半导体膜；从而可形成薄膜晶体管，所述薄膜晶体管具有包含减少量金属元素的半导体层，而在用作源极区或漏极区的具有一个导电类型的半导体层中不包含金属元素。

参照图9A到9E的实施例模式1中所述的薄膜晶体管或参照图10A到10F所述的该实施例模式中的薄膜晶体管是具有一个导电类型的一个薄膜晶体管；然而，也可通过相同步骤制造出两个或多个薄膜晶体管。例如，当形成多个n-沟道薄膜晶体管并且电连接它们时，可形成NMOS电路。相似地，当形成多个p-沟道薄膜晶体管并且电连接它们时，可形成PMOS电路。另外，可形成CMOS结构，在所述CMOS结构中n-沟道薄膜晶体管与p-沟道薄膜晶体管相互电连接。通过将这样的NMOS、PMOS或CMOS电路并入像素区域或驱动器区域中，可制造出显示器件。

可与实施例模式1结合实现该实施例模式。

[实施例模式3]

下面将参照图11A到11D描述本发明的一个实施例模式。该实施例模式是制造出两种薄膜晶体管即，n-沟道薄膜晶体管和p-沟道薄膜晶体管的示例。因此，将不再详细描述共同部分或具有共同作用的部分。

在衬底430上，形成有栅电极层431a和431b，以及栅绝缘层433a和434b。在栅绝缘层433b上，形成有非晶半导体膜，向所述非晶半导体膜掺杂金属元素。之后，通过热处理使得非晶半导体膜结晶化以获得晶体半导体膜。在晶体半导体膜上，n-型半导体膜435被形成并加热（见图11A）。

通过热处理，包含在晶体半导体膜中的金属元素被吸除，所述金属元素沿箭头方向行进以便于被俘获在n-型半导体膜435中。这样，形

成了晶体半导体膜434。晶体半导体膜434和n-型半导体膜435被形成图案，从而形成半导体层436a和436b，以及n-型半导体层437。之后，形成了用于覆盖半导体层436a和n-型半导体层437的掩模438a以及用于覆盖半导体层436b的沟道形成区域上的n-型半导体层444的掩模438b。之后，将p-型杂质元素439掺入n-型半导体层中。当p-型杂质元素在n-型杂质元素浓度的2到10倍的浓度下被掺入其中时，n-型半导体层可按照导电类型转化为p-型半导体层，从而可形成p-型杂质区445a和445b（见图11B）。

通过微滴排放方法形成有源极/漏极电极层440a、440b、440c和440d并且通过激光束精细曝光（见图11C）。通过使用源极/漏极电极层440a、440b、440c和440d作为掩模，半导体层436a和436b、以及n-型半导体层437和444被蚀刻，从而可形成半导体层442a和442b、n-型半导体层443a和443b，以及p-型半导体层443c和443d（见图11D）。可在提供抗蚀剂掩模的条件下执行半导体层和n-型半导体层的蚀刻，所述抗蚀剂掩模是在源极/漏极电极层的形成图案步骤中形成的。另外，可通过干法蚀刻或湿法蚀刻执行蚀刻。例如，可使用蚀刻剂通过湿法蚀刻执行源极/漏极电极层的蚀刻，同时可通过干法蚀刻执行半导体层的蚀刻。

通过前述步骤，可在同一个衬底上形成n-沟道薄膜晶体管和p-沟道薄膜晶体管。另外，通过电连接n-沟道薄膜晶体管和p-沟道薄膜晶体管，可形成CMOS结构。通过将这样的CMOS结构并入像素区域或驱动器区域中，可制造出显示器件。

可与实施例模式1或实施例模式2结合实现该实施例模式。

[实施例模式4]

下面将参照图12A到12D描述本发明的一个实施例模式。该实施例模式是制造出两种薄膜晶体管即，n-沟道薄膜晶体管和p-沟道薄膜晶体管的示例。因此，将不再详细描述共同部分或具有共同作用的部分。

在衬底450上，形成有栅电极层451a和451b，在栅电极层451a和

451b上形成有栅绝缘层452a和452b。在栅绝缘层452b上，形成有非晶半导体膜，向所述非晶半导体膜掺杂金属元素。之后，通过热处理使得非晶半导体膜结晶化以获得晶体半导体膜。在晶体半导体膜上，包含稀有气体元素的半导体膜454被形成并加热（见图12A）。

通过热处理，包含在晶体半导体膜中的金属元素被吸除，所述金属元素沿箭头方向行进以便于被俘获在半导体膜454中。这样，形成了晶体半导体膜453。通过蚀刻去除用作吸除器的半导体膜454。晶体半导体膜453被形成图案，并且形成了用于覆盖沟道形成区域455a的掩模456a以及用于覆盖半导体层455b的掩模456b。之后，掺杂n-型杂质元素458以便于形成n-型杂质区457a和457b（见图12B）。

在去除了掩模456a和456b之后，形成了用于覆盖n-型杂质区457a、沟道形成区域455a和n-型杂质区457b的掩模459a，并且还形成了用于覆盖沟道形成区域463的另一个掩模459b。之后，掺杂p-型杂质元素461，使用p-型杂质元素形成p-型杂质区460a和460b（见图12C）。每个n-型杂质区457a和457b以及p-型杂质区460a和460b都用作源极区或漏极区。源极/漏极电极层462a、462b、462c和462d被形成得与源极区或漏极区相接触（见图12D）。

通过前述步骤，可在同一个衬底上形成n-沟道薄膜晶体管和p-沟道薄膜晶体管。另外，通过电连接n-沟道薄膜晶体管和p-沟道薄膜晶体管，可形成CMOS结构。通过将这样的CMOS结构并入像素区域或驱动器区域中，可制造出显示器件。在该实施例模式中，与实施例模式3相比较可减少膜淀积步骤；从而可提高处理量。

[实施例模式5]

下面将参照图13A到13E描述本发明的一个实施例模式。该实施例模式是制造出两种薄膜晶体管即，n-沟道薄膜晶体管和p-沟道薄膜晶体管的示例，该实施例模式在吸除步骤上与前述实施例模式不同。因此，将不再详细描述共同部分或具有共同作用的部分。

在衬底470上，形成有栅电极层471a和471b，在栅电极层471a和471b上形成有栅绝缘层472a和472b。在栅绝缘层472b上，形成有非晶

半导体膜，向所述非晶半导体膜掺杂金属元素。之后，通过热处理使得非晶半导体膜结晶化以获得晶体半导体膜。晶体半导体膜被形成图案以便于形成半导体层473a和473b（见图13A）。

形成了用于覆盖沟道形成区域483a的掩模474a、以及用于覆盖沟道形成区域483b的掩模474b，之后掺杂n-型杂质元素476以形成n-型杂质区475a、475b、475c和475d（见图13B）。之后，执行热处理。

通过热处理，包含在沟道形成区域483a和483b中的金属元素被吸除，所述金属元素沿箭头方向行进以便于被俘获在n-型杂质区477a、477b、477c和477d中。这样，形成了每个都具有去除或减少量金属元素的沟道形成区域478a和478b（见图13C）。另外，该热处理可激活掺杂的n-型杂质元素。

形成了用于覆盖n-型杂质区477a、沟道形成区域478a和n-型杂质区477b的掩模479a，并且还形成了用于覆盖沟道形成区域478b的掩模479b，之后，掺杂p-型杂质元素481。使用p-型杂质元素形成p-型杂质区480a和480b（见图13D）。每个n-型杂质区477a和477b以及p-型杂质区480a和480b都用作源极区或漏极区。源极/漏极电极层4862a、482b、482c和482d被形成得与源极区或漏极区相接触（见图13D）。

通过前述步骤，可在同一个衬底上形成n-沟道薄膜晶体管和p-沟道薄膜晶体管。另外，通过电连接n-沟道薄膜晶体管和p-沟道薄膜晶体管，可形成CMOS结构。通过将这样的CMOS结构并入像素区域或驱动器区域中，可制造出显示器件。依照该实施例模式，与实施例模式3相比较可减少膜淀积步骤；从而可提高处理量。

[实施例模式6]

下面将参照图14A到18B描述本发明的一个实施例模式。在该实施例模式中，使用实施例模式1中制造的像素区域，并且在外围驱动器电路区域中使用使用本发明的薄膜晶体管。而且，使用实施例模式2中制造的具有n-沟道薄膜晶体管和p-沟道薄膜晶体管的CMOS。因此，将不再详细描述共同部分或具有共同作用的部分。

图19A是该实施例模式下制造的显示器件的像素区域的顶视图，

而图14A到17以及18B每个都对应于沿线A-C和B-D所截的图19A的横截面图。在图14A到17中由L-S、T-K和I-J表示的区域对应于图18A中作为显示器件的外围驱动器电路区域的线I-J。

导电膜被形成在衬底300上，所述导电膜之后通过蚀刻剂掩模形成图案以形成栅电极层301、302、303、360a和360b，以及第一电极层304（像素电极层）。在该实施例模式中，每个栅电极层被形成为光传输导电膜的单层；然而，它也可具有叠层结构。作为叠层结构，可使用Ta、Ti、W、Mo和Cr或所述元素的氮化物膜的叠层。具体地，可使用TiN和W的叠层、TaN和Mo的叠层、TiN和Cr的叠层等。在该实施例模式中，包含氧化铟锡（所述氧化铟锡包含氧化硅）（ITSO）的组分通过微滴排放方法被排出，之后被烘焙以在包含用于形成栅电极层的区域附近形成导电膜。使用通过激光束曝光精细处理的掩模使得导电膜精细地形成图案，从而形成栅电极层301、302、303、360a和360b，以及第一电极层304。

在栅电极层301、302、303、360a和360b，以及第一电极层304上，形成有栅绝缘层，在栅绝缘层上形成有非晶半导体膜306。在该实施例模式中，由氮化硅形成的栅绝缘层305a和由氧化硅形成的栅绝缘层305b被层叠为栅绝缘层。非晶半导体膜306是由非晶硅膜形成的。栅绝缘层305a和305b以及非晶半导体膜306是仅通过改变气体而通过等离子CVD连续形成的。通过连续地形成所述膜，可简化其制造步骤，并且可防止大气中的污染物粘附于膜的表面或分界面。

在非晶半导体膜306上，形成有金属膜307以便于引入用于促进结晶化的元素（见图14A）。金属膜307相当薄，因此它可能不保持为膜的形式。在该实施例模式中，非晶半导体膜306通过旋涂法涂覆有包含30ppmNi的溶液以形成金属膜307。涂覆有金属膜307的非晶半导体膜306被加热并结晶化。在该实施例模式中，在550℃下执行8小时热处理以获得结晶化半导体膜309。

在结晶化半导体膜309上，形成有n-型半导体膜308（见图14B）。在该实施例模式中，n-型半导体膜308是通过等离子CVD将包含作为

n-型杂质元素的磷(P)的非晶硅膜淀积得具有100纳米的厚度形成的。之后,使用n-型半导体膜308作为吸除器执行热处理以便于吸除结晶化半导体膜309中的金属元素(见图14C)。在该实施例模式中,在550℃下执行4小时热处理。通过热处理,结晶化半导体膜309中的金属元素沿箭头方向行进以便于被俘获于n-型半导体膜308中。因此,结晶化半导体膜309变成为包含减少量金属元素的结晶化半导体膜310,同时n-型半导体膜308变成为包含n-型杂质元素(本实施例中为P)和金属元素(本实施例中为Ni)的n-型半导体膜311。

结晶化半导体膜310和n-型半导体膜311被形成图案以便于形成半导体层312、313、314和361,以及n-型半导体层315、316、317和362(见图15A)。也可使用通过激光束曝光精细处理的本发明的掩模精细地执行所述半导体层的形成图案。

之后,形成用于覆盖半导体层312和n-型半导体层315的掩模318a、用于覆盖半导体层313的沟道形成区域和n-型半导体层316的沟道形成区域的掩模318b、用于覆盖半导体层314和n-型半导体层317的掩模318c、以及用于覆盖半导体层361和n-型半导体层362的掩模318d。之后,掺杂p-型杂质元素319以便于在n-型半导体层316中形成p-沟道杂质区320a和320b(见图15B)。在该实施例模式中,通过离子掺杂而掺杂p-型杂质元素(该实施例模式中为硼:B)。之后,在550℃下执行4小时热处理以激活掺杂有杂质元素的区域。

在该实施例模式中,CMOS结构用于驱动器电路区域以便于用作变极器。在仅使用PMOS或NMOS结构的情况下,几个TFT的栅电极层被连接于其源或漏电极层。图40示出了这种情况的一个示例。如图40中所示的,通过使用光掩模,栅绝缘层305a和305b被部分蚀刻以形成接触孔890。在该实施例模式中,作为像素电极层的第一电极层和源极/漏极电极层通过绝缘层中所形成的接触孔相连接;然而,可在没有层间绝缘层的介入的情况下将它们相连接。在这样的情况下,可与接触孔890同时形成到达第一电极层的开口。之后,在接触孔中形成源极/漏极电极层以便于分别与栅电极层或第一电极层电连接。通过将源极

/漏极电极层327b连接于栅电极层302，甚至当它们两者都是NMOS晶体管或PMOS晶体管时，稍后形成的薄膜晶体管335和336可联合用作变极器。如上所述的，在该实施例模式中，薄膜晶体管335和336构成CMOS结构；因此，在不具有图40中所示的结构的情况下它们可联合用作变极器。

在去除了掩模318a、318b和318c之后，导电层321、322和363被形成在半导体层312、313、314和362上。在该实施例模式中，通过微滴排放方法选择性地形成了导电层321、322和363，从而减少材料浪费。使用银(Ag)作为导电材料，并且包含Ag的组分从微滴排放系统380a、380b和380c中排出，之后，在300℃下烘焙以形成导电层321、322和363（见图15C）。另外，在相同步骤中，作为源极/漏极电极层的也形成成为电容器的导电层370也被形成在栅电极层360a上的栅绝缘层305b上。

如参照8A到8D的实施例模式1中所述的，导电层321、322、363和370被精确地形成图案以便于形成源极/漏极电极层327a、327b、327c、328、366a、366b和366c。通过使用源极/漏极电极层327a、327b、327c、328、366a和366b作为掩模，半导体层312、313、314和361、n-型半导体层315、316、317和362被蚀刻以形成半导体层371、372、373、和375，以及n-型半导体层324a、324b、325a、325b、326a、326b、365a和365b。可通过干法蚀刻或湿法蚀刻执行蚀刻。在本实施例模式中，使用干法蚀刻。

通过前述步骤，形成了构成CMOS的n-沟道薄膜晶体管355和p-沟道薄膜晶体管336、n-沟道薄膜晶体管337和364、以及电容器338（见图16A）。该实施例使用CMOS结构；然而，本发明不局限于此，并且也可使用PMOS或NMOS结构。

形成了用作钝化膜的绝缘膜330。在本实施例模式中，绝缘膜330是以氧化硅膜（150纳米）和氮化硅膜（200纳米）的叠层方式形成的，所述膜按这种顺序从与半导体层相接触的侧部处形成。绝缘膜330可由包含硅的其他膜形成。例如，取代使用氧化硅膜，可使用氮氧化硅膜，并且层叠有氮化硅膜。

绝缘膜330被形成得包含氢，并且在氮大气的环境下在300到500℃下进行热处理以使得半导体层氢化。

在绝缘膜330上，形成有绝缘层339。在该实施例模式中，使用狭缝涂布机形成包含烷基的氧化硅膜。在绝缘层339和绝缘膜330中，形成有开口340b以到达源极/漏极电极层328，并且还形成有开口340d以到达源极/漏极电极层366b。同时，在绝缘层339、绝缘膜330以及栅绝缘层305a和305b中，形成有开口340a以到达栅电极层303、形成有开口340c以到达栅电极层360a、以及形成有开口340e以到达第一电极层340（见图16B）。可通过激光束使用本发明的精细处理执行用于形成开口的形成图案。在该实施例模式中，通过干法蚀刻形成开口。

之后，形成配线层341、以及栅配线层342和367。在该实施例模式中，通过微滴排放方法使用Ag形成栅配线层或配线层。作为导电材料，包含Ag的组分被排出到开口340a、340b、340c、340d和340e中，之后在300℃下烘焙。依照前述步骤，形成了用于电连接源极/漏极电极层328与栅电极层360a的栅配线层367、用于电连接源极/漏极电极层366b与第一电极层304的配线层341、以及电连接于栅电极层303的栅配线层342（见图16C）。

之后，形成用作堤（也称作间壁）的绝缘层343。绝缘层343的整个表面都通过旋涂法或浸渍法形成有绝缘层，之后通过图17中所示的蚀刻处理被形成得具有开口。如果通过微滴排放方法形成绝缘层343的话，就不需要执行蚀刻处理。

根据比照第一电极层304形成像素的位置，绝缘层343被形成得具有作为通孔的开口。

在第一电极层304上，电致发光层344和第二电极层345与所述顺序层叠。之后，使用密封衬底347封装填充剂346。取代填充剂346，所述空间可充以惰性气体诸如氮气。另外，通过在显示器件中提供干燥剂，可防止由于湿气导致的发光元件的降级。干燥剂的位置可在密封衬底347的侧部上或者元素形成在其上的衬底300上。或者，干燥剂可被提供在形成在衬底中的下压部分中，所述下压部分也是装有密封剂

348的区域。当干燥剂被设在非显示区域诸如密封衬底347的驱动器电路区域和配线区域中时，甚至当干燥剂为不透明物时也不会降低孔径比。或者填充剂346可被形成得包含吸湿性材料以便于具有干燥剂的作用。因此，完成了使用发光元件具有显示功能的显示器件（见图17）。

FPC354被粘在终端电极层352上以便于通过各向异性导电膜353将显示器件的内部与其外部相连接从而电连接于终端电极层352。

图18A是显示器件的顶视图。如图18A中所示的，使用密封剂348将像素区域390、扫描线驱动器区域391a、扫描线驱动器区域391b、以及连接区域393密封在衬底300与密封衬底347之间，并且由驱动器IC构成的信号线驱动器电路392被形成在衬底300上。

图18A和18B中所示的该实施例模式中的显示器件包括栅电极层301、302、303、360a和360b、以及第一电极层304，它们中的每一个都具有单层结构；然而，如上所述的，栅电极层304可具有两个或多个叠层。图44示出了其中栅电极层和第一电极层都具有叠层结构的一个示例。

作为叠层结构，可使用Ta、Ti、W、Mo和Cr或所述元素的氮化物膜的叠层。具体地，可使用TaN和W的叠层、TaN和Mo的叠层、TaN和Cr的叠层、TiN和W的叠层、TiN和Mo的叠层、TiN和Cr的叠层等。在该实施例模式中，第一栅电极层301a、302a、303a、360a1和360b1由TaN形成，而第二栅电极层301b、302b、303b、360a2和360b2由W形成。至于在相同步骤中形成的像素电极层，第一电极层304a由TaN膜形成，而第一电极层304b由W膜形成。以这种方式，可将栅电极层和像素电极层中的每种形成得具有叠层结构。或者，可将像素电极层形成得具有单层结构而可将栅电极层形成得具有叠层结构。另一方面，可将像素电极层形成得具有叠层结构而可将栅电极层形成得具有单层结构。可根据显示器件的所需功能适当地确定所述结构。

通过前述步骤，可制成具有晶体半导体膜的逆向交错薄膜晶体管。该实施例模式中的薄膜晶体管是使用晶体半导体膜制成的；因此，与使用非晶半导体膜制成的薄膜晶体管相比较，显示出更高的活动性。

另外，除具有一种导电类型的杂质元素以外，源极区和漏极区还包含金属元素。因此，可形成具有低电阻的源极区和漏极区。因此，可制造出能够高速操作的显示器件。

另外，与使用非晶半导体膜制成的薄膜晶体管相比较，不易于发生阈值电压的改变，从而导致在薄膜晶体管特性的改变方面的减少。

而且，由于在膜淀积期间混合于半导体膜中的金属元素通过吸除步骤被去除，因此可减小关断电流。通过提供这样一种TFT作为显示器件的切换元件，可增强图像对比度。

[实施例模式7]

在该实施例模式中，将参照图19A到19C描述显示器件的一个示例，该显示器件在配线的连接结构方面不同于实施例模式6中的显示器件。因此，将不再详细描述共同部分或具有共同作用的部分。

在实施例模式6中，当源极/漏极电极层被电连接于栅电极层或第一电极层时，栅电极层、用作层间绝缘层的绝缘膜140、以及绝缘层116被形成图案以形成开口。依照这样一种方法，可在一个步骤中形成所有开口；因此，在简化制造步骤方面是有利的。图19A到19C示出了其中开口和配线的连接机构为不同的示例。

图19B和19C示出了在该实施例模式中制造的显示器件的像素区域。具体地，图19A是该实施例模式的显示器件的顶视图，图19B是沿线A-C所截的图19A的横截面图、以及图19C是沿线B-D所截的图19A的横截面图。

在没有配线层介入的情况下，源电极层193被直接连接于形成在栅绝缘层中的开口197中的栅电极层104。另外，在没有配线层介入的情况下，源极/漏极电极层195被直接连接于第一电极层120。以这种方式，在栅绝缘层被形成之后但是在源电极层或漏电极层被形成之前，当开口被形成在栅绝缘层中以到达栅电极层或第一电极层时，之后在开口中形成源电极层或漏电极层，在它们之间不需要形成配线层。之后，形成绝缘膜140和绝缘层116，并且形成开口135和139。栅配线层117被形成在开口135中以便于与栅电极层电连接。以这种方式，当独

立执行用于形成开口的步骤时，不需要用于连接配线的配线层。在顶部发射显示器件的情况下，反射材料可用于源极/漏极电极层195以便于层叠在第一电极层120上。

可与实施例模式1到6中的任意一个组合执行该实施例模式。

[实施例模式8]

在实施例模式1中，使用多层结构，其中栅电极层与源极/漏极电极层（包括源配线层）和电容器配线层层叠，其中栅绝缘层插在它们之间，并且源极/漏极电极层（包括源配线层）和栅配线层层叠，其层间绝缘层插在它们之间。在该实施例模式中，将参照图31A到36B、41A到41B描述所述层的不同叠层结构。图31A、32A和33A是显示器件的顶视图而图31B、32B和33B是分别沿线x1-v1、x2-v2和x3-v3所截的其横截面图。图34A、35A和36A是显示器件的顶视图而图34B、35B和36B是分别沿线y1-z1、y2-z2和y3-z3所截的其横截面图。

图31A是显示器件的顶视图而图31B是沿线x1-v1所截的其横截面图。

在图31A和31B中，在显示器件的像素区域中，栅电极层601a和601b、栅绝缘层602a和602b、电容器配线层604、源极/漏极电极层603a和603b、栅配线层607、半导体层608、n-型半导体层609a和609b、用作钝化膜的绝缘膜605以及绝缘层606被形成在衬底600上。

不必需要绝缘层605；然而，由于其用作钝化膜，因此提供绝缘层605可进一步改进显示器件的可靠性。另外，如果绝缘层605被形成并且进行热处理的话，包含在绝缘膜中的氢可使得半导体层氢化。

如图31B中所示的，源极/漏极电极层603b与栅配线层607被层叠，其中用作层间绝缘层的绝缘层606被插在它们之间。栅配线层607通过形成在绝缘层606、绝缘膜605以及栅绝缘层602a和602b中的接触孔与栅电极层601a和601b相连接。因此，栅配线层607不会与源极/漏极电极层603b短路，也不会与电容器配线层604短路。

图32A是显示器件的顶视图而图32B是沿线x2-v2所截的其横截面图。在图32A和32B中，在显示器件的像素区域中，栅电极层621a和

621b、栅绝缘层622a和622b、电容器配线层624、源极/漏极电极层623a和623b、栅配线层627a和627b、用作钝化膜的绝缘膜625以及绝缘层626被形成在衬底620上。

如图32B中所示的，源极/漏极电极层623b与栅配线层627b被层叠，其中用作层间绝缘层的绝缘层626被插在它们之间。栅配线层627b通过形成在绝缘层626、绝缘膜625以及栅绝缘层622a和622b中的接触孔而与栅电极层621a和621b相连接。因此，栅配线层627b不会与源极/漏极电极层623b短路，也不会与电容器配线层624短路。另外，图32A和32B中所示的显示器件具有这样一种结构，即，栅配线层和栅电极层不是被连续地形成而是被间断地形成，而且它们在通过接触孔被电连接的同时形成它们。因此，在形成源极/漏极电极层623b与电容器配线层624的区域中，栅电极层621a和621b通过连接于形成在接触孔中绝缘层626上的栅配线层627b电连接。

图33A是显示器件的顶视图而图33B是沿线x3-v3所截的其横截面图。在图33A和33B中，在显示器件的像素区域中，栅电极层631a和631b、栅绝缘层632a和632b、电容器配线层634、源极/漏极电极层633a和633b、栅配线层637a和637b、配线层638a和638b、用作钝化膜的绝缘膜635以及绝缘层636被形成在衬底630上。

如图33B中所示的，源极/漏极电极层633b与栅配线层637b被层叠，其中用作层间绝缘层的绝缘层636被插在它们之间。在图32A和32B中所示的显示器件中，栅电极层621a被直接连接于栅配线层627a和627b。然而，在图33A和33B中所示的显示器件中，栅电极层631a通过配线层638a被电连接于栅配线层637a和637b，所述配线层638a以与源电极层相同的材料和步骤制成。因此，栅电极层631a通过接触孔被连接于形成在栅绝缘层632a和632b上的配线层638a，并且配线层638a通过接触孔被连接于栅配线层637a和637b。因此，栅电极层631a电连接于栅配线层637a和637b。源极/漏极电极层633b和电容器配线层634被层叠，其中用作层间绝缘层的绝缘层636被插在它们之间；因此，源极/漏极电极层633b和电容器配线层634不会与栅配线层637b短路。

图31A到33B示出了其中绝缘层被形成为覆盖广范围的层间绝缘层的一种情况。图34A到36B示出了其中使用微滴排放方法仅在必需位置选择性地形成用于分离配线层的层间绝缘层的一个示例。

图34A和34B分别对应于图31A和31B、图35A和35B分别对应于图32A和32B、以及图36A和36B分别对应于图33A和33B，其中每个都示出了具有不同层间绝缘层结构的显示器件。图34A是显示器件的顶视图而图34B是沿线y1-z1所截的其横截面图。在图34A和34B中，通过微滴排放方法形成绝缘层650，覆盖源极/漏极电极层603b和电容器配线层604。栅配线层607被形成得覆盖绝缘层650。在栅配线层607上，绝缘膜660被形成为钝化膜。不必需要绝缘膜660；然而，其提供可改进可靠性。另外，尽管在本实施例模式中以单层形成绝缘层650，但是可通过在其上或其下形成绝缘膜而以叠层的形式形成绝缘层650。

图35A是显示器件的顶视图而图35B是沿线y2-z2所截的其横截面图。在图35A和35B中，与图34A和34B相似，通过微滴排放方法选择性地形成绝缘层651，覆盖源极/漏极电极层623b和电容器配线层624。栅配线层627b被形成得覆盖绝缘层651并且通过接触孔连接于栅电极层621a。在栅配线层627a上，绝缘膜661被形成为钝化膜。

图36A是显示器件的顶视图而图36B是沿线y3-z3所截的其横截面图。在图36A和36B中，与图34A和34B相似，通过微滴排放方法选择性地形成绝缘层652，覆盖源极/漏极电极层633b和电容器配线层634。栅配线层637b被形成得覆盖绝缘层652，并且通过配线层638a电连接于栅配线层637a和栅电极层631a。

如果通过微滴排放方法选择性地形成用于防止配线短路的绝缘层（诸如绝缘层650、651和652）的话，可减少材料的浪费。另外，由于可将配线形成得相互直接接触，因此可省略掉用于在绝缘层中形成接触孔的步骤。因此，可简化制造步骤，因此导致成本节约和更高的生产力。

图41A和41B中的显示器件也示出了这样一个示例，其中通过微滴排放方法选择性地形成用于将源极/漏极电极层643b和电容器配线

层644与配线层（布线层）647b物理地分离的绝缘层653。在图34A到图36B中所示的显示器件中，通过以覆盖绝缘层的方式形成栅配线层防止源极/漏极电极层与栅配线层之间的短路。在图41A和41B的显示器件中，在用于形成栅电极层641a和641b的步骤中形成配线层647a和647b。之后，覆盖配线层647a和647b的栅绝缘层642被部分地蚀刻以便于在源极/漏极电极层643a和电容器配线层644形成之前被去除。如图41A中的显示器件的顶视图所示的，栅绝缘层642被形成在其中层叠有栅电极层和源极/漏极电极层以及其中形成有电容器的半导体层上的区域中；然而，栅绝缘层642未被形成在其中形成有配线层647a、647b、648a和648b的区域中。因此，可在没有形成接触孔的情况下直接连接配线层。在配线层647b的一部分上，通过微滴排放方法选择性地形成绝缘层653，在绝缘层653上形成有源极/漏极电极层643a和电容器配线层644。使用用于形成源极/漏极电极层643a和电容器配线层644的相同步骤，将配线层648a和648b形成得分别与栅电极层641a和641b相接触。配线层648a和648b通过绝缘层653下面的配线层647b电连接。以这种方式，栅配线层和栅电极层可通过绝缘层653下面的层电连接。

如前述步骤中所述的，可以高生产力在低成本下制造出高度可靠的显示器件。

可与实施例模式1到7中的任意一个组合执行该实施例模式。

[实施例模式9]

接下来，将针对用于将驱动器电路安装在依照实施例模式1到7制造的显示板上的模式作出描述。

首先，将参照图30A描述使用COG(玻璃上芯片)结合方法的显示器件。在衬底2700上，设有用于显示文本数据、图像数据等的像素部分2701。装有多多个驱动器电路的衬底被分割为矩形形状，并且每个分割的驱动器电路（在下文中简称之为驱动器IC）2751都被安装在衬底2700上。图30A示出了用于将FPC2750安装在多个驱动器IC 2751每端上的模式。另外，所分割的衬底的尺寸可被设定得基本上等于信号线侧部上的像素部分的侧部，并且独立驱动器IC的一端可安装有带子。

或者,可使用TAB(带式自动结合),如图30B中所示的,在这种情况下,可安装有多个带子,并且所述带子可安装有驱动器IC。与COG结合方法的情况相似,独立带可安装有独立驱动器IC,在这种情况下最好同时安装金属片以便于在强度方面紧固驱动器IC。

安装在所述显示板上的驱动器IC最好以多个数量形成在一侧为300到1000mm或更长的矩形衬底上以便于提高生产力。

也就是说,多个电路图案可被形成在衬底上,并且它们可在端部处被分割,每个电路图案都具有作为一个单元的驱动器电路部分和一对输入或输出(称作输入/输出)端。考虑到像素部分一边的长度或像素节距,驱动器IC的一侧的长度可被设定得具有矩形形状,其长边为15到80mm而其短边为1到6mm。或者,可将驱动器IC的一侧的长度设定得具有像素部分的一边或像素区域的一边与每个驱动器电路的一边的总长度。

相对于IC芯片的驱动器IC的外部尺寸在其长边的长度上具有优点。当使用具有15到80mm的长边的驱动器IC时,与使用IC芯片的情况相比较,对应于像素部分需要安装更少量驱动器IC,这可提高制造量。另外,如果驱动器IC被形成在玻璃衬底上的话,母衬底的形状没有具体限定;因此,没有降低生产力。与从圆形硅片中取得IC芯片的情况相比较,这是大优点。

另外,如图29B中所示的,当扫描线侧部上的驱动器电路3704被整体形成在衬底上时,在信号线侧部上形成有驱动器电路的驱动器IC被安装在像素区域3701外部的区域上。所述驱动器IC是信号线侧部上的驱动器电路。为了形成与RGB全色显示相对应的像素区域,XGA板需要3072条信号线,而UXGA板需要4800条信号线。所述数量的信号线在像素区域3701的终端部分处分成几块,从而形成引线,它们根据驱动器IC的输出终端的节距聚集。

最好使用形成在衬底上的晶体半导体形成驱动器IC,使用本发明的薄膜晶体管可应用于其上。另外,与传统技术相比较,由于提供了出色的活动性和响应速度,可进行高速操作同时提高元件的操作频率;

因此，减少了特征改变，导致更高的可靠性。

在像素区域中，信号线和扫描线被交叉地布置以形成矩阵，并且与每个交叉点相对应布置一个晶体管。对于设置在像素区域中的晶体管来说，可使用应用本发明的薄膜晶体管。通过简化的步骤，使用本发明制造的薄膜晶体管可显示出更高的活动性；因此，它可有效地用于大屏幕显示器件的制造。因此，所述薄膜晶体管可用作像素的切换元件或用于构成扫描线侧部上的驱动器电路的元件。因此，可制造出获得面板上系统的显示板。

如图30A和30B中所示的，驱动器IC可被安装为扫描线驱动器电路和信号线驱动器电路。在这样的情况下，用于扫描线侧部和信号线侧部的相应的驱动器IC的规格最好是不同的。

例如，构成扫描线侧部上的驱动器IC的晶体管需要约30V的耐受电压，并且需要不高于100kHz的操作频率，因此不需要高速操作。因此，构成扫描线侧部上的驱动器的晶体管的沟道长度(L)最好被设计得较长。另一方面，信号线侧部上的驱动器IC的晶体管需要至多12V的耐受电压；然而，在3V下需要65kHz的驱动频率，这需要高速操作。因此，最好根据微米规则设计构成驱动器的晶体管的沟道长度等。应该注意的是，沟道长度方向对应于沟道形成区域中的电流流动的方向，即，电荷移动的方向。

用于安装驱动器IC的方法没有具体限定，并且可使用诸如COG结合、引线结合以及TAB。

当形成得具有与对置衬底(反衬底)相同的厚度时，驱动器IC可具有基本与对置衬底(反衬底)相同的高度，这有助于整个显示器件的减重。另外，当使用相同材料形成每个衬底时，甚至当显示器件中出现温度改变时也不会产生热应力；因此，使用TFT制造的电路的特性不会降级。而且，通过安装使用长于本实施例模式中所示的IC芯片的驱动器IC的驱动器，可减少安装在一个像素区域中的驱动器IC的数量。

以前述方式，驱动器电路可包含在显示板中。

可与实施例模式1到7中的任意一个组合执行该实施例模式。

[实施例模式10]

在该实施例模式中，根据前述实施例模式参照图25A到25C，针对栅电极层与源极和漏极电极层的端部分之间的位置关系进行描述，也就是说针对栅电极层的宽度与沟道长度之间的关系进行描述。

图25A示出了形成在衬底540上的薄膜晶体管，所述薄膜晶体管包括栅电极层541，栅绝缘层542a和542b、半导体层543、具有一个导电类型的半导体层544a和544b，以及源极/漏极电极层545a和545b。

在图25A中，源极/漏极电极层545a和545b的端部部分部分地覆盖栅电极层541，覆盖长度为 c_1 。这里，每个源极/漏极电极层545a和545b覆盖栅电极层541的区域被称作覆盖区域。也就是说，栅电极层541的宽度 b_1 比沟道长度 a_1 长。覆盖区域的宽度 c_1 可表示为 $(b_1 - a_1) / 2$ 。具有所述覆盖区域的n-沟道TFT最好在源电极层和漏电极层之间具有n+区域和n-区域，以及半导体区域。在这种结构下，增加了减轻电场的效果，从而可增加对于热载流子减少的抵抗。

图25B示出了形成在衬底550上的薄膜晶体管，所述薄膜晶体管包括栅电极层551，栅绝缘层552a和552b、半导体层553、具有一个导电类型的半导体层554a和554b，以及源极/漏极电极层555a和555b。

在图25B中，栅电极层551的端部部分分别与源极/漏极电极层555a和555b的端部部分对齐。也就是说，栅电极层的宽度 b_2 与沟道长度 a_2 相等。

图25C示出了形成在衬底560上的薄膜晶体管，所述薄膜晶体管包括栅电极层561，栅绝缘层562a和562b、半导体层563、具有一个导电类型的半导体层564a和564b，以及源极/漏极电极层565a和565b。

在图25C中，栅电极层561远离源极/漏极电极层565a和565b的每个底部部分，其远离的长度为 c_3 。这里，栅电极层561远离每个源极/漏极电极层565a和565b的区域被称作偏移区域。也就是说，栅电极层的宽度 b_3 比沟道长度 a_3 短。偏移区域的宽度 c_3 可表示为 $(a_3 - b_3) / 2$ 。具有所述结构的TFT可具有更少的关断电流；提供所述TFT作为显示

器件的切换元件可增强图像对比度。

此外，可形成具有所谓的多栅结构的TFT，其中多个栅电极由半导体区域覆盖。具有所述结构的TFT也可具有更少的关断电流。

可与实施例模式1到9中的任意一个组合执行该实施例模式。

[实施例模式11]

在前述实施例模式中，示出了具有终端部分的源极和漏极电极层，所述源极和漏极电极层垂直于沟道形成区域的表面；然而，本发明不局限于所述结构。在该实施例模式中，将参照图24针对其中具有一个导电类型的半导体层具有不同结构的一个示例进行描述。

图24示出了形成在衬底520上的薄膜晶体管，所述薄膜晶体管包括栅电极层521，栅绝缘层522a和522b、半导体层523、具有一个导电类型的半导体层524a和524b，以及源极/漏极电极层525a和525b。

如图24中所示的，具有一个导电类型的每个半导体层524a和524b都可具有这样一个端部部分，所述端部部分相对于沟道形成区域的表面形成大于90小于180度的角度，所述角度最好为95到140度，更好的是135到140度。另外，假若源电极层与沟道形成区域的表面之间的角度为 θ_1 而漏电极层与沟道形成区域的表面之间的角度为 θ_2 的话， θ_1 和 θ_2 可彼此相等或彼此不同。可通过干法蚀刻形成具有所述形状的源电极和漏电极。

可与实施例模式1到10中的任意一个组合执行该实施例模式。

[实施例模式12]

在该实施例模式中，将参照图22A和22B以及图23A到23D针对适合于前述模式的结晶化步骤进行描述。

在图22A和22B中，栅电极层491以及栅绝缘层492a和492b被形成在衬底490上，半导体膜493被形成在它们上。每个都由绝缘膜形成的掩模494a和494b被形成在半导体膜493上，并且选择性地形成金属层495，从而可使得半导体膜结晶化。当半导体膜被加热时，如图22B中的箭头所示的，其晶体从半导体膜与金属层495相接触的部分处沿平行于衬底表面的方向生长，从而形成晶体半导体膜496。应该注意的是，

远离金属层495的部分未结晶化，从而保留非晶部分。

或者，如图23A中所示的，可在不使用掩模的情况下通过微滴排放方法选择性地形成金属层504之后执行前述结晶化。图23B是图23A的顶视图。另外，图23D是图23C的顶视图。

在图23A到23D中，栅电极层501以及栅绝缘层502a和502b被形成在衬底500上，半导体膜503被形成在它们上。通过微滴排放方法金属层504被选择性地形成在半导体膜503上。当通过热处理使得半导体膜结晶化时，如图23C和23D中的箭头所示的，其晶体从半导体膜与金属层相接触的部分处沿平行于衬底表面的方向生长。应该注意的是，远离金属层504的部分未结晶化，从而保留非晶部分。

以这种方式，沿平行于衬底方向的晶体生长被称作横向生长。由于可通过横向生长形成大粒度的晶粒，因此可形成具有更高活动性的薄膜晶体管。

可与实施例模式1到11中的任意一个组合执行该实施例模式。

[实施例模式13]

将针对包含在本发明半导体器件中的保护电路的一个示例进行描述。

如图30A和30B中所示的，保护电路2703或2713被形成在外部电路和内部电路之间。所述保护电路是由从TFT、二极管、电阻器和电容器中的一个或多个元件构成的。以下描述了保护电路的几种结构和其操作。首先，下面将参照图42A到42E针对设置在外部电路和内部电路之间并对应于一个输入（终）端的保护电路的等效电路的结构进行描述。图42A中所示的保护电路包括p-沟道薄膜晶体管7220和7230、电容器7210和7240以及电阻器7250。电阻器7250具有两个终端，其一个终端被供以输入电压 V_{in} （在下文中称之为 V_{in} ）而另一个被供以低电势电压 V_{SS} （在下文中称之为 V_{SS} ）。

图42B中的保护电路是等效电路图，其中p-沟道薄膜晶体管7220和7230用整流二极管7260和7270代替。图42C中的保护电路是等效电路图，其中p-沟道薄膜晶体管7220和7230用TFT7350、7360、7370和

7380代替。另外，在图42D中示出了具有另一种结构的保护电路，包括电阻器7280和7290、以及n-沟道薄膜晶体管7300。图42E中所示的保护电路包括电阻器7280和7290、p-沟道薄膜晶体管7310、以及n-沟道薄膜晶体管7320。通过提供保护电路，可避免电势的突然波动，从而可避免元件故障或损坏，这导致更高的可靠性。应该注意的是，最好使用具有高耐受电压的非晶半导体形成具有前述保护电路的元件。

可与实施例模式1到12中的任意一个组合执行该实施例模式。

[实施例模式14]

可使用通过使用本发明形成的薄膜晶体管制成显示器件。在使用发光元件并且n-沟道晶体管用作驱动发光元件的晶体管的情况下，从发光元件中发射出的光线被发射到顶部、底部和两侧的任何一处。这里，将参照图46A到46C针对依照各种情况的发光元件的叠层结构进行描述。

在该实施例模式中，使用本发明所适用的沟道-蚀刻类型薄膜晶体管671、681和691。此外，在该实施例模式中，具有晶体结构的硅膜被用作半导体层，并且n-型半导体层被用作具有一个导电类型的半导体层。除形成n-型半导体层以外，可通过用PH₃气体进行等离子处理而赋予半导体层一种导电类型。所述半导体层不局限于该实施例模式。例如，取代形成具有一个导电类型的半导体层，可通过将杂质引入（掺杂）于晶体半导体层中形成具有一个导电类型的杂质区。

另外，薄膜晶体管可为具有沟道-保护层的沟道-保护类型的薄膜晶体管，在这种情况下，可通过微滴排放方法等滴落聚酰亚胺、聚乙烯醇等形成沟道-保护层。因此，可省略曝光步骤。所述沟道-保护层可为使用无机材料（例如，氧化硅、氮化硅、氮氧化硅、或氧氮化硅）、感光性或非感光性有机材料（有机树脂材料）（例如，聚酰亚胺、丙烯酸、聚酰胺、聚酰亚胺酰胺或苯并环丁烯）、抗蚀剂、low-k（低介电常数）材料等中的一种或多种的膜，或者为所述膜的叠层。或者，可形成硅氧烷。作为沟道-保护层的制造方法，可使用诸如等离子CVD和热CVD的汽相生长或溅射法。或者，可使用微滴排放方法或打印方

法（用于形成图案的方法，诸如丝网印刷和胶版印刷）。也可使用通过涂覆方法获得的TOF膜或SOG膜。

首先，将参照图46A针对光线被发射到衬底680侧部的情况（也就是说执行底部发射的情况）进行描述。在这种情况下，第一电极层684、电致发光层685、以及第二电极层686按所述顺序被层叠得与连接于源/漏电极层的配线层682相接触以便于与薄膜晶体管681电连接。要求衬底680传输光线。接下来，将参照图46B针对光线被发射到衬底690的相对侧的情况（也就是说执行顶部发射的情况）进行描述。可以与前述薄膜晶体管相似地形成薄膜晶体管691。

连接于与薄膜晶体管691电连接的源/漏电极层的配线层692与第一电极层684相接触并且电连接。薄膜晶体管691的栅电极层具有叠层结构，并且使用与栅电极层相同的步骤和材料形成的第一电极层也具有第一电极层693a和693b的叠层结构。第一电极层693a是反射金属层，并且从发光元件中发射出的光线沿箭头方向被反射到顶侧。因此，甚至当光线穿过第一电极层693b时，也被反射到第一电极层693a上，并且被发射到衬底690的相对侧。无须多说，第一电极层可具有反射金属层的单层结构。第一电极层693a和693b、电致发光层694、以及第二电极层695沿所述顺序层叠。最后，将参照图46C针对光线被发射到衬底670的侧部和其相对侧的情况（也就是说执行双重发射的情况）进行描述。薄膜晶体管671是与薄膜晶体管681一样的沟道-蚀刻类型薄膜晶体管，并且可以与薄膜晶体管681相似的方式形成。连接于与薄膜晶体管671电连接的源/漏电极层的配线层675与第一电极层672电连接。第一电极层672、电致发光层673、以及第二电极层674沿所述顺序层叠。此时，如果第一电极层672和第二电极层674两者都由光线-传输材料形成或具有用于传输光线的厚度的话，可实现双重发射。在这样的情况下，也要求用于传输光线的绝缘层和衬底670传输光线。

图45A到45D示出了可适用于本实施例模式的发光元件的模式。所述发光元件具有这样一种结构，即，电致发光层860被插在第一电极层870与第二电极层850之间。要求考虑到功函数选择用作第一电极层

和第二电极层的每种材料，并且依照像素结构，第一电极层和第二电极层的每个都可为阳极或阴极。在该实施例模式中，驱动TFT的导电类型为n型；因此，第一电极层最好为阴极而第二电极层最好为阳极。如果驱动TFT具有p-型导电类型的话，第一电极层最好为阳极而第二电极层最好为阴极。

图45A和45B示出了第一电极层870为阳极而第二电极层850为阴极的情况，在这种情况下电致发光层860最好具有这样的叠层结构，所述叠层结构为：HIL（空穴注入层）和HTL（空穴传输层）804、EML（发光层）803、ETL（电子传输层）和EIL（电子注入层）802、以及第二电极层850，它们按所述顺序从第一电极层870的侧部处形成。图45A示出了其中光线从第一电极层870处发射出的一种结构。第一电极层870具有由光线传输传导类型氧化物材料制成的电极层805，并且第二电极层具有包含诸如LiF和MgAg的碱金属或碱土金属的电极层801和由诸如铝的金属材料制成的电极层800的叠层，它们按所述顺序从电致发光层860的侧部处形成。图45B示出了其中光线从第二电极层850处发射出的一种结构。第一电极层具有由诸如铝和钛的金属或包含所述金属和不高于化学计量组分比率的浓度下的氮的金属材料构成的电极层807和由包含1到15原子的浓度下的氧化硅的导电类型氧化物材料的第二电极层806的叠层。第二电极层具有包含诸如LiF和MgAg的碱金属或碱土金属的电极层801和由诸如铝的金属材料制成的电极层800的叠层，它们按所述顺序从电致发光层860的侧部处形成。通过将所述层形成得不厚于100纳米以传输光线，光线可从第二电极层850中发射。

图45C和45D示出了第一电极层870为阴极而第二电极层850为阳极的情况，在这种情况下电致发光层860最好具有这样的叠层结构，所述叠层结构为：EIL（电子注入层）和ETL（电子传输层）802、EML（发光层）803、HTL（空穴传输层）和HIL（空穴注入层）804、以及第二电极层850，它们按所述顺序从阴极侧部处形成。图45C示出了其中光线从第一电极层870处发射出的一种结构。第一电极层870具有

包含诸如LiF和MgAg的碱金属或碱土金属的电极层801和由诸如铝的金属材料制成的电极层800，它们按所述顺序从电致发光层860的侧部处形成。通过将每层形成得不厚于100纳米以传输光线，光线可从第一电极层870中传输。第二电极层具有由包含1到15原子的浓度下的氧化硅的导电类型氧化物材料的第二电极层806和由诸如铝和钛的金属或包含所述金属和不高于化学计量组分比率的浓度下的氮的金属材料构成的电极层807的叠层，它们按所述顺序从电致发光层860的侧部处形成。图45D示出了其中光线从第二电极层850处发射出的一种结构。第一电极层870具有包含诸如LiF和MgAg的碱金属或碱土金属的电极层801和由诸如铝的金属材料制成的电极层800的叠层，它们按所述顺序从电致发光层860的侧部处形成。每层都被构成得其薄厚足以反射从电致发光层860中发出的光线。第二电极层850具有由光线传输导电类型氧化物材料制成的电极层805。应该注意的是，电致发光层可具有单层结构或混合结构以及叠层结构。

作为电致发光层，通过使用蒸发掩模等的真空淀积选择性地形成有用于红(R)、绿(G)和蓝(B)光发射的材料。也可通过微滴排放方法(使用低分子量或高分子量材料)以及使用滤色器形成用于红(R)、绿(G)和蓝(B)光发射的材料，当在不使用掩模的情况下由于可选择性地淀积RGB，因此使用滤色器是优选的。

在其中使用光线-传输ITO和ITSO形成顶部发射结构的情况下，可使用添加有Li的苯并恶唑(BzOs)衍生物(即，BzOs-Li)。或者，可使用例如掺杂有对应于RGB的每种发射颜色的杂质(例如，用于R的DCM以及用于G的DMQD)的Alq₃形成EML。

应该注意的是，电致发光层不局限于前述材料。例如，当取代使用CuPc或PEDOT将诸如氧化钼(MoO_x; x=2到3)的氧化物和a-NPD或红荧烯共同蒸发以形成电致发光材料，可改进空穴注入特性。或者，可使用有机材料(包括低分子量或高分子量材料)或有机材料和无机材料的合成材料形成用于电致发光层的材料。下面将详细描述用于形成发光元件的材料。

作为电荷注入或传输物质之中具有特别优越电子传输特性的物质,存在具有喹啉或诸如8-羟基喹啉铝: Alq_3 (tris (8 - quinolinolato) aluminum)、三(5-甲基-8-喹啉根)铝(缩写 Almq_3 , 即 tris (4-methyl-8-quinolinolato) aluminum)、双(10-羟基苯并[H]-喹啉根)铍(缩写 BeBq_2 , 即 bis(10 - hydroxybenzo[h] - quinolinato)beryllium)以及双(2-甲基-8-喹啉根)-4-苯基苯酚根-铝(缩写: BALq , 即 bis (2 - methyl - 8 - quinolinolato) - 4 - phenylphenolate - aluminum)等苯并喹啉基干的金属络合物。作为具有卓越空穴传输特性的物质,例如,存在以下芳族胺成分(即,具有苯环氮键)的成分,诸如4,4'-双(N-(1-萘基)-N-苯基-氨基]-联苯(缩写: $\alpha\text{-NPD}$, 即 4,4' - bis[N - (1 - naphthyl) - N-phenyl-amino] - biphenyl)、4,4'-双[N-(3-甲基苯基)-N-苯基-氨基]-联苯(缩写 TPD , 即 $\text{TPD}(\text{N}, \text{N}' - \text{bis}(3 - \text{methylphenyl}) - \text{N}, \text{N}' - \text{diphenyl-1,1}'\text{-biphenyl-4,4}'\text{-diamine})$)、4,4,4''-三(N,N-二苯基-氨基)-三苯胺(缩写 TDATA , 即 4,4,4'' - tris (N,N - diphenyl-amino) - triphenylamine)、以及4,4',4''-三(N-(3-甲基苯基)-N-苯基-氨基]-三苯胺(缩写 MTDATA , 即 4,4',4'' - tris[N - (3 - methylphenyl) - N - phenyl-amino] - triphenylamine)。

另外,作为电荷注入或传输物质中具有极出色电子注入特性的物质,存在碱金属或碱土金属的成分(诸如氟化锂(LiF)、氟化铯(CsF)和氟化钙(CaF_2))。另外,可使用具有高电子传输特性的物质(诸如(Alq_3)与碱土金属(诸如镁(Mg))的混合物。

作为电荷注入或传输物质中具有出色空穴注入特性的物质,存在以下物质:金属氧化物(诸如氧化钼(MoO_x)、氧化钒(VO_x)、氧化钌(RuO_x)、氧化钨(WO_x)和氧化锰(MnO_x))。另外,存在酞菁成分,诸如酞菁(缩写: H_2Pc)和铜酞菁(CuPc)。

作为发光层,可通过在每个像素中形成具有不同发射波长带的发光层使用用于执行色彩显示的结构。通常,形成了与R(红)、G(绿)和B(蓝)的每种颜色相对应的发光层。在这种情况下,当用于传输具有放射光谱的光线的滤光器被设置在像素的发光侧时,可提高色纯

度并且可防止像素部分的镜面反射（反射）。通过提供滤光器，可省却传统上需要的圆偏振板等，所述圆偏振板等可消除从发光层中发射的光线的损失。而且，可减少当倾斜观察像素部分（显示屏）时所发生的色调中的改变。

作为发光材料，可使用各种发光材料。作为低分子量有机发光材料，存在以下物质：4-二氰基亚甲基-2-甲基-6-[2-(1,1,7,7-四甲基-9-久洛尼定基)乙烯基]-4H-吡喃（缩写DCJT，即4-dicyanomethylene-2-methyl-6-[-2-(1,1,7,7-tetramethyl-9-yl)ethenyl]-4H-pyran）；4,4-二氰基亚甲基-2-叔丁基-6-[2-(1,1,7,7-四甲基julolidine-9-基-乙烯基)]-4H-吡喃（缩写DCJTB，即4-dicyanomethylene-2-t-butyl-6-[-2-(1,1,7,7-tetramethyljulolidine-9-yl)ethenyl]-4H-pyran）；periflanthene；2,5-二氰基-1,4-双[2-(10-甲氧基-1,1,7,7-四甲基久洛尼定-9-基)乙烯基]苯（2,5-dicyano-1,4-bis[2-(10-methoxy-1,1,7,7-tetramethyljulolidine-9-yl)]benzene）；N,N'-二甲基喹吖啶酮（缩写DMQd，即N,N'-dimethyl quinacridone）；香豆素6；香豆素545T；Al₃（tris(8-quinolinolato)aluminum，即8-羟基喹啉铝）；9,9'-联蒽（9,9'-biantolyl）；9,10-二苯基蒽（缩写DPA，即9,10-diphenylanthracene）；9,10-双(2-萘基)蒽（缩写：DNA，即9,10-di(2-naphthyl)anthracene）等。另外，也可使用其他物质。

另一方面，与低分子量有机发光材料相比较，高分子量有机发光材料具有更高的物理强度，因此具有高耐用性。另外，由于可通过涂覆而淀积所述材料，因此，可较容易地制造元件。使用高分子量有机发光材料的发光元件具有基本上与使用低分子量有机发光材料的发光元件相似的结构，其中按所述顺序堆叠阴极、有机发光层以及阳极。然而，在使用高分子量有机发光材料制造发光层时，难于形成与使用低分子量有机发光材料相似的叠层结构；因此，通常使用双层结构。具体地，使用这样一种结构，即，按所述顺序堆叠在半导体层上的阴极、发光层、空穴传输层以及阳极。

通过用于形成发光层的材料确定发射颜色；因此，可通过选择材料制成显示出期望发光的发光元件。作为可用于形成发光层的高分子量有机发光材料，存在聚对苯撑乙烯（poly（polyparaphenylene - vinylene））基材料、聚对苯撑（polyparaphenylene）基材料、聚噻吩（polythiophene）基材料、或聚芴（polyfluorene）基成分。

具体地，作为聚对苯撑乙烯（polyparaphenylene - vinylene）基成分，存在聚对苯撑乙烯（poly（paraphenylene vinylene））（PPV）的衍生物，诸如聚（2,5-二烷氧基-1,4-亚苯基亚乙烯基）（poly（2,5-dialkoxy-1,4-phenylene - vinylene））（RO-PPV）、聚（2-甲氧基-5-(2'-乙己氧基)-1,4-苯撑乙烯）（poly（2 - (2' - ethylhexoxy) - 5-methoxy-1,4-phenylene vinylene））（MEH-PPV）以及聚（2-(二烷氧基苯基)-1,4-亚苯基乙酰氧基）（poly（2-（dialkoxyphenyl,4-phenylene vinylene）），缩写 ROPh-PPV）。作为聚对苯撑（聚对亚苯基，polythiophene）基成分，存在诸如RO-PPP 即聚（2,5-二烷氧基-1,4-亚苯基）（poly（2, 5-dialkoxy-1, 4-phenylene））和聚（2,5-二己氧基-1,4-亚苯基）（poly（2, 5-dihexoxy-1, 4-phenylene））等聚对苯撑（polyparaphenylene）（缩写：PPP）的衍生物。作为聚噻吩基成分，存在聚噻吩（polythiophene）（PT）的衍生物，诸如PAT即聚（3-烷基噻吩）（poly（3 - alkylthiophene））；PHT即聚（3-己基噻吩）（poly（3 - hexylthiophene））；PCHT即聚（3-环己基噻吩）（poly（3 - cyclohexylthiophene））；PCHMT即聚（3-环己基-4-甲基噻吩）（poly（3 - cyclohexyl - 4 - methylthiophene））；PDCHT即聚（3,4-二环己基噻吩）（poly（3,4-dicyclohexylthiophene））；POPT即聚[3-(4-辛基苯基)-噻吩]（poly[3（4 - octylphenyl） - thiophene]）、以及PTOPT即聚[3-(4-辛基苯基)-2,2-联噻吩]（poly[3（4 - octylphenyl） 2,2-bithiophene]）。作为聚芴基成分，可使用聚芴（polyfluorene）（PF）的衍生物，诸如聚（9,9-二烷基芴）（poly（9,9-dialkylfluorene）），缩写PDAF）和聚（9,9-二辛基芴）（poly（9,9-dioctylfluorene）），缩写PDOF）。

应该注意的是,如果具有空穴传输特性的高分子量有机发光材料被形成得介于阳极与高分子量有机发光材料之间的话,可改进从阳极的空穴注入特性。通常,通过旋涂等施加溶解在具有受主材料的水中的材料。另外,由于所述材料不能溶解在有机溶剂中,因此可将其前述有机发光材料层叠。作为具有空穴传输特性的高分子量有机发光材料,存在PEDOT和作为受主材料的樟脑磺酸(CSA)的混合物、聚苯胺(PANI)和作为受主材料的磺酸聚苯乙烯等。

可将发光层形成得具有用于发射单色光线或白色光线的结构。在使用白色发射材料的情况中,通过使用其中用于传输具有特定波长的滤光器(彩色层)被设在像素的发射侧部的结构可实现彩色显示。

为了形成发射白光的发光层,例如,通过气相淀积顺序地堆叠部分地掺杂有作为红光发射颜料的Nile红的Alq₃、Alq₃、p-EtTAZ以及TPD(芳香族二胺)可获得白光发射。另外,在通过使用旋涂法涂覆而形成发光层时,在涂覆之后最好通过真空加热而烘干EL层。例如,用作空穴注入层的聚(乙烯二氧基噻吩)/聚(苯乙烯磺酸)(PEDOT/PSS)的水溶液可被涂覆在整个表面上,之后被烘干。之后,用作光线发射层的掺杂有用于发光中心的颜料(诸如1,1,4,4-四苯基-1,3-丁二烯(1,1,4,4-tetraphenyl-1,3-butadiene,缩写TPB)、4-二氰基亚甲基-2-甲基-6-(对-二甲基氨基-苯乙烯基)-4H-吡喃(4-cyano-methylene-2-methyl-6-(p-dimethylamino-styryl)-4H-pyran,缩写DCM1)、尼罗(Nile)红、或香豆素6)的聚乙烯吡唑(PVK)的溶液可涂覆在整个表面上。

发光层可被形成为单层,并且可使用分散有具有电子传输特性的1,3,4-恶二唑衍生物(PBD)的具有空穴传输特性的聚乙烯吡唑(PVK)形成发光层。另外,可通过分散作为电子传输剂的30wt%的PBD并且以适当量分散四种颜料(TPB、香豆素6、DCM1和Nile红)获得白光发射。这里不仅可制造出提供文中所述的发射白光的发光元件,而且还可通过适当地选择用于发光层的材料制造出能够提供红光、绿光和蓝光的发光元件。

此外,还可使用从单一态激发中获得的用于发射的材料(在下文中称之为单一态激发发光材料),或使用从包含金属络合物的三重态激发中获得的用于发射的材料(在下文中称之为三重态激发发光材料)形成发光层。例如,在用于红光发射、绿光发射和蓝光发射的发光像素中,具有较短发光半衰期(直到发光减弱至其原始值的一半水平的的时间)的用于红光发射的发光像素由三重态激发发光材料制成,而其他发光像素由单一态激发发光材料制成。三重态激发发光材料具有高发光效率,具有获得相同亮度只需更少的能量消耗的优点。也就是说,当三重态激发发光材料用于红光像素时,可抑制供应到发光元件的电流,从而提高可靠性。为了降低能量消耗,用于发射红光和绿光的发光像素可由三重态激发发光材料制成,而用于发射蓝光的发光元件可由单一态激发发光材料制成。在用三重态激发发光材料制成发射对于肉眼来说具有优能见度的用于绿光发射的发光元件时,甚至可实现降低能量消耗。

作为三重态激发发光材料的示例,存在使用金属络合物作为掺杂剂的材料,所述材料包括具有铂(即,第三过渡系列元素)作为其中心金属的金属络合物、或铱等的金属络合物。三重态激发发光材料不局限于上述成分,并且可为具有属于周期表中组8到10的元素作为其中心金属的成分。

用于形成发光层的上述物质仅是示例,并且可通过适当地堆叠诸如空穴注入层、空穴传输层、电子注入层、电子传输层、发光层、电子阻挡层以及空穴阻挡层等每种功能层而形成发光元件。此外,可使用组合这些层的混合层或混合结构。发光层的层结构可改变,并且在不背离本发明广义精神的情况下可作出以下改进,即,没有提供特定电子注入区域或发光区域,可提供用于该目的的替换电极层或分散发光材料。

当向由上述材料形成的发光元件施加沿正向偏压时,它发射光线。由发光元件形成的显示器件的像素可通过实施例2中所述的无源矩阵模式或有源矩阵模式被驱动。在任意一种情况中,每个像素通过在

特定时序内向其施加正向偏压而可控制发射光线，而被控制得在一定时期内不发射光线。通过在非发光时间下向施加反向偏压，可提高发光元件的可靠性。作为发光元件的退化模式，在恒定驱动条件下存在降低发光强度的退化模式，或由于非发光区域在像素中的扩展而明显降低亮度的退化模式。因此，通过执行其中施以正向偏压和反向偏压的AC驱动，可减缓退化速度，从而提高发光器件的可靠性。另外，可施加数字驱动或模拟驱动。

因此，尽管在图46A到46C中未示出，但是滤色器（彩色层）可被形成在用作衬底680的密封衬底。可通过微滴排放方法形成滤色器（彩色层），在这种情况下，可使用光线照射处理作为基础预处理。当使用本发明时，可将滤色器（彩色层）形成得具有高可控性以具有期望图案。另外，当使用滤色器（彩色层）时，可执行高分辨率显示。这是由于滤色器（彩色层）的提供可将每个RGB的放射光谱的宽峰校正得较为分明。

以上描述的是形成了用于RGB每种发射的材料的情况；然而，也可通过形成用于单色发射的材料、以及组合滤光器或颜色转换层执行全色显示。例如，可将滤色器（彩色层）或颜色转换层形成在密封衬底上以便于被附着到所述衬底。另外，如上所述的，可通过微滴排放方法形成用于单色发射、滤色器（彩色层）和颜色转换层的每种材料。

无须多说，可执行单色发射显示。例如，可使用单色发射形成背景色类型显示器件。背景色类型适用于无源矩阵显示部分，使用所述部分可显示出文本和符号。

在前述结构中，可使用具有低功函的材料（例如，Ca、Al、CaF₂、MgAg、以及AlLi）制成阴极。发光层可具有单层结构、叠层结构以及在层之间没有界面的混合结构中的任何一种。发光层是由发光材料和包括有机成分或无机成分的具有电荷注入或传输特性的物质制成的。依照其分子数，有机成分可被分类为低分子量有机成分、中间分子量有机成分（是指不具有升华特性的有机成分，其中分子数低于20或者链排列中连接的分子长度不大于10 μ m）以及高分子量有机成分。

发光层包括由所述有机成分制成的一个或多个层，所述层也可与具有电子注入或传输特性或空穴注入或传输特性的无机成分相组合。第一电极层684、第一电极层693a、以及第一电极层672中的每个都使用光线传输导电膜形成，例如ITO、ITSO、或混合有2-20%氧化锌(ZnO)的氧化铟。应该注意的是，在形成第一电极层684、第一电极层693a、第一电极层693b、以及第一电极层672之前，最好在氧环境中执行等离子处理或者在真空中执行热处理。使用包含硅、有机材料或化合物材料的材料制成间壁(也称之为堤)。如果使用感光性或非感光性材料(诸如丙烯酸和聚酰亚胺)时，间壁的侧表面可具有连续可变的曲率半径，由于可连续地形成上部层的薄膜，因此这是优选的。可与实施例模式1到13中的任意一个组合执行该实施例模式。

[实施例模式15]

下面将参照图47A到47F针对包含在该实施例模式中所示的显示板中的像素的结构进行描述。

图47A中所示的像素包括信号线710和按列的供电线711、712和713以及按排的扫描线714。所述像素还包括开关TFT701、驱动TFT703、电流控制TFT704、电容器702以及发光元件705。

图47C中所示的像素不同于图47A之处在于TFT703的栅电极与按排设置的供电线715相连接。并且除此之外的结构与图10A中的相同。也就是说，图47A和图47C中所示的像素是彼此等效的电路图。然而，每条供电线712都由在供电线按排布置的情况(图47A)和供电线715按列布置的情况(图47C)之间具有不同层的导电膜构成。这里，考虑TFT703的栅电极与之连接的配线，并且将参照图47A和图47C进行描述以示出用于形成各个配线的层的差异。

在图47A和图47C中所示的像素中，TFT703和TFT704串联地连接。最好，TFT703的沟道长度 L_3 和沟道宽度 W_3 与TFT704的沟道长度 L_4 和沟道宽度 W_4 被设定得满足 $L_3/W_3:L_4/W_4=5000$ 到 $6000:1$ 。为了满足 $L_3/W_3:L_4/W_4=6000:1$ ，例如， L_3 为 $500\mu\text{m}$ 、 W_3 为 $3\mu\text{m}$ 、 L_4 为 $3\mu\text{m}$ 、以及 W_4 为 $100\mu\text{m}$ 。另外，当使用本发明时，可执行精细形成图案；因此，

可在不造成诸如短路的故障的前提下稳定地形成具有如此短沟道宽度的精细配线。因此,可制成具有图47A和图47C中所示的像素全面发挥作用所需的电特性的TFT,从而可制造出具有出色显示功能的高可靠性的显示板。

应该注意的是,TFT703在饱和区中操作,并且用于控制流向发光元件705的电流值,而TFT704在线性区域中操作,并且用于控制供应到发光元件705的电流。从制造步骤方面考虑,这两种TFT最好都具有相同的导电类型。另外,TFT703可为增强型TFT或耗尽型TFT。依照具有前述结构的本发明,TFT704在线性区域中操作;因此,TFT704的 V_{GS} 的轻微波动不会影响发光元件705的电流值。也就是说,可通过在饱和区中操作的TFT703确定发光元件705的电流值。依照具有前述结构的本发明,可改进由于TFT的特征变化所导致的发光元件的发光不均匀性,从而可提供具有改进的图像质量的显示器件。

在图47A到47D所示的像素中,TFT701控制输入到每个像素中的视频信号。当TFT701被接通时,视频信号被输入到像素中。之后,该视频信号被保持在电容器702中。应该注意的是,图47A和图47C示出了装有电容器702的结构;然而,本发明不局限于此,并且如果栅电容等可代替用于保持视频信号的电容器的话可省略掉电容器702。

发光元件705具有这样一种结构,即,电致发光层介于一对电极之间,并且在像素电极与反电极之间具有电势差(在阳极与阴极之间),以便于向其施加正向电压。可使用诸如有机材料和无机材料等各种材料形成电致发光层。电致发光层中所产生的荧光包括当激发单重态恢复为基态时所产生的发光(荧光)和当激发三重态恢复为基态时所产生的发光(磷光)。

除还提供了TFT706和扫描线716以外,图47B中所示的像素具有与图47A中所示的像素相同的结构。相似地,除还提供了TFT706和扫描线716以外,图47D中所示的像素具有与图47C中所示的像素相同的结构。

TFT706的接通和切断由另外提供的扫描线716控制。当TFT706

被接通时，保持在电容器702中的电荷被释放，从而TFT706被切断。也就是说，TFT706的提供可强制地提供这样一种状态，即，没有电流流到发光元件705。因此，在图47B和47D的结构中，在没有等候输入到整个像素中的信号的情况下，可与写入周期同时启动发射周期或在写入周期之后立刻启动发射周期，从而可提高能率比。

在图47E中所示的像素中，按列设置有信号线710和供电线751和752和713以及按排设置有扫描线753。另外，所述像素还包括开关TFT741、驱动TFT743、电容器742以及发光元件744。除还提供了TFT745和扫描线754以外，图47F中所示的像素具有与图47E中所示的像素相同的结构。中应该注意的是，在图47F中所示的结构中，TFT706的提供也可提高能率比。

如上所述的，依照本发明，在不会造成制造故障的情况下，可精确地稳定地形成布线图案等；因此，TFT可被形成得具有出色的电特性和稳定性，根据预期用法，这完全可适用于用于改进像素的显示功能的技术。

可与实施例模式1到14中的任意一个组合执行该实施例模式。

[实施例模式16]

图20示出了其中使用本发明所制造的TFT衬底2800构成EL显示模块的一个示例。在图20中，具有像素的像素部分被形成在TFT衬底2800上。

在图20中，保护电路部分2801被设在像素部分外部并且位于驱动器电路与像素之间，所述保护电路部分2801以与形成在像素中的TFT或通过将TFT的栅极与TFT的源极与漏极中之一相连接所获得的二极管相似的方式被操纵。驱动器电路2809可为使用单晶半导体形成的驱动器IC、使用多晶半导体膜形成在玻璃衬底上的杆驱动器IC、或使用SAS形成的驱动器电路。

TFT衬底2800通过由微滴排放方法形成的间隔物2806a和2806b被粘于密封衬底2820。最好提供所述间隔物，从而甚至在衬底较薄或者像素部分的面积增大时也保持两个衬底之间的恒定间隙。分别与

TFT2802和2803相连接的发光元件2804和2805上方的空间（即，TFT衬底2800与密封衬底2820之间）可被充以光线传输树脂材料以便于被固化或者被充以脱水氮或惰性气体。

图20示出了这样一种情况，即，发光元件2804、2805和2815都具有顶部发射结构，其中光线可沿箭头方向被发出。当每个像素被形成得用于发射彼此不同的发射颜色诸如红、绿、蓝光发射时，可执行多色显示。另外，当与相应颜色相对应的彩色层2807a、2807b和2807c被形成在密封衬底2820的侧部上时，可增加发射到外部的光线的色纯度。或者，可将所述像素形成得具有白光发射元件并且与彩色层2807a、2807b和2807c相组合。

作为外部电路的驱动器电路2809通过配线衬底2810与设在外部电路衬底2811一端的扫描线或信号线的连接终端相连接。另外，驱动器电路2809可被设置得与TFT衬底2800相接触或接近，并且可提供热管2813和散热器2812以增加热消散效果。

应该注意的是，图20示出了顶部发射EL模块；然而，通过改变发光元件的结构或外部电路衬底的位置可构成底部发射结构或其中光线从顶侧和底侧被发射的双重发射结构。在顶部发射的情况下，通过使得绝缘层着色可形成黑底以用作间壁。可通过微滴排放方法使用树脂材料（诸如混有颜料基黑树脂、碳黑等的聚酰亚胺）形成间壁，或者可使用其叠层。

另外，通过使用密封剂或粘合剂树脂将树脂膜附于形成有像素部分的侧部的TFT衬底2800可形成密封结构。尽管在本实施例模式中示出了用玻璃衬底的玻璃密封，但是也可使用其他密封方法，诸如使用树脂的树脂密封、使用塑料的塑料密封、以及使用膜的膜密封。在树脂膜的表面上，最后设有用于防止湿气渗入的阻气膜。提高使用这种膜密封结构，可实现进一步的减重和重量节省。

可与实施例模式1到15中的任意一个组合执行该实施例模式。

[实施例模式17]

通过使用根据前述实施例模式制造的显示板（液晶显示板和EL

显示板)，可制造出电视机（液晶电视机和EL电视机）。显示板可为各种型式的，诸如图29A、29B和29C中所示的结构，在图29A的结构中，只形成了像素部分，同时扫描线侧部驱动器电路和信号线侧部驱动器电路通过TAB安装（如图30B中所示的）或者通过COG结合（如图30A中所示的），在图29B的结构中，使用SAS形成TFT，并且像素部分和扫描线侧部驱动器电路整体形成在衬底上而信号线侧部驱动器电路作为驱动器IC被独立安装，而在图29C的结构中，像素部分、信号线侧部驱动器电路和扫描线侧部驱动器电路整体形成在衬底上。

作为外部电路的其他结构，视频信号的输入侧装有用于放大在调谐器处所接收的信号中的视频信号的视频信号放大器电路和用于将从视频信号放大器电路中输出的信号转换成与红、绿和蓝相应颜色相对应的彩色信号的视频信号处理电路，以及用于转换视频信号以满足驱动器IC的输入规范的控制电路。控制电路向扫描线侧部和信号线侧部两者输出信号。当显示板被数字式驱动时，信号分割电路可被设置在信号线侧部上，输入的数字信号通过所述信号分割电路可被分成为待供应的 m 个信号。

调谐器处所接收的信号中的音频信号被传输到音频信号放大器电路，并且其输出通过音频信号处理电路被供应到扬声器。所述控制电路从输入部分中接收有关于接收站的控制数据（接收频率）或音量，并且将信号传输到调谐器和音频信号处理电路。

通过将显示模块并入到图37A和37B中所示的外壳中，可制造出电视机。当使用图20中所示的EL显示模块时，可制造出EL电视机。显示模块构成主显示屏2003，并且还提供了诸如扬声器部分2009和操作开关等其他附件。以这种方式，可制造出本发明所涉及的电视机。

另外，可如图21中所示的那样构成EL显示模块，其中延迟板或起偏振片用于屏蔽从外部进入的反射光。图21示出了顶部发射结构，其中用作间壁的绝缘层3605被着色以用作黑底。可通过微滴排放方法使用树脂材料（诸如混有碳黑等的聚酰亚胺）形成该间壁，或者也可使用其叠层。通过微滴排放方法，通过大量时间可将不同材料排出到

相同区域以形成间壁。在该实施例模式中，使用颜料基黑色树脂。可使用 $\lambda/4$ 板和 $\lambda/2$ 板作为延迟板3603和3604以控制光线。EL显示模块具有这样一种结构，即，TFT衬底2800、发光元件2804、密封衬底（密封剂）2820、延迟板3603和3604（ $\lambda/4$ 板和 $\lambda/2$ 板）以及起偏振片3602沿所述顺序被提供，并且从发光元件中发出的光线穿过这些层以便于从起偏振片中被发射到外部。延迟板或起偏振片可被设置在光线从中发射的侧部上，并且在向两侧发射光线的双重发射显示器件的情况下，可将其设置在两侧上。另外，抗反射膜可被设置在起偏振片的外部。因此，可显示出更高的分辨率和更精确的图像。

图61是液晶显示模块的示例，其中使用密封剂6602将TFT衬底6600粘接于反衬底6601，并且在这些衬底之间，提供了像素区域6603和液晶显示层6604以形成显示区域。在执行彩色显示的情况下需要彩色层，并且在RGB的情况下，与红(R)、绿(G)和蓝(B)相应颜色相对应的彩色层被设在相应像素中。在TFT衬底6600和反衬底6601的外侧，设置有起偏振片6606和6607以及透镜膜6613。光源包括冷阴极管6610和反射板6611，并且通过挠性电路板6609将电路板6612连接于TFT衬底6600，并且电路板6612包含诸如控制电路和供电电路等外部电路。

另外，当使用OCB(光补偿弯曲)模式制造出本发明所涉及的液晶显示器件时，可实现更高的性能。图71是其中图61的液晶显示模块使用OCB模式的示例，其为FS-LCD(场序制的LCD)。在FS-LCD中，在一个帧周期中使用发光二极管等执行红光发射、绿光发射和蓝光发射；因此，不需要滤色器。因此，由于无需布置RGB的滤色器，因此，与使用滤色器的普通液晶显示器件相比较，使用相同的面积可显示出9倍像素。另一方面，由于在一个帧周期中执行RGB发射，因此要求液晶的高速反应。由于包含于本发明液晶显示中的薄膜晶体管可在快速下操作，因此可采用OCB模式。这样，本发明的液晶显示器件可使用FS方法和OCB模式，从而可制造出具有更高性能和更高图像质量的液晶显示器件或液晶电视。另外，作为与FS方法相对应的模式，存在使

用铁电液晶（FLC）的HV-FLC、SS-FLV等。对于OCB模式，使用具有较低粘性的向列型液晶，而近晶型液晶用于HV-FLC和SS-FLC。图71中的液晶显示模式是光线传输液晶显示模式，它包括作为光源的红色光源6910a、绿色光源6910b和蓝色光源6910c。用作红色光源6910a、绿色光源6910b和蓝色光源6910c的所述光源装有用于控制其接通和切断的控制部分6912。通过控制部分6912，每种颜色的发射被控制，从而光线进入液晶中以显示图像。

通过将包含诸如液晶元件和发光元件（EL元件）的显示元件的显示板2002并入到外壳2001中，并且使用用于接收普通电视广播的接收器2005通过调制解调器2004将其连接于有线或无线通信网络，可实现单路（从传输器到接收器）或（传输器和接收器之间或接收器之间）双路数据通信。可使用包含在外壳中的开关或者独立的遥控器2006执行电视机的操作。遥控器可装有也用于显示输出数据的显示部分2007。

另外，除主显示屏2003以外，电视机可具有诸如由第二显示板构成的子显示屏2008的辅助选项，以便于显示频道或音量。在这种结构中，主显示屏2003可由具有出色视角的EL显示板构成而子显示屏可由液晶显示板构成，所述液晶显示板可在低能耗下显示图像。或者，为了赋予低能耗优先权，主显示屏2003可由液晶显示板构成而子显示屏可由EL显示板构成，并且子显示屏可具有能够闪烁的结构。当使用本发明时，甚至在使用大衬底以及多个TFT或电子部件的情况下也可提供高可靠性EL显示器件。

图37B是具有20到80英寸的大显示部分的电视机，它包括外壳2010、显示部分2011、用作操作部分的遥控器2012、扬声器部分2013等。本发明适用于显示部分2011的制造。图37B中的电视机是壁挂式的，因此不需要过多的安置空间。

无须多说，本发明不局限于电视机，并且可用于各种目的，诸如个人电脑的监视器、或者大面积显示媒介，诸如火车站或机场的信息显示板，以及街道上的广告显示板。

[实施例模式18]

本发明可应用于各种显示器件的制造。也就是说，本发明可应用于包含所述显示器件作为显示部分的各种电子设备。

这样的电子设备包括摄像机（例如，摄影机或数字式摄像机），投影仪、热安装（护目显示）汽车导航系统、汽车用立体声收音机、个人电脑、游戏机、便携式信息终端（例如，移动计算机、便携式电话、或电子书）、装有记录媒介的图像再现装置（具体为，用于再现诸如数字化视频光盘（DVD）的记录媒介并且具有用于显示再现图像的显示部分的装置）等。所述电子设备的示例如图28A到28D中所示的。

图28A是个人电脑，它包括主体2101、外壳2102、显示部分2103、键盘2104、外部连接端口2105、点式鼠标2106等。通过应用本发明制造显示部分2103，甚至在个人电脑为小型的情况下，也可显示出高可靠性和高质量的图像，并且可以高精度度形成配线等。

图28B是装有记录媒介的图像再现装置（具体为，DVD再现装置），它包括主体2201、外壳2202、显示部分A2203、显示部分B2204、记录媒介（DVD）读出部分2205、操作键2206、扬声器部分2207等。显示部分A2203主要显示图像数据而显示部分B2204主要显示文本数据。本发明可用于显示部分A2203和B2204的制造。通过应用本发明制造显示部分A2203和B2204，甚至在图像再现装置为小型的情况下，也可显示出高可靠性和高质量的图像，并且可以高精度度形成配线等。

图28C是便携式电话，它包括主体2301、音频输出部分2302、音频输入部分2303、显示部分2304、操作开关2305、天线2306等。通过将根据本发明制造的显示器件应用于显示部分2304，甚至在便携式电话为小型的情况下，也可显示出高可靠性和高质量的图像，并且可以高精度度形成配线等。

图28D是摄影机，它包括主体2401、显示部分2402、外部连接端口2404、遥控器接收部分2405、图像接收部分2406、电池2407、音频输入部分2408、操作键2409等。通过将根据本发明制造的显示器件应用于显示部分2402，甚至在摄影机为小型的情况下，也可显示出高可靠性和高质量的图像，并且可以高精度度形成配线等。可与前述实施

例模式相组合自由地执行该实施例模式。

[实施例模式19]

下面将参照图48到53C、7A到7D、8A到8D以及9A到9E描述本发明的一个实施例模式。更具体地说，将描述本发明适用的液晶显示器件的制造方法。首先，将针对具有本发明所适用的沟道-蚀刻类型薄膜晶体管液晶显示器件的制造方法进行描述。图49A、图50A、图51A、图52A、和图53A是液晶显示器件的像素部分的顶视图，图49B、图50B、图51B、图52B、和图53B是分别沿线a-b所截的图49A、图50A、图51A、图52A、和图53A的横截面图，而图49C、图50C、图51C、图52C、和图53C是分别沿线c-d所截的图49A、图50A、图51A、图52A、和图53A的横截面图。

衬底5100是由诸如硼硅酸钡玻璃和硼硅酸铝玻璃等玻璃衬底、石英衬底、硅衬底、金属衬底、不锈钢衬底、或能够禁得起当前制造步骤的处理温度的塑料衬底制成的。另外，衬底5100的表面可通过CMP抛光以便于平面化。应该注意的是，绝缘层可被形成在衬底5100上。所述绝缘层是通过诸如CVD、等离子CVD、溅射法、以及旋涂法等已知方法使用包含硅的氧化物或氮化物材料以单层或多层制成的。该绝缘层是必需的；然而，所述绝缘层具有阻断污染物的效果，否则的话所述污染物可能从衬底5100中进入。衬底5100可为大衬底。

导电膜5101被形成在衬底5100上。导电膜5101被形成为栅电极层和像素电极层。导电膜5101最好通过诸如印刷、电解电镀、PVD、CVD气相淀积等已知方法使用高熔点材料制成。作为替换淀积方法，可使用微滴排放方法以形成期望图案。高熔点材料的使用使得可执行随后的加热步骤。作为高熔点材料，存在诸如钨(W)、钼(Mo)、锆(zirconia)(Zr)、铪(Hf)、铋(Bi)、铌(Nb)、钽(Ta)、铬(Cr)、钴(Co)、镍(Ni)以及铂(Pt)等金属。或者，也可适当地使用所述金属的合金或金属氮化物。另外，所述材料可以由叠层构成。通常，氮化钽膜和W膜以所述顺序层叠在衬底表面上。应该注意的是，在通过使用从卤素灯、金属卤化物灯、氙弧灯、炭棒弧光灯、高压钠灯、或高压汞

灯中的一个或多个中辐射的热的LRTA（灯快速热退火），或通过使用诸如氮气或氩等惰性气体作为加热催化剂的GRTA（气体快速热退火）执行随后的加热步骤的情况下，热处理涉及短时间。因此，可使用具有较低熔点的铝（Al）、银（Ag）或金（Cu）制成导电膜。具有反射性的所述金属最适于反射液晶显示板的制造。或者，可使用掺杂有具有一种导电类型的杂质元素的硅材料。例如，可使用具有n-型导电类型的硅膜，其中所述硅膜通过将诸如磷（P）的n-型杂质元素掺入非晶硅膜中而获得。

导电膜5101还用作像素电极层；因此，也可使用光透射性导电材料形成导电膜5101。在制造光线传输液晶显示板的情况中，可使用氧化铟锡（ITO）、包含氧化硅的氧化铟锡（ITSO）、氧化锌（ZnO）、二氧化锡（SnO₂）等制成像素电极层。最好，通过溅射法使用氧化铟锡（ITO）、包含氧化硅的氧化铟锡（ITSO）、氧化锌（ZnO）等制成像素电极层。更好的是，通过溅射法使用诸如包含2-20重量%二氧化硅的ITO的目标制成像素电极层。或者，也可使用其他导电材料，诸如氧化铟和氧化锌的合金，即，包含二氧化硅以及还包含2到20%的氧化锌（ZnO）的氧化铟的合金。

在该实施例模式中，导电膜5101是通过排出包含氧化铟锡作为导电材料的组分并且在550℃下烘焙而形成的。

或者，在通过微滴排放方法排出组分形成导电膜5101之后，可通过施加压力使其表面平坦化以增加平坦性。作为用于施加压力的方法，可使用辊扫描膜的表面以便于齐平不规则性，或者可用平板垂直地压制其表面。在施加压力的同时，可执行加热步骤。或者，可使用溶剂等软化或融化膜表面，之后可用气刀去除表面的不规则性。另外，可通过CMP抛光其表面。在由于微滴排放方法而导致出现不规则性的情况下可执行所述步骤以便于使得表面平面化。或者，也可在用掩模5102a和5102b使得导电膜5101形成图案之后执行平面化步骤，以便于形成栅电极层5103和像素电极层5111。

在导电膜5101上形成有抗蚀剂掩模。所述抗蚀剂掩模通过暴露于

激光束5170而被精细地处理,从而形成了掩模5102a和5102b(见图49A到49C)。在用激光束处理之前的抗蚀剂掩模也可通过微滴排放方法形成。通过组合使用微滴排放方法,与通过旋涂法等涂覆整个表面的情况相比较可减少材料浪费,从而导致成本节约。

可使用包括感光剂的商品化的抗蚀剂材料,例如,正抗蚀剂(例如,酚醛清漆树脂)、感光剂(例如,萘醌二嗪农化合物)、或负抗蚀剂(例如,基础树脂、二苯基硅二醇或酸发生器)形成所述掩模。在使用前述材料中任意一种的情况下,通过控制溶剂的浓度或加入表面活性剂等适当地控制其表面张力和粘性。另外,当使用包含感光性物质的导电材料形成导电膜5101时,可用激光束直接照射导电膜5101并将其暴露于所述激光束,之后在没有形成抗蚀剂掩模的情况下使用蚀刻剂移除,从而可将导电膜5101形成为期望形状。在这样的情况下,不需要掩模,从而导致简化的制造步骤。包含感光性物质的导电材料可包括诸如Ag、Au、Cu、Ni、Al和Pt等金属,或其合金以及包含高分子量有机树脂、光作用引发剂、光聚合聚合体或溶剂等感光性树脂。有机高分子量树脂包括酚醛清漆树脂、丙烯酸系共聚物、甲基丙烯酸共聚物、纤维素衍生物、环化橡胶树脂等。

以这种方式,使用精细处理掩模5102a和5102b使得导电膜5101形成图案,从而形成栅电极层5103、和像素电极层5111(见图50A到50C)。

之后在栅电极层5103和像素电极层5111上形成栅绝缘层5105a和5105b。可使用氧化硅(SiO_x)、氮化硅(SiN_x)、氮氧化硅(SiO_xN_y) ($x>y$)、氧氮化硅(SiN_xO_y) ($x>y$)等形成栅绝缘层5105a和5105b。而且,通过对栅电极层5103和栅电极层5104进行阳极氧化处理,可取代栅绝缘层5105a形成阳极化膜。应该注意的是,为了防止杂质从衬底侧扩散,最好使用氮化硅(SiN_x)、氧氮化硅(SiN_xO_y) ($x>y$)等形成栅绝缘层5105a。另外,考虑到与半导体层的接触特性,最好使用氧化硅(SiO_x)或氮氧化硅(SiO_xN_y) ($x>y$)形成栅绝缘层5105b。然而,所述栅绝缘层不局限于所述步骤,并且也可使用氧化硅(SiO_x)、

氮化硅 (SiN_x)、氮氧化硅 (SiO_xN_y) ($x>y$)、氧氮化硅 (SiN_xO_y) ($x>y$)等中的任意一种以单层方式形成所述栅绝缘层。应该注意的是,栅绝缘层5105b包含氢。在其中使用银、铜等形成通过微滴排放方法制成的导电层的情况中,如果诸如氮化硅膜和硼化镍 (NiB)膜的屏障膜被形成在栅绝缘层上的话,可防止杂质的扩散以及可使得所述表面平面化。应该注意的是,为了在低淀积温度下形成具有较小栅漏电流的密集绝缘膜,诸如氩等稀有气体元素最好包含在反应气体中以便于混合于所形成的绝缘膜中。在该实施例模式中,使用具有 SiH_4 和 NH_3 的反应气体的氮化硅膜将栅绝缘层5105a形成得具有50纳米的厚度,并且使用具有 SiH_4 和 N_2O 的反应气体的氧化硅膜将栅绝缘层5105b形成得具有100纳米的厚度。或者,可将氧氮化硅膜设定得具有140纳米的厚度,并且可将层叠在其上的氮氧化硅膜设定得具有100纳米的厚度。最好将栅绝缘层5105a和5105b中的每个设定得具有50到100纳米的厚度。

之后,形成了半导体膜。作为半导体层的特定制造方法,如图9A到9E中所示的,可使用以实施例模式1中相似的材料和步骤。因此,这里将省略其描述。参照图9D和该实施例模式中制造的薄膜晶体管,半导体层107对应于半导体层5106、n-型半导体层109和111分别对应于n-型半导体层5107a和5107b,并且源极/漏极电极层114和115分别对应于源极/漏极电极层5108和5130。参照图9D和9E和该实施例模式中制造的薄膜晶体管,半导体层147对应于半导体层5115、以及n-型半导体层149a、149b、151a和151b分别对应于n-型半导体层5116a、5116b、5117a和5117b。

在该实施例模式中,制造出光掩模,并且使用光刻法通过执行形成图案处理形成半导体层5106,以及n-型半导体层5107b和5107b(见图51A到图51C)。可通过旋涂法等为整个表面涂覆抗蚀剂形成所述光掩模或者以与形成掩模5102a的情况相似地通过微滴排放方法选择性地形成所述光掩模,之后进行激光束曝光以获得具有精细图案的掩模。使用具有精细图案的掩模,可使得半导体膜精细地形成图案并且精确

地形成期望形状。

在没有使得掩模曝光于光线下的情况下通过选择性地排出组分而形成半导体激光器的情况下，可使用树脂材料，诸如环氧树脂、丙烯酸树脂、酚树脂、酚醛清漆树脂、丙烯酸树脂、三聚氰胺树脂、以及聚氨酯树脂。或者，通过微滴排放方法使用有机材料（例如，苯并环丁烯、聚对二甲苯基、有机低介电材料（flare）、或可渗透的聚酰亚胺）、由硅氧烷聚合物的聚合等形成的化合物材料、包含水溶均聚物和水溶共聚物的化合物材料等形成图案。在任一种情况下，通过控制溶剂的浓度或加入表面活性剂等适当地控制表面张力和粘性。

可通过等离子蚀刻（干法蚀刻）或湿法蚀刻执行用于形成图案的蚀刻程序；然而，对于处理大衬底来说等离子蚀刻是优选的。作为蚀刻气体，使用诸如 CF_4 、 NF_3 、 SF_6 以及 CHF_3 等氟气源、诸如 Cl_2 、 BCl_3 、 SiCl_4 以及 CCl_4 等氯气源、或 O_2 气，所述气源可适当地加入诸如He和Ar等惰性气体。或者，当使用大气压力排出执行蚀刻程序的话可局部执行放电加工，在这种情况下，不需要在整个表面上形成掩模层。

通过排出包含导电材料的组分，形成了源极/漏极电极层5130和5108，以及电容器配线层5104。使用源极/漏极电极层5130和5108作为掩模，使得半导体层5106、以及n-型半导体层5107a和5107b形成图案，从而形成了半导体层5115以及n-型半导体层5116a、5116b、5117a和5117b（见图52A到52C）。可与前述栅电极层5103相似地形成源极/漏极电极层5130和5108。源极/漏极电极层5130还用作配线层。

作为用于形成源极/漏极电极层5130和5108的导电材料，可使用包含诸如Ag（银）、Au（金）、Cu（铜）、W（钨）、以及Al（铝）金属颗粒作为其主要成分的化合物。而且，可组合光线传输氧化铟锡（ITO）、包含氧化硅的氧化铟锡（ITSO）、有机铟、有机锡、氧化锌、氮化钛等。

下面将参照图7A到7D和8A到8D中所示的实施例模式1描述用于形成源极/漏极电极层的方法。因此将省略其详细描述。源极/漏极电极层5130和5108通过精细图案形成，因此要求以高可控性形成，否则

可导致诸如短路等制造缺陷。因此，通过激光束的精细处理执行半导体层上的精细形成图案。通过激光束的精细处理形成掩模，并且通过所述掩模使得导电膜形成图案，可以高可控性精确地使得导电膜形成图案，从而可将源极电极层或漏极电极层形成得具有期望形状。因此，不会出现制造缺陷，并且可进一步提高薄膜晶体管的可靠性。

与图7A到7D相似，图8A到8D示出了通过曝光步骤使用激光束的导电膜的形成图案方法，其中与图7A到7D不同的是，导电膜205未形成在整个表面上，而是通过微滴排放方法选择性地形成的。在图8A到8D中，通过微滴排放方法选择性地形成导电膜215a和215b以使得它们不会相互接触；因此，与图7A到7D不同，不需要形成开口232b。另外，由于未执行通过蚀刻形成图案，因此所获得的源极/漏极电极层218a、218b、218c和218d具有具有曲率半径的略圆端部分。因此，微滴排放方法的使用可减少材料的浪费，并且简化制造步骤；因此，还具有这样的优点，即，降低成本同时增加了生产率。

甚至在形成了源极/漏极电极层5130和5180之后，可以与栅电极层5103相似的方式通过压制等执行平面化步骤。或者，如果在通过微滴排放方法排出源极/漏极电极层并且在完全烘焙之前预烘焙其之后，也可获得这样的有利作用，即，由于包含在电极层中的氧被释放以及电极层被平面化，因此电阻随着氧浓度的减少而减小。

用作钝化膜的绝缘膜5109最好被形成得覆盖源极/漏极电极层、半导体层、栅电极层以及栅绝缘层。绝缘膜5109是通过诸如等离子CVD和溅射法等薄膜形成方法形成的，并且可使用氮化硅、氧化硅、氧氮化硅、氮氧化硅、氮氧化铝、氧化铝、金钢石状碳(DLC)、含氮碳膜(CN)、或其他绝缘材料。应该注意的是，钝化膜可具有单层结构或多层结构。这里，考虑到半导体层5115的界面特性，最好使用叠层结构，其中首先形成氧化硅膜或氮氧化硅膜，并且氮化硅膜或氧氮化硅膜被形成在其上以防止外部杂质扩散到半导体元件中。在该实施例模式中，绝缘膜5109是以这种方式以叠层形成的，所述方式即，首先形成150纳米厚的氧化硅膜以使其与半导体层5115相接触，之后通

过改变同一个腔室中的气体连续地形成200纳米厚的氮化硅膜。

之后，最好在氢环境或氮环境中加热半导体层5115以使其氮化。应该注意的是，在氮环境中加热半导体层5115的情况下，最好将包含氢的绝缘膜形成为绝缘膜5119。

之后，形成绝缘层5110。在该实施例模式中，绝缘层5110被形成在整个表面上，之后通过使用抗蚀剂掩模等的蚀刻而形成图案。在可通过微滴排放方法或可直接选择性淀积的打印方法形成绝缘层5110的情况下，不再需要通过蚀刻形成图案。

可使用诸如氧化硅、氮化硅、氮氧化硅、氧化铝、氮化铝、氮氧化铝、金钢石状碳(DLC)以及含氮碳膜(CN)等无机绝缘材料、诸如丙烯酸、甲基丙烯酸、其衍生物、聚酰亚胺、芬芳聚酰胺、聚苯并咪唑、苯并环丁烯以及聚硅氧烷等有机绝缘材料、诸如作为硅、氧和氢的化合物的无机硅氧烷或有机硅氧烷的绝缘材料形成绝缘层5110，其中所述无机硅氧烷由作为原始材料的硅氧烷构成并且具有Si-O-Si键，所述有机硅氧烷的硅上的氢由诸如甲基和苯基等有机团构成。或者，可使用诸如丙烯酸和聚酰亚胺的感光性或非感光性材料。

在该实施例模式中，可使用硅氧烷树脂形成绝缘层5110。

在绝缘膜5109和绝缘层5110中，形成有开口5135以到达源极/漏极电极层5108。同时，在栅绝缘层5105a和5105b、绝缘膜5109以及绝缘层5110中，形成有开口5136以到达像素电极层5111、还形成有开口5137以到达栅电极层5103。这些开口也可以通过抗蚀剂掩模进行蚀刻而形成。对于形成图案所使用的掩模，可使用暴露于激光束以具有精细形状的掩模。之后在以前述方式形成的开口5135和5137中形成配线层5113以便于将源极/漏极电极层5108与像素电极层5111电连接。另外，在开口5137中形成配线层5112以便于将栅电极层5103与栅配线层5112电连接。通过使用低电阻材料形成栅配线层5112，甚至当用较高电阻材料制成栅电极层5103时也可进行高速操作，从而可流过大电流。

依照前述步骤，完成了用于液晶显示板的TFT衬底，其中在衬底100上底部-栅(也称之为逆向交错)薄膜晶体管和像素电极相互连接。

该实施例模式中的薄膜晶体管为沟道蚀刻类型薄膜晶体管。

随后，如图48中所示的，通过打印或旋涂法形成称作对准膜的绝缘层5114以便于覆盖像素电极层5111。图48是沿线A-B所截的图49A到53A中所示的顶视图的横截面图，其为液晶显示板的最终图。应该注意的是，如果使用丝网印刷或胶版印刷，可选择性地形成绝缘层5114。之后，摩擦绝缘层5114。随后，通过微滴排放方法在像素的周围区域中形成密封剂（未示出）。

随后，具有用作对准膜的绝缘层5121的反衬底5124、用作滤色镜的彩色层5122、用作反电极的导体层5123、以及起偏振片5125被粘接于具有TFT的衬底5100，其中它们之间插有间隔物，并且液晶层5120被设在衬底之间的空间中，从而可制造出液晶显示板（见图48）。密封剂可与填充剂相混合，并且所述反衬底5124还可具有屏蔽膜（黑底）等。应该注意的是，作为用于形成液晶层的方法，也可使用分配器方法（单液滴填充方法）以及浸染法（泵送法），在将反衬底5124粘接于衬底5100之后，通过所述方法利用毛细现象将液晶注入。

下面将参照图60通过分配器方法使用液晶微滴注入方法进行描述。在图60中，附图标记40表示控制装置、42表示图像拾取装置、43表示头、33表示液晶、35和41表示记号、34表示势垒层、32表示密封剂、30表示TFT衬底、以及20表示反衬底。在用密封剂32形成闭环之后，一次或多次从头43中滴落液晶33。头43具有多个喷嘴，并且能够一次滴落大量液晶；因此，可提高处理量。此时，为了防止密封剂32与液晶33之间之间的反应，提供了势垒层34。随后，在真空中粘接衬底并且通过紫外线固化使其固化以获得这样一种状态，即，使得所述空间充满液晶。

为了将通过前述步骤形成的像素部分与外部配线衬底相连接，形成了连接部分。通过在大气压力或近大气压力下用氧气灰化去除连接部分的绝缘体层。使用氧气和从氢气， CF_4 、 NF_3 、 H_2O 、以及 CHF_3 中的一种或多种执行该处理。在该步骤中，在用反衬底密封以防止静电损坏或击穿之后执行灰化；然而，在几乎没有静电的影响的情况下，

可在任何时序下执行灰化。

随后，提供用于连接的配线衬底以便于通过各向异性导体层使其电连接于液晶显示器件中的配线层。所述配线衬底用于传输外部信号和电势，其可为FPC（挠性印刷电路）等。通过前述步骤，制造出包括沟道-蚀刻类型的开关TFT和电容器的液晶显示板。由电容器配线层5104、栅绝缘层5105a和5105b、以及像素电极层5111形成电容器。

液晶显示器件中的配线层和FPC通过终端电极层相连接。可通过与栅电极层、组合源极电极层与漏极电极层的源配线层、以及栅配线层中的任何一个相同的材料和步骤形成终端电极层。下面将参照图69A（1）到69C（2）描述FPC与液晶显示器件中的配线层之间连接的示例。

在图69A（1）到69C（2）中，薄膜晶体管709、以及像素电极层706被形成在衬底701上，所述衬底701通过密封剂703被粘接于反电极708。形成在从液晶显示器件的内部延伸出来的密封剂外部的配线层通过各向异性导电膜707a和707b被粘接于FPC702b和702a。

图69A（1）、69B（1）和69C（1）是液晶显示器件的顶视图，而图69A（2）、69B（2）和69C（2）是分别沿线O-P和R-Q所截的图69A（1）、69B（1）和69C（1）的横截面图。在图69A（1）和图69A（2）中，使用与栅电极层相同的材料和步骤形成终端电极层705a和705b。终端电极层705a被连接于形成得延伸到密封剂外部的源配线层704a，并且终端电极层705a通过各向异性导电膜707a连接于FPC702a。另一方面，终端电极层705b被连接于形成得延伸到密封剂外部的栅配线层704b，并且终端电极层705b通过各向异性导电膜707b连接于FPC702b。

在图69B（1）和图69B（2）中，使用与源配线层相同的材料和步骤形成终端电极层755a和755b。终端电极层755a由形成得延伸到密封剂外部的源配线层形成，并且终端电极层755a通过各向异性导电膜707a连接于FPC702a。另一方面，终端电极层755b被连接于形成得延伸到密封剂外部的栅配线层754b，并且终端电极层755b通过各向异性

导电膜707b连接于FPC702b。

在图69C(1)和图69C(2)中,使用与栅配线层相同的材料和步骤形成终端电极层764a和764b。形成得延伸到密封剂外部的源配线层765a与终端电极层764a相连接,并且终端电极层764a通过各向异性导电膜707a连接于FPC702a。另一方面,终端电极层764b由形成得延伸到密封剂外部的栅配线层形成,并且终端电极层764b通过各向异性导电膜707b连接于FPC702b。

在该实施例模式中,开关TFT具有单栅结构;然而,它也可具有多栅结构,诸如双栅结构。

通过前述步骤,可制成具有晶体半导体膜的逆向交错薄膜晶体管。该实施例模式中的薄膜晶体管是使用晶体半导体膜制成的;因此,与使用非晶半导体膜制成的薄膜晶体管相比较,显示出更高的活动性(约2到50cm²/Vsec)。除具有一种导电类型的杂质元素以外,源极区和漏极区还包含具有促进结晶化的功能的金属元素。因此,可形成具有低电阻的源极区和漏极区。因此,可制造出能够高速操作的显示器件。因此,可制造出诸如OCB模式液晶显示器件的液晶显示器件,所述液晶显示器件显示出高灵敏性同时可以大视角显示图像。

另外,与使用非晶半导体膜制成的薄膜晶体管相比较,不易于发生阈值电压的改变,从而导致在薄膜晶体管特性的改变方面的减少。

而且,由于在膜淀积期间混合于半导体膜中的金属元素通过吸除步骤被去除;因此可减小关断电流。因此,通过使用这样一种TFT作为液晶显示器件的开关/切换元件,可增强图像对比度。

另外,通过使用激光照射精细处理,可自由地设计更细的配线。依照本发明,可以高可控性形成期望图案,并且可减少材料浪费,从而可节约成本。因此,可以高产量制造出高性能和高可靠性的显示器件。

[实施例模式20]

下面将参照图54A到59描述本发明的该实施例模式。在包含在像素中的薄膜晶体管为多栅薄膜晶体管的情况下,该实施例模式使用实

施例模式1中制造的像素区域。另外，也使用使用本发明的薄膜晶体管制造外围驱动器电路区域，而且使用实施例模式2中制造的具有n-沟道薄膜晶体管和p-沟道薄膜晶体管的CMOS。因此，将不再详细描述共同部分或具有共同作用的部分。

图59是该实施例模式下制造的液晶显示器件的像素区域的顶视图，而图54A到57以及58B是沿图59的线e-f和g-h的每个步骤的横截面图。图54A到57中的i-j的区域对应于图58A中作为液晶显示器件的外围驱动器电路区域的线l-s、t-k以及i-j。

导电膜被形成在衬底5300上，所述导电膜之后通过蚀刻剂掩模形成图案以形成栅电极层5301、5302、5303a、5303b和5303c以及像素电极层5304。在该实施例模式中，每个栅电极层被形成为光传输导电膜的单层；然而，它也可具有叠层结构。作为叠层结构，可使用Ta、Ti、W、Mo和Cr或所述元素的氮化物膜的叠层。具体地，可使用TaN和W的叠层、TaN和Mo的叠层、TaN和Cr的叠层、TiN和W的叠层、TiN和Mo的叠层、TiN和Cr的叠层等。在该实施例模式中，包含氧化铟锡（所述氧化铟锡包含氧化硅）（ITSO）的组分通过微滴排放方法被排出，之后被烘焙以在包含用于形成栅电极层的区域附近形成导电膜。使用通过激光束曝光精细处理的掩模使得导电膜精细地形成图案，从而形成栅电极层5301、5302、5303a、5303b和5303c以及像素电极层5304。

在栅电极层5301、5302、5303a、5303b和5303c以及像素电极层5304上，形成有栅绝缘层，在栅绝缘层上形成有非晶半导体膜5306（见图54A）。在该实施例模式中，由氮化硅形成的栅绝缘层5305a和由氧化硅形成的栅绝缘层5305b被层叠为栅绝缘层。非晶半导体膜5306是由非晶硅膜形成的。栅绝缘层5305a和5305b以及非晶半导体膜5306是仅通过改变气体而通过等离子CVD连续形成的。通过连续地形成所述膜，可简化其制造步骤，并且可防止大气中的污染物粘附于膜的表面或分界面。

在非晶半导体膜5306上，形成有金属膜5307以便于引入用于促进

结晶化的元素。金属膜5307相当薄，因此它可能不保持为膜的形式。在该实施例模式中，非晶半导体膜5306通过旋涂法涂覆有包含100ppmNi的溶液以形成金属膜5307。涂覆有金属膜5307的非晶半导体膜5306被加热并结晶化。在该实施例模式中，在550℃下执行4小时热处理以获得结晶化半导体膜5309（见图54B）。

在结晶化半导体膜5309上，形成有n-型半导体膜5308。在该实施例模式中，n-型半导体膜5308是通过等离子CVD将包含作为n-型杂质元素的磷（P）的非晶硅膜淀积得具有100纳米的厚度形成的。之后，使用n-型半导体膜5308作为吸除器执行热处理以便于吸除结晶化半导体膜5309中的金属元素（见图54C）。通过热处理，结晶化半导体膜5309中的金属元素沿箭头方向行进以便于被俘获于n-型半导体膜5308中。因此，结晶化半导体膜5309变成为包含减少量金属元素的结晶化半导体膜5310，同时n-型半导体膜5308变成为包含n-型杂质元素（本实施例中为P）和金属元素（本实施例中为Ni）的n-型半导体膜5311。

结晶化半导体膜5310和n-型半导体膜5311被形成图案以便于形成半导体层5312、5313和5314，以及n-型半导体层5315、5316和5317（见图55A）。也可使用通过激光束曝光精细处理的本发明的掩模精细地执行所述半导体层的形成图案。

之后，形成用于覆盖半导体层5312和n-型半导体层5315的掩模5318a、用于覆盖半导体层5313的沟道形成区域和n-型半导体层5316的沟道形成区域的掩模5318b、以及用于覆盖半导体层5314和n-型半导体层5317的掩模5318c。之后，掺杂p-型杂质元素5319以便于在n-型半导体层5316中形成p-沟道杂质区5320a和5320b（见图55B）。在该实施例模式中，通过离子掺杂而掺杂p-型杂质元素。之后，在550℃下执行4小时热处理以激活掺杂有杂质元素的区域。

之后，如图40中所示的，通过使用光掩模，通过部分蚀刻栅绝缘层5303a和5305b形成接触孔890，以便于将几个TFT的栅电极连接于驱动器电路区域中的其源电极或漏电极。参照图40和该实施例，栅电极层301对应于栅电极层5301、栅电极层302对应于栅电极层5302、半导

体层371和372分别对应于半导体层5371和5372、以及源极/漏极电极层327a、327b和327c分别对应于源极/漏极电极层5327a、5327b和5327c。在该实施例模式中，像素电极层和源极/漏极电极层通过形成在层间绝缘层中的接触孔相连接；然而，它们也可在没有层间绝缘层的情况下相连接。在这种情况下，可与接触孔890同时形成到达像素电极层的开口。之后，在每个接触孔中形成源电极层或漏电极层以便于电连接于栅电极层或像素电极层。

在去除了掩模5318a、5318b和5318c之后，导电层5321和5322被形成在半导体层5312、5313和314上。在该实施例模式中，通过微滴排放方法形成了导电层5321和5322，从而减少材料浪费。使用银（Ag）作为导电材料，并且包含Ag的组分从微滴排放系统5380a和5380b中排出，之后，在300℃下烘焙以形成导电层5321和5322（见图55C）。另外，在相同步骤中，作为电容器配线层的导电层5370也被形成在像素电极层5304上的栅绝缘层5305b上。

如参照8A到8D的实施例模式1中所述的，导电层5321和5322被精确地形成图案以便于形成源极/漏极电极层5327a、5327b、5327c、5328a、5328b、5328c以及电容器配线层5332。通过使用源极/漏极电极层5327a、5327b、5327c、5328a、5328b、5328c作为掩模，半导体层5312、5313、和5314、以及n-型半导体层5315、5316和5317被蚀刻以形成半导体层5371、5372和5373、n-型半导体层5324a和5324b、p-型半导体层5325a和5325b以及n-型半导体层5326a、5326b、和5326c。可通过干法蚀刻或湿法蚀刻执行蚀刻。在本实施例模式中，使用干法蚀刻。

通过前述步骤，可形成构成CMOS的n-沟道薄膜晶体管5335和p-沟道薄膜晶体管5336、n-沟道薄膜晶体管5337、以及电容器5338（见图56A）。该实施例使用CMOS结构；然而，本发明不局限于此，并且也可使用PMOS或NMOS结构。

形成了用作钝化膜的绝缘膜5330。在本实施例模式中，绝缘膜5330是以氧化硅膜（150纳米）和氮化硅膜（200纳米）的叠层方式形

成的，所述膜按这种顺序从与半导体层相接触的侧部处形成。绝缘膜5330可由包含硅的其他膜形成。例如，取代使用氧化硅膜，可使用氮氧化硅膜，并且层叠有氮化硅膜。

绝缘膜5330被形成得包含氧，并且在氮大气的环境下在300到500℃下进行热处理以使得半导体层氢化。

在绝缘膜5330上，形成有绝缘层5339。在该实施例模式中，使用狭缝涂布机形成包含烷基的氧化硅膜。在绝缘层5339和绝缘膜5330中，形成有开口5340b以到达源极/漏极电极层5328b。同时，在绝缘层5339、绝缘膜5330以及栅绝缘层5305a和5305b中，形成有开口5340b以到达像素电极层5304，还形成有开口5340c以到达栅电极层5303c（见图56B）。可通过激光束使用本发明的精细处理执行用于形成开口的形成图案。在该实施例模式中，通过干法蚀刻形成开口。

之后，形成栅配线层5341和5342。在该实施例模式中，通过微滴排放方法使用Ag形成栅配线层。作为导电材料，包含Ag的组分被排出到开口5340a、5340b、和5340c，之后在300℃下烘焙。依照前述步骤，形成了用于电连接源极/漏极电极层5328b与像素电极层5304的栅配线层5341，以及电连接于栅电极层5303c的栅配线层5342（见图56C）。

图59是本实施例模式中制造的液晶显示器件的像素区域的顶视图。设在像素区域中的薄膜晶体管是多-栅晶体管。在像素区域中，形成有栅电极层5303a和5303b、像素电极层5304、半导体层5373、源极/漏极电极层5328a、5328b以及5328c、电容器配线层5332、以及栅配线层5342和5341。

然后，如图57中所示的，通过打印或旋涂法形成称作对准膜的绝缘层5343，覆盖像素电极层5304。应该注意的是，如果使用丝网印刷或胶版印刷，可选择性地形成绝缘层5343。之后，摩擦绝缘层5343。随后，在像素的周围区域中形成密封剂5351。

随后，具有用作对准膜的绝缘层5345的反衬底5348、用作滤色镜的彩色层5346、用作反电极的导体层5347、以及起偏振片5350被粘接于衬底5300，其中它们之间插有间隔物5375，并且液晶层5344被设在

衬底之间的空间中，从而可制造出液晶显示板（见图58A和58B）。可通过分散几微米的颗粒提供间隔物；然而，在该实施例模式中，可通过在衬底的整个表面上形成树脂膜并且使之形成图案而提供间隔物。在使用旋转器用所述间隔物材料涂覆衬底之后，通过曝光和显影处理将其形成为预定图案。此外，使用清洁烤箱通过在150到200℃下加热而使得所述图案固化。根据曝光和显影处理的条件，以这种方式制造的间隔物可具有不同形状，并且当反衬底被粘接于衬底时，间隔物最好具有具有平顶部分的柱子形状，这是由于可确保用作液晶显示板的机械强度。间隔物的形状没有具体限定，并且可具有圆锥或棱锥的形状。密封剂可与填充剂相混合，并且反衬底5348可还具有屏蔽膜（黑底）等。另外，FPC5354被粘接于用于通过各向异性导电膜5353将显示器件的内侧电连接于其外侧的终端电极层5352以便于电连接于终端电极层5352。

图58A是显示器件的顶视图。如图58A中所示的，使用密封剂5351将像素区域5360、扫描线驱动器区域5361a、以及扫描线驱动器区域5361b密封在衬底5300与密封衬底5348之间，并且由驱动器IC构成的信号线驱动器电路5362被形成在衬底5300上。在该实施例模式中，起偏振片仅设在对置（反）电极3548一侧；然而也可衬底5300一侧设置起偏振片。

图58A和58B中所示的该实施例模式中的液晶显示器件具有栅电极层5301、5302、5303a和5303b、以及像素电极层5304，它们中的每一个都具有单层结构；然而，如上所述的，该栅电极层可具有两个或多个叠层。图70示出了其中栅电极层和像素电极层都具有叠层结构的一个示例。

作为叠层结构，可使用Ta、Ti、W、Mo和Cr或所述元素的氮化物膜的叠层。具体地，可使用TaN和W的叠层、TaN和Mo的叠层、TaN和Cr的叠层、TiN和W的叠层、TiN和Mo的叠层、TiN和Cr的叠层等。在该实施例模式中，第一栅电极层5301a、5302a、5303a1、5303b1和5303c1由TaN形成，而第二栅电极层5301b、5302b、5303a2、5303b2

和5303c2由W形成。至于在相同步骤中形成的像素电极层，第一像素电极层5304a由TaN膜形成，而第一像素电极层5304b由W膜形成。以这种方式，可将栅电极层和像素电极层中的每种形成得具有叠层结构。或者，可将像素电极层形成得具有单层结构而可将栅电极层形成得具有叠层结构。另一方面，可将像素电极层形成得具有叠层结构而可将栅电极层形成得具有单层结构。可根据液晶显示器件的所需功能适当地确定所述结构。

通过前述步骤，可制成具有晶体半导体膜的逆向交错薄膜晶体管。该实施例模式中的薄膜晶体管是使用晶体半导体膜制成的；因此，与使用非晶半导体膜制成的薄膜晶体管相比较，显示出更高的活动性。除具有一种导电类型的杂质元素以外，源极区和漏极区还包含金属元素。因此，可制造出具有低电阻的源极区和漏极区。因此，可制造出诸如OCB模式液晶显示器件的液晶显示器件，所述液晶显示器件显示出高灵敏性同时可以大视角显示图像。

另外，与使用非晶半导体膜制成的薄膜晶体管相比较，不易于发生阈值电压的改变，从而导致在薄膜晶体管特性的改变方面的减少。

而且，由于在膜淀积期间混合于半导体膜中的金属元素通过吸除步骤被去除；因此可减小关断电流。因此，通过使用这样一种TFT作为液晶显示器件的切换元件，可增强图像对比度。

[实施例模式21]

在实施例模式1中，使用多层结构，其中栅电极层、源极/漏极电极层（包括源配线层）和电容器配线层层叠，其中栅绝缘层插在它们之间，并且源极/漏极电极层（包括源配线层）和栅配线层层叠，其层间绝缘层插在它们之间。在该实施例模式中，将参照图62A到68B描述所述层的不同叠层结构。图62A、63A、64A、65A、66A和67A是液晶显示器件的顶视图而图62B、63B和64B是分别沿线x1-v1、x2-v2和x3-v3所截的其横截面图。图65A、66A、67A和68A是液晶显示器件的顶视图而图65B、66B、67B和68B是分别沿线y1-z1、y2-z2、y3-z3和y4-z4所截的其横截面图。

图62A是显示器件的顶视图、图62B是沿线x1-v1所截的图62A的横截面图，以及图62C是沿线m-n所截的图62A的横截面图。在图62A到62C中所示的液晶显示器件中，与实施例模式1不同，源极/漏极电极层和像素电极层未通过栅配线层电连接，而是以这样一种方式连接，所述方式即，源极/漏极电极层5610直接连接于像素电极层5611。以这种方式，源极/漏极电极层5610可被连接于像素电极层5611。在反射液晶显示器件的情况下，源极/漏极电极层5610可由反射材料构成并且与像素电极层5611层叠。

在图62A到62C中，在液晶显示器件的像素区域中，栅电极层5601a和5601b、像素电极层5611、栅绝缘层5602a和5602b、电容器配线层5604、源极/漏极电极层5603a和5603b、栅配线层5607、半导体层5608、n-型半导体层5609a和5609b、用作钝化膜的绝缘膜5605以及绝缘层5606被形成在衬底5600上。

不必需要绝缘层5605；然而，由于其用作钝化膜，因此提供绝缘层5605可进一步改进显示器件的可靠性。另外，如果绝缘层5605被形成并且进行热处理的话，包含在绝缘膜5605中的氢可使得半导体层氢化。

如图62B中所示的，源极/漏极电极层5603b与栅配线层5607被层叠，其中用作层间绝缘层的绝缘层5606被插在它们之间。栅配线层5607通过形成在绝缘层5606、绝缘膜5605以及栅绝缘层5602a和5602b中的接触孔而与栅电极层5601a和5601b相连接。因此，栅配线层5607不会与源极/漏极电极层5603b短路，也不会与电容器配线层5604短路。

图63A是液晶显示器件的顶视图而图63B是沿线x2-v2所截的其横截面图。在图63A和63B中，在液晶显示器件的像素区域中，栅电极层5621a和5621b、栅绝缘层5622a和5622b、电容器配线层5624、源极/漏极电极层5623a和5623b、栅配线层5627a和5627b、用作钝化膜的绝缘膜5625以及绝缘层5626被形成在衬底5620上。

如图63B中所示的，源极/漏极电极层5623b与栅配线层5627b被层叠，其中用作层间绝缘层的绝缘层5626被插在它们之间。栅配线层

5627b通过形成在绝缘层5626、绝缘膜5625以及栅绝缘层5622a和5622b中的接触孔与栅电极层621a和621b相连接。因此，栅配线层5627b不会与源极/漏极电极层5623b短路，也不会与电容器配线层5624短路。另外，图63A和63B中所示的液晶显示器件具有这样一种结构，即，栅配线层和栅电极层不是被连续地形成而是被间断地形成，而且它们在通过接触孔被电连接的同时形成。因此，在形成源极/漏极电极层5623b与电容器配线层5624的区域中，栅电极层5621a和5621b通过连接于形成在接触孔中的绝缘层5626上的栅配线层5627b电连接。

图64A是液晶显示器件的顶视图而图64B是沿线x3-v3所截的其横截面图。在图64A和64B中，在液晶显示器件的像素区域中，栅电极层5631a和5631b、栅绝缘层5632a和5632b、电容器配线层5634、源极/漏极电极层5633a和5633b、栅配线层5637a和5637b、配线层5638a和5638b、用作钝化膜的绝缘膜5635以及绝缘层5636被形成在衬底5630上。

如图64B中所示的，源极/漏极电极层5633b与栅配线层5637b被层叠，其中用作层间绝缘层的绝缘层5636被插在它们之间。在图63A和63B中所示的液晶显示器件中，栅电极层5621a被直接连接于栅配线层5627a和5627b。然而，在图64A和64B中所示的显示器件中，栅电极层5631a通过配线层5638a被电连接于栅配线层5637a和5637b，所述配线层5638a以与源电极层相同的材料和步骤制成。因此，栅电极层5631a通过接触孔被连接于形成在栅绝缘层5632a和5632b上的配线层5638a，并且配线层5638a通过接触孔被连接于栅配线层5637a和5637b。因此，栅电极层5631a电连接于栅配线层5637a和5637b。源极/漏极电极层5633b和电容器配线层5634被层叠，其中用作层间绝缘层的绝缘层5636被插在它们之间；因此，源极/漏极电极层5633b和电容器配线层5634不会与栅配线层5637b短路。

图62A到64B示出了其中绝缘层被形成为覆盖广范围的层间绝缘层的一种情况。图65A到67B示出了其中使用微滴排放方法选择性地形成用于分离配线层的层间绝缘层的一个示例。

图65A和65B分别对应于图62A和62B、图66A和66B分别对应于图63A和63B、以及图67A和67B分别对应于图64A和64B，其中每个都示出了具有不同层间绝缘层结构的液晶显示器件。图65A是液晶显示器件的顶视图而图65B是沿线y1-z1所截的其横截面图。在图65A和65B中，通过微滴排放方法形成绝缘层5650，覆盖源极/漏极电极层5603b和电容器配线层5604。栅配线层5607被形成得覆盖绝缘层5650。在栅配线层5607上，绝缘膜5660被形成为钝化膜。不必需要绝缘膜5660；然而，其提供可改进可靠性。另外，尽管在本实施例模式中以单层形成绝缘层5650，但是可通过在其上或其下形成绝缘膜而以叠层的形式形成绝缘层5650。

图66A是液晶显示器件的顶视图而图66B是沿线y2-z2所截的其横截面图。在图66A和66B中，与图65A和65B相似，通过微滴排放方法选择性地形成绝缘层5651，覆盖源极/漏极电极层5623b和电容器配线层5624。栅配线层5627b被形成得覆盖绝缘层5651并且通过接触孔连接于栅电极层5621a。在栅配线层5627a上，绝缘膜5661被形成为钝化膜。

图67A是液晶显示器件的顶视图而图67B是沿线y3-z3所截的其横截面图。在图67A和67B中，与图65A和65B相似，通过微滴排放方法选择性地形成绝缘层5652，覆盖源极/漏极电极层5633b和电容器配线层5634。栅配线层5637b被形成得覆盖绝缘层5652，并且通过配线层5638a电连接于栅配线层5637a和栅电极层5631a。

如果通过微滴排放方法选择性地形成用于防止配线短路的绝缘层（诸如绝缘层5650、5651和5652）的话，可减少材料的浪费。另外，由于可将配线形成得相互直接接触，因此可省略掉用于在绝缘层中形成接触孔的步骤。因此，可简化制造步骤，因此导致成本节约和更高的生产力。

图68A和68B中的液晶显示器件也示出了这样一个示例，其中通过微滴排放方法选择性地形成用于将源极/漏极电极层5643b和电容器配线层5644与配线层（布线层）5647b物理地分离的绝缘层5653。在图65A到图67B中所示的液晶显示器件中，通过以覆盖绝缘层的方式形成

栅配线层防止源极/漏极电极层与栅配线层之间的短路。在图68A和68B的液晶显示器件中，在用于形成栅电极层5641a和5641b的步骤中形成配线层5647a和5647b。之后，覆盖配线层5647a和5647b的栅绝缘层被部分地蚀刻以便于在源极/漏极电极层5643a和电容器配线层5644形成之前被去除。在配线层5647b的一部分上，通过微滴排放方法选择性地形成绝缘层5653，在绝缘层5653上形成有源极/漏极电极层5643a和电容器配线层5644。使用用于形成源极/漏极电极层5643b和电容器配线层5644的相同步骤，将配线层5648a和5648b形成得分别与栅电极层5641a和5641b相接触。配线层5648a和5648b通过绝缘层5653下面的配线层5647b电连接。以这种方式，栅配线层和栅电极层可通过绝缘层5653下面的层电连接。

如前述步骤中所述的，可以高生产力在低成本下制造出高度可靠的显示器件。

本申请是基于通过日本专利局在2004年8月3日所申请的日本优先权申请No.2004-227242和2004年8月11日所申请的日本优先权申请No.2004-234617的，这里合并参考所述申请的全部内容。

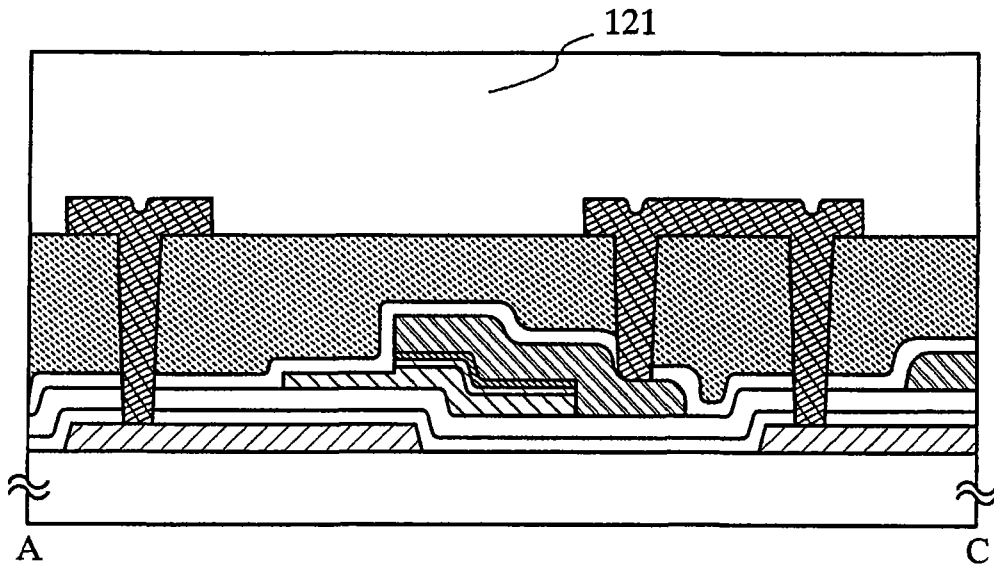


图 1A

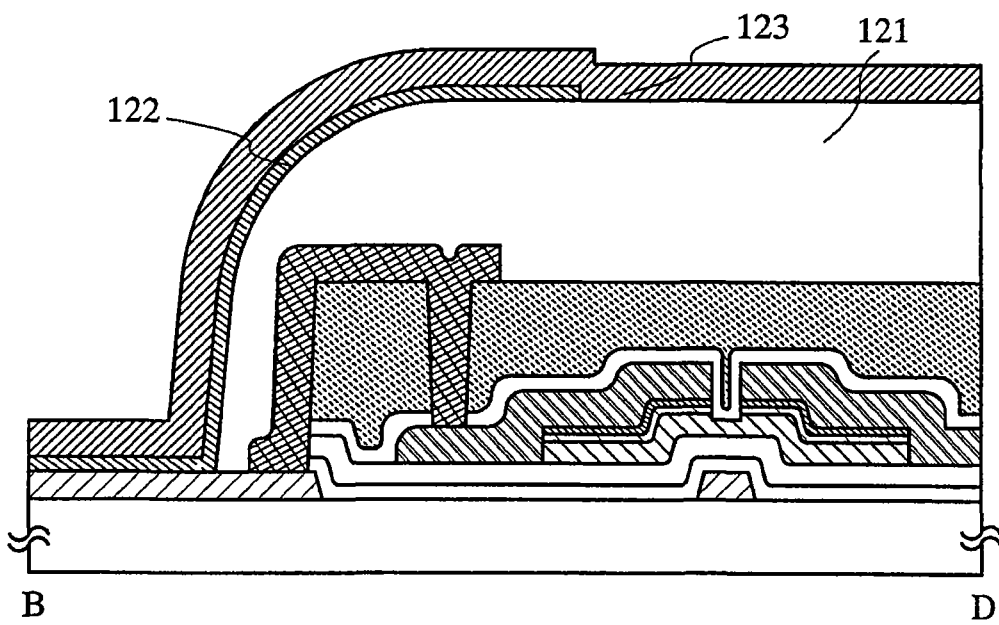


图 1B

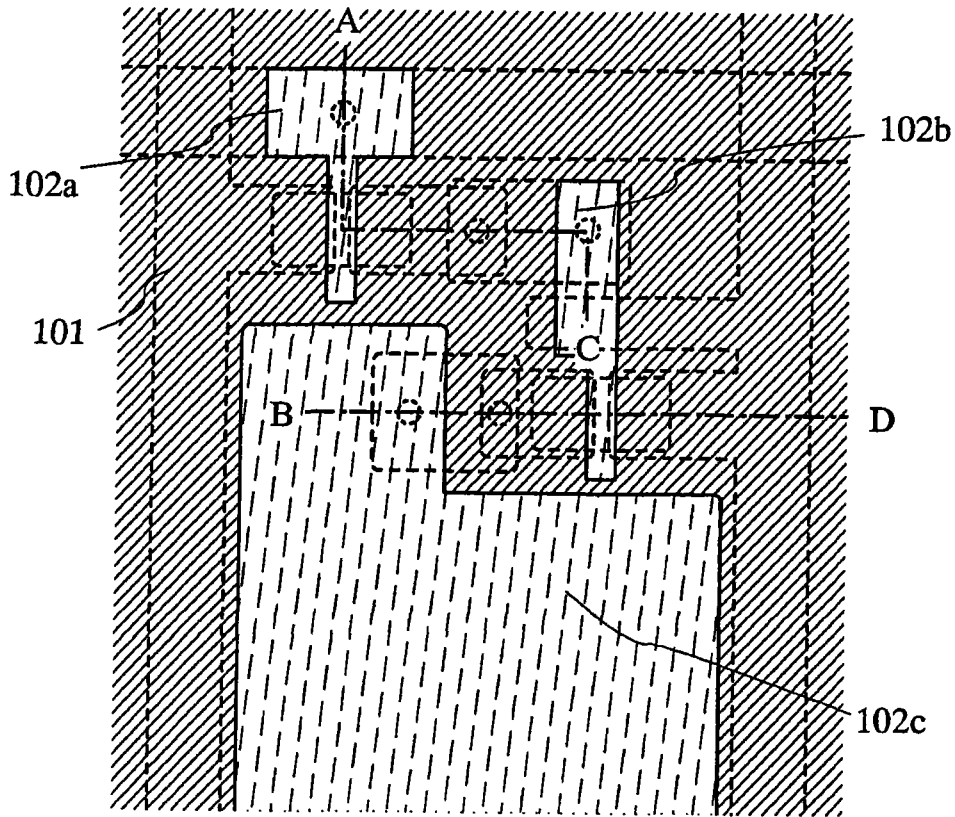


图 2A

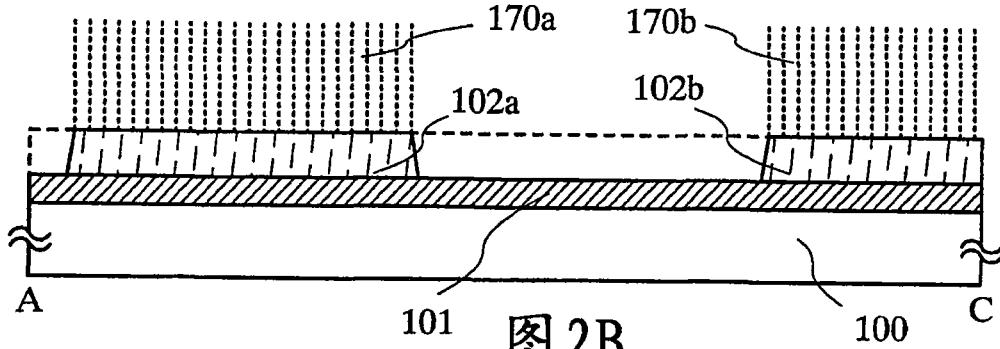


图 2B

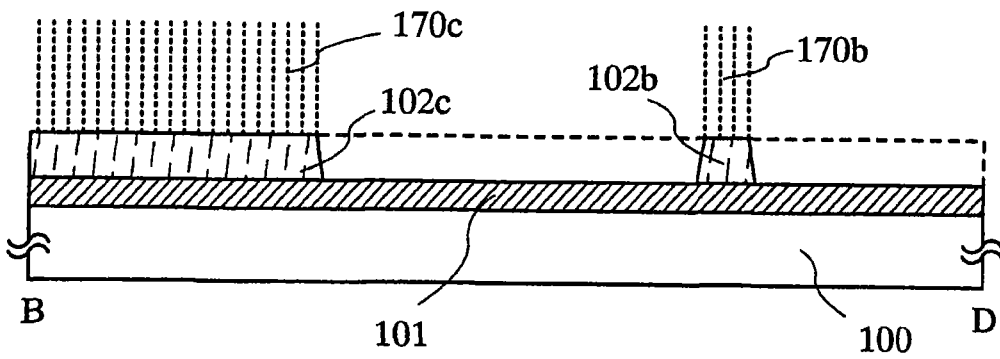


图 2C

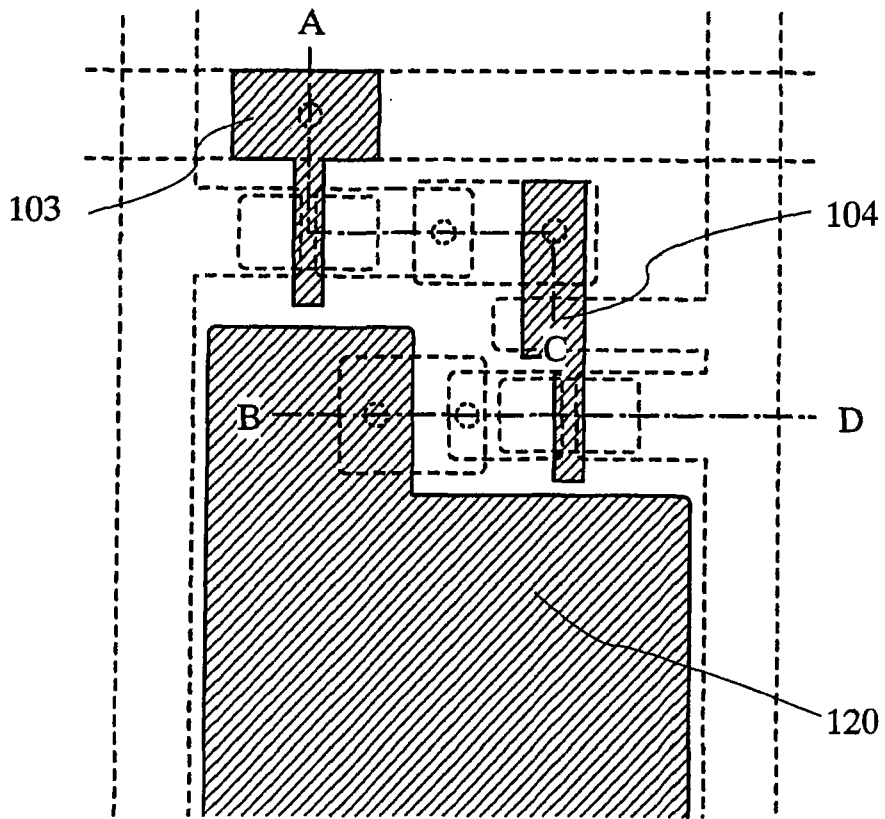


图 3A

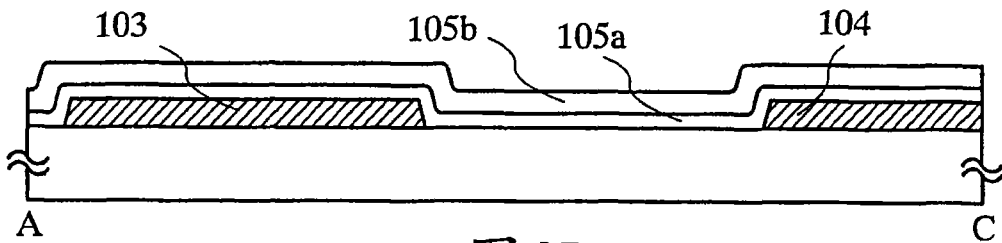


图 3B

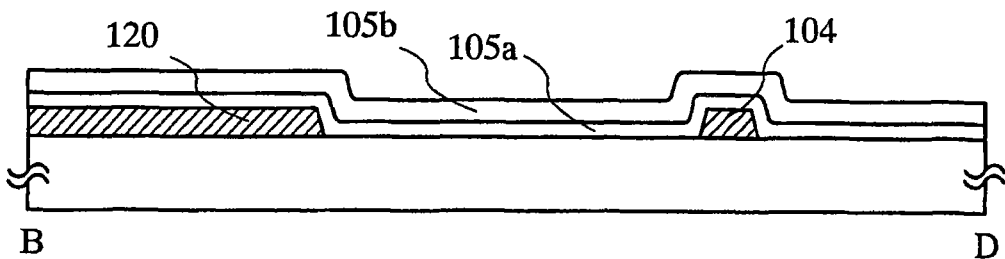


图 3C

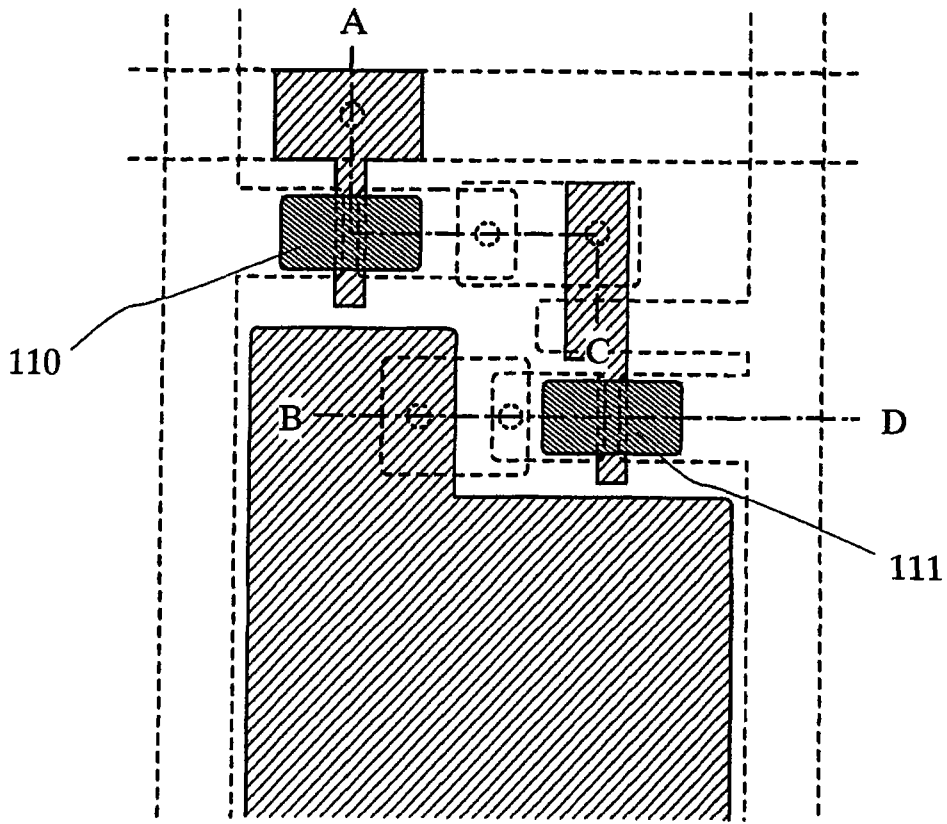


图 4A

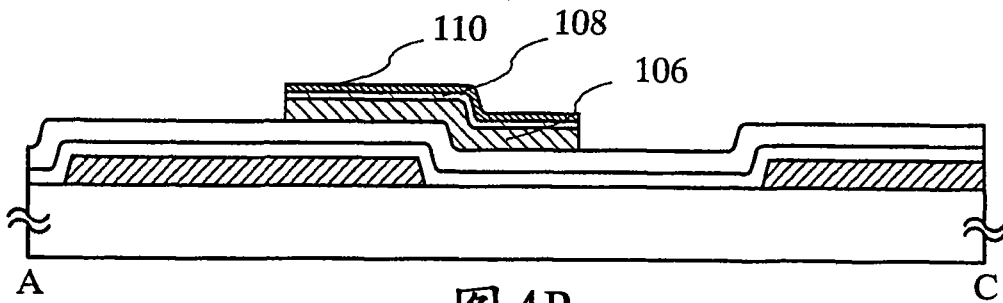


图 4B

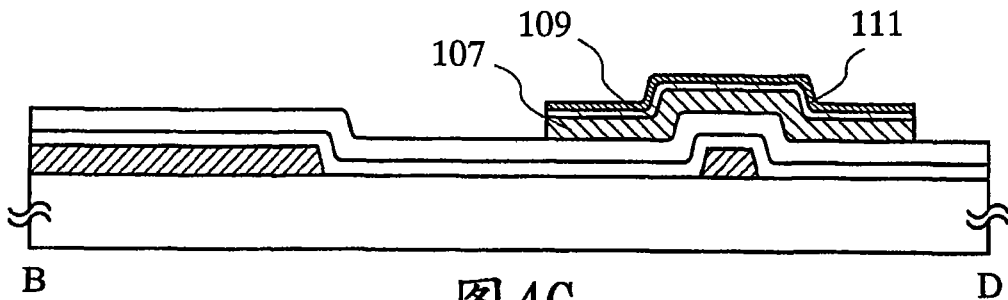


图 4C

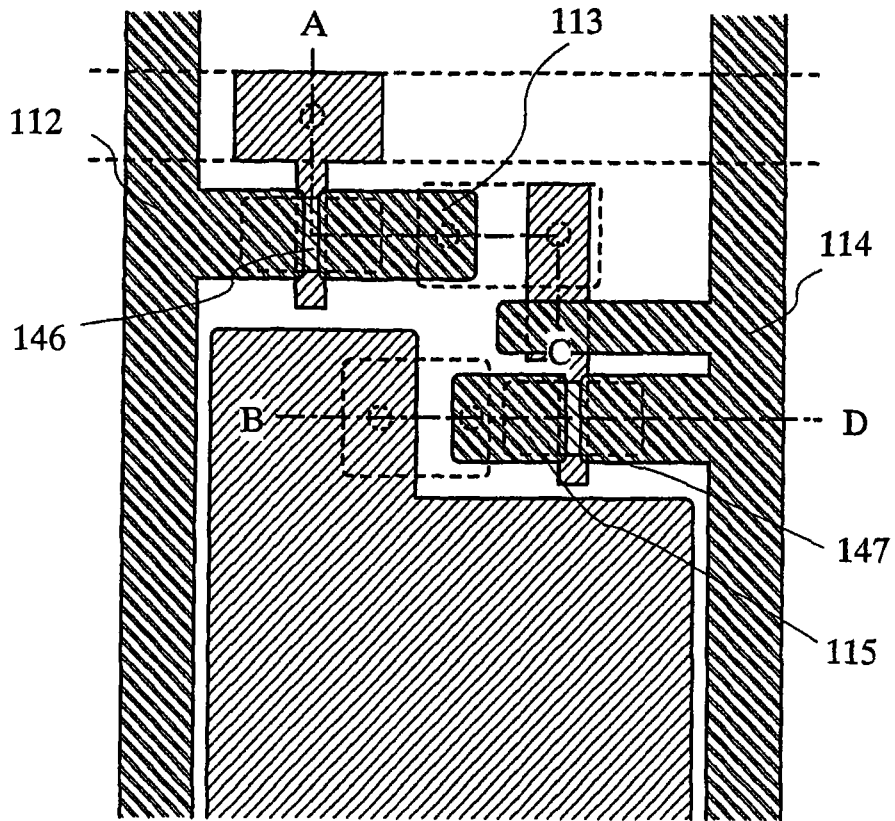


图 5A

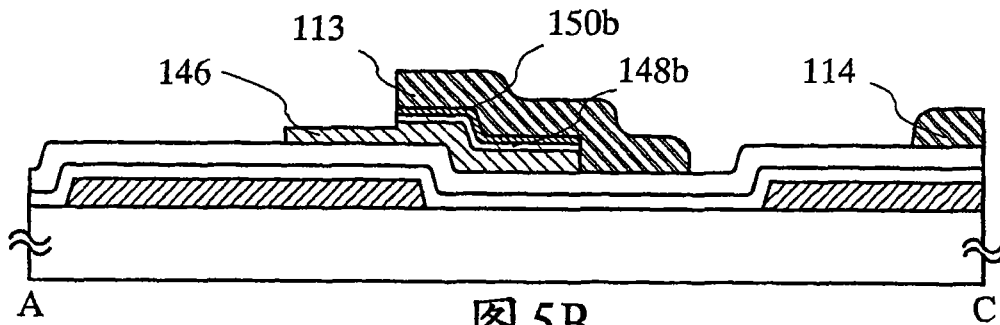


图 5B

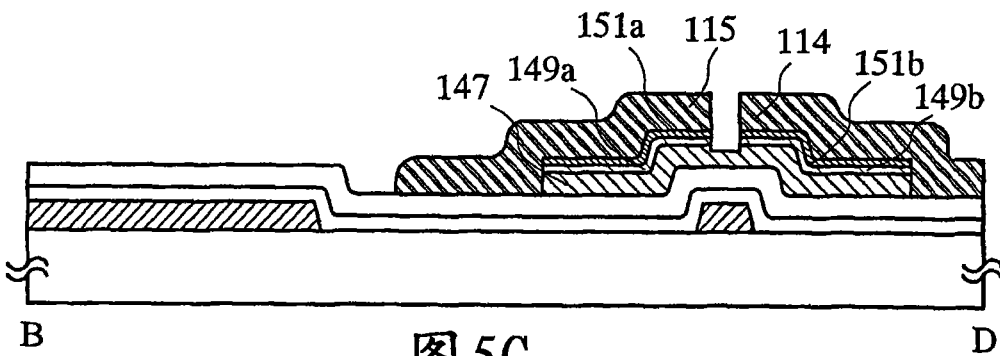


图 5C

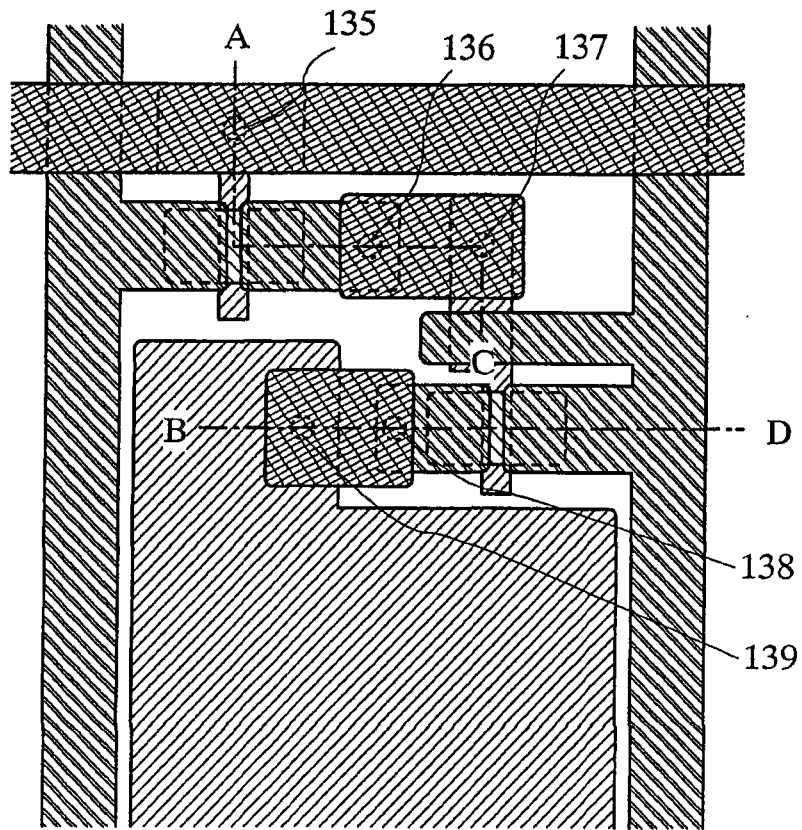


图 6A

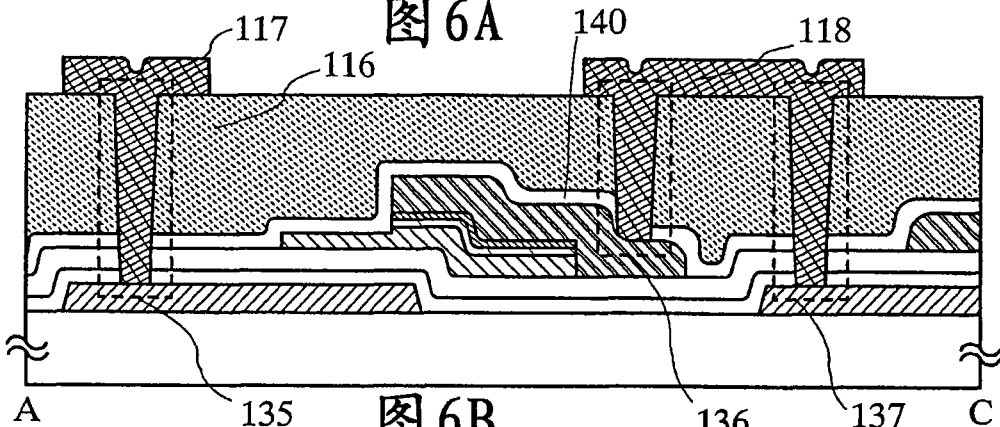


图 6B

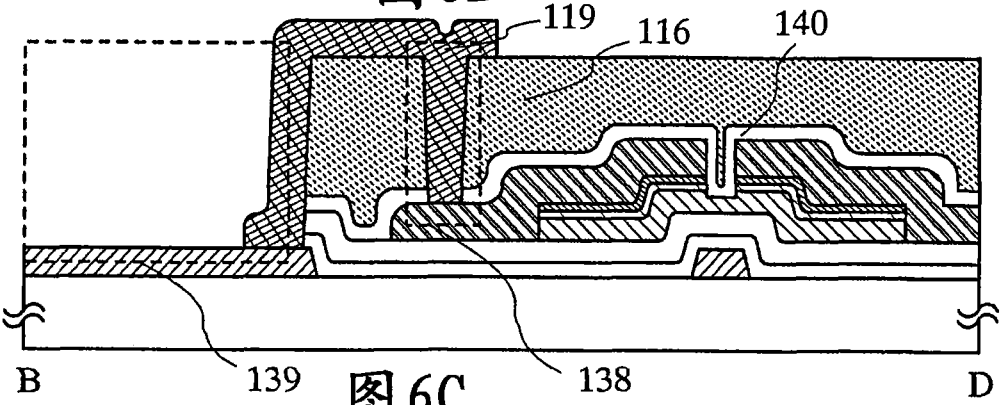
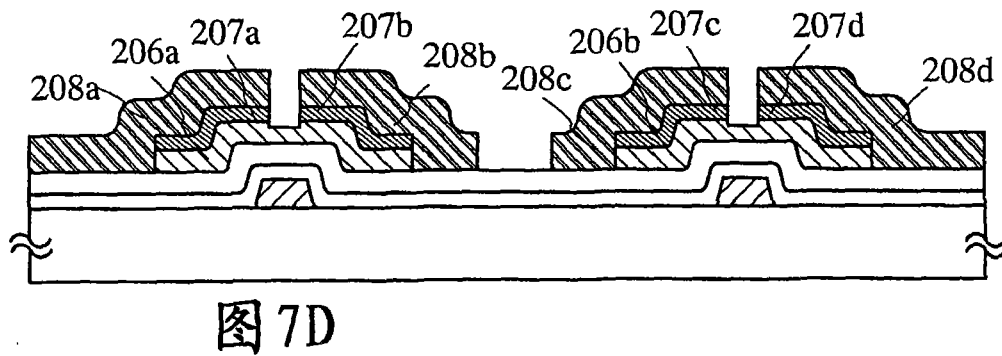
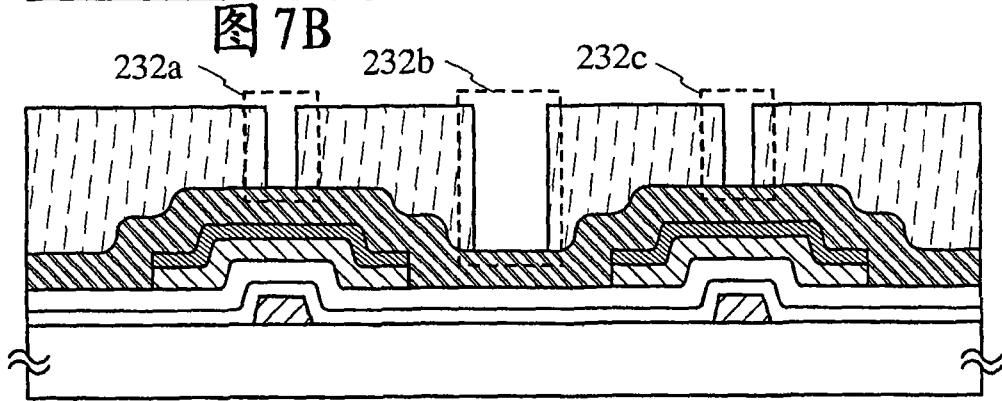
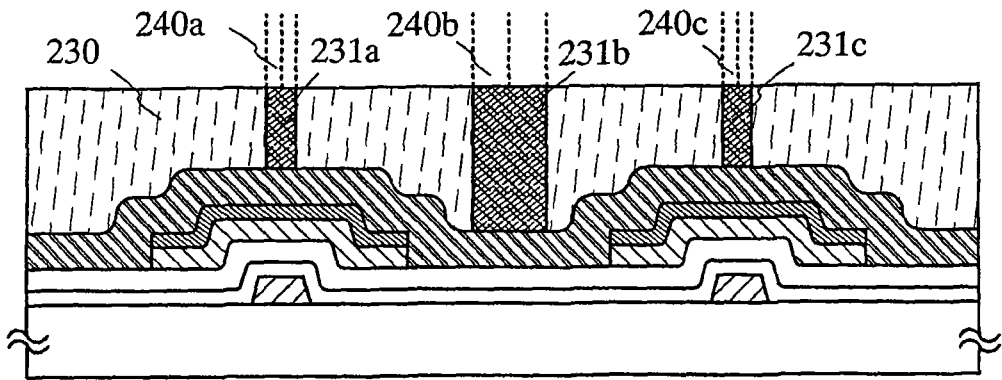
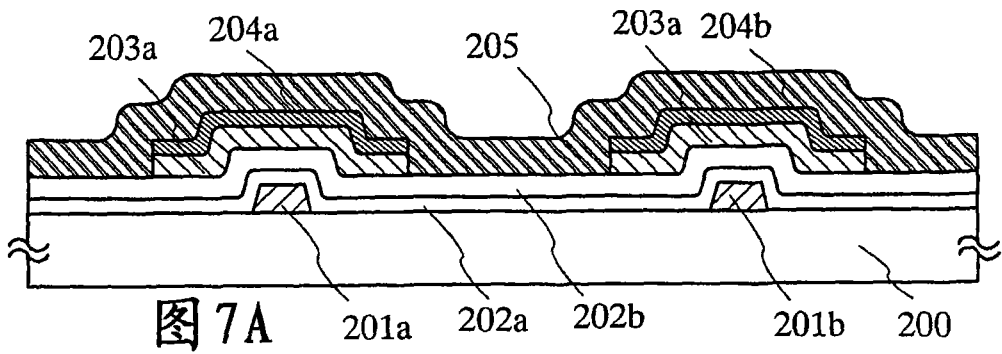


图 6C



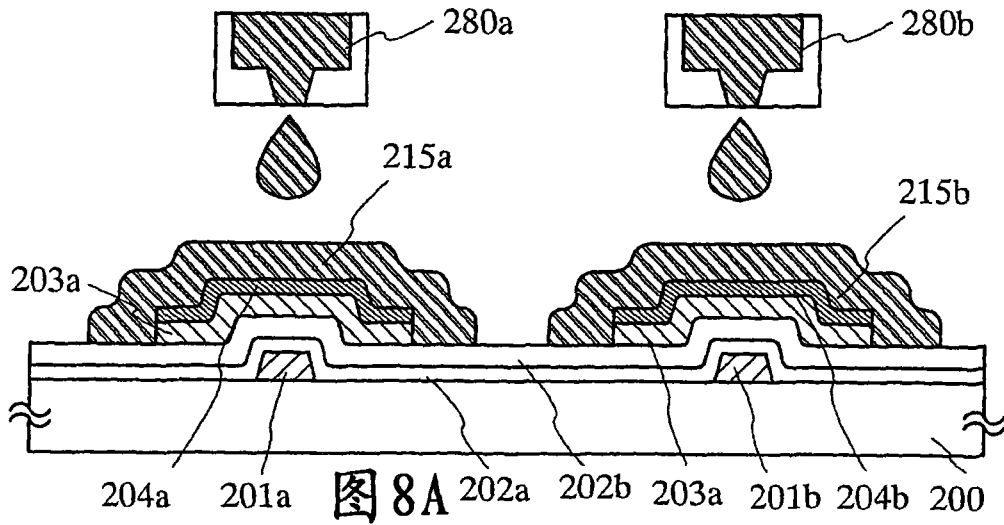


图 8A

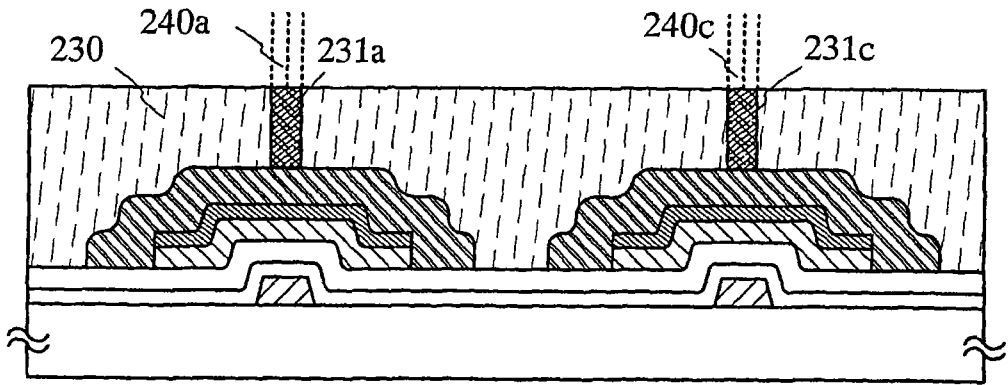


图 8B

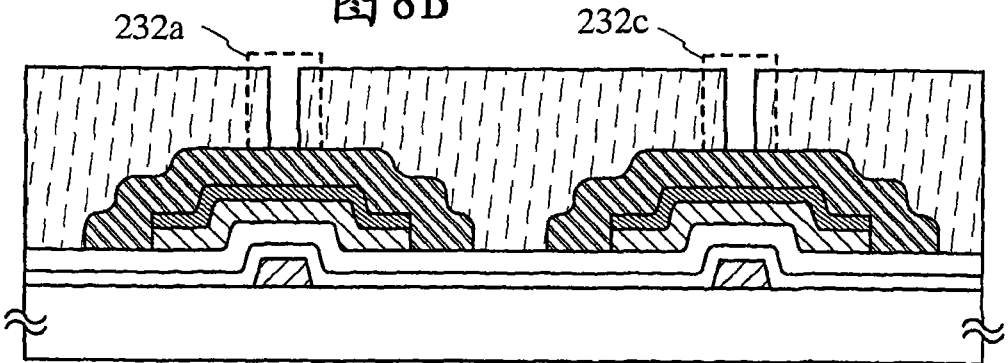


图 8C

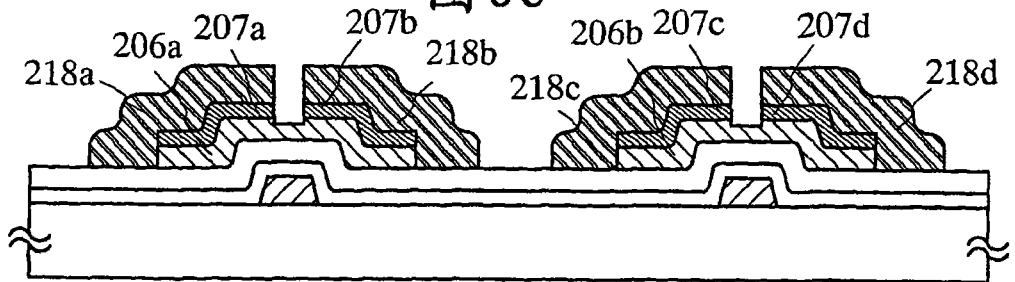


图 8D

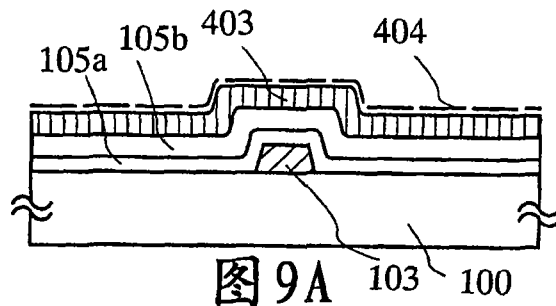


图 9A

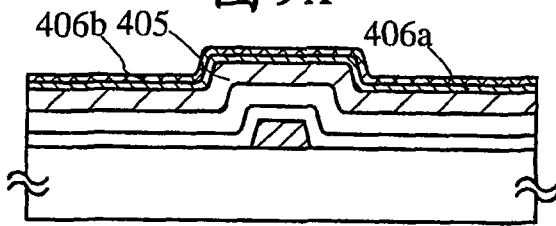


图 9B

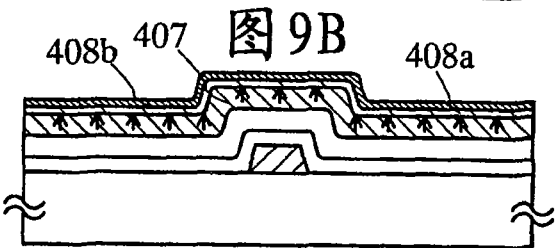


图 9C

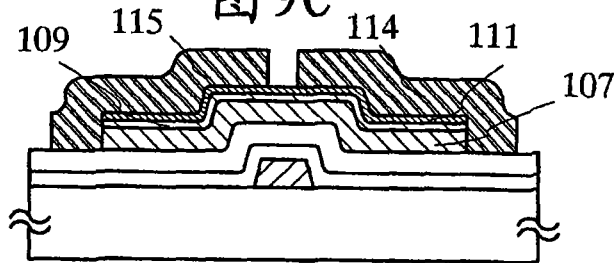


图 9D

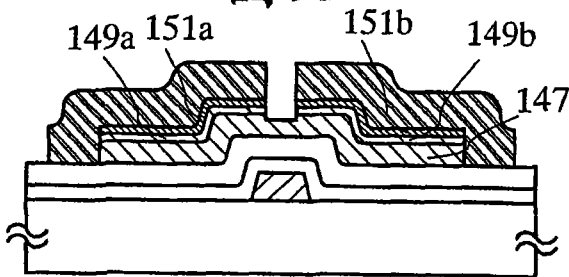


图 9E

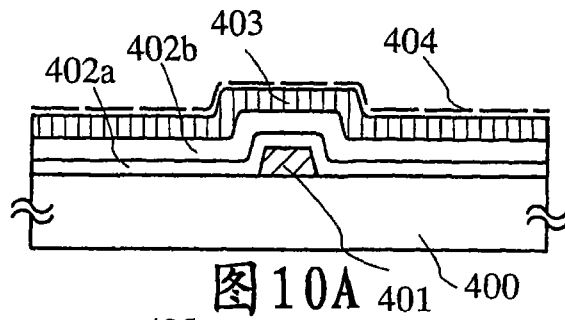


图 10A 401 400

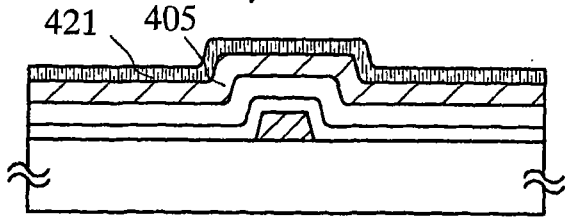


图 10B

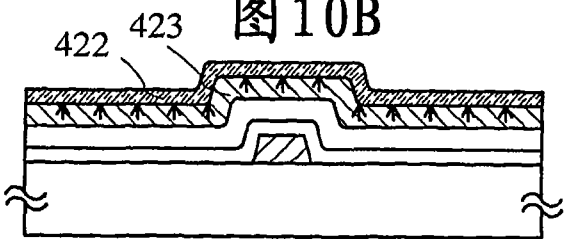


图 10C

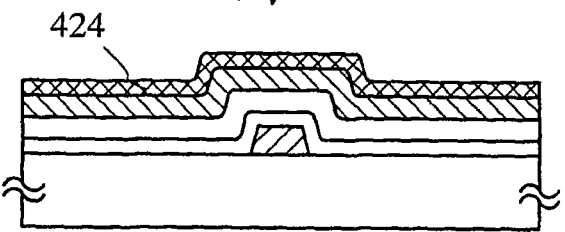


图 10D

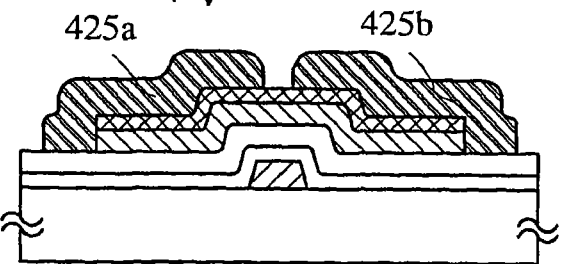


图 10E

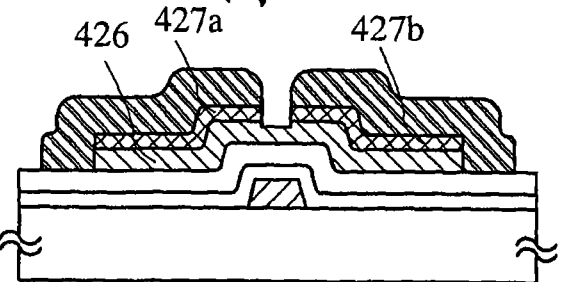


图 10F

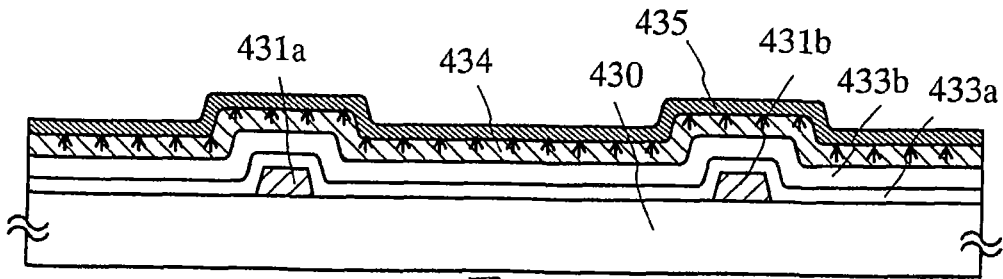


图 11A

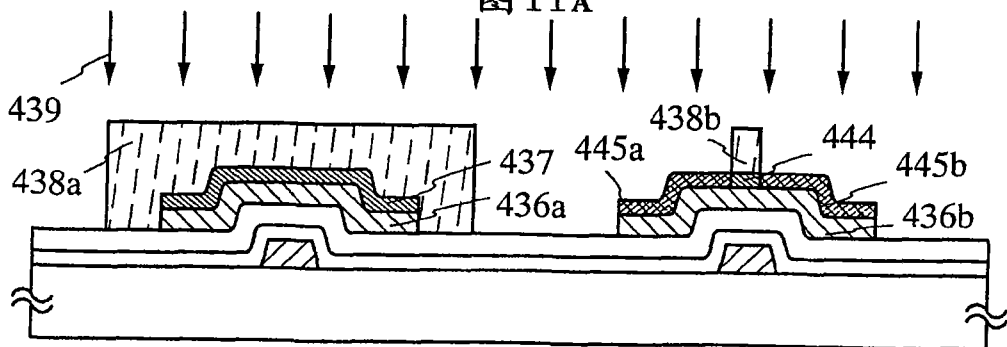


图 11B

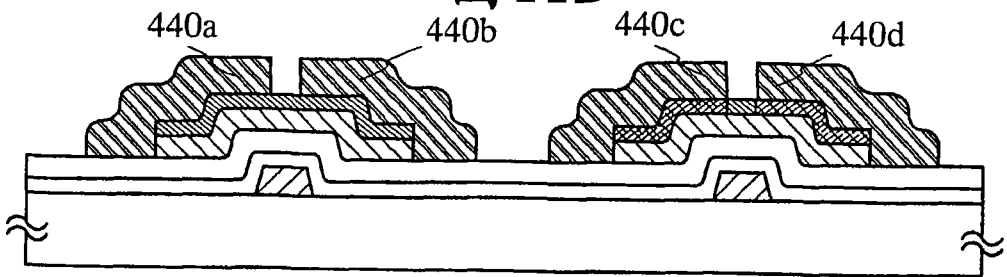


图 11C

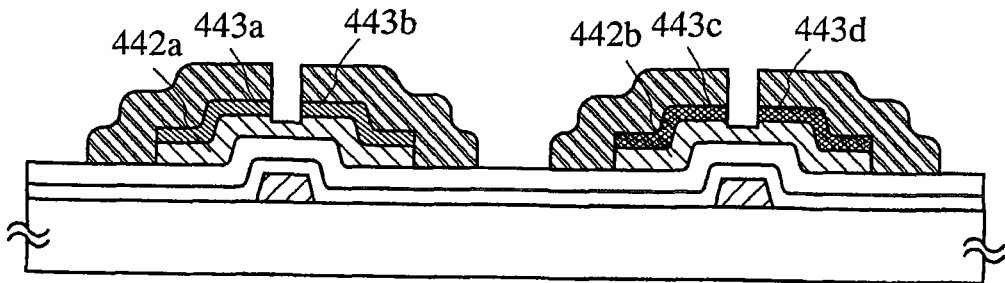


图 11D

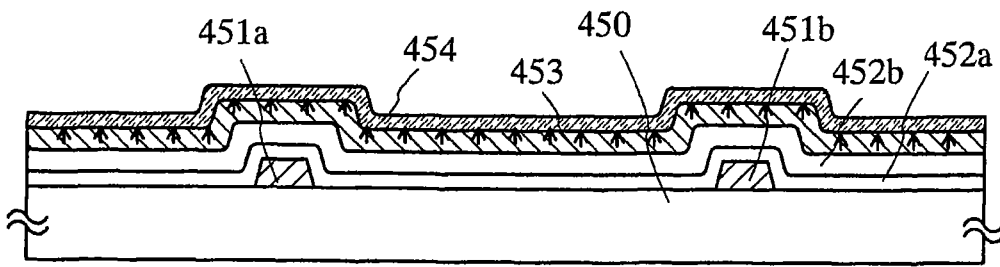


图 12A

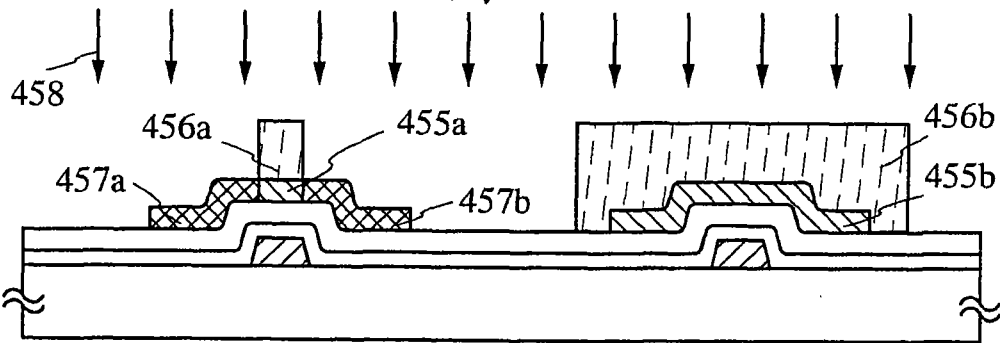


图 12B

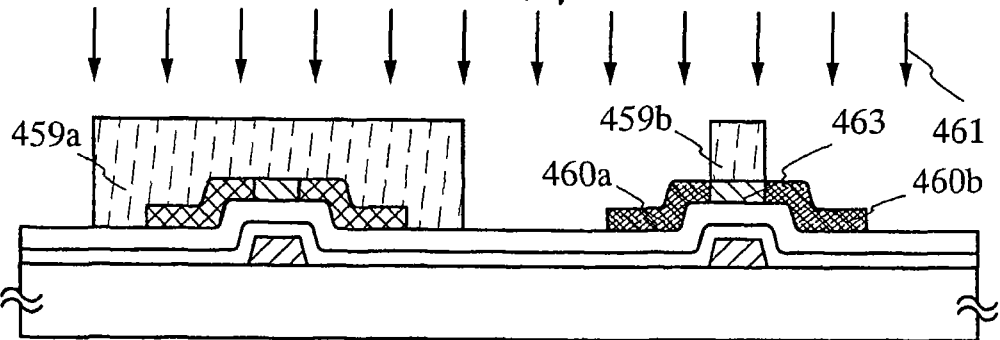


图 12C

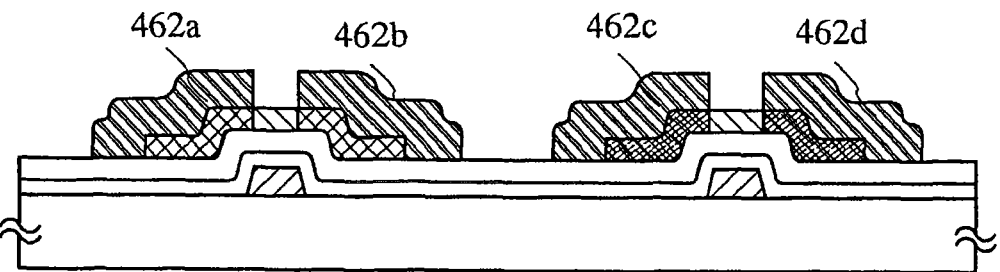


图 12D

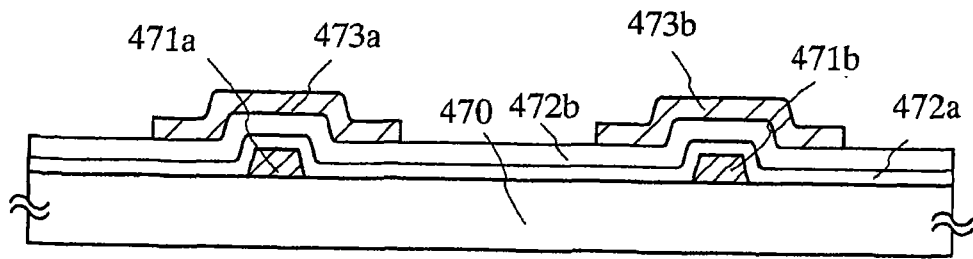


图 13A

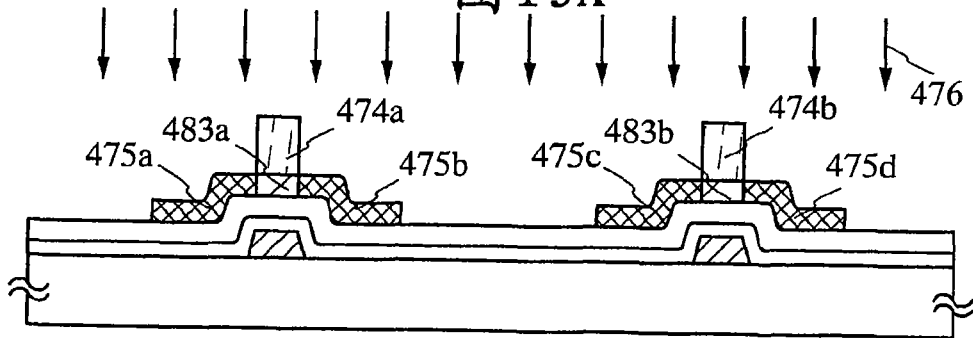


图 13B

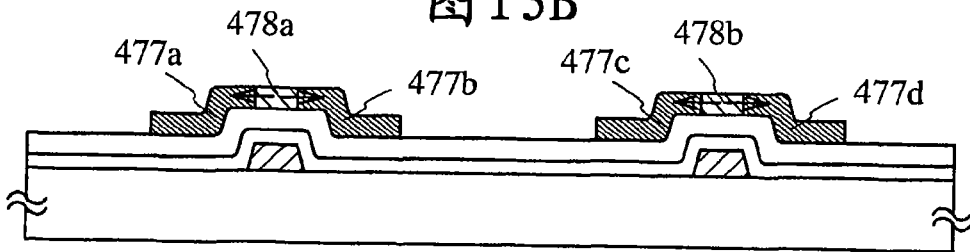


图 13C

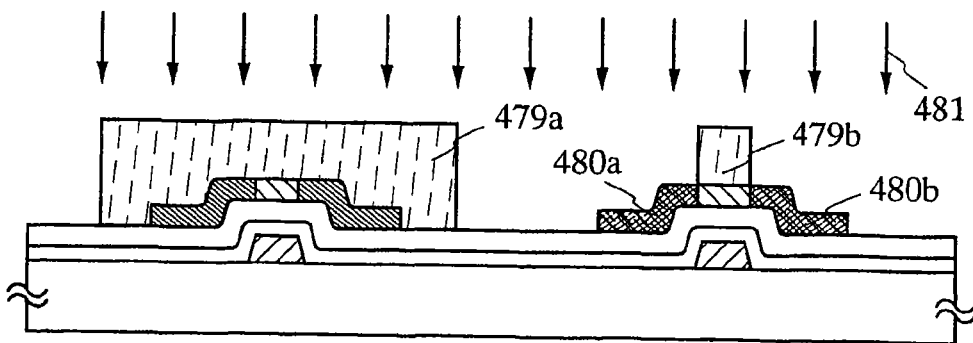


图 13D

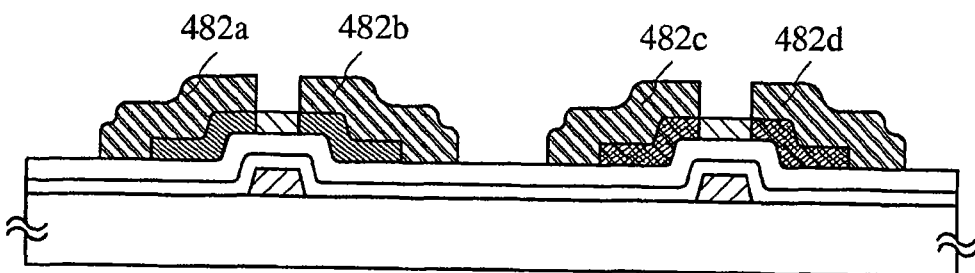
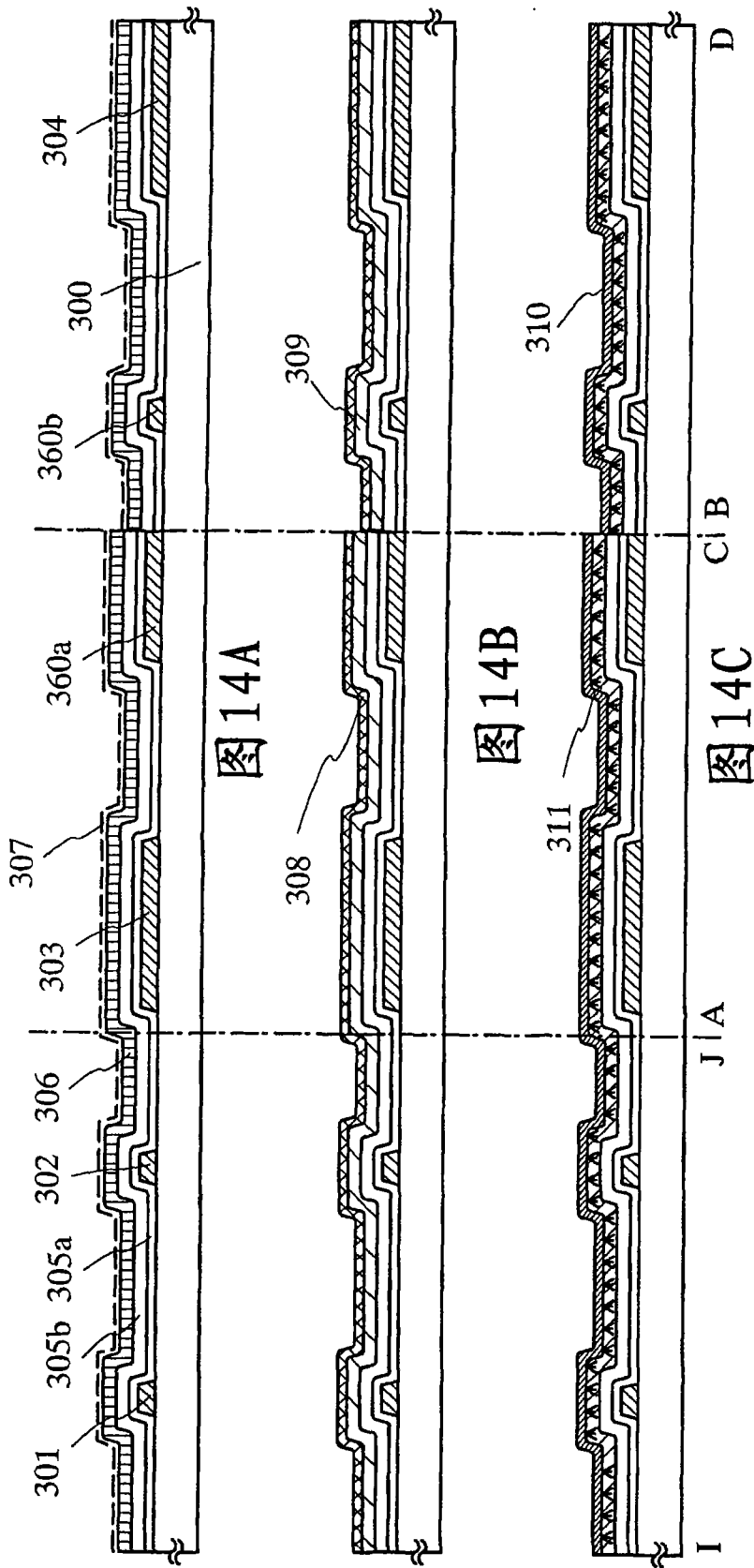


图 13E



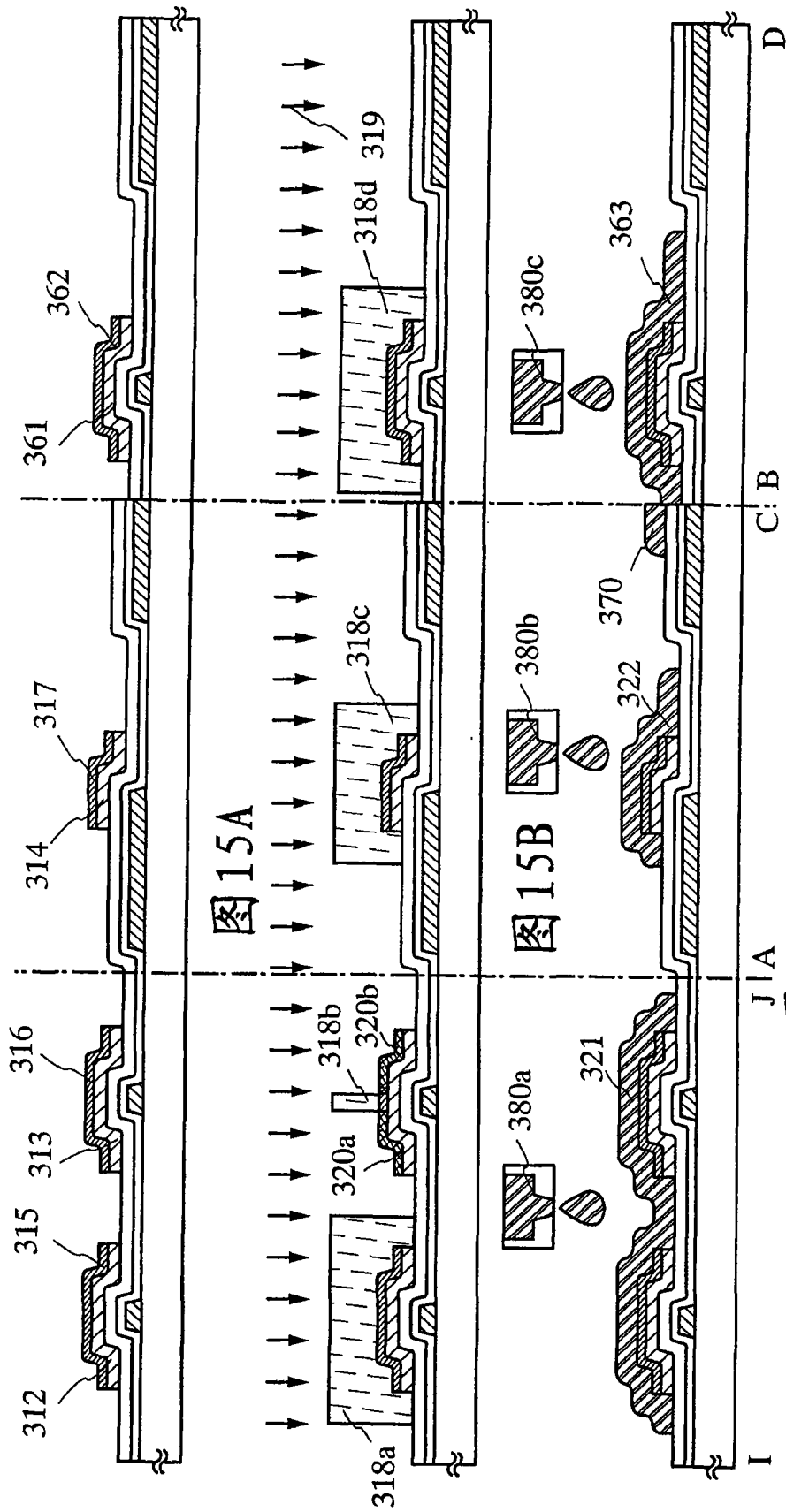
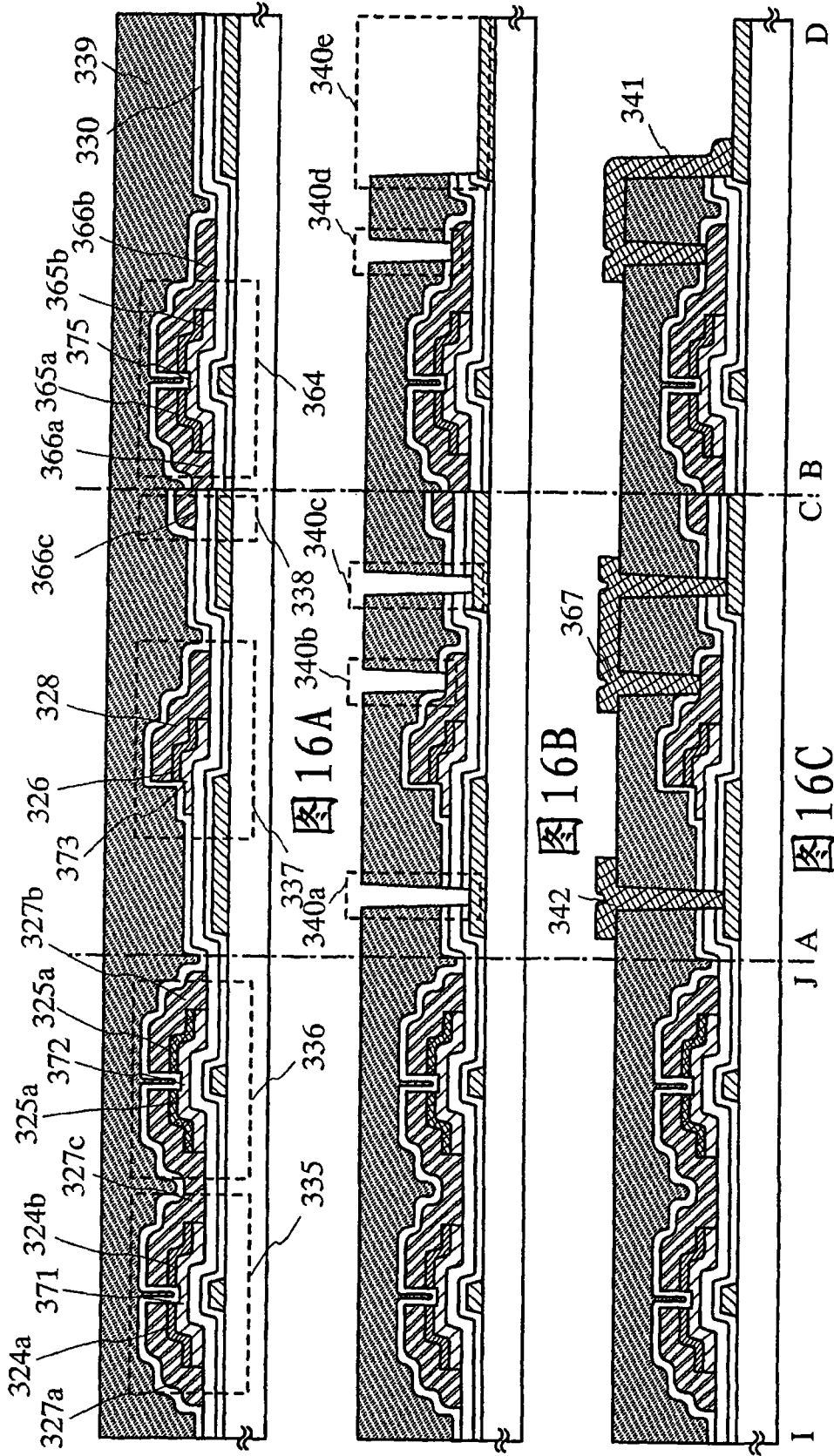


图15A

图15B

图15C



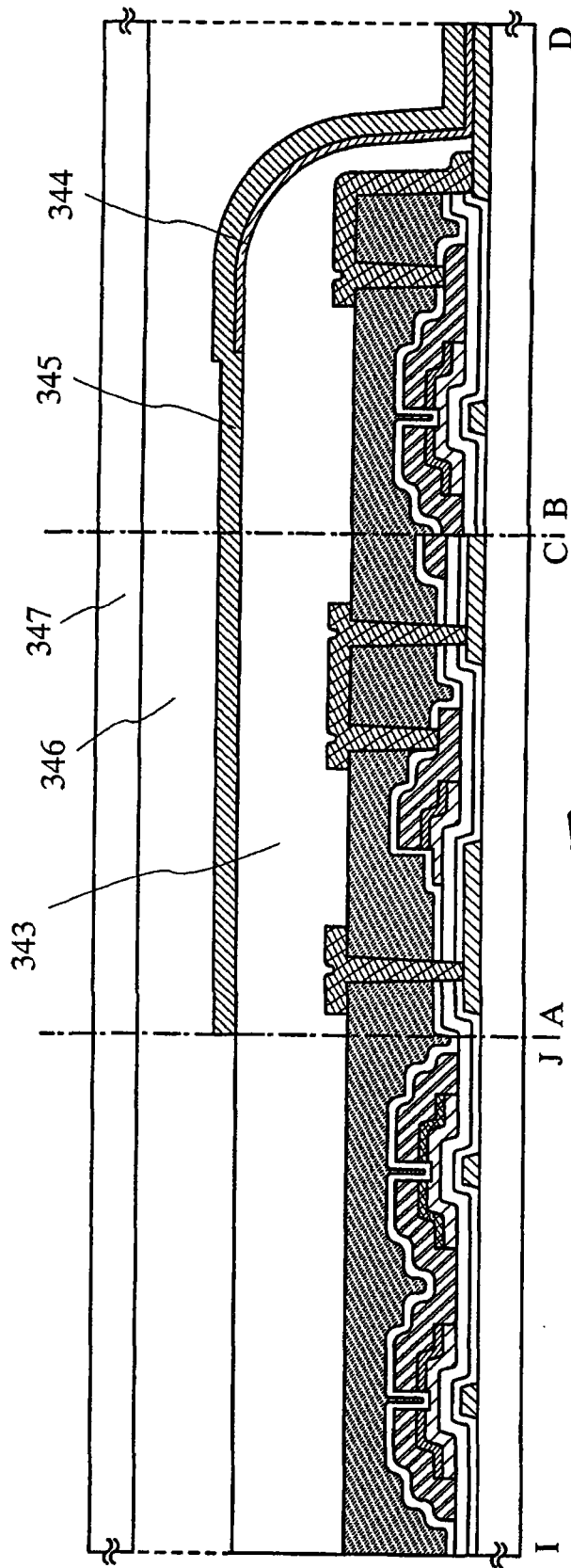
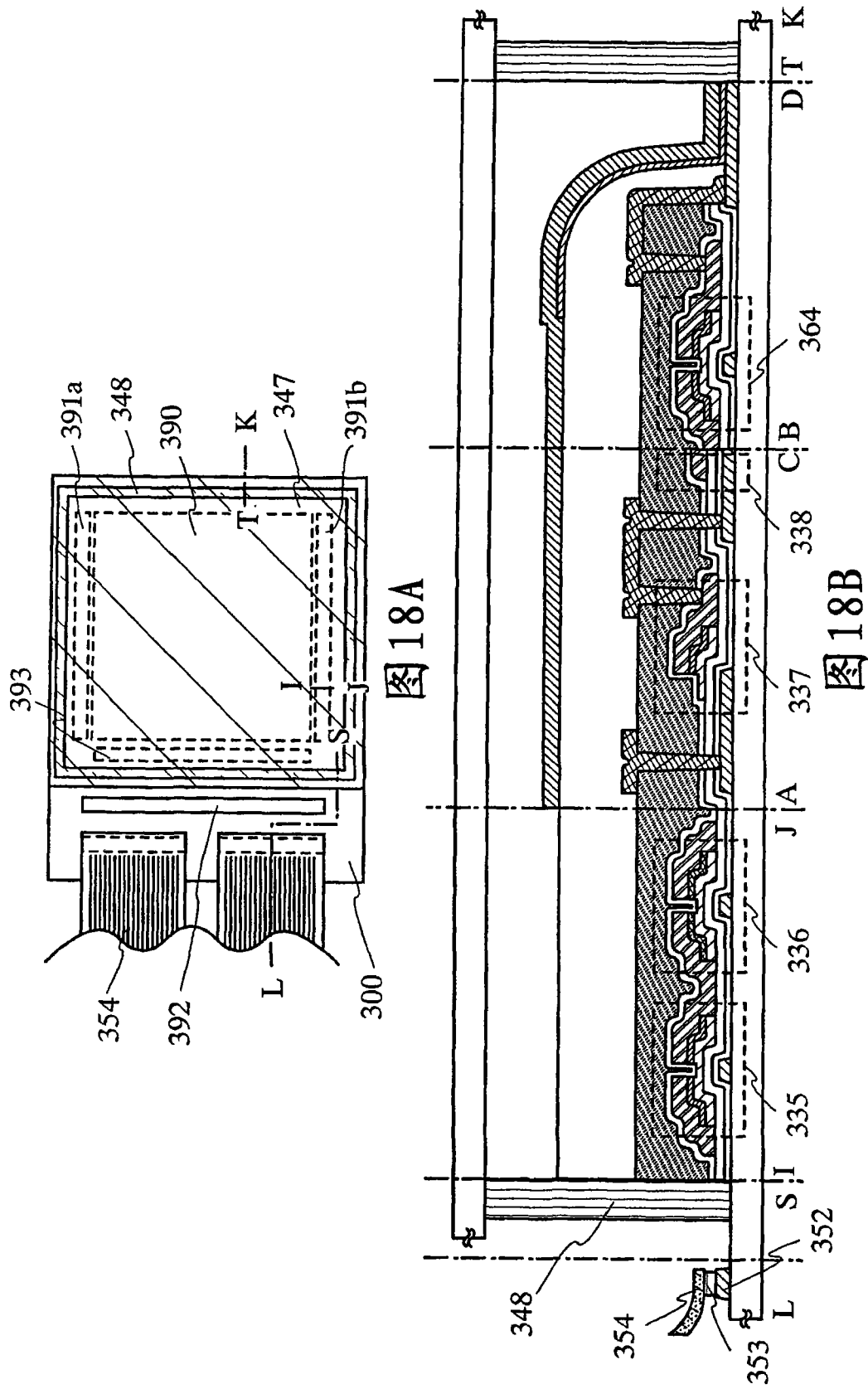


图17



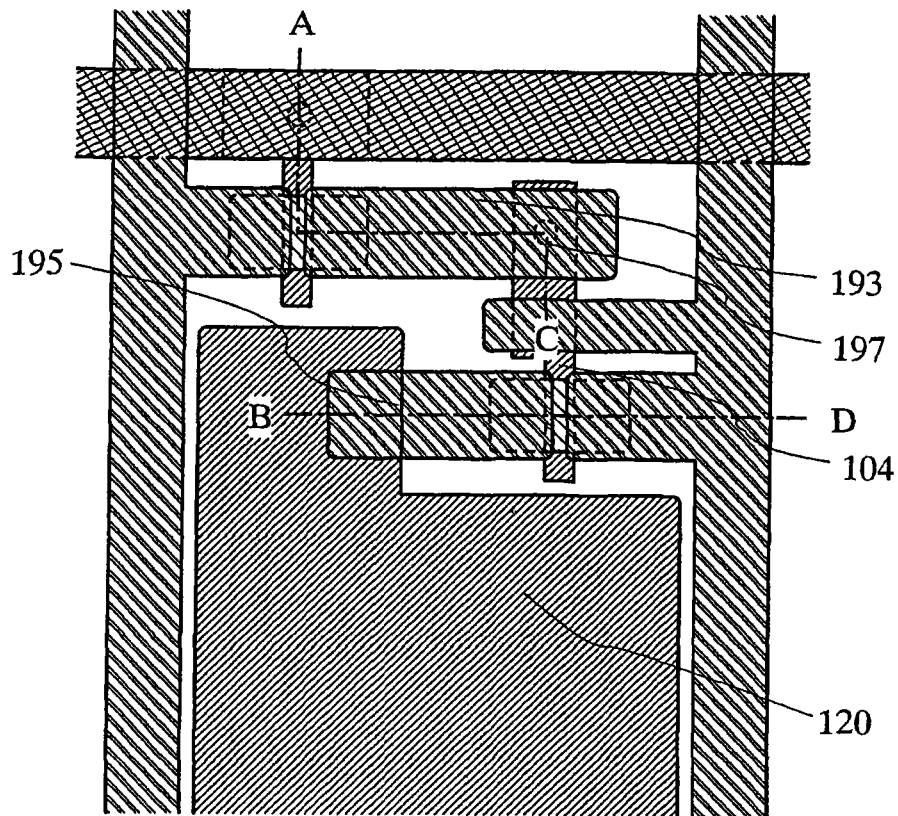


图 19A

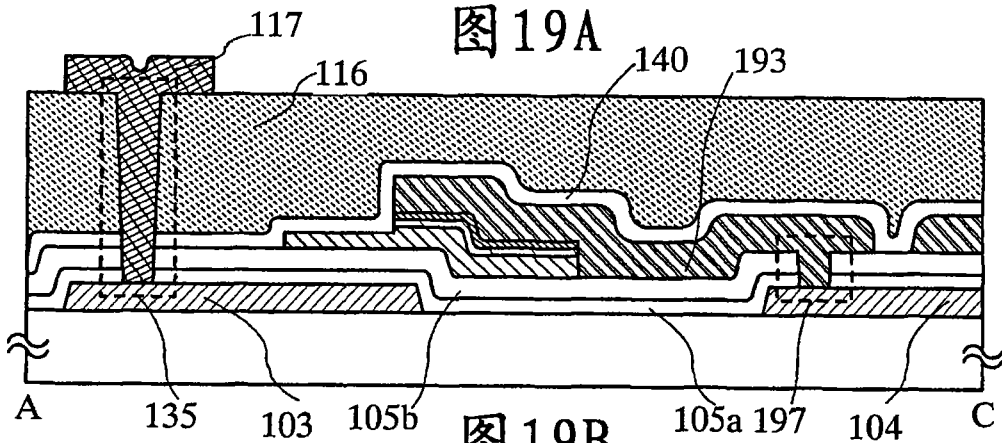


图 19B

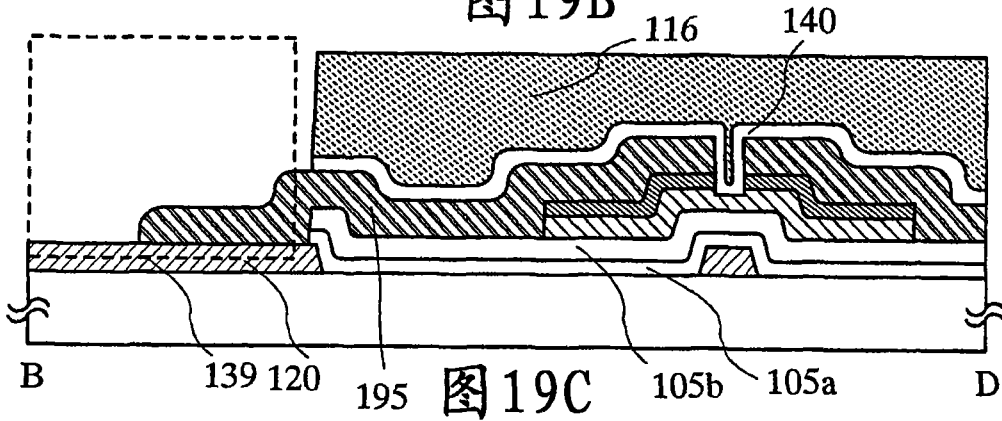


图 19C

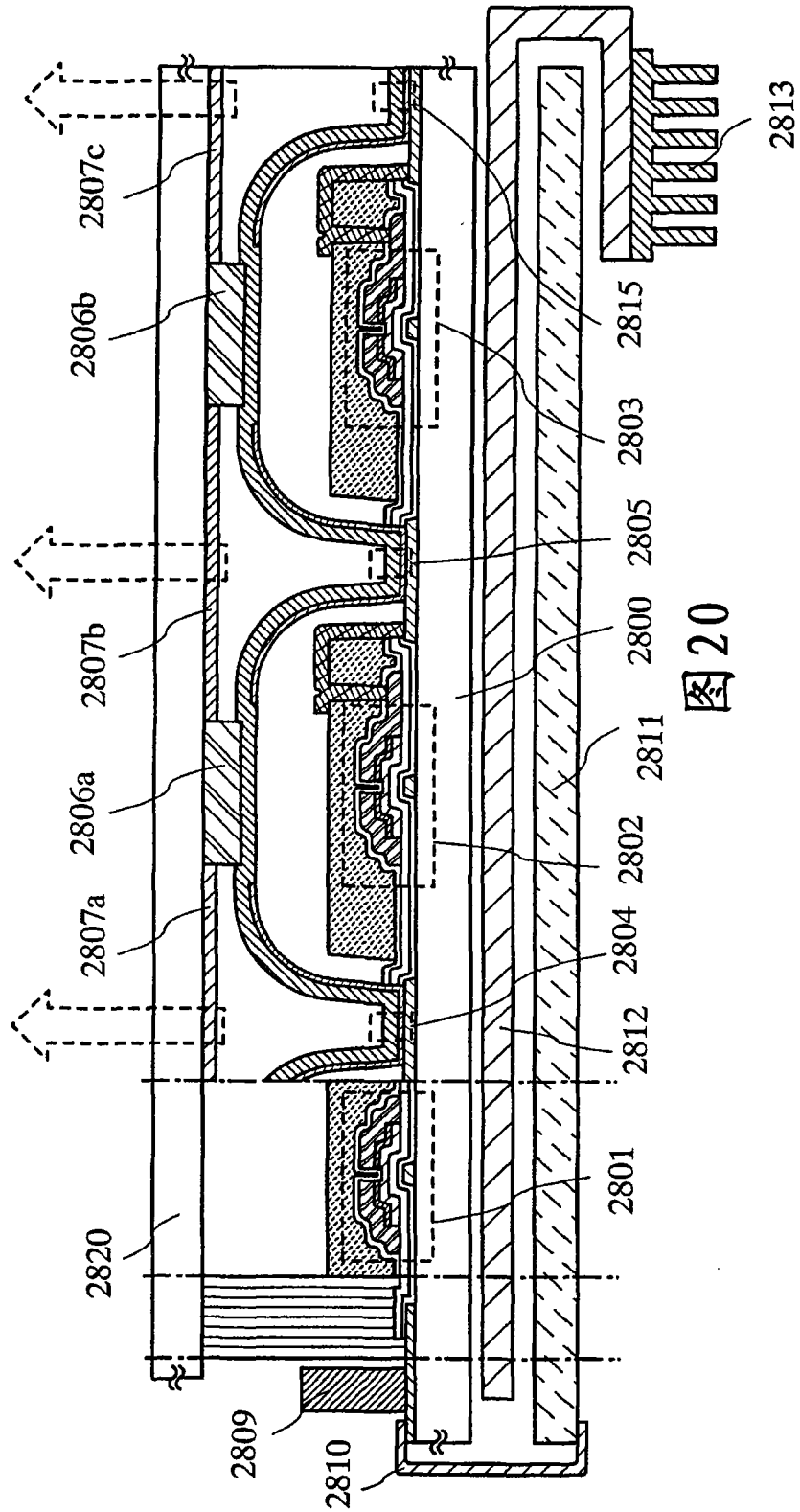


图 20

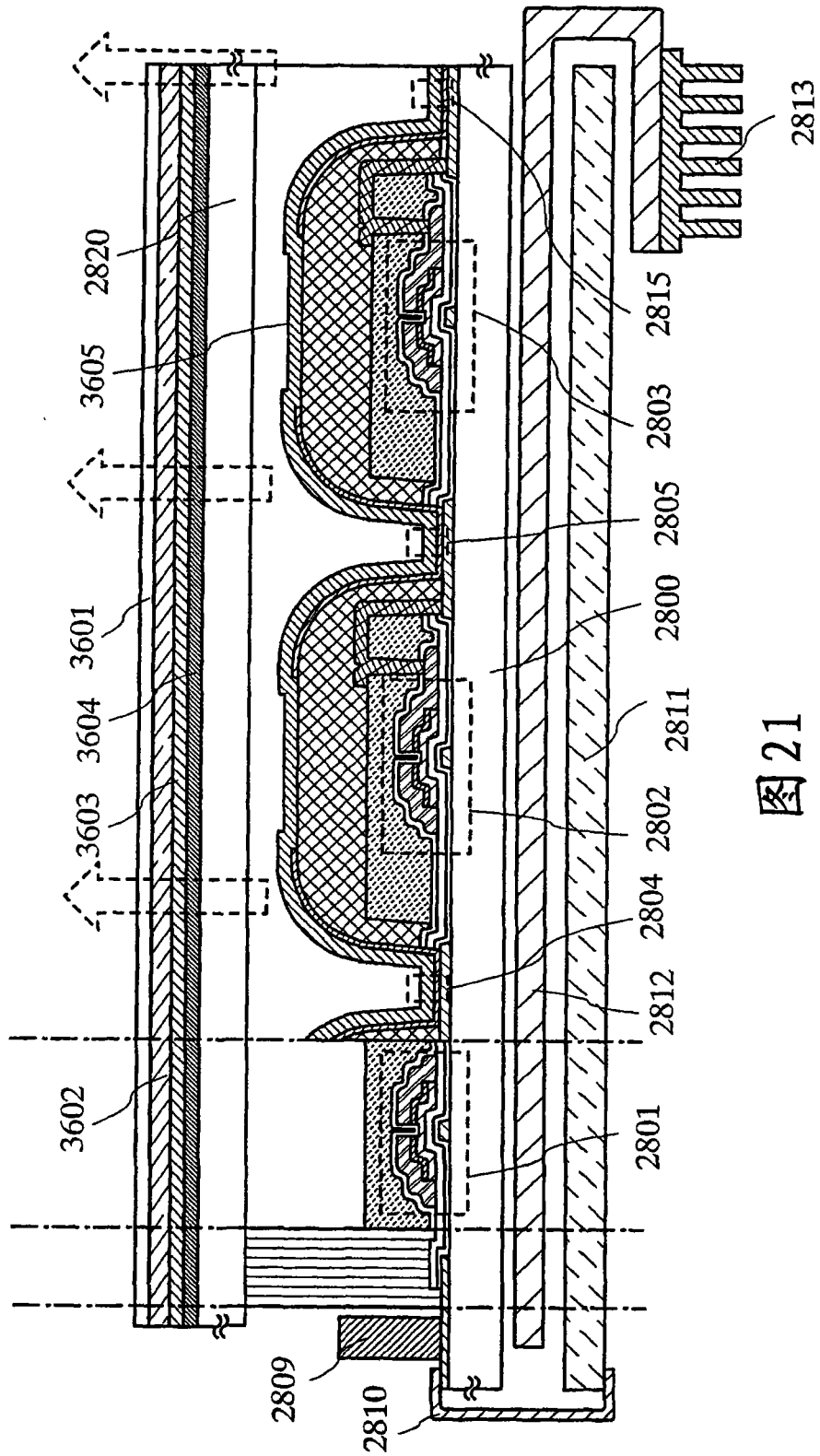


图 21

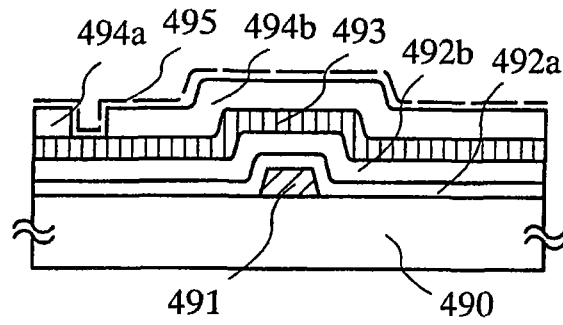


图 22A

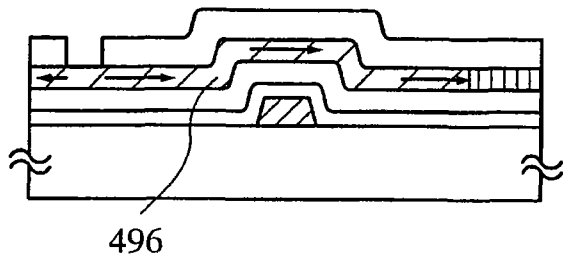


图 22B

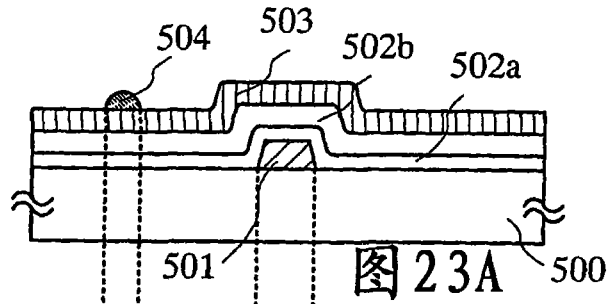


图 23A

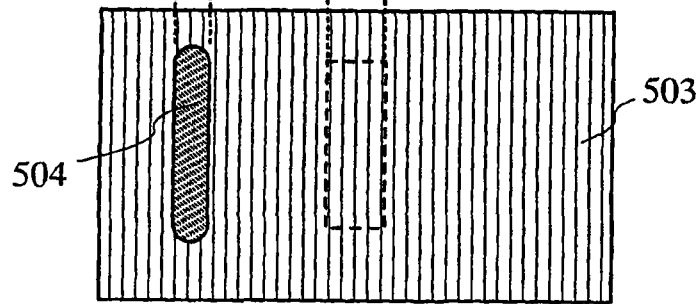


图 23B

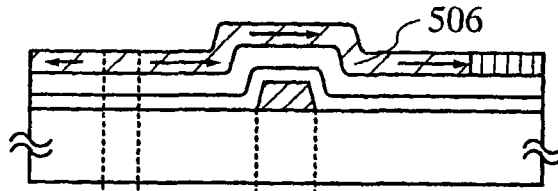


图 23C

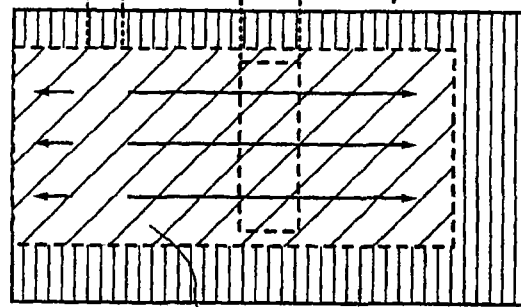


图 23D

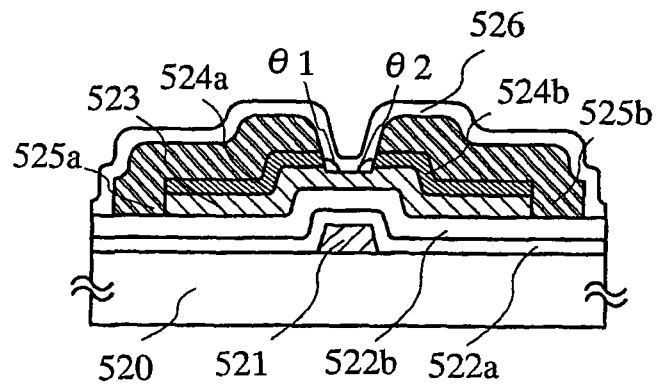
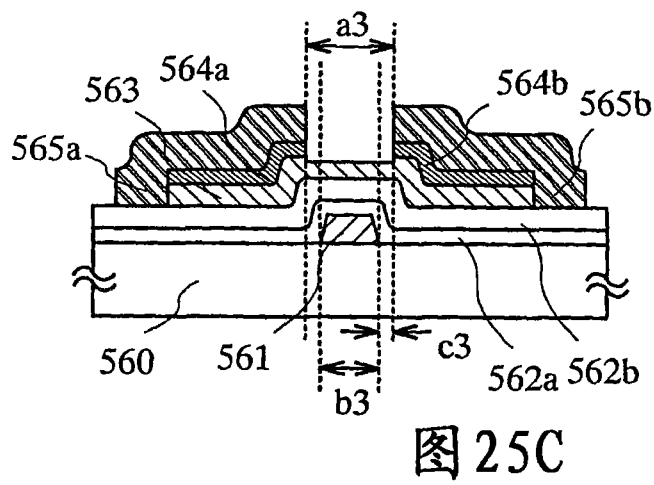
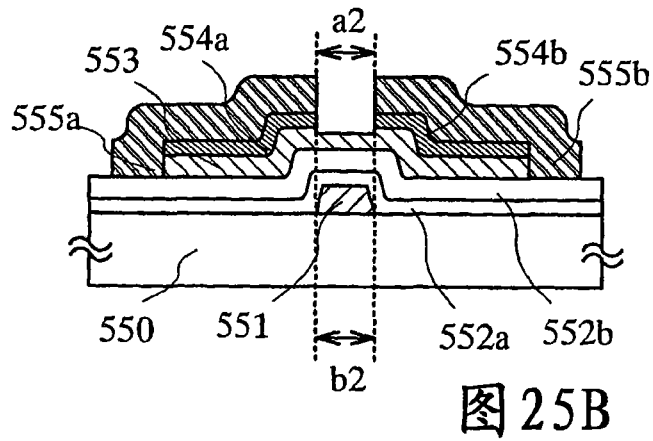
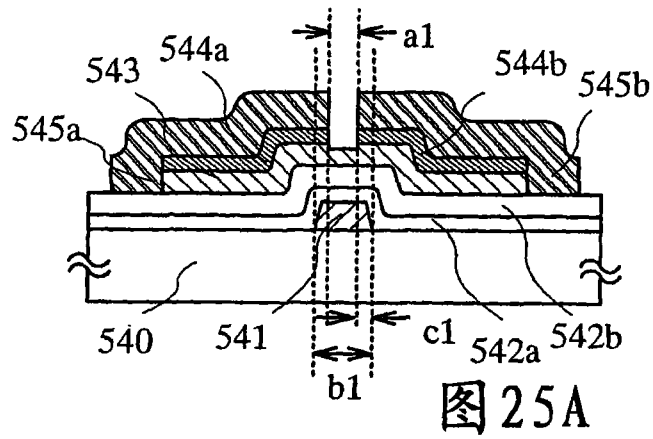


图24



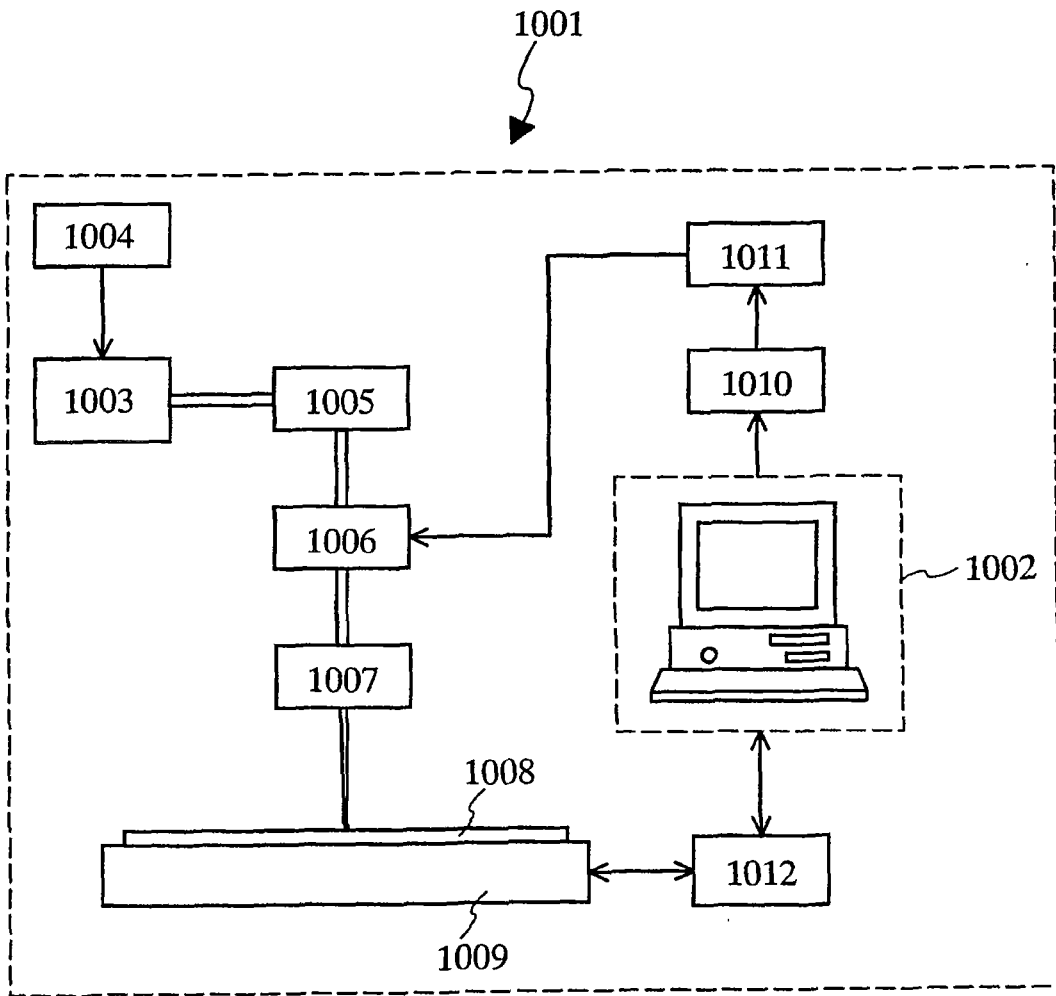


图 26

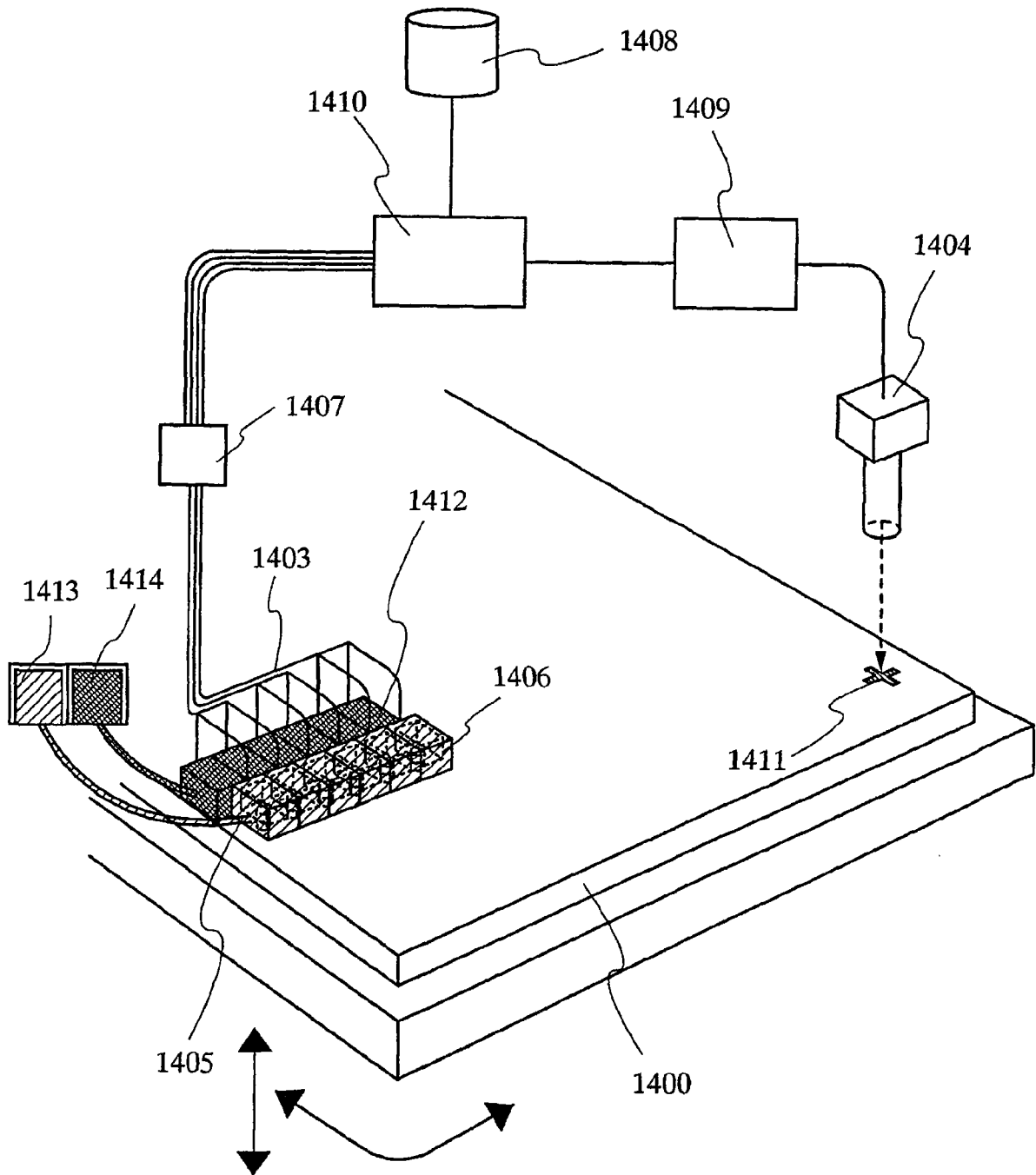


图 27

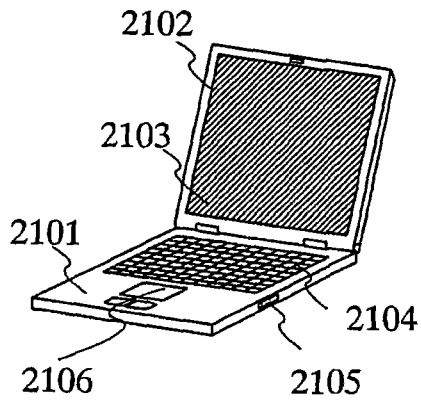


图 28A

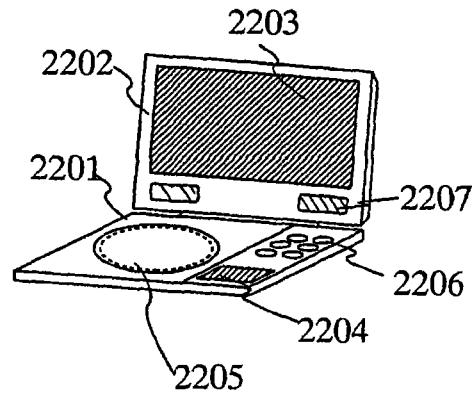


图 28B

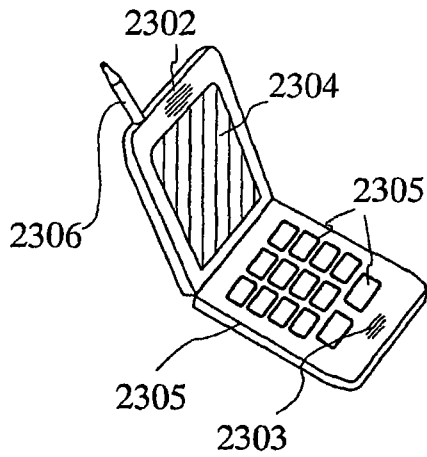


图 28C

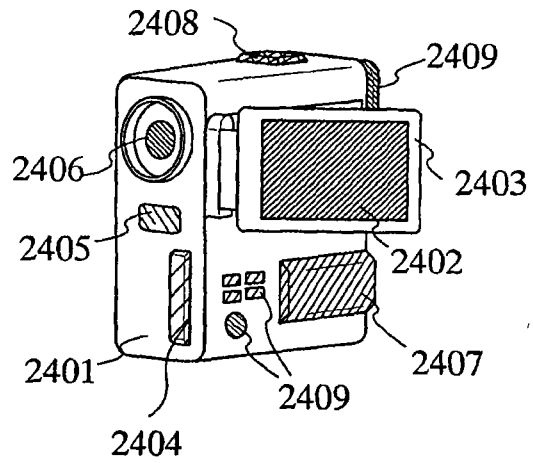


图 28D

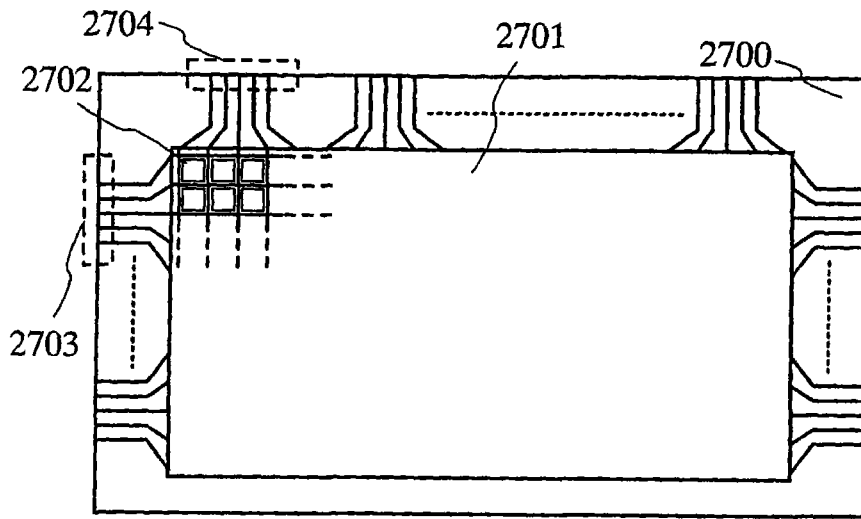


图 29A

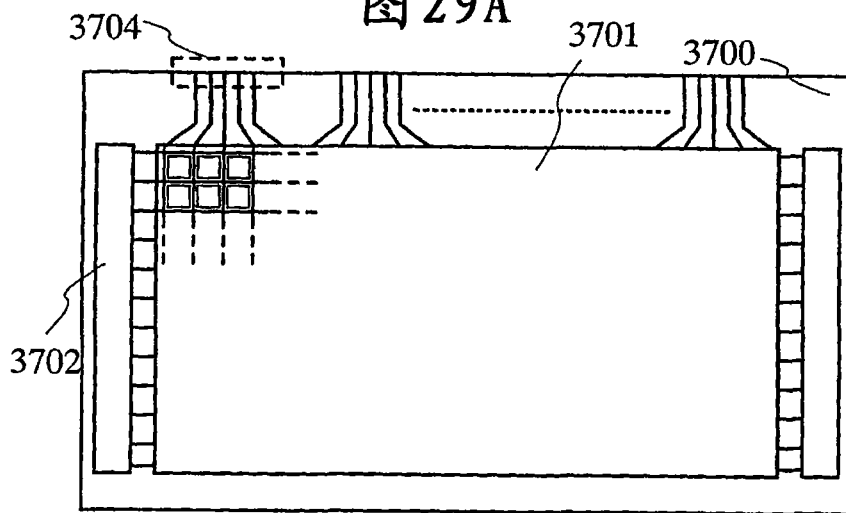


图 29B

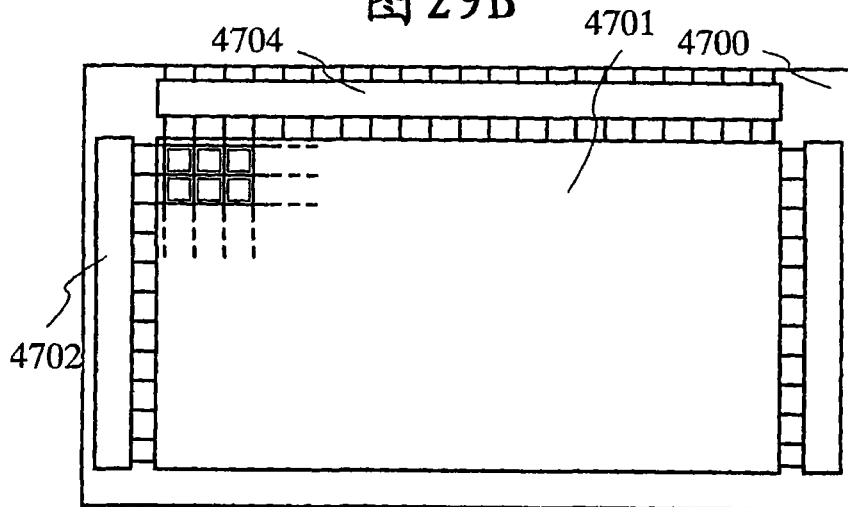


图 29C

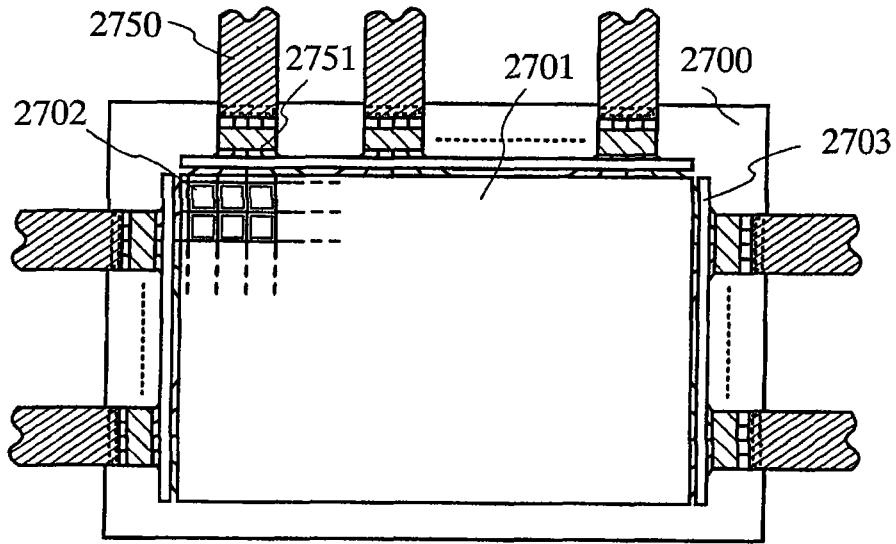


图 30A

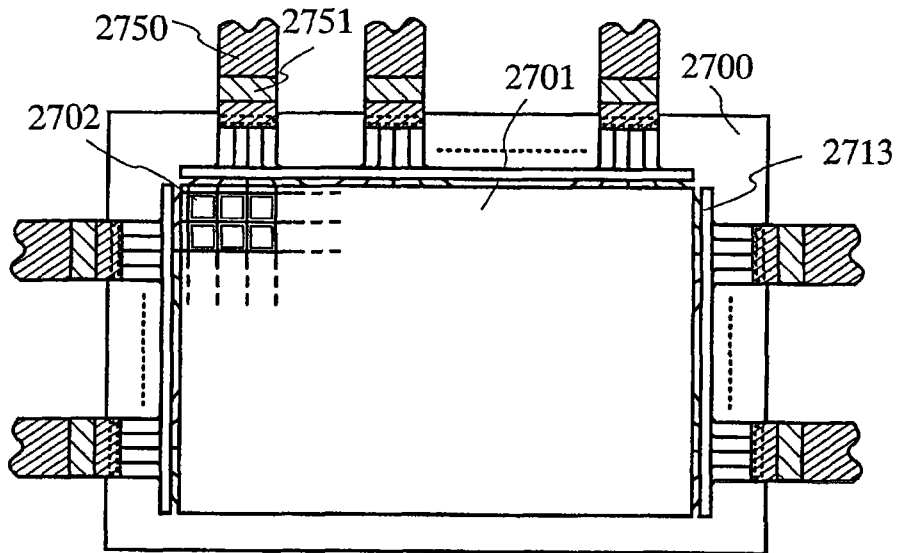


图 30B

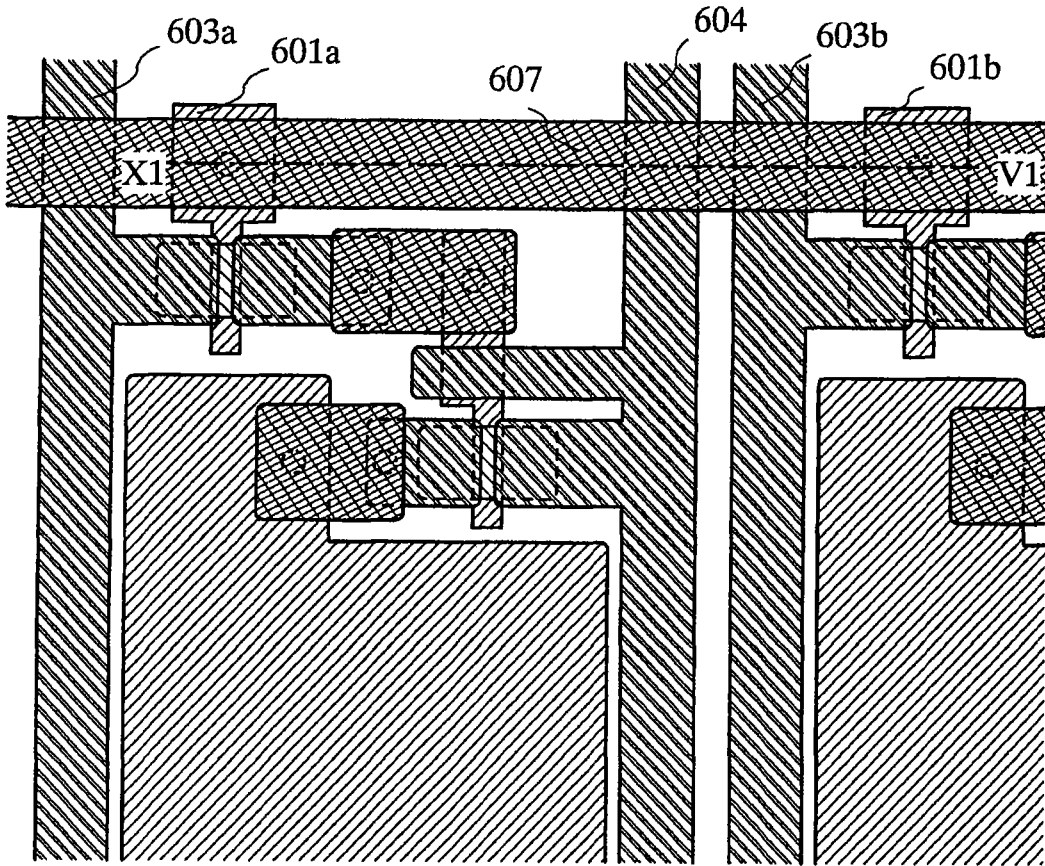


图 31A

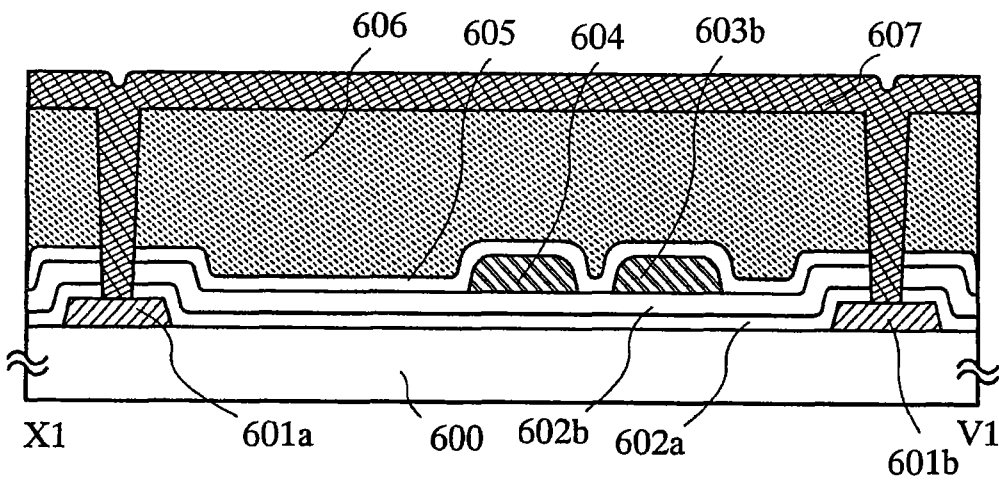


图 31B

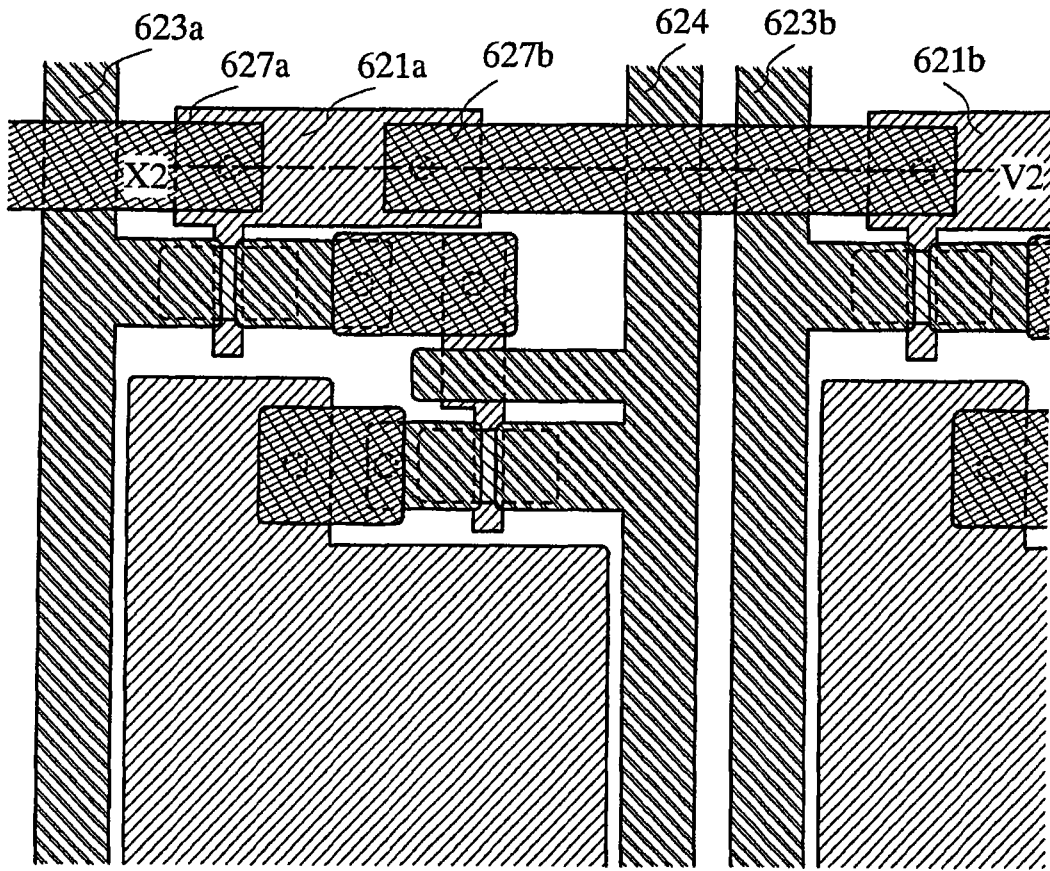


图 32A

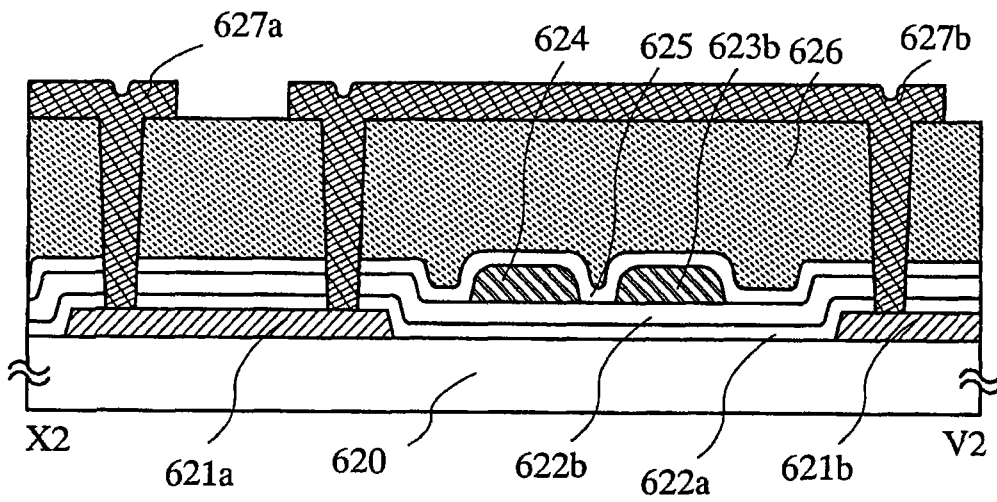


图 32B

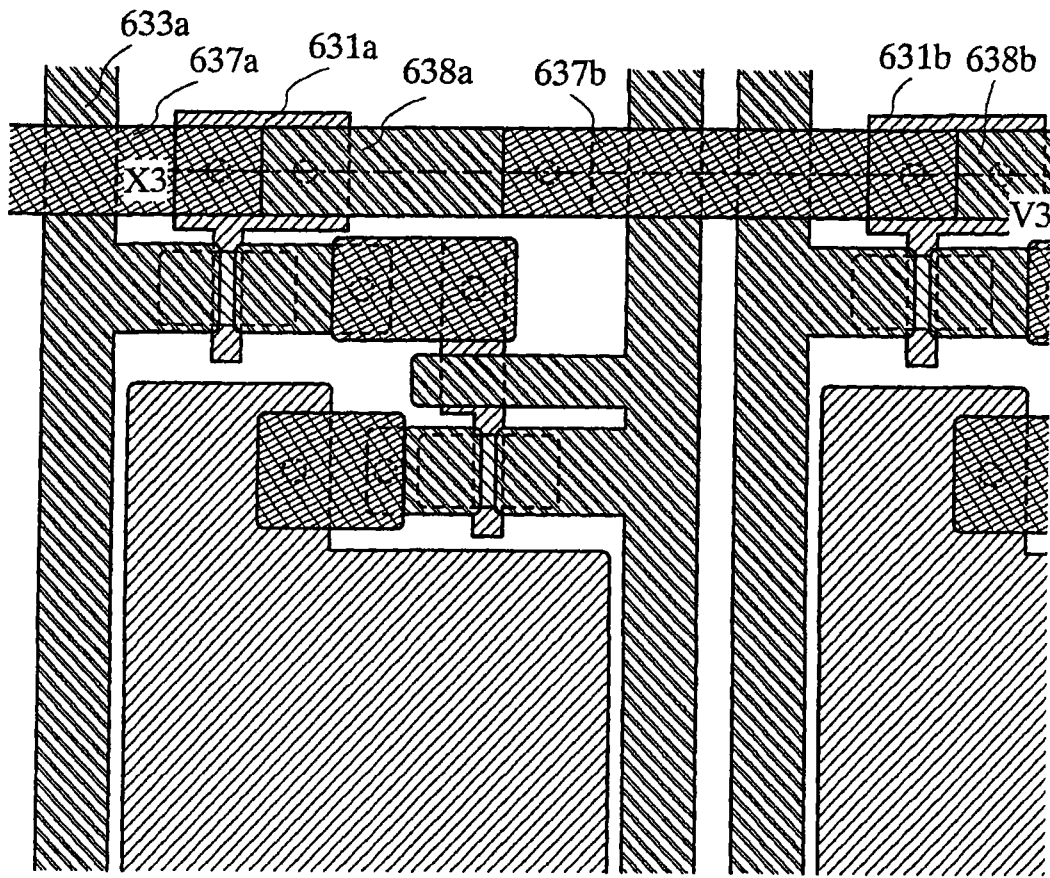


图 33A

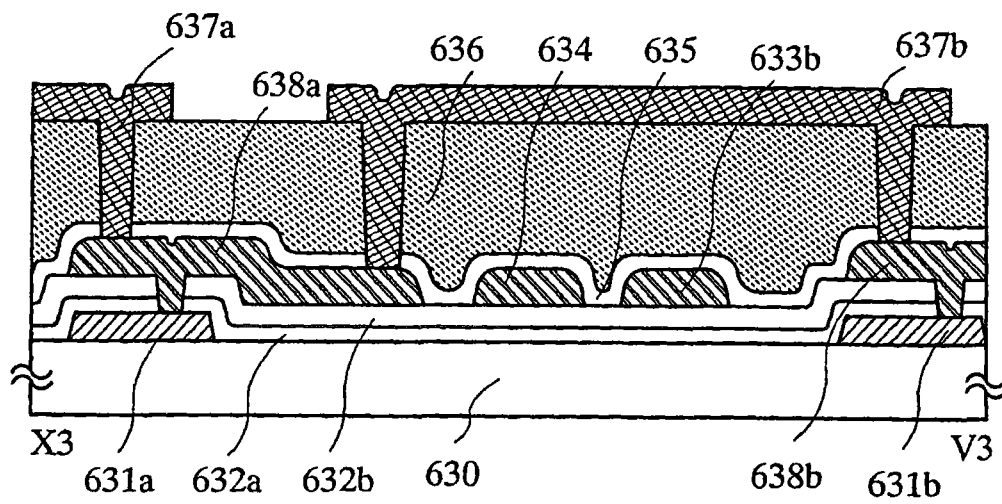


图 33B

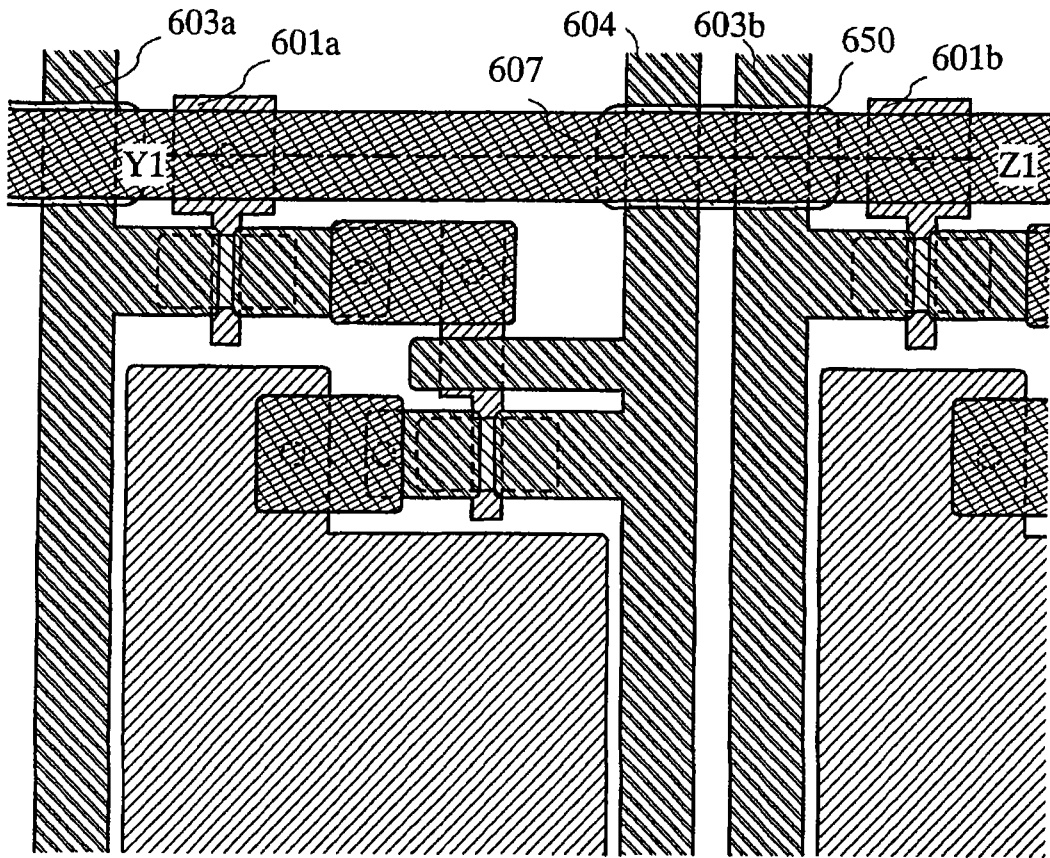


图 34A

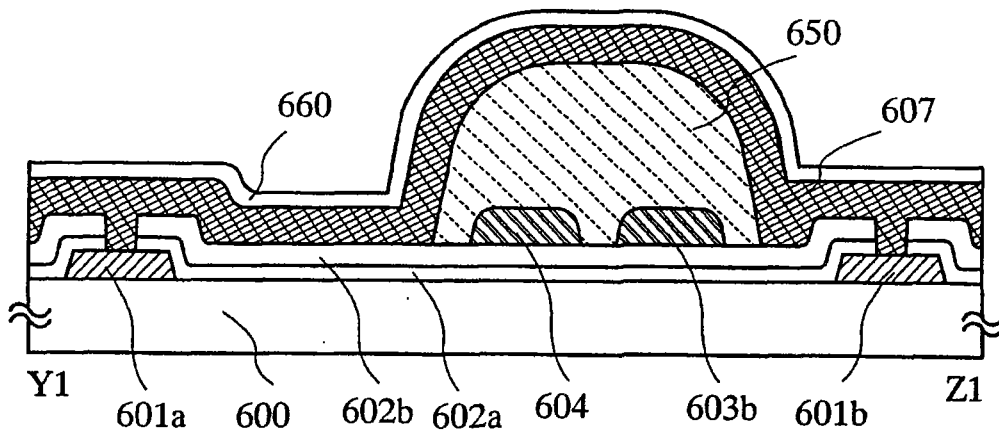


图 34B

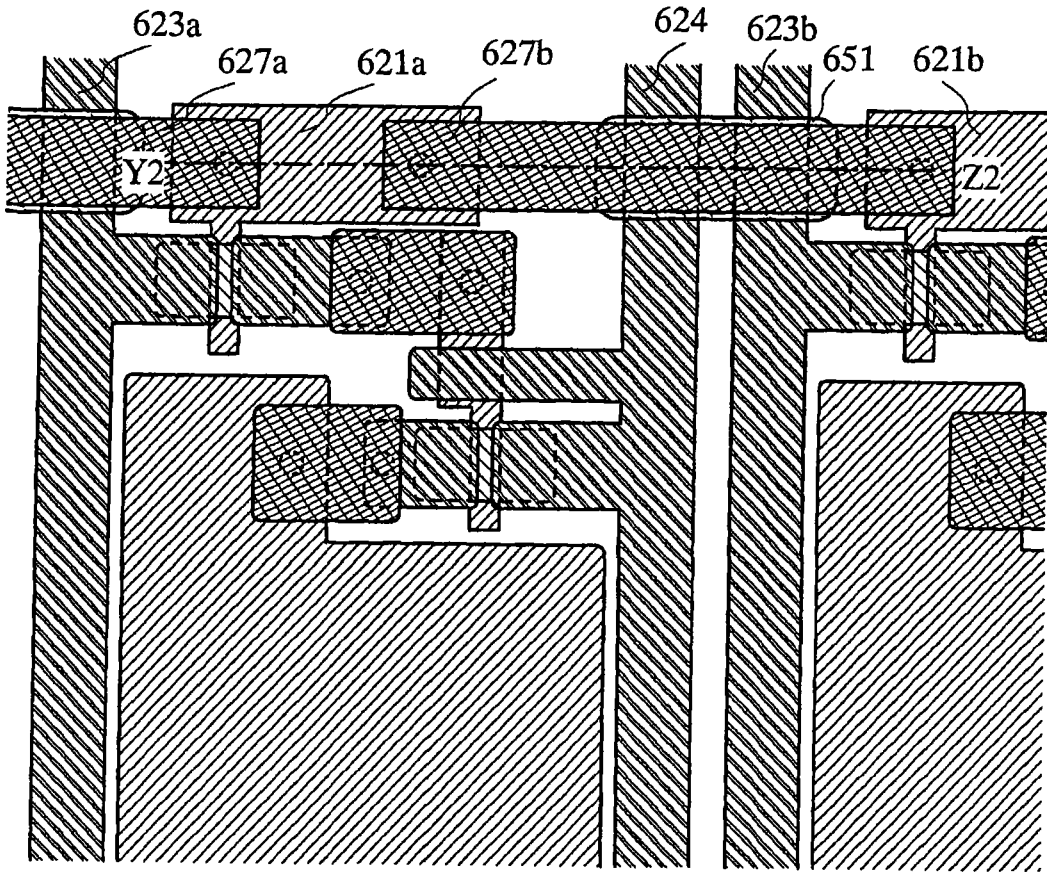


图 35A

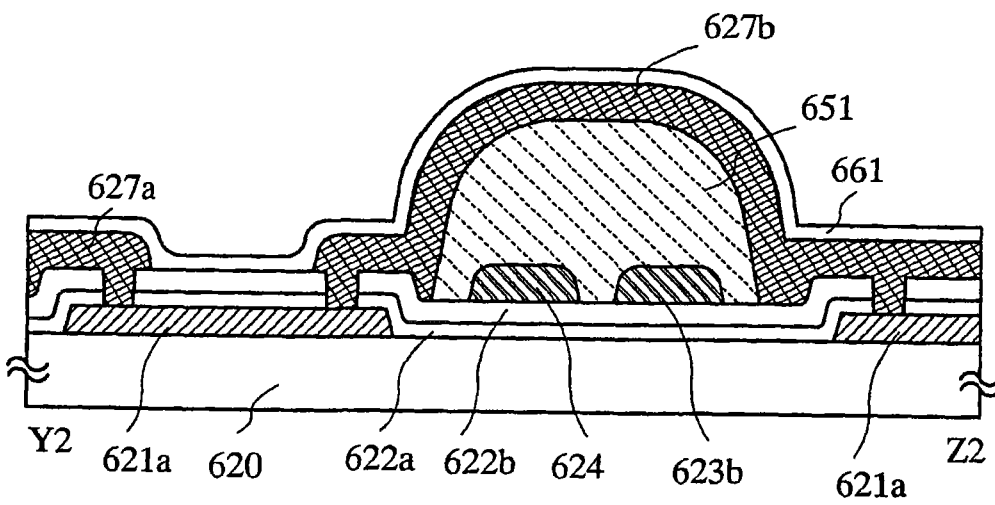


图 35B

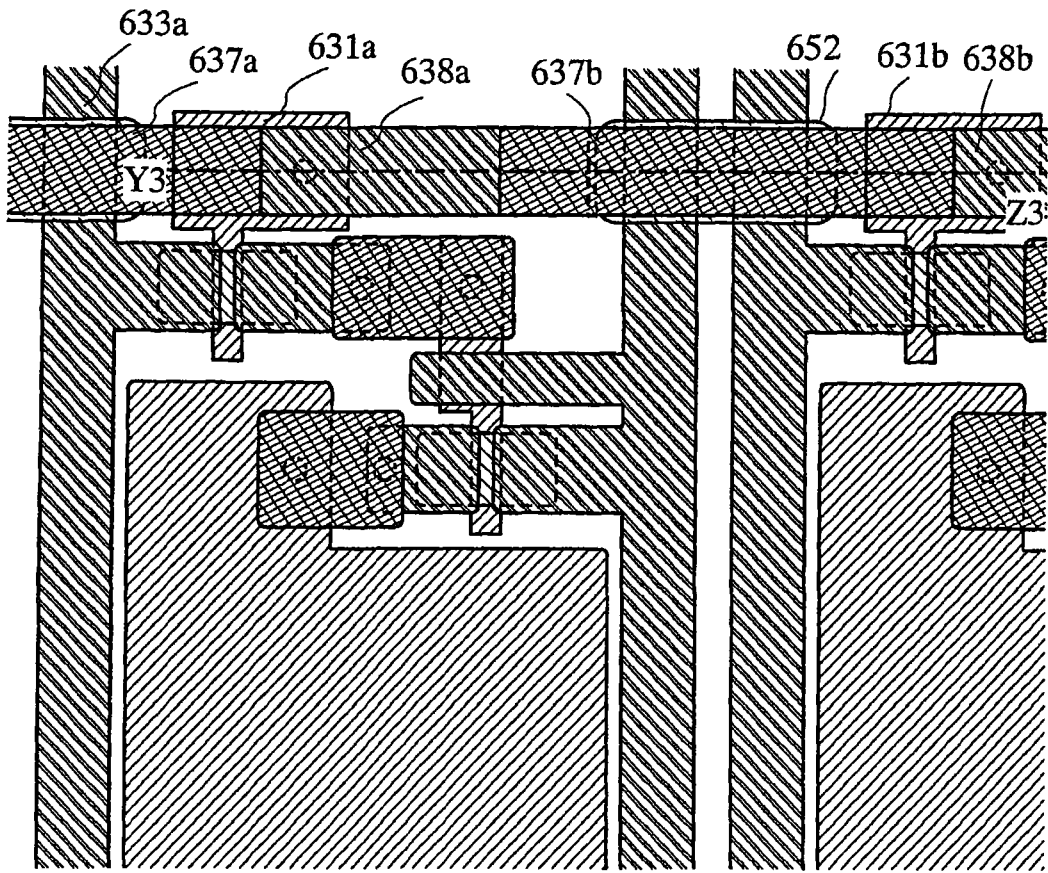


图 36A

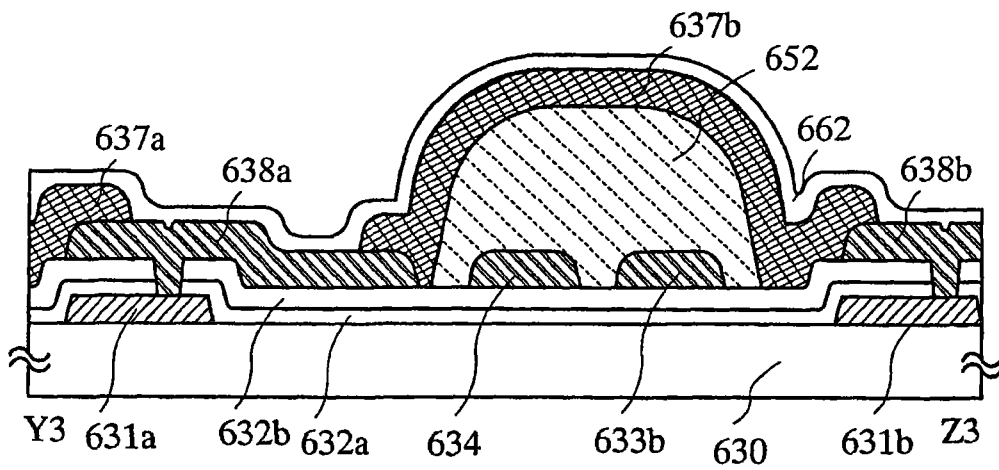


图 36B

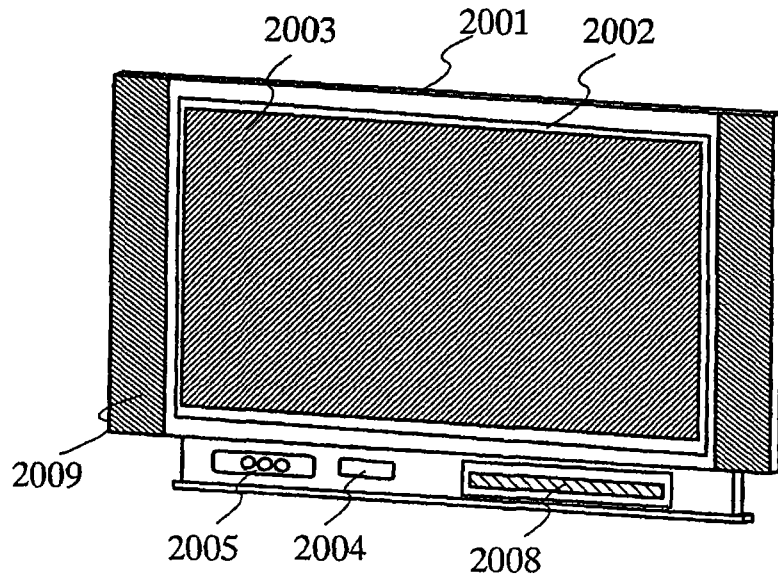


图 37A

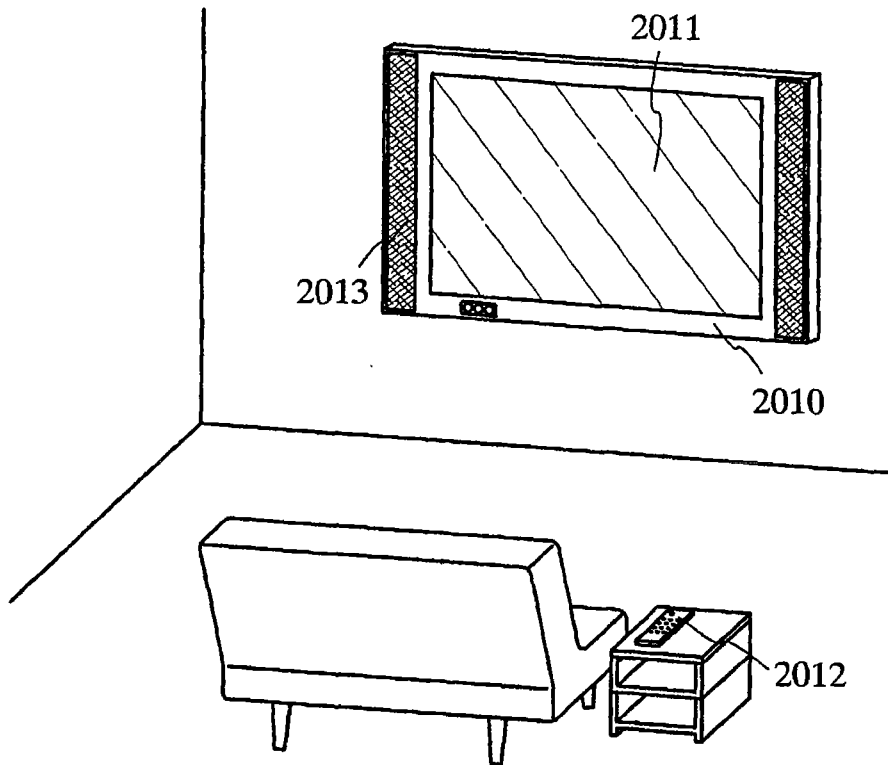
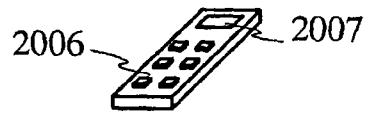


图 37B

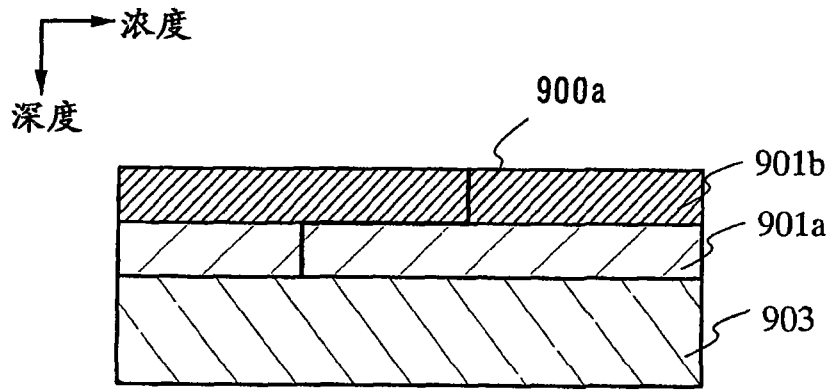


图 38A

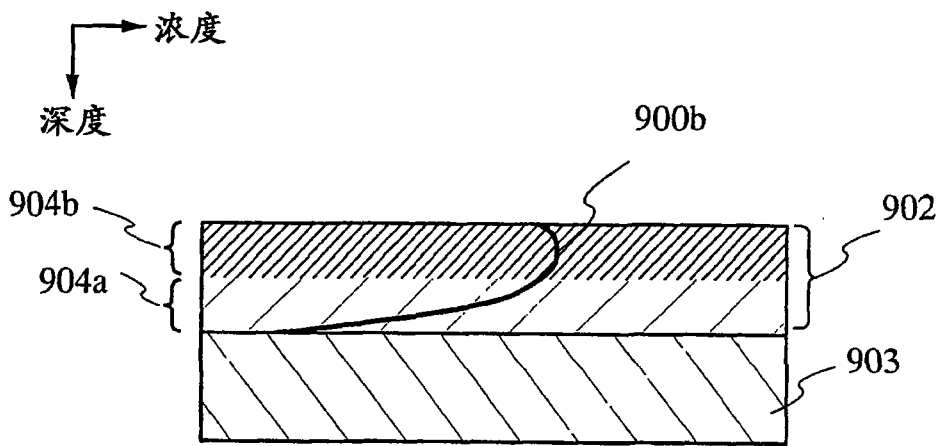


图 38B

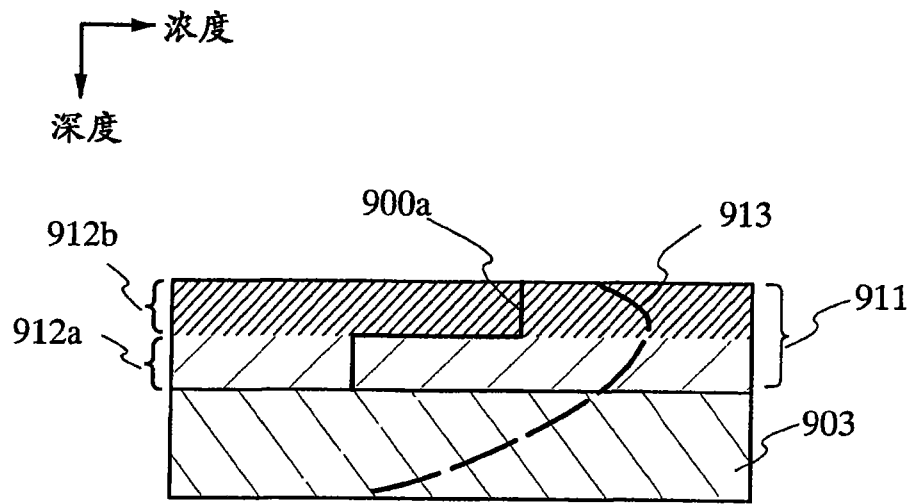


图 39A

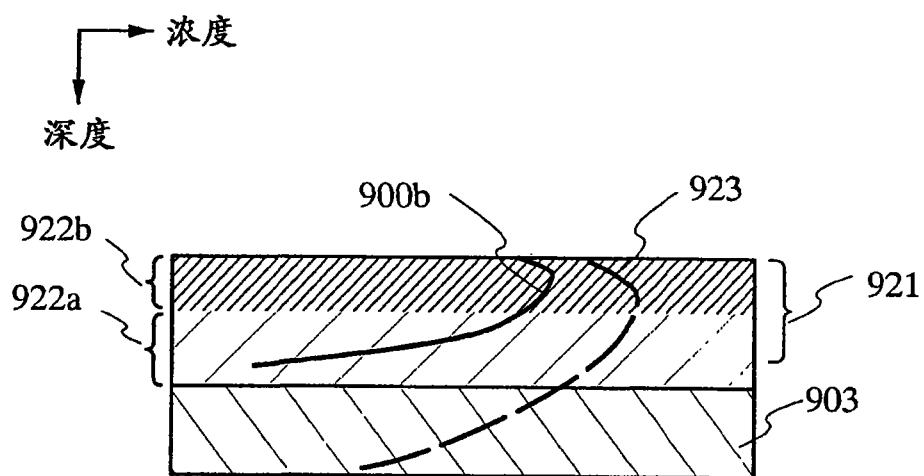


图 39B

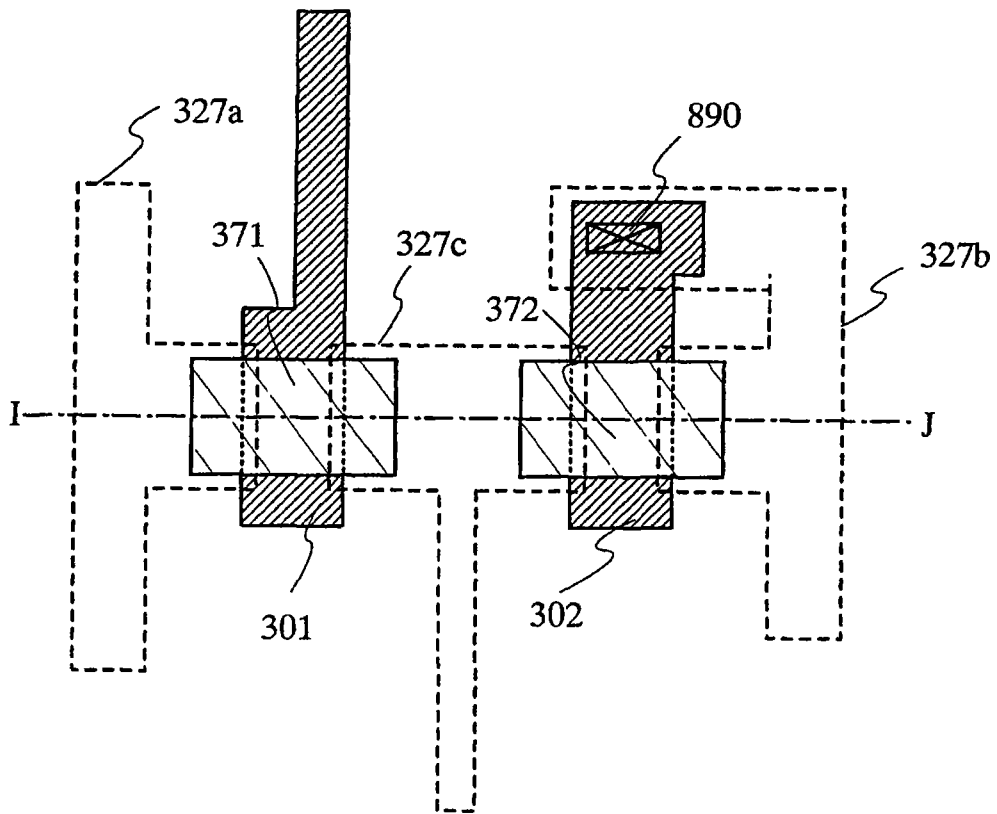


图 40

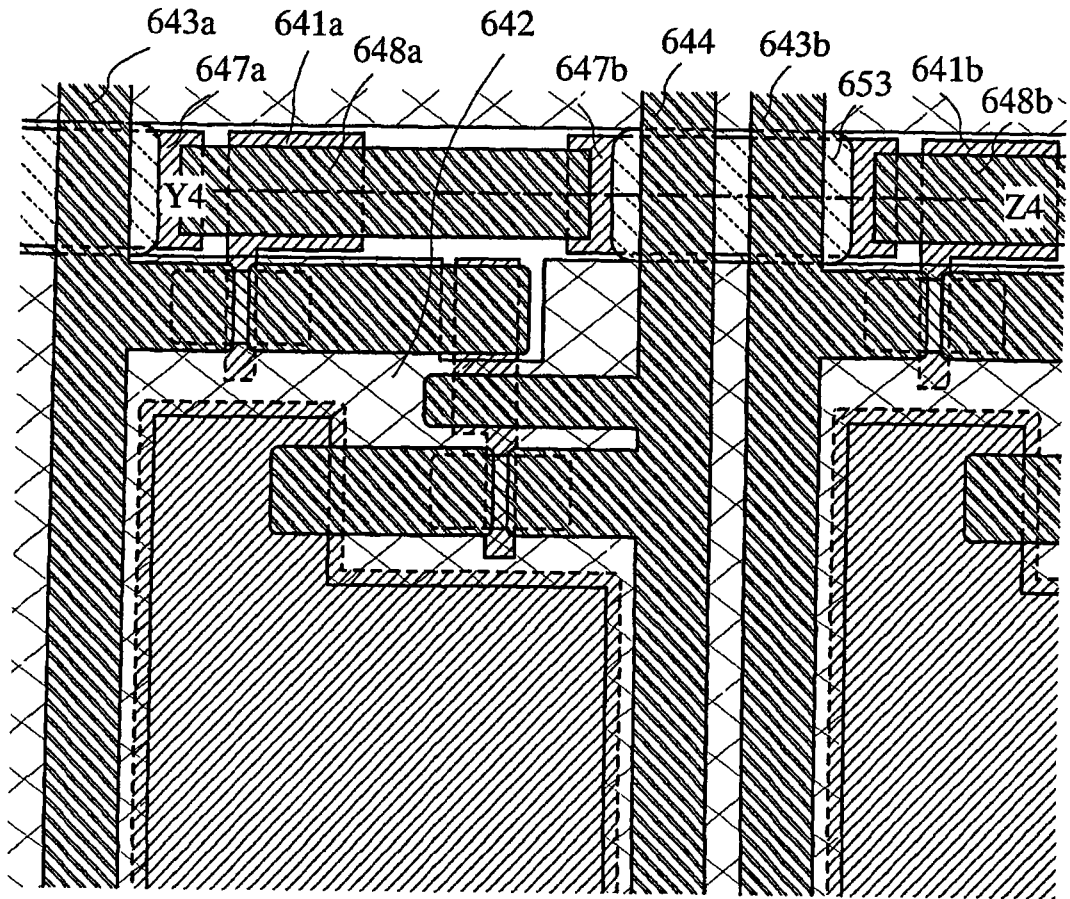


图 41A

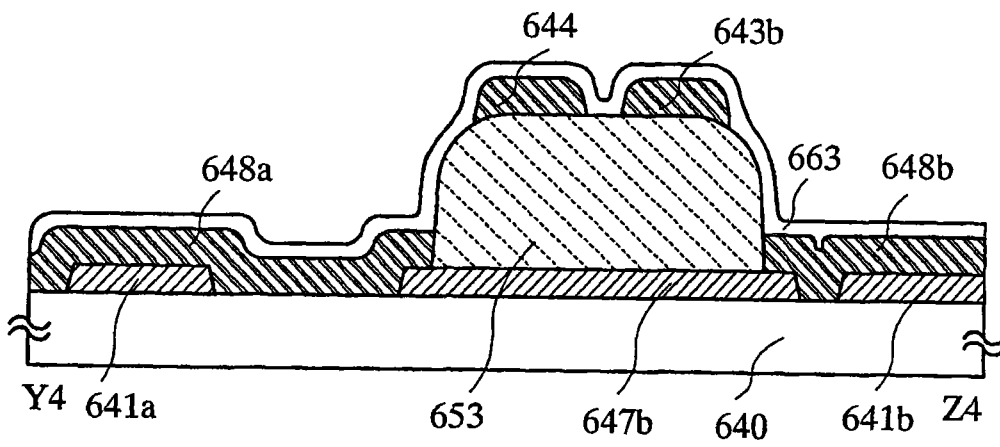
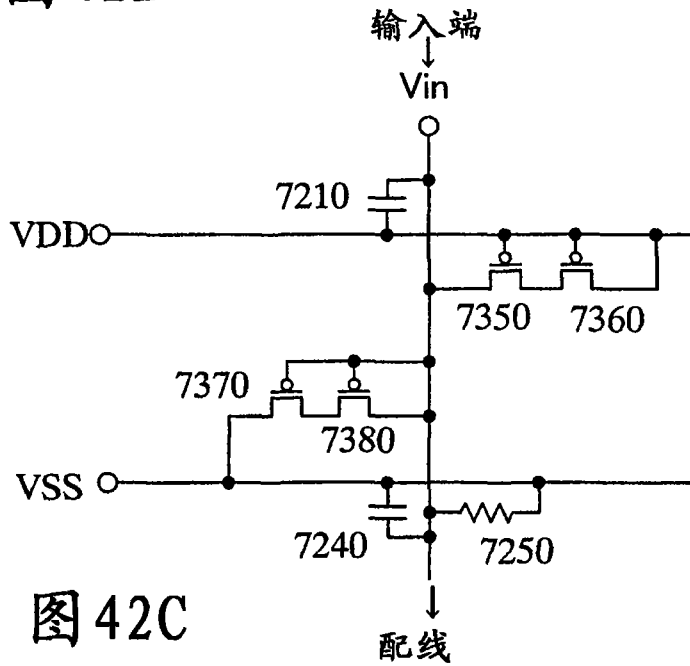
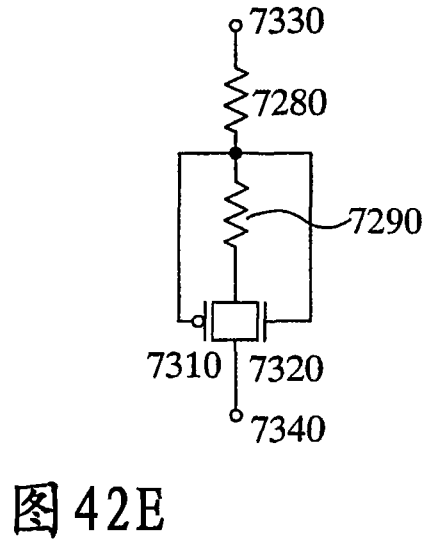
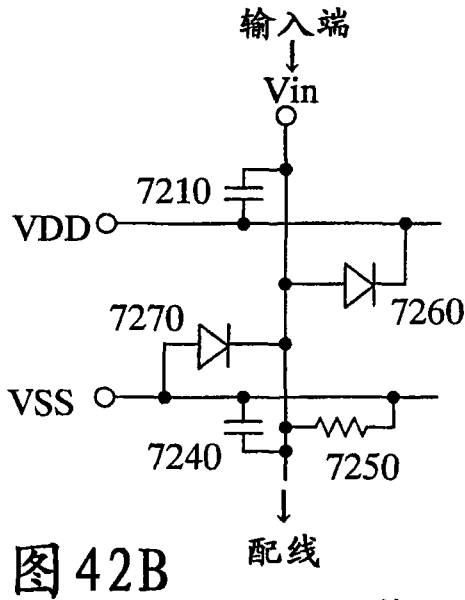
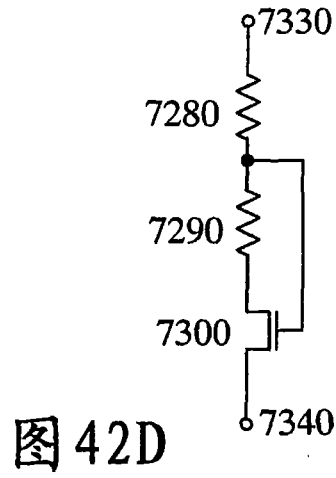
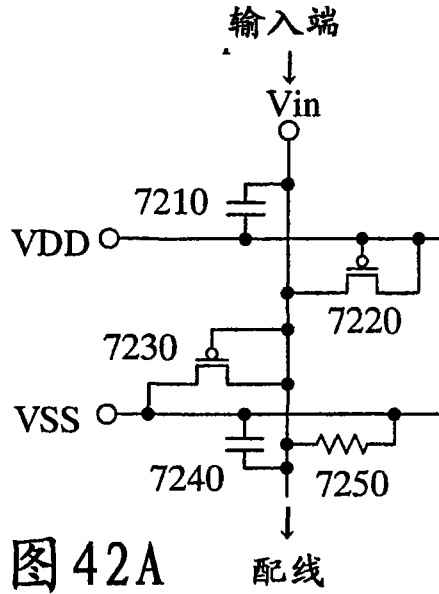


图 41B



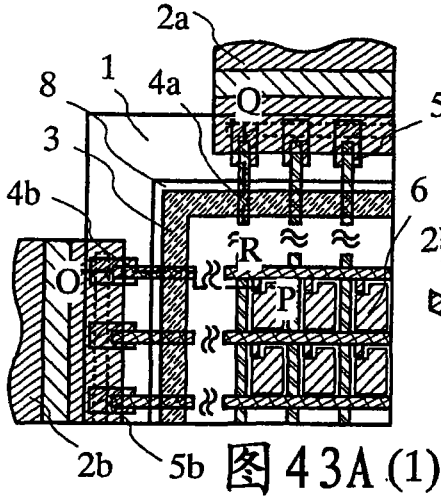


图 43A(1)

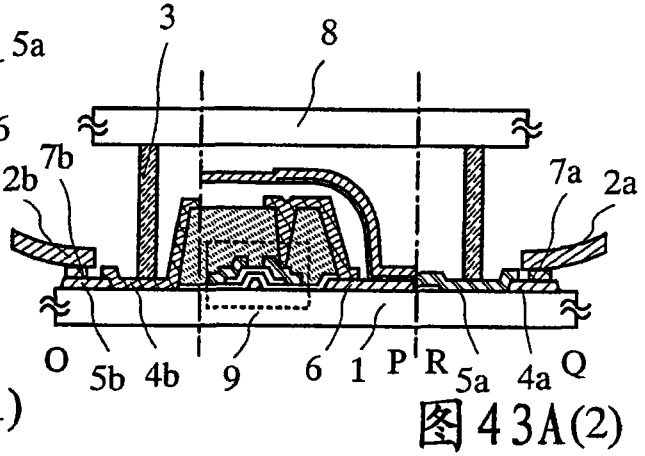


图 43A(2)

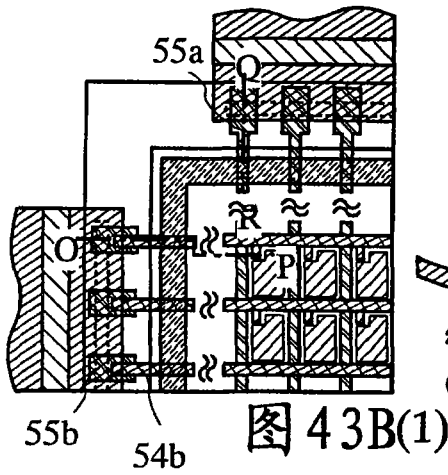


图 43B(1)

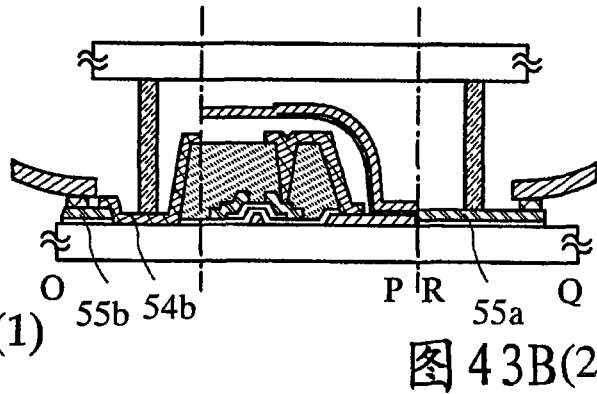


图 43B(2)

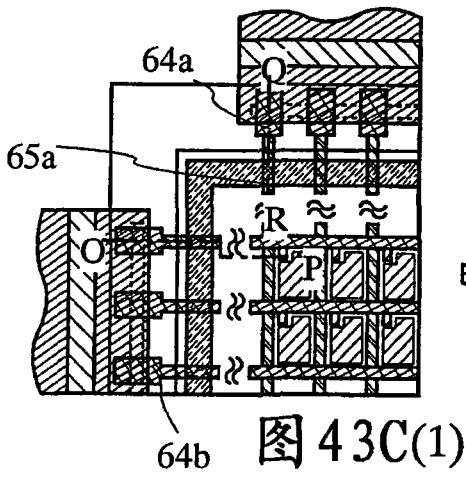


图 43C(1)

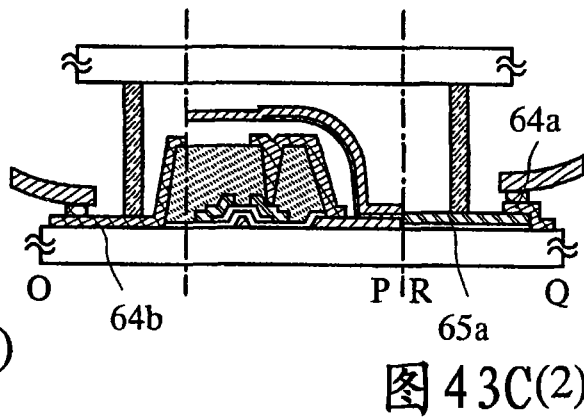


图 43C(2)

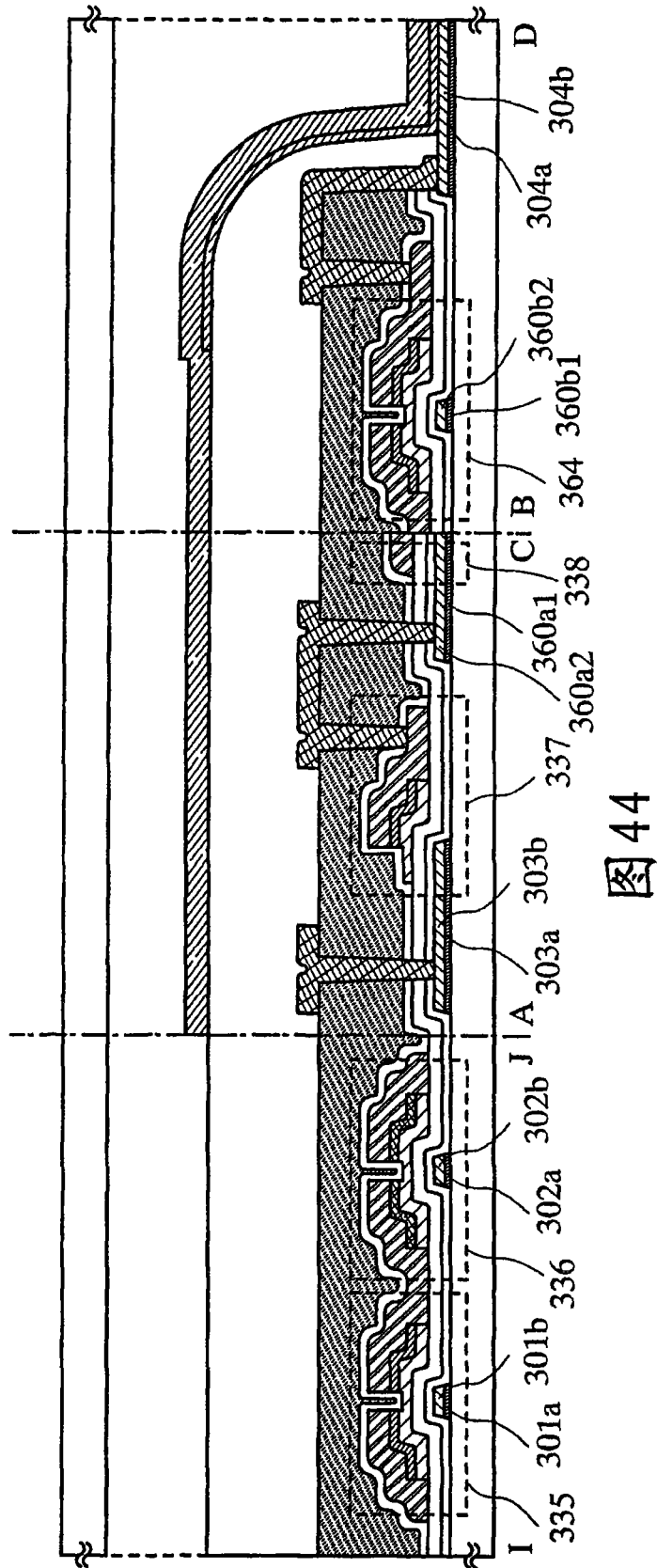


图 44

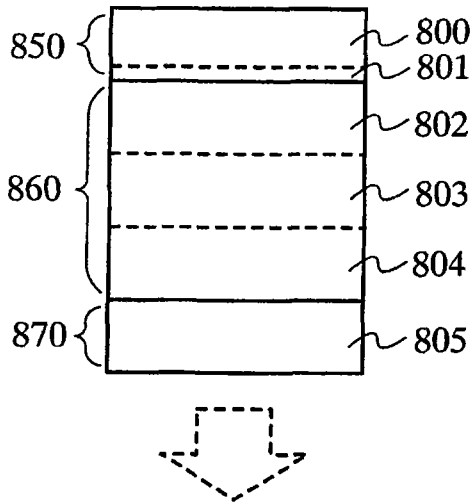


图 45A

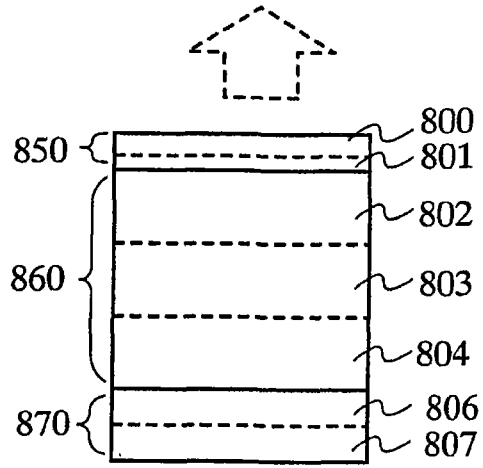


图 45B

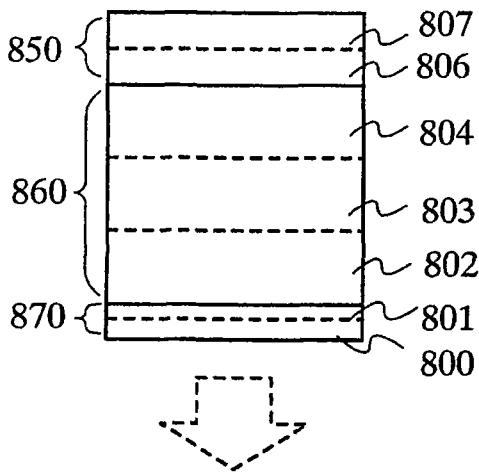


图 45C

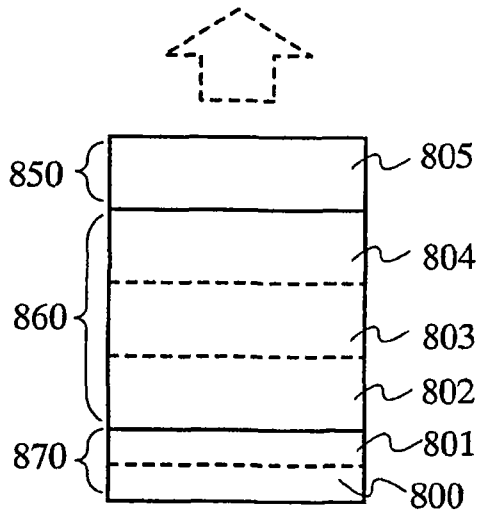


图 45D

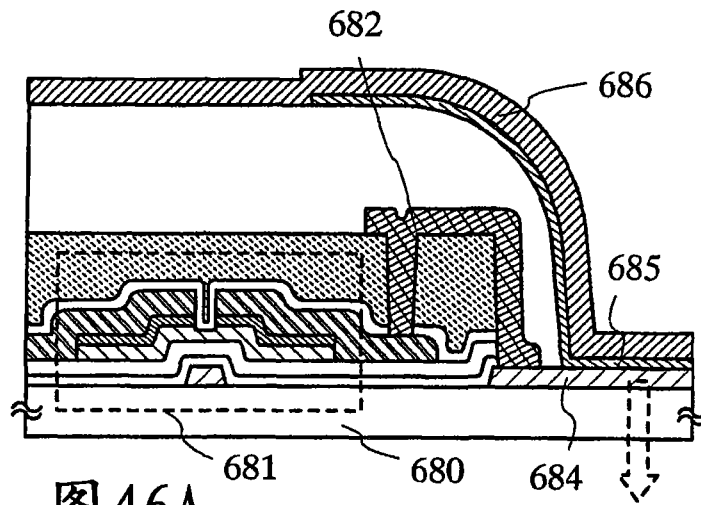


图 46A

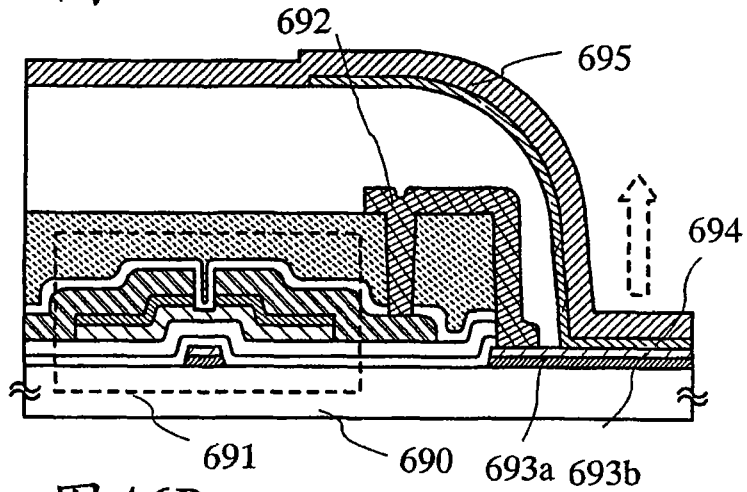


图 46B

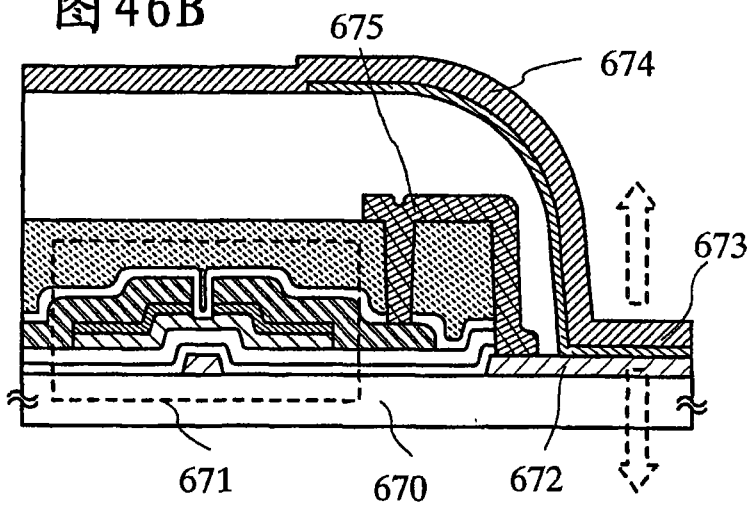


图 46C

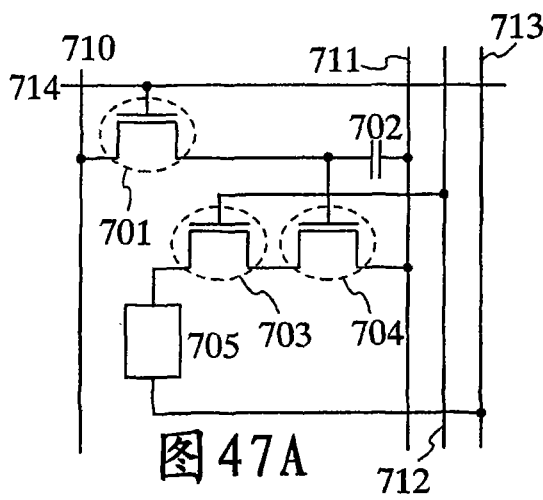


图 47A

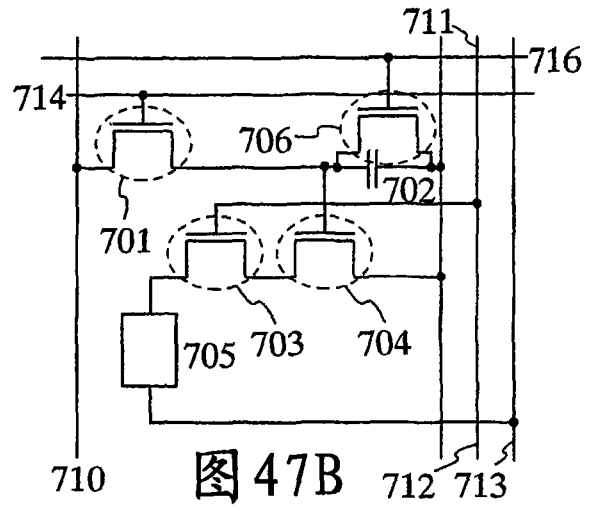


图 47B

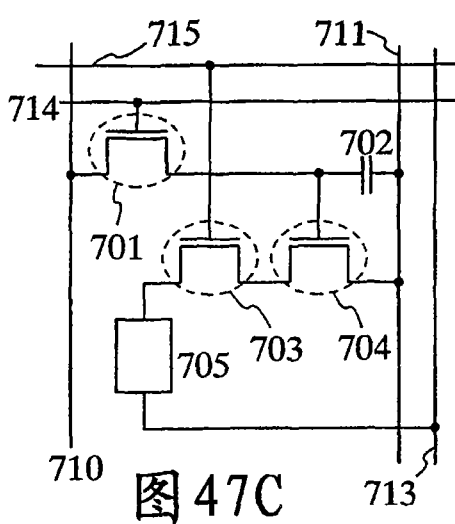


图 47C

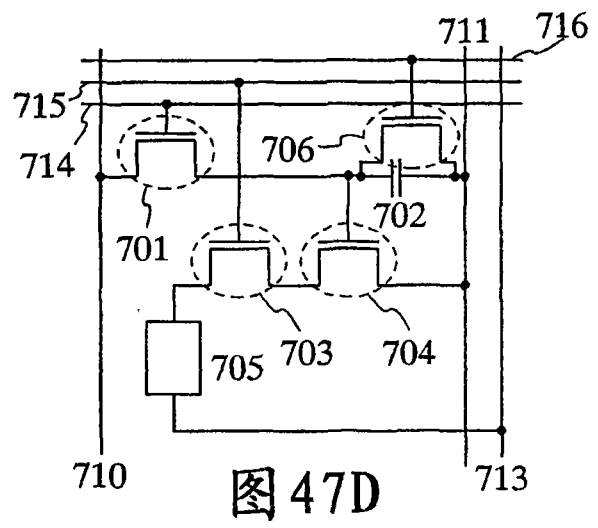


图 47D

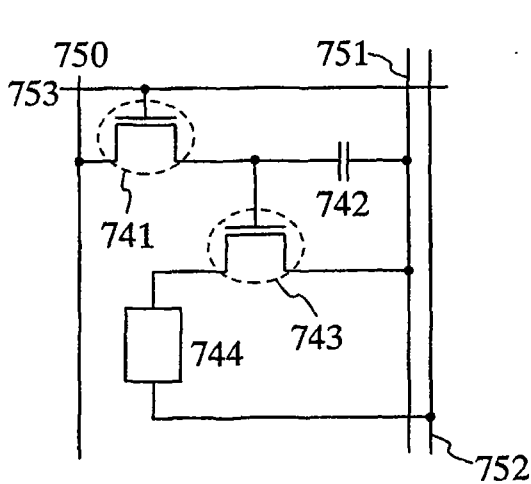


图 47E

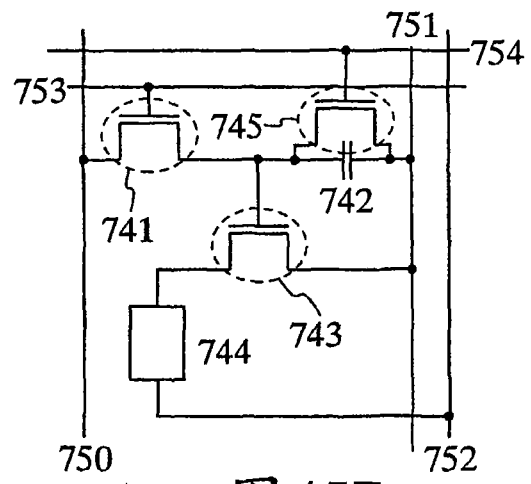


图 47F

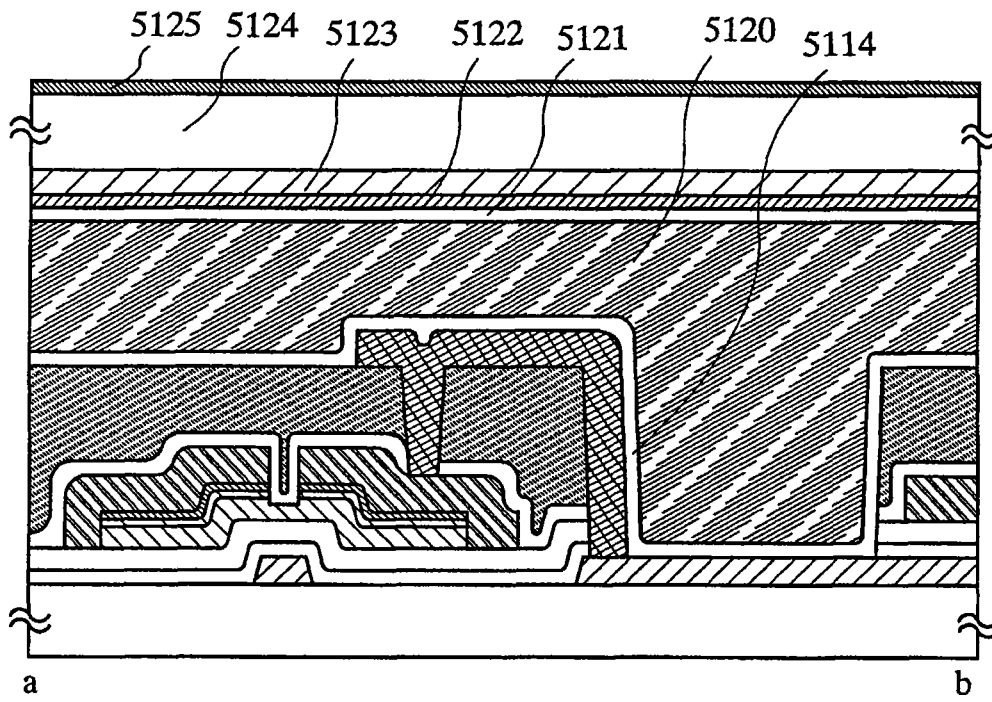


图 48

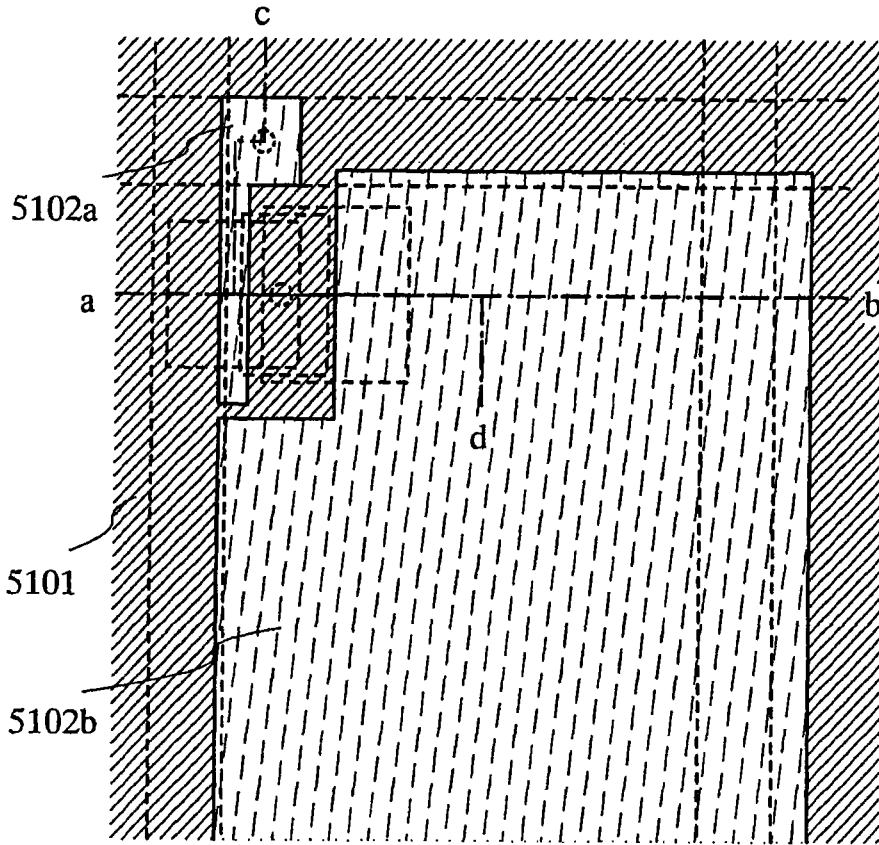


图 49A

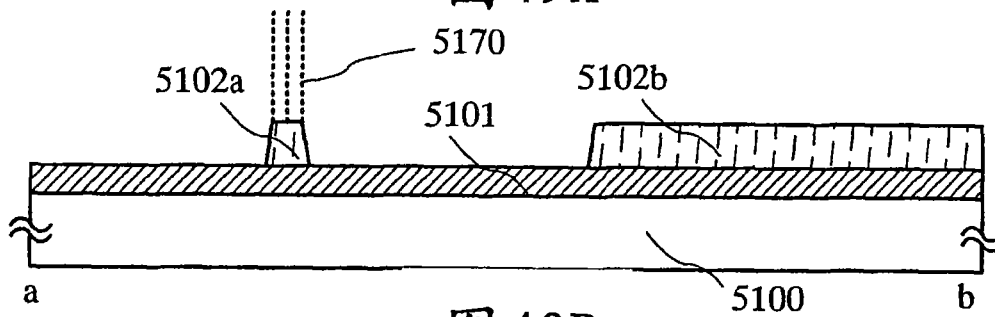


图 49B

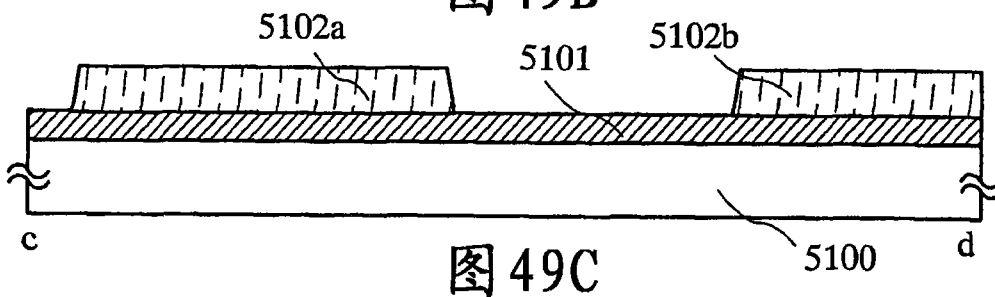


图 49C

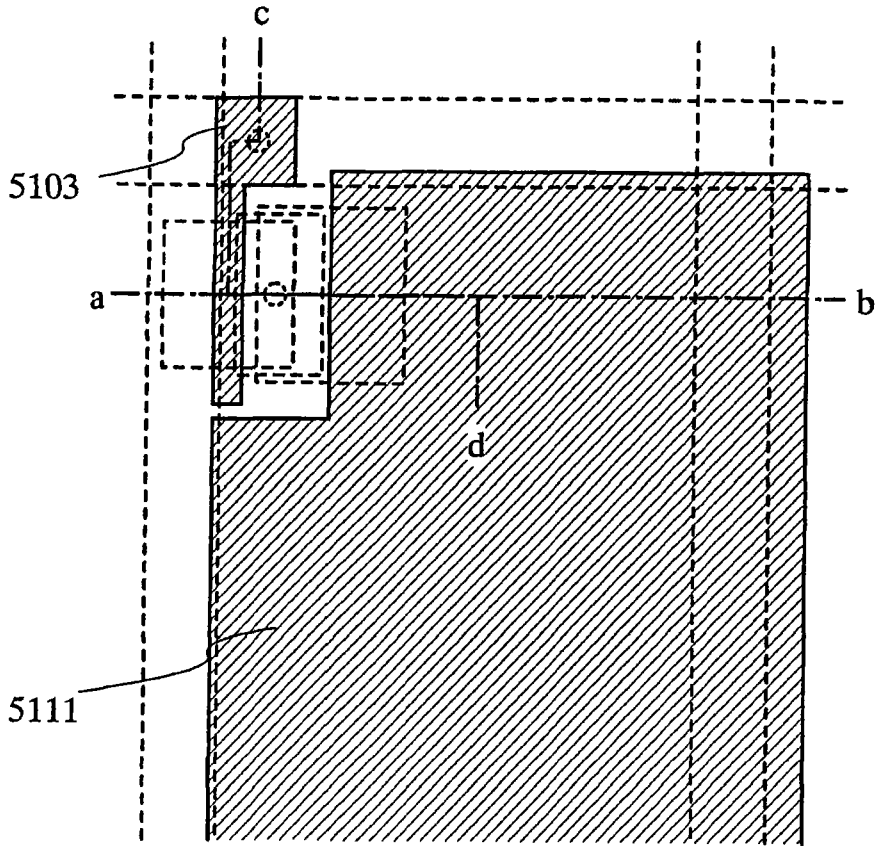


图 50A

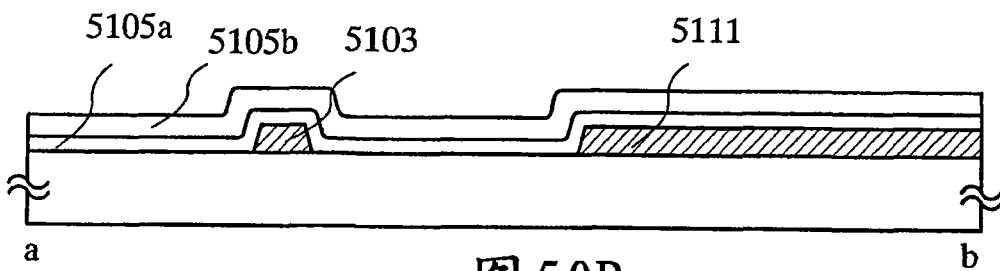


图 50B

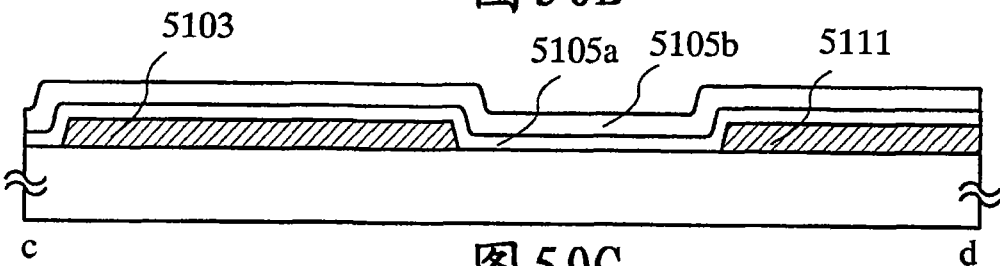


图 50C

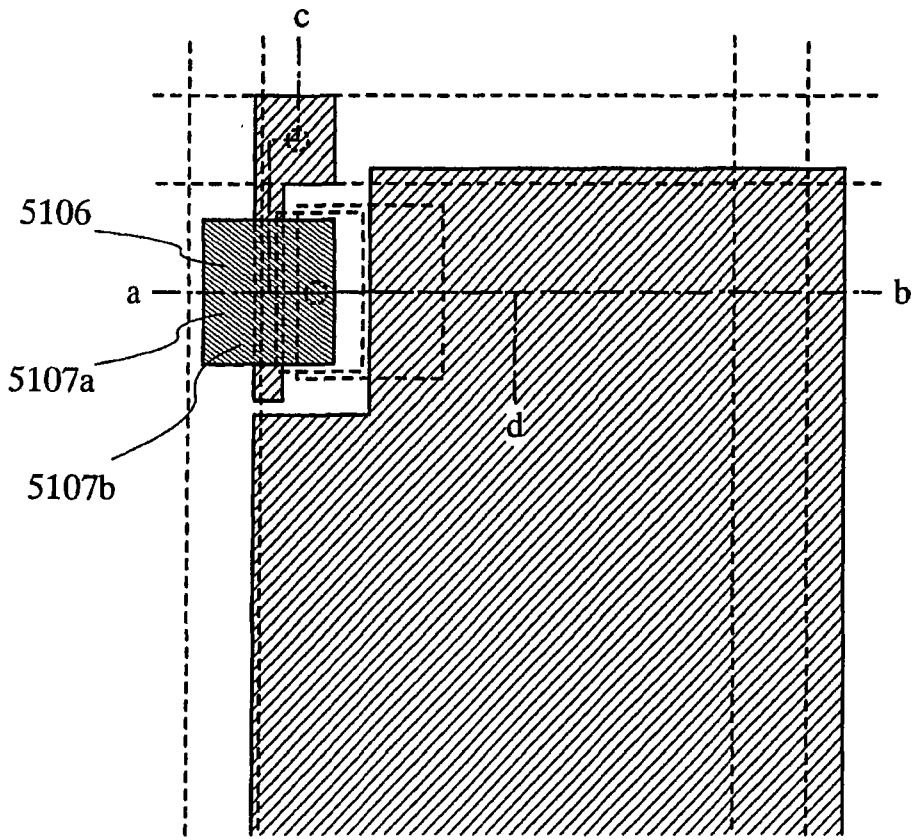


图 51A

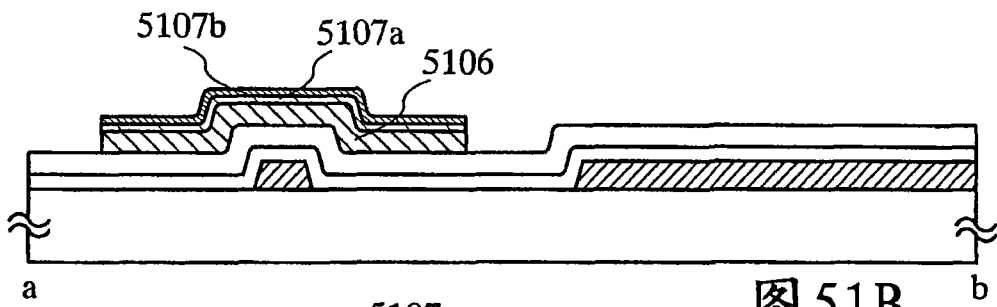


图 51B

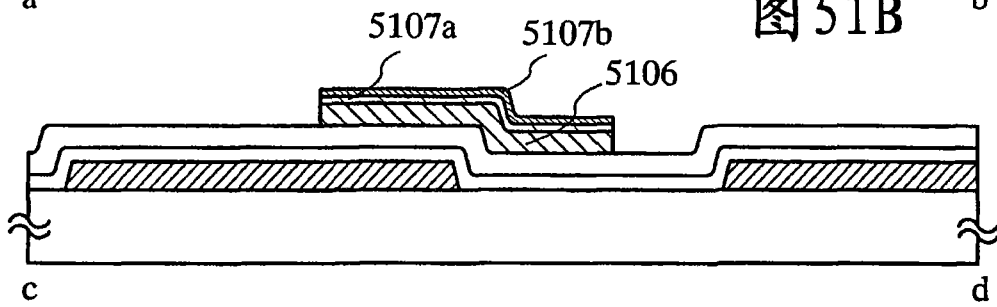


图 51C

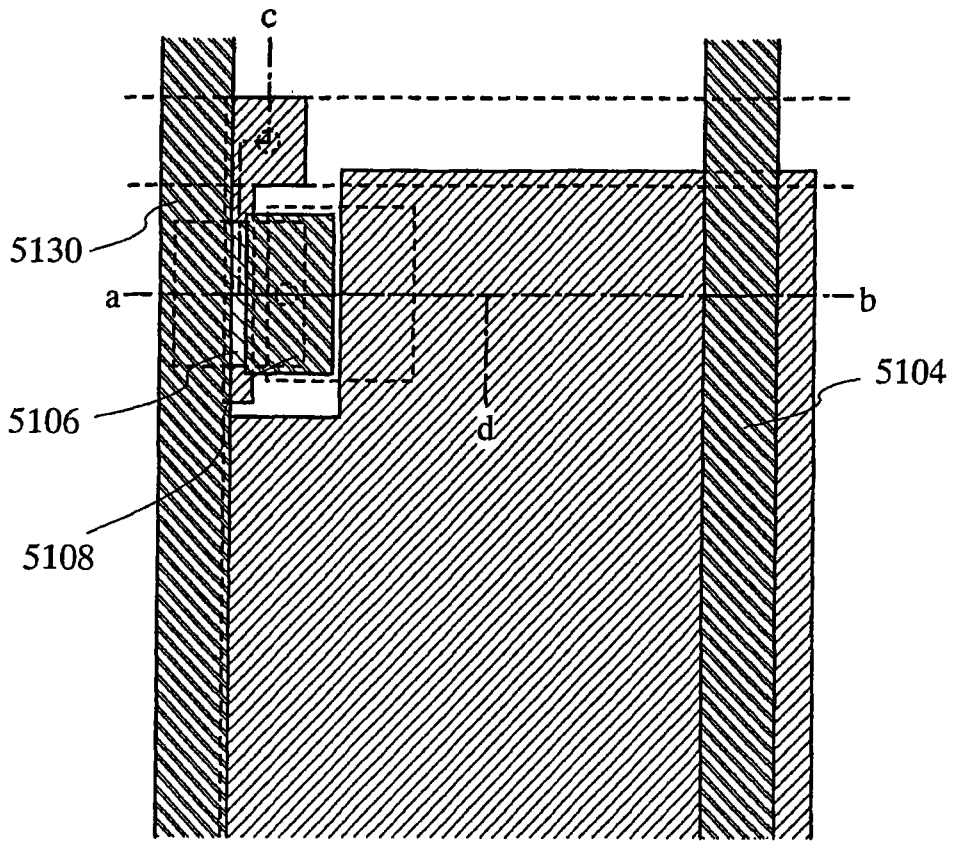


图 52A

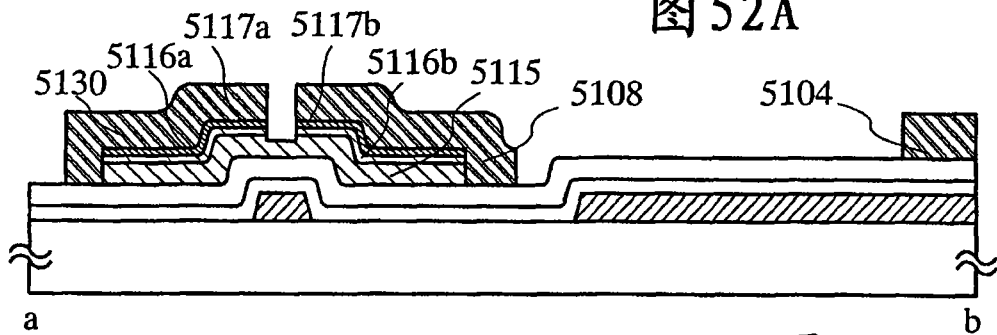


图 52B

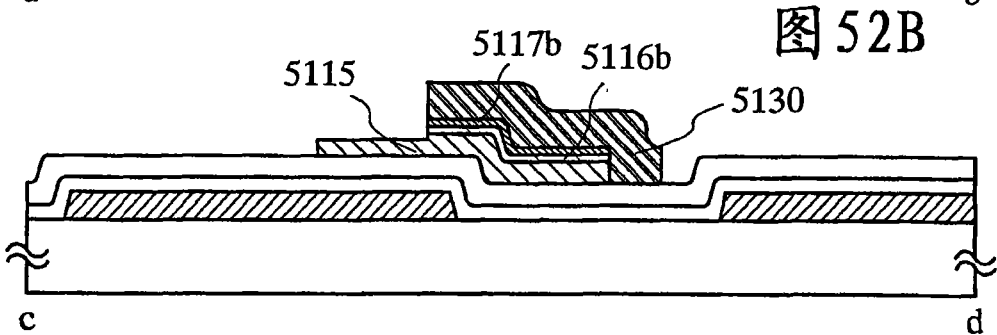


图 52C

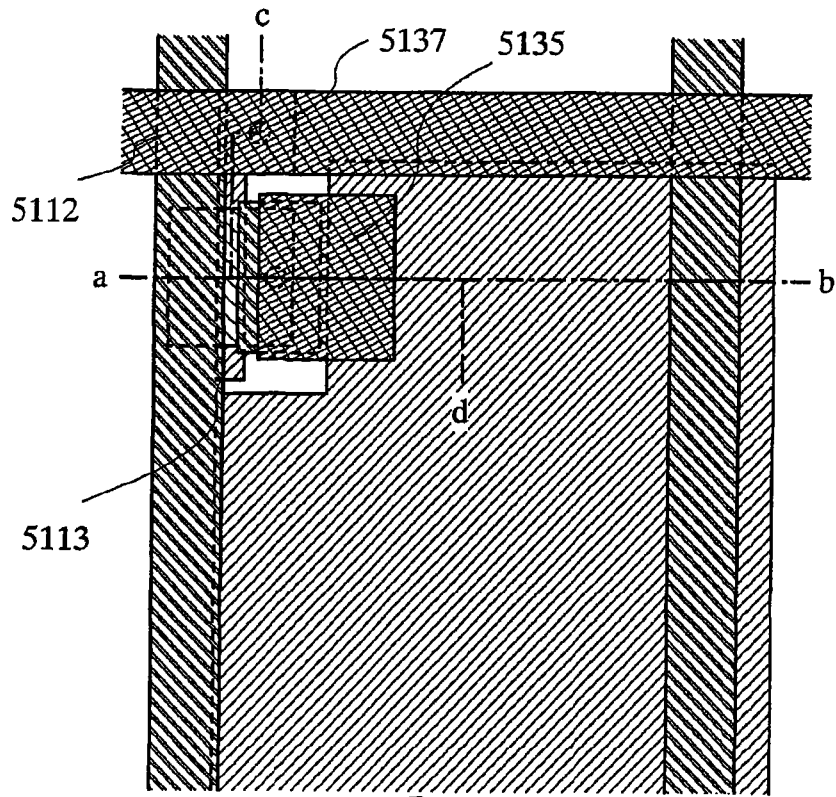


图 53A

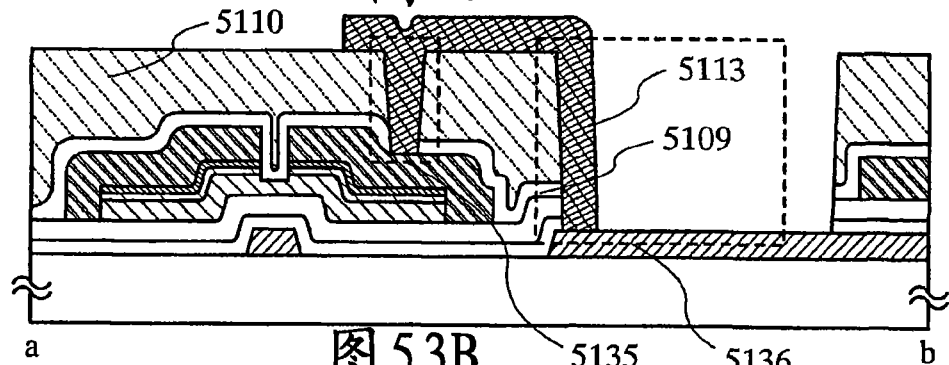


图 53B

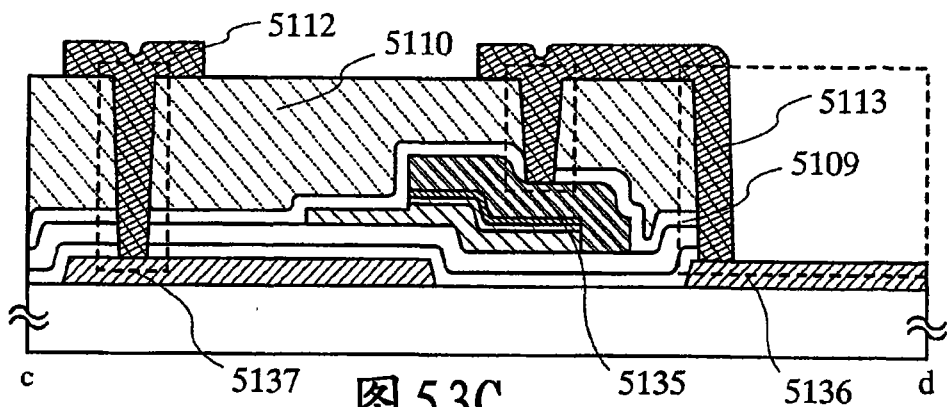
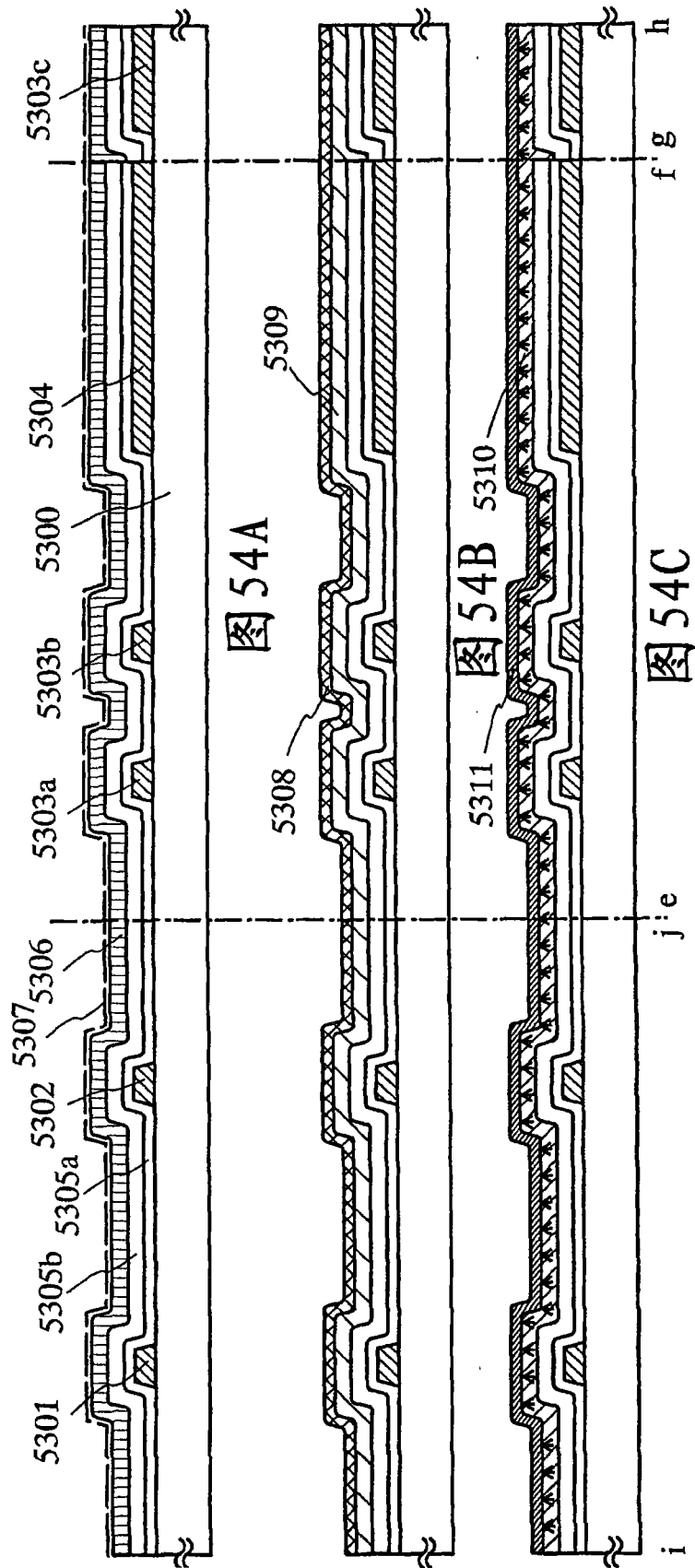
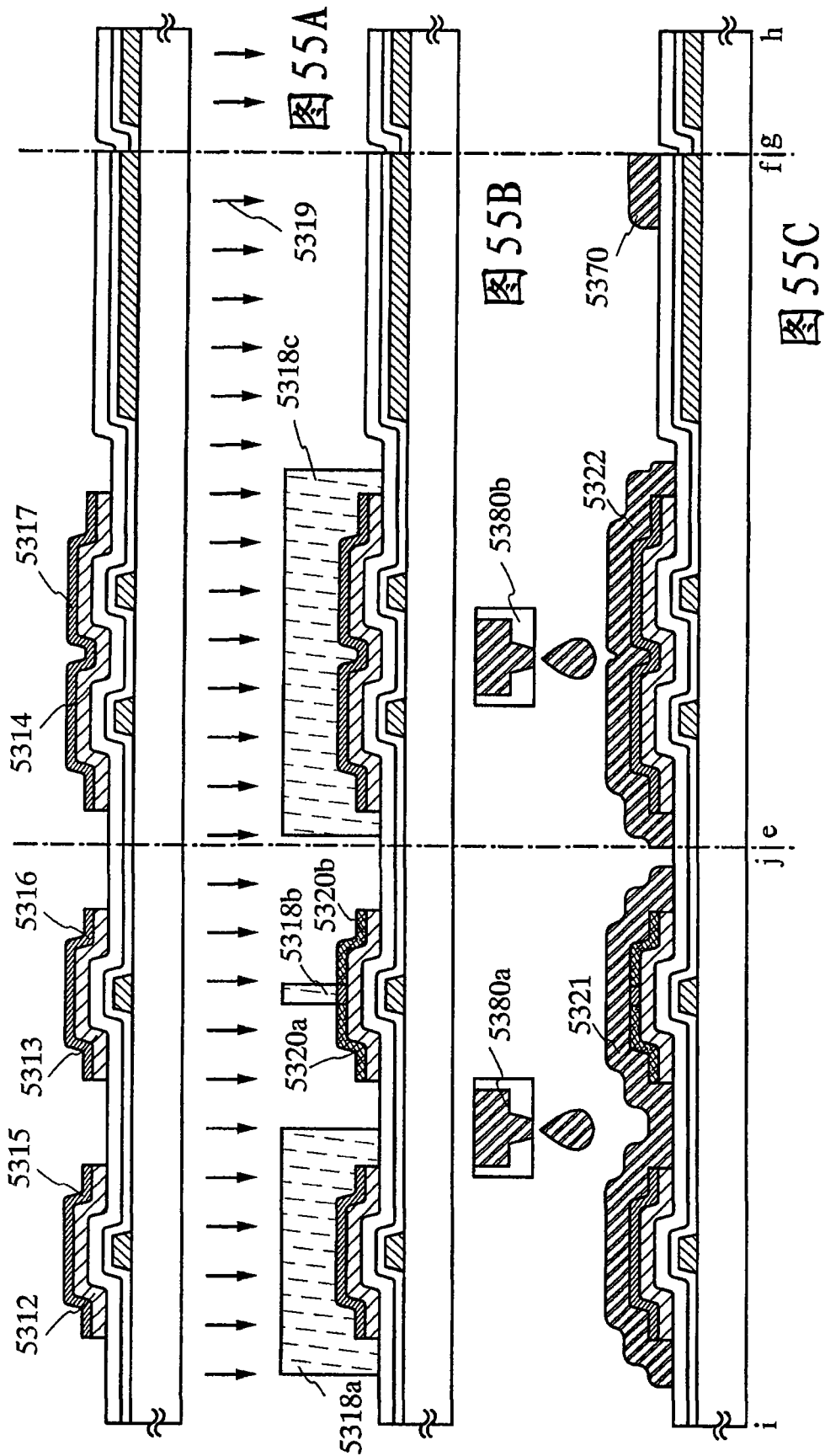
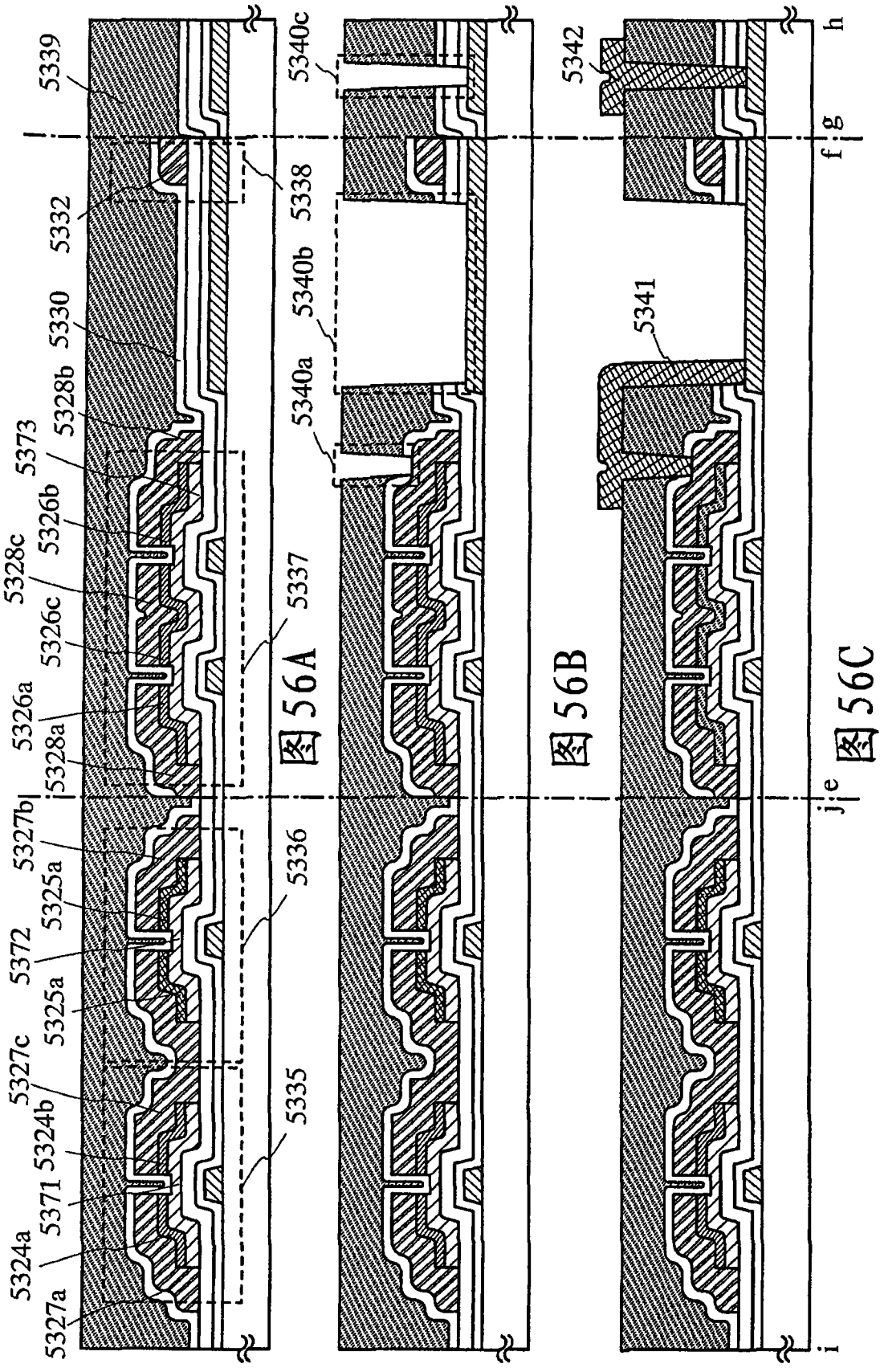


图 53C







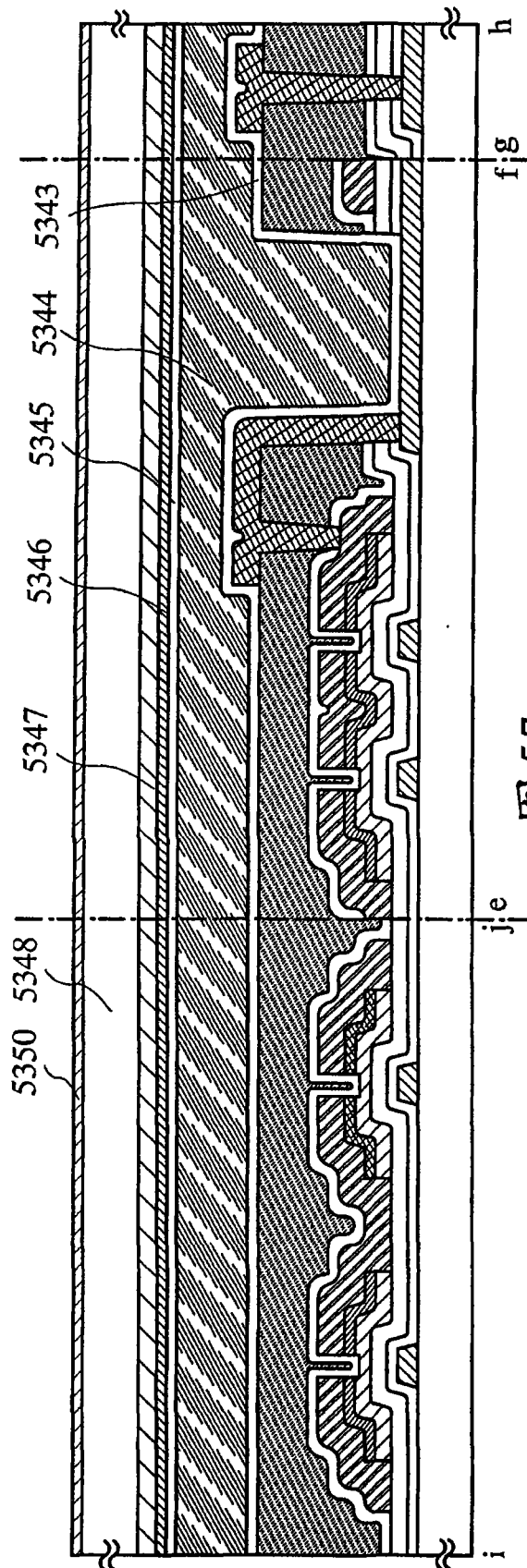


图 57

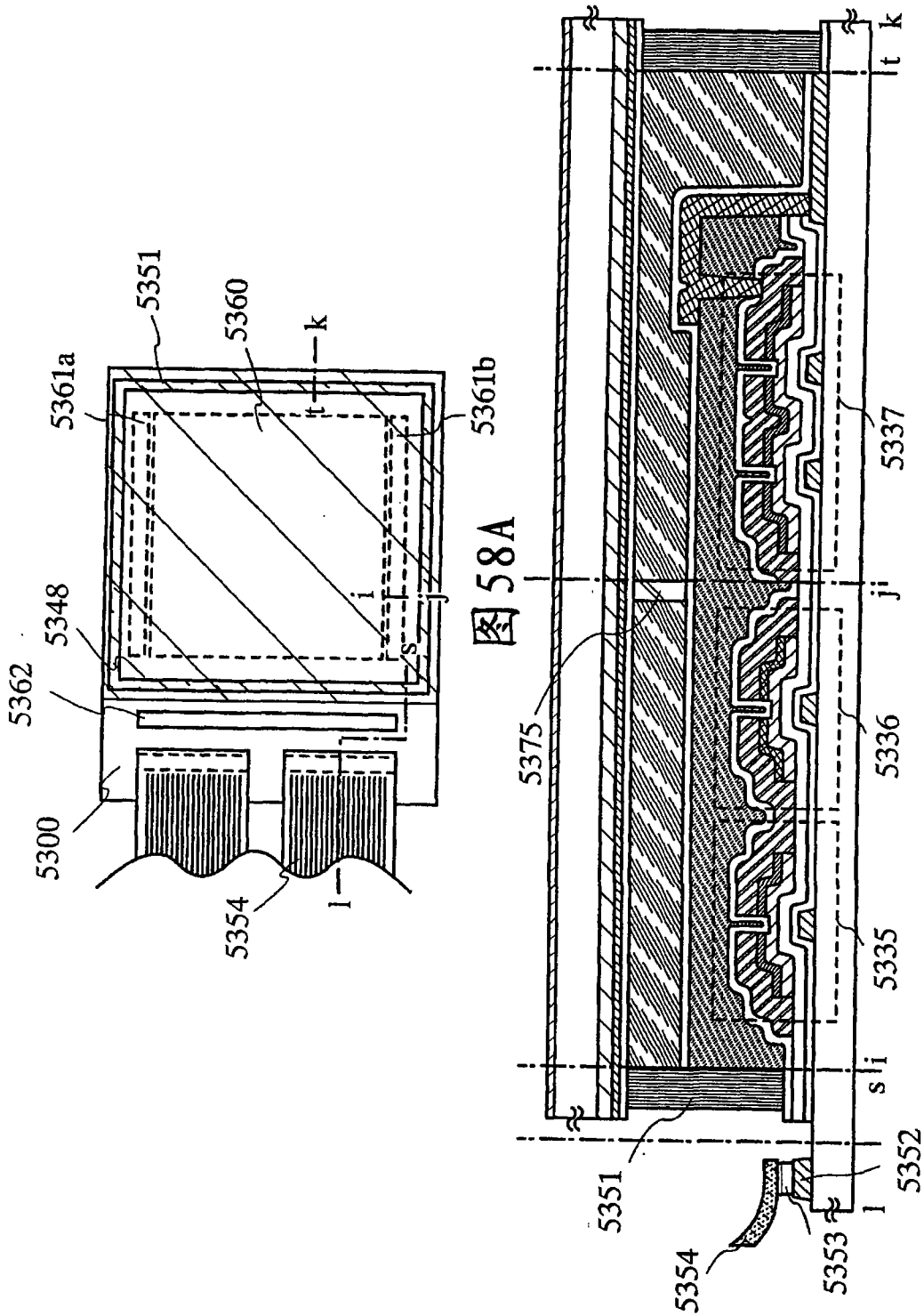


图 58A

图 58B

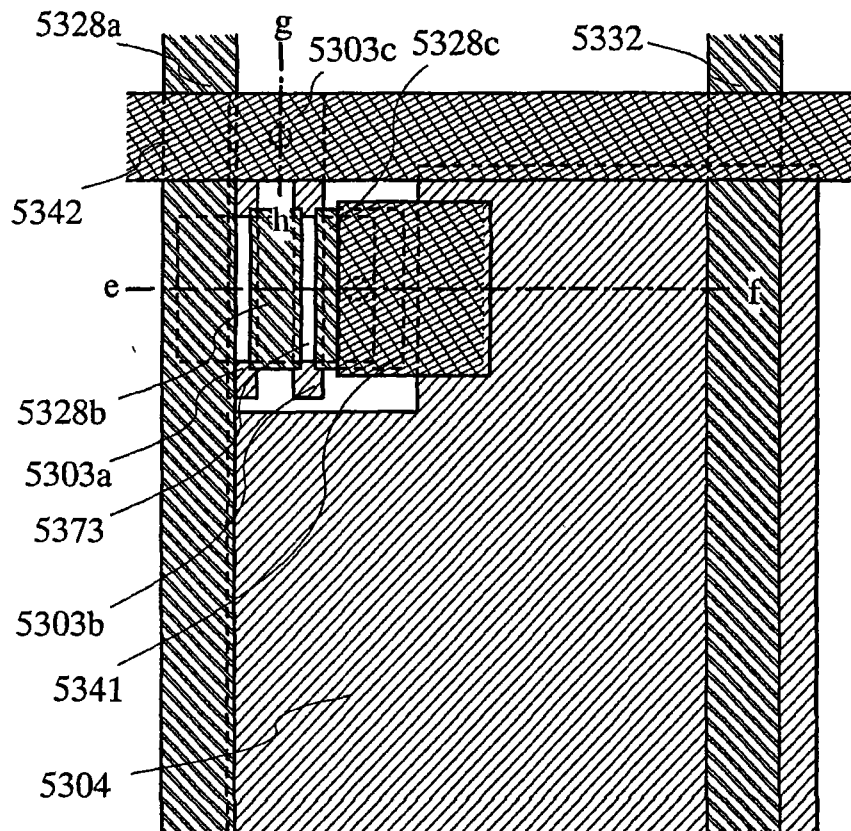


图59

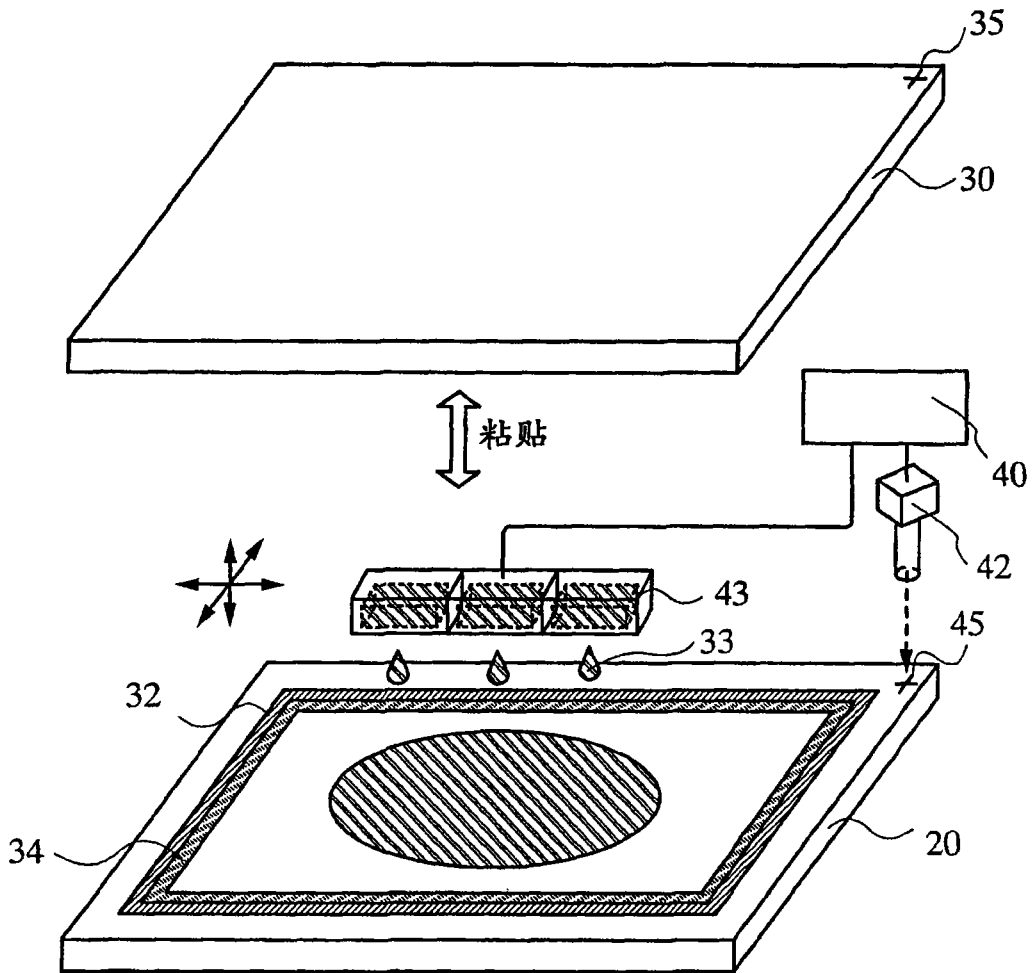


图 60

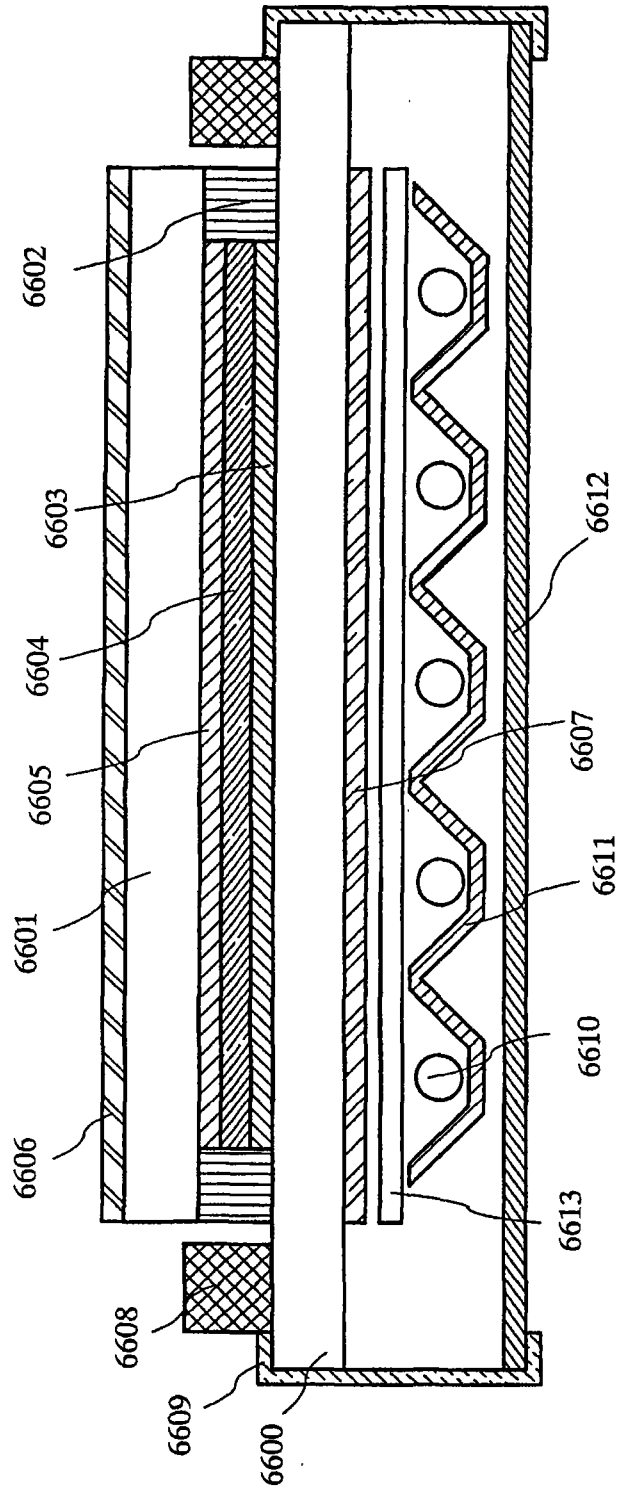


图61

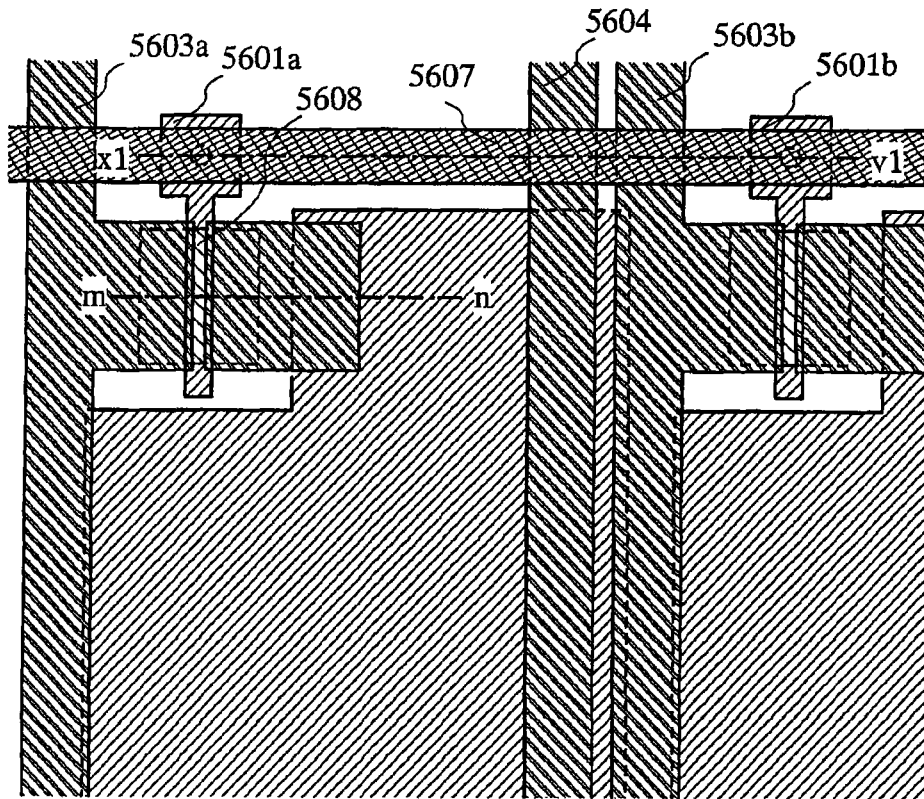


图 62A

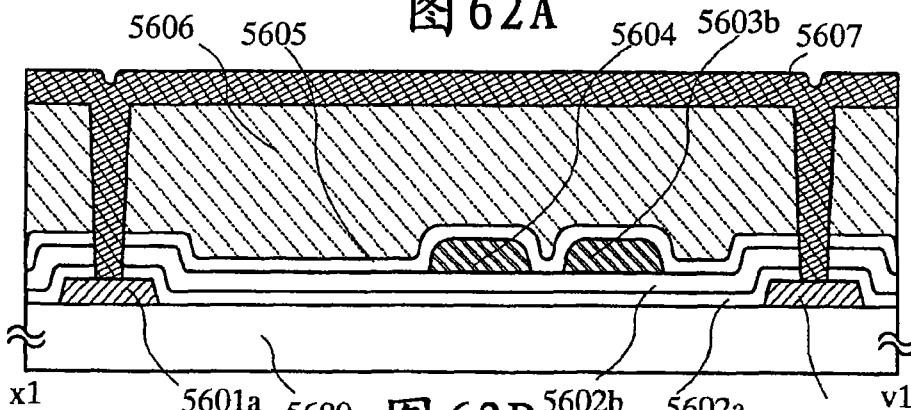


图 62B

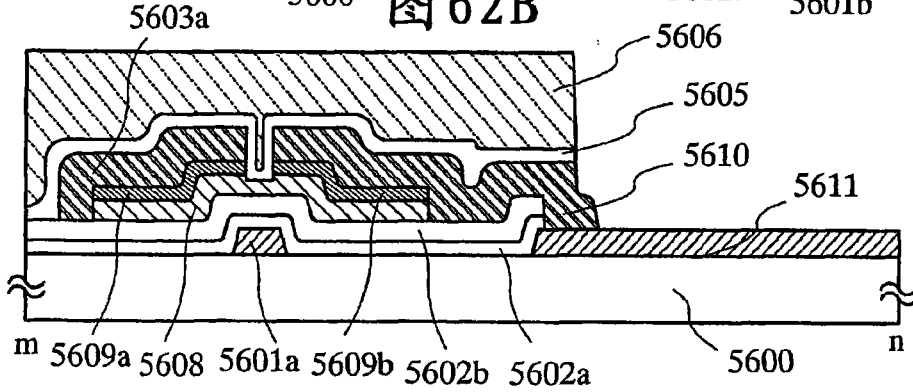


图 62C

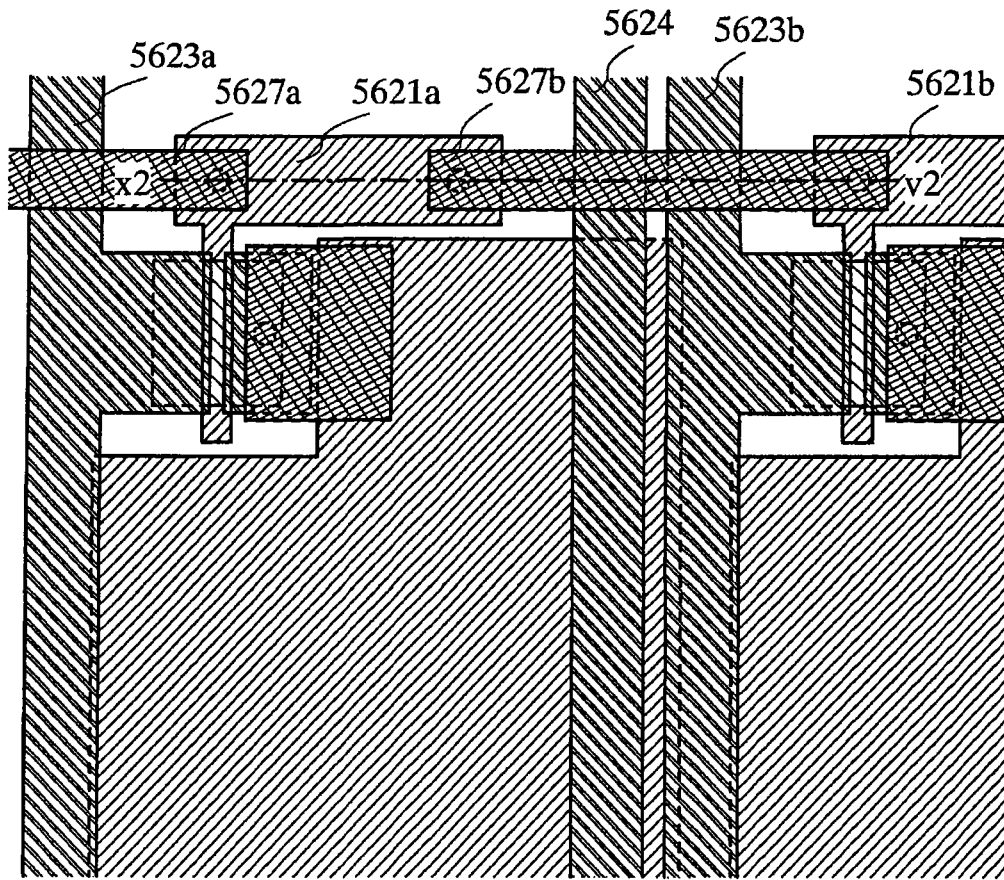


图 63A

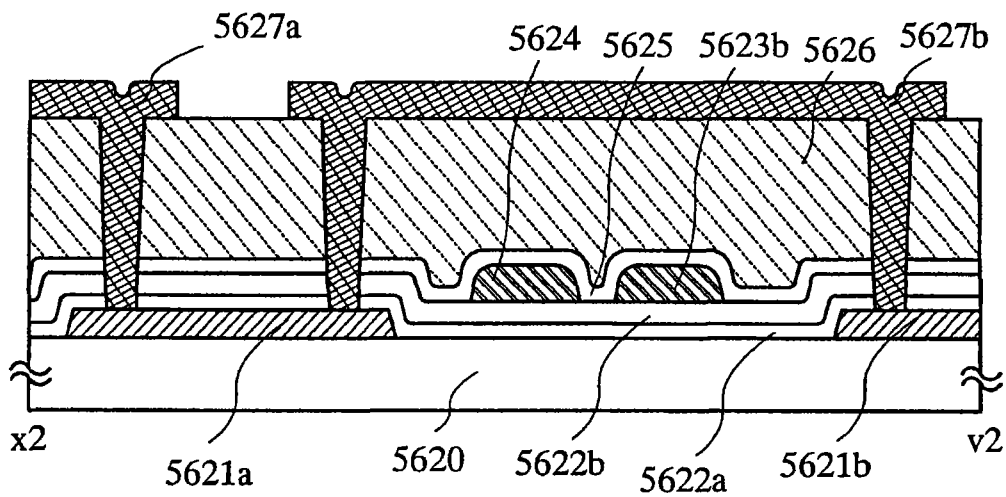


图 63B

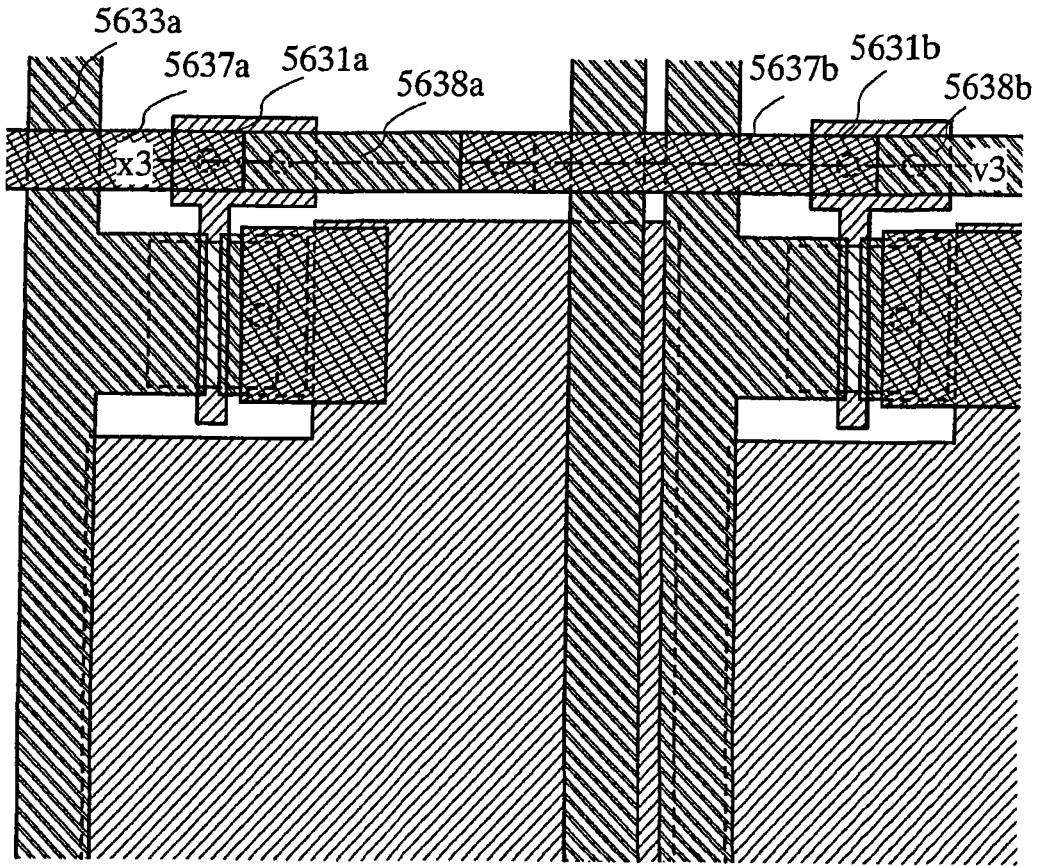


图 64A

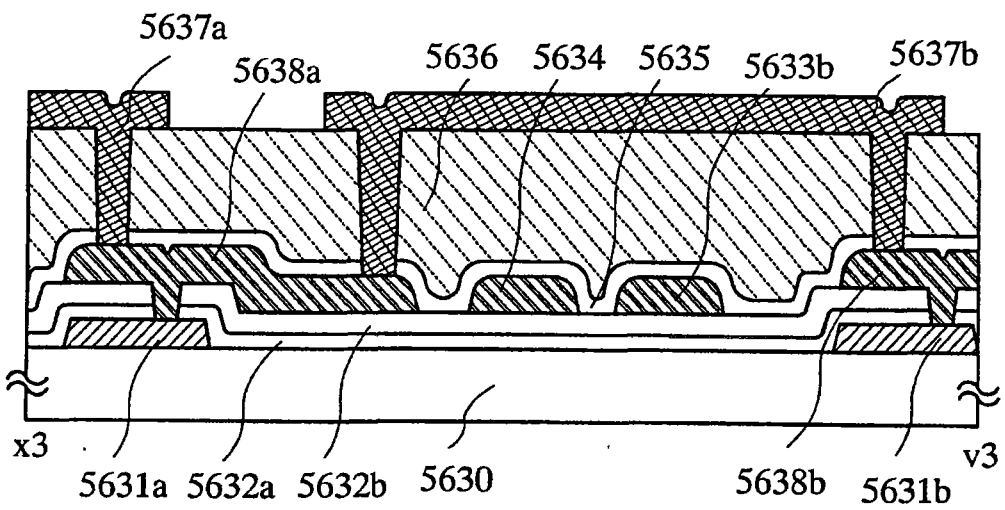


图 64B

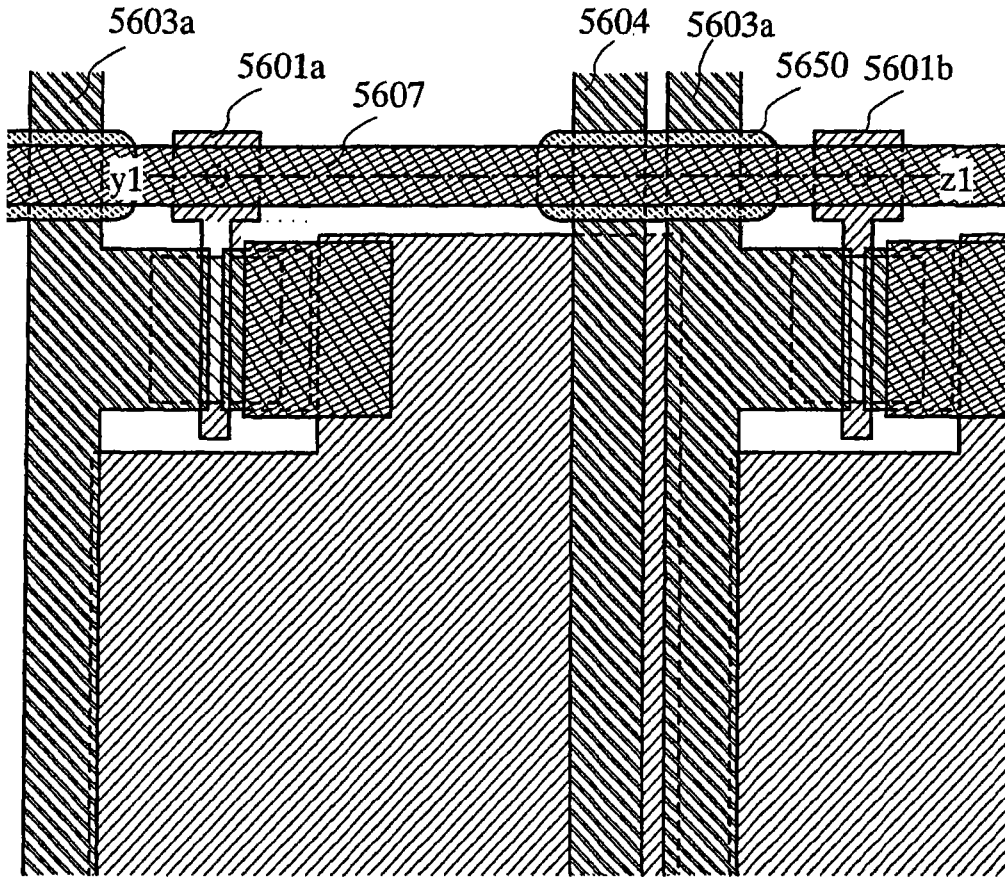


图 65A

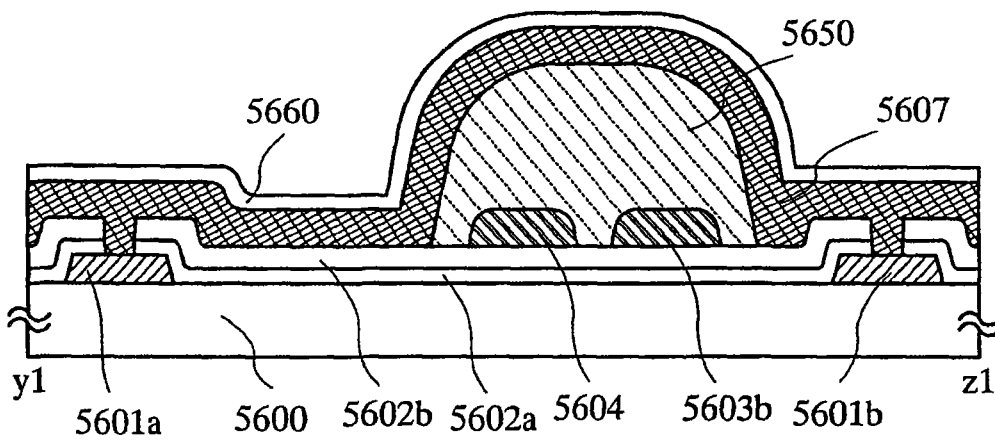


图 65B

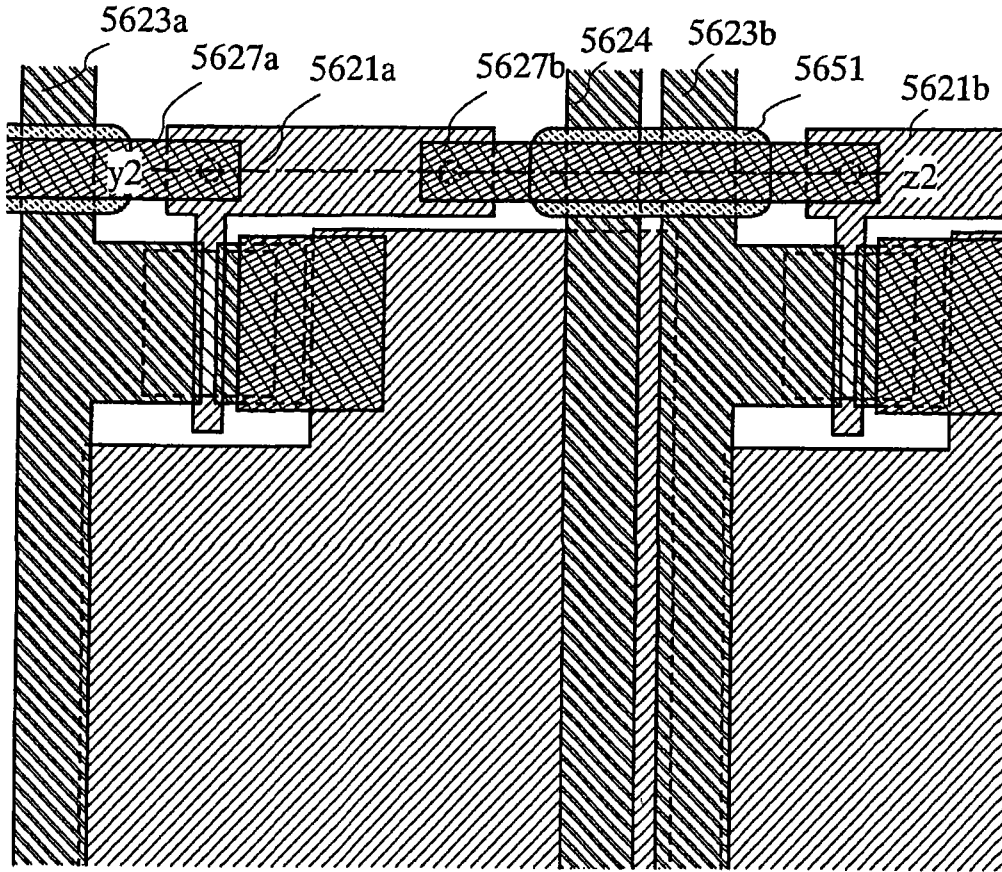


图 66A

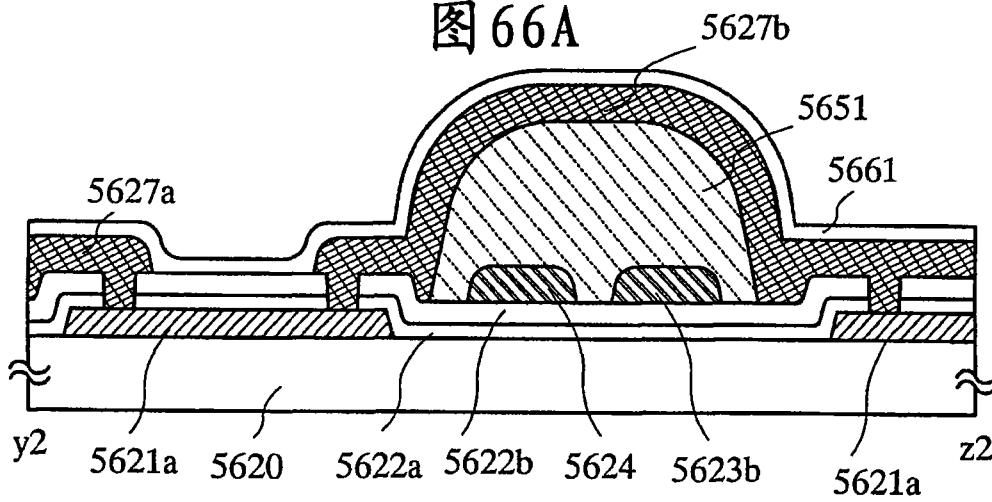


图 66B

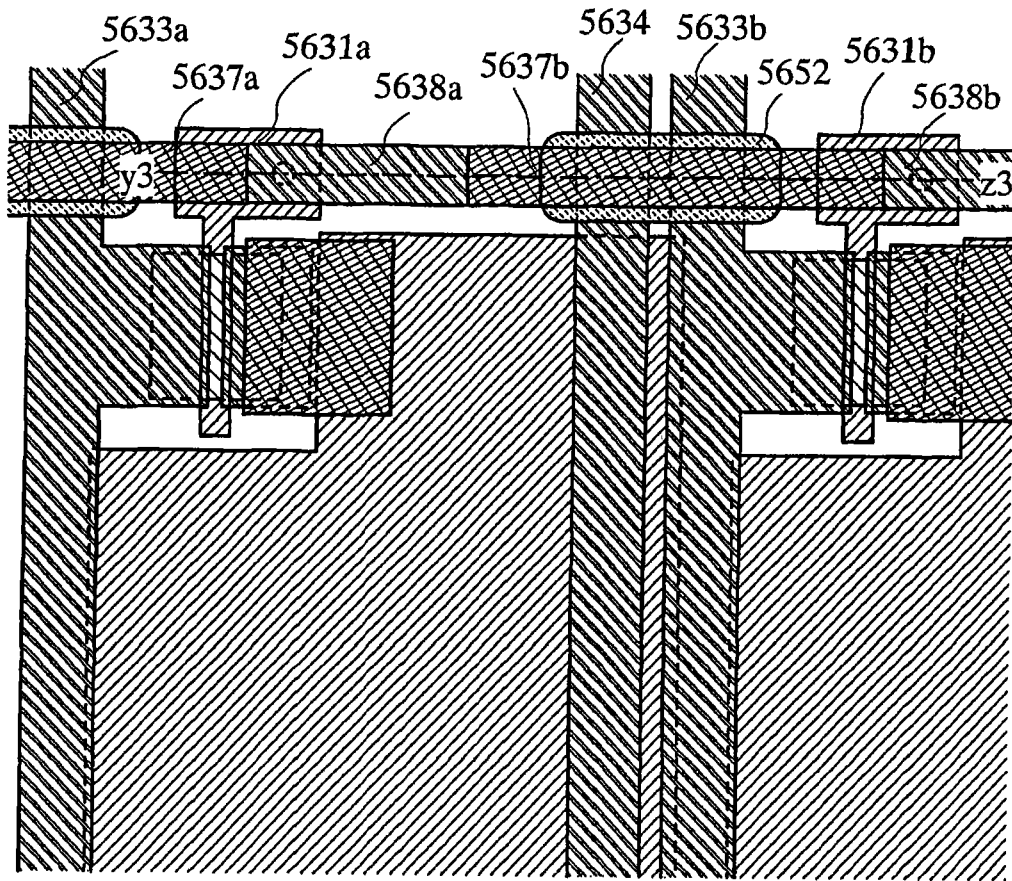


图 67A

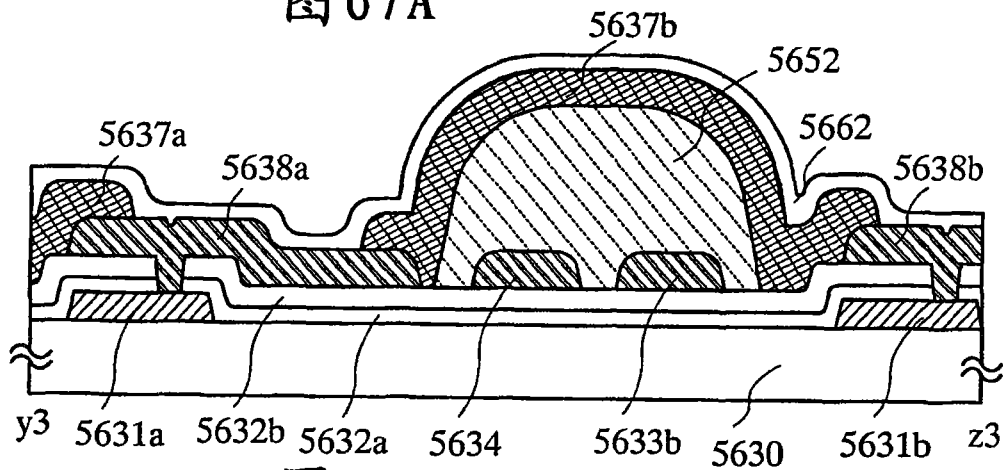


图 67B

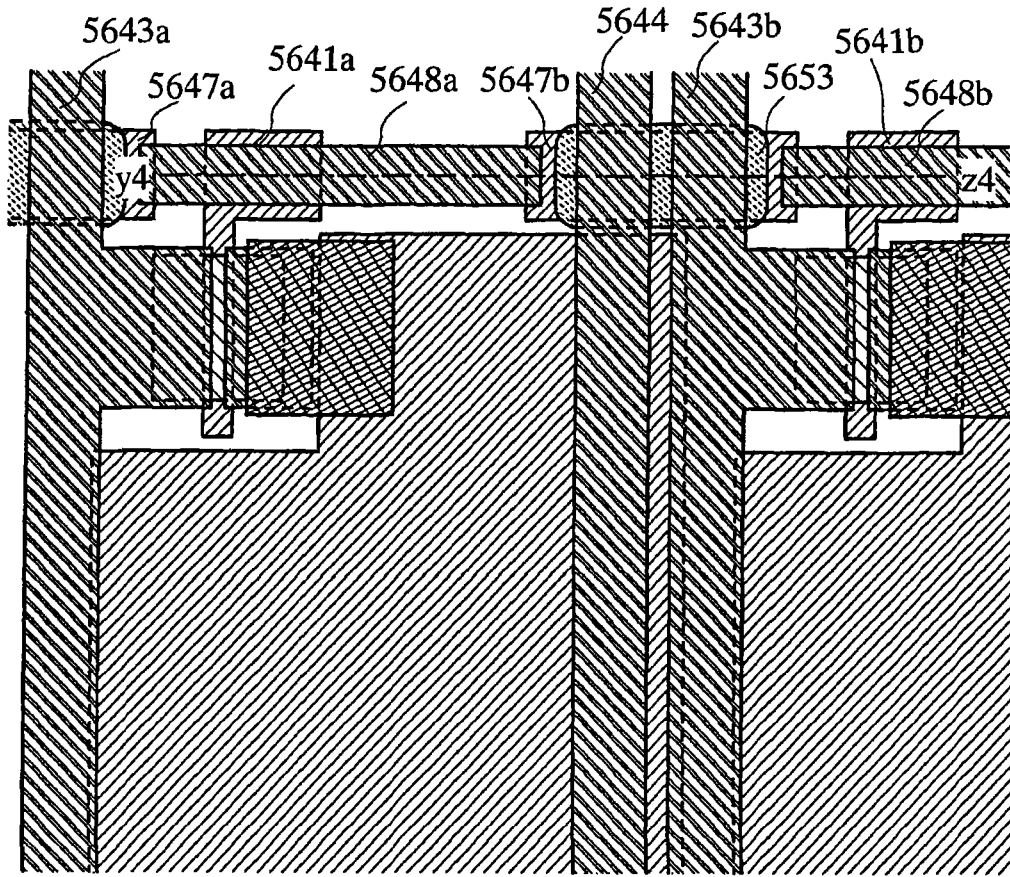


图 68A

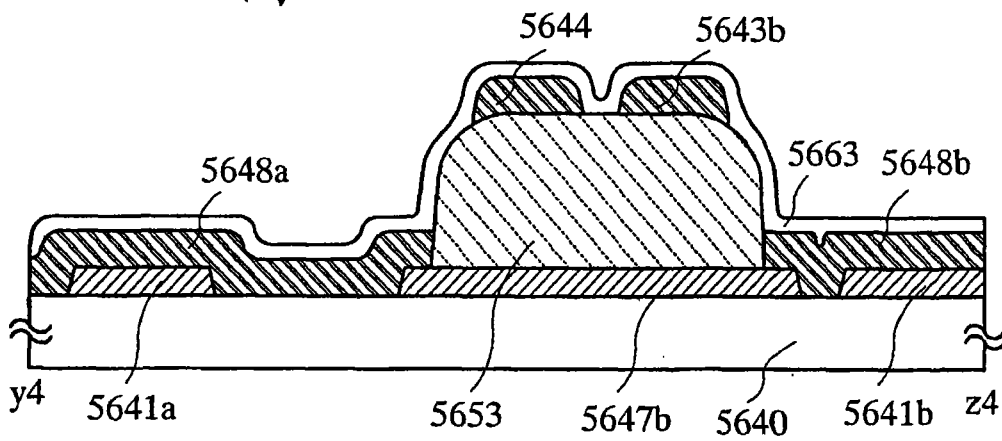


图 68B

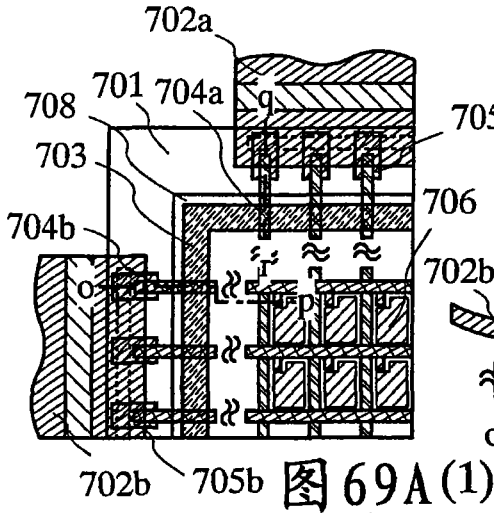


图 69A(1)

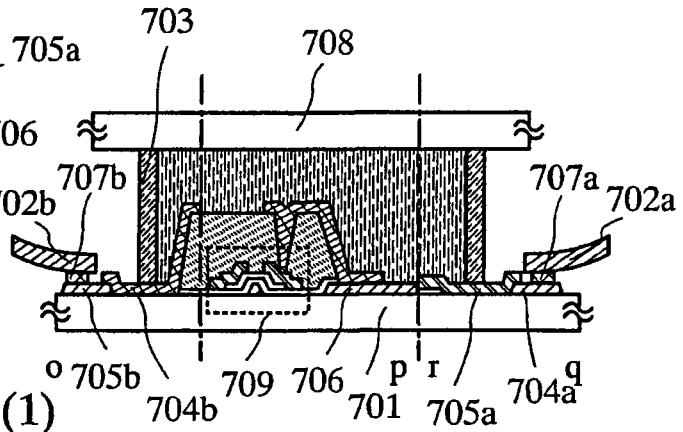


图 69A(2)

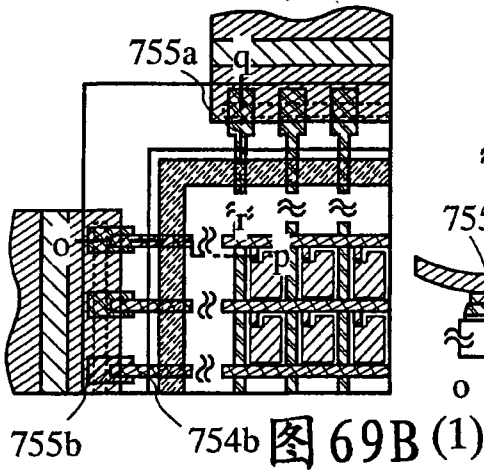


图 69B(1)

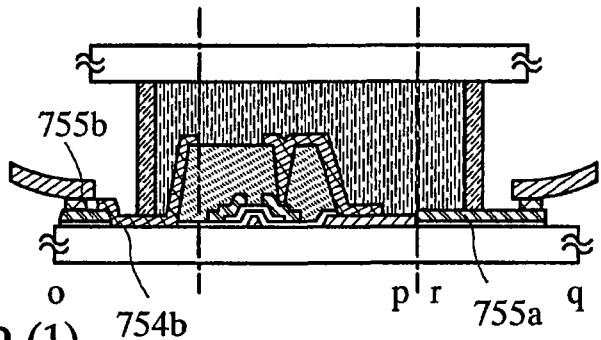


图 69B(2)

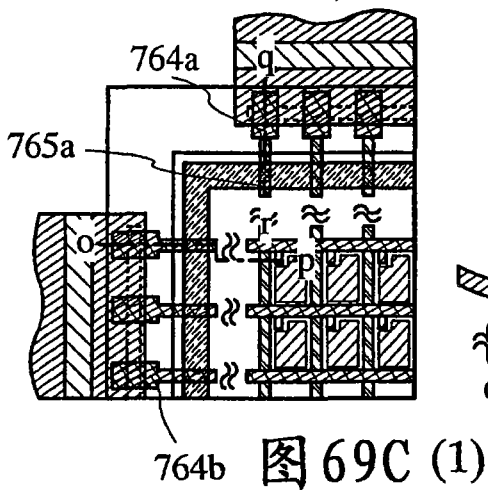


图 69C(1)

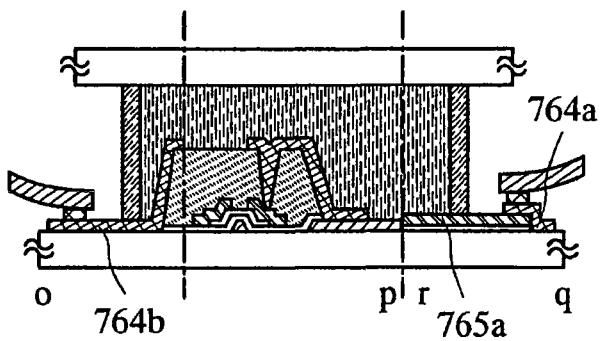


图 69C(2)

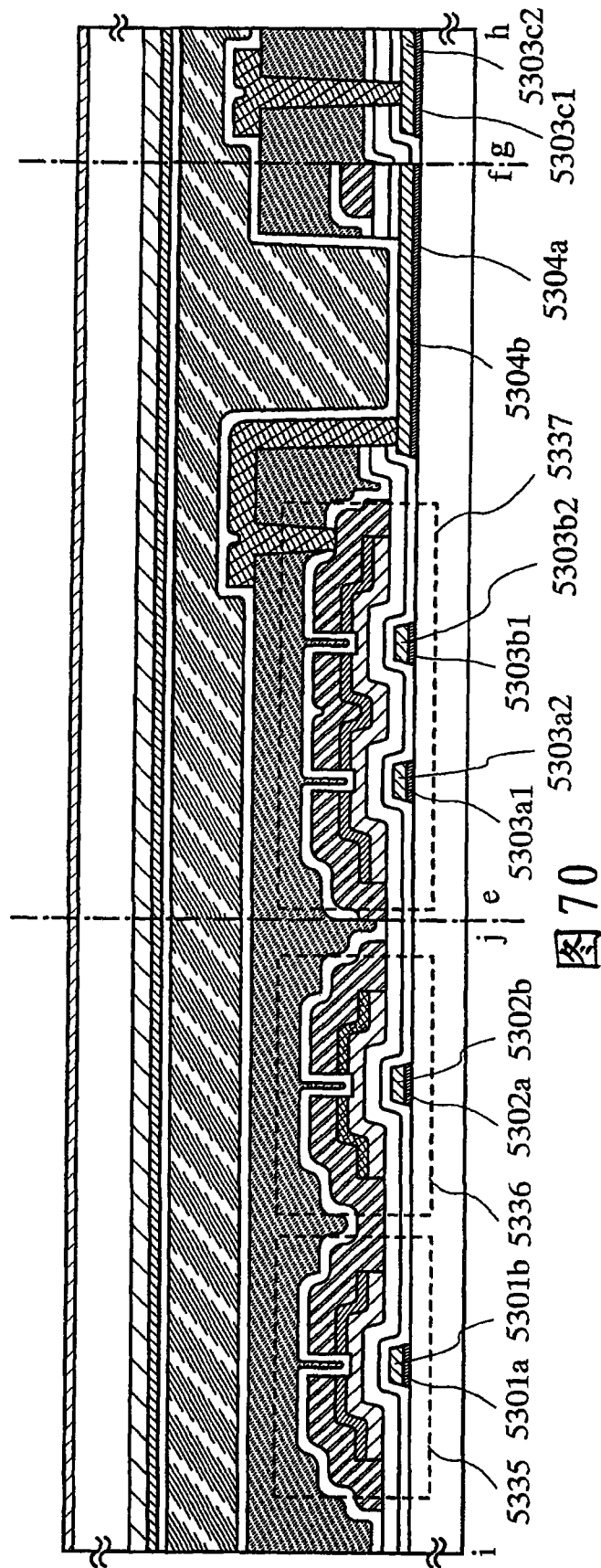


图 70

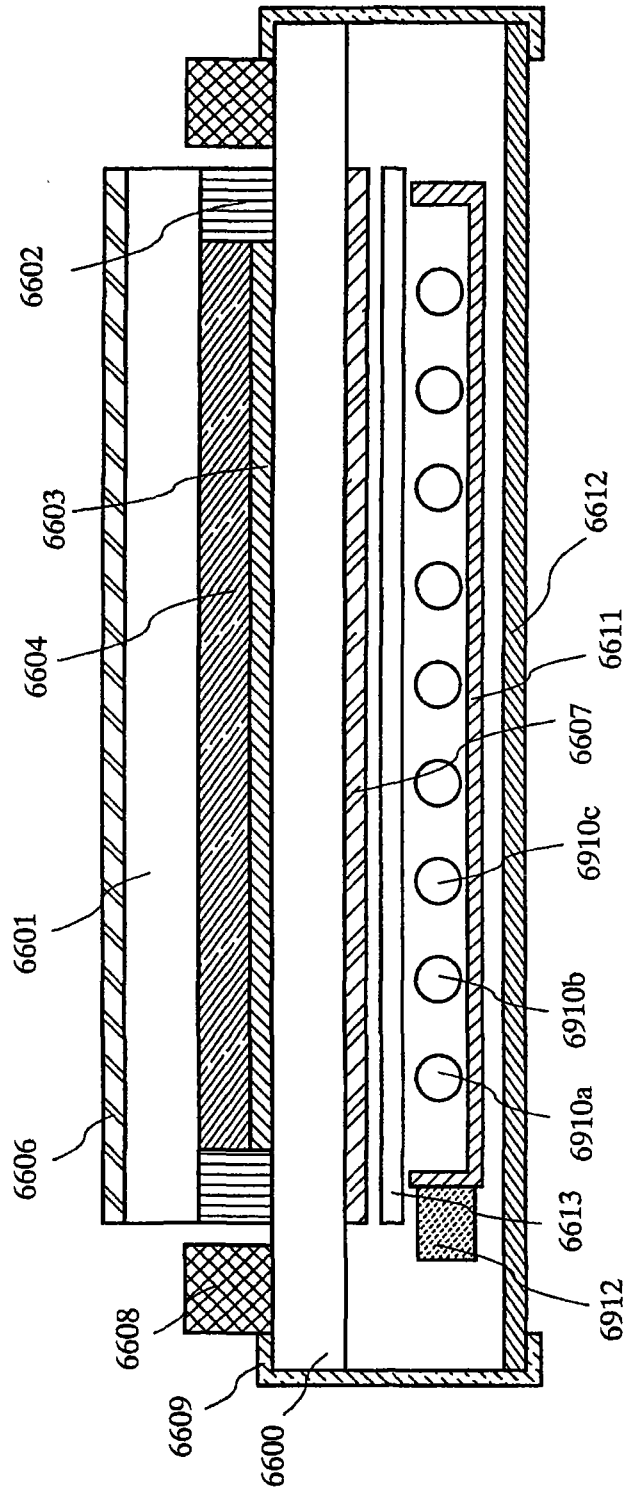


图71