

(19) 日本国特許庁(JP)

(12) 公表特許公報(A)

(11) 特許出願公表番号

特表2005-531227

(P2005-531227A)

(43) 公表日 平成17年10月13日(2005.10.13)

(51) Int. Cl. ⁷	F I	テーマコード (参考)
HO4R 5/04	HO4R 5/04 A	5D011
GO6F 3/00	GO6F 3/00 W	5D020
HO4R 3/00	HO4R 3/00 310	

審査請求 有 予備審査請求 未請求 (全 26 頁)

(21) 出願番号 特願2004-516222 (P2004-516222)
 (86) (22) 出願日 平成15年6月24日 (2003.6.24)
 (85) 翻訳文提出日 平成17年2月18日 (2005.2.18)
 (86) 国際出願番号 PCT/US2003/019971
 (87) 国際公開番号 W02004/001552
 (87) 国際公開日 平成15年12月31日 (2003.12.31)
 (31) 優先権主張番号 60/391,119
 (32) 優先日 平成14年6月24日 (2002.6.24)
 (33) 優先権主張国 米国 (US)

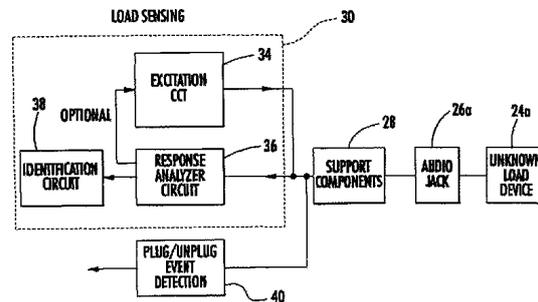
(71) 出願人 502111112
 アナログ デバイシーズ インク
 アメリカ合衆国・マサチューセッツ・02
 062・ノーウッド・スリー・テクノロジ
 ー・ウェイ (番地なし)
 (74) 代理人 100064908
 弁理士 志賀 正武
 (74) 代理人 100089037
 弁理士 渡邊 隆
 (74) 代理人 100108453
 弁理士 村山 靖彦
 (74) 代理人 100110364
 弁理士 実広 信哉

最終頁に続く

(54) 【発明の名称】 異なる種類の多くの機器のいずれか一つを認識するための識別のシステムと方法

(57) 【要約】

ある機器を、情報処理システムの少なくとも一つの端子に接続される、複数の異なる種類の機器の一つであると認識するための識別のシステムと方法において、試験モードの時に試験信号を或る機器に提供する段階と、試験モードの時に前記機器に与えられた試験信号に応答する前記機器の電気的特性を測定する段階と、端子に接続された前記機器が、前記複数の異なる機器の一つであることを認識するために、前記機器の前記電気的特性を表したものを前記複数の機器の電気的特性を表したものと照合する段階とを備えることを特徴とする識別システム。



【特許請求の範囲】

【請求項 1】

ある機器を、情報処理システムの少なくとも一つの端子に接続された、異なる種類の複数の機器の一つであると認識するための識別システムにおいて、

試験モードの時に、試験信号をある機器へ提供するための励起回路と、

前記機器の電気的特性を測定するために、試験モードにおいて前記機器に与えられる試験信号に応答する応答分析回路と、

端子に接続された前記機器を、前記複数の異なる機器の一つと認識するために、前記機器の前記電気的特性を表したものを、前記複数の機器の電気的特性を表したものと照合するべく、前記機器の測定済み電気的特性に応答する識別回路と

を備えることを特徴とする識別システム。

10

【請求項 2】

前記励起回路には電流源が含まれることを特徴とする請求項 1 記載の識別システム。

【請求項 3】

前記電流源は、前記機器へ電流を供給することを特徴とする請求項 2 記載の識別システム。

【請求項 4】

前記電流源は、前記機器からの電流が流れ込むことを特徴とする請求項 2 記載の識別システム。

【請求項 5】

前記励起回路には、前記電流源を前記端子に接続することを選択するための励起切換回路が含まれることを特徴とする請求項 2 記載の識別システム。

20

【請求項 6】

前記電流源には、複数の電流源ユニットが含まれることを特徴とする請求項 2 記載の識別システム。

【請求項 7】

前記応答分析回路には、前記電流源が前記機器へ接続された後に、前記機器の電圧を検知するためのサンプルホールド回路が含まれることを特徴とする請求項 2 記載の識別システム。

【請求項 8】

前期応答分析回路には、前記サンプルホールド回路に応答するアナログデジタル変換器が含まれることを特徴とする請求項 7 記載の識別システム。

30

【請求項 9】

前記識別回路は、前記機器の電気的特性を表したものを、前記複数の異なる機器の電気的特性と照合するための決定ツリーを使用することを特徴とする請求項 1 記載の識別システム。

【請求項 10】

前記識別回路には、前記機器の前記特性の前記表したものと照合するために、前記複数の機器の前記特性を表したものを記憶するための記憶装置が含まれることを特徴とする請求項 1 記載の識別システム。

40

【請求項 11】

前記識別された機器に適合するように再構成するために、前記端子に接続されて、前記機器の識別結果に応答する再構成回路を、さらに含むことを特徴とする請求項 1 記載の識別システム。

【請求項 12】

前記再構成回路には、入出力増幅器と、前記増幅器を前記端子に接続することを選択するための再構成切換回路とが含まれることを特徴とする請求項 11 記載の識別システム。

【請求項 13】

前記再構成回路には、低いオン・インピーダンスと高いオフ・インピーダンスの間で増幅器を遷移させることを選択できるイネーブル入力を持った入出力増幅器が含まれること

50

を特徴とする請求項 1 記載の識別システム。

【請求項 1 4】

前記端子に接続される機器が存在するのかわからないかを検出するための、イベント検出器が、さらに含まれることを特徴とする請求項 1 記載の識別システム。

【請求項 1 5】

多くの端子がその中にあり、前記イベント検出器には、
機器が一つ或いは二つ以上の端子に接続されるかどうかによって電圧がノードで変化するように調整するための、ノードと端子間で接続される抵抗梯子ネットワークと、
電圧がノードで変化したかどうかを検出するための比較回路と
が含まれることを特徴とする請求項 1 4 記載の識別システム。

10

【請求項 1 6】

前記比較回路には、アナログデジタル変換器が含まれることを特徴とする請求項 1 5 記載の識別システム。

【請求項 1 7】

前記抵抗梯子ネットワークには、各端子とノード間で接続される異なる値の抵抗が含まれることを特徴とする請求項 1 5 記載の識別システム。

【請求項 1 8】

多数の端子は絶縁されず、イベント検出器は、音声信号が存在するゆえのノードにおける電圧変化と、端子のプラグの抜き差しイベントの間に区別をするための手段を、さらに含んでいることを特徴とする請求項 1 5 記載の識別システム。

20

【請求項 1 9】

前記区別するための手段には、ノードにおける電圧の変化が一定かどうかを検出するためのタイマーにตอบสนองする論理回路が含まれることを特徴とする請求項 1 5 記載の識別システム。

【請求項 2 0】

前記電気的特性はインピーダンスであることを特徴とする請求項 1 記載の識別システム。

【請求項 2 1】

前記電気的特性は周波数応答であり、前記応答分析回路には、周波数応答分析器が含まれることを特徴とする請求項 1 記載の識別システム。

30

【請求項 2 2】

前記励起回路を前記端子の各々と接続することを選択するために、多くの端子と多くの励起切替回路がその中にあることを特徴とする請求項 1 記載の識別システム。

【請求項 2 3】

前記端子には、チップとリングのジャックが含まれ、前記励起回路は、試験信号をチップ接点に供給し、前記応答分析回路は、リング接点にตอบสนองすることを特徴とする請求項 1 記載の識別システム。

【請求項 2 4】

前記端子には、チップとリングのジャックが含まれ、前記励起回路は、試験信号をリング接点に供給し、前記応答分析回路は、チップ接点にตอบสนองすることを特徴とする請求項 1 40 記載の識別システム。

40

【請求項 2 5】

前記応答分析回路には、前記サンプルホールド回路を前記端子に接続することを選択するための分析器切替回路が含まれることを特徴とする請求項 1 記載の識別システム。

【請求項 2 6】

前記応答分析回路と前記端子の各々を接続することを選択するために、多くの端子と分析器切替回路があることを特徴とする請求項 1 記載の識別システム。

【請求項 2 7】

前記励起回路には、多くの異なる電流レベルを前記機器に与えることを選択するために、前記応答分析回路にตอบสนองするプログラム可能な電流源が含まれることを特徴とする請求

50

項 1 記載の識別システム。

【請求項 28】

ある機器を、情報処理システムの少なくとも一つの端子に接続される、複数の異なる種類の機器の一つであると認識するための識別システムにおいて、

試験モードの時に試験信号を或る機器に提供するための励起回路と、

前記機器の電気的特性を測定するために、試験モード時に前記機器に与えられる試験信号に応答する応答分析回路と、

端子に接続された前記機器が複数の異なる前記機器の一つであると認識するために、前記機器の前記電気的特性を表したものを、前記複数の機器の電気的特性を表したものと照合するべく、前記機器の測定済み電気的特性に応答する識別回路と、

識別された前記機器に適合するように再構成するために、端子に接続されて、前記機器の識別結果に応答する再構成回路と

を備えることを特徴とする識別システム。

10

【請求項 29】

前記励起回路には電流源が含まれることを特徴とする請求項 28 記載の識別システム。

【請求項 30】

前記電流源は電流を前記機器に供給することを特徴とする請求項 29 記載の識別システム。

【請求項 31】

前記電流源は、前記機器からの電流が流れ込むことを特徴とする請求項 29 記載の識別システム。

20

【請求項 32】

前記励起回路には、前記電流源を前記端子に接続することを選択するための励起切換回路が含まれることを特徴とする請求項 29 記載の識別システム。

【請求項 33】

前記電流源には、複数の電流源ユニットが含まれることを特徴とする請求項 29 記載の識別システム。

【請求項 34】

前記応答分析回路には、前記電流源が前記機器へ接続された後に、前記機器の電圧を検知するためのサンプルホールド回路が含まれることを特徴とする請求項 29 記載の識別システム。

30

【請求項 35】

前期応答分析回路には、前記サンプルホールド回路に応答するアナログデジタル変換器が含まれることを特徴とする請求項 34 記載の識別システム。

【請求項 36】

前記識別回路には、前記機器の電気的特性を表したものを、前記複数の異なる機器の電気的特性と照合するための決定ツリーが含まれることを特徴とする請求項 28 記載の識別システム。

【請求項 37】

前記識別回路には、前記機器の前記特性の前記表したものと照合するために、前記複数の機器の前記特性を表したものを記憶するための記憶装置が含まれることを特徴とする請求項 28 記載の識別システム。

40

【請求項 38】

前記再構成回路には、入出力増幅器と、前記増幅器を前記端子に接続することを選択するための再構成切換回路とが含まれることを特徴とする請求項 28 記載の識別システム。

【請求項 39】

前記再構成回路には、低いオン・インピーダンスと高いオフ・インピーダンスの間で増幅器を遷移させることを選択できるイネーブル入力を持った入出力増幅器が含まれることを特徴とする請求項 28 記載の識別システム

【請求項 40】

50

前記端子に接続される機器が存在するのかもしれないのかを検出するための、イベント検出器が、さらに含まれることを特徴とする請求項 28 記載の識別システム。

【請求項 41】

前記電気的特性はインピーダンスであることを特徴とする請求項 28 記載の識別システム。

【請求項 42】

前記電気的特性は周波数応答であり、前記応答分析回路には、周波数応答分析器が含まれ含まれることを特徴とする請求項 28 記載の識別システム。

【請求項 43】

前記励起回路を前記端子の各々と接続することを選択するために、多くの端子と多くの励起切換回路がその中にあることを特徴とする請求項 28 記載の識別システム。

10

【請求項 44】

前記端子には、チップとリングのジャックが含まれ、前記励起回路は、試験信号をチップ接点に供給し、前記応答分析回路は、リング接点に应答することを特徴とする請求項 28 記載の識別システム。

【請求項 45】

前記端子には、チップとリングのジャックが含まれ、前記励起回路は、試験信号をリング接点に供給し、前記応答分析回路は、チップ接点に应答することを特徴とする請求項 28 記載の識別システム。

【請求項 46】

前記応答分析回路には、前記サンプルホールド回路を前記端子に接続することを選択するための分析器切換回路が含まれることを特徴とする請求項 28 記載の識別システム。

20

【請求項 47】

前記応答分析回路と前記端子の各々とを接続することを選択するために、多くの端子と分析器切換回路があることを特徴とする請求項 28 記載の識別システム。

【請求項 48】

前記励起回路には、多くの異なる電流レベルを前記機器に与えることを選択するために、前記応答分析回路に应答するプログラム可能な電流源が含まれることを特徴とする請求項 28 記載の識別システム。

【請求項 49】

ある機器を、情報処理システムの少なくとも一つの端子に接続される、複数の異なる種類の機器の一つであると認識するための識別システムにおいて、

30

試験モードの時に試験信号を或る機器に提供する段階と、

試験モードの時に前記機器に与えられた試験信号に应答する前記機器の電気的特性を測定する段階と、

端子に接続された前記機器が、前記複数の異なる機器の一つであることを認識するために、前記機器の前記電気的特性を表したものを前記複数の機器の電気的特性を表したものと照合する段階と

を備えることを特徴とする識別システム。

【請求項 50】

前記機器の電気的特性を表したものを前記複数の異なる機器の電気的特性を表したものと照合する段階では、決定ツリーを使用することを特徴とする請求項 49 記載の識別システム。

40

【請求項 51】

記憶装置は、前記機器の前記特性を表した前記のものと照合するために、前記複数の機器の前記特性を表したものを記憶することを特徴とする請求項 49 記載の識別システム。

【請求項 52】

前記識別された機器に適合するように前記端子を再構成するために、前記機器の識別結果に应答する段階を、さらに含むことを特徴とする請求項 49 記載の識別システム。

【請求項 53】

50

前記端子に接続される機器が存在するのかもしれないのかを検出するための、イベント検出器が、さらに含まれることを特徴とする請求項 49 記載の識別システム。

【請求項 54】

前記電気的特性はインピーダンスであることを特徴とする請求項 49 記載の識別システム。

【請求項 55】

前記電気的特性は周波数応答であることを特徴とする請求項 49 記載の識別システム。

【請求項 56】

前記端子には、チップとリングのジャックが含まれ、前記試験信号は、チップ接点に供給され、応答は、リング接点から受け取られることを特徴とする請求項 49 記載の識別システム。

10

【請求項 57】

前記端子には、チップとリングのジャックが含まれ、前記試験信号はリング接点に与えられ、応答は、チップ接点から受け取られることを特徴とする請求項 49 記載の識別システム。

【請求項 58】

前記励起回路には、多くの異なる電流レベルを前記機器に与えることを選択するために、前記応答分析回路に応答するプログラム可能な電流源が含まれることを特徴とする請求項 49 記載の識別システム。

【請求項 59】

複数の端子に対して機器のプラグが抜き差しされるイベントを検出するためのシステムにおいて、

20

機器が一つ或いは二つ以上の端子に接続されるかどうかによってノードにおける電圧が変化するように調整するための、ノードと端子間で接続される抵抗梯子ネットワークと、ノードにおける電圧が変化したかどうかを検出するための比較回路とを備えることを特徴とするシステム。

【請求項 60】

前記比較回路には、アナログデジタル変換器が含まれることを特徴とする請求項 59 記載のシステム。

【請求項 61】

前記抵抗梯子ネットワークには、各端子とノード間で接続される異なる値の抵抗が含まれることを特徴とする請求項 59 記載のシステム。

30

【請求項 62】

多数の端子は絶縁されず、イベント検出器は、音声信号が存在するゆえのノードにおける電圧変化と、端子のプラグの抜き差しのイベントの間に区別をするように構成された論理回路を、さらに含んでいることを特徴とする請求項 59 記載の識別システム。

【請求項 63】

複数の端子に対して機器のプラグが抜き差しされるイベントを検出するためのシステムにおいて、

機器が一つ或いは二つ以上の端子に接続されるかどうかによってノードにおける電圧が変化するように調整するための、ノードと端子間で接続される抵抗梯子ネットワークと、ノードにおける電圧が変化したかどうかを検出するための比較回路と、

40

端子のプラグの抜き差しのイベントによるものではないノードにおける電圧変化と、端子のプラグの抜き差しのイベントによるノードにおける電圧変化の間に区別をするように構成された論理回路と

を備えることを特徴とするシステム。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、情報処理システムの端子における、異なる種類の多くの機器のいずれか一つ

50

を認識するための識別システムに関し、さらには、識別された機器を助けるように端子を再構成する能力に関する。

【0002】

本願は、2002年6月24日出願の特許文献1の優先権を主張する。

【背景技術】

【0003】

音声処理は、個人用コンピュータの分野で重要な機能になっている。通常音声コーデック (codec) と呼ばれる専用音声処理装置を備えており、これは、外部の音声の変換器と機器とに接続される。音声コーデックの主要な機能の一つは、入力と出力両方の音声信号を、コンピュータの内部デジタルフォーマットと、典型的には外部機器のアナログフォーマットとの間で双方向に変換をすることである。

10

【0004】

外部の音声機器をコンピュータに接続する一つの方法は、3.5mmか、それと同様のステレオ音声ジャックを使用することである。コンピュータは、各々幾つかのジャックを備えており、それらは、例えばスピーカー用のステレオ出力ラインやマイクの入力やライン入力などの、それぞれ単一の機能に特化している。昨今の利用可能なマルチメディアフォーマットの増加によって、システムの価格を上昇させることになる、コンピュータのジャックの数を現在より増やすことをせず、コンピュータが使用することのできる入出力の音声機器の数を増やしたいという要求がある。また、コンピュータのユーザーが誤って外部機器を間違ったジャックに接続することにより、費用のかかるサポートへの電話が劇的に増加するという心配もある。

20

【0005】

外部機器の識別や、さらには外部機器との入出力に対応するための内部の再構成を行うことは、プラグの受けとしてしばしば一つの接続部或いはジャックしか与えられない携帯電話やPDAのような小型の携帯機器に取って非常に難しいことである。さらに悪いことに、音声と同様に映像の入出力を増えていることがある。従来からのジャックの検知は、ジャックにプラグが抜き差しされたことを検出することで可能になっていた。そういった抜き差しを検出することから、他の動作を自動的に実行してきた、例えば、ジャックにイヤフォンのプラグが入ると自動的にスピーカーの音量を消すとか、デジタルかアナログスピーカーを認識するとスピーカーへの出力を変換して、アナログかデジタルの信号を正しく選択するなどである。特許文献2を、このことを参照するのに、ここに組み入れる。

30

【0006】

【特許文献1】米国特許仮出願第60/391,119号明細書

【特許文献2】米国特許第6,185,627号明細書

【発明の開示】

【課題を解決するための手段】

【0007】

従って、本発明の目的は、異なる種類の多くの機器のいずれか一つを認識するための、改善された識別システムを提供することである。

40

【0008】

本発明の目的は、さらに、認識した機器に適合した機能を採用するように構成可能な、改善された識別システムを提供することである。

【0009】

本発明の目的は、さらに、入力機器であれ出力機器であれ、異なる機器を認識するか認識して適合することのできる、改善された識別システムを提供することである。

【0010】

本発明の目的は、さらに、インピーダンス特性とスペクトルの痕跡 (signature) を含む多くの方法で機器を認識することのできる、改善された識別システムを提供することである。

50

【0011】

本発明の目的は、さらに、モノとステレオの入力と出力の機器を区別して、平衡を取った負荷あるいは取っていない負荷を検出することのできる、改善された識別システムを提供することである。

【0012】

本発明の目的は、さらに、新しい機器を認識することを学ぶことができる、改善された識別システムを提供することである。

【0013】

本発明の目的は、さらに、多くの接続部や端子を補助することができ、費用を抑えるために同じ励起回路と分析回路を使ってそうすることができる、改善された識別システムを提供することである。

10

【0014】

本発明の目的は、さらに、感度が低く、それゆえ安価な反応分析器を使用することのできる、プログラム可能な電流源を使用する、改善された識別システムを提供することである。

【0015】

本発明の目的は、さらに、多くのジャックが使用されていても、また絶縁されていないスイッチが使用されていても、プラグの抜き差しイベントを正確に識別する、イベント検出回路を提供することである。

【0016】

本発明は、コンピュータシステムあるいは音響システムのような情報処理システムの接続部や端子やジャックに接続される機器を、ハードウェア及び/またはソフトウェア、決定ツリー(decision tree)、記憶された参照表を使用したところの、さらに嘗て認識したところの、既知の一群の機器のインピーダンスあるいは周波数の応答のような電気的特性で照合することで、自動的に識別できるということに依っており、識別結果は、スピーカーやマイクや蓄音機やテープやCDプレイヤーや他の音響機器、映像機器のような、複数の入出力機器に対して端子を構成するのに使用することができる。

20

【0017】

本発明は、情報処理システムの少なくとも一つの端子に接続される、複数の異なる種類の機器の一つとして、或る機器を認識するための識別システムを特徴とする。試験モードの時に、或る機器に試験信号を与えるための励起回路と、その機器の電気的特性を測定するために試験モードの時に、その機器に与えられる試験信号に応答する分析回路がある。識別回路は、端子に接続される機器を複数の異なる機器の一つとして認識することを目的に、機器の電気的特性を表したものを、複数の機器の電気的特性を表したものと照合するために、機器の測定した電気的特性に応答する。

30

【0018】

一実施形態において、励起回路には、電流源が含まれる。この電流源は、機器への電流を提供するか、ここに機器からの電流が流れ込むことができる。励起回路には、電流源を端子へ接続することを選択するための励起切換回路が含まれる。電流源には、複数の電流源ユニットが含まれよう。応答分析器には、電流源が機器に接続された後に、機器の電圧を検知するためのサンプルホールド回路が含まれよう。応答分析器には、サンプルホールド回路に応答するアナログデジタル変換器が含まれよう。識別回路は、機器の電気的特性を表したものを、複数の異なる機器の電気的特性を表したものと照合するための決定ツリーを使用することができる。識別回路には、機器の特性を表したものと照合するために、複数の機器の特性を表したものを記憶するための記憶装置が含まれよう。識別した機器に適合した再構成をするために、端子に接続されて機器の識別に応答する再構成回路があるだろう。この再構成回路には、入出力増幅器と、この増幅器を端子に接続することを選択するための再構成切換回路が含まれよう。再構成回路には、低いオン・インピーダンス(low-on impedance)と高いオフ・インピーダンス(high-off impedance)の間で増幅器を遷移させることを選択できるイネーブル入力を持った入出力増幅器が含まれよう。

40

50

【0019】

端子に接続される機器が存在するかしないかを検出するための、イベント検出器があるだろう。一例では、多数の端子があり、イベント検出器には、機器が一つ或いは二つ以上の端子に接続されるかどうかによって電圧がノードで変化するように調整するための、ノードと端子間で接続される抵抗梯子ネットワークと、電圧がノードで変化したかどうかを検出するための比較回路とを含んでいる。典型的には、比較回路は、アナログデジタル変換器であり、抵抗性梯子ネットワークには、各端子とノード間で接続される異なる値の抵抗が含まれる。他の例では、多数の端子は絶縁されず、イベント検出器は、さらに、音声信号が存在するゆえのノードにおける電圧変化と、端子のプラグの抜き差しのイベントの間で区別をするための手段を含んでいる。一実施形態では、区別するための手段には、ノードにおける電圧の変化が一定かどうかを検出するためのタイマーに応答する論理回路が含まれる。

10

【0020】

電気的特性はインピーダンスでも、周波数応答でも良く、応答分析回路には、周波数応答分析器が含まれよう。励起回路を端子の各々と接続することを選択するために、多くの端子と多くの励起切替回路があるだろう。端子は、チップ(tip)とリング(ring)のジャックを含むことができる。励起回路は、試験信号をチップ接点に供給し、応答分析器は、リング接点に反応することができる。端子は、チップとリングのジャックを含むことができ、励起回路は、試験信号をリング接点に供給し、応答分析器は、チップ接点に反応することができる。応答分析器には、サンプルホールド回路を端子に接続することを選択するための分析器切替回路が含まれよう。応答分析回路と端子の各々とを接続することを選択するために、多くの端子と分析器切替回路があるだろう。励起回路には、多くの異なる電流レベルを機器に与えることを選択するために、応答分析回路に反応するプログラム可能な電流源が含まれよう。

20

【0021】

本発明は、また、或る機器を、情報処理システムの少なくとも一つの端子に接続される、複数の異なる種類の機器の一つであると認識するための識別システムを特徴とする。試験モードの時に試験信号を或る機器に提供するための励起回路と、機器の電気的特性を測定するために試験モード時に機器に与えられる試験信号に反応する応答分析回路とがある。機器の測定済み電気的特性に反応する識別回路は、端子に接続された機器が複数の異なる機器の一つであると認識するために、該機器の電気的特性を表したものを、複数の機器の電気的特性を表したものと照合する。端子に接続された再構成回路は、識別された機器に適合するように再構成するために、その機器の識別結果に反応する。

30

【0022】

励起回路には、電流源が含まれよう。電流源は、電流を機器に供給するだろう。電流源には、機器から電流が流れ込むだろう。励起回路には、電流源を端子に接続することを選択するための、励起切替回路が含まれよう。電流源には、複数の電流源ユニットが含まれよう。応答分析回路には、電流源が機器に接続された後に、機器の電圧を検知するためのサンプルホールド回路が含まれよう。応答分析回路には、サンプルホールド回路に反応するアナログデジタル変換器が含まれよう。識別回路には、機器の電気的特性を表したものを、複数の異なる機器の電気的特性を表したものと照合するための決定ツリーが含まれよう。識別回路には、機器の電気的特性を表したものと照合するために、複数の機器の特性を表したものを記憶するための記憶装置が含まれよう。再構成回路には、入出力増幅器と、増幅器を端子に接続することを選択するための再構成切替回路が含まれよう。再構成回路には、低いオン・インピーダンスと高いオフ・インピーダンスの間で増幅器を遷移させることを選択できるイネーブル入力を持った入出力増幅器が含まれよう。端子に接続される機器が存在するかしないかを検出するための、イベント検出器があるだろう。観測される電気的特性は、インピーダンスか、あるいは、周波数応答であるかも知れず、応答分析器には、周波数応答分析器が含まれよう。励起回路を端子の各々と接続することを選択するために、多くの端子と多くの励起切替回路があるだろう。端子は、チップ(tip)と

40

50

リング (ring) のジャックを含むことができ、励起回路は、試験信号をチップ接点に供給し、応答分析器は、リング接点に応答することができる。反対に、端子は、チップとリングのジャックを含むことができ、励起回路は、試験信号をリング接点に供給し、応答分析器は、チップ接点に応答することができる。応答分析回路は、サンプルホールド回路を端子に接続することを選択するための分析切換回路を含むことができる。応答分析回路を端子の各々に接続することを選択するために、多くの端子と分析切換回路があるだろう。励起回路には、多くの異なる電流レベルを機器に与えることを選択するために、応答分析回路に応答するプログラム可能な電流源が含まれよう。

【0023】

本発明は、また、情報処理システムの少なくとも一つの端子に接続される、複数の異なる種類の機器の一つとして、或る機器を認識するためのものであり、試験モードで試験信号を機器に提供する段階と、試験モードで機器に与えられる試験信号に応答して機器の電気的特性を測定する段階とを含んだ識別方法を特徴とする。端子に接続された機器を、複数の異なる機器の一つと認識するために、端子に接続された機器を、複数の異なる機器の一つと認識するために、機器の電気的特性を表したものが、複数の機器の電気的特性を表したものと照合される。

10

【0024】

一実施形態において、機器の電気的特性を表したものを複数の異なる機器の電気的特性を表したものと照合するのに、決定ツリーを使用するだろう。記憶装置は、機器の特性を表したものと照合するために、複数の機器の特性を表したものを記憶することができる。本システムは、識別した機器に端子を適合するように再構成することによって、機器の識別結果に応答することができる。これらは、端子に接続された機器が存在するかしないかを検出するための、イベント検出器があるだろう。電気的特性はインピーダンスでも、周波数応答でも良い。端子は、チップとリングのジャックを含むことができ、試験信号をチップ接点に供給し、応答は、リング接点から受信することができる。あるいは、端子は、チップとリングのジャックを含むことができ、試験信号をリング接点に供給し、応答は、チップ接点から受信することができる。励起回路には、多くの異なる電流レベルを機器に与えることを選択するために、応答分析回路に応答するプログラム可能な電流源が含まれよう。

20

【0025】

本発明に従った、複数の端子に対して機器のプラグの抜き差しを検出するためのシステムには、機器が一つ或いは二つ以上の端子に接続されるかどうかによって電圧がノードで変化するように調整するための、ノードと端子間で接続される抵抗性梯子ネットワークが含まれる。そして、比較回路は、電圧がノードで変化したかどうかを検出する。

30

【0026】

一例では、比較回路は、アナログデジタル変換器であり、抵抗性梯子ネットワークには、各端子とノード間で接続される異なる値の抵抗が含まれる。多数の端子が絶縁されない時は、イベント検出器は、さらに、音声信号が存在するゆえのノードにおける電圧変化と、端子の抜き差しのイベントの間に区別をするように構成された論理回路を含んでいる。

40

【0027】

複数の端子に対して機器の抜き差しを検出するための一つのシステムには、機器が一つ或いは二つ以上の端子に接続されるかどうかによって電圧がノードで変化するように調整するための、ノードと端子間で接続される抵抗性梯子ネットワークと、電圧がノードで変化したかどうかを検出するための比較回路と、端子のプラグの抜き差しによる(例えば、雑音或いは音声信号による)ノードにおける電圧の変化と端子のプラグの抜き差しによるノードにおける電圧とを区別するように構成された論理回路とが含まれる。

【0028】

他の目的と特徴と利点とは、以下の実施形態の説明と添付の図面とから、当業者には思い付くであろう。

50

【発明を実施するための最良の形態】

【0029】

以下に説明する実施形態の他に、本発明は別の実施形態も可能であり、またさまざまな方法で実施したり実行したりすることが可能である。従って、本発明は、以下の記述で説明したり図面に図解される部品の、詳細な構成と配置への応用例に限定されないということは理解されよう。

【0030】

ソフトウェア14を含んだコンピュータ12を備え、内部または外部の入出力機器であろうところの、例えば表示装置16やマウス18やキーボード20や記憶装置22のような従来からの関連機器を持った、情報処理システム10が図1に示されている。スピーカ
10
ーやマイクや電蓄やテープやCDプレーヤーや録音機などの様々な入出力装置と、全ての様式の音声と映像の、内蔵のであれ外部のであれ入出力機器とを含んだ負荷24は、例えば、本発明によって識別される従来からある種類の補助部品28を通して内部接続されるジャックのような、いかなる形態の端子であっても良いコネクタ26を通して接続される。本発明による負荷検知回路30は、試験信号をコネクタ26を通して負荷24に送出し、応答を分析して、各ジャックあるいはコネクタ26の負荷各々の識別を確定する。本発明の拡張版では、再構成回路32は、負荷検知回路30による特定のジャックにおける特定の負荷の識別結果に応答して、入力であるうが出力であるうが、また音声であるうが映像であるうが、識別した負荷に正しく適応するように、そのコネクタに関係あるある回路を再構成する。一実施形態において、回路30と32は共に、コーデック11の一部であるが、これは、本発明にとって必ずそうでなくてはならないというものではない。
20

【0031】

図2の負荷検知回路30は、励起回路34と応答分析器36と識別回路38とを含んでいる。さらに図2に示されているのは、古くからある、抜き差しイベント検出回路40である。この回路に対して追加される実施形態は、図16と図17を参照して以下に説明される。コネクタは図2で音声用ジャック26aで示されており、不明の機器24aは、音声用の機器として示されている。励起回路34は、補助部品28とジャック26aとを通して、試験信号を不明の負荷機器24aへ送出する。その試験信号に対する応答は、応答分析回路36によって検知されて、識別回路38に送られる。応答分析器は、インピーダンスあるいは周波数応答を検知することができるが、これは、ある周波数範囲に渡るイン
30
ピーダンスあるいは何か他の特性である。その特性が何であれ、この負荷がいずれの負荷であるかを決定するために、その特性は、それを不明な負荷の多くの特性の内の一つと照合する識別回路38へ提示される。図12~15のフローチャートを参照して説明される、より進んだ実施形態では、もし一致するものが無ければ、ユーザーインピーダンスソフトウェアは、ユーザーIDの機器を特定のジャックに差すことを要求し、それを記憶される参照表に追加するか、決定ツリーを変更することで、この新しい機器が将来の照合の際に既知の機器群の一部になるようにする。

【0032】

図3の音声用ジャック26aは、適切な緩衝材で分離されたスリーブ52とチップ接点54とリング設定56とを持ったプラグ50を含む、昔からある音声用ジャックである。
40
プラグ50とかみ合うのは、典型的にはスリーブ62とチップ接点64とリング接点66とを含んだジャック60である。図2の抜き差しイベントの検出回路40には、図3に示されるように簡単なスイッチ40aが含まれ、この時、プラグ50がスリーブ62を通過して挿入されると、チップ54とリング56の部分は、ジャック60内のリング接点を動かしてジャックイベントスイッチ接点68から離し、これによって、プラグがジャック内にあるか無いかを制御用ソフトウェア或いはハードウェアに知らせるのに使用できる信号を増幅器70に提供する。追加用のイベント検出回路の実施形態は、図16と図17を参照して、以下に説明される。

【0033】

図4に示されるように、一実施形態において、補助部品28bには、バイアス抵抗80
50

及び 82 とコンデンサ 84 及び 86 が含まれるだろう。再構成回路 32b には、利得制御 93 と 95 をそれぞれ持った入力増幅器 92 と 94 に加えて、出力増幅器 88 と 90 を含んでいようし、それらは、端子やジャックにおける不明な機器が入力機器と識別されるか出力機器と識別されるかによってイネーブルになる。88 と 90 と 92 と 94 の増幅器の接続あるいは開放は、より洗練された装置を使用することが可能ではあるが、スイッチ 96, 98, 100, 102 を使用することで簡単に達成できる。例として、増幅器 88 ~ 94 の各々は、増幅器がオフ状態の時に高インピーダンスを、オン状態の時に低インピーダンスを表させるイネーブル入力 104, 106, 108, 110 を持っている。他の増幅器 112 を、スイッチ 114 が閉じた時に抵抗 80 と 82 を駆動するのに使用することができる。スイッチ 116 は、クロストークを防ぐために、バイアス抵抗 80 と 82 を接地電位にするのに都合良く作ることができる。

【0034】

励起回路 34 には、例えばプログラム可能な電流モード DAC のような電流源 118 が含まれる。すなわち、試験電流として、3段階或いは4段階或いは何段階かで異なるレベルの電流を出力するように命令され得る。典型的には、最も少ない電流が最初に不明の負荷機器に送られ、もし戻ってくる入力が分析に不十分ならば、データ分析論理回路 132 は、電流源 118 を次のレベルに進める。これによって、低い感度で、その結果、低価格の応答分析回路 36 を使用することができる。励起回路には、スイッチ 120 と 122 も含まれる。スイッチ 120 が閉じている時、試験信号が、コンデンサ 86 を通って、リング接点 62 へ送られる。スイッチ 122 が閉じている時、試験電流が代わりにコンデンサ 84 を通ってチップ接点 66 へ送られる。応答分析器 36 には、アナログデジタル変換器 124 と、好ましくはプログラム可能な増幅器とサンプルホールド回路 126 がスイッチ 128 と 130 と共に含まれる。識別回路 38 には、データ分析論理回路 132 が含まれる。

【0035】

動作時には、典型的にはスイッチ 96 と 98 を閉じた状態で入力或いは出力増幅器 88 と 90 を通して、コンデンサ 84 と 86 が充電される。一旦、充電されると、スイッチ 96 と 98 は開く。そして、データ分析論理回路 132 からの信号が、ライン 134 を流れて電流源 118 を起動し、閉じたスイッチ 120 とコンデンサ 86 を通って最初の最も低レベルの電流が提供される。これが、第1段階の動作である。第1段階では、コンデンサ 86 上の電圧上の試験電流の影響がスイッチ 128 を通して増幅器 126 に検知されるように、スイッチ 128 も閉じられる。この信号はデジタル信号に変換されて、データ分析論理回路 132 に送られる。第2段階では、まず試験電流がコンデンサ 84 に送られて、コンデンサ 84 上に記憶される電圧上の電流の影響がスイッチ 130 を通して増幅器 136 によって検知され、再び信号は ADC 変換器 124 によってデジタル形式に変換されて、データ分析論理回路 132 に送られるように、スイッチ 122 と 130 は、閉じられる。

【0036】

第3段階において、チップ 66 に接続されるコンデンサ 84 に電流が与えられるようにスイッチ 122 は閉じられるだろうし、一方、スイッチ 128 が閉じられると、リング 62 に接続されるコンデンサ 86 において検知が行われることになる。こうして、第1段階において本システムは、チップとリングの一つを調べ、第2段階において、他を調べ、第3段階において、チップとリングの両方を通して調べる。第3段階の間、チップには電流が与えられ、検知はリングのものであり、交互に反対のことを行うか、或いは第4段階を加えることで両方を行うことができることが理解されるはずである。一旦、機器がデータ分析論理回路 132 で識別されると、正しい信号を生み出してスイッチ 96 と 98 と 100 と 102 を動作させ、入力増幅器と出力増幅器の内の正しいものをチップとリングに接続して、ジャック 60 に接続されていると識別された機器の種類と特性に対応することができる。

【0037】

10

20

30

40

50

再構成回路は、スイッチ 114 を閉じてスイッチ 116 を開き、それによってバイアス電流を抵抗 80 と 82 を通してマイクに供給することによってマイク（ステレオ又はモノ）に適合することができる。増幅器 92 は、音声 ADC によってデジタル化するなどの、その先の処理をするために、入ってくる信号をバッファリングするだろう。検出されたステレオマイクの場合、増幅器 94 は、ステレオの組になった第 2 信号も同様の処理に備えてバッファリングするために、110 において、イネーブルされるだろう。両方の場合において、増幅器 88 と 90 は、スイッチ 96 と 98 を開くか、それらのスイッチを制御 104 と 106 でディスエーブルすることによって、ノード N1 と N2 に向けて高インピーダンスであると考えられるだろう。スピーカが検出されると、増幅器 112 と抵抗 80 と 82 により与えられるバイアスは望ましくない。この理由から、スイッチ 114 は開き、スイッチ 116 は閉じて、それによって、望ましくないバイアスは除去され、また抵抗 80 及び 82 を通るチップ 66 での信号とリング 60 での信号の間で、重大なクロストークのパスを全て除去するだろう。音声用ジャック 60 に接続されるスピーカのために用意される出力信号は、もし存在すれば、制御 104 と 106 によってイネーブルされ、かつ、もし存在すれば、直接に、或いは閉じられるだろうスイッチ 96 と 98 を通して、ノード N1 と N2 に接続されるであろう増幅器 88 と 90 によって駆動されるだろう。

10

【0038】

もし、典型的なヘッドセットが音声用ジャック 60 に接続されていると検出されると、スイッチ 114 は閉じられ、スイッチ 116 と 117 は開かれるだろう。これによって、抵抗 80 を通してチップ 66 に接続されるヘッドセットのマイクにバイアスが提供されるだろう。入力信号は、コンデンサ 84 を通して増幅器 92 に結合され、スイッチ 100 は入力される音声信号をその先の処理回路に接続するために閉じられるだろう。増幅器 88 は、もし存在すれば、制御 104 によってディスエーブルされ、かつ/またはスイッチ 96 は開くだろう。リング端子 62 に接続されるイヤフォンに送られる出力信号は、もし存在すれば、スイッチ 98 を閉じることで接続される増幅器 90 を用い、コンデンサ 86 を通して与えられる。増幅器 94 は、制御 1120 によってディスエーブルされるだろう。

20

【0039】

もし、ラインレベルの入力機器が検出されると、バイアスも必要は無くなり、従ってスイッチ 114 は開かれ、スイッチ 116 は閉じられるだろう。増幅器 88 と 90 と 92 と 94、及び 96 と 98 と 100 と 102 の状態は、ステレオマイクの場合について記載したものと同様であろう。唯一の例外は、ラインレベル信号は典型的なマイクレベルよりも、かなり大きいということであろう。従って、もし増幅器 92 と 94 にプログラム可能な利得制御器があれば、この利得は、ラインレベルに対してステレオマイクに比べて低くプログラムされるだろう。

30

【0040】

データ分析論理回路 132 は、図 5 の決定ツリーによって動作することができる。入力には、第 2 段階からのチップの値 140 と、第 1 段階からのリングの値 142 と、第 3 段階からのチップリングの値 144 とが含まれる。そして論理は、過程 146 で、チップが例えば 6 オーム未満かどうかを尋ねる。もし、6 オーム未満であるならば、過程 148 で、不明の機器は 4 オームのスピーカであると報告する。もし 6 オーム未満で無ければ、チップが 13 オーム未満の抵抗であるかどうかの質問が過程 150 で尋ねられる。過程 152 において答えが YES ならば、不明の機器は 8 オームのスピーカであると報告されるだろう。もしチップ抵抗インピーダンスが 13 オーム未満で無いならば、チップ抵抗が 240 オーム未満かどうかの質問が過程 154 において尋ねられる。もし答えが YES ならば、リングインピーダンスがチップインピーダンスの 1/2 より大きいかどうかの次の質問が過程 156 でなされる。もし大きければ、不明の機器は、ヘッドフォンであると過程 158 で報告される。もし大きくないなら、APDF 或いはデジタルスピーカであると過程 160 で報告される。もし過程 154 でチップが 240 オーム未満で無いと分かると、それは 3000 オーム未満かどうかの質問が過程 162 に行われる。もし未満なら、リングが値プレートインピーダンスの 1/2 より大きいかどうかの質問が過程 164

40

50

で行われる。もし未満で無いなら、不明の機器がモノのマイクであるという決定が過程 166で行われる。もしリングがチップインピーダンスの1/2よりも大きければ、チップリングインピーダンスがチップインピーダンス値の1/2よりも大きいかどうかについての質問が過程168で尋ねられる。もしそうなら、不明の機器は他の種類のモノのマイクであると過程170で報告される。しかし、もし過程168で、チップ対リングのインピーダンス値がチップインピーダンスの1/2よりも大きくなければ、その機器はステレオマイクであると過程172で識別される。もし、チップが3000オーム未満で無いと過程162で決定されると、チップが30000オーム以下かどうかの質問が過程174で行われる。もし以下ならば、リングインピーダンスがチップインピーダンスの1/2よりも大きいかどうかの質問が過程176で行われる。もし大きくなければ、機器は不明であると過程178で報告される。もし大きければ、機器は電力スピーカ（power speaker）であると過程180で報告される。もしチップが30000オーム未満で無ければ、端子あるいはジャックに機器は接続されていないという決定が過程182で行われる。

10

【0041】

アナログデジタル変換器124からの応答値を過程190で捕捉し、その応答値が範囲閾値より大きいかどうかを過程192で決定することから始まる、図6に示される論理に従って、電流源118の電流ステップ出力を引き続いてブーストする、ライン134上の出力が、データ分析論理回路132内で生み出される。もし大きければ、その値は過程194でデータ分析論理回路へ与えられる。もし過程192で、応答値が範囲閾値より大きくなければ、励起レベルが最大範囲にあるかどうかの質問が過程196で行われる。もし範囲内ならば、システムは過程194に戻ってその値を識別器に与えてループは終了するだけである。しかし、もし最大範囲に無ければ、励起レベルは、過程198で増やされて、サイクルは再び始まる。

20

【0042】

一つの励起回路34と一つの応答分析回路36によって支援される一つのジャック60が図4にあるが、これは、必ずしも本発明の限定事項では無い。例えば、各々が自身の応答分析器36と励起回路34aによって支援される多くの端子あるいはジャックがあるだろうし、そして典型的にはある、もしくは、図7に示されるように、一つの励起回路34aには、多くのジャック60a, 60b, 60nを支援するために多くのスイッチ120a, 122a, 120b, 122b, 120n, 122nを用いて多重化される、一つの電流源118aが含まれるだろう。同様に、応答分析回路36aは、一つのアナログデジタル変換器124aと、多くのスイッチ128a, 130a-128n, 130nの備わる増幅器126aを持っているだろう。このように、一つの電流源118aと一つのADC124a、それに一つの126aが、音声用ジャック60a~60nのような多数の端子を支援することができる。

30

【0043】

インピーダンス特性だけが、既知の負荷或いは機器の電気的特性と照合することのできる、不明の機器の唯一の電気的特性では無い。例えば不明の機器の周波数応答は、既知の機器の周波数応答と照合することができる。その場合、図8のADC124dからの出力は、信号をN点の高速フーリエ変換FFT計算器202に送る、Nワードのサンプルメモリ200に与えられるだろう。そこから出力は、例えばデータ分析論理回路132、もしくは識別出力を提供する何か他のパターン照合回路132dであろう識別回路132へと送られる。代わりに、出力は、パターン照合アルゴリズムを用いた処理のためにCPUへ直接送ることもできる。実際、Nワードのサンプルメモリ200とN点のFFT計算器202の機能は、正しく構成されたコンピュータにおいて識別回路38dと共に具現化することもできよう。

40

【0044】

決定ツリーを使用する代わりに、簡単な記憶参照表を使用することができるだろう。例えば、図9で入力210における信号は、例えば、50ミリボルトの電圧を増幅器214への入力212へ供給する。入力212における50ミリボルトと216の入力との差に

50

よって、電流源ミラー 224 と 226 と 228 のベース 218 と 220 と 222 を駆動する出力信号が導かれる。それらによって導かれる電流は、212 と 216 における入力平衡するまで増加する。電流ミラー 226 と 228 の二つが点 V2 に接続され、一つだけが V1 に接続されるので、V2 は V1 の 2 倍の電流を受け取る。これら二つの入力である V1 と V2 が増幅器 230 と増幅器 232 の両方に配られる。V1 が V2 に等しいか大きい時、増幅器 230 からの出力 JS0 は 0 に等しく、それ以外では JS0 は 1 に等しい。V2 が V1 に等しいか大きい時、増幅器 232 の出力は 0 であり、そうでなければ JS3 は 1 である。V1 が V2 に等しい時、JS0 は 0 に等しく、JS3 は 0 に等しい。V1 と V2 を通って流れる電流が大きいほど、それだけジャック 60e に存在するインピーダンスは低くなる。JS1 出力と結合する JS0 と JS3 出力は、可能性のある多くの別々の機器の識別結果に影響する。JS1 出力は、その出力が抵抗 236 によって或る電圧に変換されて出力 JS1 に送られる更に別の電流ミラー 234 から引き出される。もしその電圧が高ければ、電流が高いことを意味しており、従って、JS1 は 1 であり、ここでの 1 もしくはここでの高電圧は、低インピーダンスを示している。

10

【0045】

識別処理は、図 10 のジャック検知表を参照するとより良く理解することができ、この表から、スピーカーやヘッドフォンやモノのヘッドセットや SPDIF やデジタルスピーカーや遠隔通信機器やマイクのような機器は、それぞれ JS1 と JS3 と JS0 の列に載っている特有の 3 ビットのデジタル符号によって表されることが分かる。追加された JS4 の列は、単純に図 2 のプラグの抜き差しイベント検出回路 40 からの出力であって

20

【0046】

図 9 の再構成回路 32e において、トランジスタ 250 と 252 および抵抗 254 と 256 と 258 が結合して、入力 260 のレベルで制御されるプログラム可能なマイクバイアス源を形成する。これは、バイアスをチップ端子 66e に供給するために、マイクが遠隔通信ヘッドセットが音声用ジャック 60e に接続されて検出されると、作動する。プログラム可能なバイアスは、ヘッドフォンやアナログ或いはデジタルスピーカーが検出された時に、入力 260 を接地することによって動作を停止するだろう。条件によって、スイッチ 262 は、ヘッドフォン出力信号 264 を、この信号を抵抗 268 とインダクタ 270 を通して、音声ジャック 60e のチップ端子 66e へと結合するコンデンサ 266 へ接続する。インダクタ 270 と 272 は、それぞれコンデンサ 84e と 86e とに結合して、2 チャンネルの高周波 EMI フィルタを形成する。このフィルタは、自由選択であり、インダクタ 270 と 272 は短絡回路で置き換えることができる。スイッチ 274 は、条件によって、右チャンネルのヘッドフォン出力信号 276 を、この信号を抵抗 280 とインダクタ 272 とを通して、音声ジャック 60e のリング端子 62e へと結合するコンデンサ 278 へ接続する。

30

【0047】

アナログスピーカーやモノのヘッドセットやヘッドフォンが検出された時は、入力部 282 と 284 の信号を作動させてスイッチ 262 と 274 をそれぞれ閉じる。信号 260 は、バイアスが確実にかけられないように接地されるだろう。SPDIF 出力信号 286 は、接地されるか高インピーダンスとなるだろう。デジタル (SPDIF) スピーカーが検出された時は、APDIF 信号がコンデンサ 288 と抵抗 290 を通してジャック 60e に送られることと、出力が端子 264 と 276 に接続される増幅器 292 と 294 が無音になることで妨害信号がジャック 60e に現れないことと、部品 266 と 268 を用いて SPDIF 信号に対する交流終端を提供すること以外は、上記と同じ状態である。遠隔通信のヘッドセットに対して、260 は高レベルに設定されて、バイアスを端子 66e に接続されるヘッドセットのマイクに供給する。確実にマイクからの信号が著しく減衰されないように、スイッチ 262 は開かれる。この信号は、音声コーデック回路のマイク入力

40

50

への抵抗 296 を通して更に処理するために与えられる。コンデンサ 298 は抵抗 296 と結合して、信号の低域通過フィルタを行う。このフィルタ処理は望ましくはあるが任意選択である。スイッチ 274 を閉じて、端子 276 に付いている出力増幅器を接続することで、音声信号が、端子 62e に接続される遠隔通信のヘッドセットのイヤピースに与えられる。入力部 286 は、高インピーダンスの状態にプログラムされる。

【0048】

バイアスを提供するのに、標準的なモノのコンピュータマイク入力 260 はハイなので、スイッチ 262 と 274 は開かれ、入力部 286 に接続される SPDIF 出力は、高インピーダンス状態にプログラムされる。端子 66e に入力されるマイク信号は、インダクタ 270 と抵抗 296 を通して、コーデックのマイク入力に供給される。

10

【0049】

本発明の方法とシステムによって、完全なシステムは、ソフトウェアと、図 11 のユーザーインターフェイスアプリケーション 250 と、ミドルウェアアプリケーション 252 の 3 つの部分を使用する。ユーザーインターフェイス 250 は、ソフトウェアが既に一般的なものとして 14 と呼ばれている図 1 のコンピュータ 12 のようなユーザーの装置とインターフェイスする。ユーザーインターフェイスアプリケーションは、マウスやキーボードやタッチスクリーンやペンや他の何かの入力装置が、PC モニターや CCD 表示装置やプラズマ表示装置や PDA スクリーンなどと共に含むことができる。録音機や再生機や他の様々なアプリケーション 256 は、フィルタなどのようなデータ処理回路 258 を通ってコーデックのドライバ 254 へ送ることができる。負荷検知回路 30' は、補助回路 28' とジャック 60' との連携から、特定の機器が接続されていると決定すると、この情報を、コーデックのドライバ 254 へ送る CPU プロセッサ 12' へと送る。負荷検知回路 30' は、図 4 のアナログデジタル変換器 124 からの未処理のデータを、データ分析回路からの処理済みデータ或いは応答分析器 36 の他の出力と同様に、図 11 のコーデックのドライバに直接に送るだろう。このように、コーデックのドライバ 254 は、CPU プロセッサ 12' と連結して、不明の機器の識別結果を決定するための負荷検知回路 30' による決定とも、また未処理のデータを用いて負荷検知回路 30' によって提供された決定とも無関係に決定を行うことができ、その自らの決定を、ジャック 60' に接続される不明の機器の識別結果に関するものとして送ることができる。

20

【0050】

ミドルウェアアプリケーション 252 は、この動作を支援することができるし、また、ユーザーインピーダンスアプリケーション 250 と連結してデータベースに新しい機器を追加することもできる。付けられた機器が認識できなかった時には、ユーザーインピーダンスを通して、ユーザーにその機器が何であるかを尋ねることが無理なくできるし、その識別結果を将来参照するためのインピーダンスやスペクトルの痕跡などの電気的特性を共に記憶することができる。

30

【0051】

ユーザーインターフェイスのメッセージ通知は、図 12 の過程 260 におけるジャック機器変更通知のタスクと共に始まる。もし或る機器の変更があったら、例えば、もしその機器が過程 262 において尋ねているように取り除かれたならば、過程 264 においてその通知がユーザーに表示される。もしその答えが、取り除かれた機器が無いというものならば、システムはどの機器がどのジャックに差されたかの最良の推測を表示して、過程 266 でユーザーの検証を求める。そして、コーデックのドライバは、もし必要ならば、ハードウェアの再構成を通知され、もしその修正が不正であるか支援されていないものならば、ユーザーは、過程 270 で通知される。

40

【0052】

ミドルウェアアプリケーションは、図 13 の 272 で示される多くの機能を実行する。それは、ユーザーのメッセージ通知と負荷測定と機器データベース一覧へのマッピングと機器の学習と記憶及び読み出しの機能である。加えて、識別回路によって与えられる識別結果に更に重ねて、実際の負荷周辺機器をよりよく決定するために、ハードウェアブラッ

50

トフォーム回路の詳細が使用される。また、電流 I / O の修正と構成データを追跡し続けるだろう。これを実行するために、一旦識別がされると、そこに接続される特定の機器に端子を適合させるように適切な回路が再構成されるために、支援回路情報 274 と構成ファイルが保持される。また、276 に、標準的な機器のインターフェイス特性を一覧にしたデータベースと、ユーザー自身の OEM によって識別された追加機器と共に更新された標準的な機器のデータベース特性の学習済み機器データベースを備える。最後に、その構成データベースは、どの機器がどのジャックにあるかの一覧を保持し、ミドルウェアアプリケーションは、開始時にこれに対する構成を調べて、システムの電源が落ちている間の全ての変化を検出する。

【0053】

コーデックのドライバは、図 14 の 280 で、I / O 接続部のプラグの抜き差しがあるかを検出する。またコーデックのドライバは、過程 282 で、各ジャックに対して、機器が挿入されたか取り除かれたかを、ジャックで読み取ったレベルに基づいて知る。もし機器が取り除かれたなら、ユーザーインターフェイスに知らされるだろう。ミドルウェアアプリケーション 252 とのネクタイイベントのやり取り、及びメッセージの通知によるユーザーインターフェイスへのミドルウェアアプリケーションのやり取りを含んだ、これら準備段階のイベントの後に、最初の負荷測定サイクルが過程 284 で始まる。識別システムによる機器特性と、未処理インピーダンス、チップあるいはリング、あるいはその両方が 286 で取得される。288 で情報がミドルウェアアプリケーションに送られ、識別結果が解釈されて認証される。この時点で、もしジャックを、入力もしくは出力あるいは特定のインピーダンス整合へ再構成する必要があるれば、それは 290 で成される。他のアプリケーションとフィルタドライバは、この自由選択 292 において、希望に応じてオン或いはオフすることができる。

【0054】

図 15 において、開始時に、ユーザーインターフェイスアプリケーションは、全てのジャックあるいは I / O 接続部 300 で周辺検知サイクルを実行し、302 で電源を落とす前の構成と比較する。過程 304 で、もし構成が異なれば、異なる周辺が接続される各ジャックに対してユーザー通知が過程 306 で始まる。もし何も変更が無ければ、タスクを終了する。

【0055】

本システムのジャックへノから機器のプラグが抜き差しされたことを検出する、ジャックのイベントの検出は、図 16 のコーデック 11、或いは本発明による他のシステムが行うことができる。イベント検出の作用によって、信号が作られてシステムに返され（例えば、CPU が割り込みを起こして、システムソフトウェアが監視するためのレジスタの状態ビットを立てる）、必要に応じて行動を起こし反応する。反応の例としては、ヘッドフォンが差し込まれた時に、マルチチャンネルの音声を 2 チャンネルへと下方方向に混合して、サラウンドチャンネル (surround channel) を消音し、EQ エンジンをオンまたはオフして、指されたものの機器特性を測定してユーザーにメッセージ通知する。

【0056】

一つのジャックに取って、ジャックスイッチピンからコーデックへの 1 本の DC 電圧バスと 1 本のコーデックピン (JS) があれば、そのジャックにおけるイベントを検出するのに十分である。ジャックのスイッチピンを JS ピンに接続することで、何かがジャックに差し込まれたか否かによって、論理ハイあるいは論理ロー（コーデック内のプルアップ抵抗を通してハイ、アプリケーション回路内のプルダウン抵抗を通してロー）になる。論理 '0' から論理 '1' への遷移、およびその逆は、システムへのイベント信号である。

【0057】

典型的なシステムには、イベント作用を検出するために各ジャック毎に専用ピンを持つのでなく、図 16 と 17 にジャック 60a ~ 60n として示されるような多数のジャックがある。要するに、これらのシステムには、本発明によると、各ジャックに何が差し込まれたか（否か）によって、JS ピンノード 400 の DC 電圧レベルが異なるものとなる、

10

20

30

40

50

図 16 の 410 a 或いは図 17 の 410 b の抵抗梯子ネットワークが含まれる。最初の DC バイアス電圧は、抵抗 411 (例えば、1 K) を通して、アプリケーション回路のコーデック 11 の内部或いは選択によっては外部で、アナログ或いはデジタル供給電圧に設定される。コーデック 11 の内部では、低解像度のアナログデジタル変換機 (ADC) 412 が、JS ピンノード 400 における電圧を測定する。電圧レベルが変化した時は、抵抗梯子ネットワーク 410 に接続されたシステム内のジャック 60 へ / から機器が差し込まれ / 取り除かれている。ADC 412 は、イベントが発生したのはどのジャックか、また何かのプラグが差し込まれたか抜き去られたのかを、JS ピンノード 400 における電圧レベルに基づいて決定するソフトウェアに、電圧測定値を送る。こうして、抵抗梯子ネットワーク 10 は、典型的には、異なる値が与えられた抵抗 $R_1 \sim R_N$ を選ぶことによ

10

【0058】

図 16 は、ジャックスイッチ 60 a ~ 60 n が音声信号から分離されている、多くのジャックを持ったシステムに対する対策を開示している。分離されたジャックスイッチは、閉じた時 (あるいは開いた時) に、それらが音声信号ラインに接続されないことを意味している。この場合、JS ピンノード 400 への電圧は直流のみである。分離されたジャックが、分離されないジャックに比べて、よりありふれたものとなる傾向がある。図 3 を参照して上で説明したように、ジャック 60 a に挿入されたプラグによって、スイッチ 68 は開いて、JS ピン 400 での電圧レベルが変わる。

20

【0059】

図 17 は、ジャックスイッチが音声信号から分離されていない、多くのジャックを持ったシステム 60 a' ~ 60 n' 用の抵抗梯子ネットワーク 410 b が開示されている。この場合、ジャックの中に何も無ければ、スイッチピンは、JS ピン 400 パスを音声信号ラインに短絡させる。もし、例えば入力機器からの音声があれば、この音声信号は、DC 電圧に乗ってそれを変化させる。JS ピン 400 のところの RC フィルタ 414 は、AC 音声信号の少なくともいくらかを引き離して接地電位へ流す。まだピン 400 に残る電圧のリップル或いは変化は、DC 電圧に乗った残留音声の原因となるジャックイベント検出誤りが起こらないように、コーデック 11 a 内部のタイマー 416 を時間切れ設定をすることによって、“切り離す”ことができる。論理回路或いは論理手段 418 は、ADC 412 からの出力がタイマー 416 によって設定された時間の間に変化したかどうかを調べて反応をする。もし ADC 出力が、連続する時間で変化し続けられれば、音声信号が存在し、JS 割り込み信号は生成されない。反対に、もし ADC 出力が変化しても一定のままなら、JS 割り込み信号が生成される。この同じ対策を、分離されたジャックが雑音を排除するのに使用することもできる。

30

【0060】

本発明の具体的な特徴は、いくつかの図面には示されるが他の図面には示されていないが、これは、各特長が本発明による他の特徴のどれか或いは全てと合わせられることによる都合のためである。“含む”、“備える”、“持つ”、“共に”などの個々で使用された言葉は、広く包括的に解されるべきであり、何らかの物理的な内部接続に限定するもの

40

【0061】

他の実施形態は、当業者が行うものであるとし、添付する特許請求の範囲内にある。

【図面の簡単な説明】

【0062】

【図 1】本発明による識別回路と再構成回路とを持った情報処理システムのブロック図である。

【図 2】プラグの抜き差しを検出する回路に沿った識別回路のより詳細なブロック図である。

50

【図 3】従来の音声用ジャックとプラグの断面図である。

【図 4】図 1 と図 2 の、応答分析器と励起回路と識別回路と再構成回路と補助部品の、より詳細な図である。

【図 5】ハードウェアおよび / またはソフトウェアで実現することのできる決定ツリーの論理の図である。

【図 6】図 4 の励起回路内でプログラム可能な回路ソースを動作させるための、図 4 のデータ分析論理回路内の制御論理の図である。

【図 7】励起回路と応答分析回路を多くの端子或いはジャックで増大させるための切換回路を示す図である。

【図 8】スペクトルの痕跡を照合する応答分析回路のブロック図である。

10

【図 9 A】図 1 と図 2 の、応答分析器と励起回路と識別回路と再構成回路と補助部品の、他の実例の、より詳細な図である。

【図 9 B】図 1 と図 2 の、応答分析器と励起回路と識別回路と再構成回路と補助部品の、他の実例の、より詳細な図である。

【図 10】本発明によって機器を識別するために記憶される参照表の図である。

【図 11】本発明による方法 / システムをソフトウェアで実現するフローチャートである。

【図 12】本発明によるユーザーインターフェイスをソフトウェアで実現するフローチャートである。

【図 13】本発明によるミドルウェアをソフトウェアで実現するフローチャートである。

20

【図 14】本発明によるコーデックをソフトウェアで実現するフローチャートである。

【図 15】システムの開始動作のフローチャートである。

【図 16】分離したスイッチと共に使うのに特に適し、た本発明によるイベント検出器のブロック図である。

【図 17】分離されていないスイッチと共に使うのに特に適した、本発明によるイベント検出器のブロック図である。

【符号の説明】

【0063】

10 ... 情報処理システム

12 ... CPU

30

14 ... ソフトウェア

16 ... 表示装置

18 ... マウス

20 ... キーボード

22 ... 記憶装置

24 ... 負荷

26 ... コネクタ

28 ... 補助部品

30 ... 負荷検知回路

32 ... 再構成回路

40

34 ... 励起回路

36 ... 応答分析回路

38 ... 識別回路

40 ... プラグの抜き差しのイベント検出

【 図 5 】

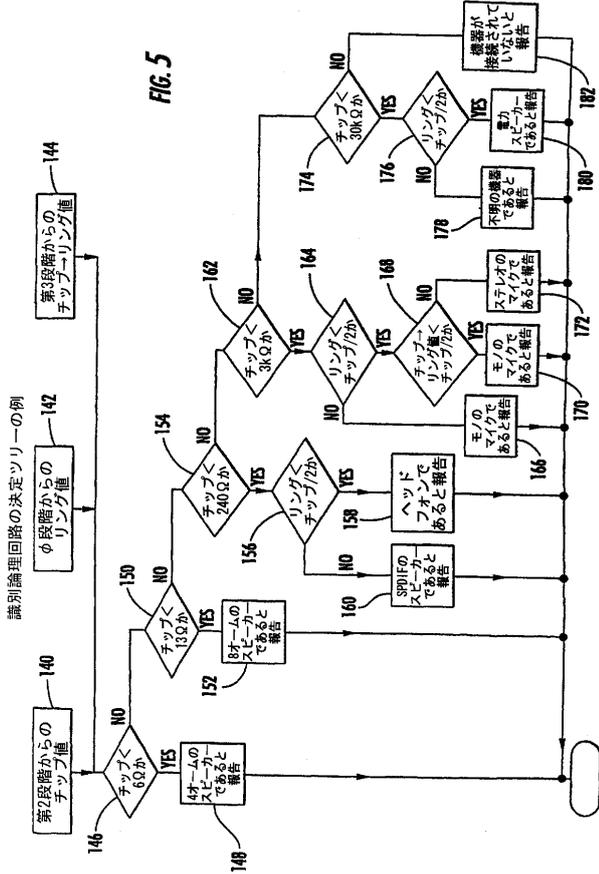


FIG. 5

【 図 6 】

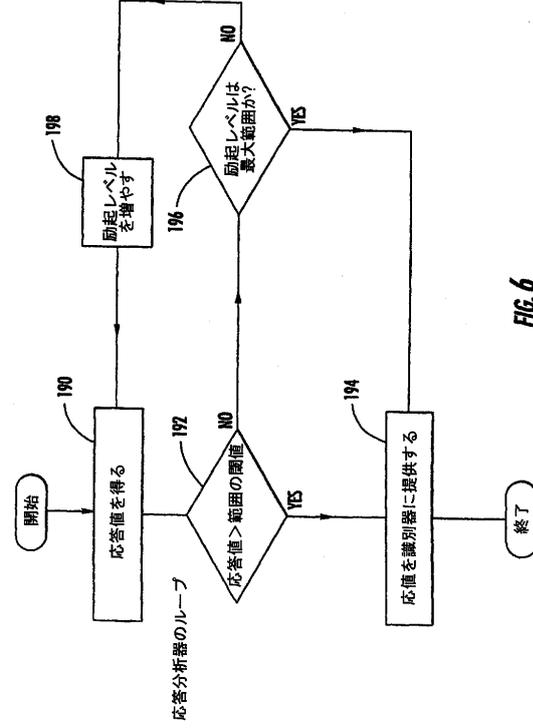


FIG. 6

【 図 7 】

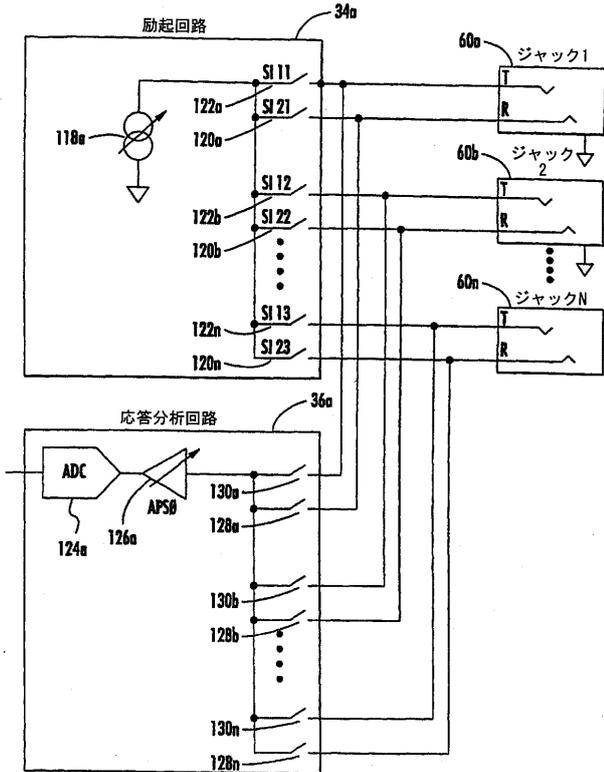


FIG. 7

【 図 8 】

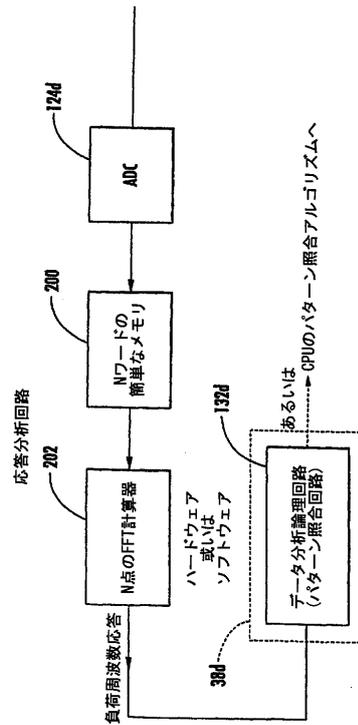


FIG. 8

【 図 9 A 】

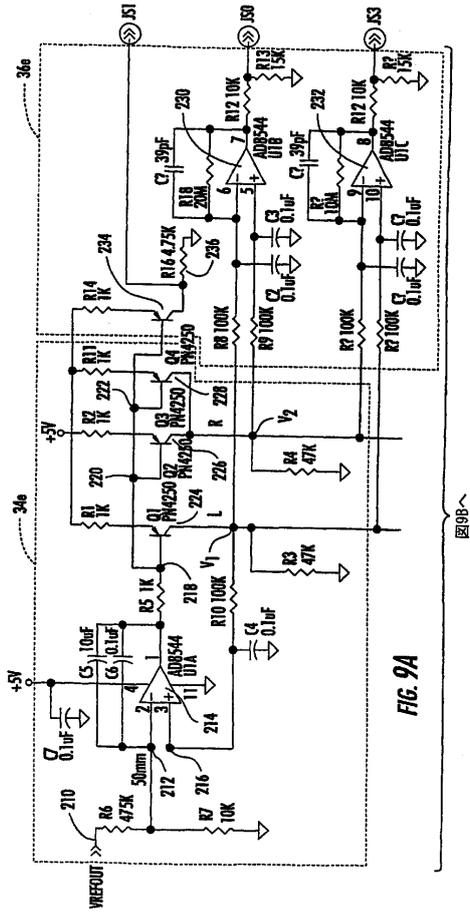


FIG. 9A

【 図 9 B 】

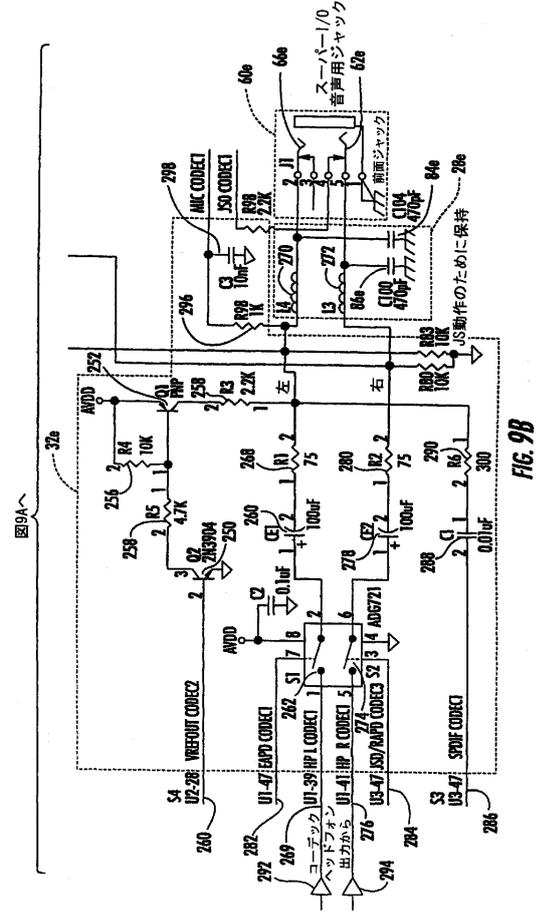


FIG. 9B

【 図 1 0 】

ジャック検知表

	JS1	JS3	JS0	JS4
スピーカー (Zin=10K)	0	0	1	1
ヘッドフォン (Zin=32オーム)	1	0	1	1
モノヘッドセット (Zin=32オーム)	1	0	0	1
SPDIF (75オーム)	1	1	0	1
電話HS (マイク=チップ、HP=リング)	0	1	0	1
マイク	0	0	0	1
無し	0	0	1	0

FIG. 10

【 図 1 1 】

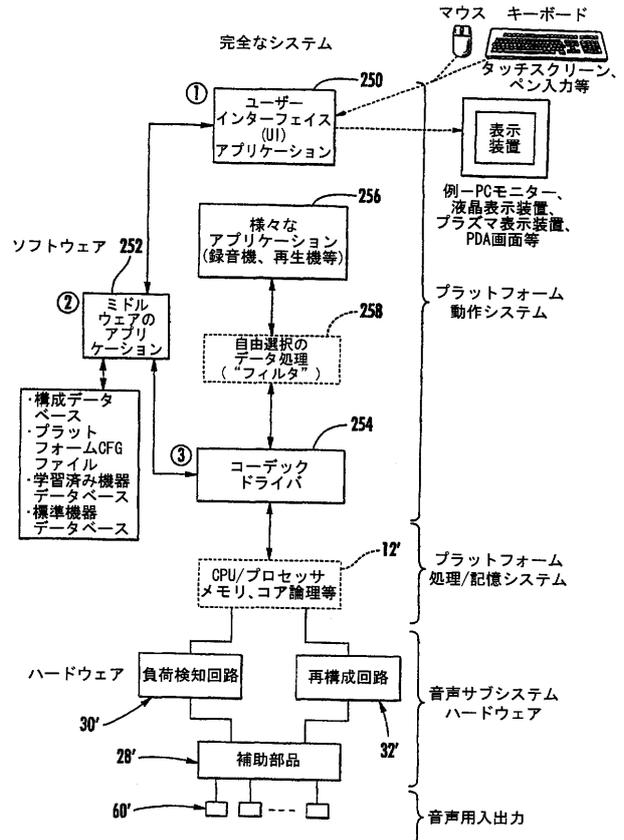


FIG. 11

【 図 1 2 】

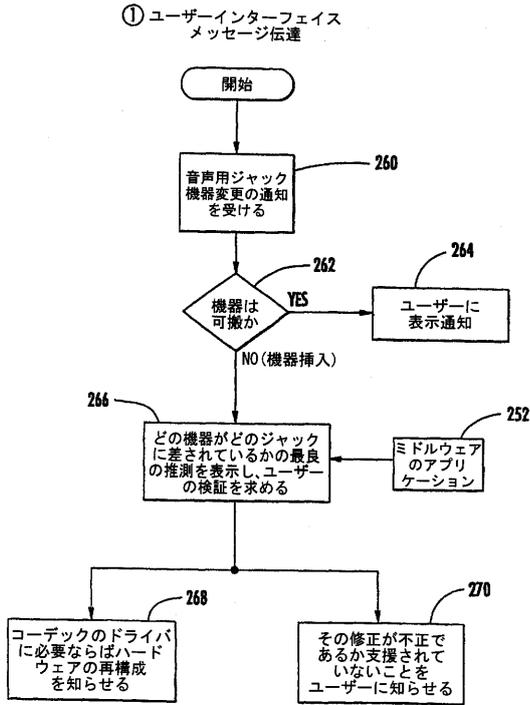


FIG. 12

【 図 1 3 】

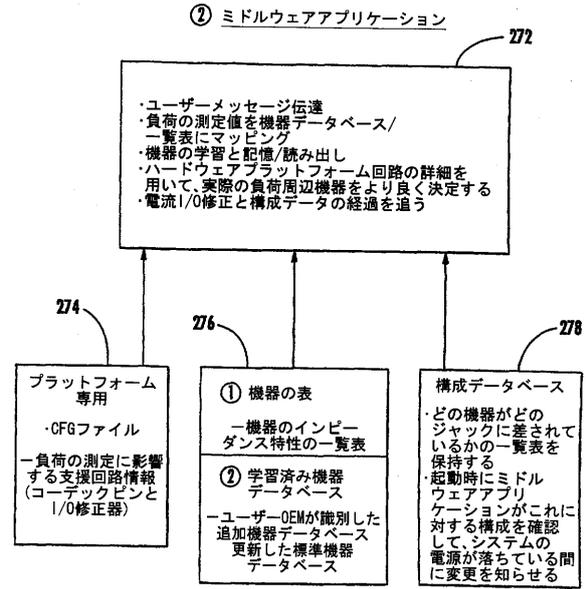


FIG. 13

【 図 1 4 】

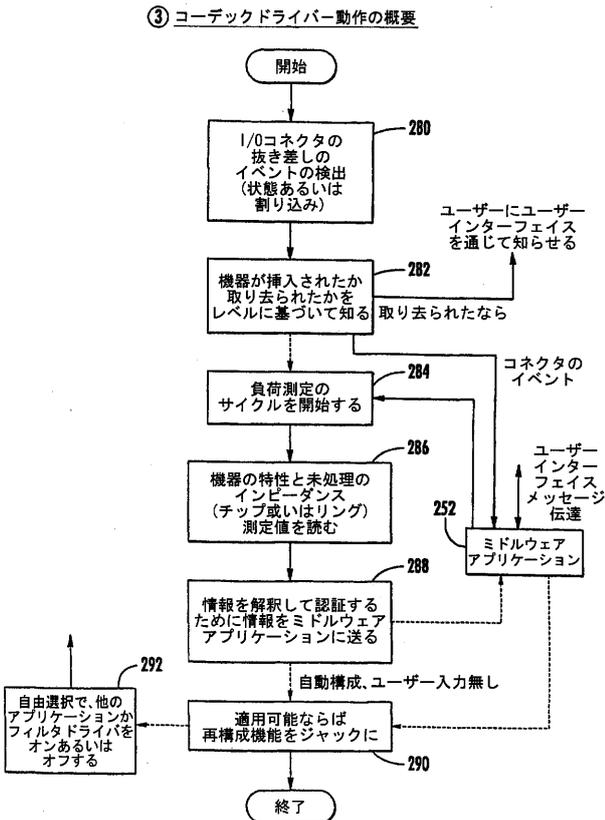


FIG. 14

【 図 1 5 】

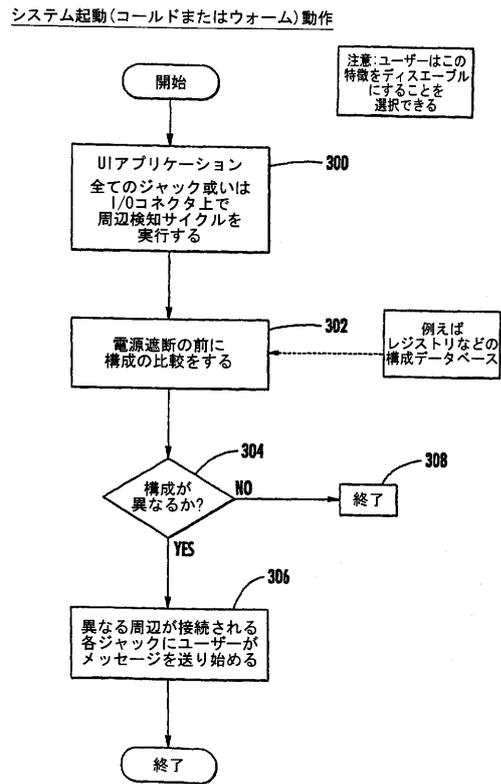


FIG. 15

【図16】

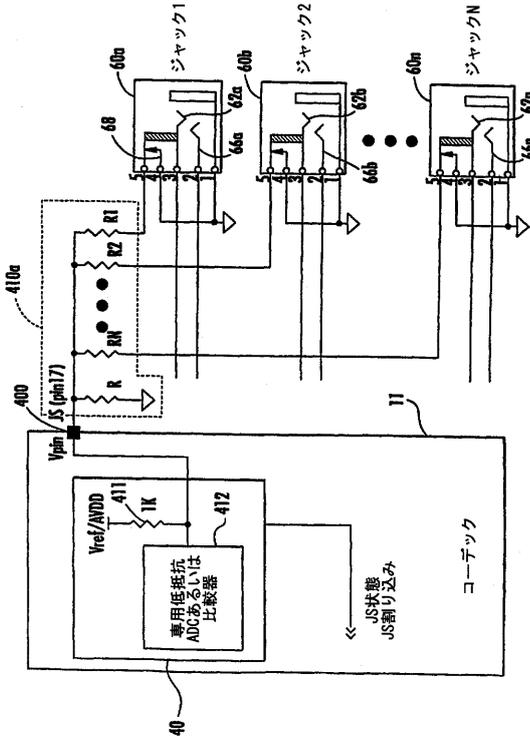


FIG. 16

【図17】

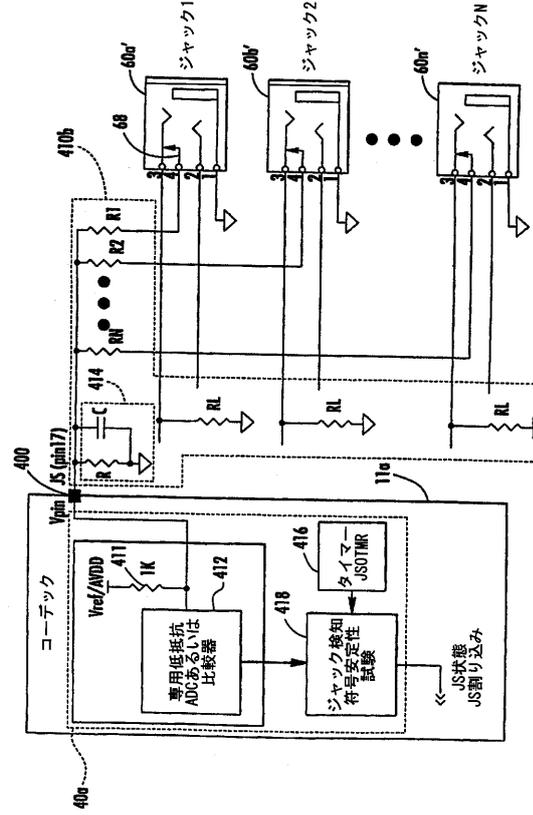


FIG. 17

400
Vpin JS (pin17)

410a

68

ジャック1

ジャック2

ジャックN

11

専用低抵抗
ADCあるいは
比較器

←←
JS状態
JS割り込み

コーデック

400

Vpin JS (pin17)

410b

68

ジャック1

ジャック2

ジャックN

11a

専用低抵抗
ADCあるいは
比較器

←←
JS状態
JS割り込み

コーデック

416
タイマー
JSOTMR

418
ジャック検知
符号安定性
試験

【 国際調査報告 】

INTERNATIONAL SEARCH REPORT		International application No. PCT/US03/19971
A. CLASSIFICATION OF SUBJECT MATTER		
IPC(7) : G06F 13/00 US CL : 700/79; 702/57; 710/16,100; 439/620 According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED		
Minimum documentation searched (classification system followed by classification symbols) U.S. : 700/79,94; 702/57,73,119,189; 710/8,10,11,16,62,72,73,100; 307/38,39,85; 439/620		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched		
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used) IEEE Database, ACM Database, IBM Technical Disclosure Bulletins		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	US 4,737,657 A (JATKO et al.) 12 April 1988 (12.04.88), see entire document.	1-63
A	US 6,185,627 B1 (BAKER et al.) 06 February 2001 (06.02.01), see entire document.	1-63
A	US 6,339,831 B1 (SUGAWARA et al.) 15 January 2002 (15.01.02), see entire document.	1-63
A,E	US 6,654,840 B1 (GENDO et al.) 25 November 2003 (25.11.03), see entire document.	1-63
A,E	US 6,684,262 B1 (MILLER et al.) 27 January 2004 (27.01.04), see entire document.	1-63
<input type="checkbox"/> Further documents are listed in the continuation of Box C. <input type="checkbox"/> See patent family annex.		
* Special categories of cited documents:		
"A"	document defining the general state of the art which is not considered to be of particular relevance	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"E"	earlier application or patent published on or after the international filing date	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"L"	document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"O"	document referring to an oral disclosure, use, exhibition or other means	"&" document member of the same patent family
"P"	document published prior to the international filing date but later than the priority date claimed	
Date of the actual completion of the international search 17 April 2004 (17.04.2004)		Date of mailing of the international search report 04 MAY 2004
Name and mailing address of the ISA/US Mail Stop PCT, Attn: ISA/US Commissioner for Patents P.O. Box 1450 Alexandria, Virginia 22313-1450 Facsimile No. (703)305-3230		Authorized officer Emanuel T. Voeltz <i>James R. Matthews</i> Telephone No. (703)305-3900

フロントページの続き

(81) 指定国 AP(GH, GM, KE, LS, MW, MZ, SD, SL, SZ, TZ, UG, ZM, ZW), EA(AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), EP(AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IT, LU, MC, NL, PT, RO, SE, SI, SK, TR), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NO, NZ, OM, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, TJ, TM, TN, TR, TT, TZ, UA, UG, UZ, VC, VN, YU, ZA, ZM, ZW

(72) 発明者 スチュアート・パターソン

アメリカ合衆国・マサチューセッツ・02032・ウォルポール・アドリオン・ロード・7

(72) 発明者 フレデリック・ロブ

アメリカ合衆国・マサチューセッツ・02066・サイチュエイト・テンス・アヴェニュー・13

(72) 発明者 ジョン・ホーレイ

アメリカ合衆国・マサチューセッツ・02186・ミルトン・ベルチャー・サークル・69

(72) 発明者 ラドゲロ・レオナルド

アメリカ合衆国・マサチューセッツ・02072・スタウトン・プレイン・ドライブ・212

Fターム(参考) 5D011 AD11

5D020 AC01