

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2004-311685
(P2004-311685A)

(43) 公開日 平成16年11月4日(2004.11.4)

(51) Int. Cl.⁷

H01L 25/07

H01L 25/18

F I

H01L 25/04

C

テーマコード (参考)

審査請求 未請求 請求項の数 2 O L (全 6 頁)

(21) 出願番号	特願2003-102699 (P2003-102699)	(71) 出願人	000005234 富士電機ホールディングス株式会社 神奈川県川崎市川崎区田辺新田1番1号
(22) 出願日	平成15年4月7日(2003.4.7)	(74) 代理人	100088339 弁理士 篠部 正治
		(72) 発明者	吉原 克彦 神奈川県川崎市川崎区田辺新田1番1号 富士電機株式会社 社内
		(72) 発明者	池田 良成 神奈川県川崎市川崎区田辺新田1番1号 富士電機株式会社 社内

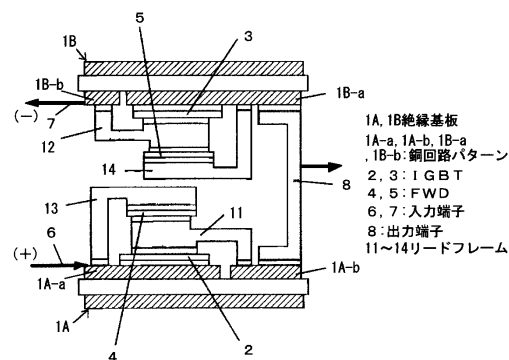
(54) 【発明の名称】 電力用半導体装置

(57) 【要約】

【課題】 2個組 IGBTモジュールの組立構造を改良し、小型、コンパクト化と併せて、内部の配線インダクタンスを低減して動作特性の向上を図る。

【解決手段】 絶縁基板の銅回路パターンに二組の IGBT 2, 3およびFWD 4, 5を搭載し、IGBT 2と3をを直列に配線した上で、入力端子 6, 7および出力端子 8を引き出した組立構造になる電力用半導体装置において、絶縁基板を二枚の絶縁基板 1Aと 1Bに分け、各基板に振り分けて IGBT 2, 3、FWD 4, 5、および配線用リードフレーム 11~14を上下に積層して実装した上で、絶縁基板 1Aと 1Bを上下向かい合わせに並べて近接配置し、かつ入、出力端子を通じて各絶縁基板の銅回路パターンおよびリードフレームに流れる電流が逆向きとなるように絶縁基板の間をコ字形の出力端子 8を介して接続する。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

電力変換装置に適用する電力用半導体装置であって、絶縁基板の銅回路パターン上に二組のパワー半導体チップおよび該パワー半導体チップに逆並列接続するダイオードチップを搭載し、かつ前記パワー半導体チップの間を直列に配線した上で、銅回路パターンから入力端子および出力端子を引き出したものにおいて、

前記の絶縁基板を二枚に分けて各絶縁基板に一組のパワー半導体チップ、ダイオードチップ、および配線用リードフレームを上下に積層して実装した上で、双方の絶縁基板を上下向かい合わせに重ねて近接配置し、かつ入、出力端子を通じて各絶縁基板の銅回路パターンおよびリードフレームに流れる電流が逆向きとなるように絶縁基板の間を接続したことを特徴とする電力用半導体装置。

10

【請求項 2】

請求項 1 に記載の半導体装置において、二分して上下に並ぶ絶縁基板の銅回路パターンの間をコ字形に屈曲した出力端子を介して接続したことを特徴とする電力用半導体装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、モータ制御用インバータなどの電力変換装置に適用する IGBT モジュールを実施対象とした電力用半導体装置の組立構造に関する。

【0002】

20

【従来の技術】

頭記のインバータに適用する IGBT (Insulated Gate Bipolar Transistor) モジュールを例に、絶縁基板に 2 組の IGBT を搭載し、ボンディングワイヤ方式により内部配線してインバータ回路の 1 相分を構成した電力用半導体装置の従来における組立構造を図 2 に、またその等価回路を図 3 に示す。各図において、1 は絶縁基板 (例えば、Direct Bonding Copper 基板)、2, 3 は絶縁基板 1 に搭載した IGBT、4, 5 は前記 IGBT 2 の側方に並置して逆並列に接続した FWD (フリーホイーリングダイオード)、6, 7 は + 極, - 極の直流入力端子、8 は交流出力端子、9 はボンディングワイヤ (Al ワイヤ) である。

【0003】

30

ここで、2 組の IGBT 2, 3 はコレクタ電極を下に向け、また FWD 4, 5 はカソード電極を下に向けてそれぞれのチップを絶縁基板 1 の上面に形成した銅回路パターン 1a, 1b に振り分けて半田マウントし、さらに IGBT 2 のチップ上面側のエミッタ電極、FWD 4 のアノード電極と銅回路パターン 1b との間、および IGBT 3 のエミッタ電極、FWD 5 のアノード電極との間がそれぞれボンディングワイヤ 9 で接続されている。また、+ 極, - 極のの入力端子 4, 5 をそれぞれ銅回路パターン 1a, 1c に半田接合して外部に引き出し、出力端子を銅回路パターン 1b に半田接合して引き出し、これでインバータ回路の 1 相分の上アームと下アームに対応する IGBT モジュールを構成している。

【0004】

そして、上記の IGBT モジュールを用いて単相インバータのブリッジ回路を構築するには 2 基のモジュールを並列に接続し、3 相ブリッジ回路を構成するには 3 基を並列に接続する。なお、インバータの動作、および IGBT モジュールの通電制御については周知であり、ここでは説明を省略する。

40

ところで、昨今では電力変換装置の小型化、高密度化に合わせて IGBT モジュールを小型、コンパクトに構成する要求がますます高まっている。かかる点、前記構成のように IGBT, FWD の各チップを絶縁基板に平面的に並べて搭載した組立構造では絶縁基板のチップ実装面積が大きくなってパッケージが大形となる。また、主回路の内部配線にボンディングワイヤを採用したものは、電流通電による Al ワイヤ自身のジュール発熱、およびその放熱性に問題があって小型、高密度化への対応が困難である。

【0005】

50

一方、IGBTモジュールを小形化するために、FWDをIGBTのチップの上に積み重ねて絶縁基板の実装面積を縮減するようにした組立構造が知られている（例えば、特許文献1参照。）。また、配線抵抗の低減とジュール発熱量を低く抑えるために、ボンディングワイヤの代わりに幅広なリードフレーム（銅板）を採用した組立構造のIGBTモジュールも知られている（例えば、特許文献2参照。）。

図4(a), (b) は上記構造を採用して絶縁基板に2組のIGBT, FWDを実装して構成した2個組IGBTモジュールの組立構造図であり、FWD4, 5はそれぞれアノード電極を下に向けてIGBT2, 3のエミッタ電極（上面）の上に配線用のリードフレーム11, 12を挟んで積層、半田接合し、さらにFWDのカソード電極（上面）に配線用のリードフレーム13, 14を半田接合している。そして、リードフレーム13, 14の他端を絶縁基板1の銅回路パターン1a, 1bに半田付けしてIGBT2, 3と逆並列に接続し、またリードフレーム11の他端は銅回路パターン1bに半田付けしてIGBT2と3を直列に接続し、さらにリードフレーム12の他端は銅回路パターン1cに半田付けした上で、この銅回路パターン1cから-極の入力端子7を引き出すようにしている。なお、図中で1dは絶縁基板（Direct Bonding Copper 基板）1のセラミック板、1eはその裏面側の形成した銅パターンであり、図示してないが絶縁基板1はパッケージの放熱用金属ベース板に搭載して半田接合している。

10

【0006】

上記の構成によれば、図2の構成と比べて絶縁基板1のチップ実装面積がほぼ半分となるのでモジュールを小型に構成できる。また、内部配線としてボンディングワイヤの代わりに幅広なリードフレーム（例えば、幅7mm, 厚さ0.5mmの銅板）を用いたことで、配線抵抗、および通電に伴うジュール発熱量が低減し、さらにリードフレーム自身を熱伝導体として放熱性を高めることができる。

20

【0007】

【特許文献1】

特開2000-164800号公報

【特許文献2】

特開2002-76254号公報

【0008】

【発明が解決しようとする課題】

ところで、図4のモジュール組立構造についても、次記のようにさらに改良すべき課題がある。すなわち、

30

(1) 絶縁基板1に対して二組のIGBT2, 3を左右に並べて搭載していることから、パッケージの小型、コンパクト化には限界がある。

(2) また、IGBTのスイッチング動作時には主回路のインダクタンス成分により急峻なサージ電圧が発生する。このサージ電圧 d は、素子の特性で決まる電流変化を (di/dt) 、インダクタンスを L として、 $d = L(di/dt)$ で表されるようにインダクタンス L の値に比例し、このサージ電圧が高くなるとスイッチング損失が大きくなって電力変換装置の動作特性が悪化する。

【0009】

したがって、内部の配線インダクタンスを低減することが重要であり、その配線インダクタンス低減手段として、IGBTの単独モジュールについては、配線導体の相互誘導作用を利用してコレクタ電極とエミッタ電極を近接配置するなどの配線インダクタンス低減手段が従来から採用されている。

40

ところで、図4に示した2個組IGBTモジュールの構成では、主回路電流の通電路となる絶縁基板1の銅回路パターン1a, 1bをIGBT2, 3の配列に合わせて左右に離間して形成してことから、銅回路パターン間の電磁的な結合度（相互誘導作用）が小さく、そのためにモジュール内部の配線インダクタンス（浮遊インダクタンス）が電力変換装置（インバータ）の動作特性に及ぼす影響が大きくなるといった問題がある。

【0010】

50

本発明は上記の点に鑑みなされたものであり、図4に示した組立構造をさらに改良してパッケージの小型、コンパクト化を達成し、併せて配線インダクタンスを低減して動作特性の向上化を図れるようにした電力用半導体装置を提供することを目的とする。

【0011】

【課題を解決するための手段】

上記目的を達成するために、本発明によれば、絶縁基板の銅回路パターン上に二組のパワー半導体チップおよび該パワー半導体チップに逆並列接続するダイオードチップを搭載し、かつ前記パワー半導体チップの間を直列に配線した上で、銅回路パターンから入力端子および出力端子を引き出した電力用半導体装置において、

前記の絶縁基板を二枚に分けて各絶縁基板に一組のパワー半導体チップ、ダイオードチップ、および配線用リードフレームを上下に積層して実装した上で、双方の絶縁基板を上下向かい合わせに重ねて近接配置し、かつ入、出力端子を通じて各絶縁基板の銅回路パターンおよびリードフレームに流れる電流が逆向きとなるように絶縁基板の間を接続するものとし（請求項1）、その具体的な接続手段として上下に並ぶ絶縁基板の銅回路パターンの間をコ字形に屈曲した出力端子を介して接続する（請求項2）。

10

【0012】

上記構成のように、二組のパワー半導体チップ（IGBT）、ダイオード（FWD）を2枚の絶縁基板に振り分けて積み重ね実装した上で、各絶縁基板を上下向かい合わせに配置したことにより、一枚の絶縁基板に二組のパワー半導体チップ、ダイオードを左右に並置して実装した従来構成と比べて、パッケージが占有する底面積が半分に縮小して半導体装置のパッケージを小型、コンパクトに構成できる。

20

また、向かい合わせに接近して配置した絶縁基板について、各絶縁基板の銅回路パターン、配線用リードフレームに流れる主回路電流が互いに逆向きとなるように絶縁基板の間を配線したことにより、銅回路パターン間の相互誘導作用と相まってトータルのモジュール内部の配線インダクタンスを低減できる。

【0013】

【発明の実施の形態】

以下、本発明の実施の形態を図1に示す実施例に基づいて説明する。なお、図示実施例において、図4に対応する部材には同じ符号を付してその説明は省略する。

図示実施例においては、絶縁基板を二枚の絶縁基板1Aと1Bとに分割した上で、各絶縁基板に振り分けてインバータ回路1相分の上アーム、下アームに対応するIGBT、FWD、および配線用のリードフレームが次記のように実装されている。すなわち、絶縁基板1Aには銅回路パターン1A-a、1A-bを形成し、ここに図4と同様にIGBT2、FWD4、リードフレーム11、13を積層して実装し、一方の絶縁基板1Bには銅回路パターン1B-a、1B-bを形成し、ここにIGBT3、FWD5、リードフレーム12、14を前記と同様に積層して実装する。そして、絶縁基板1Aは実装面を上、絶縁基板1Bは実装面を下に向けて、双方の基板が上下に向き合うよう近接配置した上で、絶縁基板1Aの銅回路パターン1A-bと絶縁基板1Bの銅回路パターン1B-aとの間に断面コ字形に屈曲した出力端子8を介して直列に接続し、さらに絶縁基板1Aの銅回路パターン1A-a、1B-bから+極、-極の入力端子6、7を外部に引き出して2個組のIGBTモジュールを構成している。

30

40

【0014】

なお、前記リードフレーム11~14とIGBT、FWDとは半田付け、あるいは導電性接着剤で接合するものとし、半田接合の場合には半田の密着性を高めるために、あらかじめ半田接合面にAu/Niなどのめっき処理を施しておくのが良い。

上記した組立構造によれば、二枚の絶縁基板1Aと1Bを上下に重ねた分だけモジュールの高さが増すが、モジュールが占有する底面積は図4に示した従来構造の約半分となってパッケージを小型、コンパクトに構成できる。

また、絶縁基板1A、1Bの電流経路は以下ようになる。すなわち、インバータの上アームを形成する絶縁基板1Aの回路では、+極の入力端子6から流入した電流は絶縁基板

50

1 A の銅回路パターン 1 A - a I G B T 2 のコレクタ電極 I G B T 2 のエミッタ電極
リードフレーム 1 1 銅回路パターン 1 A - b 出力端子 8 を通じてモータなどの負荷
(図示せず) に出力される。一方、インバータの下アームを形成する絶縁基板 1 B の回路
では、負荷側から戻ってきた電流は、出力端子 8 絶縁基板 1 B の銅回路パターン 1 B -
a I G B T 3 リードフレーム 1 2 銅回路パターン 1 B - b - 極の入力端子 7 の
経路を流れる。また、逆回復時の電流は、前記とは逆に F W D 4 , 5 を通る経路となる。

【 0 0 1 5 】

上記の電流経路から判るように、+ 極の端子 6 から絶縁基板 1 A の回路を経て出力端子 8
に流れる電流と、出力端子 8 から絶縁基板 1 B の回路を経て - 極の端子に流れる電流との
向きが逆で、かつ絶縁基板 1 A と 1 B とが向かい合って近接配置されていることから電磁
的結合が高くなり、その相互誘導作用により配線インダクタンスが図 4 の構成と比べて
低減する。なお、この点について発明者が試算したところによれば、図 4 の従来構造では
入力端子から出力端子に至る電流経路での配線インダクタンスは 1 0 . 3 2 n H であっ
たが、図 1 に示す実施例の構造とすることで、同じ経路のインダクタンスは 0 . 1 2 n H
であり、従来約 1 . 2 % にまで低減できることが確認されている。これにより、スイッ
チング動作に伴うサージ電圧が低くなってインバータの動作特性が向上する。

10

【 0 0 1 6 】

【 発明の効果 】

以上述べたように、本発明によれば、絶縁基板の銅回路パターン上に二組のパワー半導体
チップおよび該パワー半導体チップに逆並列接続するダイオードチップを搭載し、かつ前
記パワー半導体チップの間を直列に配線した上で、銅回路パターンから入力端子および出
力端子を引き出した電力用半導体装置において、前記の絶縁基板を二枚に分けて各絶縁基
板に一組のパワー半導体チップ、ダイオードチップ、および配線用リードフレームを上下
に積層して実装した上で、双方の絶縁基板を上下向かい合わせに重ねて近接配置し、かつ
入、出力端子を通じて各絶縁基板の銅回路パターンおよびリードフレームに流れる電流が
逆向きとなるように絶縁基板の間を接続したことにより、
パッケージの小型化、高密度化と併せて、内部の配線インダクタンスを低減してスイッ
チング動作特性の向上を図ることができる。

20

【 図面の簡単な説明 】

【 図 1 】 本発明の実施例による I G B T モジュールの組立構造を表す側面図

30

【 図 2 】 従来における 2 個組 I G B T モジュールの組立構造を表す平面図

【 図 3 】 図 2 の等価回路図

【 図 4 】 図 2 と異なる従来例の 2 個組 I G B T モジュール組立構造図で、(a) , (b)
はそれぞれ平面図および側面図

【 符号の説明 】

1 A , 1 B 絶縁基板

1 A - a , 1 A - b , 1 B - a , 1 B - b 銅回路パターン

2 , 3 I G B T (パワー半導体チップ)

4 , 5 F W D (ダイオードチップ)

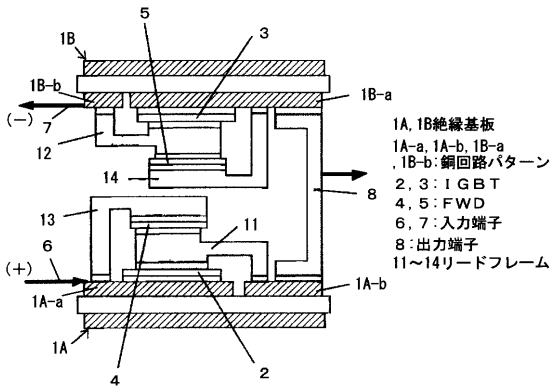
6 , 7 入力端子

8 出力端子

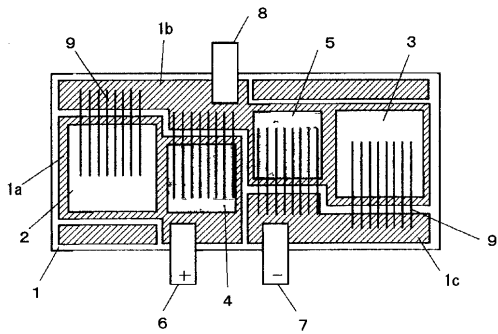
1 1 ~ 1 4 配線用のリードフレーム

40

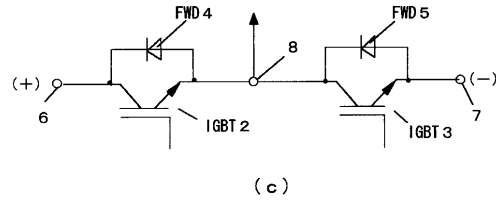
【図1】



【図2】



【図3】



【図4】

