



(19) 中華民國智慧財產局

(12) 發明說明書公告本

(11) 證書號數：TW I463928 B

(45) 公告日：中華民國 103 (2014) 年 12 月 01 日

(21) 申請案號：101136063

(22) 申請日：中華民國 101 (2012) 年 09 月 28 日

(51) Int. Cl. : **H05K1/14 (2006.01)****H05K1/18 (2006.01)****H05K3/22 (2006.01)****H05K3/46 (2006.01)**

(30) 優先權：2012/09/25 中國大陸

201210360263.4

(71) 申請人：臻鼎科技股份有限公司 (中華民國) ZHEN DING TECHNOLOGY CO., LTD. (TW)  
桃園縣大園鄉三和路 28 巷 6 號

(72) 發明人：許詩濱 HSU, SHIH PING (TW)；周鄂東 CHOU, E TUNG (TW)；蕭志忍 HSIAO, CHIH JEN (TW)

(56) 參考文獻：

TW I365026

JP 2004-186265A

審查人員：王珮如

申請專利範圍項數：9 項 圖式數：14 共 36 頁

(54) 名稱

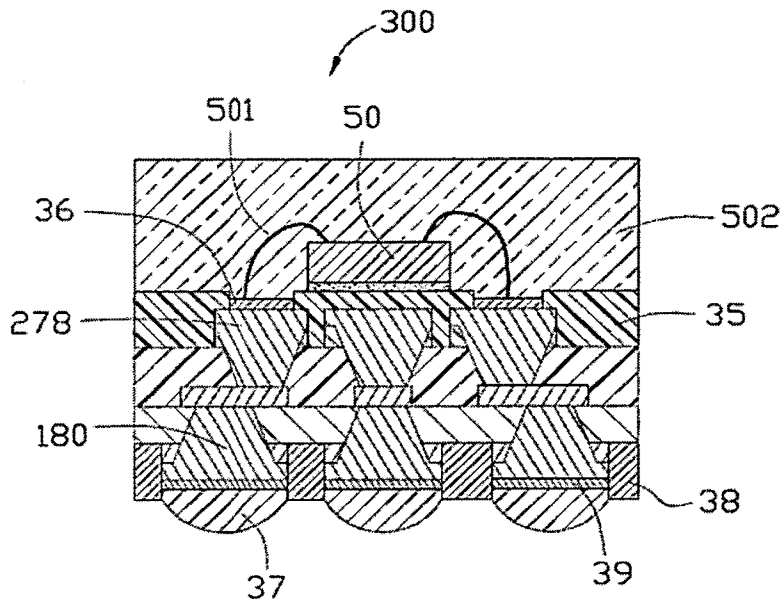
晶片封裝基板和結構及其製作方法

PACKAGE SUBSTRATE, PACKAGE STRUCTURE AND METHODS FOR MANUFACTURING  
SAME

(57) 摘要

一種晶片封裝基板，包括第三和第六膠片、第一和第三導電線路層及第一防焊層。第六與第三膠片相互黏接。第一導電線路層形成於第三膠片相鄰於第六膠片的表面。第三導電線路層形成於第六膠片遠離第一導電線路層的表面，並通過第一導電盲孔電連接於第一導電線路層。第一防焊層形成於第三導電線路層，並部分覆蓋第三導電線路層，以構成複數電性接觸墊。複數導電接點形成於第三膠片的遠離第一導電線路層的表面，複數導電接點通過第二導電盲孔電連接於第一導電線路層。本發明還涉及晶片封裝基板的製作方法、晶片封裝結構及其製作方法。

This invention relates to a package substrate. The package substrate includes a third adhesive sheet, a sixth adhesive sheet, a first conductive trace layer, a third conductive trace layer, a first solder mask layer and a plurality of conductive pads. The sixth adhesive sheet is adhered to the third adhesive sheet. The first conductive trace layer is formed on a surface of the third adhesive sheet adjacent to the sixth adhesive sheet. The third conductive trace layer is formed on a surface of the sixth adhesive sheet away from the first conductive trace layer. The third conductive trace layer is electrically connected to the first conductive trace layer by first conductive blind hole. The first solder mask layer is formed on and partly covers the third conductive trace layer, thereby forming a plurality of electrically contact pads. The conductive pads are formed on a surface of the third adhesive sheet away from the first conductive trace layer. The electrically contact pads are electrically connected to the first conductive trace layer by a plurality of second conductive blind holes. The invention also relates to a method for forming the package substrate, a package structure and a method for forming the package structure.



- 300 . . . 晶片封裝結構
- 501 . . . 鍵合線
- 50 . . . 晶片
- 502 . . . 封裝材料
- 278 . . . 電性接觸墊
- 180 . . . 導電接點
- 35 . . . 第一防焊層
- 36 . . . 第一金屬
- 37 . . . 焊球
- 38 . . . 第二防焊層
- 39 . . . 第二金屬



申請日: 101. 9. 28

IPC分類: H05K 1/14 (2006.01)

H05K 1/18 (2006.01)

H05K 3/22 (2006.01)

H05K 3/46 (2006.01)

**【發明摘要】****【中文發明名稱】** 晶片封裝基板 and 結構及其製作方法**【英文發明名稱】** PACKAGE SUBSTRATE, PACKAGE STRUCTURE AND METHODS

FOR MANUFACTURING SAME

**【中文】**

一種晶片封裝基板，包括第三和第六膠片、第一和第三導電線路層及第一防焊層。第六與第三膠片相互黏接。第一導電線路層形成於第三膠片相鄰於第六膠片的表面。第三導電線路層形成於第六膠片遠離第一導電線路層的表面，並通過第一導電盲孔電連接於第一導電線路層。第一防焊層形成於第三導電線路層，並部分覆蓋第三導電線路層，以構成複數電性接觸墊。複數導電接點形成於第三膠片的遠離第一導電線路層的表面，複數導電接點通過第二導電盲孔電連接於第一導電線路層。本發明還涉及晶片封裝基板的製作方法、晶片封裝結構及其製作方法。

**【英文】**

This invention relates to a package substrate. The package substrate includes a third adhesive sheet, a sixth adhesive sheet, a first conductive trace layer, a third conductive trace layer, a first solder mask layer and a plurality of conductive pads. The sixth adhesive sheet is adhered to the third adhesive sheet. The first conductive trace layer is formed on a surface of the third adhesive sheet adjacent to the sixth adhesive sheet. The third conductive trace layer is formed on a surface of the sixth adhesive sheet away from the first conductive trace layer. The third conductive trace layer is electrically connected to the first conductive trace

layer by first conductive blind hole. The first solder mask layer is formed on and partly covers the third conductive trace layer, thereby forming a plurality of electrically contact pads. The conductive pads are formed on a surface of the third adhesive sheet away from the first conductive trace layer. The electrically contact pads are electrically connected to the first conductive trace layer by a plurality of second conductive blind holes. The invention also relates to a method for forming the package substrate, a package structure and a method for forming the package structure.

【指定代表圖】 第 ( 14 ) 圖

【代表圖之符號簡單說明】

晶片封裝結構：300

鍵合線：501

晶片：50

封裝材料：502

電性接觸墊：278

導電接點：180

第一防焊層：35

第一金層：36

焊球：37

第二防焊層：38

第二金層：39

【特徵化學式】

無

## 【發明說明書】

【中文發明名稱】 晶片封裝基板和結構及其製作方法

【英文發明名稱】 PACKAGE SUBSTRATE, PACKAGE STRUCTURE AND METHODS FOR MANUFACTURING SAME

### 【技術領域】

【0001】 本發明涉及電路板製作領域，尤其涉及一種晶片封裝基板和晶片封裝結構及該晶片封裝基板和晶片封裝結構的製作方法。

### 【先前技術】

【0002】 晶片封裝基板可為晶片提供電連接、保護、支撐、散熱、組裝等功效，以實現多引腳化，縮小封裝產品體積、改善電性能及散熱性、超高密度或多晶片模組化的目的。

【0003】 習知技術的多層晶片封裝基板是由一核心板及對稱形成在其兩側的線路增層結構所組成，但因使用核心板將導致長度及整體結構厚度增加，所以難以滿足電子產品功能不斷提升且體積卻不斷縮小的需求。

### 【發明內容】

【0004】 因此，有必要提供一種厚度較小的晶片封裝基板和結構及其製作方法。

【0005】 一種晶片封裝基板的製作方法，包括步驟：依次堆疊並壓合第一支撐板、第一膠片及第二支撐板，得到承載基板；依次堆疊並壓合該第四銅箔、第三膠片、第三銅箔、第二膠片、該承載基板、第四膠片、第五銅箔、第五膠片及第六銅箔；將第四銅箔層製作形成第一導電線路層，將第六銅箔製作形成第二導電線路層；在

該第一導電線路層上依次壓合第六膠片和第七銅箔，在該第二導電線路層上依次壓合第七膠片和第八銅箔，形成第一多層基板；在該第一支撐板與第二支撐板之間對該第一多層基板進行分割，並去除該第一銅箔基板、第二膠片、第二銅箔基板及第四膠片，得到相互分離的第二多層基板和第三多層基板；在該第七銅箔和第六膠片內形成複數第一導電盲孔，在該第三銅箔和第三膠片內形成複數第二導電盲孔，並在第七銅箔和第三銅箔的其中一側製作形成第三導電線路層，另一側製作形成複數導電接點，該第三導電線路層與該第一導電線路層通過第一導電盲孔相互電導通，該複數導電接點與該第一導電線路層通過該複數第二導電盲孔相互電導通；及在第三導電線路層上形成第一防焊層，該第一防焊層部分覆蓋該第三導電線路層，從該第一防焊層露出的第三導電線路層構成複數電性接觸墊，從而形成晶片封裝基板。

【0006】 一種晶片封裝基板，包括第三膠片、第六膠片、第一導電線路層、第三導電線路層、第一防焊層及複數導電接點。該第六膠片黏接於該第三膠片的一表面。該第一導電線路層形成於該第三膠片相鄰於該第六膠片的表面，且該第一導電線路層嵌設於該第六膠片的表面內。該第三導電線路層形成於該第六膠片的遠離該第一導電線路層的表面，該第三導電線路層通過形成於該第六膠片內的第一導電盲孔電連接於該第一導電線路層，該第一導電盲孔為電鍍銅層。該第一防焊層形成於該第三導電線路層上，該第一防焊層覆蓋從該第三導電線路層露出的第六膠片的表面並部分覆蓋該第三導電線路層，從該第一防焊層露出的第三導電線路層構成複數電性接觸墊。該複數導電接點形成於該第三膠片的遠離該第一導電線路層的表面，該複數導電接點通過形成於該第三膠片的

複數第二導電盲孔電連接於該第一導電線路層，該第二導電盲孔為電鍍銅層。

【0007】 一種晶片封裝結構的製作方法，包括步驟：提供如上所述的晶片封裝基板；及將晶片封裝於該晶片封裝基板的第一防焊層側，並使晶片與該複數電性接觸墊電導通，從而形成晶片封裝結構。

【0008】 一種晶片封裝結構，包括如上所述的晶片封裝基板及晶片，該晶片封裝於該晶片封裝基板的第一防焊層一側，並與該複數電性接觸墊電連接。

【0009】 相對於習知技術，該晶片封裝結構的晶片封裝基板為具有三個銅層即第三導電線路層、第一導電線路層和複數導電接點的封裝基板，相鄰銅層之間通過膠片黏接，即該晶片封裝基板為無核心板的封裝基板，可降低晶片封裝基板的整體厚度及晶片封裝結構的整體厚度。

#### 【圖式簡單說明】

【0010】 圖1是本發明實施例提供的第一銅箔基板、第二銅箔基板、第一銅箔、第二銅箔及第一膠片的分解剖視圖。

【0011】 圖2是圖1中的各層依次堆疊後得到承載基板的剖視圖。

【0012】 圖3是依次堆疊並壓合第四銅箔、第三膠片、第三銅箔、第二膠片、圖2中的承載基板、第四膠片、第五銅箔、第五膠片及第六銅箔後的剖視圖。

【0013】 圖4是在圖3的多層結構的兩外層銅箔上分別形成光致抗蝕劑圖形後的剖視圖。



- 【0014】 圖5是圖4中的兩外層銅箔根據光致抗蝕劑圖形分別形成第一導電線路層和第二導電線路層後的剖視圖。
- 【0015】 圖6是在圖5的第一導電線路層上依次壓合第六膠片和第七銅箔及在第二導電線路層上依次壓合第七膠片和第八銅箔後形成第一多層基板的剖視圖。
- 【0016】 圖7是切割圖6的第一多層基板形成第二多層基板和第三多層基板的剖面圖。
- 【0017】 圖8是將圖7的第一多層基板的第六膠片和第七銅箔內形成第一孔及將第三銅箔和第三膠片內形成第二孔後的剖視圖。
- 【0018】 圖9是圖8中的第一多層基板進行全板鍍銅後的剖視圖。
- 【0019】 圖10是在圖9的第一多層基板的相對兩側分別形成第二導電線路層和複數導電接點後的剖視圖。
- 【0020】 圖11是圖10中的第二導電線路層上形成防焊層及金屬後形成晶片封裝基板的剖視圖。
- 【0021】 圖12是在圖11中的晶片封裝基板上貼合晶片後的剖視圖。
- 【0022】 圖13是在圖12中的晶片封裝基板上形成封裝材料後的剖視圖。
- 【0023】 圖14是在圖13中的導電接點上形成焊球後形成的晶片封裝結構的剖視圖。
- 【實施方式】
- 【0024】 請參閱圖1至14，本發明實施例提供一種晶片封裝結構的製作方法，包括如下步驟：

- 【0025】 第一步，請參閱圖1，提供第一銅箔基板11、第二銅箔基板12、第一銅箔13、第二銅箔14及第一膠片15。
- 【0026】 第一銅箔基板11和第二銅箔基板12均為雙面背膠銅箔基板，均包括上下兩層銅箔層及位於兩銅箔層之間的絕緣層。
- 【0027】 第一銅箔基板11、第二銅箔基板12及第一膠片15的形狀及大小均相同。第一銅箔13和第二銅箔14的形狀與第一銅箔基板11的形狀相同，第一銅箔13和第二銅箔14的尺寸小於第一銅箔基板11的尺寸。具體的，第一銅箔13和第二銅箔14的橫截面積小於第一銅箔基板11的橫截面積。第一膠片15包括中心區151及環繞中心區151的邊緣區152。中心區151的形狀與第一銅箔13和第二銅箔14形狀相同，第一銅箔13和第二銅箔14的尺寸略大於中心區151的尺寸。
- 【0028】 本實施例中，第一銅箔基板11和第二銅箔基板12的絕緣層均為FR4環氧玻璃布層壓板製成。第一膠片15可以為FR4環氧玻璃布半固化膠片。
- 【0029】 第二步，請參閱圖2，依次堆疊並一次壓合第一銅箔基板11、第一銅箔13、第一膠片15、第二銅箔14及第二銅箔基板12成爲一個整體，得到承載基板10。
- 【0030】 堆疊所述第一銅箔基板11、第一銅箔13、第一膠片15、第二銅箔14及第二銅箔基板12時，使得第一銅箔基板11、第一銅箔13、第一膠片15、第二銅箔14及第二銅箔基板12中心相互對齊。由於第一銅箔13和第二銅箔14的尺寸小於第一銅箔基板11、第二銅箔基板12及第一膠片15尺寸，第一銅箔13和第二銅箔14分別與第一膠

片15的中心區151相對應。在進行壓合時，第一膠片15的邊緣區152的兩側分別與第一銅箔基板11和第二銅箔基板12相互結合，第一膠片15的中心區151的兩側分別與第一銅箔13和第二銅箔14相互結合，第一膠片15的中心區151並不與第一銅箔基板11和第二銅箔基板12相互結合。

【0031】 承載基板10具有相對的第一表面101和第二表面102，其中第一表面101為第一銅箔基板11的一個銅箔層的表面，第二表面102為第二銅箔基板12的一個銅箔層的表面。

【0032】 承載基板10具有產品區域103及環繞產品區域103的非產品區域104。產品區域103的橫截面積小於第一銅箔13的橫截面積。產品區域103在第一銅箔基板11表面的正投影位於第一銅箔13在第一銅箔基板11表面的正投影內。

【0033】 可以理解的是，承載基板10也可以不包括第一銅箔13和第二銅箔14，第一銅箔基板11和第二銅箔基板12通過第一膠片15結合，此時該第一膠片15也可以為可剝膠。該第一銅箔基板11和第二銅箔基板12在後續的製程中起到支撐作用，其可以替換為其它支撐板，如PI、玻璃纖維層壓布或金屬如銅等。

【0034】 第三步，請參閱圖3，提供第二膠片16、第三銅箔17、第三膠片18、第四銅箔19、第四膠片20、第五銅箔21、第五膠片22及第六銅箔23，依次堆疊並壓合該第四銅箔19、第三膠片18、第三銅箔17、第二膠片16、承載基板10、第四膠片20、第五銅箔21、第五膠片22及第六銅箔23。

【0035】 第二膠片16、第三膠片18、第四膠片20及第五膠片22為FR4環氧

玻璃布半固化膠片。可以理解的，第二步可以與第三步同時進行，即圖3中的各層依次堆疊並一次壓合，而無需兩次壓合。

- 【0036】 第四步，請參閱圖4和圖5，將第四銅箔19製作形成第一導電線路層191，將第六銅箔23製作形成第二導電線路層231。
- 【0037】 形成該第一導電線路層191和第二導電線路層231可以採用如下方法：
- 【0038】 首先，請參閱圖4，在第四銅箔19表面形成第一光致抗蝕劑圖形24，在第六銅箔23上形成第二光致抗蝕劑圖形25。具體的，可以先通過貼合乾膜或者印刷液態感光油墨形成覆蓋第四銅箔19的整個表面和第六銅箔23的整個表面的光致抗蝕劑層。然後，通過曝光及顯影選擇性去除部分所述光致抗蝕劑層後形成第一光致抗蝕劑圖形24和第二光致抗蝕劑圖形25。
- 【0039】 然後，請參閱圖5，利用銅蝕刻液去除露出於第一光致抗蝕劑圖形24的第四銅箔19，形成第一導電線路層191，並去除露出於第二光致抗蝕劑圖形25的第六銅箔23，形成第二導電線路層231。
- 【0040】 最後，去除該第一光致抗蝕劑圖形24和第二光致抗蝕劑圖形25。
- 【0041】 第五步，請參閱圖6，在該第一導電線路層191上依次壓合第六膠片26和第七銅箔27，及在第二導電線路層231上依次壓合第七膠片28和第八銅箔29，形成第一多層基板30。
- 【0042】 第六膠片26及第七膠片28為FR4環氧玻璃布半固化膠片。該第六膠片26完全覆蓋該第一導電線路層191及從該第一導電線路層191露出的第三膠片18的表面，該第七膠片28完全覆蓋該第二導電線路層231及從第二導電線路層231露出的第五膠片22的表面。

- 【0043】 第六步，請參閱圖6和圖7，沿著產品區域103與非產品區域104的交界線，對第一多層基板30進行切割以去除該非產品區域104，並去除該第一銅箔基板11、第二膠片16、第二銅箔基板12及第四膠片20，從而得到相互分離的第二多層基板31和第三多層基板32。
- 【0044】 在產品區域103內，第一銅箔13和第二銅箔14與第一膠片15相互結合，第一銅箔基板11及第二銅箔基板12並不與第一膠片15相互結合，當沿著產品區域103與非產品區域104的交界線，對第一多層基板30進行切割時，第一銅箔基板11及第二銅箔基板12均與第一膠片15相互分離。該第二膠片16和第四膠片20優選為可剝膠，則該第一銅箔基板11和第二銅箔基板12可通過外力剝離去除，從而得到兩個相互分離的第二多層基板31和第三多層基板32。
- 【0045】 當第一銅箔基板11與第二銅箔基板12之間不設置有第一銅箔13和第二銅箔14時，可以採用切割第一膠片15的方式將第一銅箔基板11和第二銅箔基板12相互分離，從而得到相互分離的第二多層基板31和第三多層基板32。當第一銅箔基板11與第二銅箔基板12之間不設置有第一銅箔13和第二銅箔14時，該第一膠片15為可剝膠時，可採用剝離的方式分離該第一銅箔基板11和第二銅箔基板12，從而得到相互分離的第二多層基板31和第三多層基板32。
- 【0046】 需要說明的是，由於第二多層基板31和第三多層基板32已相互分離，因此在後續的製程中，將該第二多層基板31形成晶片封裝基板及封裝晶片的方法與將第三多層基板32形成晶片封裝基板及封裝晶片的方法相同且可分別進行，因此本實施例後續步驟僅對將第二多層基板31形成晶片封裝基板及進行晶片封裝的方法進行說

明。

【0047】 第七步，請參閱圖8至圖10，在該第七銅箔27和第六膠片26內形成複數第一導電盲孔33，在該第三銅箔17和第三膠片18內形成複數第二導電盲孔34，並在第二多層基板31的第七銅箔27一側製作形成第三導電線路層272，在第二多層基板31的第三銅箔17一側製作形成複數導電接點180，該第三導電線路層272與該第一導電線路層191通過第一導電盲孔33相互電導通，該複數導電接點180與該第一導電線路層191通過該複數第二導電盲孔34相互電導通。

【0048】 第一導電盲孔33和第二導電盲孔34的形成可以採用如下方法：

【0049】 首先，請參閱圖8，採用鐳射燒蝕的方式在第七銅箔27和第六膠片26內形成第一孔262，在該第三銅箔17和第三膠片18內形成第二孔182，使部分第一導電線路層191的一側從第一孔262的底部露出，部分第一導電線路層191的另一側從第二孔182露出。

【0050】 然後，請參閱圖9，將形成了複數第一孔262和複數第二孔182的第二多層基板31進行全板鍍銅（panel plating），在第一孔262內及第七銅箔27表面形成第一鍍銅層274，在第二孔182內及該第三銅箔17表面形成第二鍍銅層174。該第一鍍銅層274填滿第一孔262並電連接第七銅箔27與第一導電線路層191，該第一孔262處的第一鍍銅層274與該第七銅箔27表面的第一鍍銅層274平齊，從而在第六膠片26表面形成包括第一鍍銅層274和第七銅箔27的完整不間斷的第一導電銅層276，形成於第一孔262內的第一鍍銅層274構成第一導電盲孔33；該第二鍍銅層174填滿第二孔182並電連接第三銅箔17與第一導電線路層191，該第二孔182處的第二鍍

銅層174與該第三銅箔17表面的第二鍍銅層174平齊，從而在第三膠片18表面形成包括第二鍍銅層174和第三銅箔17的完整不間斷的第二導電銅層186，形成於第二孔182內的第二鍍銅層174構成第二導電盲孔34。

【0051】 請參閱圖10，通過影像轉移工藝及蝕刻工藝將第七銅箔27和第一鍍銅層274製作形成第三導電線路層272，將第三銅箔17和第二鍍銅層174製作形成複數導電接點180。本實施例中，第三導電線路層272包括複數條導電線路。

【0052】 可以理解，也可以在第三銅箔17一側製作形成第三導電線路層272，而在第二多層基板31的第七銅箔27一側製作形成複數導電接點180，並不以本實施例為限。

【0053】 第八步，請參閱圖11，在第三導電線路層272上形成第一防焊層35，在該第三膠片18的表面形成第二防焊層38，該第一防焊層35覆蓋從該第三導電線路層272露出的第六膠片26的表面並部分覆蓋該第三導電線路層272，從該第一防焊層35露出的第三導電線路層272構成複數電性接觸墊278，並在電性接觸墊278上形成第一金層36，該第二防焊層38覆蓋從該複數導電接點180露出的表面，使該複數導電接點180露出於該第二防焊層38，並在每個導電接點180上形成第二金層39，從而得到晶片封裝基板40。

【0054】 第一防焊層35和第二防焊層38可以通過印刷液態防焊油墨，然後烘烤固化形成。第一金層36和第二金層39可以通過鍍鎳金的方式形成。可以理解，形成第二金層39的步驟也可以省略。

【0055】 請參閱圖11，該晶片封裝基板40包括第三膠片18、第六膠片26、

第一導電線路層191、複數導電接點180、第三導電線路層272、第一防焊層35及第二防焊層38。該第一導電線路層191形成於該第三膠片18的一側表面，該第六膠片26黏接於該第三膠片18的第一導電線路層191所在的表面，從而使該第一導電線路層191嵌設於該第六膠片26的一個表面內。該第三導電線路層272形成於該第六膠片26的遠離該第一導電線路層191的表面，該第三導電線路層272通過形成於該第六膠片26內的第一導電盲孔33電連接於該第一導電線路層191，該第一導電盲孔33為電鍍銅層。該第一防焊層35形成於該第三導電線路層272上，該第一防焊層35覆蓋從該第三導電線路層272露出的第六膠片26的表面並部分覆蓋該第三導電線路層272，從該第一防焊層35露出的第三導電線路層272構成複數電性接觸墊278，每個電性接觸墊278表面均形成有第一金層36。該複數導電接點180形成於該第三膠片18的遠離該第一導電線路層191的表面，該複數導電接點180通過形成於該第三膠片18的複數第二導電盲孔34電連接於該第一導電線路層191，該第二導電盲孔34為電鍍銅層。該第二防焊層38覆蓋該第三膠片18中該複數導電接點180所在的表面，該複數導電接點180露出於該第二防焊層38，每個導電接點180上分別形成有第二金層39。

【0056】 第九步，請參閱圖12和圖13，將晶片50封裝於該晶片封裝基板40，形成封裝體43。本實施例中，該晶片50為導線鍵合(wire bonding)晶片。

【0057】 將晶片50封裝於晶片封裝基板40可採用傳統的晶片封裝方法，具體可以為：



- 【0058】 首先，請參閱圖12，將晶片50貼合於晶片封裝基板40。本實施例中，晶片50貼合於第一防焊層35上。在進行貼合時，可以在第一防焊層35與晶片50之間設置膠層503，從而使得晶片50較穩定地貼合於第一防焊層35。
- 【0059】 然後，採用導線鍵合(wire bonding)的方法，連接該晶片50的每個電極墊與對應的一個電性接觸墊278之間形成鍵合線501。
- 【0060】 最後，請參閱圖13，在晶片50及晶片封裝基板40上形成封裝材料502，使得所述晶片50、鍵合線501及晶片封裝基板40的第一防焊層35和電性接觸墊278完全被封裝材料502覆蓋。封裝材料502可以為熱固化樹脂，如聚醯亞胺樹脂(polyimide resin)、環氧樹脂(epoxy resin)或有機矽樹脂(silicone resin)等。
- 【0061】 第十步，請參閱圖14，在封裝體43的每個導電接點180表面的第二金層39上均形成一個焊球37，以得到一個晶片封裝結構300。
- 【0062】 可以理解，該晶片50也可以替換為其它封裝形式的晶片，如覆晶封裝晶片等，此時電性接觸墊278表面的第一金層36可以省略，並不限於本實施例。
- 【0063】 實際生產中，第六步中所形成的第二多層基板31常包括複數連接在一起的多層基板單元，第三多層基板32也是如此。在第七步至第十步的製程中，針對第二多層基板31的複數多層基板單元的製程同時進行，將第二多層基板31的複數多層基板單元形成複數晶片封裝基板40，並將該複數晶片封裝基板40形成複數晶片封裝結構300後，再進行切割製程，形成複數分離的晶片封裝結構。本實施例中為便於描述，第二多層基板31及第三多層基板32分別僅

繪出其中一個多層基板單元。

【0064】 請參閱圖14，該晶片封裝結構300包括晶片封裝基板40、晶片50、封裝材料502及複數焊球37。該晶片50通過膠層503貼合於晶片封裝基板40的第一防焊層35，該晶片50通過複數根鍵合線501與該複數電性接觸墊278電連接，該鍵合線501的材料一般為金。該封裝材料502包覆封裝該鍵合線501、晶片50及晶片封裝基板40外露的第一防焊層35和電性接觸墊278表面的第一金層36。該複數焊球37與該複數導電接點180一一對應，分別焊接於對應導電接點180表面的第二金層39上。

【0065】 相對於習知技術，本實施例的該晶片封裝結構300的晶片封裝基板40為具有三個銅層即第三導電線路層272、第一導電線路層191和複數導電接點180的封裝基板，相鄰銅層之間通過膠片黏接，即該晶片封裝基板40為無核心板的封裝基板，可降低晶片封裝基板40的整體厚度及晶片封裝結構300的整體厚度。另外，該第一導電盲孔33和第二導電盲孔34均通過電鍍銅的方式形成，具有更好的散熱性能。

【0066】 綜上所述，本發明符合發明專利要件，爰依法提出專利申請。惟，以上所述者僅為本發明之較佳實施例，舉凡熟悉本案技藝之人士，於爰依本發明精神所作之等效修飾或變化，皆應涵蓋於以下之申請專利範圍內。

【符號說明】

【0067】 第一銅箔基板：11

【0068】 第二銅箔基板：12

- 【0069】 第一銅箔：13
- 【0070】 第二銅箔：14
- 【0071】 第一膠片：15
- 【0072】 中心區：151
- 【0073】 邊緣區：152
- 【0074】 承載基板：10
- 【0075】 第一表面：101
- 【0076】 第二表面：102
- 【0077】 產品區域：103
- 【0078】 非產品區域：104
- 【0079】 第二膠片：16
- 【0080】 第三銅箔：17
- 【0081】 第三膠片：18
- 【0082】 第四銅箔：19
- 【0083】 第四膠片：20
- 【0084】 第五銅箔：21
- 【0085】 第五膠片：22
- 【0086】 第六銅箔：23
- 【0087】 第一導電線路層：191

- 【0088】 第二導電線路層：231
- 【0089】 第一光致抗蝕劑圖形：24
- 【0090】 第二光致抗蝕劑圖形：25
- 【0091】 第六膠片：26
- 【0092】 第七銅箔：27
- 【0093】 第七膠片：28
- 【0094】 第八銅箔：29
- 【0095】 第一多層基板：30
- 【0096】 第二多層基板：31
- 【0097】 第三多層基板：32
- 【0098】 第一導電盲孔：33
- 【0099】 第二導電盲孔：34
- 【0100】 第三導電線路層：272
- 【0101】 導電接點：180
- 【0102】 第一孔：262
- 【0103】 第二孔：182
- 【0104】 第一鍍銅層：274
- 【0105】 第二鍍銅層：174
- 【0106】 第一導電銅層：276

【0107】 第二導電銅層：186

【0108】 第一防焊層：35

【0109】 電性接觸墊：278

【0110】 第一金層：36

【0111】 晶片封裝基板：40

【0112】 晶片：50

【0113】 封裝體：43

【0114】 膠層：503

【0115】 鍵合線：501

【0116】 封裝材料：502

【0117】 焊球：37

【0118】 晶片封裝結構：300

【0119】 第二防焊層：38

【0120】 第二金層：39

【主張利用生物材料】

【0121】 無

**【發明申請專利範圍】**

**【第1項】** 一種晶片封裝基板的製作方法，包括步驟：

依次堆疊並壓合第一銅箔基板、第一銅箔、第一膠片及第二銅箔基板、第二銅箔，得到承載基板；

依次堆疊並壓合第四銅箔、第三膠片、第三銅箔、第二膠片、該承載基板、第四膠片、第五銅箔、第五膠片及第六銅箔；

將第四銅箔層製作形成第一導電線路層，將第六銅箔製作形成第二導電線路層；

在該第一導電線路層上依次壓合第六膠片和第七銅箔，在該第二導電線路層上依次壓合第七膠片和第八銅箔，形成第一多層基板；

在該第一銅箔基板與第二銅箔基板之間對該第一多層基板進行分割，並去除第一銅箔基板、第二膠片、第二銅箔基板及第四膠片，得到相互分離的第二多層基板和第三多層基板；

在該第七銅箔和第六膠片內形成複數第一導電盲孔，在該第三銅箔和第三膠片內形成複數第二導電盲孔，並在第七銅箔和第三銅箔的其中一側製作形成第三導電線路層，另一側製作形成複數導電接點，該第三導電線路層與該第一導電線路層通過第一導電盲孔相互電導通，該複數導電接點與該第一導電線路層通過該複數第二導電盲孔相互電導通；及

在第三導電線路層上形成第一防焊層，該第一防焊層部分覆蓋該第三導電線路層，從該第一防焊層露出的第三導電線路層構成複數電性接觸墊，從而形成晶片封裝基板。

**【第2項】** 如請求項1所述的晶片封裝基板的製作方法，其中，在形成該第一防焊層之後，還在該複數電性接觸墊表面分別形成第一金層，在該複數導電接

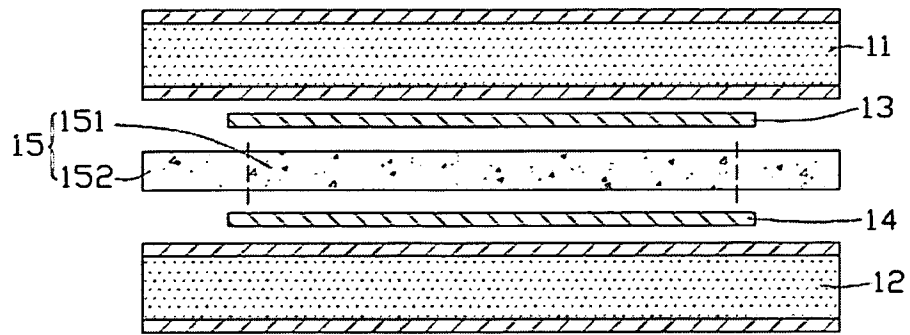
點表面分別形成第二金層。

- 【第3項】 如請求項1所述的晶片封裝基板的製作方法，其中，進一步包括步驟：在該複數導電接點一側形成第二防焊層，該複數導電接點從該第二防焊層露出。
- 【第4項】 如請求項1所述的晶片封裝基板的製作方法，其中，該第一銅箔基板、第一膠片及第二銅箔基板的橫截面積相同，該第一銅箔、第二銅箔的橫截面積相同，且該第一銅箔的橫截面積小於該第一膠片的橫截面積，該第一膠片包括中心區及環繞中心區的邊緣區，該第一銅箔的面積略大於該中心區的橫截面積；在將該第一膠片壓合在第一銅箔基板和第二銅箔基板之間時，同時將該第一銅箔壓合在該第一膠片與該第一銅箔基板之間，將該第二銅箔壓合在該第一膠片與該第二銅箔基板之間，該第一銅箔和第二銅箔均與該第一膠片的中心區相接觸，且使得該第一銅箔在第一銅箔基板表面的正投影、第二銅箔在第一銅箔基板表面的正投影均與中心區在第一銅箔基板表面的正投影重疊，從而使得第一銅箔基板和第二銅箔基板僅通過該第一膠片的邊緣區黏結於一起。
- 【第5項】 如請求項4所述的晶片封裝基板的製作方法，其中，該承載基板包括產品區及環繞產品區的廢料區，所述產品區與該第一膠片的中心區相對應，且該產品區在第一銅箔基板表面的正投影位於該中心區在第一銅箔基板表面的正投影之內，在第一銅箔基板及第二銅箔基板之間對該第一多層基板進行分割時，沿著產品區與廢料區的交界線對該第一多層基板進行切割，以使得產品區與廢料區相分離，並使得產品區中的第一銅箔基板與第一銅箔自然脫離，產品區中的第二銅箔基板與第二銅箔自然脫離，去除產品區中自然脫離的第一銅箔、第二銅箔、其間的第一膠片、第一銅箔基板、第二膠片、第二銅箔基板及第四膠片，從而得到相互分離的第二多層基板和第三多層基板。

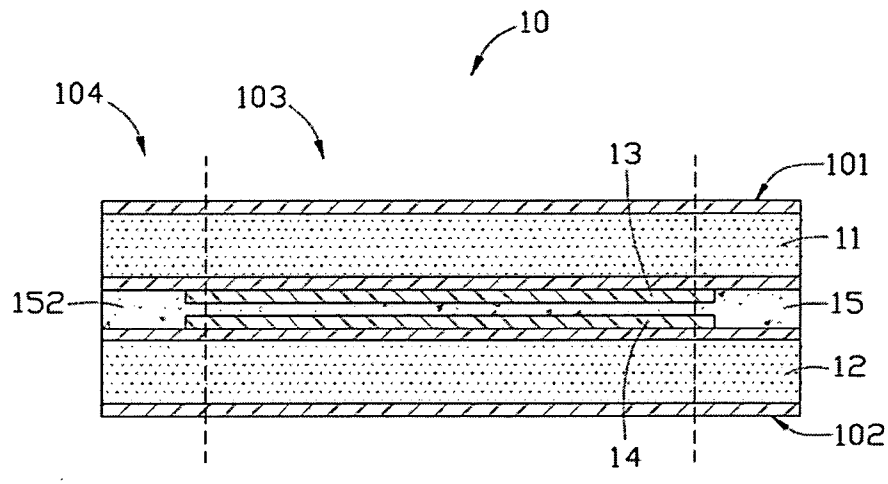
- 【第6項】 如請求項1所述的晶片封裝基板的製作方法，其中，在該第七銅箔和第六膠片內形成複數第一導電盲孔，在該第三銅箔和第三膠片內形成複數第二導電盲孔的方法包括步驟：
- 採用鐳射燒蝕的方式在第七銅箔和第六膠片內形成複數第一孔，在該第三銅箔和第三膠片內形成複數第二孔，使部分第一導電線路層的一側從該複數第一孔的底部露出，部分第一導電線路層的另一側從複數第二孔露出；及
- 將形成了複數第一孔和複數第二孔的第二多層基板進行全板鍍銅，在第一孔內及第七銅箔表面形成第一鍍銅層，在第二孔內及該第三銅箔表面形成第二鍍銅層。
- 【第7項】 如請求項6所述的晶片封裝基板的製作方法，其中，將形成了複數第一孔和複數第二孔的第二多層基板進行全板鍍銅後，該第一孔處的第一鍍銅層與該第七銅箔表面的第一鍍銅層平齊，該第二孔處的第二鍍銅層與該第三銅箔表面的第二鍍銅層平齊。
- 【第8項】 如請求項6所述的晶片封裝基板的製作方法，其中，在第七銅箔一側製作形成第三導電線路層，在第三銅箔一側製作形成複數導電接點的方法包括步驟：通過影像轉移工藝及蝕刻工藝將第七銅箔和第一鍍銅層製作形成第三導電線路層，將第三銅箔和第二鍍銅層製作形成複數導電接點。
- 【第9項】 如請求項1所述的晶片封裝基板的製作方法，其中，該第二膠片和第三膠片為可剝膠。



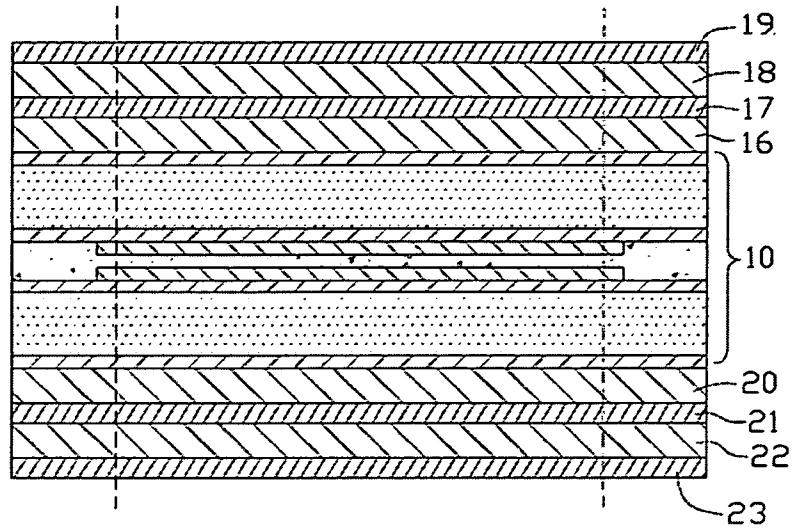
【發明圖式】



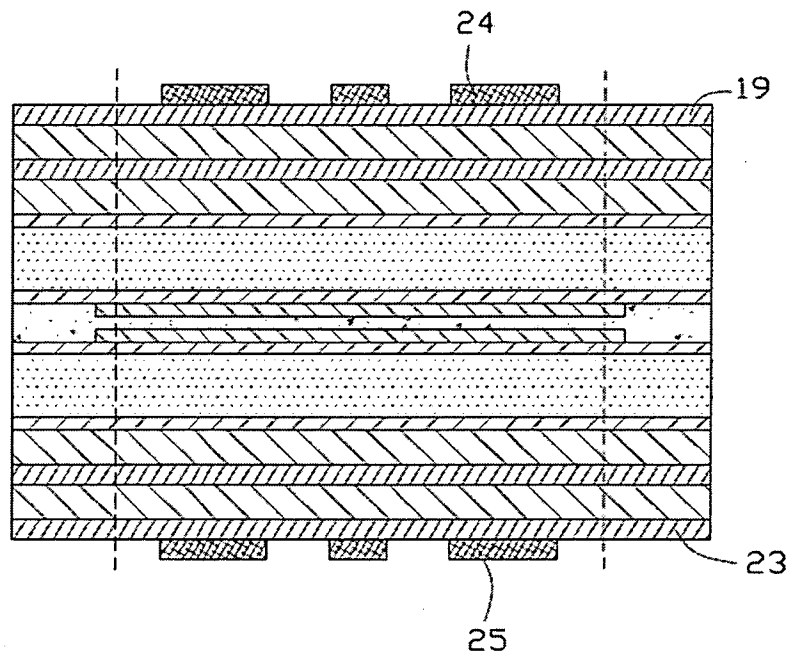
■ 1



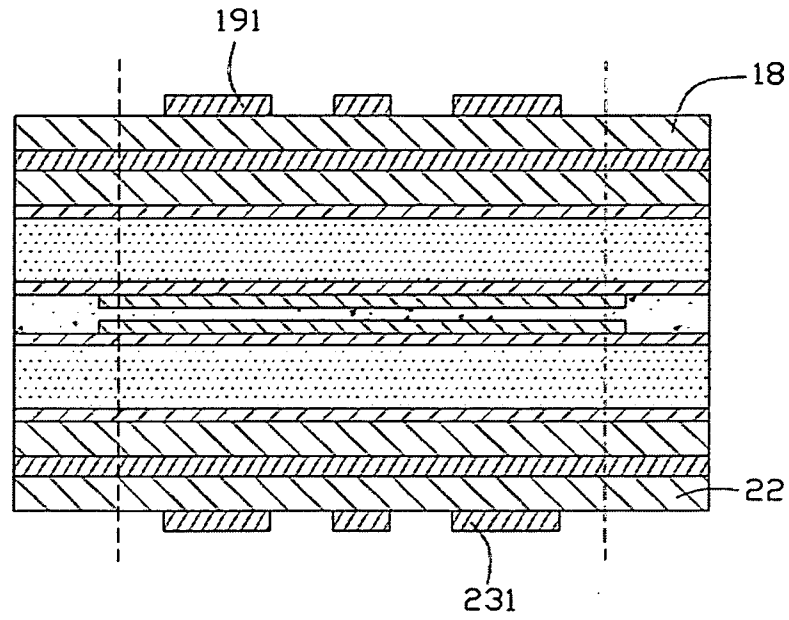
■ 2



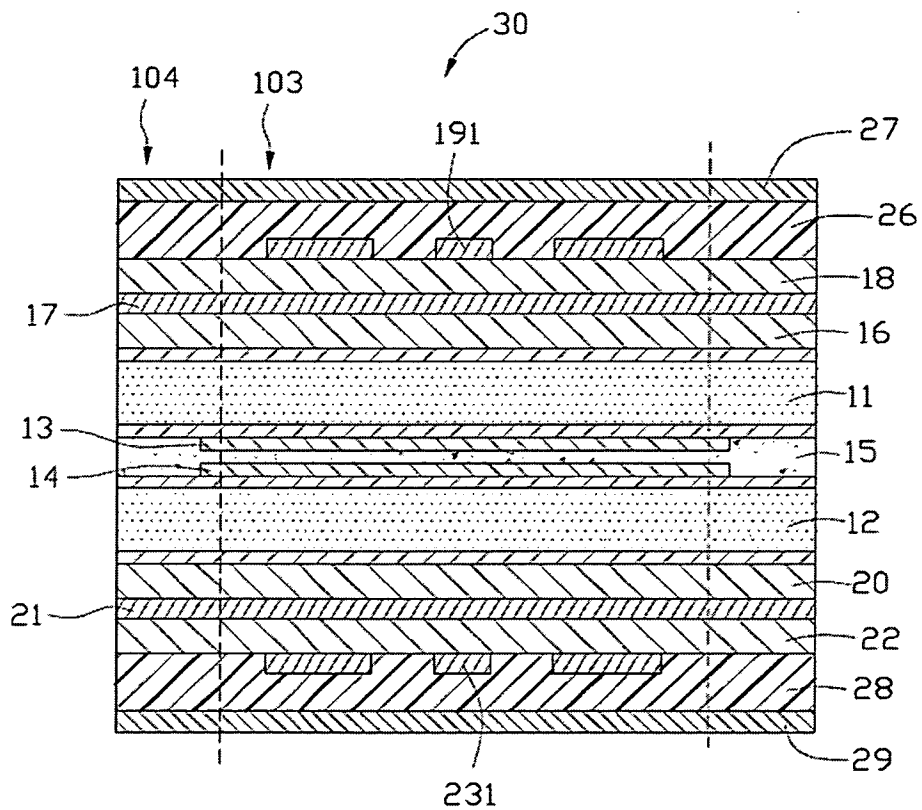
■ 3



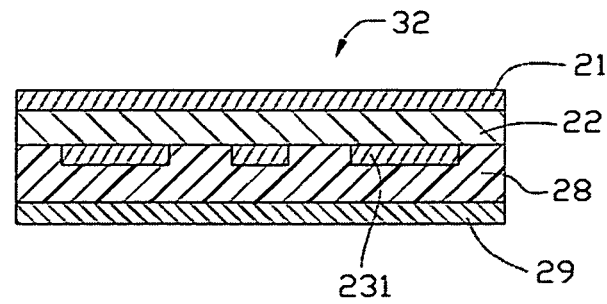
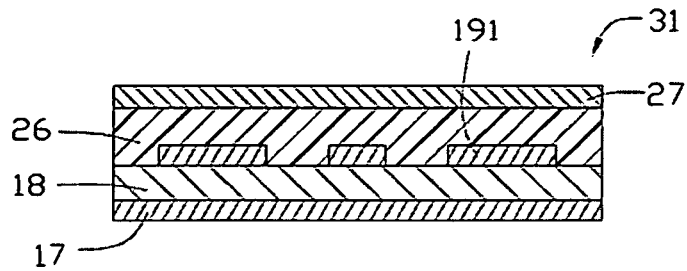
■ 4



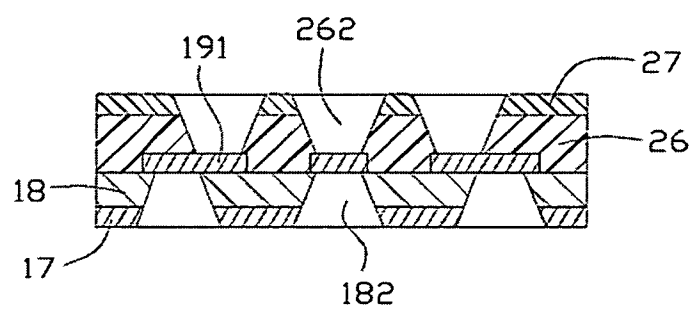
5



6

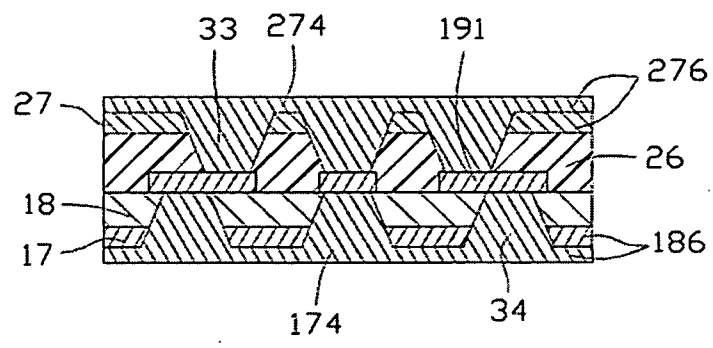


■ 7

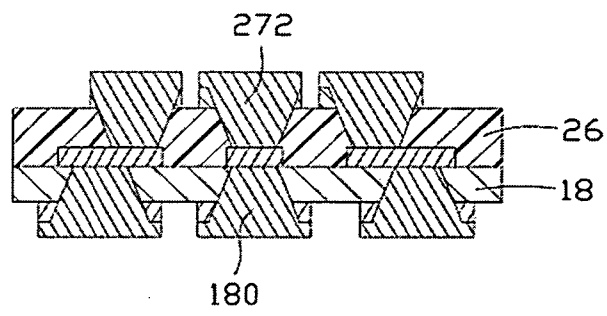


■ 8

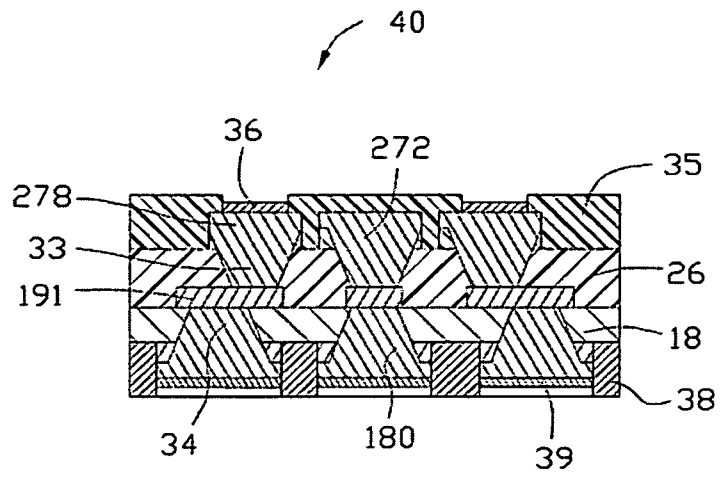




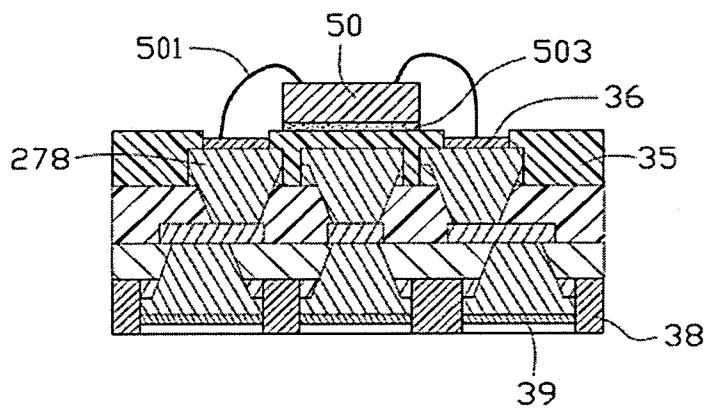
9



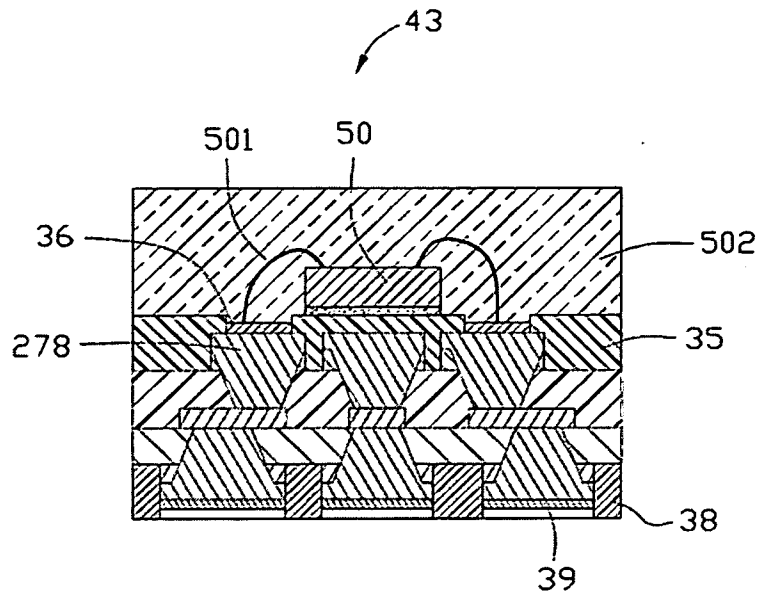
■ 10



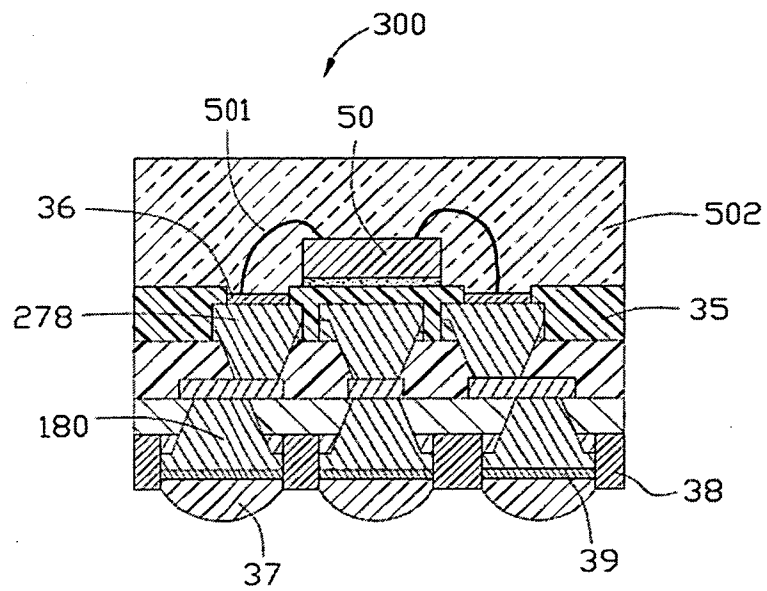
11



■ 12



■ 13



■ 14