

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2008-292837  
(P2008-292837A)

(43) 公開日 平成20年12月4日(2008.12.4)

(51) Int. Cl.	F I	テーマコード (参考)
<b>G09G 3/36 (2006.01)</b>	G09G 3/36	2H093
<b>G09G 3/20 (2006.01)</b>	G09G 3/20 611A	5C006
<b>G02F 1/133 (2006.01)</b>	G09G 3/20 621H	5C080
	G09G 3/20 612D	
	G09G 3/20 623C	

審査請求 未請求 請求項の数 9 O L (全 20 頁) 最終頁に続く

(21) 出願番号 特願2007-139378 (P2007-139378)  
(22) 出願日 平成19年5月25日 (2007. 5. 25)

(71) 出願人 502356528  
株式会社 日立ディスプレイズ  
千葉県茂原市早野3300番地  
(74) 代理人 100093506  
弁理士 小野寺 洋二  
(72) 発明者 萬場 則夫  
神奈川県横浜市戸塚区吉田町292番地  
株式会社日立製作所  
組込みシステム研究部内  
(72) 発明者 熊谷 俊志  
神奈川県横浜市戸塚区吉田町292番地  
株式会社日立アドバ  
ンストデジタル内

最終頁に続く

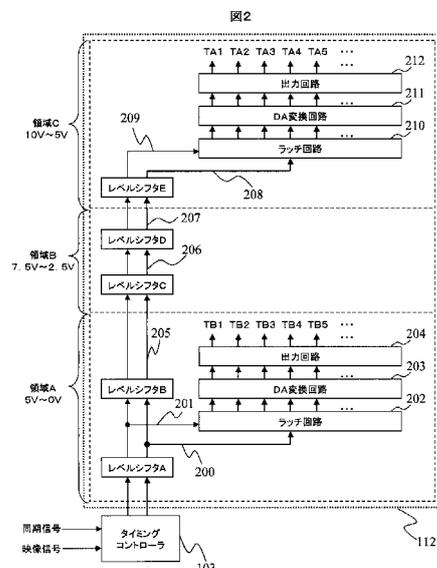
(54) 【発明の名称】 表示装置

(57) 【要約】

【課題】 TFT液晶表示装置において、低耐圧なデータドライバ回路を用いて、画質劣化の少ない表示が得られるドット反転駆動を低コスト、低消費電力で実現する。

【解決手段】 データドライバ回路を、低電位領域A、中間電位領域B、高電位領域Cに分割し、それぞれの相対的な耐圧を等しくする。低電位領域Aから高電位領域Cへの電源電圧の伝送と、映像信号の伝送とは、全て中間電位領域Bを経由する。これにより、各領域の耐圧を低く抑えることができる。

【選択図】 図2



**【特許請求の範囲】****【請求項 1】**

入力されたデジタル映像信号に応じて生成した低電位側アナログ信号と高電位側アナログ信号を、前記低電位側アナログ映像信号を出力する出力端子と高電位側アナログ映像信号を出力する出力端子とからデータ線に出力するデータドライバ回路と、

前記データドライバ回路の出力端子とデータ線との接続を切り替える第 1 のスイッチアレイと、

千鳥配置された画素を 1 水平ライン単位で順次選択するゲート電圧を生成して、ゲート線に出力するゲートドライバ回路と、

千鳥配置された画素の内の 1 垂直ラインの画素に、隣接する 2 本のデータ線からアナログ映像信号を供給する表示装置において、

前記データドライバ回路は、低電位側アナログ映像信号を生成する第 1 の領域と、高電位側アナログ映像信号を生成する第 2 の領域と、中間電位を生成する第 3 の領域とに分かれていることを特徴とする表示装置

**【請求項 2】**

前記第 1、第 2 及び第 3 の領域の相対的な耐圧が同じであることを特徴とする請求項 1 に記載の表示装置

**【請求項 3】**

前記第 1 の領域は、外部から供給される電源電圧を昇圧する第 1 の昇圧回路と、前記第 1 の昇圧回路が出力する電圧レベルに映像信号を変換する第 1 のレベルシフトと、前記第 1 のレベルシフトからの映像信号を、第 1 の昇圧回路が出力する電圧と外部から供給される電源電圧との間の電圧レベルに変換する第 2 のレベルシフトと、前記第 1 の昇圧回路が出力する電圧を用いて第 1 のレベルシフトが出力する映像信号から低電位側アナログ映像信号を生成する第 1 の D A 変換回路とを備え、

前記第 3 の領域は、前記第 1 の昇圧回路が出力する電圧と前記第 2 のレベルシフトが出力する信号により昇圧する第 2 の昇圧回路と、前記第 2 のレベルシフトが出力する信号を第 2 の昇圧回路が出力する電圧と外部から供給される電源電圧との間の電圧レベルに変換する第 3 のレベルシフトと、前記第 3 のレベルシフトが出力する信号を第 2 の昇圧回路が出力する電圧と第 1 の昇圧回路が出力する電圧との間の電圧レベルに変換する第 4 のレベルシフトとを備え、

前記第 2 の領域は、前記第 4 のレベルシフトが出力する信号と第 2 の昇圧回路が出力する電圧に応じて昇圧する第 3 の昇圧回路と、前記第 4 のレベルシフトが出力する信号を第 3 の昇圧回路の出力する電圧と第 1 の昇圧回路の出力する電位との間の電圧レベルに変換する第 5 のレベルシフト回路と、前記第 3 の昇圧回路が出力する電圧を用いて第 5 のレベルシフトが出力する映像信号から高電位側アナログ映像信号を生成する第 2 の D A 変換回路とを備えることを特徴とする請求項 1 に記載の表示装置

**【請求項 4】**

前記データ線に保持されているアナログ映像信号をリセットするためのリセット電圧をデータ線に供給するための第 2 のスイッチアレイを備えることを特徴とする請求項 3 に記載の表示装置

**【請求項 5】**

前記データ線が保持するアナログ映像信号の極性と逆の極性であるアナログ映像信号を新たにデータ線に保持させる場合に、逆の極性であるアナログ映像信号を前記第 1 のスイッチアレイからデータ線に印加する前に、前記第 2 のスイッチアレイを介してリセット電圧を供給することを特徴とする請求項 4 に記載の表示装置

**【請求項 6】**

前記リセット電圧は、前記第 1 の昇圧回路が出力する電圧とほぼ等しいことを特徴とする請求項 4 又は 5 に記載の表示装置

**【請求項 7】**

前記リセット電位は 2 つの電位を有し、

10

20

30

40

50

第1のリセット電位は前記第1のDA変換回路が出力する電圧範囲の任意の電位であり、  
 第2のリセット電位は前記第2のDA変換回路が出力する電圧範囲の任意の電位であり、  
 前記第2のスイッチアレイは、  
 前記データ線に保持される電位が、前記低電位側アナログ映像信号から前記高電位側アナ  
 ログ信号に変更される場合に、前記データ線を前記第2のリセット電位に接続し、  
 前記データ線に保持される電位が、前記高電位側アナログ映像信号から前記低電位側アナ  
 ログ信号に変更される場合に、前記データ線を前記第1のリセット電位に接続することを  
 特徴とする請求項4又は5に記載の表示装置

【請求項8】

前記リセット電圧は、前記ゲートドライバ回路から出力されることを特徴とする請求項  
 4ないし7のいずれかに記載の表示装置

10

【請求項9】

前記第1の昇圧回路の出力端子と前記第1の昇圧回路の出力電圧を保持する容量との接  
 続を制御する第1のスイッチと、

前記容量に保持された電圧をリセット電圧としてデータ線に供給するための第2のスイ  
 ッチアレイとを備え、

前記逆の極性であるアナログ映像信号を第1のスイッチアレイからデータ線に印加する  
 前に、前記第2のスイッチアレイを介してリセット電圧を供給する場合に、前記第1のス  
 イッチをオフの状態にしてから前記第2のスイッチアレイをオンの状態とし、

前記リセット電圧を供給しない場合には、第2のスイッチアレイをオフの状態とし、前  
 記第1のスイッチをオンの状態とすることを特徴とする請求項4ないし6のいずれかに記  
 載の表示装置

20

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、アクティブマトリクス型の表示装置であるTFT液晶ディスプレイに係り、  
 画質劣化の少ない表示を低消費電力かつ低コストで実現する表示装置に関するものである  
 。

【背景技術】

【0002】

現在、アクティブマトリクス型の表示装置であるTFT液晶ディスプレイ（以下「LCD」という。）は、薄型、高精細、低消費電力といった特徴から携帯電話機を初めとした携帯情報端末などの表示装置として広く利用されている。LCDは、水平・垂直方向にマトリクス状に配列された各液晶画素に実装された薄膜トランジスタ（以下「TFT」という。）のオン/オフをゲートドライバから出力されたゲート電圧によって制御することでデータドライバから出力されたデータ電圧を液晶へ印加し、コモン線電位（Vcom）との電位差によって液晶の透過/非透過を制御する。

30

【0003】

液晶の特性として、印加する電圧の極性（電位レベル）をある間隔で第一極性（Vcomより電位の高い正極）から第二極性（Vcomより電位の低い負極）へ、または、第二極性から第一極性へと反転させる交流化駆動が必要であることが知られている。

40

携帯端末用のLCDにおける液晶の交流化としては、全ての液晶画素が同じ極性になるようにしておき、更にフレーム毎に全ての液晶画素の極性を反転させるフレーム反転駆動と、水平方向では全ての液晶画素の極性が同じであるが垂直方向ではNライン毎に液晶画素の極性が反転するようにしておき、更にフレーム毎に全ての液晶画素の極性を反転させるライン反転駆動が一般的である。

【0004】

さらに、データ線電位の極性を反転させるだけでなく、コモン線電位も同時に反転させるコモン反転駆動を組み合わせることで、データ線電位の振幅を抑え消費電力を低減する駆動方法が携帯端末用のLCDでは一般的に行われている。ただし、フレーム反転駆動やラ

50

イン反転駆動では、LCDに少なからずスミア（水平・垂直方向にスジが発生する現象）やフリッカ（画面がちらついて見える現象）が発生し画質が劣化する。

【0005】

こうした画質劣化の少ない表示を得るためには、水平・垂直の両方向で液晶画素毎に極性を反転させ、更にフレーム毎に全ての液晶画素の極性を反転させるドット反転駆動による液晶の交流化が有効であるが、ドット反転駆動を行うとLCDを駆動するドライバLSIの高耐圧化や消費電力の増加といった新たな問題が発生する。ただし、特に、携帯電話機においては、録画した動画の再生やWebサイトの閲覧といった機能を携帯電話機で利用するユーザの増加に伴い、高画質でかつ一度に多くの情報を表示できるようにLCDの高解像度化が要求されるようになっており、低消費電力かつ低コストのドット反転駆動の実現が望まれている。

10

【0006】

上記のドット反転駆動によって発生する問題の内、特に、消費電力に関する対策として、下記特許文献1に記載されているように、LCD内部においてデータ線に接続する液晶画素を、隣り合った液晶画素が異なるデータ線に接続される千鳥配置にし、併せてドライバLSIの出力部を第一極性用と第二極性用に分けることで、ドライバLSI内部におけるデータ線電位の振幅を従来のドット反転駆動から半分に抑えて低消費電力化を実現する駆動方法が提案されている。

【特許文献1】特開2006-171729

【発明の開示】

20

【発明が解決しようとする課題】

【0007】

従来の技術では、ドライバLSI内部のデータ線電位の振幅を抑えることは可能であるが、LCD内部のデータ線では第一極性と第二極性用の両極性の電圧が印加されるため、従来のコモン反転駆動と比較するとドライバLSI出力部に関して高耐圧化が必要となり、ドライバLSIの高コスト化や回路面積及び消費電力の増加が課題となる。このように、LCDにおいて画質向上のためドット反転駆動を取り入れると、ドライバLSIの高耐圧化による高コスト化や回路面積の増加が課題となる。本発明では、低耐圧なドライバLSIによるドット反転駆動が実現可能な表示装置を提供することを目的とする。

【課題を解決するための手段】

30

【0008】

上記課題の解決のために、本発明におけるLCDを駆動するドライバLSIの内、特に、データドライバでは、その出力部を第一極性用と第二極性用に分け、併せてLCDの液晶画素を千鳥配置にすることで、ドット反転駆動時におけるデータ線電位の振幅の低減を行う。さらに、1ライン毎にスイッチアレイによってデータ線電位の極性を切り換える必要があるが、その際に、スイッチアレイによって一度データ線をコモン線とショートさせて、データ線の極性が反転する前にデータ線電位をVcom電位まで強制的に遷移させることで、データドライバの出力部に対する負荷の軽減を図る。これにより、従来は、第一極性と第二極性との間の電位差に対する耐圧が必要であったデータドライバの出力部が、第一極性電極とVcomとの間、及び、第二極性電極とVcomとの間の電位差に対する耐圧のみとなり、低耐圧化が可能となる。

40

【0009】

一方、データドライバ内部では、外部から入力される映像信号を第一極性又は第二極性へレベルシフトし、その信号をDA変換回路に通すことでデジタル映像信号から液晶へ印加するアナログ電圧を生成するが、特に、レベルシフタにおいて入力映像信号レベルから一度に目標の電位レベルにシフトさせるのではなく、データドライバ内部を、第一極性の電位を扱う領域と、第二極性の電位を扱う領域と、その中間電位を扱う領域の3つの領域に分け、各領域のレベルシフタを経由して徐々に電位レベルをシフトさせることでレベルシフタの低耐圧化が可能となる。さらに、データドライバに内蔵された電源回路によって、第一極性用と第二極性用の電源を昇圧回路で生成するが、その際に、入力映像信号と

50

同様に、各領域の昇圧回路を経由して徐々に昇圧を行うことで、電源回路の低耐圧化が可能となる。

【0010】

このように、データ線電位の振幅の低減と併せて、データドライバの出力部及びデータドライバ内部のレベルシフタや電源回路の低耐圧化を行うことで、ドライバLSI全体の低耐圧化を実現する。

【発明の効果】

【0011】

以上、本発明によれば、ドット反転駆動を低耐圧なドライバLSIによって実現でき、画質劣化の少ないドライバLSIの低コスト化かつ低消費電力化が可能となる。本発明は、10 携帯電話機及び携帯情報端末などの液晶表示装置に利用される。

【発明を実施するための最良の形態】

【0012】

以下、図面を用いて、本発明の実施例を説明する。

【実施例1】

【0013】

図1は、本発明に係る表示装置の構成図である。図1に示す表示装置は、データドライバ回路100とゲートドライバ回路101と液晶パネル102によって構成される。

【0014】

データドライバ回路100は、その内部に、このデータドライバ回路100とゲートドライバ回路101とを制御する信号の生成や入力された映像信号に対しデジタル信号処理を行うタイミングコントローラ103と、データドライバ回路100を駆動する電圧を生成する電源回路(DCDC変換回路)104と、データ電圧を生成する参照電圧生成回路112を備えており、入力された映像信号から液晶パネル102を駆動するデータ電圧を出力する。 20

【0015】

次に、ゲートドライバ回路101は、その内部に、このゲートドライバ回路101を駆動する電圧 $V_{gh}$ 、 $V_{gl}$ を生成する電源回路105を備えた構成であり、液晶パネル102を駆動するゲート電圧を出力する。

【0016】

最後に、液晶パネル102は、その内部に、データドライバ回路100と接続されたデータ線106と、コモン線109と、ゲートドライバ回路101と接続されたゲート線107とによってTFT108を駆動することで、映像が表示される表示領域111によって構成される。また、表示領域111と併せて、データ線106の極性をゲートドライバ回路101から出力される制御信号SAによって切り換え可能なスイッチアレイA、制御信号SBによって切り換え可能なスイッチアレイB、及び、制御信号EQによって切り換え可能なスイッチアレイQを備えている。 30

【0017】

続けて、データドライバ回路100の内部構成及び動作を説明する。データドライバ回路100は、タイミングコントローラ103から入力されたデジタル映像信号を、液晶画素110に印加するアナログ電圧へ変換し、アンプなどで構成される出力回路を介して出力端子から液晶パネル102のデータ線106へ出力する機能を有する。 40

【0018】

本発明では、特に、このデータドライバ回路100の低耐圧化に向け、出力端子を、図2に示すように、第一極性用(正極:「 $V_H \sim V_{com}$ 」と仮定する)の出力端子TAと、第二極性用(負極:「 $V_{com} \sim V_L$ 」と仮定する)の出力端子TBとに分割し、データ線電位の振幅の低減を行う。

【0019】

なお、これ以降、 $V_H$ を10V、 $V_{com}$ を5V、 $V_L$ を0V、電源電圧を2.5Vと定義する。データドライバ回路100は、図2に示すように、第二極性用の電位5V~0 50

Vを扱う領域Aと、第一極性用の電位10V～5Vを扱う領域Cと、その中間電位7.5V～2.5Vを扱う領域Bに分かれている。

【0020】

データドライバ回路100では、初めに領域Aにおいてタイミングコントローラ103からシリアルに入力された映像信号を、レベルシフタAによって5V～0Vレベルの映像信号200へレベルシフトさせる。その後、第一極性用と第二極性用に処理を行うフローを分割し、これ以降、出力端子まで別系統で処理を行う。

【0021】

まず、第二極性側では、映像信号200の内、シリアルに入力された映像信号からラッチ回路制御信号201によって、第二極性出力用の1/2ライン分の映像データをラッチ回路202に格納し、一括してDA変換回路203にてデジタル映像信号をアナログデータ電圧へ変換し、出力回路204を介して、第二極性用の出力端子TBへ出力する。なお、この際、ラッチ回路202を制御する信号201もレベルシフタAにて5V～0Vにレベルシフトさせる。

【0022】

一方、第一極性側では、映像信号200をレベルシフタBにて、領域Bで扱う電位に収まる5V～2.5Vの映像信号205にレベルシフトさせて領域Bへ送信する。次に、領域Bにおいて、映像信号205をレベルシフタCによって、7.5V～2.5Vの映像信号206にレベルシフトさせ、その後、レベルシフタDによって、映像信号206を領域Cで扱う電位に収まる7.5V～5Vの映像信号207にレベルシフトさせて領域Cへ送信する。最後に、領域Cにおいて、映像信号207をレベルシフタEによって、第一極性用の電位である10V～5Vの映像信号208にレベルシフトさせる。そして、シリアルに入力された映像信号208からラッチ回路制御信号209によって、第一極性出力用の1/2ライン分の映像データをラッチ回路210に格納し、一括してDA変換回路211にてデジタル映像信号をアナログ電圧へ変換し、出力回路212を介して第二極性用の出力端子TBへ出力する。なお、この際、ラッチ回路210を制御する信号209もレベルシフタA、レベルシフタB、レベルシフタC、レベルシフタD、レベルシフタEにて領域Cで扱う電位10V～5Vにレベルシフトさせる。

【0023】

このように、データドライバ回路を、領域A、領域B、領域Cに分割し、複数のレベルシフタを介して、入力された映像信号レベルを第一極性の電位までレベルシフトさせることによって、各領域における相対的な耐圧が5Vの低耐圧で可能となる。レベルシフトされた映像信号の電位の遷移を図3に示す。

【0024】

また、映像信号だけでなく領域A、領域B、領域Cへ電源を供給する電源回路104は、通常であれば電源電圧から第一極性用の10Vを生成する必要があるため最大で10V～0Vの高耐圧が必要となるが、本実施例では、映像信号と同様に、電源回路104についても、チャージポンプで構成された昇圧回路A、昇圧回路B、昇圧回路Cの3段階を踏んで徐々に2.5Vを10Vまで昇圧することで、高耐圧が必要な部分の削除を図る。

【0025】

この電源回路104の内部構成を図4に示し、その動作を説明する。図4において、まず、昇圧回路Aでは、入力された電源電圧2.5Vと昇圧回路A用制御信号400とから5Vを生成する。次に、昇圧回路Bでは、昇圧回路Aで生成した5Vと昇圧回路B用制御信号401とから2.5Vを基準として7.5Vを生成する。ただし、昇圧回路B用制御信号401は、領域Bで扱う電位7.5V～2.5Vでなければならないため、レベルシフタAとレベルシフタBとを介して、その電位をレベルシフトさせる。最後に、昇圧回路Cで、昇圧回路Bで生成した7.5Vと昇圧回路C用制御信号402とから5Vを基準として10Vを生成する。ただし、昇圧回路C用制御信号402は、領域Cで扱う電位10V～5Vでなければならないため、レベルシフタA、レベルシフタB、レベルシフタC、レベルシフタDを介して、その電位をレベルシフトさせる。

10

20

30

40

50

## 【0026】

このように、映像信号のレベルシフトと同様に、電源回路104において、複数の昇圧回路を介して、2.5Vから10Vを生成することによって、各領域における電源回路104の相対的な耐圧が低耐圧の5Vとなる。この電源電圧の遷移を図5に示す。

## 【0027】

以上のように、データドライバ100を、領域A、領域B、領域Cに分割し、各領域が5Vの相対的な耐圧になるように、映像信号と電源電圧とをレベルシフトすることで、データドライバ回路100全体の低耐圧化が可能となる。

## 【0028】

次に、データドライバ回路100によって駆動される液晶パネル102の動作について説明する。図1に示すように、スイッチアレイAとスイッチアレイBは、データドライバ回路100の第一極性用出力端子TA及び第二極性用出力端子TBとデータ線106を接続するためのスイッチであり、同時にオンにならないように1フレーム毎にオン/オフを切り換えることで、図6(1)のフレームA(スイッチアレイAがオン、スイッチアレイBがオフの状態)と、図6(2)のフレームB(スイッチアレイAがオフ、スイッチアレイBがオンの状態)で液晶画素の極性を反転させることが可能となる。

10

## 【0029】

この時のタイミングチャートを図7に示す。図7のデータ線D1に着目すると、フレームAでは、スイッチアレイAがオンになり第一極性用の出力端子TA1と接続され、データ線D1には第一極性の電位の映像信号が出力される。また、フレームBでは、スイッチアレイBがオンになり第二極性用の出力端子TB1と接続され、データ線D1には第二極性の電位の映像信号が出力される。

20

## 【0030】

一方、データ線D1と対になるデータ線D2に着目すると、フレームAでは、スイッチアレイAがオンになり第二極性用の出力端子TB1と接続され、データ線D2には第二極性の電位の映像信号が出力される。また、フレームBでは、スイッチアレイBがオンになり第一極性用の出力端子TA1と接続され、データ線D2には第一極性の電位の映像信号が出力される。このように対となる隣り合ったデータ線の極性を反転させることで、ドット反転駆動が実現できる。

## 【0031】

ただし、スイッチアレイAとスイッチアレイBのオン/オフを切り換えてデータ線106の極性を反転させる際に、第一極性用の出力端子TA及び第二極性用の出力端子TBとデータ線106とに残留した電荷によって、最大で10V~0Vの電位差が発生する。このため、データ線106の極性を反転させる際は、スイッチアレイAとスイッチアレイBを共にオフにして、データ線106とデータドライバ回路100とを切り離れた状態にしておき、併せて制御信号EQによってスイッチアレイQをオンにし、ゲートドライバ回路101において生成したVcom電圧と同電位の5Vを供給するリセット電圧線113とデータ線106とを接続することで、データ線106を5Vの電位に強制的に遷移させ、第一極性用の出力端子TAでは最大で10V~5V、第二極性用の出力端子TBでは最大で5V~0Vの5Vの電位差に抑えることができ、データドライバ回路100の出力端子TA及びTBにおいても低耐圧化が可能となる。なお、ゲートドライバ回路101は、10V~0Vより電位差の大きいVgh~Vgl間の耐圧を持っているため、リセット電圧線113とデータ線106とを接続してもゲートドライバ回路101の耐圧に影響することはない。

30

40

## 【0032】

また、図1に示す液晶パネル102は、液晶画素110の配置が千鳥配置のため、例えば、液晶画素110が、左からRGBを構成するサブピクセルとし、スイッチアレイAがオンであるとすると、データドライバ回路100の出力端子TA1から1ライン目では、液晶画素1にR用のデータ電圧が出力されるが、2ライン目では液晶画素7のG用のデータ電圧が出力される必要がある。このように、データドライバ回路100では、スイッチ

50

アレイのオン/オフの状態や、出力先のラインに応じてシリアルに入力された映像信号の並び替えなどが必要になるが、こうした処理は、タイミングコントローラ 103 にて行う。

#### 【0033】

なお、これまで説明した液晶パネル 102 は、データドライバ回路 100 の各出力端子が、1つのデータ線 106 を制御する構造であるが、1つの出力端子が、複数のデータ線 106 を制御する図 8 に示すような RGB 時分割駆動が可能な液晶パネル 102 の構造でもよい。RGB 時分割駆動では、スイッチアレイ A 及びスイッチアレイ B と、ゲートドライバ回路 101 から出力される時分割制御用の制御信号 SC、制御信号 SD、制御信号 SE によって切り換え可能なスイッチアレイ C によって、データドライバ回路 100 の各出力端子が 6 本のデータ線 106 にデータ電圧を印加する。時分割用のスイッチアレイ C が追加となるが、スイッチアレイ Q の動作は図 7 と同様である。この時のタイミングチャートを図 9 に示す。このように RGB 時分割の液晶パネル 102 であっても、データドライバ回路 100 の低耐圧化が可能である。

10

#### 【0034】

以上のように、本実施例によって、画質劣化の少ないドット反転駆動を低耐圧なドライバ LSI によって実現可能となる。

#### 【実施例 2】

#### 【0035】

図 10 は、本実施例の表示装置の構成図である。実施例 1 では、データドライバ回路 100 の第一極性用の出力端子 TA と第二極性用の出力端子 TB の低耐圧化のために、データ線 106 の極性が反転する際に、データ線 106 をゲートドライバ回路 101 において生成した Vcom 電圧と等しい 5V を供給するリセット電圧線 113 と接続していた。

20

#### 【0036】

これを本実施例のように、データドライバ回路 100 で生成した Vcom (= 5V) を供給するコモン線 109 と接続してもよい。ただし、データ線 106 とコモン線 109 とを直に接続すると、データドライバ回路 100 のコモン線 109 の 5V 出力部に、データ線 106 の最大で 10V ~ 0V の電位差が発生し、高耐圧化が必要となる。そこで、コモン線 109 にスイッチ 1000 を設けて、データ線 106 とコモン線 109 とをスイッチアレイ Q にて接続する際に、ゲートドライバ回路 101 で生成した制御信号 EQ を反転させた信号によって、このスイッチ 1000 をオフにすることで、データ線 106 とデータドライバ回路 100 のコモン線 109 の 5V 出力部を切り離し、データドライバ回路 100 の低耐圧化を実現する。

30

#### 【0037】

なお、この際に、データ線 106 とコモン線 109 とを接続する部分に、コンデンサ 1001 を設けることで、スイッチ 1000 をオフにした後も Vcom 電位を維持できるようにしておく必要がある。また、実施例 1 と同様に、イコライズ中はスイッチアレイ A とスイッチアレイ B を共にオフにしてデータ線 106 とデータドライバ回路 100 を切り離しておく。

#### 【0038】

このように、本実施例によって、画質劣化の少ないドット反転駆動を低耐圧なドライバ LSI によって実現可能となる。

40

#### 【実施例 3】

#### 【0039】

図 11 は、本実施例の表示装置の構成図である。実施例 1, 2 では、データ線 106 に Vcom 電圧と同電位の 5V を供給していたが、これを本実施例のように、ゲートドライバ回路 101 で生成した第一極性側の最大電位である 10V と第二極性側の最小電位である 0V (= GND) を供給するようにしてもよい。

#### 【0040】

本実施例は、実施例 1, 2 と対比すると、新たに、データ線 106 の接続先を選択する

50

ためのスイッチアレイFとスイッチアレイGを備えており、それぞれをゲートドライバ回路101から出力されたスイッチアレイ制御信号SFと制御信号SGによって制御する。

【0041】

図11において、データ線106の電位が、第一極性から第二極性へ反転する際は、ゲートドライバ回路101で生成した0Vを供給するリセット電圧線1101とデータ線106とを接続し、第二極性から第一極性へ反転する際は、ゲートドライバ回路101で生成した10Vを供給するリセット電圧線1100とデータ線106とを接続することで、第一極性用の出力端子TAに発生する電位差を最大で10V～5V、第二極性用の出力端子TBに発生する電位差を最大で5V～0Vに抑えることができる。

【0042】

この時のタイミングチャートを図12に示す。図12のデータ線D1に着目すると、フレームAではスイッチアレイAがオンになり第一極性用の出力端子TA1と接続され、データ線D1には第一極性の電位のデータ電圧が出力される。次に、フレームBではスイッチアレイBがオンになり第二極性用の出力端子TB1と接続され、データ線D1には第二極性の電位のデータ電圧が出力される。そして、極性が反転する際に、スイッチアレイGをオンにしてデータ線D1と0Vを供給するリセット電圧線1101とを接続することで、第二極性用の出力端子TBに発生する電位差を5V～0Vに抑えることができる。

【0043】

一方、データ線D1と対になるデータ線D2に着目すると、フレームAではスイッチアレイAがオンになり第二極性用の出力端子TB1と接続され、データ線D2には第二極性の電位の映像信号が出力される。また、フレームBではスイッチアレイBがオンになり第一極性用の出力端子TA1と接続され、データ線D2には第一極性の電位の映像信号が出力される。そして、極性が反転する際に、スイッチアレイGをオンにしてデータ線D2と10Vを供給するリセット電圧線1100とを接続することで、第一極性用の出力端子TAに発生する電位差を10V～5Vレベルに抑えることができる。

【0044】

このように、フレームAからフレームBに切り替わる際には、スイッチアレイGをオンとし、フレームBからフレームAに切り替わる際には、スイッチアレイFをオンとする。なお、本実施例では、リセット電圧が10Vと0Vの場合を例にあげて説明を行ったが、10Vは第一極性の範囲内における任意の電位、0Vは第二極性の範囲内における任意の電位であってもよい。

【0045】

以上のように、本実施例によって、データ線106に10V又は0Vのリセット電圧を供給した場合でも、5Vのリセット電圧を供給した時と同じように、画質劣化の少ないドット反転駆動を低耐圧なドライバLSIによって実現可能となる。

【図面の簡単な説明】

【0046】

【図1】本発明に係る表示装置の構成図

【図2】図1に示す参照電圧生成回路112の内部構成図

【図3】図2でレベルシフトされた映像信号の電位遷移図

【図4】図1に示す電源回路104の内部構成

【図5】図4でレベルシフトされた電源電圧の電位遷移図

【図6】図1に示す液晶画素110の極性の変化図

【図7】図1に示す表示装置のタイミングチャート

【図8】RGB時分割駆動表示装置の構成図

【図9】図8に示すRGB時分割駆動表示装置のタイミングチャート

【図10】本発明に係る表示装置の別の構成図

【図11】本発明に係る表示装置の別の構成図

【図12】図11に示す表示装置のタイミングチャート

【符号の説明】

10

20

30

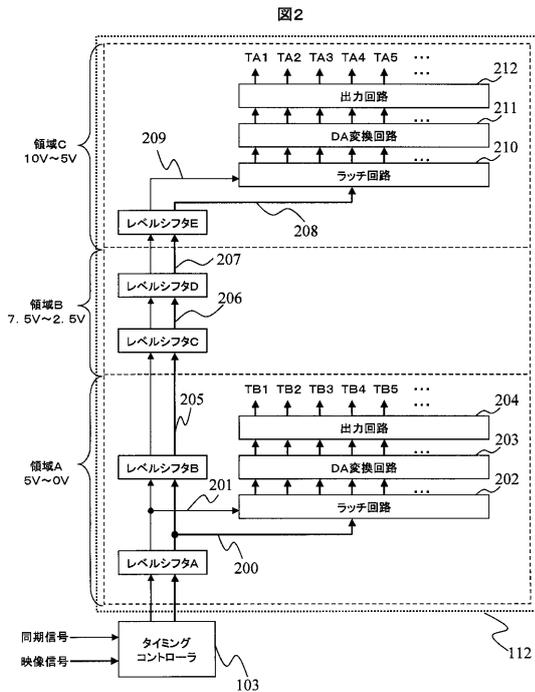
40

50

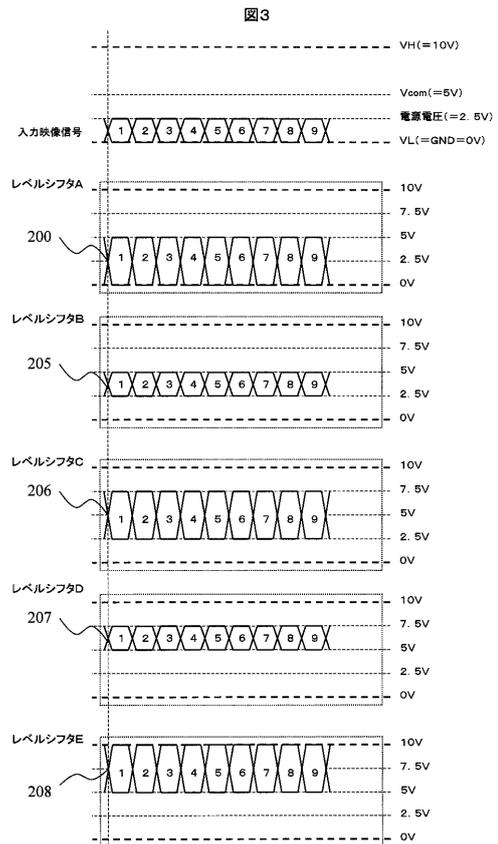
【 0 0 4 7 】

1 0 0 ... データドライバ回路、 1 0 1 ... ゲートドライバ回路、 1 0 2 ... 液晶パネル、 1 0 3 ... タイミングコントローラ、 1 0 4 ... データドライバ内蔵電源回路、 1 0 5 ... ゲートドライバ内蔵電源回路、 1 0 6 ... データ線、 1 0 7 ... ゲート線、 1 0 8 ... T F T、 1 0 9 ... コモン線、 1 1 0 ... 液晶画素、 1 1 1 ... 表示領域、 1 1 2 ... 参照電圧生成回路、 1 1 3 ... 5 Vリセット電圧線、 2 0 0 ... レベルシフトAを通過後の映像信号、 2 0 1 ... 第二極性用ラッチ回路の制御信号、 2 0 2 ... 第二極性用ラッチ回路、 2 0 3 ... 第二極性用 D A 変換回路、 2 0 4 ... 第二極性用出力回路、 2 0 5 ... レベルシフトBを通過後の映像信号、 2 0 6 ... レベルシフトCを通過後の映像信号、 2 0 7 ... レベルシフトDを通過後の映像信号、 2 0 8 ... レベルシフトEを通過後の映像信号、 2 0 9 ... 第一極性用ラッチ回路の制御信号、 2 1 0 ... 第一極性用ラッチ回路、 2 1 1 ... 第一極性用 D A 変換回路、 2 1 2 ... 第一極性用出力回路、 4 0 0 ... 昇圧回路 A 用制御信号、 4 0 1 ... 昇圧回路 B 用制御信号、 4 0 2 ... 昇圧回路 C 用制御信号、 1 0 0 0 ... コモン線制御スイッチ、 1 0 0 1 ... V c o m 電位保持用コンデンサ、 1 1 0 0 ... 1 0 Vリセット電圧線、 1 1 0 1 ... 0 Vリセット電圧線

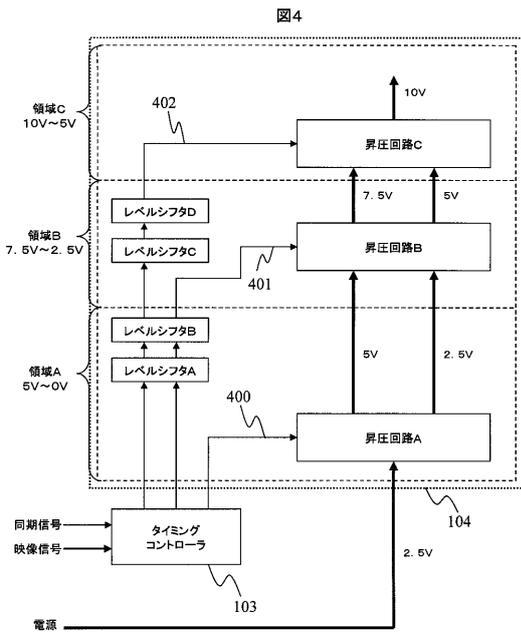
【 図 2 】



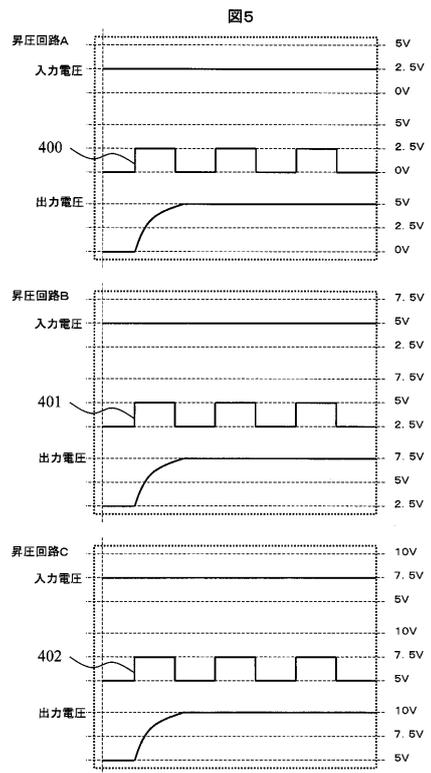
【 図 3 】



【 図 4 】



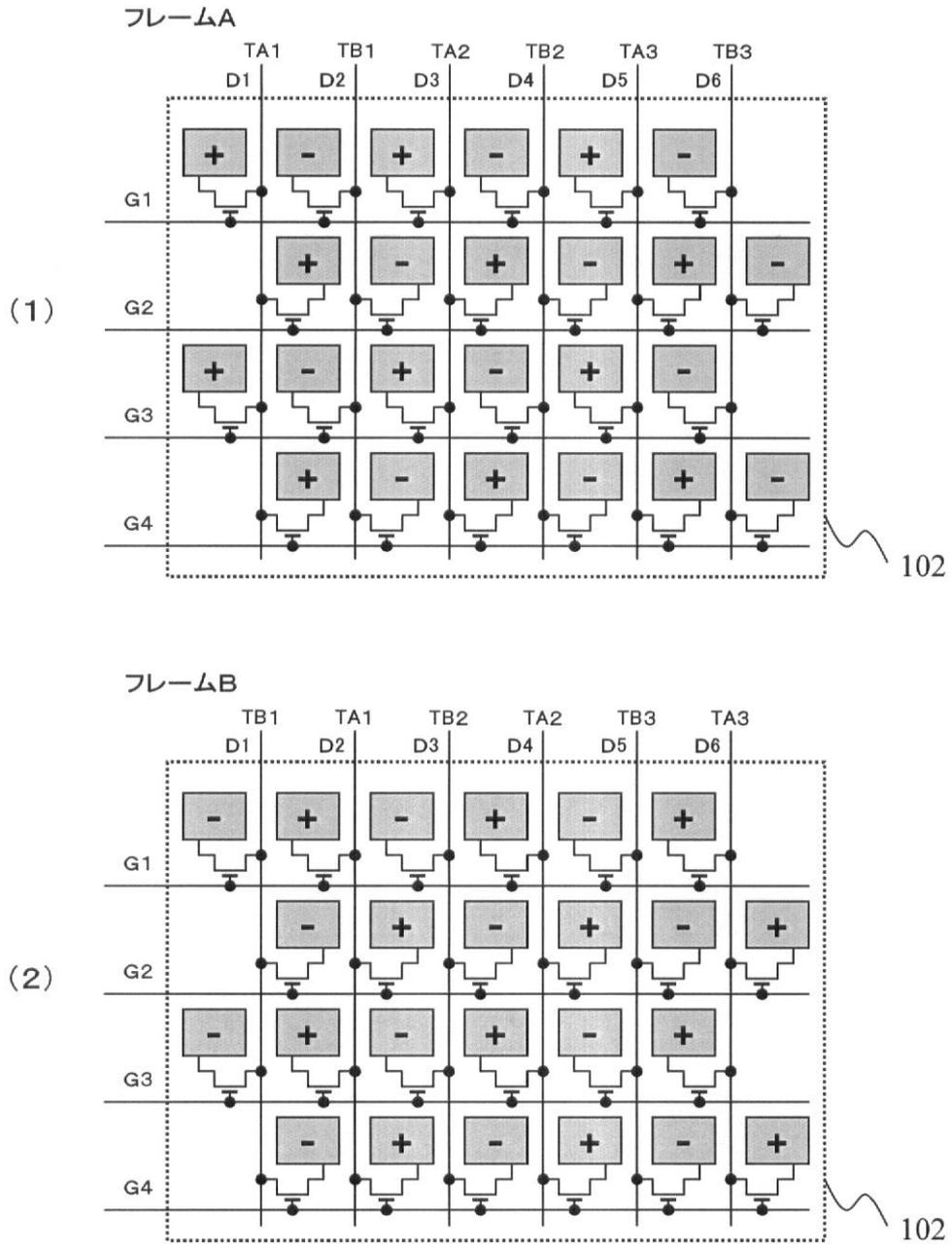
【 図 5 】



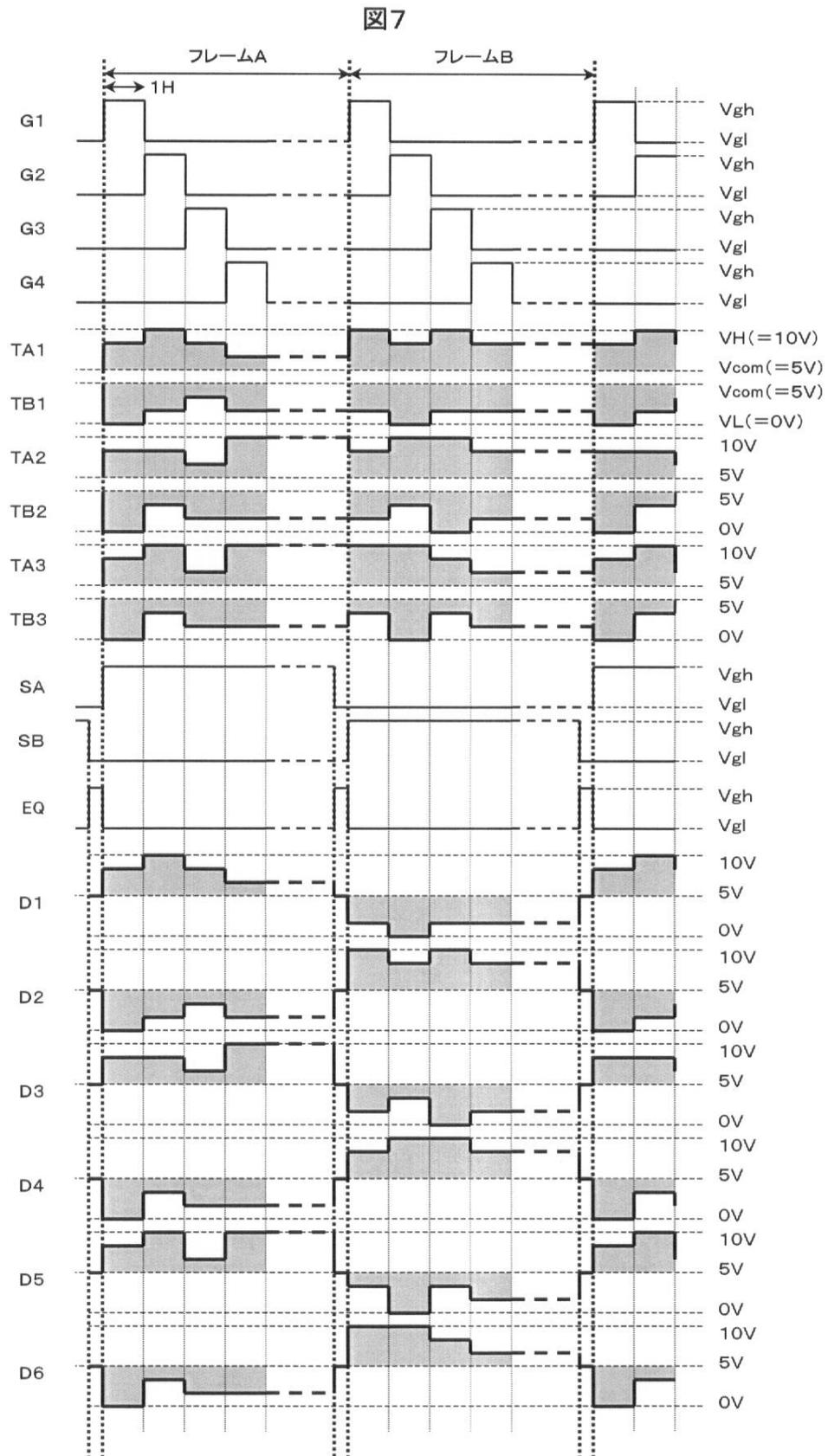


【 図 6 】

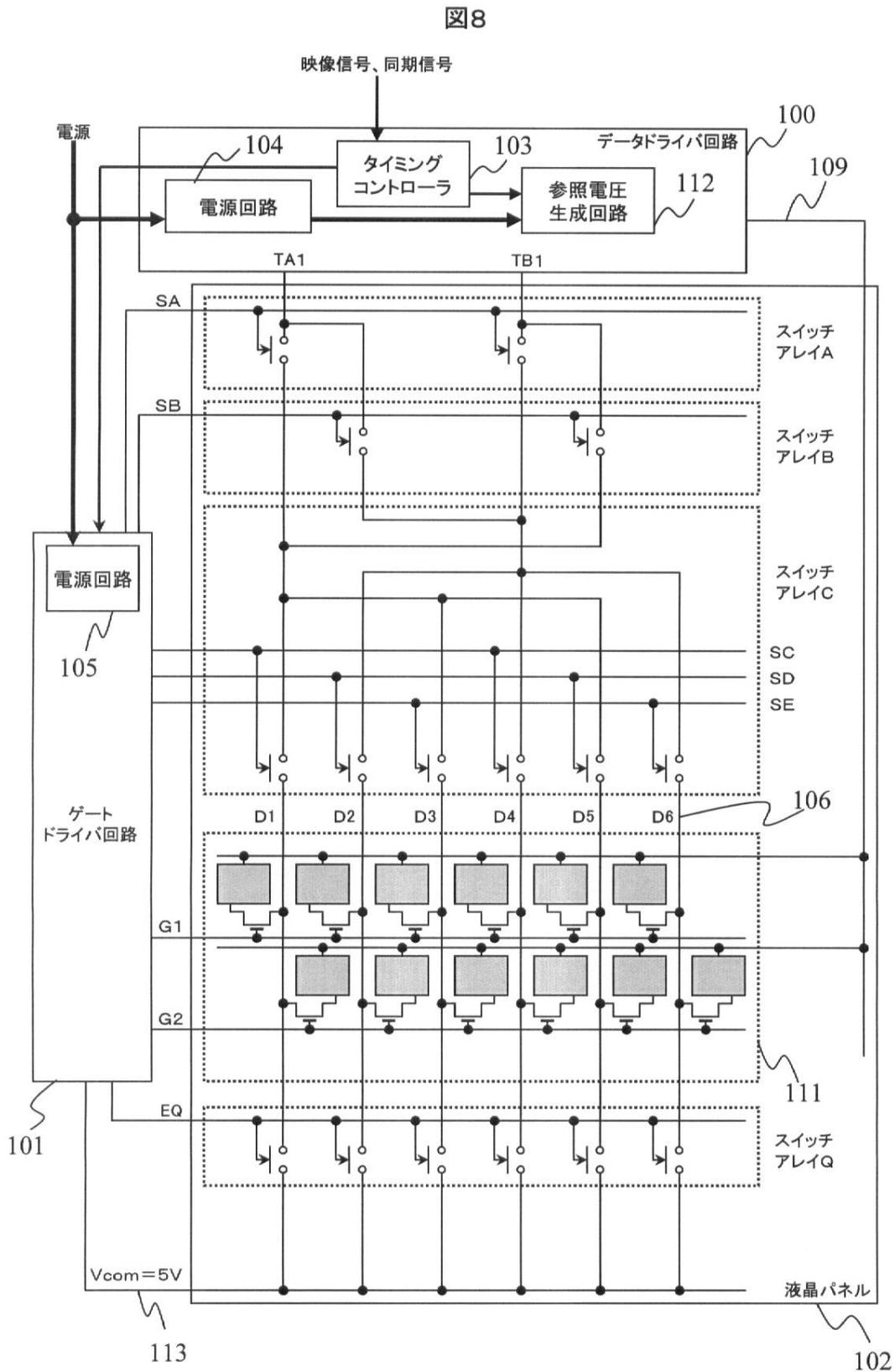
図6



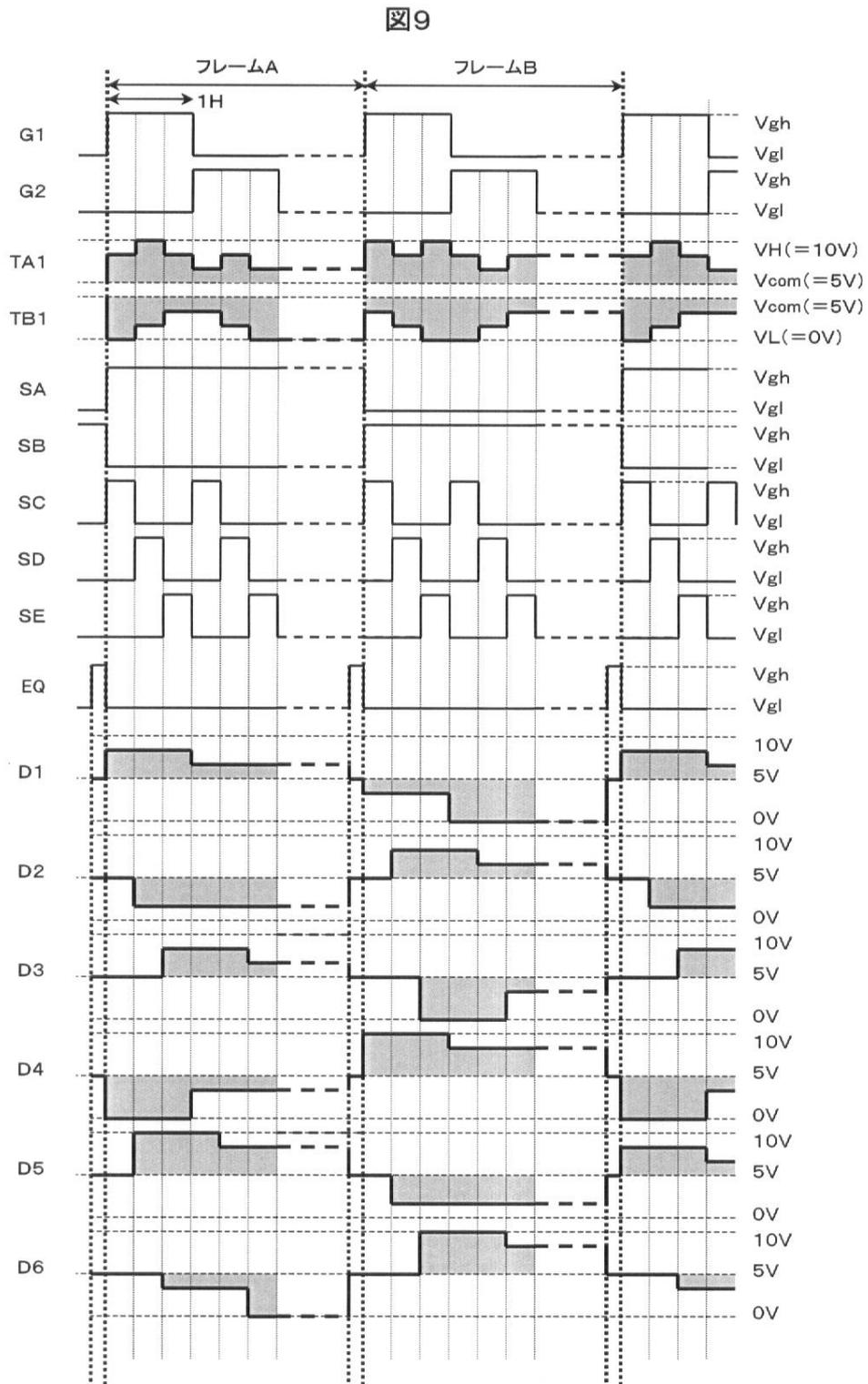
【 図 7 】



【図8】

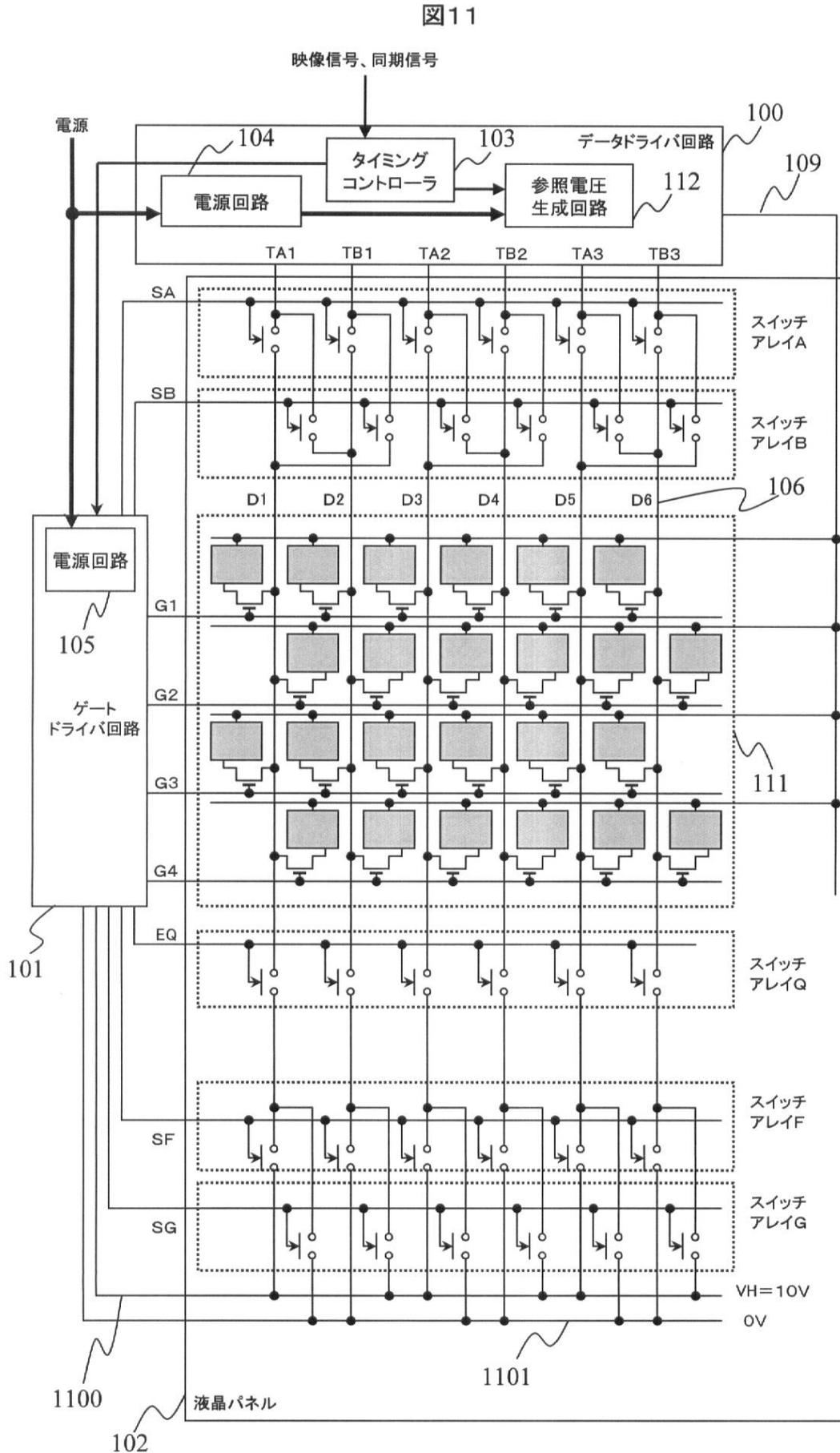


【 図 9 】



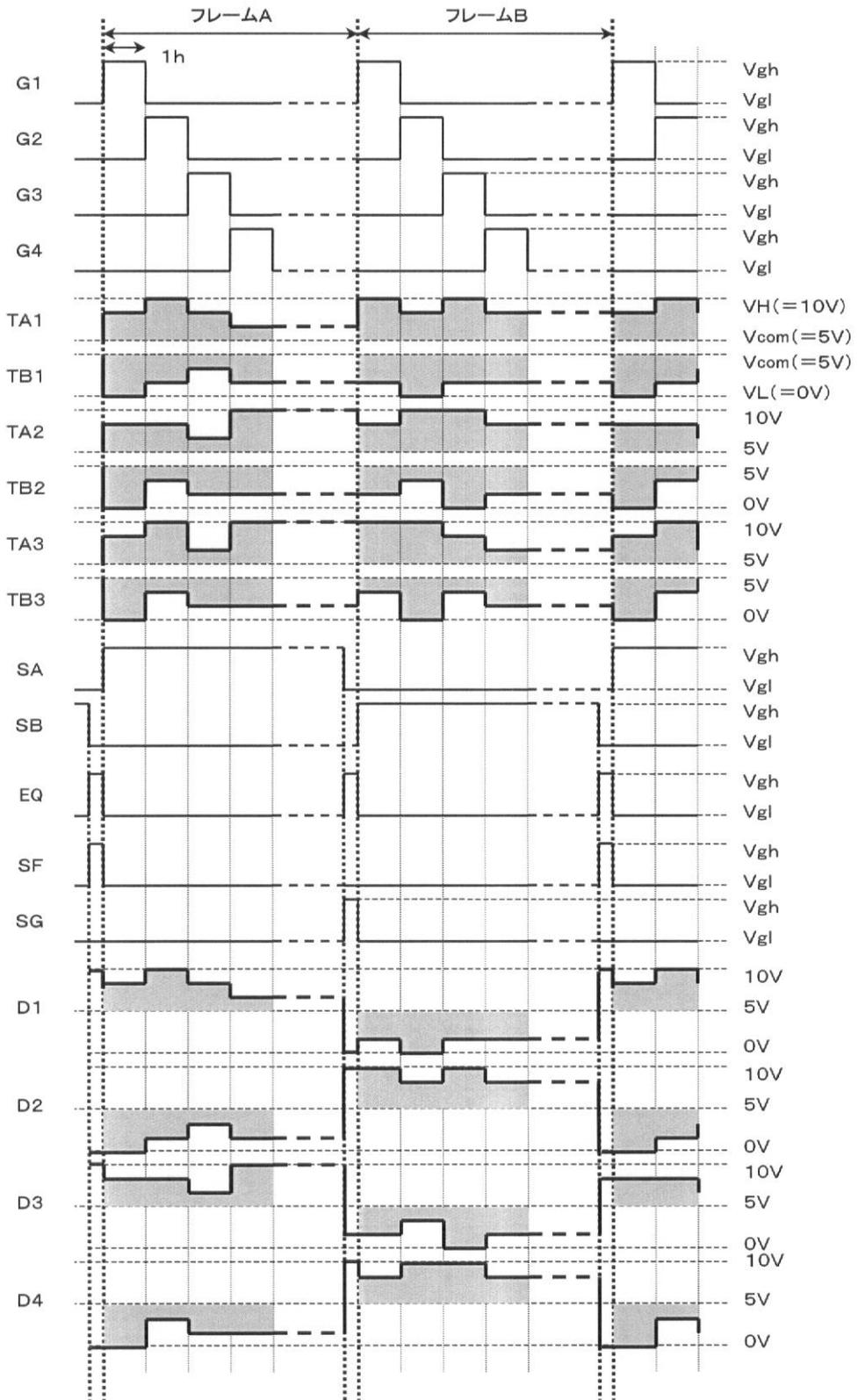


【図11】



【 図 1 2 】

図12



## フロントページの続き

(51)Int.Cl.	F I	テーマコード(参考)
	G 0 9 G 3/20	6 2 1 B
	G 0 9 G 3/20	6 2 1 L
	G 0 9 G 3/20	6 8 0 G
	G 0 9 G 3/20	6 2 3 F
	G 0 9 G 3/20	6 2 2 D
	G 0 9 G 3/20	6 2 3 W
	G 0 9 G 3/20	6 2 3 B
	G 0 9 G 3/20	6 2 1 A
	G 0 2 F 1/133	5 5 0

(72)発明者 古橋 勉

千葉県茂原市早野 3 3 0 0 番地

株式会社日立ディスプレイズ内

F ターム(参考) 2H093 NA16 NC13 NC14 NC23 NC34 NC35 ND04 ND24 ND38 ND39  
 ND49  
 5C006 AC26 AC28 AF43 AF44 AF71 AF83 BB16 BB21 BC02 BC03  
 BC13 BC16 BC23 BF24 BF46 FA46 FA47 FA51  
 5C080 AA10 BB05 DD19 DD26 DD27 FF11 FF12 JJ02 JJ04