



(12) 发明专利申请

(10) 申请公布号 CN 112612639 A

(43) 申请公布日 2021.04.06

(21) 申请号 202010825267.X

G06F 11/10 (2006.01)

(22) 申请日 2020.08.17

G06F 3/06 (2006.01)

(30) 优先权数据

10-2019-0123347 2019.10.04 KR

(71) 申请人 三星电子株式会社

地址 韩国京畿道水原市

(72) 发明人 金东进

休曼·普拉卡什·巴拉科瑞斯南

金石焕 金昌绪 卢垠喜 崔宰润

张惠贞

(74) 专利代理机构 北京铭硕知识产权代理有限公司

11286

代理人 尹淑梅 刘灿强

(51) Int. Cl.

G06F 11/14 (2006.01)

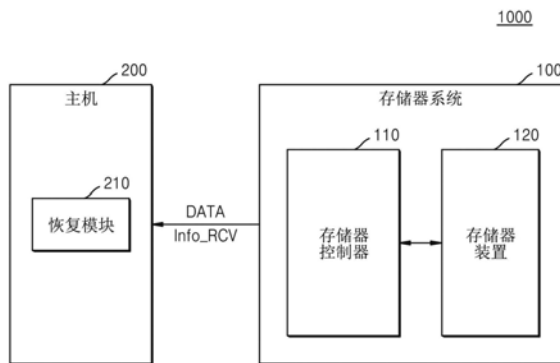
权利要求书3页 说明书15页 附图11页

(54) 发明名称

操作存储器系统的方法、操作主机的方法和计算系统

(57) 摘要

公开了操作存储器系统的方法、操作主机的方法和计算系统。所述存储器系统包括存储器装置,所述操作存储器系统的方法包括:响应于主机的写入请求,将从主机接收的写入数据和物理地址存储在缓冲器中;基于写入数据和物理地址对存储器装置执行写入操作;基于发生与写入数据对应的写入错误,异步地向主机提供错误发生信息;以及向主机提供具有写入错误的写入数据和用于从写入错误中恢复的信息。



1. 一种操作存储器系统的方法,所述存储器系统包括存储器装置,所述方法包括:
响应于主机的写入请求,将从主机接收的写入数据和物理地址存储在缓冲器中;
基于写入数据和物理地址对存储器装置执行写入操作;
基于发生与写入数据对应的写入错误,异步地向主机提供错误发生信息;以及
向主机提供具有写入错误的写入数据和用于从写入错误中恢复的信息。
2. 根据权利要求1所述的方法,其中,所述执行写入操作的步骤包括:
基于写入数据,生成至少一个奇偶校验,所述至少一个奇偶校验包括写入数据的纠错码奇偶校验和与写入数据对应的恢复单元中的多条写入数据的恢复奇偶校验中的至少一个;以及
写入写入数据和所生成的所述至少一个奇偶校验。
3. 根据权利要求2所述的方法,其中,用于从写入错误中恢复的信息包括所述至少一个奇偶校验、恢复单元中包括的正常数据以及存储器系统的管理信息中的至少一个。
4. 根据权利要求1所述的方法,其中,基于在数据区中发生写入错误,用于从写入错误中恢复的信息包括与具有写入错误的写入数据对应的元数据。
5. 根据权利要求1所述的方法,其中,基于从主机接收到对用于从写入错误中恢复的信息的请求,向主机提供具有写入错误的写入数据和用于从写入错误中恢复的信息。
6. 根据权利要求1所述的方法,其中,错误发生信息包括具有写入错误的写入数据的物理地址。
7. 根据权利要求1所述的方法,其中,所述向主机提供具有写入错误的写入数据和用于从写入错误中恢复的信息的步骤包括:将具有写入错误的写入数据和用于从写入错误中恢复的信息存储在存储器系统中包括的控制器存储器缓冲器和主机中包括的主机存储器缓冲器中的一者中。
8. 根据权利要求7所述的方法,所述方法还包括基于所述存储向主机提供返回信号。
9. 一种操作主机的方法,所述主机被构造为控制存储器系统,所述方法包括:
基于写入数据和物理地址,向存储器系统发送第一写入请求;
从存储器系统异步地获取关于在存储器系统中发生的与写入数据对应的写入错误的错误发生信息;
从存储器系统获取具有写入错误的写入数据和用于从写入错误中恢复的信息;
基于具有写入错误的写入数据和用于从写入错误中恢复的信息,恢复具有写入错误的写入数据;以及
基于所恢复的写入数据,向存储器系统发送第二写入请求。
10. 根据权利要求9所述的方法,其中,错误发生信息包括具有写入错误的写入数据的物理地址。
11. 根据权利要求10所述的方法,所述方法还包括:基于多条错误发生信息被获取,由主机基于所述多条错误发生信息中包括的物理地址来确定恢复优先级,
其中,所述获取具有写入错误的写入数据和用于从写入错误中恢复的信息的步骤包括:从存储器系统获取具有多个写入错误的多条写入数据和用于从所述多个写入错误中恢复的多条信息,以及
其中,所述恢复具有写入错误的写入数据的步骤包括:根据恢复优先级,基于用于从所

述多个写入错误中恢复的所述多条信息来恢复具有所述多个写入错误的所述多条写入数据。

12. 根据权利要求10所述的方法,所述方法还包括:基于多条错误发生信息被获取,由主机基于所述多条错误发生信息的获取顺序来确定恢复优先级,

其中,所述获取具有写入错误的写入数据和用于从写入错误中恢复的信息的步骤包括:从存储器系统获取具有多个写入错误的多条写入数据和用于从所述多个写入错误中恢复的多条信息,以及

其中,所述恢复具有写入错误的写入数据的步骤包括:根据恢复优先级,基于用于从所述多个写入错误中恢复的所述多条信息来恢复具有所述多个写入错误的所述多条写入数据。

13. 根据权利要求9所述的方法,其中,用于从写入错误中恢复的信息包括具有写入错误的写入数据的纠错码奇偶校验、恢复奇偶校验、与写入错误对应的恢复单元中的正常数据以及存储器系统的管理信息中的至少一个。

14. 根据权利要求9所述的方法,其中,基于在数据区中发生写入错误,用于从写入错误中恢复的信息包括与具有写入错误的写入数据对应的元数据。

15. 根据权利要求14所述的方法,其中,所述恢复具有写入错误的写入数据的步骤包括:

基于元数据,通过主机确定是否恢复具有写入错误的写入数据;以及

基于所述确定的结果,通过主机恢复具有写入错误的写入数据。

16. 根据权利要求15所述的方法,其中,所述确定是否恢复具有写入错误的写入数据的步骤包括:通过使用元数据中包括的有效性信息来确定是否恢复具有写入错误的写入数据。

17. 根据权利要求9所述的方法,其中,所述获取具有写入错误的写入数据和用于从写入错误中恢复的信息的步骤包括:对存储器系统中包括的控制器存储器缓冲器进行访问,或者对主机中包括的主机存储器缓冲器进行访问。

18. 根据权利要求9所述的方法,其中,所述向存储器系统发送第二写入请求的步骤包括:基于存储器系统的映射信息确定新的物理地址;以及基于所述新的物理地址和恢复的写入数据向存储器系统发送第二写入请求。

19. 一种计算系统,所述计算系统包括:

存储器系统,包括存储器装置;以及

主机,被构造为基于写入数据和物理地址向存储器系统发送写入请求,

其中,存储器系统响应于主机的写入请求而被构造为:

将从主机接收的写入数据和物理地址存储在存储器系统的缓冲器中,

基于写入数据和物理地址对存储器装置执行写入操作,

基于发生与写入数据对应的写入错误,异步地向主机提供错误发生信息,以及

向主机提供具有写入错误的写入数据和用于从写入错误中恢复的信息,并且

其中,主机被构造为:

基于具有写入错误的写入数据和用于从写入错误中恢复的信息来恢复具有写入错误的写入数据,以及

基于所恢复的写入数据向存储器系统发送第二写入请求。

20. 根据权利要求19所述的计算系统, 其中, 存储器系统基于将写入数据和物理地址存储于存储器系统的缓冲器中而被构造为向主机发送响应信号, 并且

其中, 主机还被构造为:

向主机的缓冲器分配多条写入数据和多个物理地址, 以及

基于从存储器系统接收到响应信号, 从主机的缓冲器释放与响应信号对应的写入数据和物理地址。

操作存储器系统的方法、操作主机的方法和计算系统

[0001] 本申请基于并要求于2019年10月4日在韩国知识产权局提交的第10-2019-0123347号韩国专利申请的优先权,该韩国专利申请的公开内容通过引用全部包含于此。

技术领域

[0002] 本公开涉及一种存储器系统、主机以及存储器系统和主机的操作方法,更具体地,涉及一种恢复具有写入错误的数据的存储器系统和主机以及存储器系统和主机的操作方法。

背景技术

[0003] 存储器系统可以包括包含闪存转换层 (FTL) 的普通固态驱动器 (SSD) 或者不包含 FTL 的开放通道 SSD。开放通道 SSD 可以不支持将逻辑地址映射到存储装置的物理地址的地址映射功能,从而可以允许主机处理其中发生的写入错误。

发明内容

[0004] 提供了一种存储器系统、主机以及存储器系统和主机的操作方法,其中,存储器系统产生用于恢复具有写入错误的数据的信息,并且主机基于所产生的信息执行恢复,从而改善可靠性和效率。

[0005] 根据实施例,一种操作包括存储器装置的存储器系统的方法包括:响应于主机的写入请求,将从主机接收的写入数据和物理地址存储在缓冲器中;基于写入数据和物理地址对存储器装置执行写入操作;基于发生与写入数据对应的写入错误,异步地向主机提供错误发生信息;以及向主机提供具有写入错误的写入数据和用于从写入错误中恢复的信息。

[0006] 根据实施例,一种操作被构造为控制存储器系统的主机的方法包括:基于写入数据和物理地址,向存储器系统发送第一写入请求;从存储器系统异步地获取关于在存储器系统中发生的与写入数据对应的写入错误的错误发生信息;从存储器系统获取具有写入错误的写入数据和用于从写入错误中恢复的信息;基于具有写入错误的写入数据和用于从写入错误中恢复的信息,恢复具有写入错误的写入数据;以及基于所恢复的写入数据,向存储器系统发送第二写入请求。

[0007] 根据实施例,一种计算系统包括:存储器系统,包括存储器装置;以及主机,被构造为基于写入数据和物理地址向存储器系统发送写入请求,其中,存储器系统响应于主机的写入请求而被构造为:将从主机接收的写入数据和物理地址存储在存储器系统的缓冲器中;基于写入数据和物理地址对存储器装置执行写入操作;基于发生与写入数据对应的写入错误,异步地向主机提供错误发生信息;以及向主机提供具有写入错误的写入数据和用于从写入错误中恢复的信息,并且其中,主机被构造为:基于具有写入错误的写入数据和用于从写入错误中恢复的信息来恢复具有写入错误的写入数据;以及基于所恢复的写入数据向存储器系统发送第二写入请求。

附图说明

- [0008] 根据以下结合附图的详细描述,将更清楚地理解公开的实施例,在附图中:
- [0009] 图1是根据实施例的计算系统的框图;
- [0010] 图2是示出根据实施例的图1的计算系统的示例的框图;
- [0011] 图3是根据实施例的存储器系统的框图;
- [0012] 图4是示出根据实施例的存储器控制器的示图;
- [0013] 图5是根据实施例的存储器系统的操作方法的流程图;
- [0014] 图6是示出根据实施例的用于从写入错误中恢复的信息的示例的示图;
- [0015] 图7是根据实施例的主机的恢复方法的流程图;
- [0016] 图8是根据实施例的当发生多个写入错误时主机的恢复方法的流程图;
- [0017] 图9是根据另一实施例的当发生多个写入错误时主机的恢复方法的流程图;
- [0018] 图10是根据实施例的主机的使用元数据的恢复操作的流程图;
- [0019] 图11是示出根据示例性实施例的与在计算系统中从写入错误中恢复相关联的主机和存储器系统的各个操作的概念图;
- [0020] 图12是根据实施例的包括主机存储器缓冲器 (HMB) 的计算系统的框图;
- [0021] 图13是根据实施例的包括控制器存储器缓冲器 (CMB) 的计算系统的框图;
- [0022] 图14是根据实施例的使用主机感知性能增强器 (HPB) 的计算系统的框图;以及
- [0023] 图15是根据实施例的使用HPB的计算系统的恢复方法的流程图。

具体实施方式

- [0024] 图1是根据实施例的计算系统的示例的框图。
- [0025] 参照图1,计算系统1000可以包括存储器系统100和主机200。计算系统1000可以是其中安装有存储数据的存储器系统100的各种类型的系统。例如,计算系统1000可以对应于各种类型的系统,诸如,计算机、上网本、网络平板电脑、无线电话、移动电话、智能电话、电子书、导航装置、数码相机、可穿戴装置、物联网 (IoT) 装置、万物物联网 (IoE) 装置、虚拟现实 (VR) 装置、增强现实 (AR) 装置等。
- [0026] 存储器系统100可以包括存储器控制器110和存储器装置120。存储器系统100可以包括一个或更多个存储介质。例如,存储器系统100可以包括一个或更多个固态驱动器 (SSD)。另外,存储器系统100可以包括一个或更多个开放通道SSD。这里,开放通道SSD可以指不包括闪存转换层 (FTL) 的SSD。开放通道SSD可以不包括能够将由主机200提供的逻辑地址映射到存储器装置120的物理地址的FTL,因此可以不直接管理地址。因此,开放通道SSD可以从主机200接收物理地址而不是逻辑地址以执行写入/读取/擦除操作等。另外,即使在存储器装置120中发生错误,开放通道SSD也不会将恢复的数据随机地存储在另一地址中,并因此可以通过主机200执行恢复操作。根据实施例,开放通道SSD可以包括定义由主机200提供的逻辑地址与存储器装置120的物理地址之间的关系的映射信息。然而,开放通道SSD可以不通过使用映射信息来直接管理地址。
- [0027] 主机200可以向存储器系统100提供对数据的访问请求。例如,主机200可以向存储器系统100提供对数据的写入请求或读取请求,并且存储器系统100可以基于主机200的访问请求将数据写入到存储器装置120或者从存储器装置120读取数据且向主机200提供该数

据。另外,基于对主机200的对数据的擦除请求,存储器系统100可以对由主机200指示的区域中的数据执行擦除操作。

[0028] 当存储器系统100是普通SSD时,主机200可以通常基于逻辑地址向存储器系统100提供访问请求。然而,当存储器系统100是开放通道SSD或者主机200包括定义逻辑地址与存储器装置120的物理地址之间的关系的映射信息时,主机200可以基于存储器系统100的物理地址向存储器系统100提供访问请求。例如,主机200可以通过使用映射信息来确定物理地址,并且基于所确定的物理地址向存储器系统100提供访问请求。另外,存储器系统100可以基于从主机200接收的物理地址来执行写入操作、读取操作或擦除操作。

[0029] 主机200可以包括恢复模块210。恢复模块210可以被实现为将包括在主机200中的各种类型。例如,恢复模块210可以是用于执行与具有错误的数据的恢复相关联的各种类型的处理的硬件(HW),诸如,电路等。在实施例中,恢复模块210可以作为包括程序的软件(SW),并且主机200中的处理单元可以执行加载到操作存储器中的恢复模块210,以执行与具有错误的数据的恢复相关联的各种类型的处理。另外,恢复模块210可以是HW和SW的组合。

[0030] 恢复模块210可以支持恢复具有错误的数据的功能。作为示例,当存储器系统100在主机200的访问请求下在写入数据DATA的处理期间检测到错误并且将具有写入错误的写入数据DATA和用于恢复的信息Info_RCV发送到主机200时,恢复模块210可以基于具有写入错误的写入数据DATA和用于恢复的信息Info_RCV来执行具有错误的数据的恢复。

[0031] 例如,主机200可以基于通过使用存储器系统100的映射信息所确定的物理地址(或根据实施例的逻辑地址)和写入数据来提供写入请求。存储器系统100可以响应于写入请求将从主机200接收的写入数据和物理地址(或根据实施例的逻辑地址)存储在缓冲器中。另外,存储器系统100可以基于写入数据和物理地址(或根据实施例的逻辑地址)对存储器装置120执行写入操作。当在该过程中发生写入错误时,存储器系统100可以通过以异步模式向主机200提供关于写入错误的错误发生信息来通知主机200发生写入错误。这里,异步模式可以指当检测到预设事件时存储器系统100在没有主机200的请求的情况下执行特定操作的模式。此外,存储器系统100可以向主机200提供具有写入错误的写入数据DATA和用于恢复的信息Info_RCV。另外,恢复模块210可以通过使用从存储器系统100获取的具有写入错误的写入数据DATA和用于恢复的信息Info_RCV来恢复写入数据。此外,主机200可以基于通过恢复模块210恢复的写入数据生成新的写入请求,并且向存储器系统100提供写入请求。

[0032] 根据上述实施例,即使存储器系统100是普通SSD从而可以独立地从写入错误中执行恢复,存储器系统100在执行恢复操作时也可以使用具有许多操作资源的主机200。因此,当在存储器系统100中执行许多其它操作时,可以实现存储器系统100的性能改进。

[0033] 此外,即使存储器系统100是可以不直接管理地址、将恢复的数据随机存储在另一地址中并且独立地从写入错误中执行恢复的开放通道SSD,存储器系统100也可以通过管理存储器系统100的映射信息的主机200的恢复模块210来执行恢复操作。另外,由于存储器系统100而非主机200生成用于从写入错误中恢复的信息,所以可以提高主机200的资源的利用率。在下文中,将描述作为开放通道SSD的存储器系统100的更详细的操作。

[0034] 图2是示出图1的计算系统的实施例的示例的框图。

[0035] 参照图1和图2,存储器系统100可以是开放通道SSD并且可以包括缓冲器111,主机200可以包括FTL 220和主机缓冲器230。

[0036] 主机200的FTL 220可以通过使用存储器系统100的映射信息来管理存储器系统100的写入/读取/擦除操作。此外,FTL 220可以执行将主机200所使用的逻辑地址映射到存储器装置120的物理地址的地址映射功能和垃圾收集功能。

[0037] 根据实施例,恢复模块可以被包括在FTL 220中。另外,FTL 220可以在管理存储器系统100的写入/读取/擦除操作的同时通过使用恢复模块从存储器系统100中发生的错误中恢复。

[0038] FTL 220可以是SW,诸如,由处理单元驱动的固件、操作系统或应用。在实施例中,FTL 220可以是用于执行与存储器系统100的管理相关联的各种类型的处理的HW,诸如,电路等。在实施例中,FTL 220可以是HW和SW的组合。

[0039] 主机200可以通过FTL 220将逻辑地址转换为存储器装置120的物理地址,并向存储器系统100发送写入命令CMD、写入数据DATA和物理地址ADDR。

[0040] 这里,主机200可以分配主机缓冲器230以存储发送到存储器系统100的写入数据DATA和物理地址ADDR。主机缓冲器230可以在主机200对存储器系统100的访问过程中临时存储写入数据DATA和物理地址ADDR。

[0041] 另外,存储器控制器110可以将接收到的写入数据DATA和物理地址ADDR存储在缓冲器111中。缓冲器111可以临时存储在执行写入操作的过程中从主机200接收的写入数据DATA和物理地址ADDR。此外,当完成写入数据DATA和物理地址ADDR在缓冲器111中的存储时,存储器控制器110可以向主机200发送响应信号RSP。另外,当主机200从存储器系统100接收到响应信号RSP时,可以从主机缓冲器230中释放与响应信号RSP对应的写入数据DATA和物理地址ADDR。

[0042] 在基于存储在缓冲器111中的写入数据DATA和物理地址ADDR执行写入操作之前,存储器控制器110可以生成用于恢复的信息Info_RCV,以准备随后可能发生的错误。例如,存储器控制器110可以基于接收到的写入数据DATA生成纠错码(ECC)奇偶校验,或者可以根据廉价磁盘冗余阵列(RAID)方案生成恢复单元中的多条写入数据DATA的恢复奇偶校验。用于恢复的信息Info_RCV可以不限于上述示例,因此,可以生成各种类型的信息。

[0043] 此外,存储器控制器110可以将写入数据DATA和生成的奇偶校验信息写入到存储器装置120。例如,存储器控制器110可以在存储器装置120的相同区域或不同区域中写入写入数据DATA和生成的ECC奇偶校验和/或恢复奇偶校验。此外,存储器控制器110可以生成包括其中存储有生成的奇偶校验的区域的物理地址信息的目录。另外,根据实施例,存储器控制器110可以与主机200共享生成的目录。

[0044] 此外,存储器控制器110可以检查是否发生写入错误。例如,存储器控制器110可以对写入数据DATA和生成的奇偶校验进行编程,并且执行编程验证以检查是否发生写入错误。在实施例中,存储器控制器110可以通过随机地生成用于读取写入数据DATA的读取命令并检查读取数据内的错误比特来检查是否发生写入错误。检查是否发生写入错误的方法不限于上述示例。

[0045] 此外,当发生写入错误时,存储器控制器110可以向主机发送异步事件信息(AEI)。这里,AEI可以指在异步模式下通知在存储器系统100中发生错误的信息。例如,AEI可以包

括具有写入错误的写入数据DATA的物理地址。

[0046] 另外,存储器控制器110可以从缓冲器111或存储器装置120中读取具有写入错误的写入数据DATA和用于恢复的信息Info_RCV。这里,用于恢复的信息Info_RCV可以包括具有写入错误的写入数据DATA的ECC奇偶校验和/或恢复奇偶校验,并且还可以包括恢复单元内的发生写入错误的正常数据。稍后将参照图6详细描述这一点的示例。此外,用于恢复的信息Info_RCV可以包括元数据。元数据可以包括用于管理存储器系统100的各种信息。例如,元数据可以包括定义逻辑地址与存储器装置120的物理地址之间的关系的映射信息、指示存储器装置120的每个物理块中包括的页的信息的物理块信息、指示数据的有效性或无效性的属性信息、指示映射信息的物理地址的目录、物理块信息或者存储在存储器装置120中的奇偶校验信息等。用于恢复的信息Info_RCV不限于上述示例。

[0047] 主机200可以向存储器控制器110发送用于请求与错误相关联的信息的请求信号REQ。例如,当从存储器控制器110获取AEI时,主机200可以向存储器控制器110发送用于请求与错误相关联的信息的请求信号REQ。此外,存储器控制器110可以向主机200提供预读取的写入数据DATA和用于恢复的信息Info_RCV。

[0048] 在从主机200接收到请求信号REQ之后,可以执行存储器控制器110读取写入数据DATA和用于恢复的信息Info_RCV的读取操作。这里,请求信号REQ可以是仅请求与错误相关联的信息的信号。在这种情况下,当接收到请求信号REQ时,存储器控制器110可以从缓冲器111中读取写入数据DATA,并且基于目录信息检查用于恢复的信息Info_RCV的物理地址,以从存储器装置120中读取用于恢复的信息Info_RCV。在实施例中,请求信号REQ可以包括用于恢复的信息Info_RCV的物理地址。在这种情况下,存储器控制器110可以基于请求信号REQ内的物理地址从缓冲器111中读取写入数据DATA并且从存储器装置120中读取用于恢复的信息Info_RCV。

[0049] 存储器控制器110可以在提供AEI时提供写入数据DATA和用于恢复的信息Info_RCV,而不管是否从主机200接收到请求信号REQ。

[0050] 此外,主机200可以通过FTL 220和恢复模块执行具有写入错误的写入数据的恢复。例如,主机200可以通过使用具有写入错误的写入数据DATA和用于恢复的信息Info_RCV来恢复写入数据DATA,通过使用存储器系统100的映射信息来确定新的物理地址,基于新的物理地址和恢复的写入数据DATA来生成写入请求,并且向存储器系统100提供写入请求。

[0051] 根据上述实施例,当接收到响应信号RSP时,主机200可以从主机缓冲器230释放写入数据DATA和物理地址ADDR,从而终止主机200与存储器系统100之间的与写入操作相关联的同步。存储器系统100的实际写入操作可以与主机200分开执行。另外,当在实际写入操作期间发生写入错误时,存储器系统100可以以异步模式通知主机200发生写入错误,从而恢复写入错误。因此,因为在存储器系统100的写入操作基本完成为止之前,主机200可以不需要向主机缓冲器230分配写入数据DATA和物理地址ADDR,所以可以提高主机缓冲器230的利用率。此外,同时,仍然可以通过主机200恢复在存储器系统100中发生的写入错误。

[0052] 图3是根据实施例的存储器系统的框图。

[0053] 参照图3,存储器系统100可以包括存储器控制器110和存储器装置120,存储器控制器110可以包括缓冲器111和错误校正模块112,并且存储器装置120可以包括存储器单元阵列121、电压发生器122和控制逻辑123。

[0054] 存储器控制器110可以响应于主机HOST的写入/读取请求来控制存储器装置120将数据写入存储器装置120,或者读取或擦除存储在存储器装置120中的数据。详细地,存储器控制器110可以通过向存储器装置120提供地址ADDR、命令CMD或控制信号CTRL来控制关于存储器装置120的写入、读取或擦除操作。此外,可以在存储器控制器110与存储器装置120之间发送和接收要写入到存储器装置120的数据DATA和从存储器装置120读取的数据DATA。

[0055] 另外,根据实施例,存储器控制器110可以响应于主机HOST的写入请求将接收到的写入数据和物理地址存储在缓冲器111中。此外,存储器控制器110可以基于存储在缓冲器111中的写入数据和物理地址对存储器装置120执行写入操作。此外,当完成写入操作时,存储器控制器110可以删除存储在缓冲器111中的写入数据和物理地址。当写入操作失败时,存储器控制器110可以保留存储在缓冲器111中的写入数据和物理地址而不删除它们。在执行写入操作之前,存储器控制器110可以通过使用错误校正模块112来生成用于恢复的信息,以准备随后可能发生的错误。错误校正模块112可以基于从主机HOST接收的写入数据执行ECC编码。例如,错误校正模块112可以对写入数据执行异或(XOR)运算以生成ECC奇偶校验,并且向存储器装置120发送写入数据和生成的ECC奇偶校验。

[0056] 此外,错误校正模块112可以检测从存储器装置120接收的数据中的错误比特,并且执行校正检测到的错误比特的ECC操作。错误校正模块112可以确定在接收到的数据中检测到的错误比特的数量是否超过错误校正模块112的错误校正能力。当检测到的错误比特的数量超过错误校正能力时,错误校正模块112可以确定发生读取错误。

[0057] 在实施例中,错误校正模块112可以根据RAID方案生成恢复单元中的多条写入数据DATA的恢复奇偶校验。此外,错误校正模块112可以为所生成的恢复奇偶校验生成ECC奇偶校验。另外,错误校正模块112可以向存储器装置120发送所生成的恢复奇偶校验或恢复奇偶校验的ECC奇偶校验。稍后将参照图6详细描述这一点的示例。

[0058] 错误校正模块112在上面被描述为生成ECC奇偶校验或根据RAID方案生成恢复奇偶校验。然而,错误校正模块112可以包括生成ECC奇偶校验的ECC模块和/或根据RAID方案生成恢复奇偶校验的RAID模块。

[0059] 存储器装置120可以是非易失性存储器装置。存储器单元阵列121可以包括多个存储器单元,例如,多个存储器单元可以是闪存单元。然而,实施例不限于此,存储器单元阵列121中包括的多个存储器单元可以是电阻式存储器单元,诸如电阻式随机存取存储器(ReRAM)、相变RAM(PRAM)或磁性RAM(MRAM)。

[0060] 存储器单元阵列121可以包括多个块。此外,多个块中的每个可以包括多个页,并且多个页中的每个可以包括多个存储器单元。在存储器单元阵列121中,可以以块为单位执行数据的擦除操作,并且可以以页为单位执行数据的写入和读取操作。例如,存储器装置120可以参照由存储器控制器110提供的地址ADDR以块为单位执行擦除操作,并且以页为单位执行写入和读取操作。

[0061] 电压发生器122可以生成用于执行上述写入/读取/擦除操作的各种类型的电压。例如,可以通过使用增量步进脉冲程序(ISPP)来执行数据的写入操作,并且电压发生器122可以生成用于ISPP的多个电压并且向存储器单元阵列121提供所述多个电压。此外,电压发生器122可以生成用于数据的读取操作的读取电压,并且向存储器单元阵列121提供读取电压。另外,电压发生器122可以生成用于擦除操作的具有高电压电平的擦除电压,并且向存

存储器单元阵列121提供擦除电压。

[0062] 控制逻辑123可以控制存储器装置120的与存储器操作相关联的整体操作。例如，控制逻辑123可以控制电压发生器122，并且电压发生器122可以在控制逻辑123的控制下改变各种类型的生成电压的电平。此外，存储器单元阵列121的存储器单元的阈值电压分布可以根据由电压发生器122生成的电压来调整。

[0063] 图4是示出根据实施例的存储器控制器的示例的示图。

[0064] 参照图3和图4，存储器控制器110可以包括可通过总线116彼此通信的缓冲器111、错误校正模块112、处理器113、主机接口114和存储器接口115。缓冲器111和错误校正模块112可以与上面参照图3描述的基本相同，因此，将省略其冗余描述。

[0065] 缓冲器111可以在处理器113的控制下操作，并且可以是多个。缓冲器111可以是诸如动态RAM (DRAM) 或静态RAM (SRAM) 的易失性存储器，或者可以是诸如PRAM或闪存存储器的非易失性存储器。根据实施例，缓冲器111可以临时存储从主机HOST接收的写入数据和物理地址。缓冲器111在图4中被示出并被描述为包括在存储器控制器110中，但是缓冲器111可以是与存储器控制器110分开的元件。

[0066] 此外，根据实施例的存储器系统100还可以包括存储器。存储器可以是像缓冲器111那样的易失性存储器或非易失性存储器，并且可以用作操作存储器、缓冲存储器、高速缓冲存储器等。

[0067] 错误校正模块112可以是HW。在实施例中，当在存储器控制器110中包括HW加速器时，HW加速器可以包括错误校正模块112作为专用于XOR运算的加速器。HW加速器可以是各种类型的加速器，诸如现场可编程门阵列 (FPGA)、大规模并行处理器阵列 (MPPA)、图形处理单元 (GPU)、专用集成电路 (ASIC)、神经处理单元 (NPU)、张量处理单元 (TPU)、片上多处理器系统 (MPSoC) 等。然而，实施例不限于此，错误校正模块112可以是固件或SW并且可以被加载到缓冲器111或存储器中。

[0068] 处理器113可以包括中央处理单元、微处理器等，并且可以通过执行存储在缓冲器111或存储器中的指令来控制存储器控制器110的整体操作。

[0069] 主机接口114可以提供主机HOST与存储器系统100之间的物理连接。例如，主机接口114可以包括各种接口方法，诸如高级技术附件 (ATA)、串行ATA (SATA)、外部SATA (e-SATA)、小型计算机系统接口 (SCSI)、串行连接SCSI (SAS)、外围组件互连 (PCI)、高速PCI (PCI-E)、IEEE 1394、通用串行总线 (USB)、安全数字 (SD) 卡、多媒体卡 (MMC)、嵌入式多媒体卡 (eMMC)、紧凑型闪存 (CF) 卡接口、高速非易失性存储器 (NVMe) 等。

[0070] 此外，主机接口114可以在处理器113的控制下以异步模式向主机200发送各种类型的信息。例如，主机接口114可以通过在主机200的预设区域中生成中断来向主机200发送各种类型的信息，所述中断可以以诸如MSI、MSI-X、基于引脚、高级错误报告 (AER) 等的各种方式来实现。

[0071] 根据实施例，主机接口114可以从主机200接收写入请求，并且向主机200发送与写入请求对应的响应信号。此外，主机接口114可以以异步模式向主机200发送错误发生信息。例如，主机接口114可以向主机200发送通知发生写入错误的AEI。此外，主机接口114可以从主机200接收请求关于错误的信息的请求信号，并且向主机200发送具有写入错误的写入数据和用于恢复的信息。另外，主机接口114可以从主机200接收用于从写入错误中恢复的写

入请求。

[0072] 存储器接口115可以提供存储器控制器110与存储器装置120之间的通道。例如,可以通过存储器接口115在存储器控制器110与存储器装置120之间发送和接收命令CMD、地址ADDR、数据DATA等。

[0073] 图5是根据实施例的存储器系统的操作方法的示例的流程图。

[0074] 在实施例中,术语“写入数据”可以对应于“用户数据”或“元数据”或者任何其它类型的数据。此外,根据该实施例的操作方法可以在图1或图2的存储器系统100中执行。以上参照图1至图4的描述也可以应用于本实施例。

[0075] 在操作S11中,存储器系统可以响应于主机的写入请求将从主机接收的写入数据和物理地址存储在缓冲器中。例如,当从主机接收到写入命令时,存储器系统可以将接收到的写入数据和物理地址存储在缓冲器的分配给写入操作的区域中。此外,存储器系统可以向主机发送响应信号。

[0076] 在操作S12中,存储器系统可以基于写入数据和物理地址执行写入操作。例如,存储器系统可以将写入数据写入到存储器装置的与存储于缓冲器中的物理地址对应的区域。

[0077] 在执行写入操作之前,存储器系统可以生成用于恢复的信息。例如,存储器系统可以基于接收到的写入数据通过XOR运算生成ECC奇偶校验,或者可以根据RAID方案生成恢复单元中的多条写入数据的恢复奇偶校验。用于恢复的信息不限于上述示例,并且可以生成各种类型的信息。此外,存储器系统可以写入写入数据和生成的奇偶校验信息。另外,存储器系统可以更新诸如映射信息、属性信息等元数据。

[0078] 在操作S13中,当发生写入错误时,存储器系统可以以异步模式向主机提供错误发生信息。例如,当发生写入错误时,存储器系统可以发送AEI,并且AEI可以包括具有写入错误的写入数据的物理地址。

[0079] 在操作S14中,存储器系统可以向主机提供具有写入错误的写入数据和用于恢复的信息。例如,存储器系统可以首先从存储器装置读取用于从写入错误中恢复的信息以将该信息临时存储在缓冲器中,并且当从主机接收到请求信号时,存储器系统可以向主机提供存储在缓冲器中的具有写入错误的写入数据和用于恢复的信息。

[0080] 在实施例中,当从主机接收到请求信号时,存储器系统可以读取具有写入错误的写入数据和用于恢复的信息,以向主机提供具有写入错误的写入数据和用于恢复的信息。这里,当从主机接收的请求信号中包括用于恢复的信息的物理地址时,存储器系统可以基于所包括的物理地址来读取用于恢复的信息。在实施例中,即使没有从主机接收到物理地址,存储器系统也可以参照目录信息等来检查和读取用于恢复的信息的物理地址。

[0081] 这里,用于恢复的信息可以包括具有写入错误的写入数据的ECC奇偶校验和/或恢复奇偶校验,并且还可以包括恢复单元内发生写入错误的正常数据。此外,用于恢复的信息还可以包括元数据。

[0082] 另外,当通过主机提供另外的写入请求时,存储器系统可以响应于所述另外的写入请求而执行写入操作。这里,由主机提供的另外的写入请求可以是用于恢复具有写入错误的写入数据并且将恢复后的数据再次写入到存储器系统的请求。

[0083] 图6是示出根据实施例的用于恢复的信息的示例的示意图。

[0084] 参照图1至图6,存储器系统100可以从主机200接收多条写入数据和多个物理地

址。此外,存储器系统100可以将接收到的多条写入数据和接收到的多个物理地址写入到存储器装置120。在执行写入操作之前,存储器系统100或者例如图3的错误校正模块112可以生成用于恢复的信息以准备随后可能发生的错误。生成用于恢复的信息的操作可以通过各种方法来执行。

[0085] 例如,存储器系统100可以对写入数据DATA执行XOR运算以生成ECC奇偶校验。参照图6,存储器系统100可以对多条写入数据DATA1至DATA3中的每条执行XOR运算以生成相应的ECC奇偶校验。此外,存储器系统100可以结合写入数据DATA将作为用于恢复的信息生成的ECC奇偶校验写入到存储器装置120。

[0086] 另外,存储器系统100可以根据RAID方案生成恢复单元中的多条写入数据DATA的恢复奇偶校验。参照图6,可以对恢复单元中的多条写入数据DATA1至DATA3执行XOR运算以生成恢复奇偶校验。当存储器系统100生成ECC奇偶校验和根据RAID方案的恢复奇偶校验两者时,还可以进一步生成用于恢复奇偶校验的ECC奇偶校验。

[0087] 此外,存储器系统100可以将作为用于恢复的信息生成的恢复奇偶校验写入存储器装置120。这里,其中存储有恢复奇偶校验的区域可以不同于其中存储有多条写入数据的区域。另外,当在多个恢复单元中存在多条写入数据时,其中存储多个恢复单元的各个恢复奇偶校验的区域也可以彼此相同或不同,并且这可以根据所应用的RAID的级别来确定。例如,在RAID4的情况下,各个恢复单元的恢复奇偶校验可以被存储在存储器装置120中的同一块中,在RAID5的情况下,各个恢复单元的恢复奇偶校验可以被存储在存储器装置120中的不同块中。

[0088] 如图6中所示,写入错误可能发生在写入数据DATA2中。因为写入数据DATA2由于写入错误而未被写入到存储器装置120,所以存储器系统100可从缓冲器111读取具有写入错误的写入数据DATA2,并且从存储器装置120读取用于恢复写入数据DATA2的信息。此外,存储器系统100可以向主机提供具有写入错误的写入数据DATA2和用于恢复的信息。用于恢复写入数据DATA2的信息可以包括写入数据DATA2的ECC奇偶校验。此外,当根据RAID方案执行恢复时,用于恢复的信息还可以包括写入数据DATA2的恢复奇偶校验以及写入数据DATA2所属的恢复单元中的多条写入数据(例如,DATA1至DATA3)之中的正常数据(例如,写入数据DATA1和DATA3)。另外,用于恢复写入数据DATA2的信息可以包括元数据的映射信息,并且当具有写入错误的写入数据DATA2属于用户数据区时,写入数据DATA2还可以包括指示写入数据DATA2是否有效的元数据的属性信息。

[0089] 主机200可以基于从存储器系统100获取的写入数据DATA2和用于恢复写入数据DATA2的信息来执行写入数据DATA2的恢复。例如,主机200可以基于具有写入错误的写入数据DATA2和ECC奇偶校验来校正具有错误的比特。此外,主机200可以基于恢复奇偶校验和恢复单元中的多条正常数据来恢复具有写入错误的的数据。另外,主机200可以进一步考虑元数据来执行恢复,并且由主机200执行的执行恢复的方法不限于上述示例。

[0090] 相对于图6将存储器系统100示出并描述为向主机200提供具有写入错误的写入数据DATA2。然而,存储器系统100也可以不向主机200提供具有写入错误的写入数据DATA2,而是代之以仅向主机提供用于恢复的信息。例如,当存储器系统100根据RAID方案仅生成恢复奇偶校验时,主机200可以仅基于恢复单元中的与恢复奇偶校验和具有写入错误的写入数据DATA2对应的作为正常数据的写入数据DATA1和DATA3来恢复写入数据DATA2。

[0091] 图7是根据实施例的主机的恢复方法的示例的流程图。

[0092] 根据该实施例的操作方法可以在图1或图2的主机200中执行。在下文中,图7中示出的操作将被描述为通过主机执行,并且更详细地,图7中示出的操作中的至少一些操作可以对应于在主机中的恢复模块中执行的操作。

[0093] 在操作S21中,主机可以基于写入数据和物理地址向存储器系统发送写入请求。例如,主机可以通过使用存储器系统的映射信息基于物理地址和写入数据来提供写入请求。此外,当从存储器系统接收到对所提供的写入请求的响应信号时,主机可以从主机中的缓冲器释放与写入请求对应的写入数据和地址信息。因此,主机可以提高缓冲器的利用率。

[0094] 在操作S22中,主机可以以异步模式从存储器系统获取错误发生信息。例如,主机可以从存储器系统获取AEI,并且AEI可以包括具有写入错误的写入数据的物理地址。

[0095] 在操作S23中,主机可以从存储器系统获取具有写入错误的写入数据和用于从写入错误中恢复的信息。例如,当获取AEI时,主机可以响应于AEI而向存储器系统发送请求与错误相关联的信息的信号。此外,主机可以从存储器系统获取具有写入错误的写入数据和用于恢复的信息。

[0096] 在实施例中,主机可以在获取AEI时检查主机的运行状态,并在进入空闲状态Idle时发送请求信号,或者在获取预设条数的AEI时发送请求与多个错误相关联的信息的请求信号以获取该信息。

[0097] 在实施例中,主机可以基于AEI中包括的具有写入错误的写入数据的物理地址和存储器系统的目录信息来检查用于恢复的信息的物理地址,并且向存储器系统发送具有检查的物理地址的请求信号以获取信息。由主机执行的获取具有写入错误的写入数据和用于恢复的信息的方法不限于上述示例。

[0098] 在操作S24中,主机可以基于具有写入错误的写入数据和用于恢复的信息来恢复具有写入错误的写入数据。这里,用于恢复的信息可以包括具有写入错误的写入数据的ECC奇偶校验、恢复奇偶校验、恢复单元中的发生写入错误的正常数据和元数据中的至少一个。此外,元数据可以包括映射信息,并且当具有写入错误的写入数据属于用户数据区时,元数据还可以包括指示对应的写入数据是否有效的属性信息。

[0099] 在操作S25中,主机可以基于恢复的写入数据向存储器系统发送第二写入请求。例如,主机可以通过使用存储器系统的映射信息来确定新的物理地址,基于新的物理地址和恢复的写入数据来生成第二写入请求,并且向存储器系统提供第二写入请求。另外,当从存储器系统接收到对第二写入请求的响应信号时,主机可以更新存储器系统的映射信息。

[0100] 图8是根据实施例的当发生多个写入错误时主机的恢复方法的示例的流程图。

[0101] 图8是根据实施例的主机的恢复方法的示例的流程图。当主机提供多个写入请求并且存储器系统执行多个写入操作时,可能发生多个写入错误。在下文中,将描述当发生多个写入错误时主机的恢复方法。在描述图8中示出的操作时,将省略与图7中的操作相同的操作的详细描述。

[0102] 在操作S31中,主机可以从存储器系统获取多条错误发生信息。例如,主机可以获取多条AEI。在操作S32中,主机可以根据获取的顺序将多条错误发生信息输入到先进先出存储器(FIFO)中。例如,主机可以根据获取的顺序将获取的多条AEI输入到主机中的FIFO中。在实施例中,主机可以根据获取的顺序将多条AEI中包括的物理地址输入到主机中的

FIFO中。在操作S33中,主机可以从存储器系统获取具有多个写入错误的多条写入数据和用于从多个写入错误中恢复的多条信息。

[0103] 在操作S34中,主机可以根据FIFO中的多条错误发生信息的输入顺序分别恢复具有写入错误的多条写入数据,并且向存储器系统提供新的写入请求。例如,主机可以通过使用首先输入到FIFO中的AEI或者与物理地址对应的写入数据和用于恢复的信息来执行恢复。此外,主机可以基于恢复的写入数据和新的物理地址生成新的写入请求,并且向存储器系统提供新的写入请求。此外,主机可以针对以下一个次序输入到FIFO中的写入错误重复上述操作。

[0104] 图9是根据实施例的当发生多个写入错误时主机的恢复方法的示例的流程图。

[0105] 图9是根据实施例的主机的恢复方法的示例的流程图。在下文中,将描述当发生多个写入错误时主机的另一恢复方法。在描述图9中示出的操作时,将省略与图7和图8中的操作相同的操作的详细描述。

[0106] 在操作S41中,主机可以从存储器系统获取多条错误发生信息。例如,主机可以获取多条AEI。

[0107] 在操作S42中,主机可以基于多条错误发生信息中包括的物理地址来确定优先级。例如,主机可以基于多条AEI中包括的物理地址来确定多个错误中的每个发生在存储器系统的存储区域的哪个区域中。例如,主机可以检查所述多个错误是发生在存储器系统的用户数据区还是元数据区中。此外,主机可以基于其中发生错误的区域来确定优先级。例如,主机可以确定首先从元数据区中发生的错误中恢复。由主机执行的基于物理地址确定优先级的方法不限于此。

[0108] 在操作S43中,主机可以从存储器系统获取分别具有多个写入错误的多条写入数据,以及分别用于从所述多个写入错误中恢复的多条信息。在操作S44中,主机可以根据确定的优先级分别恢复具有写入错误的多条写入数据,并且向存储器系统提供新的写入请求。例如,主机可以通过使用与多个错误之中的元数据区中发生的错误对应的写入数据和用于恢复的信息来执行恢复。此外,主机可以基于恢复的写入数据和新的物理地址生成新的写入请求,并且向存储器系统提供新的写入请求。此外,主机可以针对用户数据区中发生的错误重复上述操作。

[0109] 相对于图8和图9将主机示出并描述为基于获取多条错误发生信息的顺序或多条错误发生信息中包括的物理地址来确定优先级。然而,主机还可以基于用于恢复的信息来确定优先级。

[0110] 图10是示出根据实施例的主机的使用元数据的恢复操作的示例的流程图。

[0111] 图10是根据实施例的主机的恢复方法的示例的流程图。在实施例中,一些具有写入错误的写入数据可以不需要恢复。在下文中,将描述由主机执行的确定是否需要恢复具有写入错误的写入数据的方法。例如,在描述图10中示出的操作时,将省略与图7中的操作相同的操作的详细描述。

[0112] 在操作S51中,主机可以从存储器系统获取具有写入错误的写入数据和用于从写入错误中恢复的信息。在操作S52中,主机可以检查用于恢复的信息之中的元数据。例如,主机可以在获取的各种类型的用于恢复的信息之中检查指示具有写入错误的写入数据是否有效的属性信息。

[0113] 在操作S53中,主机可以基于元数据检查写入数据是否有效。当写入数据有效时,在操作S54中,主机可以恢复具有写入错误的写入数据。在操作S55中,主机可以基于所恢复的写入数据向存储器系统发送写入请求。当写入数据无效时,在操作S56中,主机可以确定不继续进行具有写入错误的写入数据的恢复。

[0114] 根据上述实施例,尽管发生写入错误,但是可以防止主机恢复因任何原因而无效的写入数据,从而减少主机的不必要操作。

[0115] 相对于图10将主机示出并描述为获取用于从写入错误中恢复的全部信息,并且检查元数据。然而,主机可以首先从存储器系统仅获取具有写入错误的写入数据的元数据,以检查写入数据是否有效。例如,主机可以首先检查具有写入错误的写入数据的元数据。如果确认了写入数据的有效性,则主机可以从存储器系统获取具有写入错误的写入数据的ECC奇偶校验和/或恢复奇偶校验以执行恢复。然而,如果未确认写入数据的有效性,则主机可以不从存储器系统获取进一步的信息并且可以不执行恢复操作。

[0116] 图11是示出根据示例性实施例的与在计算系统中从写入错误中恢复相关联的主机和存储器系统的各个操作的示例的概念图。

[0117] 根据该实施例的操作方法可以在图1或图2的计算系统1000中执行。以上关于图1至图10的描述也可以应用于该实施例。主机200可以包括异步错误发送器240和写入错误处理器250,并且异步错误发送器240和/或写入错误处理器250可以形成主机200的恢复模块的一部分。异步错误发送器240和写入错误处理器250可以是HW,可以是SW,或者可以是HW和SW的组合。

[0118] 在操作①处,存储器系统100可以以异步模式向主机200的异步错误发送器240发送错误发生信息。例如,当发生写入错误时,存储器系统100可以向主机200的异步错误发送器240发送错误发生信息或例如AEI。这里,错误发生信息可以包括指示产生的错误对应于写入错误的错误类型以及具有错误的数据的物理地址。

[0119] 此外,异步错误发送器240可以基于错误发生信息来确定在存储器系统100中发生的错误的类型。另外,在操作②处,当在存储器系统100中发生的错误是写入错误时,异步错误发送器240可以向从写入错误中执行恢复的写入错误处理器250发送错误发生信息。根据实施例,当主机200包括诸如读取错误处理器的单独处理器时,异步错误发送器240可以向与错误类型对应的处理器发送错误发生信息。

[0120] 另外,在操作③处,写入错误处理器250可以将异步错误发送器240接收的错误发生信息登记在错误处理等待列表251中。当多条错误发生信息被发送时,写入错误处理器250可以根据发送的顺序将多条错误发生信息登记在错误处理等待列表251中,或者可以基于多条错误发生信息的物理地址确定优先级以将多条错误发生信息登记在错误处理等待列表251中。

[0121] 此外,在操作④处,写入错误处理器250可以从错误处理等待列表251获取错误发生信息。例如,当从存储器系统100接收到指示用于恢复的信息准备好的信号时,写入错误处理器250可以从错误处理等待列表251获取错误发生信息。在实施例中,写入错误处理器250可以在执行恢复的时间点(例如,在主机200进入空闲状态的时间点)从错误处理等待列表251获取错误发生信息。

[0122] 在操作⑤处,写入错误处理器250可以从存储器系统100获取元数据和用于其恢复

的信息以执行恢复。例如,当具有写入错误的元数据是元数据时,写入错误处理器250可以从存储器系统100获取具有写入错误的元数据、元数据的ECC奇偶校验和/或恢复奇偶校验以恢复元数据。此外,即使当具有写入错误的元数据是用户数据时,写入错误处理器250也可以获取元数据、元数据的ECC奇偶校验和/或恢复奇偶校验。另外,写入错误处理器250可以通过使用所获取的信息来恢复用户数据。

[0123] 在操作⑥处,写入错误处理器250可以从存储器系统100获取用户数据和用于其恢复的信息以执行恢复。例如,写入错误处理器250可以从存储器系统100获取具有写入错误的用户数据、用户数据的ECC奇偶校验和/或恢复奇偶校验以恢复用户数据。这里,写入错误处理器250可以通过使用先前获取的元数据等来恢复用户数据。例如,写入错误处理器250可以检查元数据中包括的用户数据的有效性信息,并且当用户数据有效时执行恢复。在实施例中,写入错误处理器250针对元数据和用户数据的恢复操作⑤和⑥可以如以上描述中那样顺序地执行,或者可以同时执行。

[0124] 此外,在操作⑦处,写入错误处理器250可以通过使用存储器系统100的映射信息来确定新的物理地址,基于新的物理地址和恢复的写入数据来生成写入请求,并且向存储器系统100提供写入请求。

[0125] 相对于图11将主机200示出并描述为包括错误处理等待列表251。然而,当主机200能够同时处理从多个写入错误的恢复时,主机200可以在不包括错误处理等待列表251的情况下执行恢复。

[0126] 图12是根据实施例的包括主机存储器缓冲器(HMB)的计算系统的框图。

[0127] 图12示出了根据实施例的计算系统。参照图12,计算系统1000'可以包括存储器系统100'和主机200'。此外,存储器系统100'可以包括存储器控制器110和存储器装置120,并且主机200'可以包括FTL 220和HMB 260。

[0128] HMB 260可以是存在于主机200'中的缓冲存储器,并且可以是向其分配对存储器系统100'进行访问的存储器。存储器系统100'可以直接访问并使用HMB 260。存储器系统100'可以将与存储器系统100'中发生的写入错误相关联的各种类型的信息直接存储在HMB 260中。例如,当发生写入错误时,存储器系统100'可以生成AEI,将AEI存储在HMB 260中,读取写入数据和用于恢复的信息,并且将该写入数据和该信息存储在HMB 260中。

[0129] 此外,主机200'可以访问HMB 260以获取AEI、写入数据和用于恢复的信息。例如,主机200'可以以预设时间间隔访问HMB 260以检查是否存在AEI,并且当检查到在存储器系统100'中发生写入错误时,主机200'从HMB 260获取剩余写入数据和用于恢复的信息以执行恢复操作。在实施例中,当存储器系统100'将与写入错误相关联的各种类型的信息存储在HMB 260中并且然后将指示存储完成的返回信号发送到主机200'时,主机200'可以直接访问HMB 260以获取与写入错误相关联的各种类型的信息并且执行恢复操作。

[0130] 图13是根据实施例的包括控制器存储器缓冲器(CMB)的计算系统的框图。

[0131] 图13示出了根据可修改实施例的计算系统。参照图13,计算系统1000''可以包括存储器系统100''和主机200''。此外,存储器系统100''可以包括存储器控制器110和存储器装置120,并且主机200''可以包括FTL 220。另外,存储器控制器110可以包括CMB 117。

[0132] CMB 117可以是存在于存储器控制器110中的缓冲存储器,并且是向其分配对主机200''进行访问的存储器。主机200''可以直接访问和使用CMB 117。存储器系统100''可以将与

存储器系统100”中发生的写入错误相关联的各种类型的信息存储在CMB 117中。例如,当发生写入错误时,存储器系统100”可以生成AEI以将AEI存储在CMB 117中,并且读取写入数据和用于恢复的信息以将该写入数据和该信息存储在CMB 117中。

[0133] 此外,主机200”可以访问CMB 117以获取AEI、写入数据和用于恢复的信息。例如,主机200”可以以预设时间间隔访问CMB 117以检查是否存在AEI,并且当检查到在存储器系统100”中发生写入错误时,主机200”从CMB117获取剩余写入数据和用于恢复的信息以执行恢复操作。在实施例中,当存储器系统100”可以将与写入错误相关联的各种类型的信息存储在CMB 117中并且然后将指示存储完成的返回信号发送到主机200”时,主机200”可以直接访问CMB 117以获取与写入错误相关联的各种类型的信息并且执行恢复操作。

[0134] 图14是根据实施例的使用主机感知性能增强器 (HPB) 的计算系统的框图。

[0135] 图14示出了根据可修改实施例的计算系统。参照图14,计算系统1000”’可以包括存储器系统100”’和主机200”’。

[0136] 存储器系统100”’可以包括存储器控制器110和存储器装置120,并且存储器控制器110可以包括FTL 118。换言之,存储器系统100”’可以通过FTL 118执行地址映射功能,从而可以对应于普通SSD。

[0137] 图14的主机200”’应用HPB方案,并且与图2的主机200不同,不包括FTL。因此,由于主机200”’可以不执行地址映射功能,所以主机200”’可以不直接确定物理地址以存储写入数据,并且可以基于逻辑地址来发送写入请求。换言之,主机200”’可以包括存储器系统100”’的映射信息270。因此,主机200”’可以基于映射信息来检查与逻辑地址对应的物理地址,并且基于所检查的物理地址来发送读取请求。

[0138] 在下文中,将详细描述使用HPB的计算系统的方法。

[0139] 图15是根据实施例的使用HPB的计算系统的恢复方法的流程图。

[0140] 根据该实施例的操作方法可以在图14的计算系统1000”’中执行。在操作S105中,主机200”’可以向存储器系统100”’发送写入请求。例如,主机200”’可以发送写入命令CMD、写入数据DATA和逻辑地址ADDR。在操作S110中,存储器系统100”’可以将接收到的写入数据和逻辑地址存储在存储器系统100”’的缓冲器中。

[0141] 在操作S115中,存储器系统100”’可以向主机200”’提供响应信号RSP。在操作S120中,主机200”’可以从主机存储器释放写入数据和逻辑地址。例如,主机200”’可以释放在主机存储器中存储的多条写入数据和多个逻辑地址之中与响应信号对应的写入数据和逻辑地址。

[0142] 在操作S125中,存储器系统100”’可以基于写入数据生成ECC奇偶校验和/或恢复奇偶校验。在操作S130中,存储器系统100”’可以对生成的奇偶校验和写入数据执行写入操作。例如,存储器系统100”’可以检查与逻辑地址ADDR对应的物理地址,并且在与物理地址对应的区域中执行写入操作。

[0143] 在操作S135中,当发生写入错误时,存储器系统100”’可以向主机200”’提供AEI。在操作S140中,主机200”’可以基于获取的错误发生信息来确定在存储器系统100”’中发生的错误是否为写入错误。

[0144] 在操作S145中,存储器系统100”’可以读取具有写入错误的写入数据和用于恢复的信息。在操作S150中,主机200”’可以向存储器系统100”’请求关于错误的信息。

[0145] 在实施例中,可以改变操作S145和S150的顺序。例如,主机200”’可以向存储器系统100”’提供请求信号REQ,然后存储器系统100”’可以响应于请求信号REQ读取具有写入错误的写入数据和用于恢复的信息。这里,主机200”’可以通过使用存储器系统100”’的目录信息来检查用于恢复的信息的物理地址,并且请求信号REQ可以包括用于恢复的信息的物理地址。此外,存储器系统100”’可以基于请求信号REQ中包括的物理地址从缓冲器读取具有写入错误的写入数据并且从存储器装置120读取用于恢复的信息。

[0146] 在操作S155中,存储器系统100”’可以向主机200”’提供写入数据DATA和用于恢复的信息Info_RCV。在操作S160中,主机200”’可以恢复具有写入错误的写入数据。在操作S165中,主机200”’可以向存储器系统100”’发送第二写入请求。例如,主机200”’可以发送写入命令CMD2、恢复的写入数据DATA2和新的物理地址ADDR2。此外,当从存储器系统100”’接收到对第二写入请求的响应信号时,主机200”’可以更新存储器系统100”’的映射信息。

[0147] 如在发明构思的领域中传统的那样,在附图中根据功能块、单元和/或模块来描述和示出实施例。本领域技术人员将理解的是,这些块、单元和/或模块通过可以使用基于半导体的制造技术或其它制造技术而形成的电子(或光学)电路(诸如,逻辑电路、分立组件、微处理器、硬线电路、存储器元件、线路连接等)被物理实现。在块、单元和/或模块通过微处理器或类似物实现的情况下,可以使用软件(例如,微代码)对它们进行编程以执行这里讨论的各种功能,并且可以由固件和/或软件可选择地驱动它们。可选地,每个块、单元和/或模块可以通过专用硬件来实现,或者被实现为用于执行一些功能的专用硬件和用于执行其它功能的处理器(例如,一个或多个编程的微处理器和相关的电路)的组合。此外,在不脱离发明构思的范围的情况下,实施例的每个块、单元和/或模块可以被物理地分开为两个或更多个交互的和分立的块、单元和/或模块。此外,在不脱离发明构思的范围的情况下,实施例的块、单元和/或模块可以被物理地组合成更复杂的块、单元和/或模块。

[0148] 上述实施例都是示例性的,因此,发明构思不限于这些实施例并且可以以各种其它形式实现。尽管已经具体示出并描述了实施例,但是将理解的是,在不脱离权利要求的精神和范围的情况下,可以在其中进行形式和细节上的各种改变。

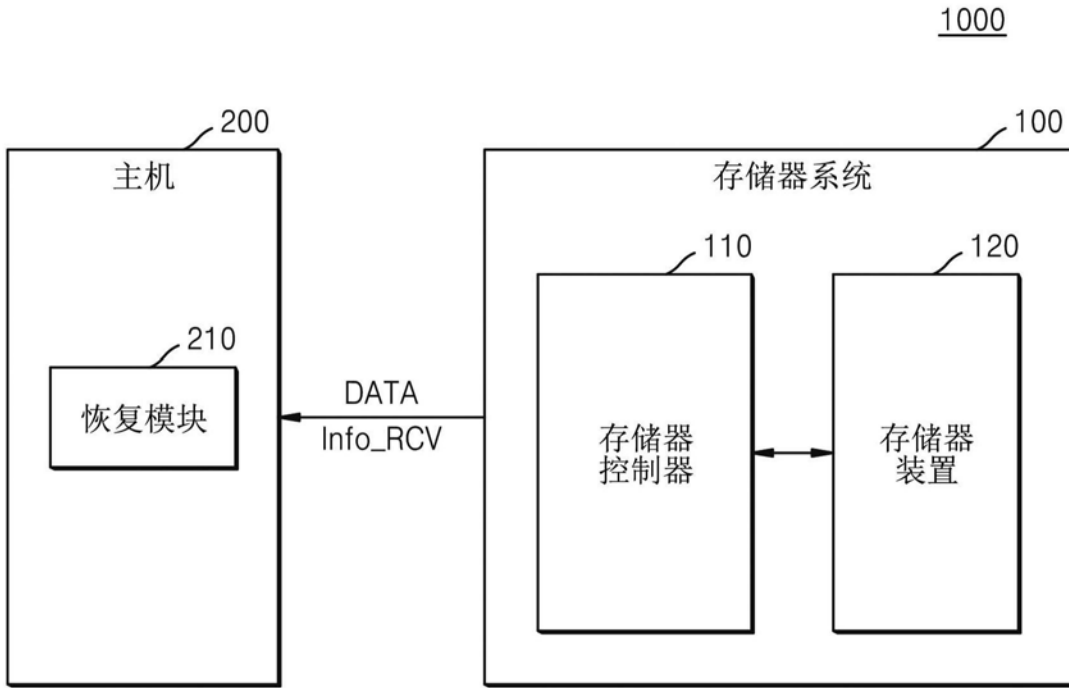


图1

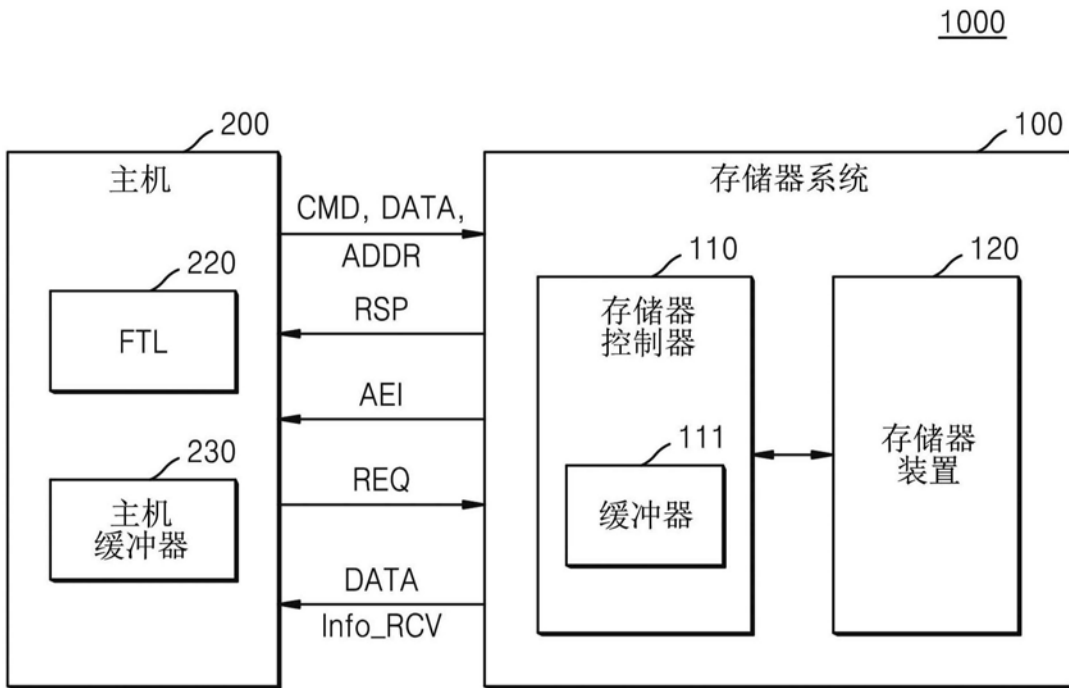


图2

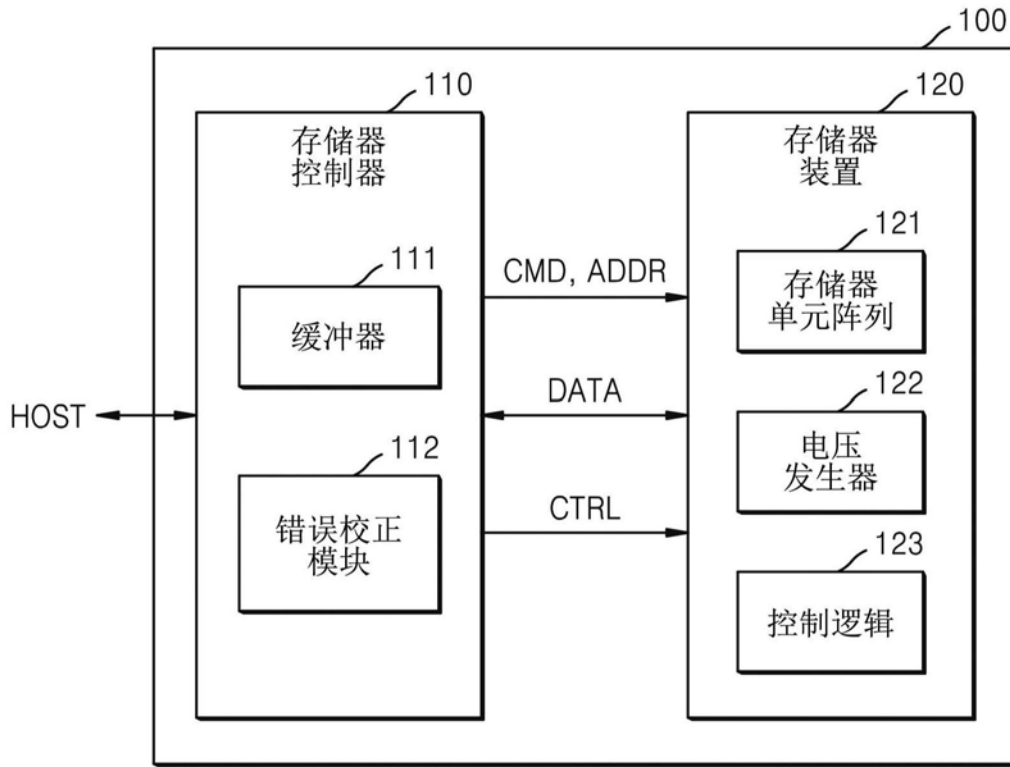


图3

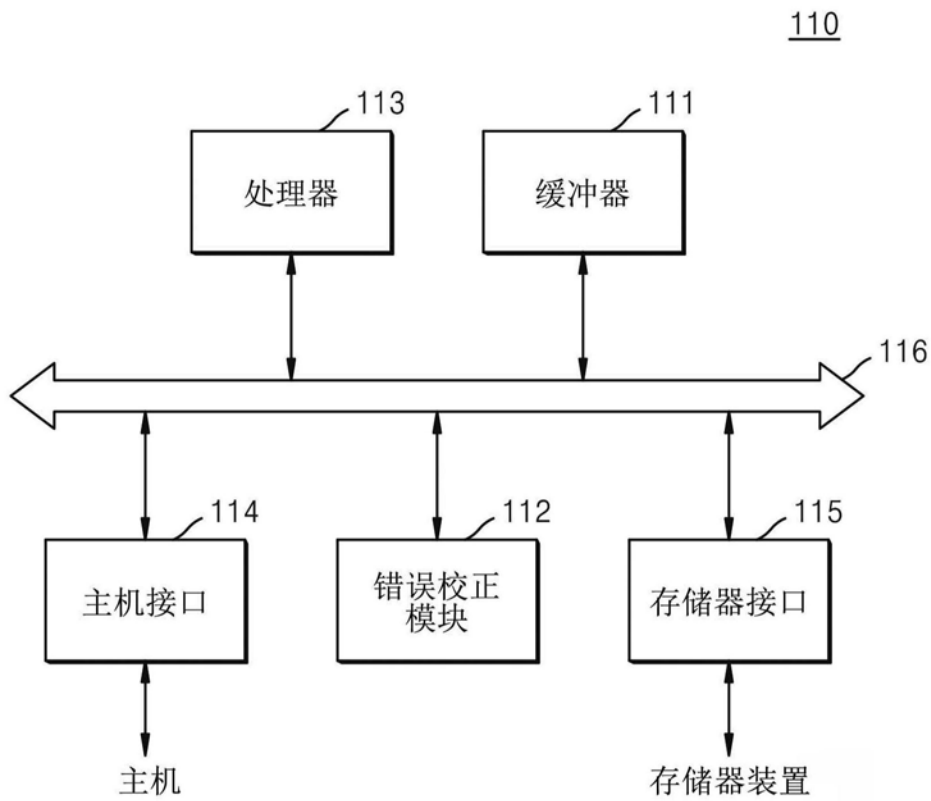


图4

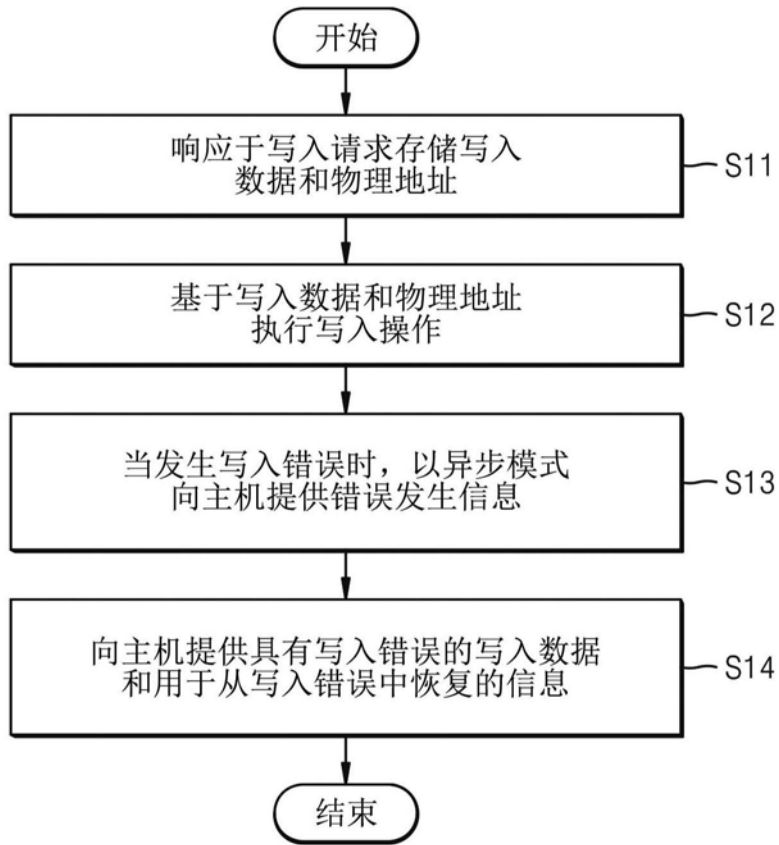


图5



图6

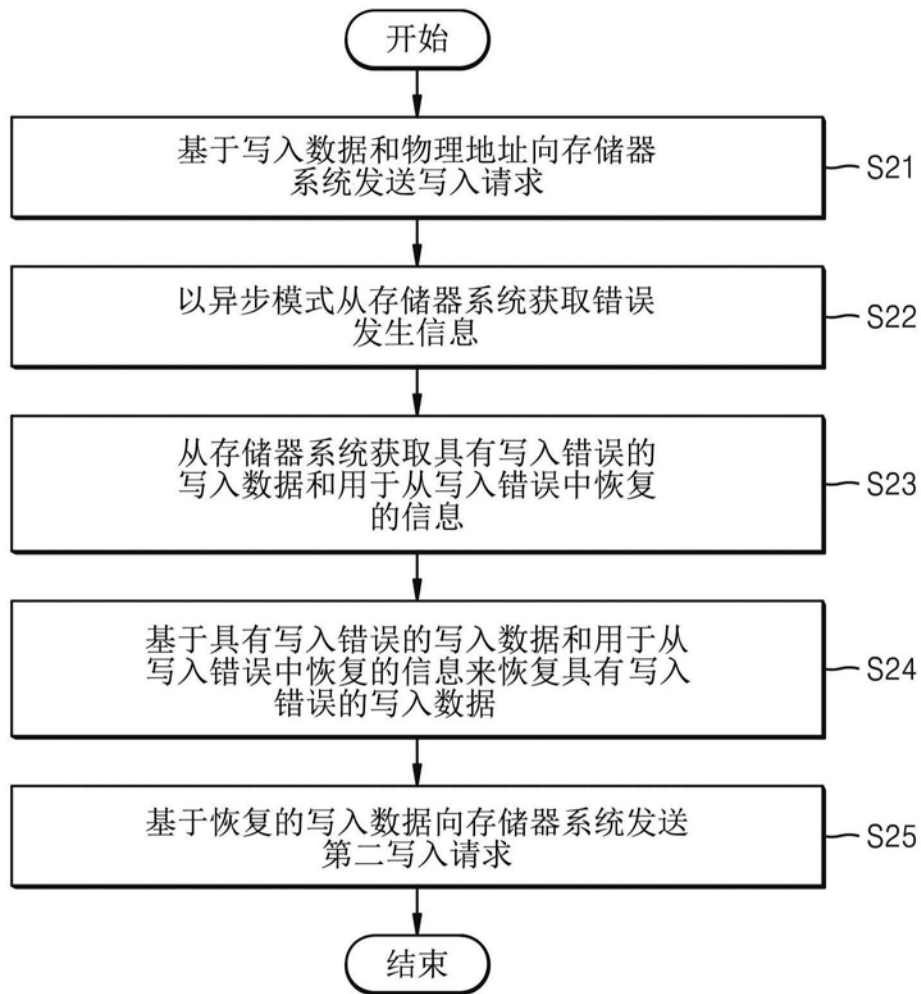


图7

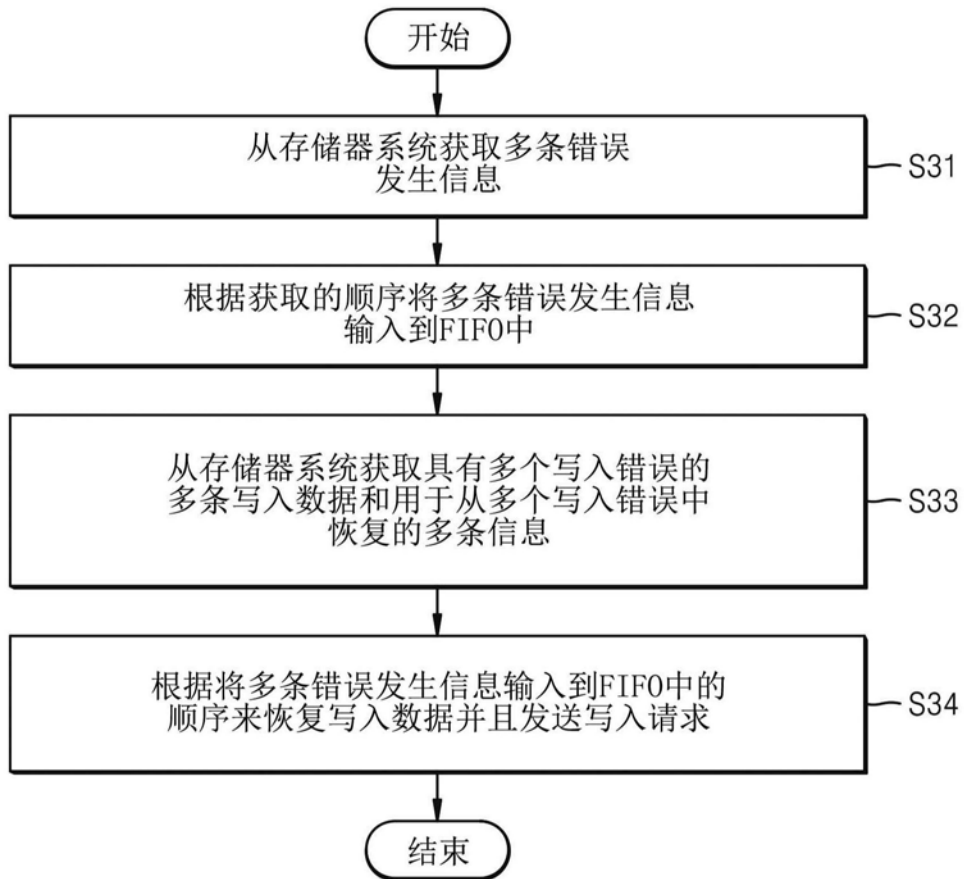


图8

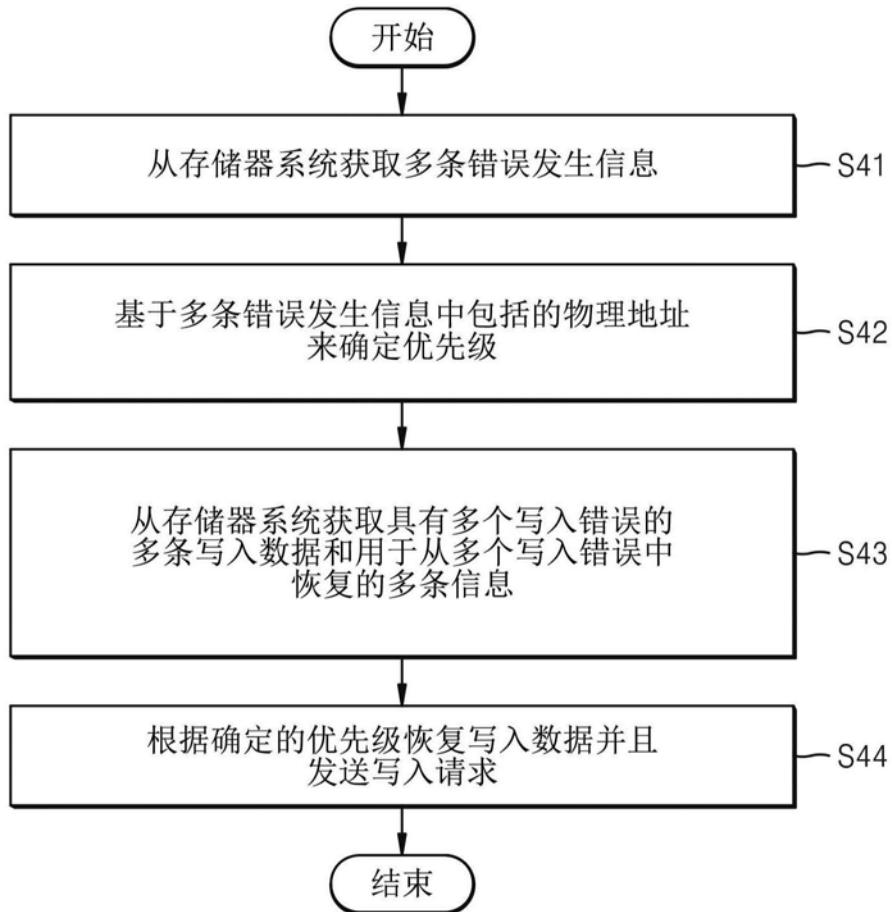


图9

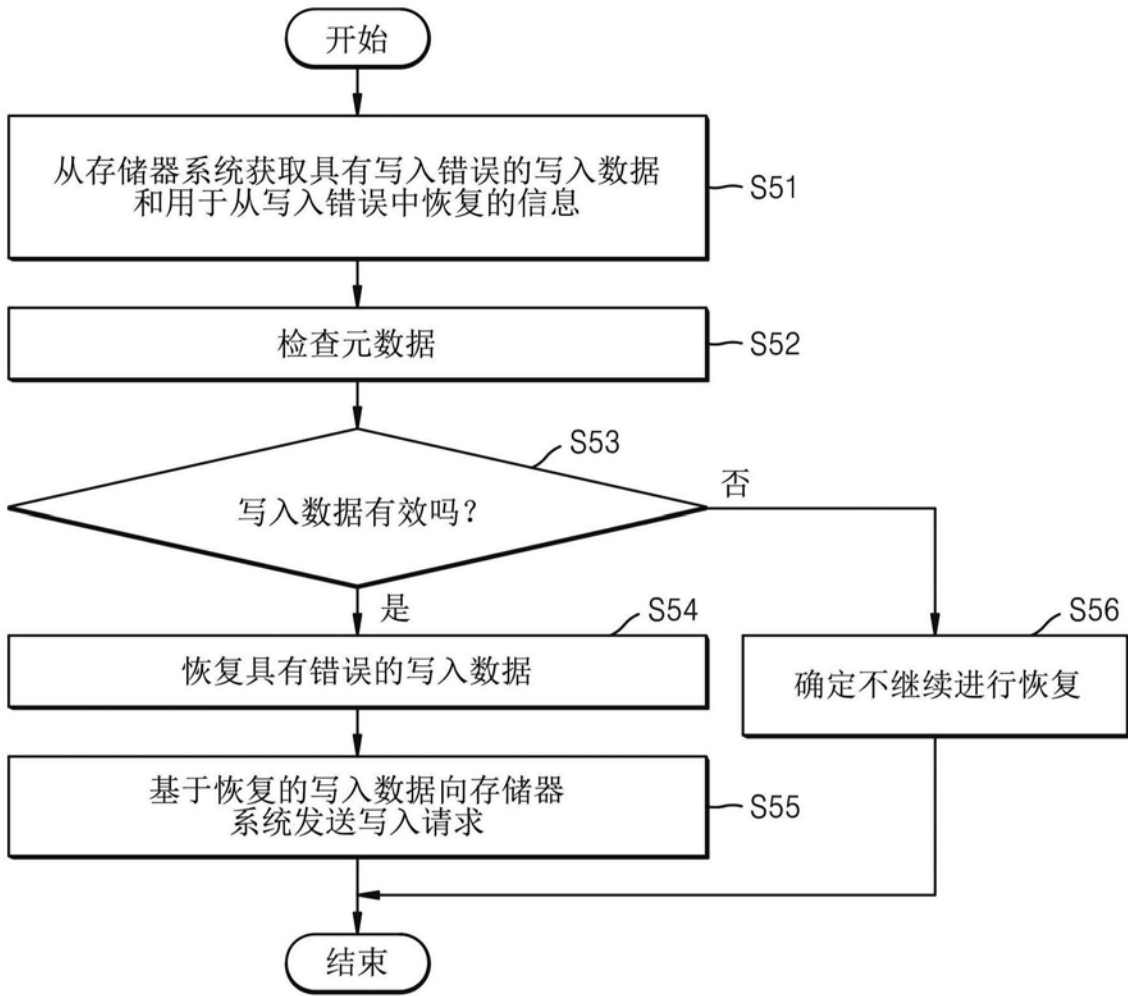


图10

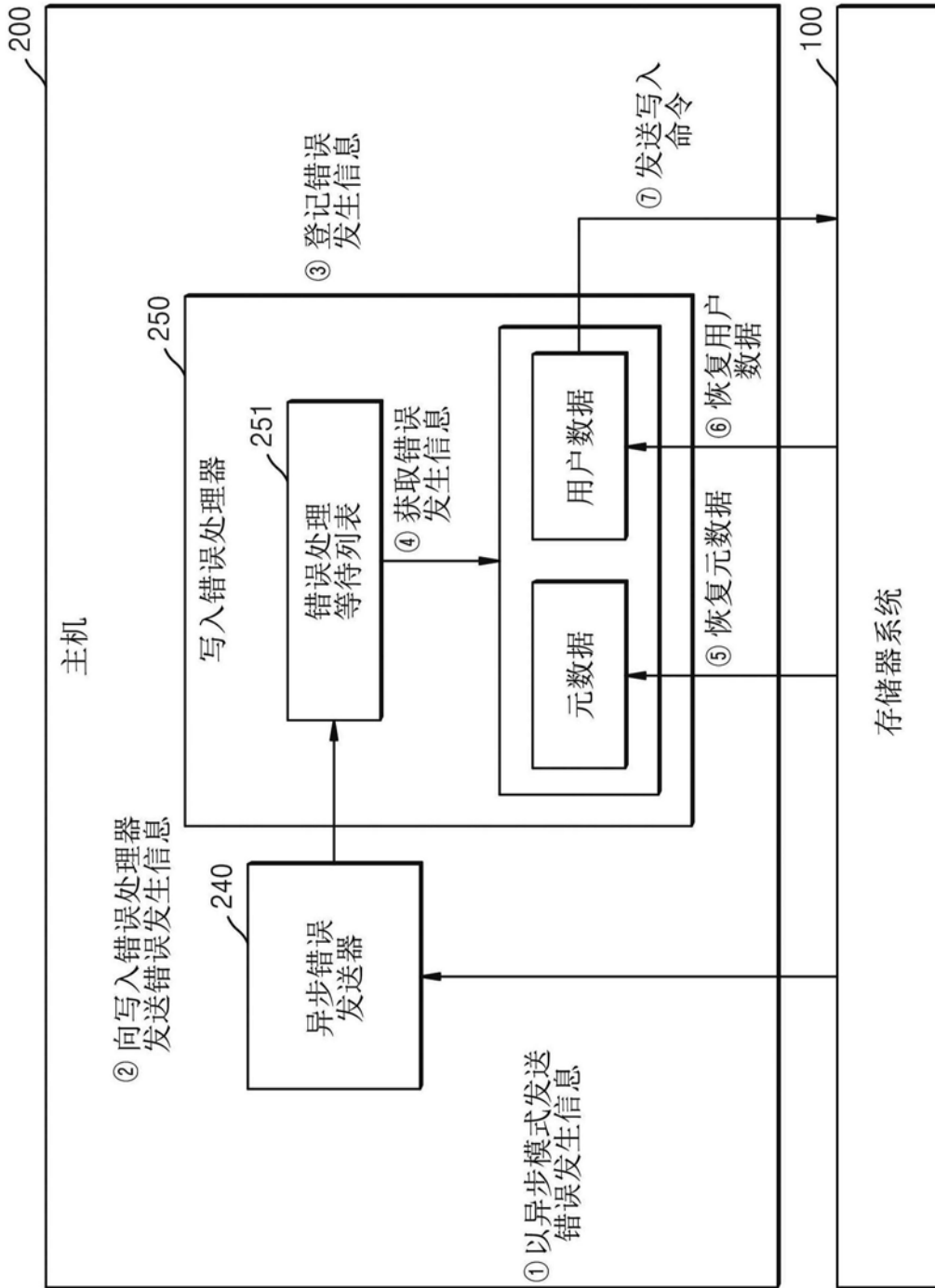


图11

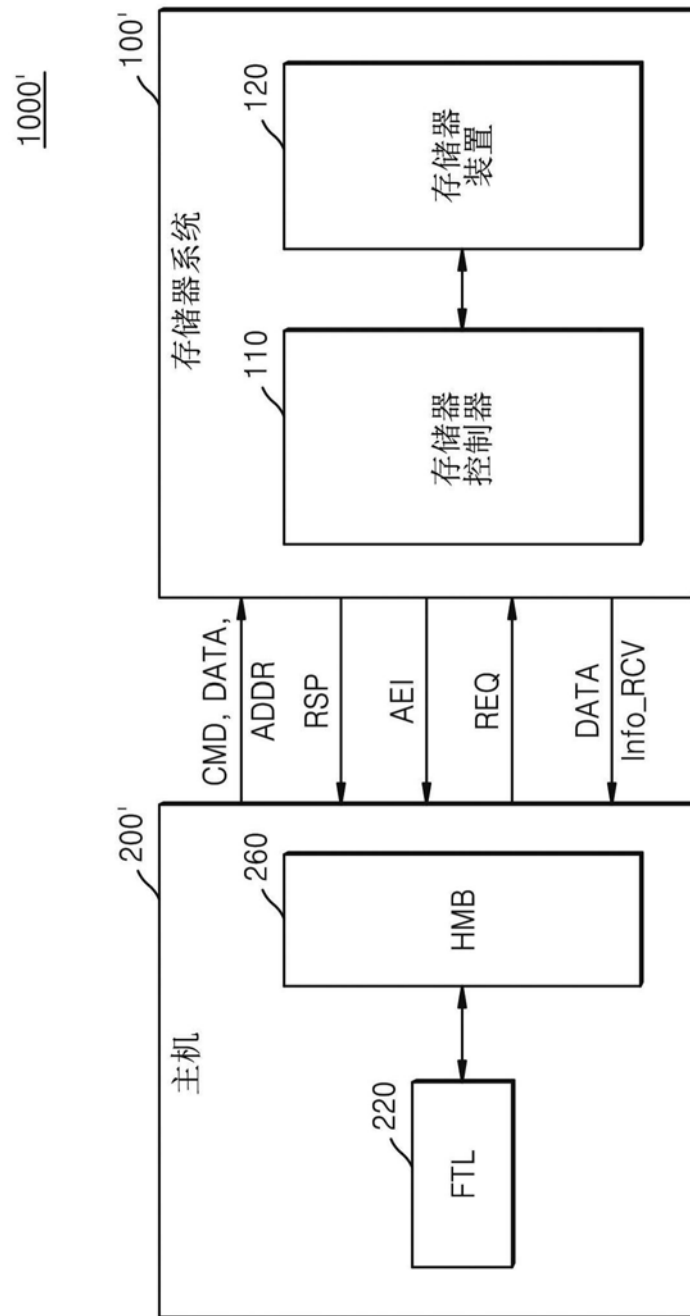


图12

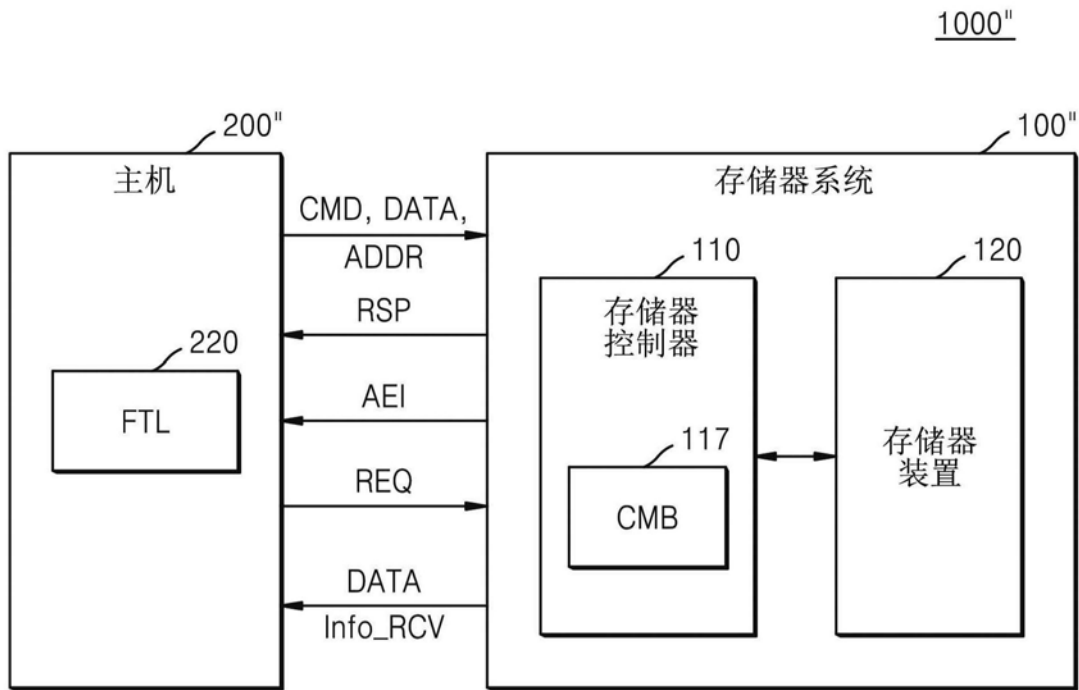


图13

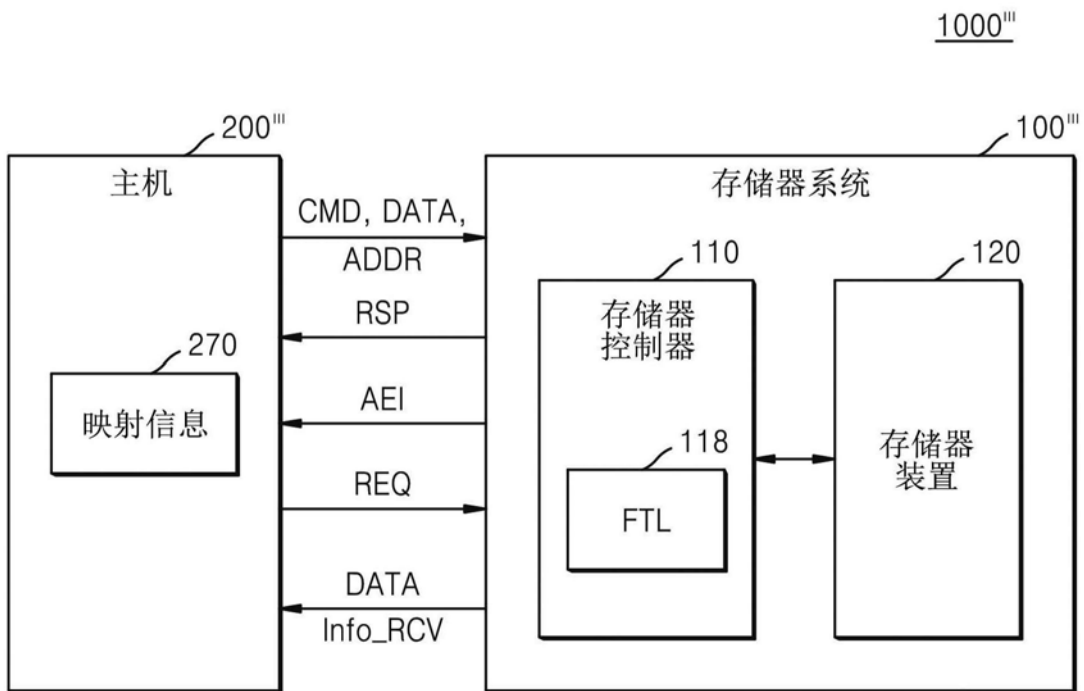


图14

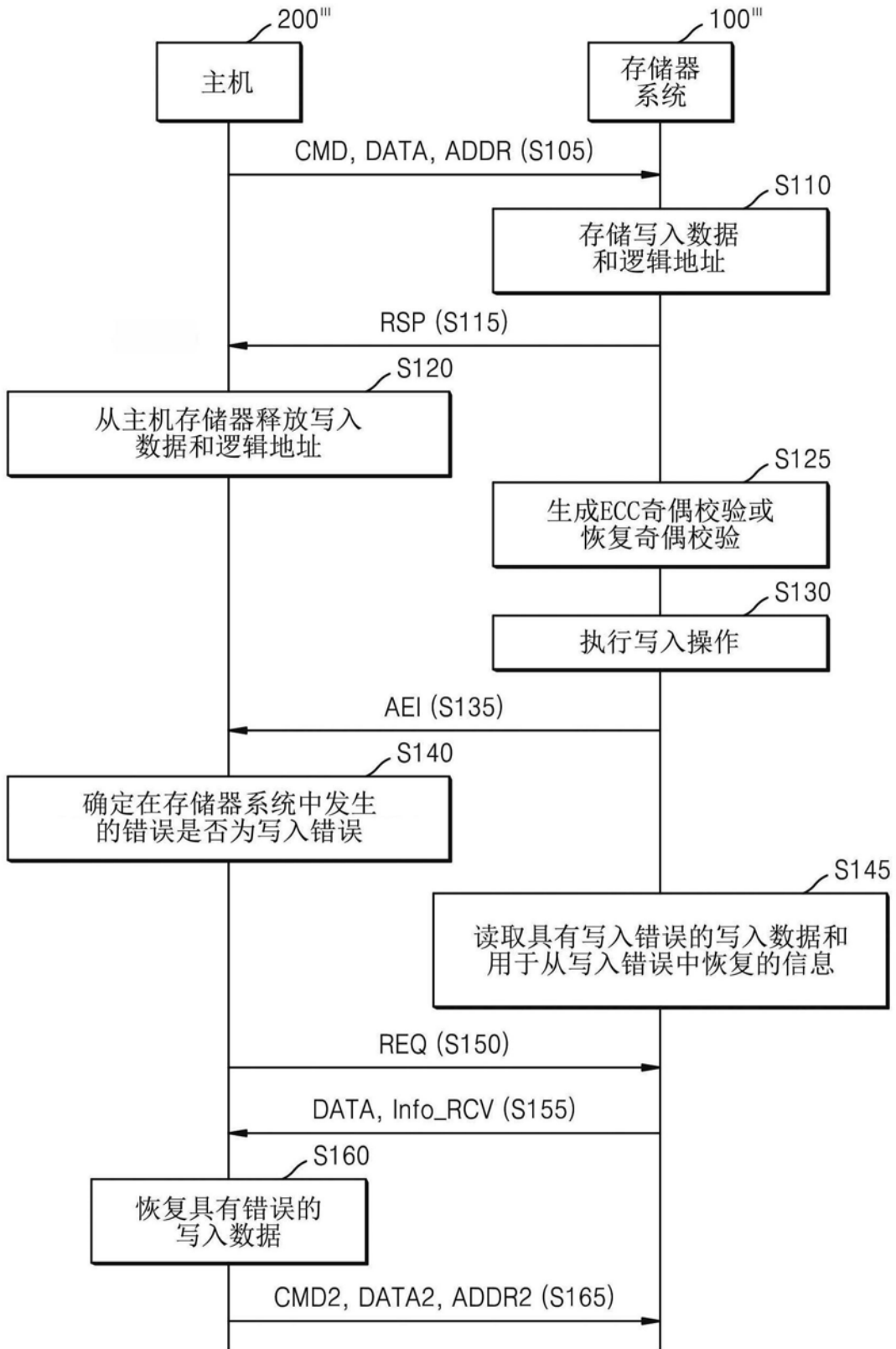


图15