

(19) 日本国特許庁(JP)

(12) 公表特許公報(A)

(11) 特許出願公表番号

特表2005-523632

(P2005-523632A)

(43) 公表日 平成17年8月4日(2005.8.4)

(51) Int. Cl.<sup>7</sup>

H03F 3/45

H03F 1/22

F I

H03F 3/45

H03F 1/22

テーマコード(参考)

5J500

審査請求 未請求 予備審査請求 未請求 (全 10 頁)

(21) 出願番号 特願2003-586998 (P2003-586998)  
 (86) (22) 出願日 平成15年4月1日(2003.4.1)  
 (85) 翻訳文提出日 平成16年8月30日(2004.8.30)  
 (86) 国際出願番号 PCT/IB2003/001267  
 (87) 国際公開番号 W02003/090345  
 (87) 国際公開日 平成15年10月30日(2003.10.30)  
 (31) 優先権主張番号 02076546.7  
 (32) 優先日 平成14年4月19日(2002.4.19)  
 (33) 優先権主張国 欧州特許庁(EP)

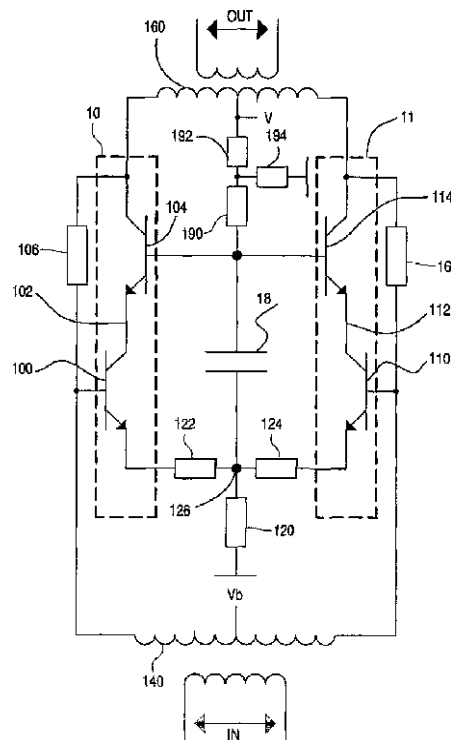
(71) 出願人 590000248  
 コーニンクレッカ フィリップス エレクトロニクス エヌ ヴィ  
 Koninklijke Philips Electronics N. V.  
 オランダ国 5621 ペーアー アインドーフェン フルーネヴァウツウェッハ 1  
 Groenewoudseweg 1, 5621 BA Eindhoven, The Netherlands  
 (74) 代理人 100087789  
 弁理士 津軽 進  
 (74) 代理人 100114753  
 弁理士 宮崎 昭彦

最終頁に続く

(54) 【発明の名称】 電子増幅回路

(57) 【要約】

増幅回路は、各分岐が入力トランジスタ及びカスコードトランジスタを有する第1及び第2電流分岐を含む。前記増幅器の入力部は、前記電流分岐の各々の中の前記入力トランジスタの制御電極に結合される。前記カスコードトランジスタの制御電極は互いに結合される。前記入力トランジスタの主電流チャンネルの端子の同相電圧変化を前記カスコードトランジスタの前記制御電極における電圧変化に実質的にコピーするために、共通電流源のノードと前記カスコードトランジスタの前記制御電極との間に高周波結合が設けられる。このようにして、各入力トランジスタの別々の前記端子の電圧の間の電圧差の変化が実質的に取り除かれ、このことは、前記増幅器の同相除去比を低減させ、それによって、線形性を低減させるであろう。前記入力トランジスタの前記制御電極から前記カスコードトランジスタの主電流チャンネルまでの寄生電流を防止する。



## 【特許請求の範囲】

## 【請求項 1】

- 入力接続部と、
- 各々が入力トランジスタ及びカスコードトランジスタを有する第 1 及び第 2 電流分岐であって、前記入力接続部が、前記電流分岐の各々の中の前記入力トランジスタの制御電極に結合され、前記カスコードトランジスタの制御電極が、互いに結合される第 1 及び第 2 電流分岐と、
- 共通電流源回路と、
- 各々が、前記電流分岐の関連する 1 つの前記カスコードトランジスタ及び前記入力トランジスタの主電流チャンネルの順次の直列接続を介して前記共通電流源回路に結合される出力接続部と、
- 前記入力トランジスタの前記主電流チャンネルの端子の同相電圧変化を前記カスコードトランジスタの前記制御電極における電圧変化に実質的にコピーするよう構成される、前記共通電流源のノード及び前記カスコードトランジスタの前記制御電極の間の高周波結合とを有する増幅回路。

10

## 【請求項 2】

前記カスコードトランジスタの前記制御電極にバイアスをつけるために該カスコードトランジスタの該制御電極に結合されるバイアス回路を有し、前記バイアス回路が、前記高周波結合から該バイアス回路を通る電流の流れを阻止するために高周波電流阻止回路を有することを特徴とする請求項 1 に記載の増幅回路。

20

## 【請求項 3】

前記高周波結合が、前記入力トランジスタの前記主電流チャンネルの前記端子の同相電圧変化が前記カスコードトランジスタの前記制御電極における電圧変化に実質的に結合されるようなキャパシタンス値を持つ、前記共通電流源の前記ノードと、前記カスコードトランジスタの前記制御電極との間に結合されるキャパシタンスを有することを特徴とする請求項 1 に記載の増幅回路。

## 【請求項 4】

請求項 1 に記載の増幅回路を含む広帯域高周波信号配信システム。

## 【請求項 5】

- 広帯域信号を増幅する方法であって、
- 第 1 及び第 2 電流分岐中の入力トランジスタの制御電極に前記広帯域信号を入力するステップであって、各電流分岐が、前記入力トランジスタのうちの一つとカスコードトランジスタとを有し、入力接続部が、前記電流分岐の各々の中の前記入力トランジスタの制御電極に結合され、前記カスコードトランジスタの制御電極が、互いに結合されるステップと、
- 前記電流分岐の関連する 1 つの前記カスコードトランジスタ及び前記入力トランジスタの主電流チャンネルの順次の直列接続を介して共通電流源回路に結合される出力接続部から増幅信号を出力するステップと、
- 少なくとも前記広帯域信号の周波数帯域において、前記入力トランジスタの前記主電流チャンネルの端子の同相電圧変化を前記カスコードトランジスタの前記制御電極における電圧変化に実質的にコピーするステップとを有する方法。

30

40

## 【発明の詳細な説明】

## 【技術分野】

## 【0001】

本発明は、電子増幅回路に関する。

## 【背景技術】

## 【0002】

国際特許出願公開公報第 W001/26216 号は、差動増幅回路を開示している。この増幅回路は差動入力接続部と差動出力接続部とを持つ。増幅回路は、各々が差動出力接続部の関連する一つと共通回路との間に結合されるカスコードトランジスタ及び入力トランジスタの

50

主電流チャンネルの直列接続を備える2つの分岐を含む。差動入力接続部は、2つの分岐中の入力トランジスタの制御電極に結合される。

【0003】

このような増幅器が、ケーブルTV信号中のテレビチャンネルなどの多くの同等の強度の信号を含む帯域からの信号を増幅するための広帯域増幅器として用いられる場合に、このような増幅器の線形性に高い要求がかけられる。国際特許出願公開公報第W001/26216号は、高周波において各分岐中のカスコードトランジスタ及び入力トランジスタを並列に配置する結合を介して、高周波における増幅器の高いトランスコンダクタンス(transconductance)を確実にすることによって、この線形性がどのように改善され得るかを記載している。

【0004】

広帯域増幅器の同相除去(common mode rejection)が非線形性の決定における重要な要素であることが分かった。これは、トランジスタによって生成される差動信号の偶数次の相互変調の結果物(even order intermodulation product)が同相信号(common mode signal)であるからである。これらの偶数次の相互変調の結果物は、ことによると最も強い相互変調の結果物であり、とりわけ広帯域増幅器における歪みに関連する二次の相互変調の結果物を含む。差動増幅器の同相除去を最大化することによって、出力に対するこれらの偶数次の相互変調の結果物の寄与は最小化される。

【発明の開示】

【発明が解決しようとする課題】

【0005】

本発明の目的は、とりわけ、差動増幅器の線形性を改善することにある。

【0006】

本発明の目的は、とりわけ、差動増幅器の同相除去を増大させることにある。

【課題を解決するための手段】

【0007】

本発明による増幅器は請求項1に記載されている。分岐の共通接点(common point)と該分岐のカスコードトランジスタの制御電極との間に高周波結合を設けることによって、各入力トランジスタの主電流チャンネルの端子とその制御電極との間の同相電圧差がない又はほとんどないことが確実にされる。この結果として、前記回路は、分岐中の前記入力トランジスタの前記制御電極と、その分岐中の前記カスコードトランジスタ及び前記入力トランジスタの主電流チャンネルを接続するノードとの間のキャパシタンス(バイポーラ入力トランジスタの場合には主としてミラーキャパシタンス)によって利得に及ぼされる影響を取り除く。これは、同相除去を増大させ、それによって、線形性を増大させる。

【0008】

前記分岐の前記共通接点は、共通電流源回路によって給電される。この回路は、共通に前記分岐に電流を供給する。理想的には、この共通電流源回路は、少なくとも増幅周波数帯域における電圧変化に応じて、該電流源回路の両端子間の電圧とは無関係である電流を生成する完璧な電流源であるべきである。しかし、前記電流源回路がこのような完璧な電流源の動作とは大きく異なる動作を持つ場合でも前記増幅器は良好な線形性を持つことが分かった。

【0009】

本発明による増幅器の実施例は、前記分岐の前記カスコードトランジスタの前記制御電極に結合されるDCバイアス供給回路を有し、前記DCバイアス供給回路は高周波阻止回路(high frequency blocking circuit)を有する。斯くして、前記カスコードトランジスタへの高周波電流が、これらのトランジスタの前記制御電極へ流れざるを得ず、前記カスコードトランジスタに前記入力トランジスタの前記同相電圧差を最小化させることが確実にされる。

【0010】

以下の図を用いて本発明による増幅器のこれら及び他の目的及び有利な特徴をより詳細に記載する。

10

20

30

40

50

## 【発明を実施するための最良の形態】

## 【0011】

図1は、差動増幅器を示している。この増幅器は、2つの分岐10、11を含む。各分岐は、共通回路120、122、124と出力トランス160との間に接続されるカスコードトランジスタ104、114及び入力トランジスタ100、110の主電流チャンネルの直列接続を含む。入力トランジスタ100、110の制御電極は、入力トランジスタ140に結合される。対称形の入力部及び出力部が示されているが、通常、非対称の入力部及び出力部を作成するために、入力トランス及び出力トランスの各々の1つの端子はグラウンドに接続されることは了解されるであろう。好ましくは、両分岐の入力トランジスタ100、110は、実質的に互いに等しいパラメータを持つ。好ましくは、カスコードトランジスタ104、114もまた、実質的に互いに等しいパラメータを持つ。

10

## 【0012】

一例として、バイポーラトランジスタ100、104、110、114が示されている。共通回路は、各々のエミッタ抵抗器122、124を介して入力トランジスタ100、110のエミッタに接続され、グラウンドインピーダンス120を介してグラウンドに接続される共通ノード126を含む。電源接続部Vは、カスコードトランジスタ104、114のコレクタに結合される。入力トランジスタ100、110の制御電極には、入力トランス140を介してベース電圧Vbによるバイアスがかけられる。帰還インピーダンス106、116は、入力トランジスタ100、110の制御電極と分岐10、11の出力部をつなぐ。

20

## 【0013】

カスコードトランジスタ104、114の制御電極は互いに結合される。コンデンサ18は、カスコードトランジスタ104、114の制御電極と共通ノード126をつなぐ。カスコードトランジスタ104、114の制御電極には、バイアスネットワーク192、194、190を介してバイアスがかけられる。

## 【0014】

動作中、入力トランス140から入力トランジスタ100の制御電極と入力トランジスタ110の制御電極との間に入力電圧差がかけられる。これは、入力トランジスタ100の主電流チャンネルを流れる電流と、入力トランジスタ110の主電流チャンネルを流れる電流との間の電流差をもたらす。共通回路120、122、124は、少なくとも増幅器が用いられる周波数範囲においては電流源として働く。この目的のため、グラウンドインピーダンス120は、少なくとも高周波では相対的に高い値を持つ。これは、グラウンドインピーダンス120においてインダクタンスを用いることによって、又はグラウンドインピーダンス中の電流源回路によって達成され得る。

30

## 【0015】

共通回路120、122、124からの電流は、主として、入力トランジスタ100、110の主電流チャンネルから、カスコードトランジスタ104、114の主電流チャンネルを流れて、出力トランス160へ流れる。カスコードトランジスタ104、114は、分岐10、11中の、カスコードトランジスタ104、114の主電流チャンネルと、入力トランジスタ100、110の主電流チャンネルとの間のノード102、112において低インピーダンスを供給するのに役立つ。この低インピーダンスは、入力トランジスタ100、110の不所望な帰還作用を低減させる。増幅器の入力部において整合入力インピーダンスを供給するために、入力トランジスタ100、110の制御電極における入力インピーダンス及び増幅器利得の周波数依存性を調節するのに、随意に、帰還インピーダンス106、116が用いられる。前記電流の間の差は、出力トランス160の出力部における出力電圧をもたらす。

40

## 【0016】

共通回路120、122、124の電流源動作のため、共通回路120、122、124から両分岐10、11中の主電流チャンネルへの電流の合計は、少なくとも対象周波数帯域においては、入力信号と無関係な定数である。分岐10、11の外部からの他の電流の

50

投入はないので、分岐10、11を通る全電流は、共通回路120、122、124からのこれらの電流に比例し、それ故、分岐10、11からの対応する電流の如何なる組の合計も、入力信号と無関係な定数である。

**【0017】**

共通回路120、122、124からの電流は、主として、入力トランジスタ100、110の主電流チャンネルから、カスコードトランジスタ104、114の主電流チャンネルを通過して、出力トランス160へ流れる。前記電流の間の差は、出力トランス160の出力部における出力電圧をもたらす。理想的には、出力トランス160が理想的に対称形である場合には、電流の同相成分(合計)は出力電圧に寄与し得ない。これは、無限大の同相除去比に対応する。しかし、実際には、不可避の非対称性のために、同相成分が出力信号をもたらす得る。

10

**【0018】**

非線形性、とりわけ、二次相互変調作用が、同相成分の生成を介して出力信号に寄与する。この成分は、高インピーダンスの共通回路120、122、124以外の供給源からの入力依存同相電流が分岐10、11に流れ込む程度までのみ、零と著しく異なる。このタイプの関連する電流は、入力トランジスタ100、110のベース・コレクタキャパシタンスを通る共通の電流(common current)である。

**【0019】**

コンデンサ18は、共通回路122、124、120の共通ノード126と、カスコードトランジスタ104、114の制御電極との間に高周波結合を設けるのに役立つ。コンデンサ18の値は、少なくとも、増幅器が用いられる周波数帯域において、入力トランジスタ100、110のエミッタの同相電圧の変化が、カスコードトランジスタ104、114の制御電極に実質的にコピーされるほど大きく選択される。カスコードトランジスタ104、114の制御電極におけるインピーダンスが相対的に高いことから、この目的のためには驚くほど低いキャパシタンス値で十分である。これは、集積回路においてキャパシタンス値を集積することを可能にする。

20

**【0020】**

カスコードトランジスタ104、114の作用及びコンデンサ18の結果として、同相電圧の変化もまた、入力トランジスタ100、110の主電流チャンネルと、カスコードトランジスタ104、114の主電流チャンネルとの間のノード102、112にコピーされる。斯くして、関連する周波数における共通グランドインピーダンス120の高インピーダンスのために、入力トランジスタ100、110のコレクタにおける電圧の同相部分は、入力トランジスタ100、110のエミッタにおける電圧の同相部分と実質的に等しく、それは、入力トランジスタ100、110の制御電極における電圧の同相部分と実質的に等しい。

30

**【0021】**

等しい同相電圧の結果として、同相電流は、実質的に、入力トランジスタ100、110のベース・コレクタキャパシタンス(例えば、ミラーキャパシタンス(Miller capacitance))を流れない。効果的には、この回路は、入力トランジスタの制御電極における同相電圧に対して非常に高インピーダンスの回路を作成する。結果として、増幅器は、同相電圧の非常に高い除去を実現し、相互変調の結果物は抑制される。(コンデンサ18の結果として、共通回路120、122、144の電流源動作が完璧とは程遠くても、同相除去比は非常に高いことに注意されたい)。

40

**【0022】**

図2は、周波数の関数として二次歪みの強度のグラフを示している。強度は、異なる状況下の強度の比較を可能にするために、縦に対数目盛でプロットされる。一番上の曲線はコンデンサ18のない増幅器の歪みを示している。上から二番目の曲線は、コンデンサ18が付加された状態での歪みを示している。

**【0023】**

コンデンサ18の作用は、共通ノード126からの実質的に全ての電流がカスコードト

50

ランジスタの制御電極を流れるようにすることによって改善され得る。この目的のため、バイアス回路190、192、194は、好ましくは、関連する周波数の信号に対して、カスコードトランジスタ104、114の制御電極より実質的に高いインピーダンスを与えるインダクタンス190を含む。図2において上から3番目の曲線は、インダクタンス190がバイアス回路に付加されている場合にそのインダクタンスが理想的に全ての関連する信号電流を阻止する場合の歪みの強度を示している。

#### 【0024】

図1の回路を用いて本発明の原理を説明しているが、本発明から外れることなしに、この回路に多くの変更が加えられ得ることは分かるであろう。例えば、バイポーラトランジスタ100、104、110、114の一部又は全てが電界効果トランジスタに置き換えられ得る。各トランジスタは、複数のトランジスタの並列配置によって実現され得る。このような並列配置は、単一のトランジスタと同じ効果を持ち、本明細書で用いられているように、「トランジスタ」という単語によってカバーされるとみなされる。トランス160、140の代わりに、差動入力信号及び差動出力信号を供給する及び/又は取り出す他の回路が用いられ得る。付加的な構成要素が、分岐10、11、バイアス回路190、192、194、又は共通回路122、124、120に付加され得る。あるいは、構成要素、例えば、エミッタ抵抗器122、124が回路から削除され得る。

10

#### 【0025】

コンデンサ18は、共通回路120、122、124における同相電圧がカスコードトランジスタ104、114の制御電極に結合されるように、入力トランジスタ100、110のエミッタ電圧の変動を実質的に伝える、共通回路122、124、120中のノードとカスコードトランジスタ104、114の制御電極との間の他のコンデンサに置き換えられ得る、又は該他のコンデンサによって補われ得る。例えば、カスコードトランジスタ104、114の制御電極から、エミッタ抵抗器122、124と入力トランジスタ100、110との間のノードまで一対のコンデンサ(図示せず)が結合され得る。別の例においては、T形共通回路120、122、124が、エミッタからグランドまでのインピーダンスとエミッタ間のインピーダンスとを備える形回路に置き換えられ得る。この場合には、入力トランジスタ100、110のエミッタとカスコードトランジスタ104、114の制御電極との間のコンデンサが用いられ得る。

20

#### 【0026】

また、単純な容量結合が好ましいが、対象周波数帯域において共通回路120、122、124からの同相電圧がカスコードトランジスタ104、114の制御電極にコピーされることを可能にする如何なる結合も歪みを低減させる望ましい効果を達成するであろうことは分かるであろう。1つの別の例においては、入力部が、入力トランジスタ100、110のエミッタに結合された共通接点に結合されており、出力部が、カスコードトランジスタ104、114の制御電極に結合されている状態で、略々1という利得を持つ緩衝増幅器が用いられ得る。

30

#### 【0027】

エミッタ抵抗器122、124は、コンデンサ18の作用に必須ではないが、線形性を改善するのに役立つだけでなく、入力トランスに結合されるインピーダンスを整合させるために入力トランジスタ100、110のベースによって与えられる入力インピーダンスに適合させるのにも役立つ。或るこれに限定されない例において、エミッタ抵抗器は、4オームという値を持つ。帰還インピーダンスも、コンデンサ18の作用に必須ではないが、増幅器の利得(とりわけその周波数依存性)を調節するのに役立つ、インピーダンス整合を改善するのに役立つ。或るこれに限定されない例において、帰還インピーダンス106、116は、各々、100乃至10000pFの範囲内のキャパシタンスと、1乃至50nHの範囲内のインダクタンスと、400乃至1500オームの範囲内の抵抗器との直列配置を含む。キャパシタンスは、DC減結合(DC-decoupling)として役立つ。インダクタンスは、高周波で利得を増大させるのに役立つ。同様に、抵抗器は、利得の周波数依存変動を低減させるのに役立つ。

40

50

【 0 0 2 8 】

このようにして、一方の共通接点とカスコードトランジスタ 1 0 4、1 1 4 の制御電極との間に結合を付加することによって、差動増幅器の同相除去及び線形性は改善される。

【 図面の簡単な説明 】

【 0 0 2 9 】

【 図 1 】 差動増幅器を示す。

【 図 2 】 周波数の関数として非線形性を示す。

【 図 1 】

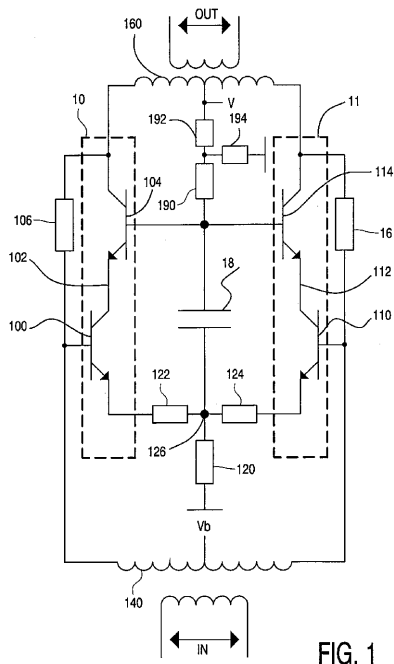


FIG. 1

【 図 2 】

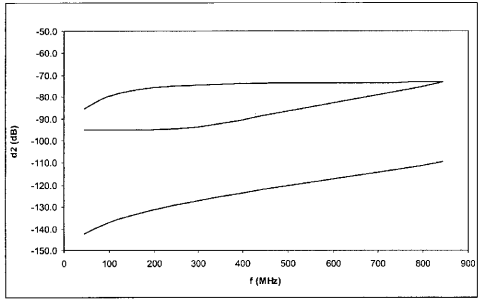


FIG. 2

## 【 国際調査報告 】

## INTERNATIONAL SEARCH REPORT

PCT/IB 03/01267

<b>A. CLASSIFICATION OF SUBJECT MATTER</b> IPC 7 H03F3/45		
According to International Patent Classification (IPC) or to both national classification and IPC		
<b>B. FIELDS SEARCHED</b>		
Minimum documentation searched (classification system followed by classification symbols) IPC 7 H03F		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched		
Electronic data base consulted during the international search (name of data base and, where practical, search terms used) EPO-Internal		
<b>C. DOCUMENTS CONSIDERED TO BE RELEVANT</b>		
Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	US 3 938 055 A (BUHLER FREDERICK T) 10 February 1976 (1976-02-10) column 1, line 52 -column 4, line 20; figures 1-3	1, 3, 5
Y	BUHLER O R: "DIFFERENTIAL AMPLIFIER" IBM TECHNICAL DISCLOSURE BULLETIN, IBM CORP. NEW YORK, US, vol. 13, no. 12, May 1971 (1971-05), page 3717 XP001130668 ISSN: 0018-8689 the whole document	1, 3, 5
A	WO 01 26216 A (KONINKL PHILIPS ELECTRONICS NV) 31 October 2001 (2001-10-31) cited in the application abstract; figure 1	1, 2, 5
<input type="checkbox"/> Further documents are listed in the continuation of box C. <input checked="" type="checkbox"/> Patent family members are listed in annex.		
* Special categories of cited documents :		
*A* document defining the general state of the art which is not considered to be of particular relevance *E* earlier document but published on or after the international filing date *L* document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) *O* document referring to an oral disclosure, use, exhibition or other means *P* document published prior to the international filing date but later than the priority date claimed		*T* later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention *X* document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone *Y* document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art. *Z* document member of the same patent family
Date of the actual completion of the international search  7 July 2003		Date of mailing of the international search report  16/07/2003
Name and mailing address of the ISA European Patent Office, P.B. 5818 Patentlaan 2 NL - 2280 HV Rijswijk Tel: (+31-70) 340-2040, Tx: 31 651 epo nl, Fax: (+31-70) 340-3016		Authorized officer  Tyberghien, G



INTERNATIONAL SEARCH REPORT

PCT/IB 03/01267

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
US 3938055	A 10-02-1976	CA 1029818 A1	18-04-1978
WO 0126216	A 12-04-2001	WO 0126216 A1	12-04-2001
		EP 1149466 A1	31-10-2001
		US 6496069 B1	17-12-2002

## フロントページの続き

(81)指定国 AP(GH,GM,KE,LS,MW,MZ,SD,SL,SZ,TZ,UG,ZM,ZW),EA(AM,AZ,BY,KG,KZ,MD,RU,TJ,TM),EP(AT, BE,BG,CH,CY,CZ,DE,DK,EE,ES,FI,FR,GB,GR,HU,IE,IT,LU,MC,NL,PT,RO,SE,SI,SK,TR),OA(BF,BJ,CF,CG,CI,CM,GA, GN,GQ,GW,ML,MR,NE,SN,TD,TG),AE,AG,AL,AM,AT,AU,AZ,BA,BB,BG,BR,BY,BZ,CA,CH,CN,CO,CR,CU,CZ,DE,DK,DM,DZ, EC,EE,ES,FI,GB,GD,GE,GH,GM,HR,HU,ID,IL,IN,IS,JP,KE,KG,KP,KR,KZ,LC,LK,LR,LS,LT,LU,LV,MA,MD,MG,MK,MN,M W,MX,MZ,NI,NO,NZ,OM,PH,PL,PT,RO,RU,SC,SD,SE,SG,SK,SL,TJ,TM,TN,TR,TT,TZ,UA,UG,US,UZ,VC,VN,YU,ZA,ZM,ZW

(74)代理人 100122769

弁理士 笛田 秀仙

(72)発明者 テン ドッレ ヘンドリック ケイ ジェイ

オランダ国 5 6 5 6 アーアー アインドーフエン プロフ ホルストラーン 6 シーオー

(72)発明者 ファン デ ウェステルロ マルセル エイチ ダヴリュ

オランダ国 5 6 5 6 アーアー アインドーフエン プロフ ホルストラーン 6 シーオー

Fターム(参考) 5J500 AA01 AA12 AC21 AF19 AH02 AH25 AH29 AH37 AK02 AK05

AK12 AM22 AT03 DN01 DP02